



## 0.05 $\mu\text{V}/^\circ\text{C}$ (max)、単電源 CMOS オペアンプ Zero-Drift Series™

### 特長

- 低オフセット電圧：5 $\mu\text{V}$  (max)
- ゼロ・ドリフト：0.05 $\mu\text{V}/^\circ\text{C}$  (max)
- 静止電流：750 $\mu\text{A}$  (max)
- 単電源動作
- 低バイアス電流：200pA (max)
- シャットダウン機能
- **MicroSIZE** パッケージ
- 広範囲な動作電圧：2.7V ~ 12V

### アプリケーション

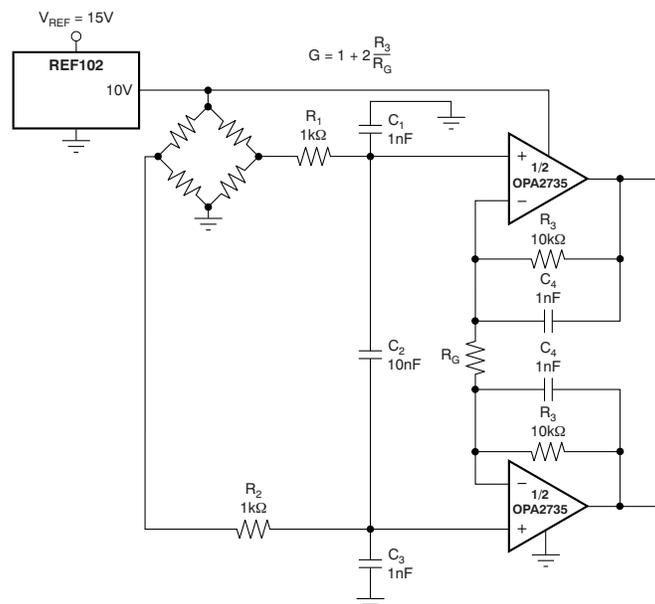
- 各種トランスジューサ信号の増幅
- 温度測定
- 電子はかり
- 医療機器
- バッテリ駆動機器
- 可搬試験機器

### 概要

OPA734、OPA735 の各 CMOS オペアンプ・シリーズは、自動ゼロ点調整により、低オフセット電圧（最大5 $\mu\text{V}$ ）と、経時変化と温度変化に対し共に、ほぼゼロのドリフトを実現しました。この小型で高精度かつ低静止電流アンプは、高い入力インピーダンスと電源レールから 50mV 以内のレール・ツー・レール出力です。これらの製品は +2.7V~+12V の単電源または  $\pm 1.35\text{V}\sim\pm 6\text{V}$  の両電源を利用できると共に低電圧の単電源動作に最適化されています。

OPA734 ファミリーは、シャットダウン・モードを内蔵しています。ロジック・コントロールにより、これらのアンプは通常動作から、スタンバイに切り替えることが可能であり、スタンバイ状態では、スタンバイ電流は 9 $\mu\text{A}$  (max) 出力はハイインピーダンス状態になります。

単電源バージョンは、超小型 SOT23-5（シャットダウン・バージョンは SOT23-6）と、SO-8 の各パッケージ。デュアル電源バージョンは、MSOP-8 と SO-8 の各パッケージ（MSOP-10 はシャットダウンバージョンのみ）です。すべてのバージョンは -40 $^\circ\text{C}$  ~ +85 $^\circ\text{C}$  の温度範囲で動作が規定されています。



テキサス・インスツルメンツの半導体製品を使用の際は、使用条件および標準的な保証に関する注意事項に従ってください。またこのデータ・シートの最後に記載されている免責事項をよくお読みください。

すべての商標および登録商標はそれぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI)が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ(日本TI)が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用ください。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認ください。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。正しい手順に従わない取り扱いと取り付けにより、損傷を受ける恐れがあります。

高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

### パッケージ 発注情報<sup>(1)</sup>

製品名	パッケージ ピン数	パッケージ コード	規定温度範囲	パッケージ捺印	発注型式名	出荷形態、数量
シャットダウン付きバージョン						
OPA734	SOT23-6	DBV	-40°C ~ 85°C	NSB	OPA734AIDBVT	テープ・リール、250
					OPA734AIDBVR	テープ・リール、3000
	SO-8	D	-40°C ~ 85°C	OPA734A	OPA734AID	レール、100
					OPA734AIDR	テープ・リール、2500
OPA2734	MSOP-10	DGS	-40°C ~ 85°C	BGO	OPA2734AIDGST	テープ・リール、250
					OPA2734AIDGSR	テープ・リール、2500
シャットダウン無しバージョン						
OPA735	SOT23-5	DBV	-40°C ~ 85°C	NSC	OPA735AIDBVT	テープ・リール、250
					OPA735AIDBVR	テープ・リール、3000
	SO-8	D	-40°C ~ 85°C	OPA735A	OPA735AID	レール、100
					OPA735AIDR	テープ・リール、2500
OPA2735	SO-8	D	-40°C ~ 85°C	OPA2735A	OPA2735AID	テープ・リール、2500
					OPA2735AIDR	レール、100
	MSOP-8	DGK	-40°C ~ 85°C	BGN	OPA2735AIDGKT	テープ・リール、250
					OPA2735AIDGKR	テープ・リール、2500

(1) 最新のパッケージ情報と発注情報については、このデータシートの末尾にある「付録：パッケージ・オプション」を参照するか [www.ti.com](http://www.ti.com) または [www.tij.co.jp](http://www.tij.co.jp) にある TI の Web サイトを参照してください。

### 絶対最大定格<sup>(1)</sup>

	規定値	単位
電源電圧	13.2	V
信号入力端子		
電圧 <sup>(2)</sup>	(V-) -0.5V to (V+) + 0.5V	V
電流 <sup>(2)</sup>	±10	mA
出力短絡 <sup>(3)</sup>	連続	
動作温度	-40 ~ +150	°C
保存温度	-65 ~ +150	°C
ジャンクション温度	150	°C
端子温度 (半田付け、10秒)	300	°C
ESD レーティング (人体モデル)、OPA734	1000	V
ESD レーティング (人体モデル)、OPA735, OPA2734, OPA2735	2000	V

- (1) これらの定格を上回るストレスが加わった場合、永続的な損傷が発生する恐れがあります。絶対最大定格の状態が長時間に亘ると、本製品の信頼性が低下することがあります。これはストレスの定格のみについて示しており、規定された値で、またはこれらの値を越える状態での本製品の機能動作を意味するものではありません。
- (2) 入力端子は、電源レールに対してダイオード・クランプされています。電源レール電圧に対し、入力信号の振幅が 0.5V を上回る可能性がある場合は、電流を 10mA 以下に制限する必要があります。
- (3) グランドへの短絡は 1ch まで。

**電気的特性 :  $V_S = \pm 5V$  ( $V_S = +10V$ )**

太字は、全温度範囲、 $T_A = -40^\circ C \sim +85^\circ C$  のみに適用されることを意味します。特記のない限り、 $T_A = +25^\circ C$ 、 $R_L = 10k\Omega$  で  $V_S/2$  に接続、 $V_{OUT} = V_S/2$  です。

パラメータ	条件	OPA734, OPA2734, OPA735, OPA2735			単位
		MIN	TYP	MAX	
オフセット電圧					
入力オフセット電圧	$V_S = 2.7V \sim 12V$ 、 $V_{CM} = 0V$		1	5	$\mu V$
対温度			<b>0.01</b>	<b>0.05</b>	$\mu V/^\circ C$
対電源電圧			<b>0.2</b>	<b>1.8</b>	$\mu V/V$
長期安定性			(1)参照		
チャンネル・セパレーション、DC			0.1		$\mu V/V$
入力バイアス電流	$V_{CM} = V_S/2$		$\pm 100$	$\pm 300$	$\mu A$
全温度範囲			代表的特性参照		$\mu A$
入力オフセット電流	$V_{CM} = V_S/2$		$\pm 200$	$\pm 300$	$\mu A$
ノイズ					
入力電圧ノイズ、 $f = 0.01 \sim 1Hz$	$e_n$		0.8		$\mu V_{PP}$
入力電圧ノイズ、 $f = 1 \sim 10Hz$	$e_n$		2.5		$\mu V_{PP}$
入力電圧ノイズ密度、 $f = 1kHz$	$e_n$		135		$nV/\sqrt{Hz}$
入力電流ノイズ密度、 $f = 1kHz$	$i_n$		40		$fA/\sqrt{Hz}$
入力電圧範囲					
同相電圧範囲	$V_{CM}$	$(V-) - 0.1$		$(V+) - 1.5$	<b>V</b>
同相除去比	<b>CMRR</b>	$(V-) - 0.1V < V_{CM} < (V+) - 1.5V$	<b>115</b>	<b>130</b>	<b>dB</b>
入力容量					
差動			2		$\mu F$
同相			10		$\mu F$
オープン・ループ・ゲイン					
オープン・ループ電圧ゲイン	<b><math>A_{OL}</math></b>	$(V-) + 100mV < V_O < (V+) - 100mV$	<b>115</b>	<b>130</b>	<b>dB</b>
周波数特性					
GB積	GBW		1.6		MHz
スルーレート	SR	$G = +1$	1.5		V/ $\mu s$
出力					
電圧出力スイング(from Rail)		$R_L = 10k\Omega$	<b>20</b>	<b>50</b>	<b>mV</b>
短絡電流	$I_{SC}$		$\pm 20$		<b>mA</b>
オープン・ループ出力インピーダンス		$f = 1MHz$ 、 $I_O = 0$	125		$\Omega$
容量性負荷駆動能力	$C_{LOAD}$		代表的特性参照		

(1)  $150^\circ C$  の 300 時間ライフテストで、測定再現性のある約  $1\mu V$  のランダムに分布する変化を示しました。

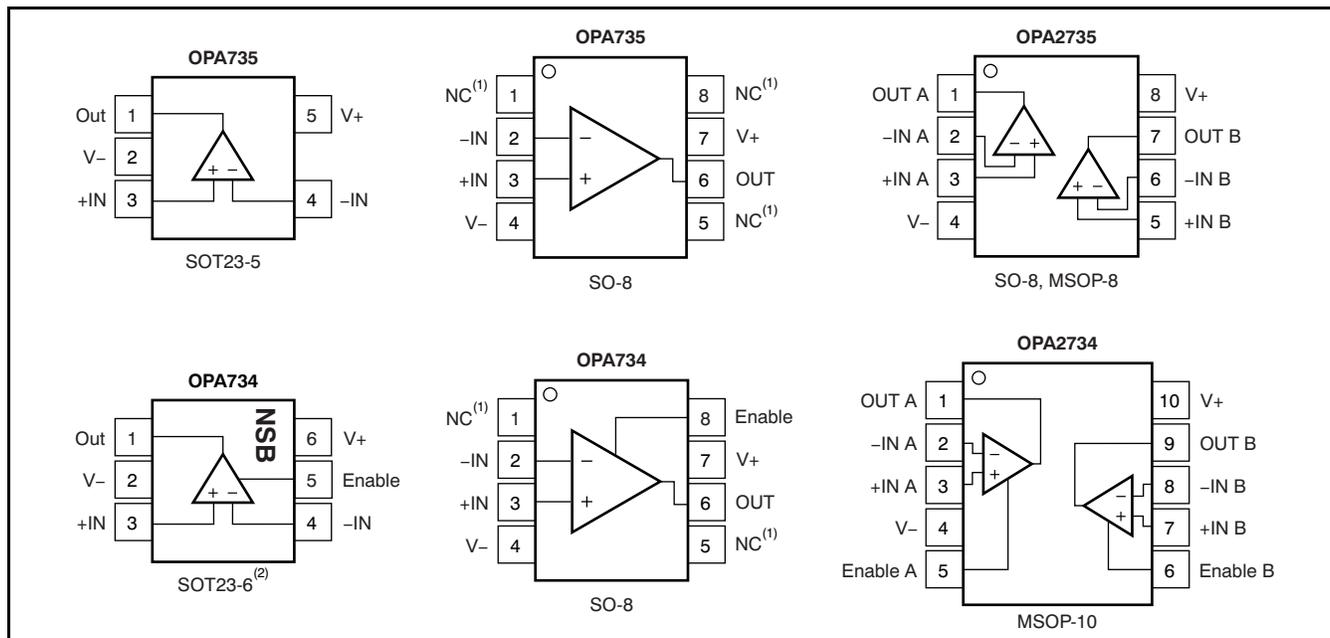
電気的特性 :  $V_S = \pm 5V$  ( $V_S = +10V$ ) (continued)

太字は、全温度範囲、 $T_A = -40^\circ C \sim +85^\circ C$  のみに適用されることを意味します。特記のない限り、 $T_A = +25^\circ C$ 、 $R_L = 10k \Omega$  で  $V_S/2$  に接続、 $V_{OUT} = V_S/2$  です。

パラメータ	条件	OPA734, OPA2734, OPA735, OPA2735			単位
		MIN	TYP	MAX	
イネーブル シャットダウン					
$t_{OFF}$			1.5		$\mu s$
$t_{ON}^{(2)}$			150		$\mu s$
$V_L$ (アンプをシャットダウン)		$V-$		$(V-) + 0.8$	V
$V_H$ (アンプをアクティブ)		$(V-) + 2$		$V+$	V
$I_{QSD}$ (アンプあたり)			4	9	$\mu A$
Enable 入力 バイアス電流			3		$\mu A$
電源					
動作電圧範囲	$V_S$		2.7 ~ 12 ( $\pm 1.35 \sim \pm 6$ )		V
静止電流 (アンプあたり)	$I_Q$	$I_Q = 0$	<b>0.6</b>	<b>0.75</b>	<b>mA</b>
温度範囲					
規定範囲			-40	+85	$^\circ C$
動作範囲			-40	+150	$^\circ C$
保存範囲			-65	+150	$^\circ C$
熱抵抗	$\Theta_{JA}$				$^\circ C/W$
SOT23-5, SOT23-6			200		$^\circ C/W$
MSOP-8, MSOP-10, SO-8			150		$^\circ C/W$

(2) デバイスは  $V_{OS}$  が仕様範囲内に入るまで、オートゼロ調整時間の 1 サイクルを要します。

ピン配置

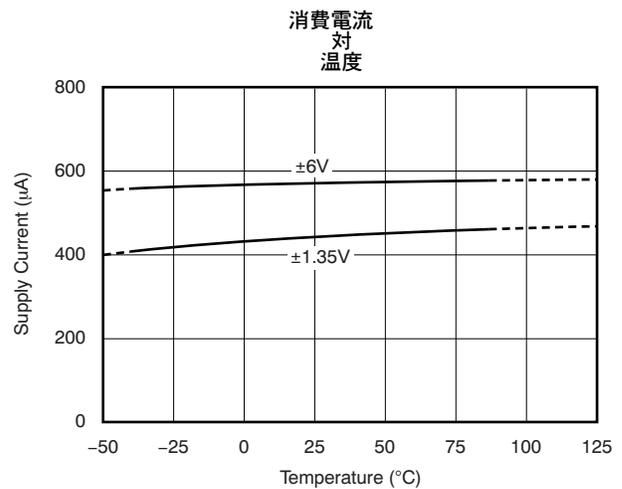
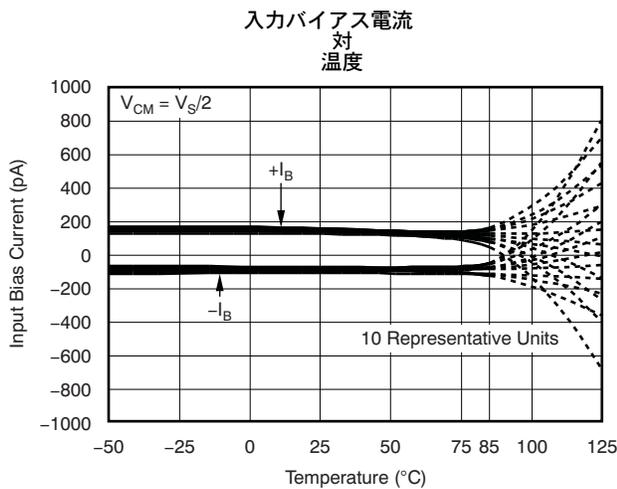
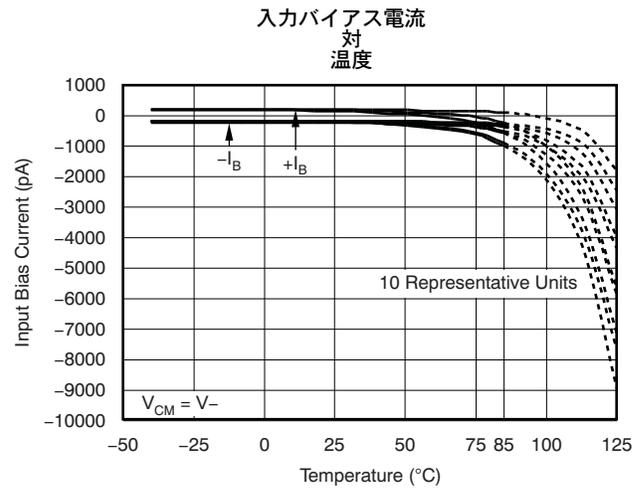
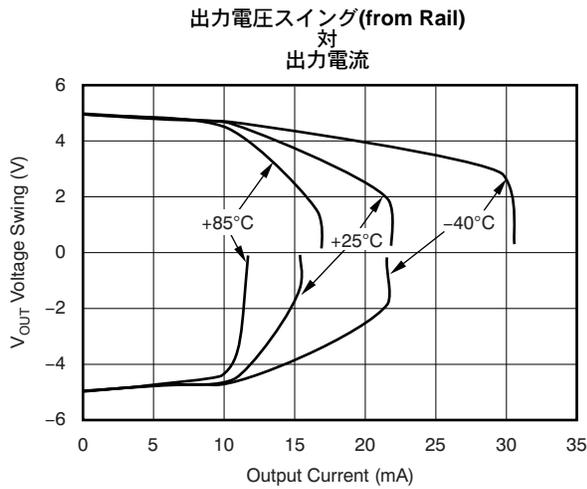
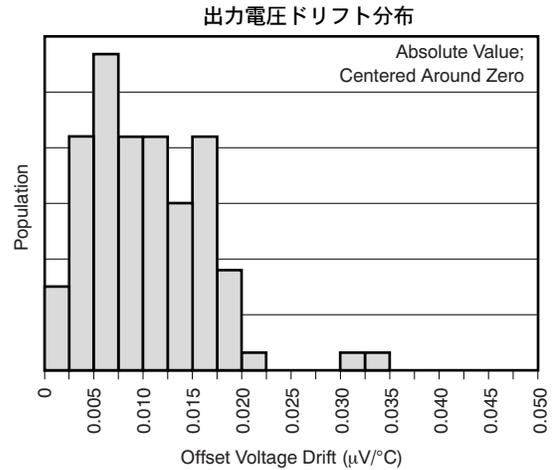
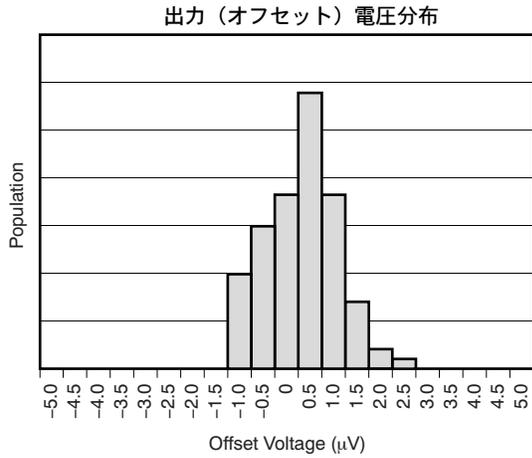


(1) NC = No Connection (非接続)。

(2) SOT23-6 の 1 ピンは、図に示すパッケージのマーキングの向きで決まります。

代表的特性

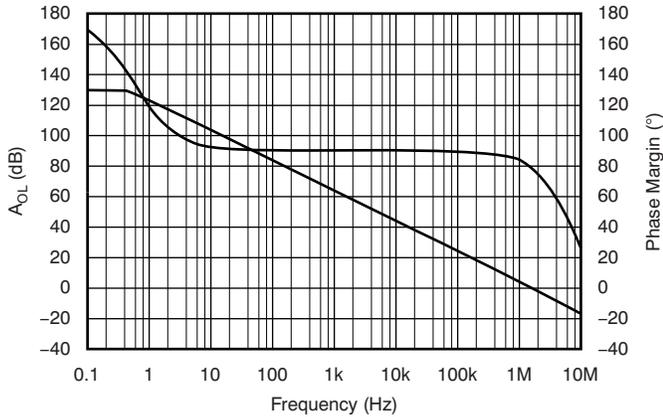
$T_A = +25^\circ\text{C}$ 、 $V_S = \pm 5\text{V}$  (+10V の場合も同じ)。



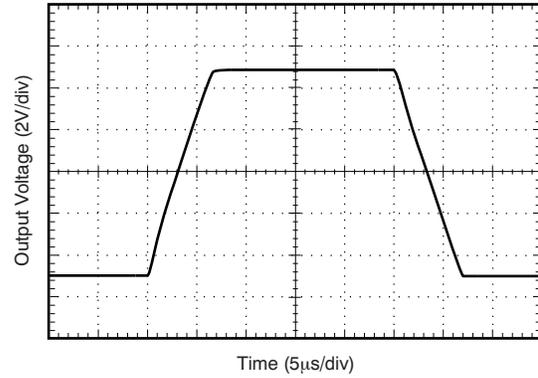
代表的特性 (continued)

$T_A = +25^\circ\text{C}$ ,  $V_S = \pm 5\text{V}$  (+10Vの場合も同じ)。

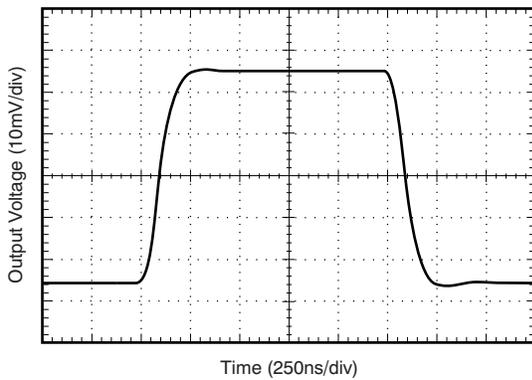
オープン・ループ・ゲインと位相余裕  
対  
周波数



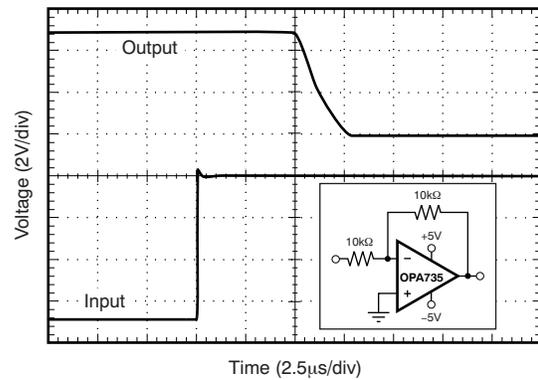
大信号ステップ応答



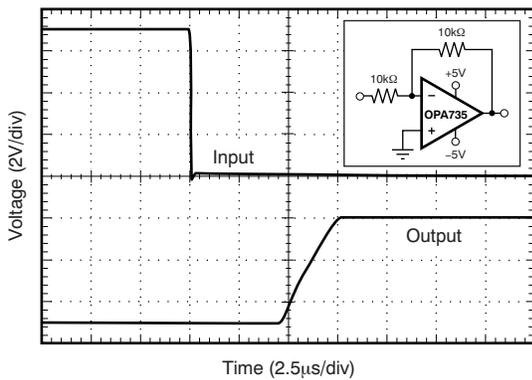
小信号ステップ応答



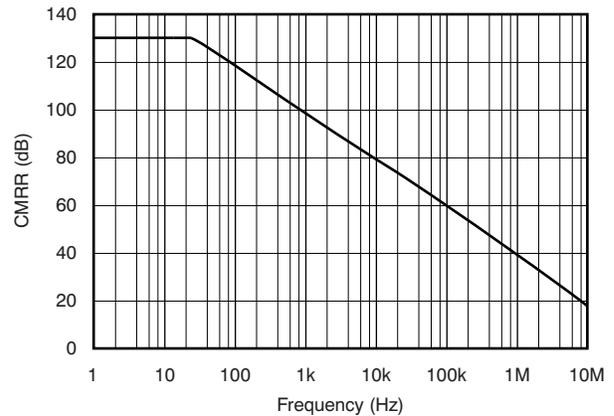
正の過電圧リカバリ



負の過電圧リカバリ

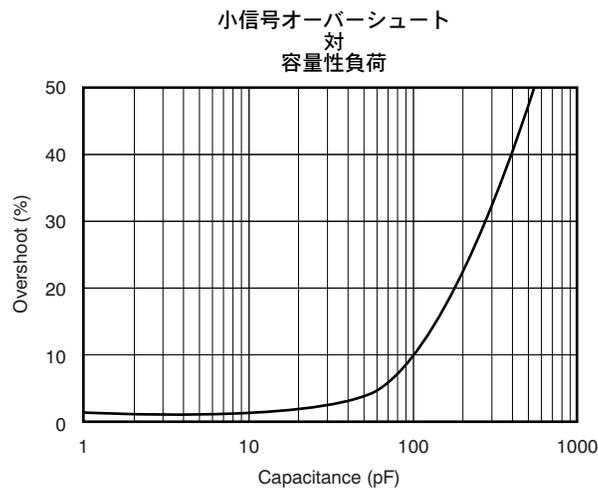
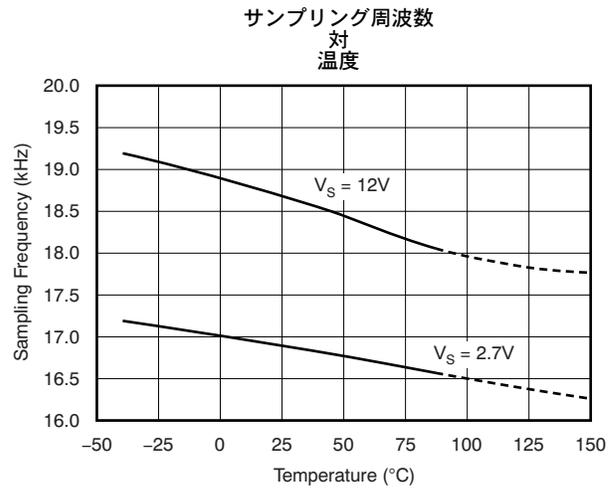
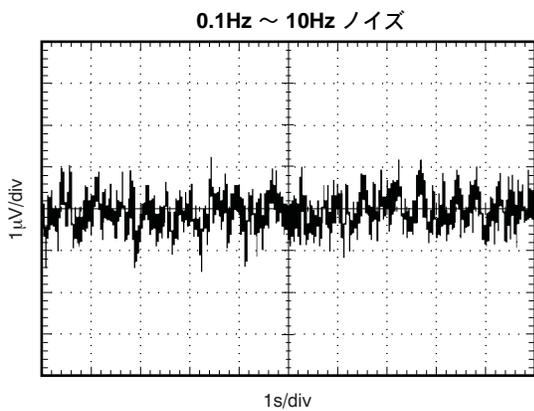
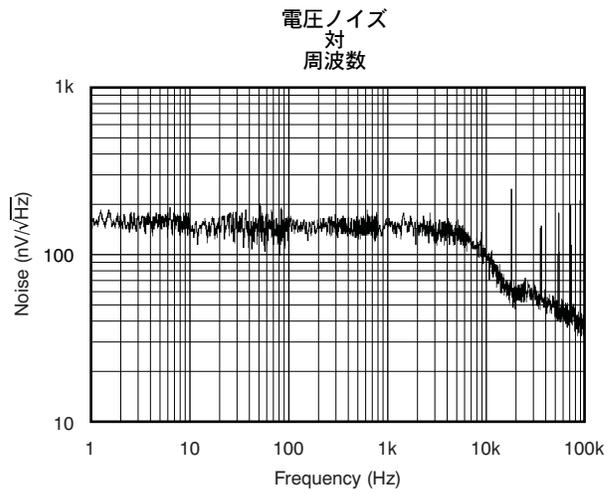
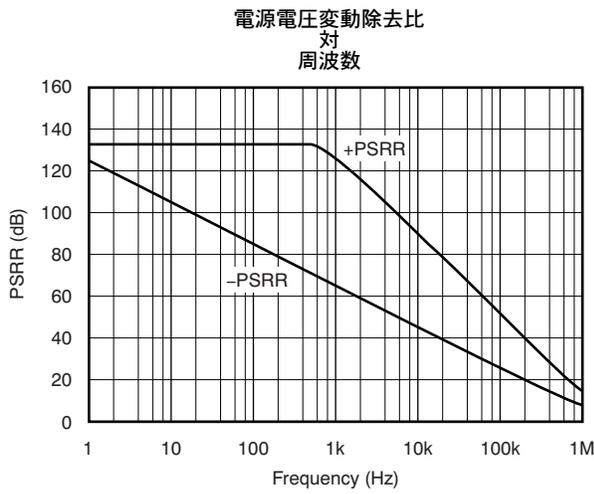


同相除去比  
対  
周波数



代表的特性 (continued)

$T_A = +25^\circ\text{C}$ ,  $V_S = \pm 5\text{V}$  (+10Vの場合も同じ)。



## アプリケーション情報

OPA734 と OPA735 各シリーズのオペアンプは、ユニティ・ゲインで安定動作し、予期しない出力位相の反転は起こりません。また、自動ゼロ点調整により、低オフセット電圧と、経時変化と温度変化に対し、超低ドリフトを提供します。

レイアウトの基本に基づき、電源ピン直近の電源ピン間に0.1 $\mu$ Fのコンデンサを配置する必要があります。

オフセット電圧の最小化と高精度を実現する為、回路レイアウトと機械的条件を最適化する必要があります。熱勾配を避けてください。異種導体の接合により熱電対が形成され、ゼーベック効果により熱起電力が発生します。熱によって発生するこれらの起電力は、両入力端子が同じ起電力入力とすることで打ち消すことができます。

1. 熱起電力係数の低い接合材料を使用してください（異種の金属を使用しないでください）。
2. 電源や他の熱発生源から、コンポーネントを熱的に遮断してください。
3. オペアンプと入力回路を、冷却ファンのような空気の流れから遮蔽してください。

このガイドラインに従うと、接合点異なる温度になる可能性を低減できます。異なる温度になった場合は、使用されている物質にもよりますが、0.1 $\mu$ V/ $^{\circ}$ C以上の熱起電力電圧が発生する恐れがあります。

### 動作電圧

OPA734 と OPA735 の各オペアンプ・ファミリは +2.7V $\sim$ +12V ( $\pm$ 1.35V $\sim$  $\pm$ 6V) の電源電圧範囲で動作します。13.2V (絶対最大定格) を上回る電圧を供給すると、アンプが恒久的破損を受ける恐れがあります。電源電圧範囲または温度範囲にわたって異なるパラメータは、このデータシートの「代表的特性」に記載されています。

### OPA734 の Enable 機能

Enable/Shutdown はデジタル入力であり、オペアンプの電源電圧V<sub>-</sub>を基準としています。論理"H"を印加すると、オペアンプはイネーブル(アクティブ)になります。有効な論理"H"は、(V<sub>-</sub>) +2Vを上回る電圧です。有効な論理"H"信号の最大値は、負の電源電圧とは無関係に、正の電源電圧と同じ電圧です。有効な論理"L"は、V<sub>-</sub>電源ピン電圧 +0.8V より低い値です。デュアル電源、またはスプリット電源を使用する場合は、ロジック入力信号が負の電源電圧を正しく基準としていることを確認してください。Enable ピンは内部でプルアップされているので、このピンが開放の場合は、デバイスはイネーブルになります。

論理入力は、CMOS入力です。デュアル・バージョンの製品は、各オペアンプ個別の論理入力があります。バッテリー駆動のアプリケーションでは、この機能を使用することによって平均電流を大幅に低下させ、バッテリー駆動時間を延長することができます。

イネーブルの時間は 150 $\mu$ s です。これには、アンプがV<sub>OS</sub>の精度まで復帰するのに必要な、長さ1サイクルの自動ゼロ調整サイクルが含まれています。完全な精度に復帰する前でも、アンプは正常に動作するでしょう。しかし規定外のオフセット電圧が発生することがあります。

ディセーブルの時間は1.5 $\mu$ sです。ディセーブル状態のとき、出力はハイインピーダンス状態です。ディセーブル状態を使用すると、OPA734 をゲート付きアンプ、またはアナログ出力バスに対する出力マルチプレクス付き出力として動作させることができます。

### 入力電圧

入力同相範囲は、(V<sub>-</sub>) -0.1V $\sim$ (V<sub>+</sub>) -1.5Vの範囲です。正常な動作には、入力をこの範囲内に制限する必要があります。同相除去比は、規定された入力同相範囲内でのみ有効です。電源電圧が低くなるほど、入力同相範囲も狭くなります。したがって、入力バイアス電圧の決定には、これらの値を考慮する必要があります。たとえば、3Vの単電源で動作させる場合、同相範囲は"GND-0.1V"から、電源電圧の半分までの範囲になります。

通常、入力バイアス電流は約100pAです。ただし、入力電圧が電源電圧を上回った場合は、超過電流が入力ピンに流入または流出することがあります。入力電流が最大10mAに制限されている場合は、電源電圧を上回る瞬間的な電圧が許容されます。図1に示すように、入力抵抗を使用することにより、これを簡単に実現できます。

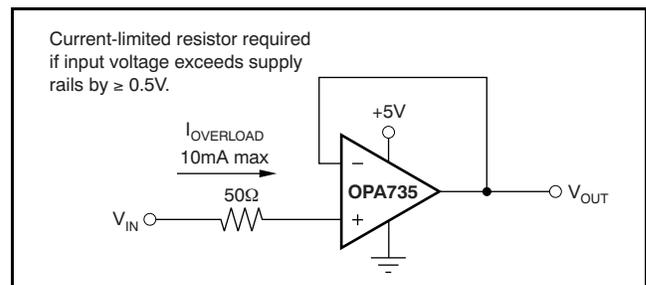


図 1. 入力電流保護

## 内部オフセットの補正

OPA734 と OPA735 の各シリーズのオペアンプは、オート・ゼロ調整回路をもった 1.6MHz のオペアンプです。このアンプは、独自技術を使用して 100μs ごとに自動補正を行います。電源投入時に、バイアス回路が規定の  $V_{OS}$  度を達成するためのスタートアップ時間に加えて、このアンプは約 100μs という長さ 1 サイクルのオート・ゼロ調整サイクルを必要とします。これ以前でも、アンプは正常に動作しますが、規定外のオフセット電圧が発生することがあります。

ゲインが低い (20 未満) 動作の場合は、オート・ゼロ調整回路がメイン・アンプの同相除去誤差を補正する必要があります。この誤差は、入力ステップ変化のフルスケールに対する 0.1% を上回る可能性があり完全な精度を得るために、キャリブレーション・サイクル 1 つ (100μs) が必要になることがあります。

クロック・フィードスルーとは出力スペクトルにクロック周波数が存在することです。オート・ゼロ調整を行うオペアンプは、内部のサンプリング・コンデンサのセトリング、またはオペアンプのオフセット電圧のサンプル・アンド・ホールド実行中に発生する少量の電荷充電が原因でクロック・フィードスルーが発生することがあります。ソース・インピーダンスを比較的低い値 (1kΩ 未満) とし、両入力端子のソース・インピーダンスをマッチングする方法で、フィードスルーを最小限に抑えることができます。ソース抵抗が大きい (1kΩ 超過) 場合は、ソース抵抗またはフィードバック抵抗と並列に 1nF 以上のコンデンサを配置することにより、フィードスルーを大幅に低減できます。回路アプリケーションの例を参照してください。

## レイアウトのガイドライン

いつでもレイアウトの基本に注意を払うことをお勧めします。トレース (パターン) を短くしてください。可能な限り、表面実装部品をデバイスのピンの直近に配置し PCB グランドパターンを使用してください。電源ピン直近の電源ピン間に 0.1μF のコンデンサを配置してください。パフォーマンスの向上、電磁波干渉 (EMI) を低減するため、アナログ回路全般でこれらのガイドラインを適用する必要があります。

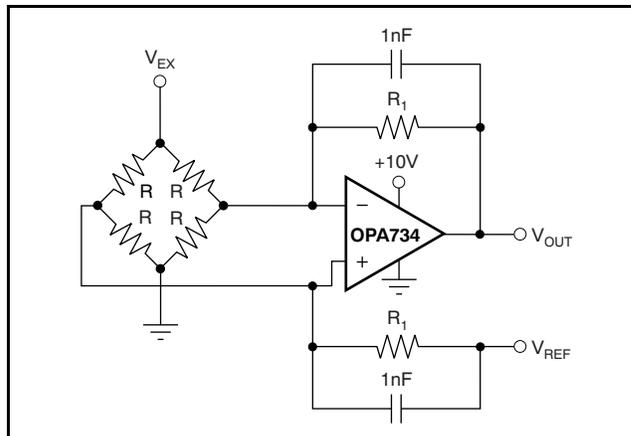
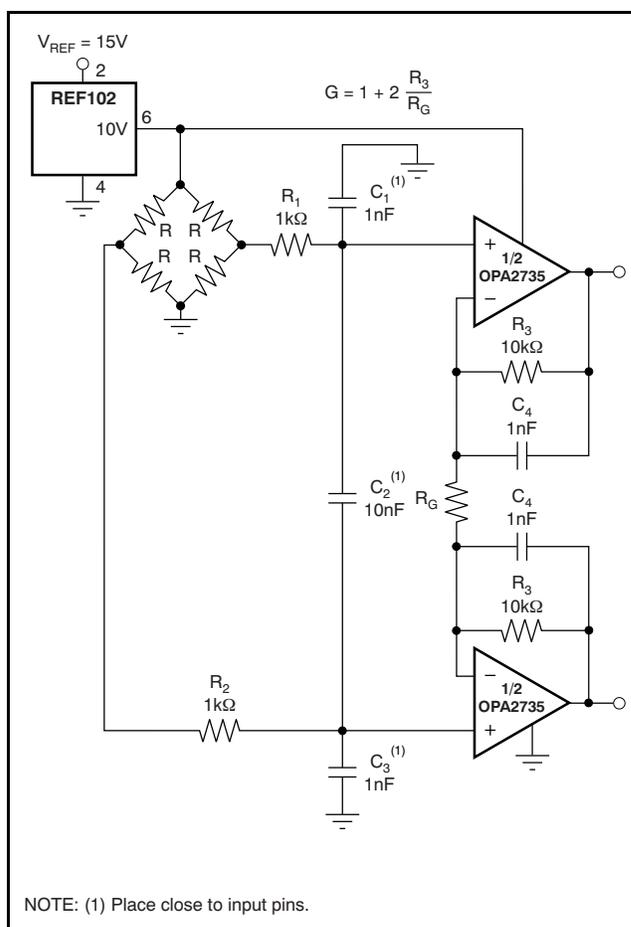
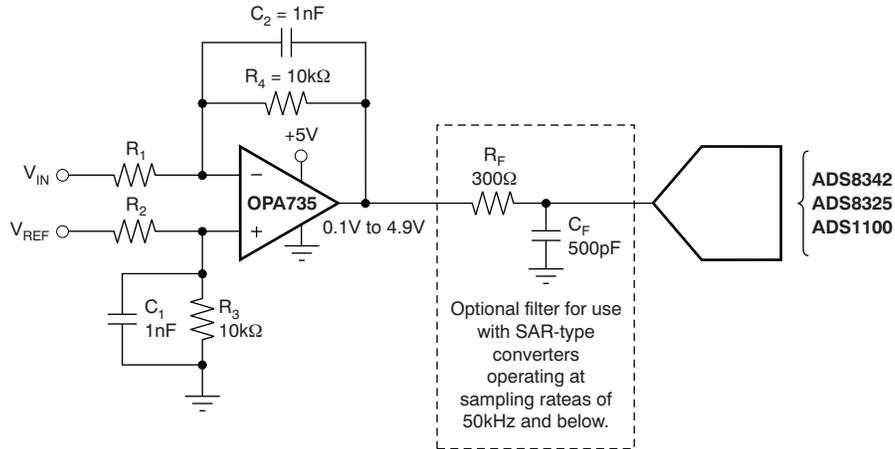
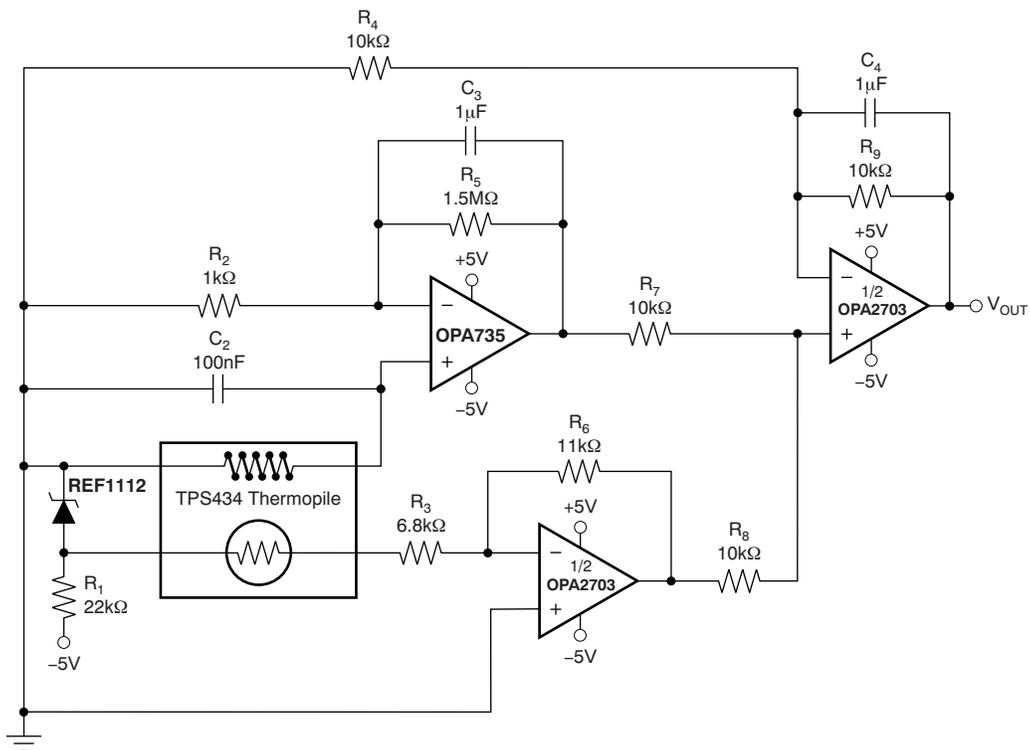


図 2. 1個のオペアンプによるブリッジ・アンプ回路

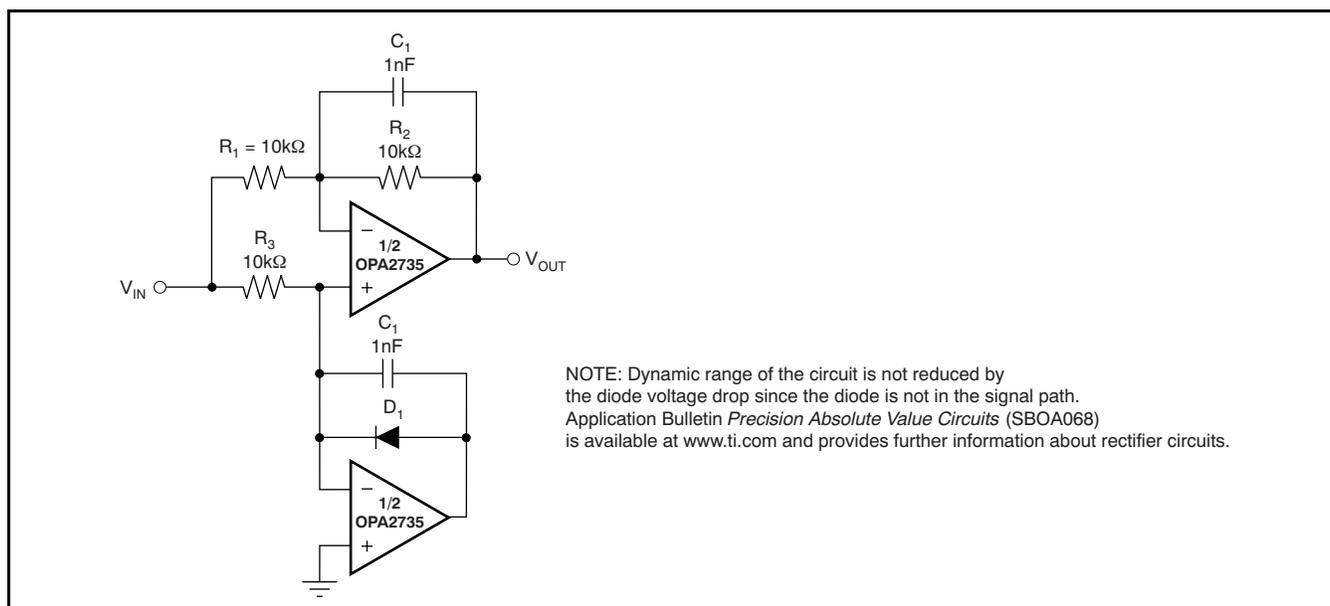
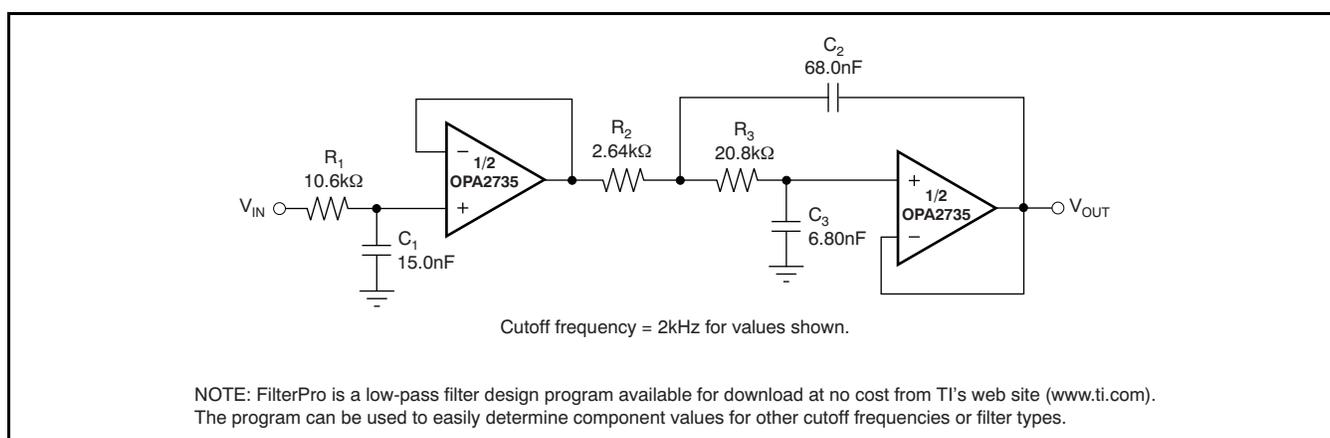
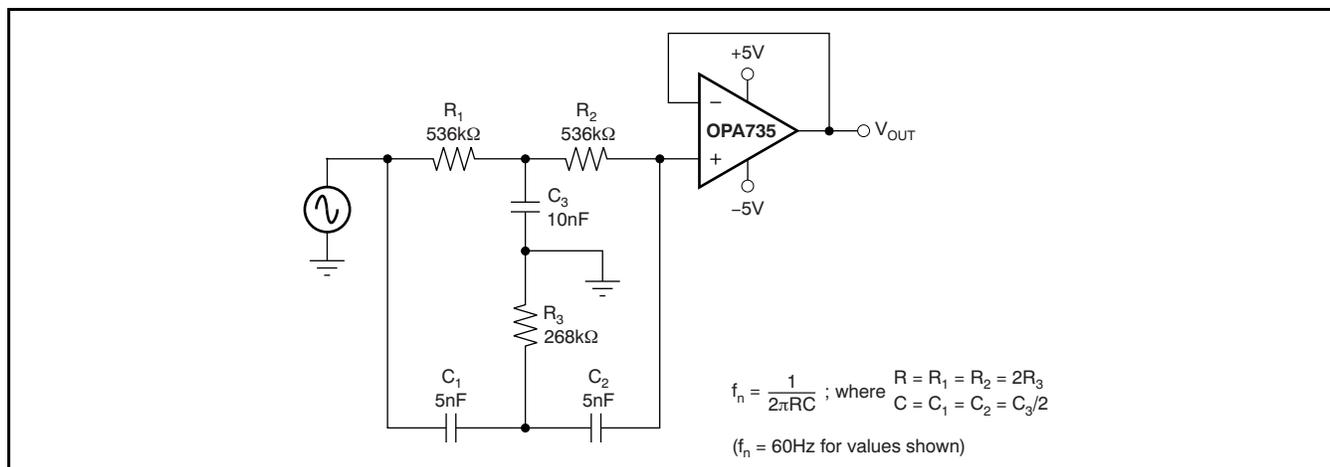




$V_{IN}$	$V_{REF}$	$R_1$	$R_2$
$\pm 10V$	5V	42.2k $\Omega$	14.7k $\Omega$
$\pm 5V$	5V	20.8k $\Omega$	19.6k $\Omega$
0V to 10V	5V	20.8k $\Omega$	5.11k $\Omega$
0V to 5V	5V	10.5k $\Omega$	10k $\Omega$



NOTE: The TPS434, by Perkin Elmer Optoelectronics, is a thermopile detector with integrated thermistor for cold-junction reference.



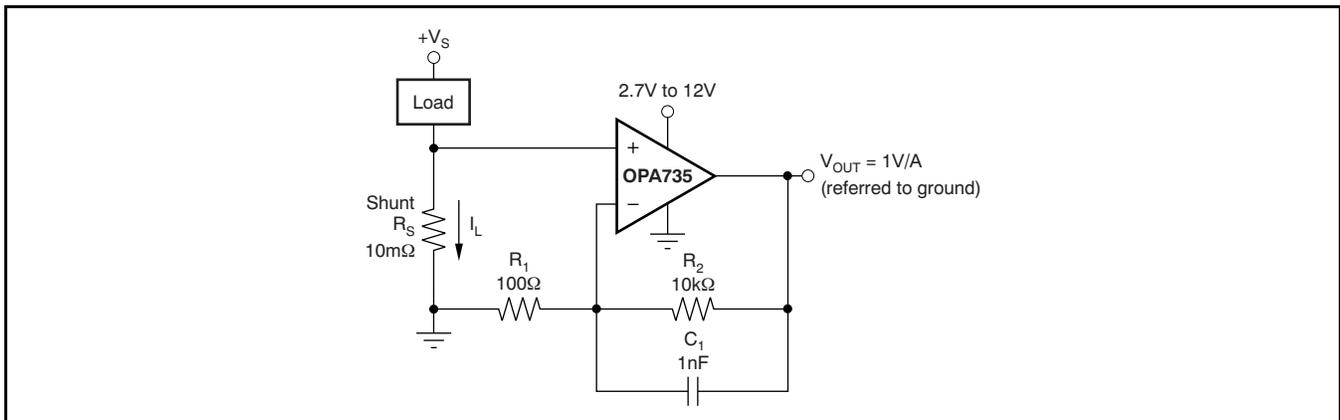
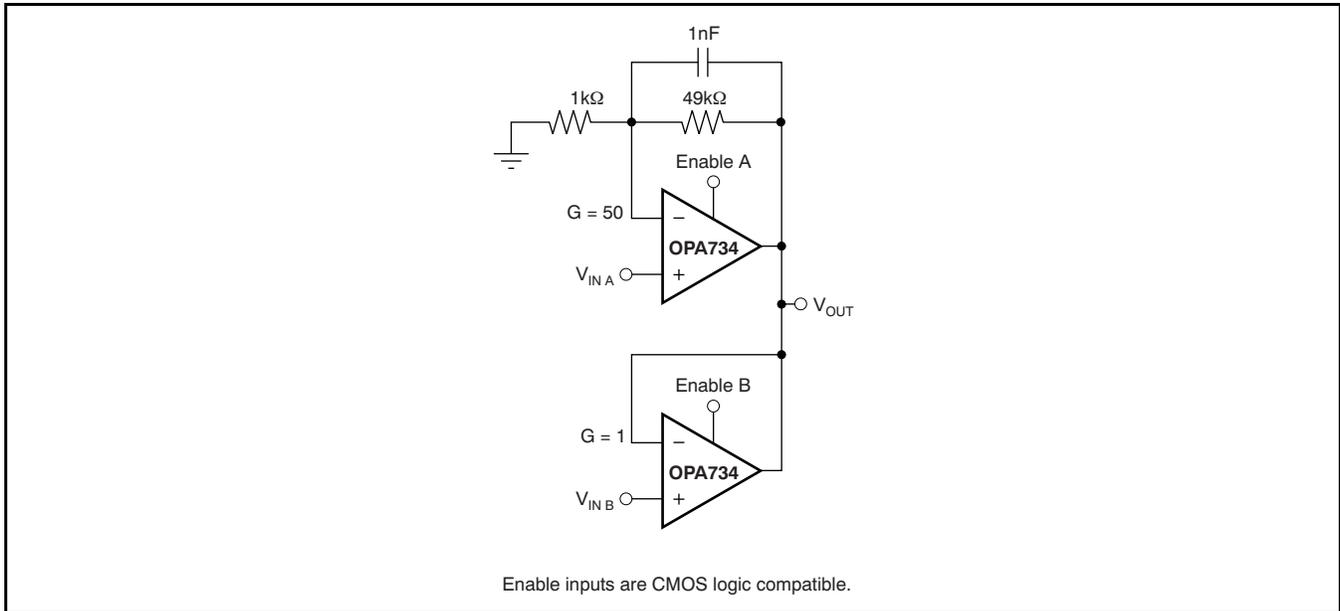


図 3. ローサイド電源電流センス

**PACKAGING INFORMATION**

Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Package Qty	Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
OPA2734AIDGSR	ACTIVE	MSOP	DGS	10	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA2734AIDGSRG4	ACTIVE	MSOP	DGS	10	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA2734AIDGST	ACTIVE	MSOP	DGS	10	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA2734AIDGSTG4	ACTIVE	MSOP	DGS	10	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA2735AID	ACTIVE	SOIC	D	8	100	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA2735AIDG4	ACTIVE	SOIC	D	8	100	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA2735AIDGKR	ACTIVE	MSOP	DGK	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA2735AIDGKRG4	ACTIVE	MSOP	DGK	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA2735AIDGKT	ACTIVE	MSOP	DGK	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA2735AIDGKTG4	ACTIVE	MSOP	DGK	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA2735AIDR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA2735AIDRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA734AID	ACTIVE	SOIC	D	8	100	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA734AIDBVR	ACTIVE	SOT-23	DBV	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA734AIDBVRG4	ACTIVE	SOT-23	DBV	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA734AIDBVT	ACTIVE	SOT-23	DBV	6	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA734AIDBVTG4	ACTIVE	SOT-23	DBV	6	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA734AIDG4	ACTIVE	SOIC	D	8	100	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA734AIDR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA734AIDRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA735AID	ACTIVE	SOIC	D	8	100	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA735AIDBVR	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA735AIDBVRG4	ACTIVE	SOT-23	DBV	5	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA735AIDBVT	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA735AIDBVTG4	ACTIVE	SOT-23	DBV	5	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Package Qty	Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
OPA735AIDG4	ACTIVE	SOIC	D	8	100	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA735AIDR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA735AIDRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

<sup>(1)</sup> The marketing status values are defined as follows:

**ACTIVE:** Product device recommended for new designs.

**LIFEBUY:** TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

**NRND:** Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

**PREVIEW:** Device has been announced but is not in production. Samples may or may not be available.

**OBSOLETE:** TI has discontinued the production of the device.

<sup>(2)</sup> Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS), Pb-Free (RoHS Exempt), or Green (RoHS & no Sb/Br) - please check <http://www.ti.com/productcontent> for the latest availability information and additional product content details.

**TBD:** The Pb-Free/Green conversion plan has not been defined.

**Pb-Free (RoHS):** TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

**Pb-Free (RoHS Exempt):** This component has a RoHS exemption for either 1) lead-based flip-chip solder bumps used between the die and package, or 2) lead-based die adhesive used between the die and leadframe. The component is otherwise considered Pb-Free (RoHS compatible) as defined above.

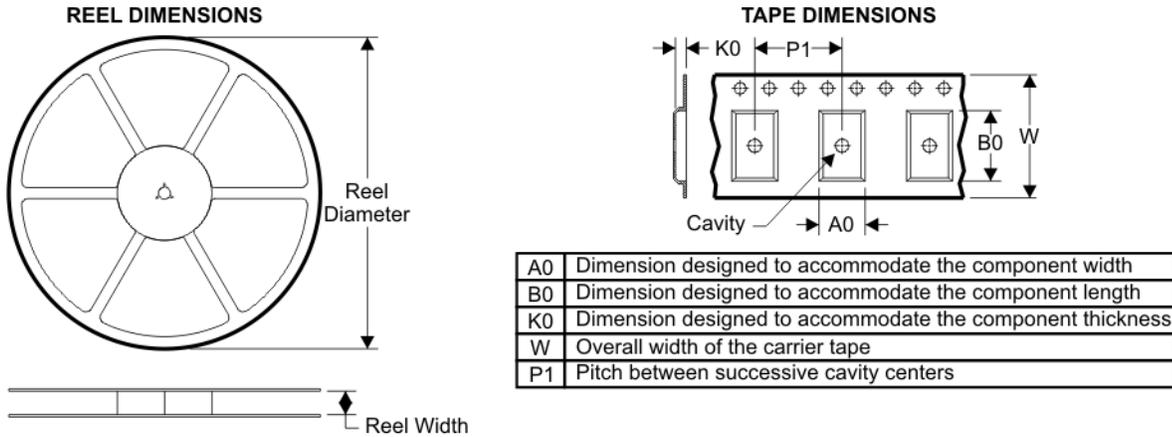
**Green (RoHS & no Sb/Br):** TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants (Br or Sb do not exceed 0.1% by weight in homogeneous material)

<sup>(3)</sup> MSL, Peak Temp. -- The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

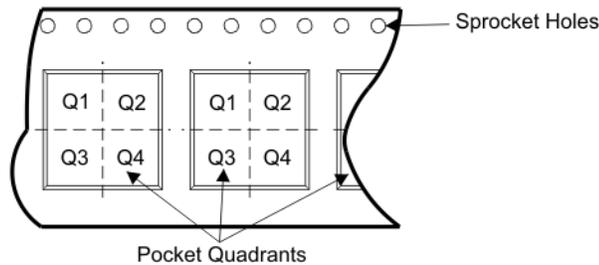
**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**TAPE AND REEL BOX INFORMATION**

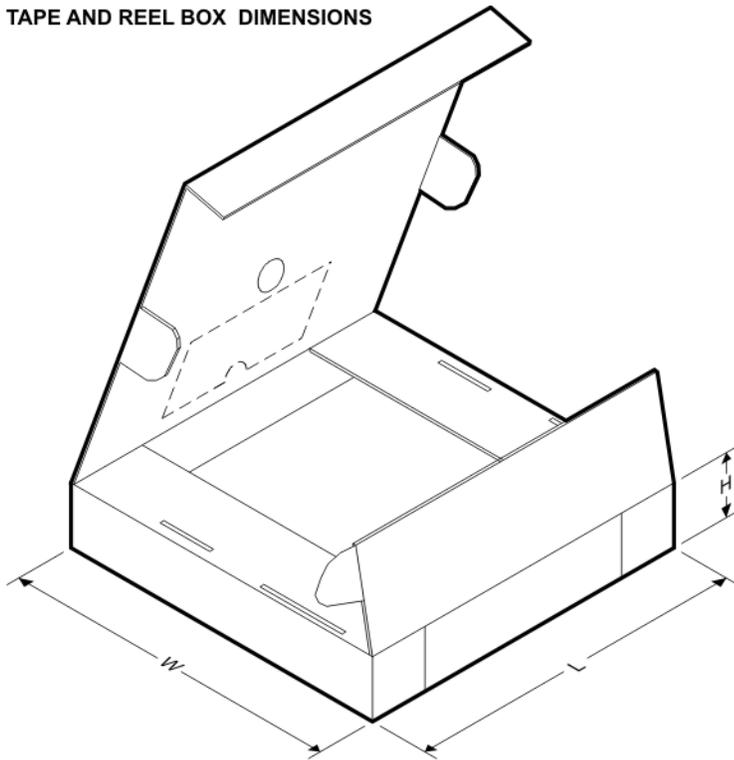


**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**



Device	Package	Pins	Site	Reel Diameter (mm)	Reel Width (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
OPA2734AIDGSR	DGS	10	SITE 41	330	12	5.3	3.4	1.4	8	12	Q1
OPA2734AIDGST	DGS	10	SITE 41	180	12	5.3	3.4	1.4	8	12	Q1
OPA2735AIDGKR	DGK	8	SITE 41	330	12	5.3	3.4	1.4	8	12	Q1
OPA2735AIDGKT	DGK	8	SITE 41	180	12	5.3	3.4	1.4	8	12	Q1
OPA2735AIDR	D	8	SITE 41	330	12	6.4	5.2	2.1	8	12	Q1
OPA734AIDBVR	DBV	6	SITE 41	180	8	3.2	3.1	1.39	4	8	Q3
OPA734AIDBVT	DBV	6	SITE 41	180	8	3.2	3.1	1.39	4	8	Q3
OPA734AIDR	D	8	SITE 41	330	12	6.4	5.2	2.1	8	12	Q1
OPA735AIDBVR	DBV	5	SITE 41	180	8	3.2	3.1	1.39	4	8	Q3
OPA735AIDBVT	DBV	5	SITE 41	180	8	3.2	3.1	1.39	4	8	Q3
OPA735AIDR	D	8	SITE 41	330	12	6.4	5.2	2.1	8	12	Q1

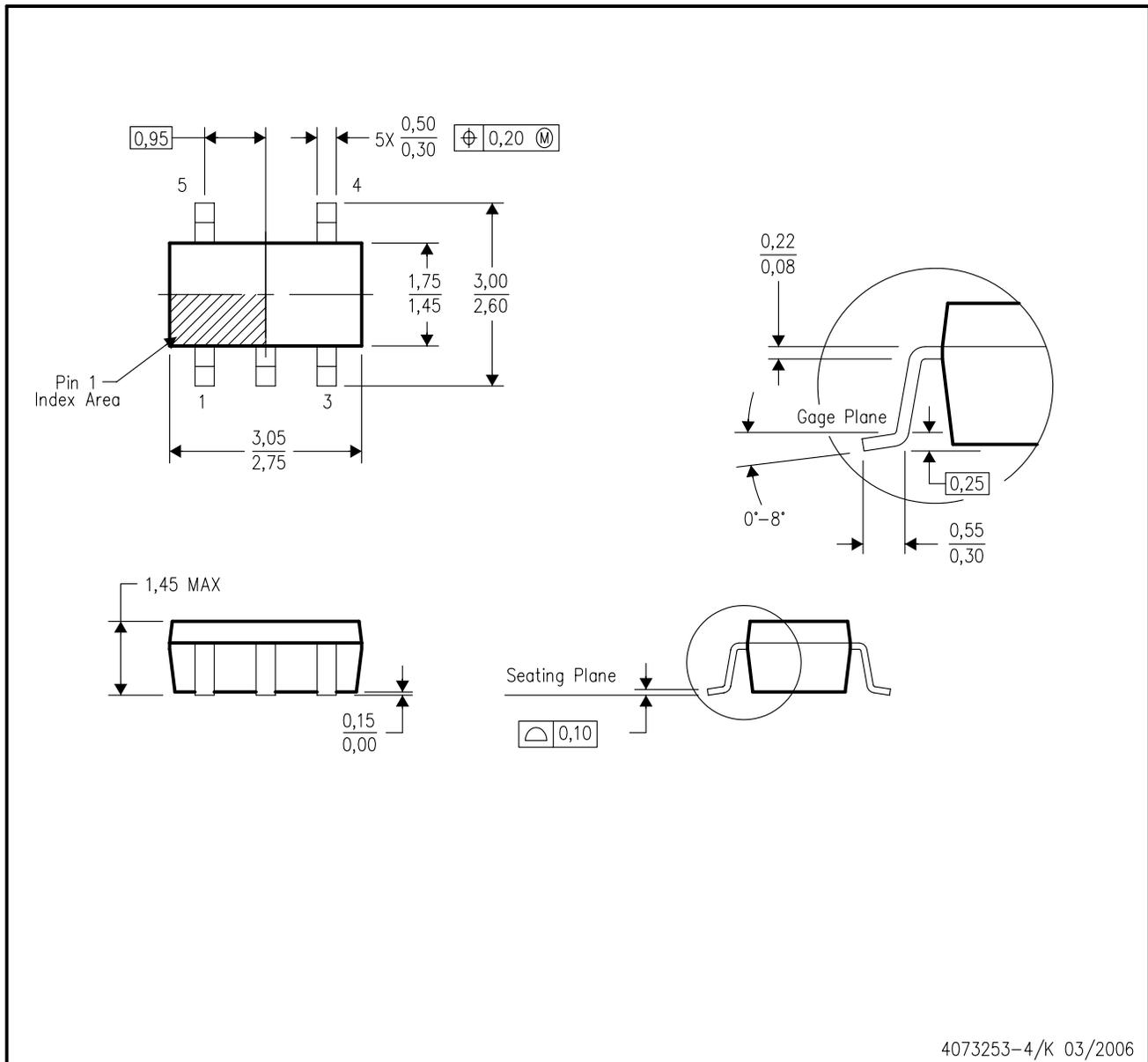
**TAPE AND REEL BOX DIMENSIONS**



Device	Package	Pins	Site	Length (mm)	Width (mm)	Height (mm)
OPA2734AIDGSR	DGS	10	SITE 41	346.0	346.0	29.0
OPA2734AIDGST	DGS	10	SITE 41	184.0	184.0	50.0
OPA2735AIDGKR	DGK	8	SITE 41	346.0	346.0	29.0
OPA2735AIDGKT	DGK	8	SITE 41	184.0	184.0	50.0
OPA2735AIDR	D	8	SITE 41	346.0	346.0	29.0
OPA734AIDBVR	DBV	6	SITE 41	184.0	184.0	50.0
OPA734AIDBVT	DBV	6	SITE 41	190.5	212.7	31.75
OPA734AIDR	D	8	SITE 41	346.0	346.0	29.0
OPA735AIDBVR	DBV	5	SITE 41	190.5	212.7	31.75
OPA735AIDBVT	DBV	5	SITE 41	190.5	212.7	31.75
OPA735AIDR	D	8	SITE 41	346.0	346.0	29.0

DBV (R-PDSO-G5)

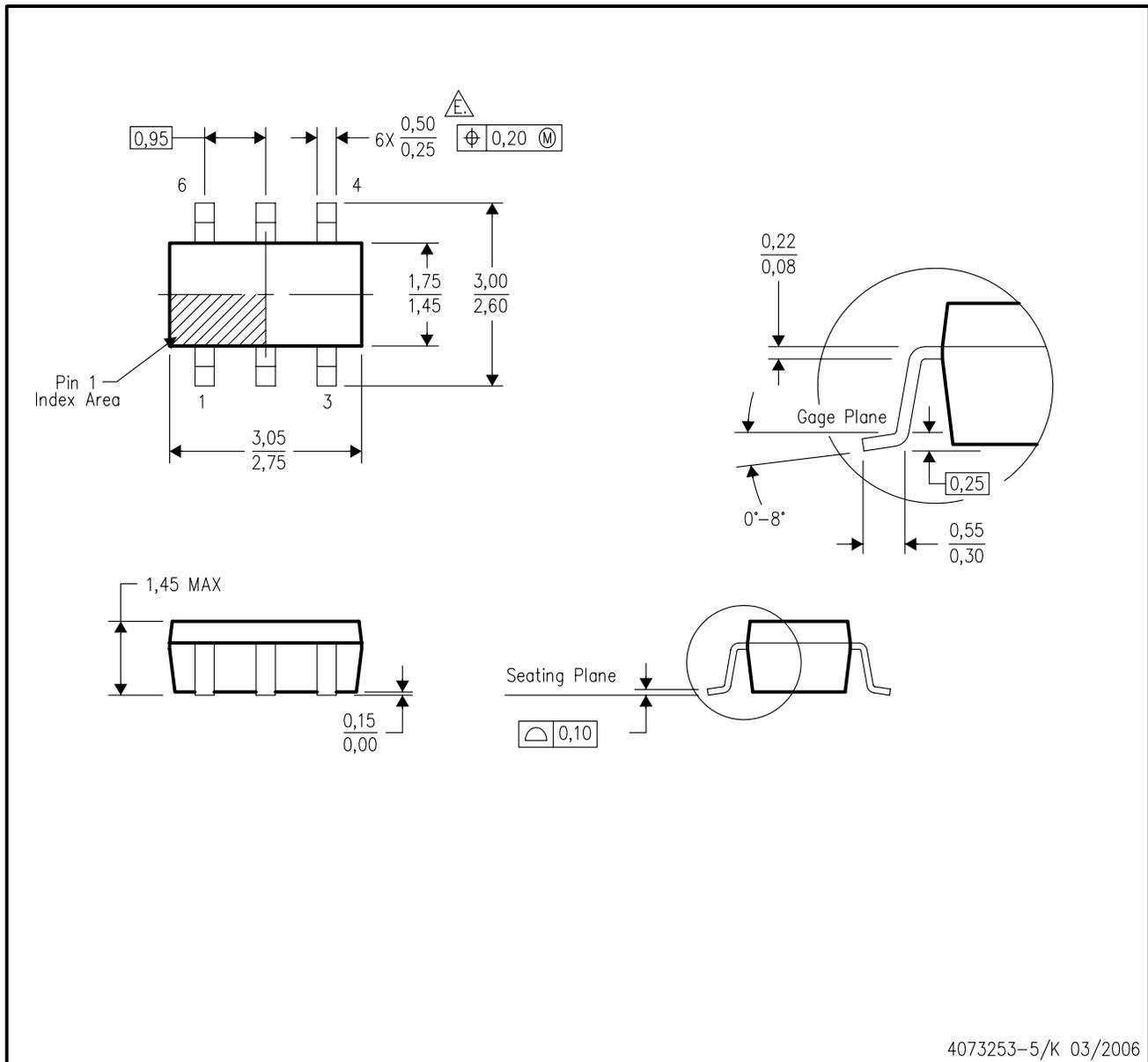
PLASTIC SMALL-OUTLINE PACKAGE



- NOTES:
- A. All linear dimensions are in millimeters.
  - B. This drawing is subject to change without notice.
  - C. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.15 per side.
  - D. Falls within JEDEC MO-178 Variation AA.

DBV (R-PDSO-G6)

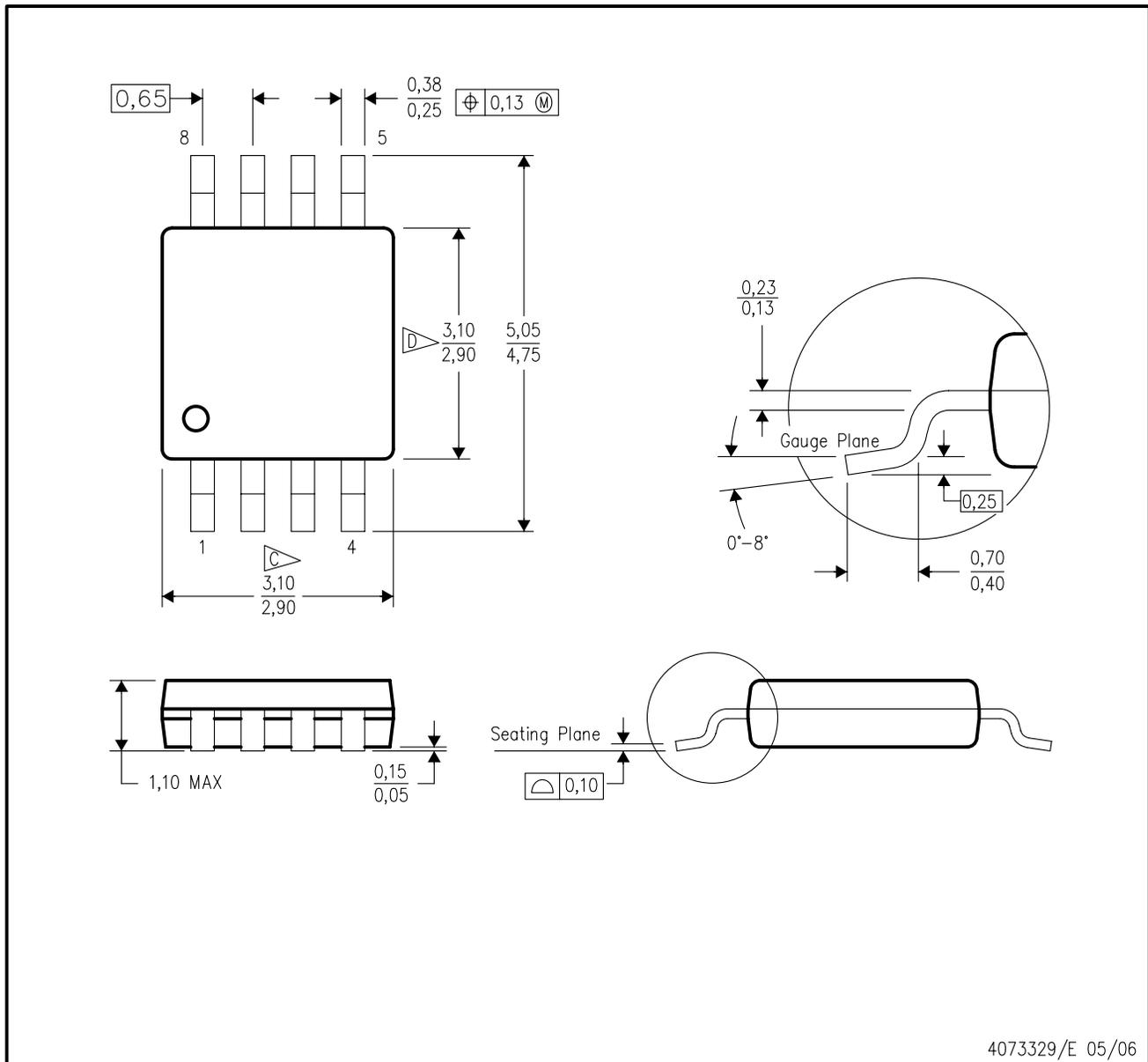
PLASTIC SMALL-OUTLINE PACKAGE



- NOTES:
- A. All linear dimensions are in millimeters.
  - B. This drawing is subject to change without notice.
  - C. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.15 per side.
  - D. Leads 1,2,3 may be wider than leads 4,5,6 for package orientation.
- $\triangle$  Falls within JEDEC MO-178 Variation AB, except minimum lead width.

DGK (S-PDSO-G8)

PLASTIC SMALL-OUTLINE PACKAGE

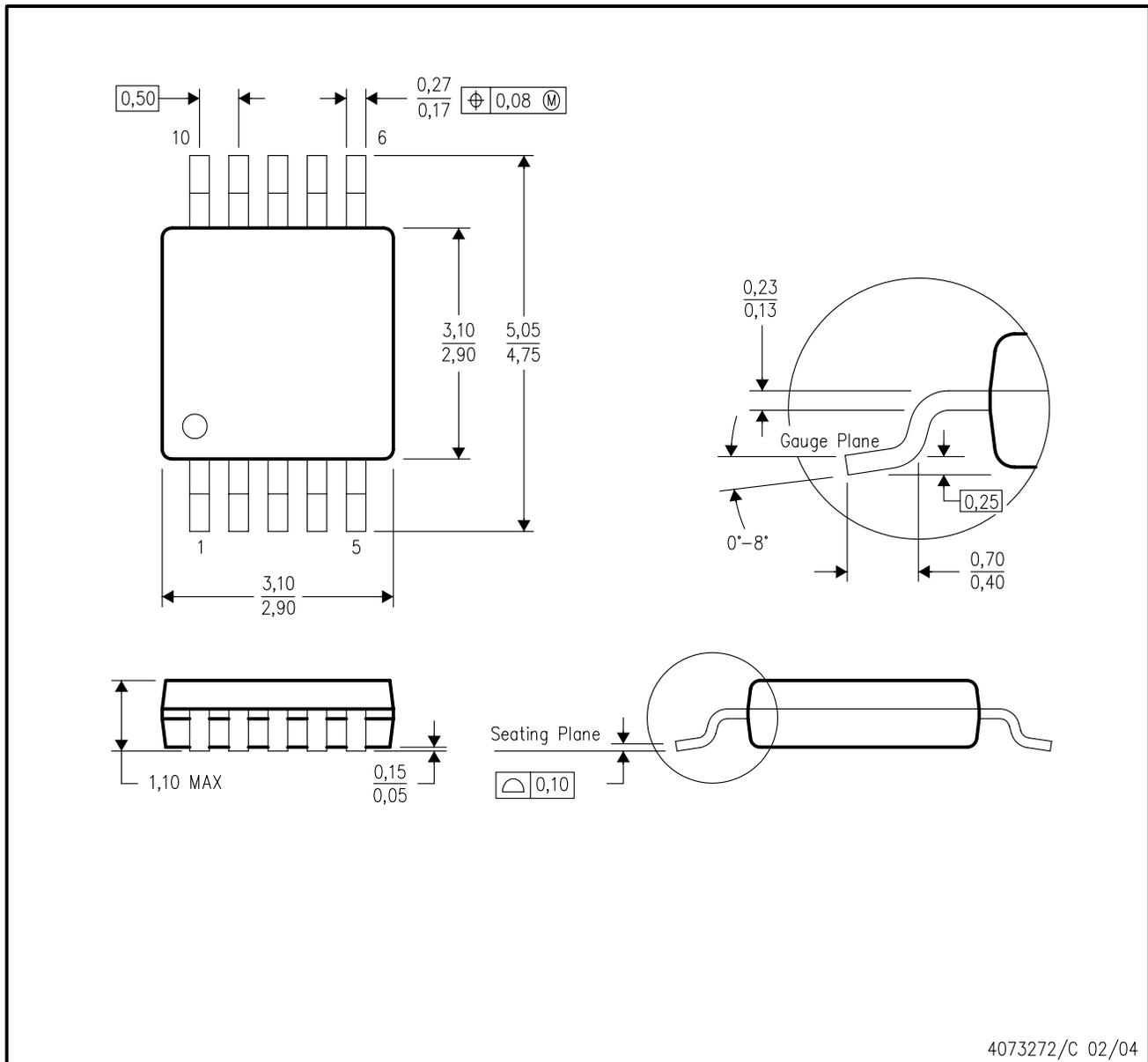


4073329/E 05/06

- NOTES:
- A. All linear dimensions are in millimeters.
  - B. This drawing is subject to change without notice.
  - C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per end.
  - D. Body width does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
  - E. Falls within JEDEC MO-187 variation AA, except interlead flash.

DGS (S-PDSO-G10)

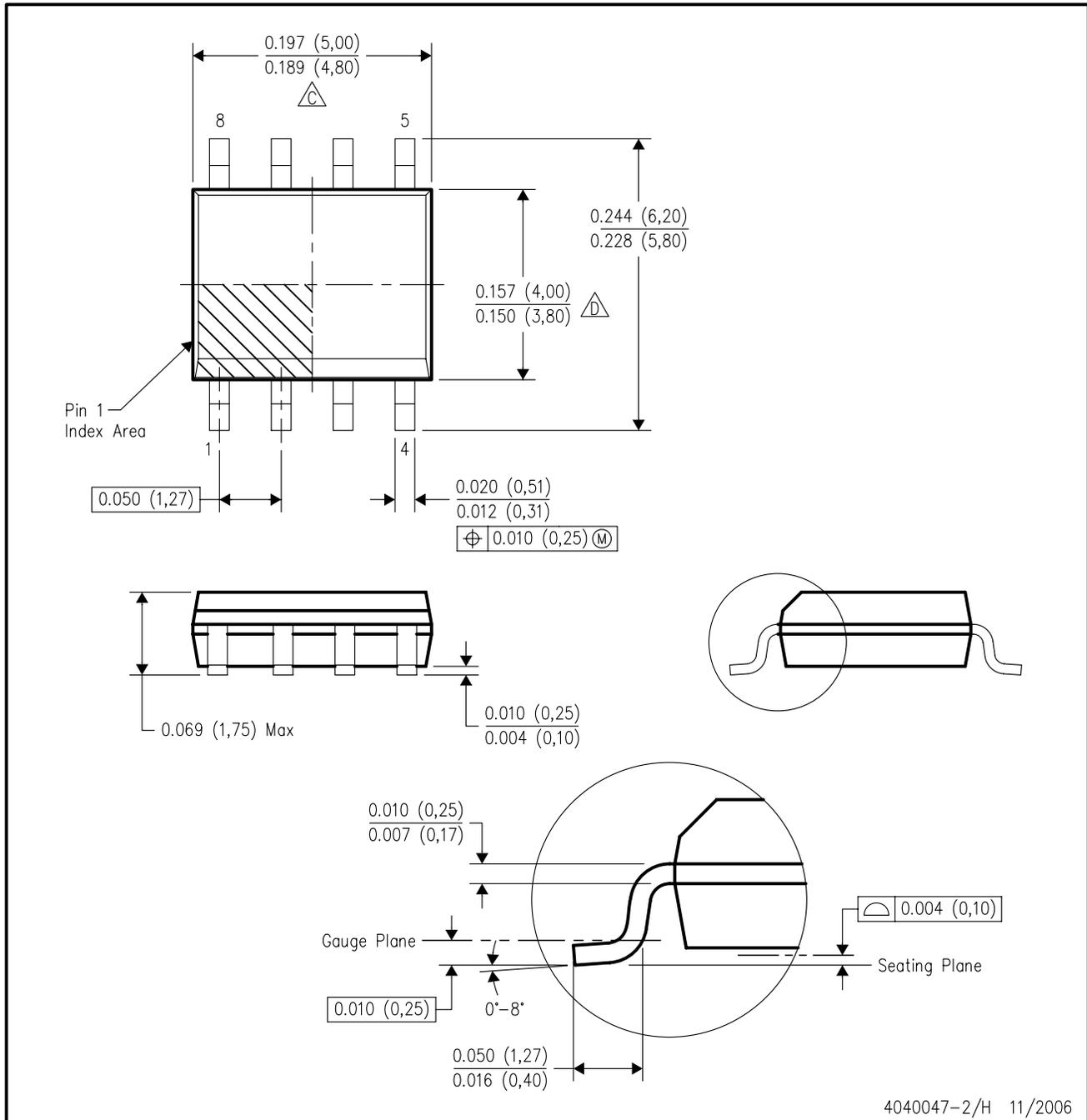
PLASTIC SMALL-OUTLINE PACKAGE



- NOTES:
- A. All linear dimensions are in millimeters.
  - B. This drawing is subject to change without notice.
  - C. Body dimensions do not include mold flash or protrusion.
  - D. Falls within JEDEC MO-187 variation BA.

D (R-PDSO-G8)

PLASTIC SMALL-OUTLINE PACKAGE



- NOTES:
- A. All linear dimensions are in inches (millimeters).
  - B. This drawing is subject to change without notice.
  - C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 (0,15) per end.
  - D. Body width does not include interlead flash. Interlead flash shall not exceed .017 (0,43) per side.
  - E. Reference JEDEC MS-012 variation AA.

## 重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適したテキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかるテキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2025, Texas Instruments Incorporated