

# LP8774x IWR レーダー センサ用、3 個の降圧コンバータおよび 5V 昇圧回路

## 1 特長

- デバイスの動作温度：-40°C ~ +125°C (周囲)
- 入力電圧：公称 3.3V (3V ~ 4V の範囲)
- 3 つの低ノイズの降圧 DC/DC コンバータ：
  - 出力電圧：0.9V ~ 1.9V、0.8V (BUCK3)、0.82V (BUCK3)
  - 最大出力電流：3A/3A/3A
  - スwitchング周波数：4.4MHz、8.8MHz、17.6MHz
- 5V 昇圧コンバータ
  - 最大出力電流：350mA
- 150mA LDO
  - 1.8V または 3.3V の出力電圧
- 出力短絡および過負荷保護
- 入力過電圧保護 (OVP) および低電圧誤動作防止 (UVLO)
- 過熱警告および保護
- シリアル・ペリフェラル・インターフェイス (SPI)

## 2 アプリケーション

- ファクトリ・オートメーションおよび制御
- 産業用の輸送 (乗用車以外 / 軽量トラック以外)
- 低リップル、低ノイズのアプリケーション

## 3 概要

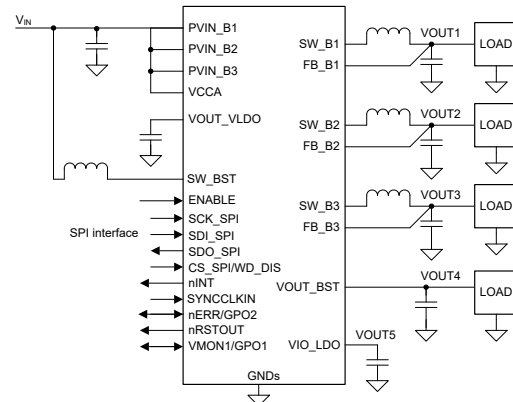
LP8774x デバイスは、産業用のさまざまなレーダーアプリケーションで使用する IWR の各 MMIC (ミリ波 IC) のパワー マネージメント要件を満たす設計を採用しています。このデバイスは、3 個の降圧 DC/DC コンバータ、1 個の 5V 昇圧コンバータ、1 個の 1.8V/3.3V LDO を搭載しています。この LDO は昇圧コンバータから電力を受け入れ、xWR I/O に電源を供給するようになっています。SPI シリアル・インターフェイスとイネーブル信号により、デバイスが制御されます。

この降圧型 DC/DC コンバータは、4.4MHz、8.8MHz、17.6MHz のスイッチング周波数をプログラム可能です。スイッチング周波数が高く、また、広い周波数範囲にわたってノイズが低いので、パッシブ・フィルタリングが最小限または不要である LDO フリーの電源ソリューションを実現します。高スイッチング周波数により、MMIC RF レールの発熱と過渡セトリングが改善されます。スイッチング・クロックは、RF 性能の最適化のため強制的に PWM モードに設定され、外部クロックと同期することもできます。このデバイスはリモート電圧検出に対応しており、レギュレータ出力とポイント・オブ・ロード (POL) との間の IR 降下を補償して、出力電圧の精度を高めることができます。

### パッケージ情報

| 部品番号 (1) | パッケージ             | パッケージ・サイズ (2)   | 本体サイズ (公称)      |
|----------|-------------------|-----------------|-----------------|
| LP8774x  | RXV (VQFN-HR, 28) | 4.50mm × 5.00mm | 4.50mm × 5.00mm |

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。
- (2) パッケージ・サイズ (長さ×幅) は公称値であり、該当する場合はピンも含まれます。



アプリケーション概略図



## Table of Contents

|                                                 |          |                                                                 |          |
|-------------------------------------------------|----------|-----------------------------------------------------------------|----------|
| <b>1 特長</b> .....                               | <b>1</b> | 6.3 サポート・リソース.....                                              | <b>6</b> |
| <b>2 アプリケーション</b> .....                         | <b>1</b> | 6.4 Trademarks.....                                             | <b>6</b> |
| <b>3 概要</b> .....                               | <b>1</b> | 6.5 静電気放電に関する注意事項.....                                          | <b>6</b> |
| <b>4 概要 (続き)</b> .....                          | <b>3</b> | 6.6 用語集.....                                                    | <b>6</b> |
| <b>5 Pin Configuration and Functions</b> .....  | <b>4</b> | <b>7 Revision History</b> .....                                 | <b>6</b> |
| <b>6 Device and Documentation Support</b> ..... | <b>6</b> | <b>8 Mechanical, Packaging, and Orderable Information</b> ..... | <b>6</b> |
| 6.1 Documentation Support.....                  | <b>6</b> | 8.1 Packaging Option Addendum.....                              | <b>7</b> |
| 6.2 ドキュメントの更新通知を受け取る方法.....                     | <b>6</b> | 8.2 Tape and Reel Information.....                              | <b>8</b> |

## 4 概要 (続き)

LP8774x デバイスは、プログラム可能なスタートアップとシャットダウンの遅延、および ENABLE 信号に同期したシーケンスをサポートしています。このシーケンスには、外部レギュレータ、ロード・スイッチ、プロセッサ・リセットを制御するための GPO 信号も含めることができます。デバイスのデフォルト設定は不揮発性メモリ (NVM) にプログラムされています。このデバイスは、出力スルー・レートを制御し、デバイスのスタートアップ時に出力電圧のオーバーシュートおよび突入電流を最小化します。

このデータシートは、検証済みのように、すべてのレジスタ設定も含めてスーパーセット デバイスに適用され、以下の標準型番 LP8774x と注文可能な型番 **LP8774xyzzRXVR** を記載されています。ここ

**LP8774xyzzRXVR**

- L**: tape and reel (3000 units/reel) (other shipping options may be included in future as this field is not specific to device or functional safety performance)
- P**: package designator
- 8**: OTP part number variant: (A1, A3...etc.) (OTP determines the default register values for OTP based customer configuration registers)
- 7**: platform (Fsw and BOM/performance optimized options (1, 2, or 3) where
  - o 1 : 17.6 MHz + full performance option or BOM/cost optimized option (radar)
  - o 2 : 8.8 MHz + full performance option or BOM/cost optimized option (radar)
  - o 3 : 4.4 MHz + full performance option (non-radar)
- x** = regulator configuration of device version (specified by how many buck, boost and VIO LDO option is supported specific device version)
  - o 2: 3 buck regulators, VIO LDO regulator
  - o 3: 3 buck regulators
  - o 4: 3 buck regulators, boost regulator
  - o 5: 3 buck regulators, boost regulator, VIO LDO regulator
- 7**: device family and base part number

で、

です。

## 5 Pin Configuration and Functions

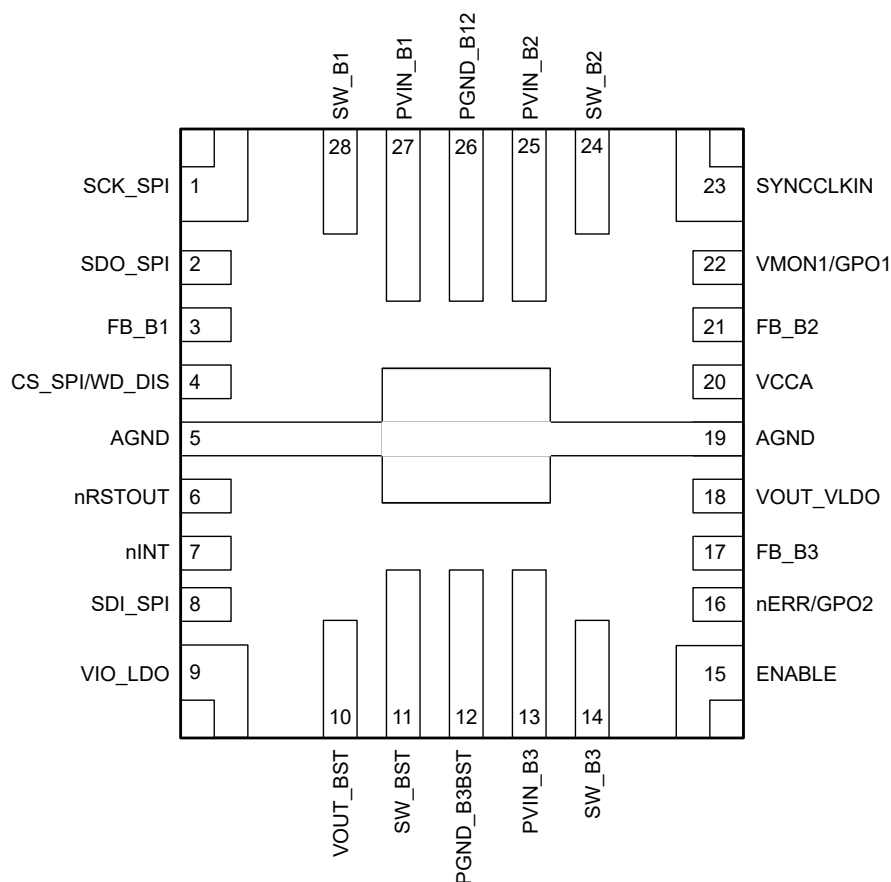


図 5-1. RXV Package, 28-Pin VQFN-HR (Top View)

表 5-1. Pin Functions

| PIN               |     | I/O | TYPE    | DESCRIPTION                                                                                                                                                                                                                       | CONNECTION IF NOT USED |
|-------------------|-----|-----|---------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------------|
| NAME              | NO. |     |         |                                                                                                                                                                                                                                   |                        |
| SCK_SPI           | 1   | I   | Digital | Clock signal for SPI interface.                                                                                                                                                                                                   | Ground                 |
| SDO_SPI           | 2   | O   | Digital | Output data signal for SPI interface.                                                                                                                                                                                             | Floating               |
| FB_B1             | 3   | —   | Analog  | Output voltage feedback (positive) for BUCK1.                                                                                                                                                                                     | Ground                 |
| CS_SPI/<br>WD_DIS | 4   | I   | Digital | Primary function: Chip select signal for SPI interface.                                                                                                                                                                           | VCCA                   |
|                   |     | I   | Digital | Alternative programmable function: Watchdog Deactivation Input.                                                                                                                                                                   | Not applicable         |
| AGND              | 5   | —   | Ground  | Ground.                                                                                                                                                                                                                           | Ground                 |
| NRSTOUT           | 6   | O   | Digital | Reset output.                                                                                                                                                                                                                     | Floating               |
| nINT              | 7   | O   | Digital | Interrupt output and CAN PHY control or both.                                                                                                                                                                                     | Floating               |
| SDI_SPI           | 8   | I   | Digital | Input data signal for SPI interface.                                                                                                                                                                                              | Ground                 |
| VIO_LDO           | 9   | —   | Analog  | IO supply from the internal LDO or from external source. LDO active: regulator filter node. LDO inactive: input for connecting to an external IO supply source, with input filtering capacitor placed.                            | Not applicable         |
| VOUT_BST          | 10  | —   | Analog  | BOOST active: BOOST output (internally connected as VIO_LDO input). BOOST inactive and VIO_LDO inactive: short with VIO_LDO. BOOST inactive and VIO_LDO active: input for connecting to an external supply used as VIO_LDO input. | External supply        |
| SW_BST            | 11  | —   | Analog  | When BOOST active: BOOST input. When BOOST inactive: short with VOUT_BST.                                                                                                                                                         | VOUT_BST               |

**表 5-1. Pin Functions (続き)**

| PIN            |     | I/O | TYPE    | DESCRIPTION                                                                                                                                                                                   | CONNECTION<br>IF NOT USED |
|----------------|-----|-----|---------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------------------------|
| NAME           | NO. |     |         |                                                                                                                                                                                               |                           |
| PGND_B3BST     | 12  | —   | Ground  | Power ground for BUCK3 and BOOST.                                                                                                                                                             | Ground                    |
| PVIN_B3        | 13  | —   | Power   | Power input for BUCK3. The separate power pins PVIN_Bxx are not connected together internally – PVIN_Bxx and VCCA pins must be connected together in the application and be locally bypassed. | System supply             |
| SW_B3          | 14  | —   | Analog  | BUCK3 switch node.                                                                                                                                                                            | Floating                  |
| ENABLE         | 15  | I   | Digital | Programmable ENABLE signal.                                                                                                                                                                   | Not applicable            |
| nERR/GPO2      | 16  | I   | Digital | Primary function: System MCU Error Monitoring Input.                                                                                                                                          | Ground                    |
|                |     | O   | Digital | Alternative programmable function: General Purpose Output signal (GPO2).                                                                                                                      | Floating                  |
|                |     | O   | Digital | Alternative programmable function: Fault Communication Output signal (FAULT2).                                                                                                                | Floating                  |
| FB_B3          | 17  | —   | Analog  | Output voltage feedback (positive) for BUCK3.                                                                                                                                                 | Ground                    |
| VOUT_VLDO      | 18  | —   | Power   | LDO regulator filter node. LDO is used for internal purposes. No external load allowed.                                                                                                       | -                         |
| AGND           | 19  | —   | Ground  | Ground.                                                                                                                                                                                       | Ground                    |
| VCCA           | 20  | —   | Power   | Supply voltage for internal LDO. VCCA and PVIN_Bxx pins must be connected together in the application and be locally bypassed.                                                                | System supply             |
| FB_B2          | 21  | —   | Analog  | Output voltage feedback (positive) for BUCK2.                                                                                                                                                 | Ground                    |
| VMON1/<br>GPO1 | 22  | —   | Analog  | Voltage monitoring input.                                                                                                                                                                     | Ground                    |
|                |     | O   | Digital | Alternative programmable function: General Purpose Output signal (GPO1).                                                                                                                      | Floating                  |
|                |     | O   | Digital | Alternative programmable function: Fault Communication Output signal (FAULT1).                                                                                                                | Floating                  |
|                |     | O   | Digital | Alternative programmable function: CAN PHY control (CAN_DIS).                                                                                                                                 | Floating                  |
| SYNCCLKIN      | 23  | I   | Digital | External clock input.                                                                                                                                                                         | Ground                    |
| SW_B2          | 24  | —   | Analog  | BUCK2 switch node.                                                                                                                                                                            | Floating                  |
| PVIN_B2        | 25  | —   | Power   | Power input for BUCK2. The separate power pins PVIN_Bxx are not connected together internally – PVIN_Bxx and VCCA pins must be connected together in the application and be locally bypassed. | System supply             |
| PGND_B12       | 26  | —   | Ground  | Power ground for BUCK1 and BUCK2.                                                                                                                                                             | Ground                    |
| PVIN_B1        | 27  | —   | Power   | Power input for BUCK1. The separate power pins PVIN_Bxx are not connected together internally – PVIN_Bxx and VCCA pins must be connected together in the application and be locally bypassed. | System supply             |
| SW_B1          | 28  | —   | Analog  | BUCK1 switch node.                                                                                                                                                                            | Floating                  |

## 6 Device and Documentation Support

### 6.1 Documentation Support

#### 6.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[www.tij.co.jp](http://www.tij.co.jp) のデバイス製品フォルダを開いてください。  
[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

#### 6.3 サポート・リソース

[テキサス・インスツルメンツ E2E™ サポート・フォーラム](#) は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

#### 6.4 Trademarks

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

#### 6.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

#### 6.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

## 7 Revision History

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

| DATE          | REVISION | NOTES           |
|---------------|----------|-----------------|
| November 2023 | *        | Initial Release |

## 8 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

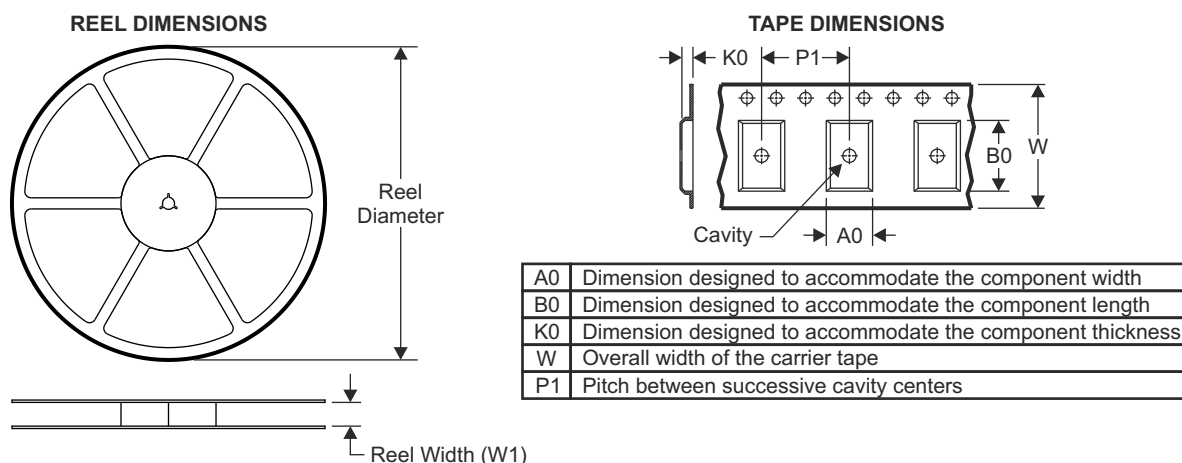
## 8.1 Packaging Option Addendum

### Packaging Information

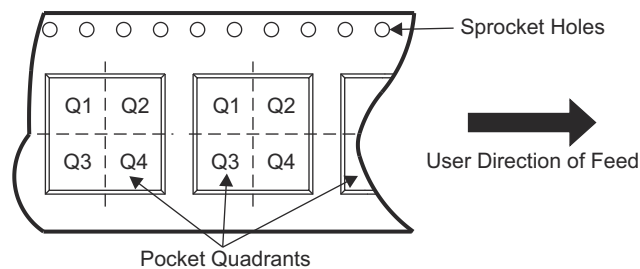
| Orderable Device | Status <sup>(1)</sup> | Package Type | Package Drawing | Pins | Package Qty | Eco Plan <sup>(2)</sup> | Lead/Ball Finish <sup>(4)</sup> | MSL Peak Temp <sup>(3)</sup> | Op Temp (°C) | Device Marking <sup>(5) (6)</sup> |
|------------------|-----------------------|--------------|-----------------|------|-------------|-------------------------|---------------------------------|------------------------------|--------------|-----------------------------------|
| LP877451A1RXVR   | ACTIVE                | VQFN-HR      | RXV             | 28   | 3000        | Green (RoHS & no Sb/Br) | SN                              | Level-2-260C-1 YEAR          | -40 to 125   | LP8774x<br>51A1                   |

- (1) The marketing status values are defined as follows:  
**ACTIVE:** Product device recommended for new designs.  
**LIFEBUY:** TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.  
**NRND:** Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.  
**PRE\_PROD** Unannounced device, not in production, not available for mass market, nor on the web, samples not available.  
**PREVIEW:** Device has been announced but is not in production. Samples may or may not be available.  
**OBSOLETE:** TI has discontinued the production of the device.
- (2) Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS), Pb-Free (RoHS Exempt), or Green (RoHS & no Sb/Br) - please check <http://www.ti.com/productcontent> for the latest availability information and additional product content details.  
**TBD:** The Pb-Free/Green conversion plan has not been defined.  
**Pb-Free (RoHS):** TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.  
**Pb-Free (RoHS Exempt):** This component has a RoHS exemption for either 1) lead-based flip-chip solder bumps used between the die and package, or 2) lead-based die adhesive used between the die and leadframe. The component is otherwise considered Pb-Free (RoHS compatible) as defined above.  
**Green (RoHS & no Sb/Br):** TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants (Br or Sb do not exceed 0.1% by weight in homogeneous material)
- (3) MSL, Peak Temp. -- The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.
- (4) Lead/Ball Finish - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead/Ball Finish values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device
- (6) Multiple Device markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.  
**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.  
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

## 8.2 Tape and Reel Information

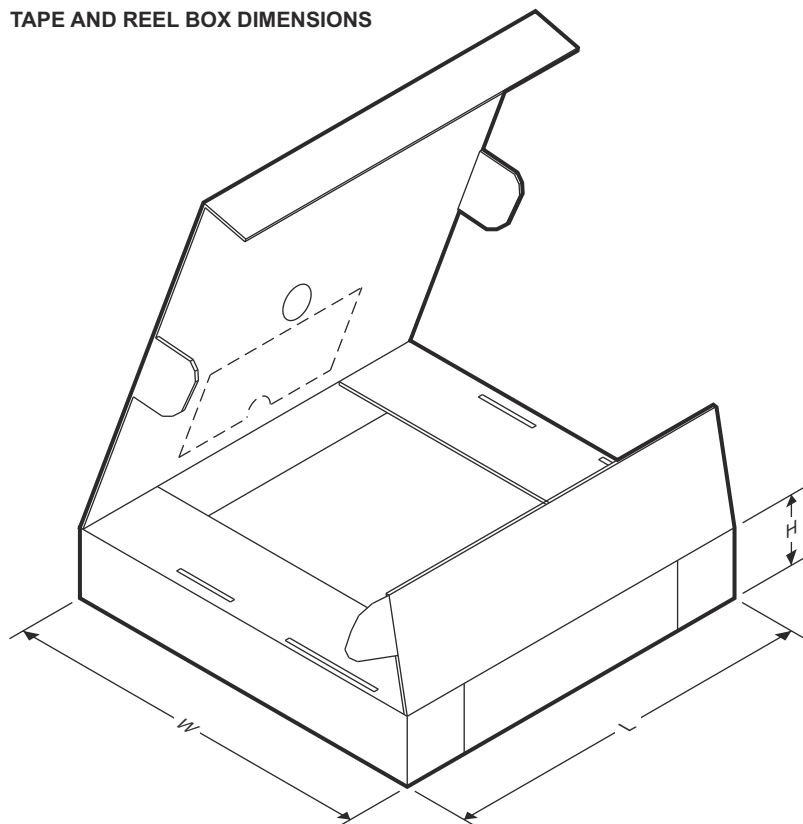


### QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



| Device         | Package Type | Package Drawing | Pins | SPQ  | Reel Diameter (mm) | Reel Width W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 Quadrant |
|----------------|--------------|-----------------|------|------|--------------------|--------------------|---------|---------|---------|---------|--------|---------------|
| LP877451A1RXVR | VQFN-HR      | RXV             | 28   | 3000 | 330                | 12.4               | 4.80    | 5.30    | 1.10    | 8.0     | 12.0   | Q1            |

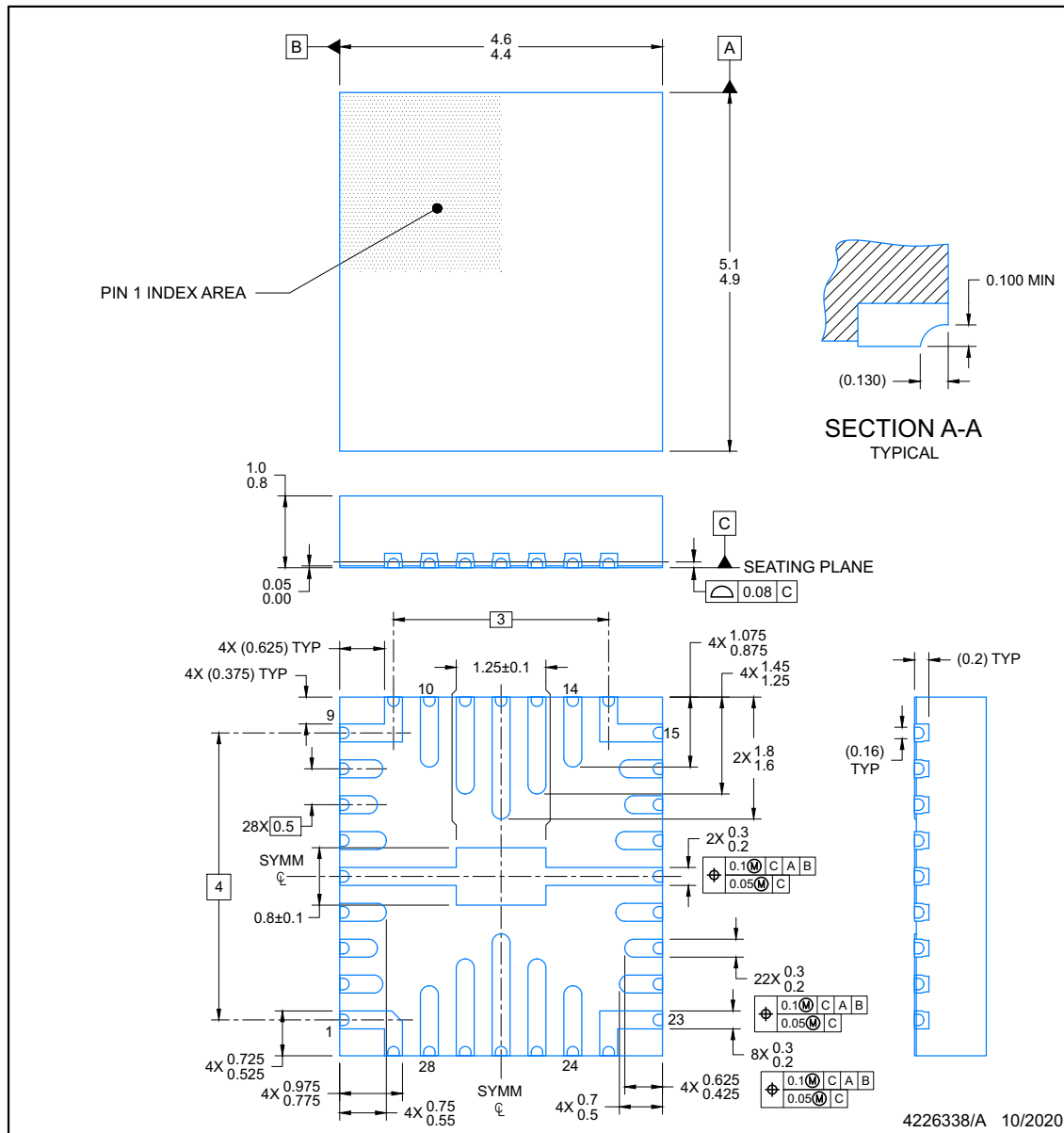
# TAPE AND REEL BOX DIMENSIONS



| Device         | Package Type | Package Drawing | Pins | SPQ  | Length (mm) | Width (mm) | Height (mm) |
|----------------|--------------|-----------------|------|------|-------------|------------|-------------|
| LP877451A1RXVR | VQFN-HR      | RXV             | 28   | 3000 | 367         | 367        | 38          |

**RXV0028A**
**PACKAGE OUTLINE**  
**VQFN-HR - 1 mm max height**

PLASTIC QUAD FLATPACK-NO LEAD

**NOTES:**

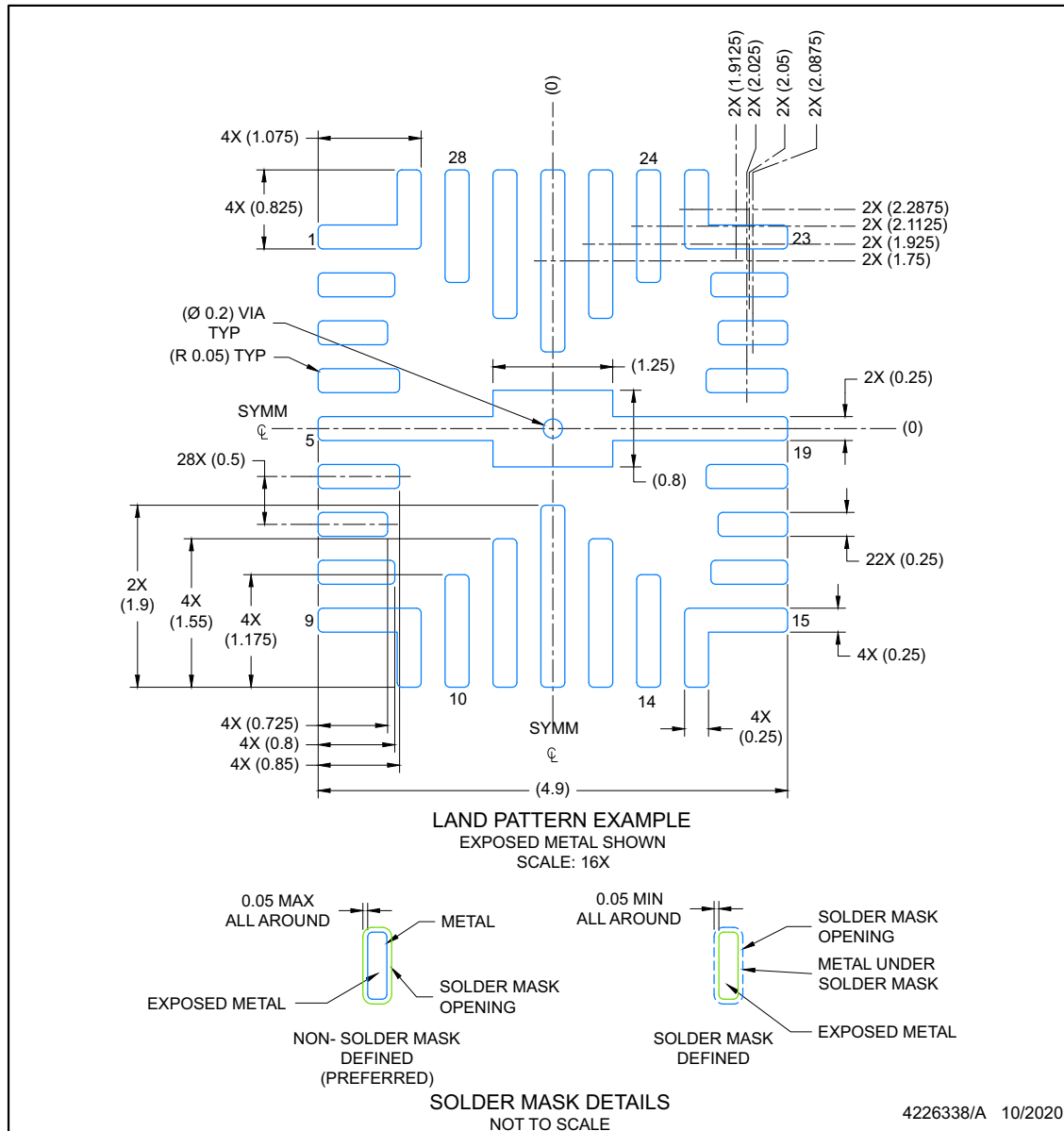
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

## EXAMPLE BOARD LAYOUT

**RXV0028A**

**VQFN-HR - 1 mm max height**

PLASTIC QUAD FLATPACK-NO LEAD

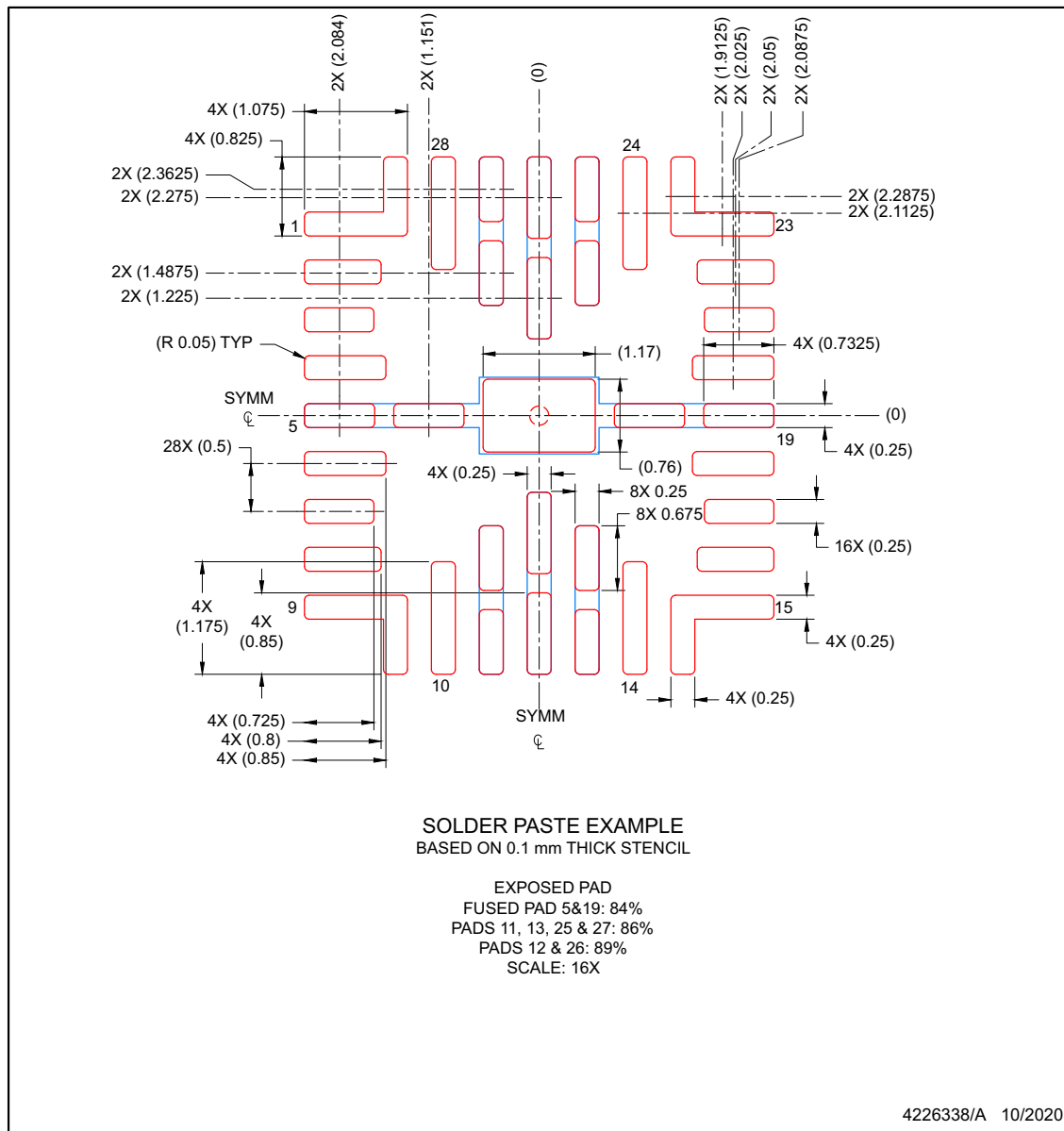


NOTES: (continued)

- For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/sluea271](http://www.ti.com/lit/sluea271)).
- Solder mask tolerances between and around signal pads can vary based on board fabrication site.

**EXAMPLE STENCIL DESIGN****VQFN-HR - 1 mm max height****RXV0028A**

PLASTIC QUAD FLATPACK-NO LEAD



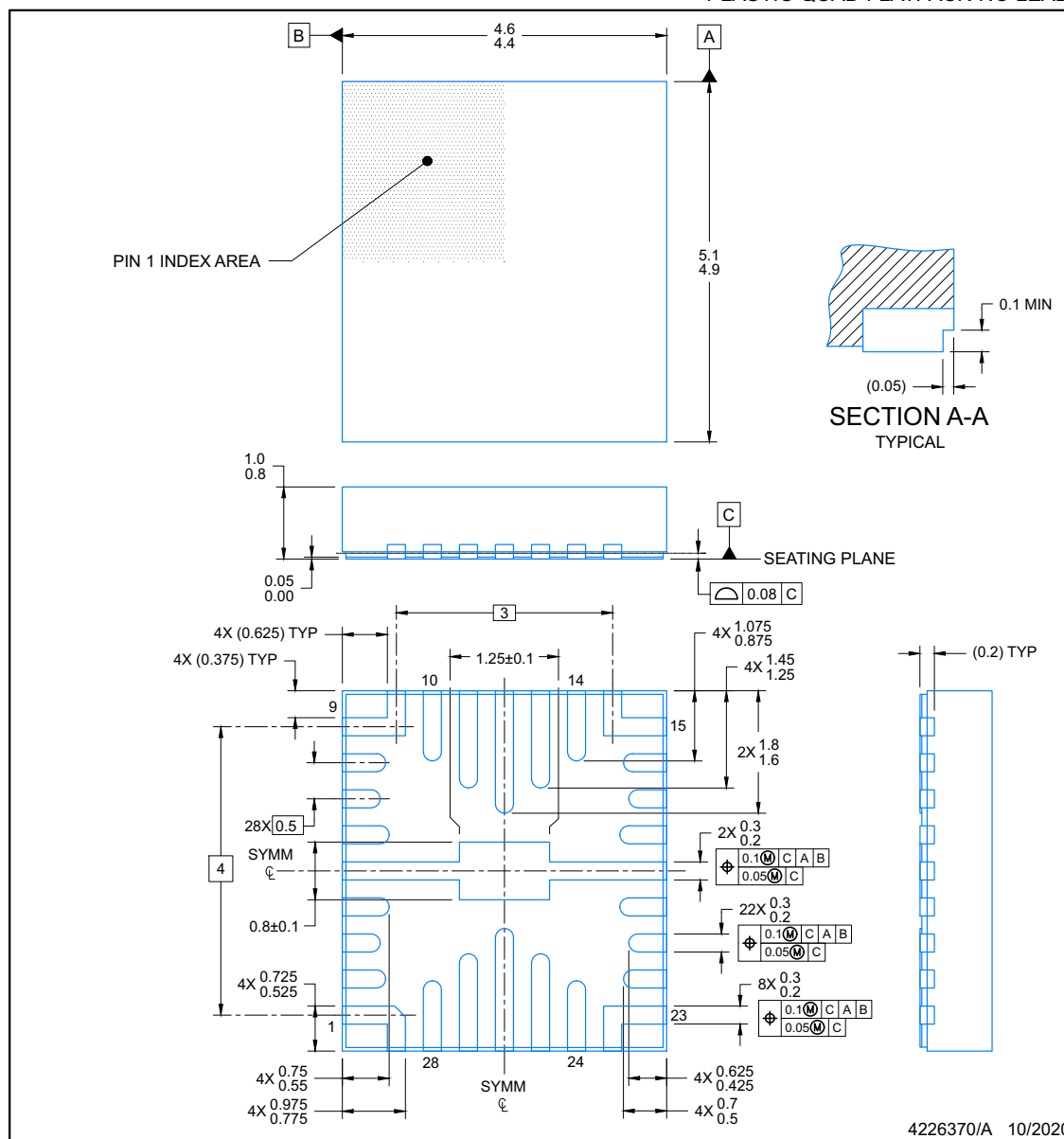
NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

# RXV0028B

## PACKAGE OUTLINE VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK-NO LEAD

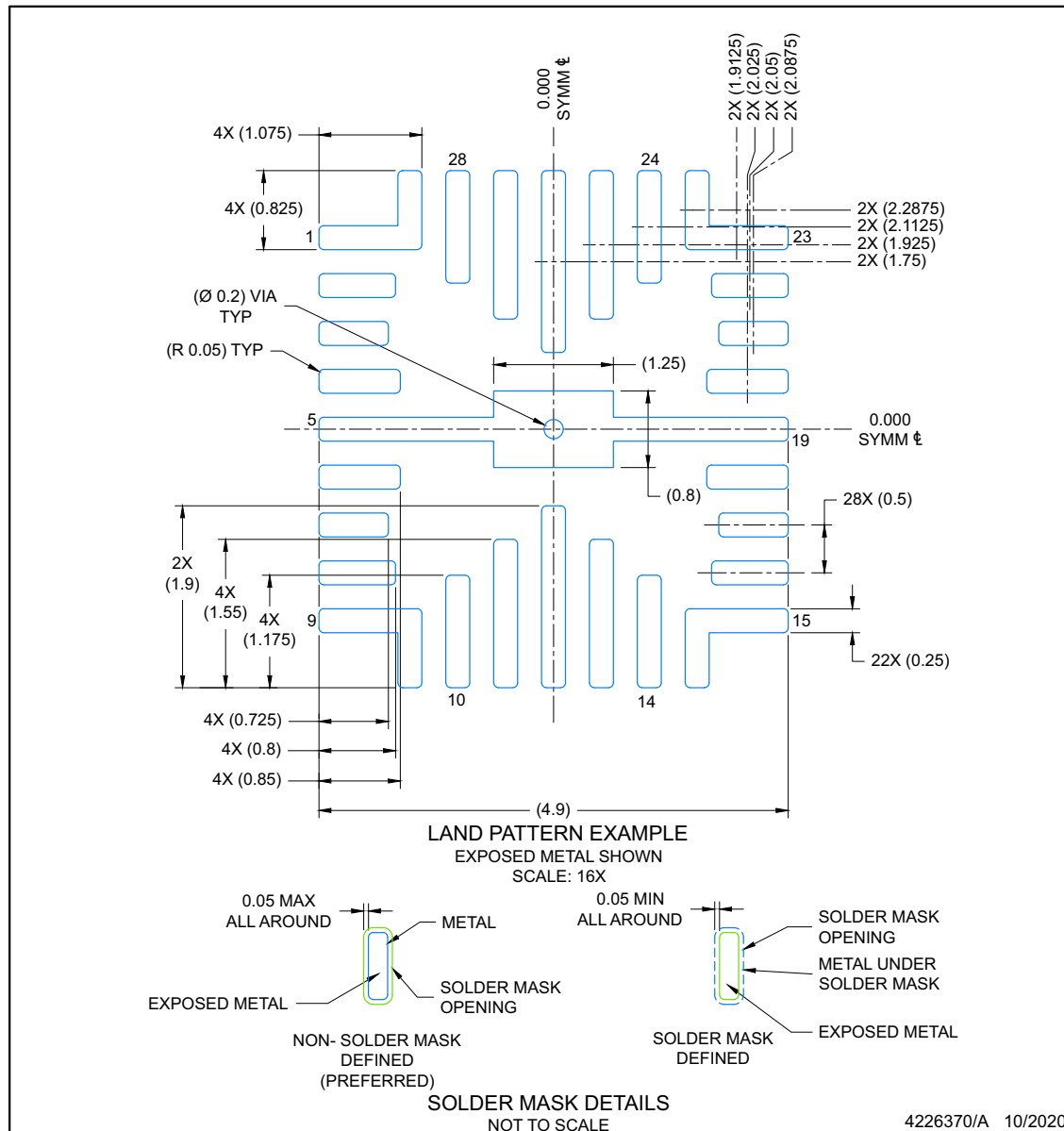


### NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

**EXAMPLE BOARD LAYOUT****VQFN-HR - 1 mm max height****RXV0028B**

PLASTIC QUAD FLATPACK-NO LEAD



NOTES: (continued)

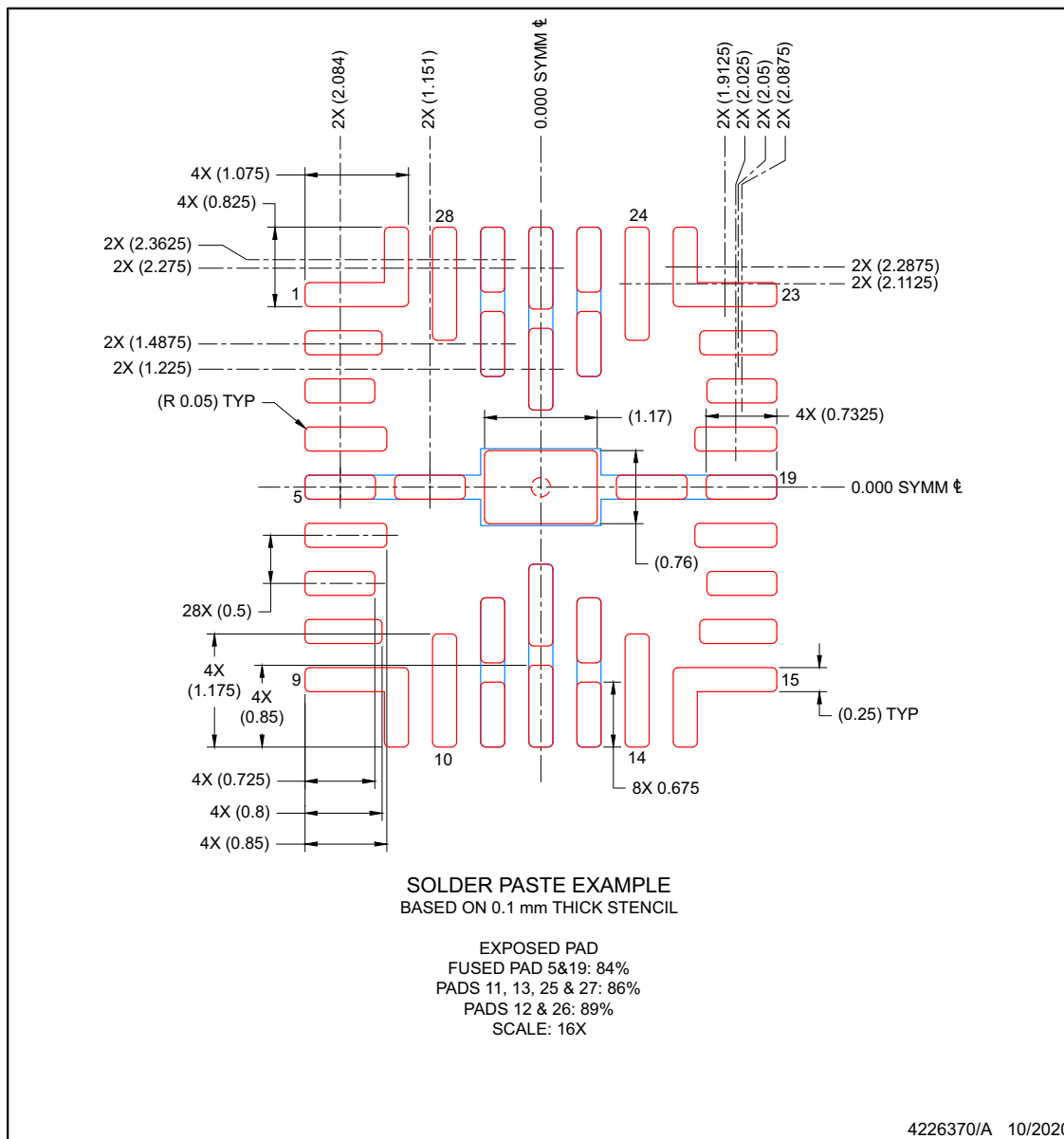
3. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).
4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

## EXAMPLE STENCIL DESIGN

**RXV0028B**

**VQFN-HR - 1 mm max height**

PLASTIC QUAD FLATPACK-NO LEAD



NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

## PACKAGING INFORMATION

| Orderable part number          | Status<br>(1) | Material type<br>(2) | Package   Pins     | Package qty   Carrier | RoHS<br>(3) | Lead finish/<br>Ball material<br>(4) | MSL rating/<br>Peak reflow<br>(5) | Op temp (°C) | Part marking<br>(6) |
|--------------------------------|---------------|----------------------|--------------------|-----------------------|-------------|--------------------------------------|-----------------------------------|--------------|---------------------|
| <a href="#">LP877451A1RXVR</a> | Active        | Production           | VQFN-HR (RXV)   28 | 3000   LARGE T&R      | Yes         | SN                                   | Level-2-260C-1 YEAR               | -40 to 125   | LP8774<br>51A1      |
| LP877451A1RXVR.A               | Active        | Production           | VQFN-HR (RXV)   28 | 3000   LARGE T&R      | Yes         | SN                                   | Level-2-260C-1 YEAR               | -40 to 125   | LP8774<br>51A1      |

<sup>(1)</sup> **Status:** For more details on status, see our [product life cycle](#).

<sup>(2)</sup> **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

<sup>(3)</sup> **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

<sup>(4)</sup> **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

<sup>(5)</sup> **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

<sup>(6)</sup> **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**OTHER QUALIFIED VERSIONS OF LP87745 :**

- Automotive : [LP87745-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月