LMH6622

LMH6622 Dual Wideband, Low Noise, 160MHz, Operational Amplifiers



Literature Number: JAJS985

National Semiconductor 2005年7月

LMH6622

デュアル広帯域、低ノイズ、160MHz、オペアンプ

概要

LMH6622 は、低ノイズを特長とする、デュアル・チャネルの電圧帰還型高速オペアンプです。ノイズ電圧仕様 $1.6nV/\sqrt{\text{Hz}}$ 、ノイズ電流仕様 $1.5pA/\sqrt{\text{Hz}}$ 、帯域 160MHz、高調波歪み 90dBc 以上という優れた特性を備えているので、ADSL、VDSL、およびそのほかの xDSL の受信チャネル・アンプとして理想的です。LMH6622 は $\pm 2.5V \sim \pm 6V$ の $\pm 2.5V \sim \pm 12V$ の単一電源で動作します。LMH6622 は $\pm 2.5V \sim \pm 12V$ の単一電源で動作します。LMH6622 は $\pm 2.5V \sim \pm 12V$ の $\pm 2.5V \sim \pm 12V$ が \pm

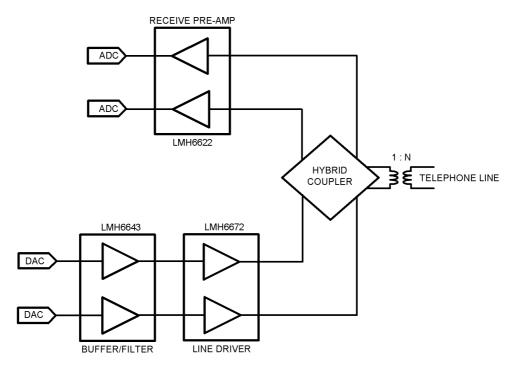
特長

 $(V_S = \pm 6V, T_A = 25$ 、特記のない限り代表値)

帯域幅 (A_V = + 2) 160MHz 電源電圧範囲 $\pm 2.5V \sim \pm 6V$ $+ 5V \sim + 12$ スルーレート $85V/\mu s$ 電源電流 4.3mA/amp $-4.75V \sim +5.7V$ 入力同相電圧 出力電圧スイング (R_L = 100) $\pm 4.6V$ 入力電圧ノイズ $1.6 nV / \sqrt{\text{Hz}}$ 入力電流ノイズ 1.5pA/√Hz 線形出力電流 90mA優れた高調波歪み特性 90dBc

アプリケーション

xDSL レシーバ 低ノイズ計測機器のフロント・エンド 超音波プリアンプ アクティブ・フィルタ 携帯電話の基地局



xDSL Analog Front End

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。 関連する電気的信頼性試験方法の規格を参照ください。

 保存温度範囲
 - 65 ~ + 150

 接合部温度 (Note 4)
 + 150

ESD 耐圧

 人体モデル
 2kV (Note 2)

 マシン・モデル
 200V(Note 2)

 V_{IN} 作動電圧
 ± 1.2V

 電源電圧 (V * - V *)
 13.2V

 入力端子での電圧
 V * + 0.5V、V * - 0.5V

ハンダ付け情報235流動ハンダ付け(10 秒)260

動作定格 (Note 1)

電源電圧 (V ⁺ – V ⁻) ± 2.25V ~ ± 6V 接合部温度範囲 (Note 3)、(Note 4) - 40 ~ + 85

パッケージ熱抵抗 (Note 4) (_{JA})

8-pin SOIC 166 /W 8-pin MSOP 211 /W

± 6V 電気的特性

特記のない限り、 T_J = 25 、 V^+ = 6V、 V^- = - 6V、 V_{CM} = 0V、 A_V = + 2、 R_F = 500 、 R_L = 100 です。 **太字**のリミット値は 全温度範囲に適用されます。

Symbol	Parameter	Conditions	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
Dynamic I	Performance		1 , , ,	1	· · · · · ·	I
f _{CL}	-3dB BW	$V_O = 200 \text{mV}_{PP}$		160		MHz
BW _{0.1dB}	0.1dB Gain Flatness	$V_O = 200 \text{mV}_{PP}$		30		MHz
SR	Slew Rate (Note 8)	$V_O = 2V_{PP}$		85		V/µs
TS	Settling Time	$V_{O} = 2V_{PP} \text{ to } \pm 0.1\%$		40		
		$V_{\rm O} = 2V_{\rm PP}$ to ±1.0%		35		ns
Tr	Rise Time	V _O = 0.2V Step, 10% to 90%		2.3		ns
Tf	Fall Time	V _O = 0.2V Step, 10% to 90%		2.3		ns
Distortion	and Noise Response			•		•
e _n	Input Referred Voltage Noise	f = 100kHz		1.6		nV/√Hz
I _n	Input Referred Current Noise	f = 100kHz		1.5		pA/ √Hz
DG	Differential Gain	$R_L = 150\Omega$, $R_F = 470\Omega$, NTSC		0.03		%
DP	Differential Phase	$R_L = 150\Omega$, $R_F = 470\Omega$, NTSC	0.03			deg
HD2	2 nd Harmonic Distortion	$f_c = 1MHz$, $V_O = 2V_{PP}$, $R_L = 100\Omega$		-90		dBc
		$f_c = 1MHz$, $V_O = 2V_{PP}$, $R_L = 500\Omega$		-100		
HD3	3 rd Harmonic Distortion	$f_c = 1MHz$, $V_O = 2V_{PP}$, $R_L = 100\Omega$		-94		dBc
		$f_c = 1MHz$, $V_O = 2V_{PP}$, $R_L = 500\Omega$		-100		
MTPR	Upstream	$V_O = 0.6 V_{RMS}$, 26kHz to 132kHz		-78		
		(see test circuit 5)				· dBc
	Downstream	$V_O = 0.6 V_{RMS}$, 144kHz to 1.1MHz (see test circuit 5)		-70		
Input Cha	racteristics	and a house of the second seco		L		_
V _{os}	Input Offset Voltage	V _{CM} = 0V	-1.2	+0.2	+1.2	
		1	-2		+2	mV
TC Vos	Input Offset Average Drift	V _{CM} = 0V (Note 7)		-2.5		μV/°C
Ios	Input Offset Current	$V_{CM} = 0V$	-1	-0.04	1	μA
			-1.5		1.5	
I _B	Input Bias Current	V _{CM} = 0V		4.7	10	μA
					15	
R _{IN}	Input Resistance	Common Mode		17		MΩ
		Differential Mode		12		kΩ
C _{IN}	Input Capacitance	Common Mode		0.9		pF
		Differential Mode		1.0		pF

士 6V 電気的特性(つづき)

特記のない限り、 T_J = 25 、V $^+$ = 6V、V $^-$ = - 6V、 V_{CM} = 0V、 A_V = + 2、 R_F = 500 、 R_L = 100 です。 **太字**のリミット値は 全温度範囲に適用されます。

Symbol	Parameter	Conditions	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
CMVR	Input Common Mode Voltage	CMRR ≥ 60dB		-4.75	-4.5	
	Range		5.5	+5.7		V
CMRR	Common-Mode Rejection Ratio	Input Referred,	80	100		dB
		$V_{CM} = -4.2 \text{ to } +5.2 \text{V}$	75			
Transfer C	Characteristics					
A _{VOL}	Large Signal Voltage Gain	$V_O = 4V_{PP}$	74	83		dB
			70			
X _t	Crosstalk	f = 1MHz		-75		dB
Output Ch	aracteristics					
V _O	Output Swing	No Load, Positive Swing	4.8	5.2		
			4.6			
		No Load, Negative Swing		-5.0	-4.6	
					-4.4	V
		$R_L = 100\Omega$, Positive Swing	4.0	4.6		•
			3.8			
		$R_L = 100\Omega$, Negative Swing		-4.6	-4	
					-3.8	
Ro	Output Impedance	f = 1MHz		0.08		Ω
I _{sc}	Output Short Circuit Current	Sourcing to Ground	100	135		
		$\Delta V_{IN} = 200 \text{mV (Note 3), (Note 9)}$				mA
		Sinking to Ground	100	130		111/5
		$\Delta V_{IN} = -200$ mV (Note 3), (Note 9)				
I_{OUT}	Output Current	Sourcing, V _O = +4.3V		90		mA
		Sinking, $V_O = -4.3V$				
Power Su	pply	_				
+PSRR	Positive Power Supply	Input Referred,	80	95		
	Rejection Ratio	$V_{S} = +5V \text{ to } +6V$	74			dB
-PSRR	Negative Power Supply	Input Referred,	75	90		
	Rejection Ratio	$V_S = -5V$ to $-6V$	69			
Is	Supply Current (per amplifier)	No Load		4.3	6	mA
					6.5	

± 2.5V 電気的特性

特記のない限り、すべてのリミット値は、 $T_J=25$ 、 $V^+=2.5V$ 、 $V^-=-2.5V$ 、 $V_{CM}=0V$ 、 $A_V=+2$ 、 $R_F=500$ 、 $R_L=100$ で保証されます。 **太字**のリミット値は全温度範囲に適用されます。

Symbol	Parameter	Conditions	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
Dynamic I	Performance					
f _{CL}	-3dB BW	$V_{\rm O} = 200 \text{mV}_{\rm PP}$		150		MHz
BW _{0.1dB}	0.1dB Gain Flatness	$V_O = 200 \text{mV}_{PP}$		20		MHz
SR	Slew Rate (Note 8)	$V_O = 2V_{PP}$		80		V/µs
T _s	Settling Time	$V_O = 2V_{PP}$ to ±0.1%		45		ns
		$V_O = 2V_{PP}$ to ±1.0%		40		115
T _r	Rise Time	V _O = 0.2V Step, 10% to 90%		2.5		ns
T _f	Fall Time	V _O = 0.2V Step, 10% to 90%		2.5		ns
Distortion	and Noise Response					
e _n	Input Referred Voltage Noise	f = 100kHz		1.7		nV/ √Hz
in	Input Referred Current Noise	f = 100kHz		1.5		pA⁄ √Hz

± 2.5V 電気的特性(つづき)

特記のない限り、すべてのリミナ値は、 $T_J=25$ 、 $V^+=2.5V$ 、 $V^-=-2.5V$ 、 $V_{CM}=0V$ 、 $A_V=+2$ 、 $R_F=500$ 、 $R_L=100$ で保証されます。 **太字**のリミナー値は全温度範囲に適用されます。

Symbol	Parameter	Conditions	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
HD2	2 nd Harmonic Distortion	$fc = 1MHz$, $V_O = 2V_{PP}$, $R_L = 100\Omega$		-88		<u> </u>
		$fc = 1MHz$, $V_O = 2V_{PP}$, $R_L = 500\Omega$		-98		dBc
HD3	3 rd Harmonic Distortion	fc = 1MHz, $V_O = 2V_{PP}$, $R_L = 100\Omega$		-92		
		fc = 1MHz, $V_O = 2V_{PP}$, $R_L = 500\Omega$		-100		dBc
MTPR	Upstream	$V_O = 0.4V_{BMS}$,26kHz to 132kHz		-76		
		(see test circuit 5)				
	Downstream	$V_O = 0.4V_{BMS}$,144kHz to 1.1MHz		-68		dBc
		(see test circuit 5)				
Input Cha	racteristics					
Vos	Input Offset Voltage	$V_{CM} = 0V$	-1.5	+0.3	+1.5	m\/
			-2.3		+2.3	mV
TC V _{os}	Input Offset Average Drift	V _{CM} = 0V (Note 7)		-2.5		μV/°C
los	Input Offset Current	$V_{CM} = 0V$	-1.5	+0.01	1.5	μA
			-2.5		2.5	
l _B	Input Bias Current	$V_{CM} = 0V$		4.6	10	μΑ
			ļ		15	ļ
R_{IN}	Input Resistance	Common Mode		17		MΩ
		Differential Mode		12		kΩ
C _{IN}	Input Capacitance	Common Mode		0.9		pF
		Differential Mode		1.0		pF
CMVR	Input Common Mode Voltage	CMRR ≥ 60dB		-1.25	-1	↓ v
	Range		2	+2.2		
CMRR	Common Mode Rejection Ratio	Input Referred,	80	100		dB
		$V_{CM} = -0.7 \text{ to } +1.7V$	75			
Transfer (Characteristics	,		·	Ţ	-
A _{VOL}	Large Signal Voltage Gain	$V_O = 1V_{PP}$	74	82		dB
X _t	Crosstalk	f = 1MHz	<u></u>	-75		dB
Output Cl	naracteristics		_		·	,
V_{O}	Output Swing	No Load, Positive Swing	1.4	1.7		
			1.2			4
		No Load, Negative Swing		-1.5	-1.2	
		B 1000 B 111 0 1	1.0	1.5	_1	. v
		$R_L = 100\Omega$, Positive Swing	1.2	1.5		
		P = 1000 Negative Swins	1	-1.4	-1.1	-
		$R_L = 100\Omega$, Negative Swing		-1.4	-0.9	
R _o	Output Impedance	f = 1MHz	+	0.1	-0.5	Ω
	Output Impedance Output Short Circuit Current	Sourcing to Ground	100	137	 	1 32
I _{SC}	Output Short Circuit Current	$\Delta V_{IN} = 200 \text{mV} \text{ (Note 3), (Note 9)}$	100	'3'		
		Sinking to Ground	100	134	 	⊢ mA
		$\Delta V_{IN} = -200 \text{mV} \text{ (Note 3), (Note 9)}$		104		
l _{оит}	Output Current	Sourcing, $V_O = +0.8V$		90		mA
.001	Caspat Carront	Sinking, $V_O = -0.8V$				''''
Power Su	vlag	1		L	L	.1
	Positive Power Supply Rejection	Input Referred,	78	93		
			1			dB
+PSRR	Ratio	$V_{S} = +2.5V \text{ to } +3V$	/2	l .	1	I
	Ratio Negative Power Supply	$V_S = +2.5V \text{ to } +3V$ Input Referred,	72 75	88		dB

± 2.5V 電気的特性(つづき)

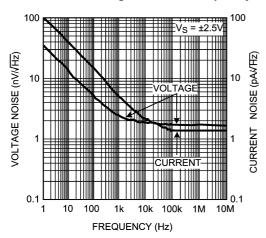
特記のない限り、すべてのリミナー値は、 $T_J=25$ 、 $V^+=2.5V$ 、 $V^-=-2.5V$ 、 $V_{CM}=0V$ 、 $A_V=+2$ 、 $R_F=500$ 、 $R_L=100$ で保証されます。 **太字**のリミナー値は全温度範囲に適用されます。

Symbol	Parameter	Conditions	Min (Note 6)	Typ (Note 5)	Max (Note 6)	Units
Is	Supply Current (per amplifier)	No Load		4.1	5.8	mA
					6.4	

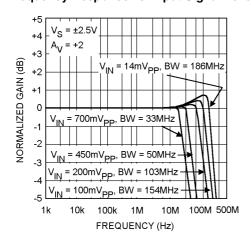
- Note 1: 絶対最大定格とは、それを超えると、デバイスに損傷が生じるおそれがあるリミット値を示します。動作定格は、デバイスが正常に機能する条件を示し、特定の性能を保証するものではありません。保証されている仕様およびその試験条件については、電気特性を参照してください。
- Note 2: 人体モデルでは 1.5 k と 100 pF が直列接続され、マシン・モデルでは 0 と 200 pF が直列接続されます。
- Note 3: 単一電源および分割電源の両動作に適用されます。高周囲温度下で短絡動作を連続させると、150 の最大許容接合部温度を超える場合があります。 出力電流が長時間にわたって 30mA を超えると、信頼性が損なわれることがあります。
- Note 4: 最大消費電力は、 $T_{J(MAX)}$ J_A 、および T_A の関数です。任意の周囲温度における最大許容消費電力は P_D = $(T_{J(MAX)}$ $T_A)$ / J_A により求めます。数値はすべて、プリント基板に直接ハンダ付けされているパッケージに適用されます。
- Note 5: Typ (標準)値は最も標準的な値を表します。
- Note 6: リミット値は、すべて試験または統計解析により保証されています。
- Note 7: 最低温度から最高温度までの Vos の変化量を、温度変化量の合計値で割ると、オフセット電圧の平均ドリフト量が求まります。
- Note 8: スルーレートは立ち上がリスルーレートか立ち下がリスルーレートのいずれか遅いほうの値です。
- Note 9: 短絡試験は瞬時試験の 1 つです。室温で V_S $\pm 2.5V$ の場合、出力短絡時間は無限です。 V_S $> \pm 2.5V$ の場合、許容できる短絡時間は 1.5ms です。

代表的な性能特性

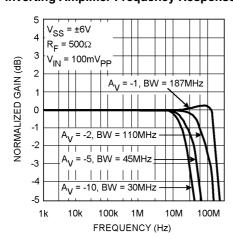
Current and Voltage Noise vs. Frequency



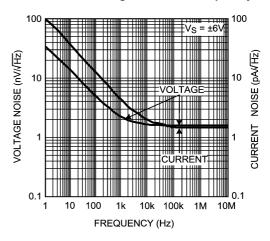
Frequency Response vs. Input Signal Level



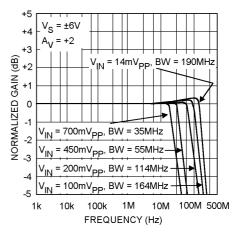
Inverting Amplifier Frequency Response



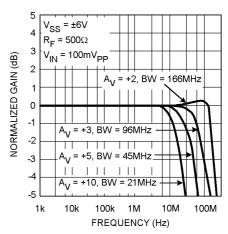
Current and Voltage Noise vs. Frequency



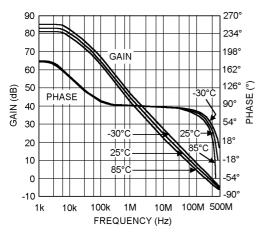
Frequency Response vs. Input Signal Level



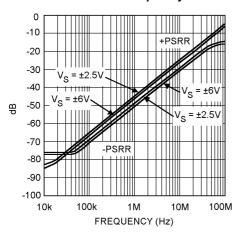
Non-Inverting Amplifier Frequency Response



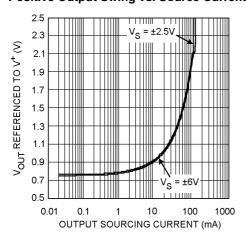
Open Loop Gain and Phase Response



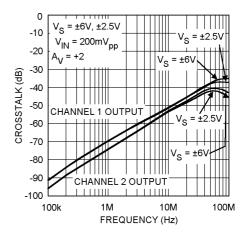
PSRR vs. Frequency



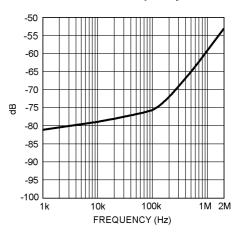
Positive Output Swing vs. Source Current



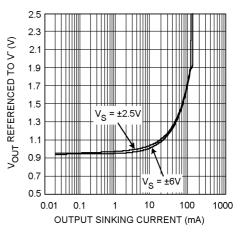
Crosstalk vs. Frequency



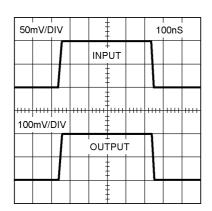
CMRR vs. Frequency



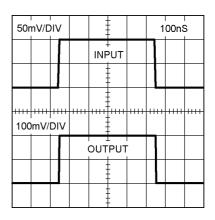
Negative Output Swing vs. Sink Current



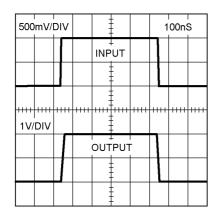
Non-Inverting Small Signal Pulse Response $V_S = \pm 2.5V$, $R_L = 100\Omega$, $A_V = + 2$, $R_F = 500\Omega$



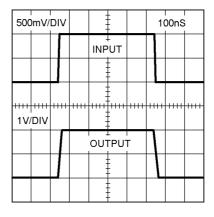
Non-Inverting Small Signal Pulse Response $V_S = \pm 6V$, $R_L = 100\Omega$, $A_V = + 2$, $R_F = 500\Omega$



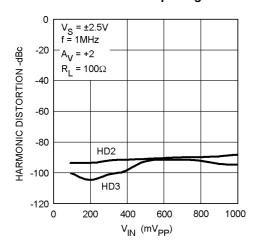
Non-Inverting Large Signal Pulse Response $V_S = \pm 2.5V$, $R_L = 100\Omega$, $A_V = + 2$, $R_F = 500\Omega$



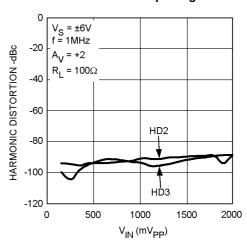
Non-Inverting Large Signal Pulse Response $V_S = \pm 6V$, $R_L = 100\Omega$, $A_V = +2$, $R_F = 500\Omega$



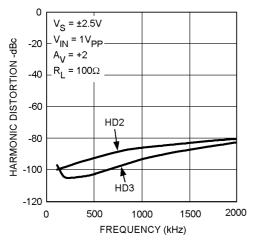
Harmonic Distortion vs. Input Signal Level



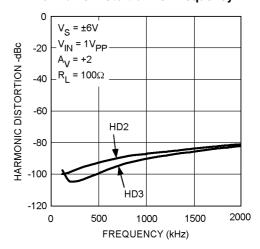
Harmonic Distortion vs. Input Signal Level



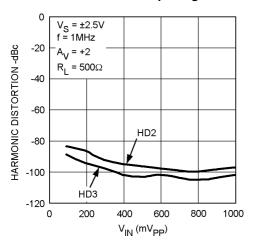
Harmonic Distortion vs. Frequency



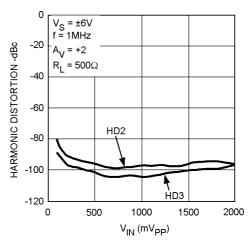
Harmonic Distortion vs. Frequency



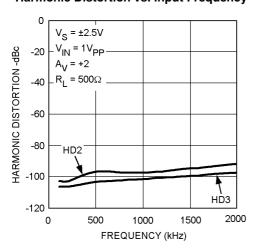
Harmonic Distortion vs. Input Signal Level



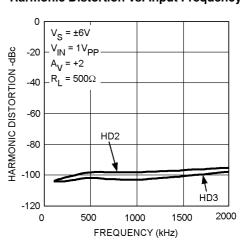
Harmonic Distortion vs. input Signal Level



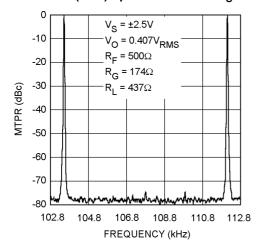
Harmonic Distortion vs. Input Frequency



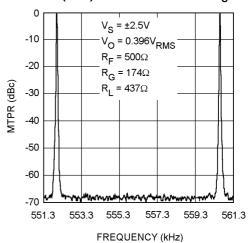
Harmonic Distortion vs. Input Frequency



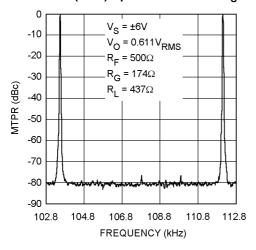
Full Rate ADSL (DMT) Upstream MTPR @ $V_S = \pm 2.5V$



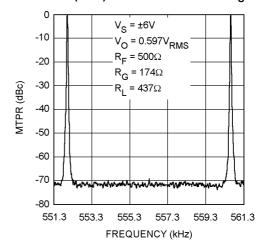
Full Rate ADSL (DMT) Downstream MTPR @ $V_S = \pm 2.5V$



Full Rate ADSL (DMT) Upstream MTPR @ $V_S = \pm 6V$

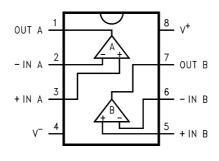


Full Rate ADSL (DMT) Downstream MTPR @ $V_S = \pm 6V$



ピン配置図

8-Pin SOIC/MSOP

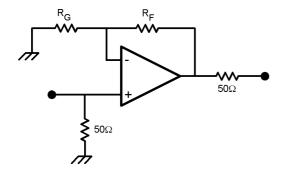


Top View

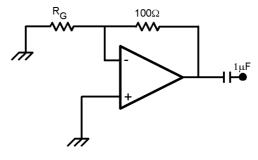
製品情報

Package	Part Number	Package Marking	Transport Media	NSC Drawing
8-Pin SOIC	LMH6622MA	LMH6622MA	95 Units per Rail	M08A
	LMH6622MAX		2.5k Units Tape and Reel	
8-Pin MSOP	LMH6622MM	A80A	1k Units Tape and Reel	MUA08A
	LMH6622MMX		3.5k Units Tape and Reel	

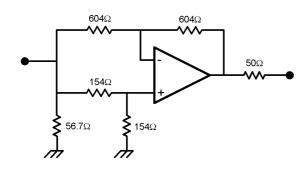
テスト回路



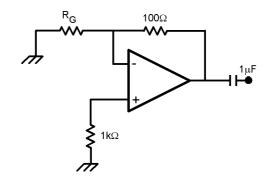
1) Non-Inverting Amplifier



3) Voltage Noise $R_G = 1\Omega \text{ for } f \leq 100 \text{kHz}, \, R_G = 20\Omega \text{ for } f > 100 \text{kHz}$

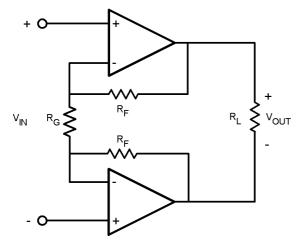


2) CMRR



4) Current Noise $R_G = 1\Omega \mbox{ for } f \leqq 100 \mbox{kHz}, \, R_G = 20\Omega \mbox{ for } f > 100 \mbox{kHz}$

テスト回路(つづき)



5) Multitone Power Ratio, $R_F = 500\Omega$, $R_G = 174\Omega$, $R_I = 437\Omega$

DSL 受信チャネル・アプリケーション

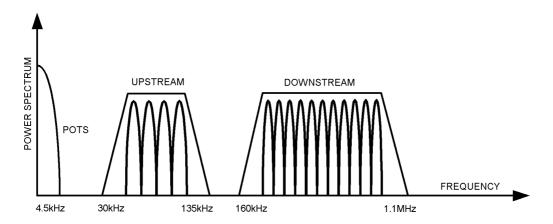


FIGURE 1. ADSL Signal Description

LMH6622 は DSL ライン・レシーバ用として開発されたデュアル・チャネルの広帯域オペアンプです。加入者宅内装置 (CPE) である ADSL モデムの受信帯域内には、それぞれが搬送周波数、変調成分、信号レベルを有するディスクリート・マルチ・トーン (DMT) QAM 信号が最大で 255 個存在します。 ADSL の標準規格では、CPE 受信帯域内である 100kHz から 1.1MHz のライン参照ノイズの電力密度は - 140dBm/Hz と決められています。 ADSL は全二重であり、しかもハイブリッド回路で構成されているかップラの特性が完全ではないため、CPE ドライバ出力信号は入力側にリークします。 そのため DSL のアナログ・フロント・エンドは、

ADSL 規格に適合する優れた直線性を持ち、かつ低ノイズのレシーバ・プリアンプから構成されていなければなりません。 LMH6622 は、低ノイズと高い直線性の両者を重視して開発されました。

LMH6622 の電源電圧は、単一電源では+ 5V から+ 12V、もしくは両電源では+ 2.5V から+ 6V に対応しています。Figure 2 では LMH6622 は反転加算アンプを構成しており、ハイブリッド・カップラのドライバ信号キャンセラ、および受信チャネルのプリアンプとして機能します。

DSL 受信チャネル・アプリケーション(つづき)

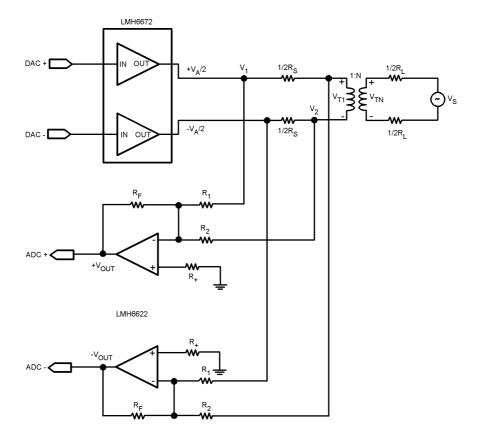


FIGURE 2. ADSL Receive Applications Circuit

DSL 受信チャネル・アプリケーション(つづき)

2 つの抵抗 R_S は、1:N トランス通過後のインピーダンス整合を行います。

$$R_S = \frac{R_L}{N^2}$$

ここで R_L はツイスト・ペア線のインピーダンスです。

N はトランスの巻き線比です。

抵抗 R_2 と R_F はプリアンプの受信利得を決めます。受信利得は、 DSL チップセットの ADC のフルスケールに合うように選びます。

抵抗 R_F に接続されている R_1 と R_2 は、レシーバ出力端に対しドライバ出力信号成分のキャンセルを行います。

LMH6622 は反転加算アンプとして構成されているので、 V_{OUT} は次のようになります。

$$V_{OUT} = -R_F \left[\frac{V_1}{R_1} + \frac{V_2}{R_2} \right]$$

 V_1 と V_2 は重ね合わせの定理を用いて求められます。 $V_S=0$ のとき

$$V_1 = \frac{1}{2}V_A$$
 and $V_2 = -\frac{1}{4}V_A$

V_A = 0 のとき

$$V_1 = 0$$
 and $V_2 = -\frac{1}{2}V_{T1}$

したがって

$$V_1 = \frac{1}{2}V_A$$
 and $V_2 = -\frac{1}{4}V_A - \frac{1}{2}V_{T1}$

さらに、

$$V_{OUT} = -R_F \left[\frac{V_A}{2R_1} - \frac{V_A}{4R_2} - \frac{V_{T1}}{2R_2} \right]$$

受信側に対するドライバ信号のキャンセルのために $R_1 = 2*R_2$ とすると、

$$V_{OUT} = \frac{R_F}{2R_2} V_{T1}$$

さらに、

$$V_{TN} = \frac{1}{2}V_{S}$$
 and $V_{T1} = \frac{1}{N}V_{TN} = \frac{1}{2N}V_{S}$

したがって

$$V_{OUT} = \frac{R_F}{4NR_2}V_S$$

以上から、ADC に対するピーク・ツー・ピーク電圧は、

$$2 V_{OUT} = \frac{R_F}{2NR_2} V_S$$

受信チャネルのノイズ算出

Figure 2 の回路は、ドライバから出力されるノイズをキャンセルする 性質も持っています。

受信プリアンプにおけるノイズ利得は、

$$A_N = 1 + \frac{R_F}{R_1//R_2}$$

LHM6622 の各出力におけるノイズ電力は、

$$e_0^2 = A_n^2 [V_n^2 + i_{non-inv}^2 R_+^2 + 4kT R_+] + i_{inv}^2 R_F^2 + 4kT R_F A_n$$

ここで

 Vn
 入力換算電圧ノイズ

 in
 入力換算電流ノイズ

 inon-inv
 入力換算非反転電流ノイズ

 inv
 入力換算反転電流ノイズ

T 抵抗の温度、単位 K

R₊ オフセット電圧を平衡させるための非反転入力にお けるソース抵抗で、本例のような反転加算回路では

一般的に小さい。

電圧帰還アンプでは、

そのため、差動プリアンプの総出力ノイズは、

$$e^2$$
_{TotalOutput} = 2 e^2 _o

差動出力のため係数 "2" が付加されます。

差動 A/D ドライバ

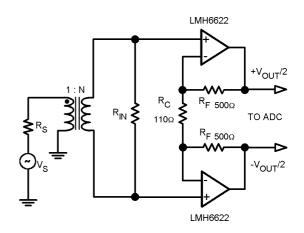


FIGURE 3. Circuit for Differential A/D Driver

DSL 受信チャネル・アプリケーション(つづき)

LMH6622 は低ノイズ、低歪みの高速オペアンプで、SOIC-8 およびMSOP-8パッケージで供給されます。どちらのパッケージもデュアル・チャネル品なので、高速 ADC を駆動する広ダイナミック・レンジの差動アンプとして LMH6622 を使用できます。 1k 負荷を駆動したとき、Figure 3 に示す差動アンプは、利得 20dB、6MHzまでの平坦な帯域、高調波歪み 80dBc 以下の特性を有します。また本回路はシングルエンド信号から差動信号への変換回路としての機能も持っています。入力抵抗 R_{IN} は次式から求めます。

$$R_{IN} = \frac{1}{N^2} R_S$$

本差動アンプの利得は、R_CとR_Fによって決まります。

$$A_V = 2 \frac{R_F}{R_C}$$

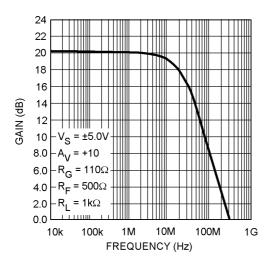


FIGURE 4. Frequency Response

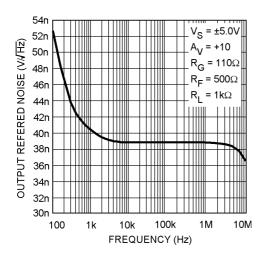


FIGURE 5. Total Output Referred Noise Density

回路レイアウトの注意点

ナショナルセミコンダクター社は、高周波レイアウトにおける設計ガ イドラインとして、次に挙げる評価用ボードの銅箔パターンを参考 にすることを推奨します。またこれらの評価用ボードは、デバイス の検査と性能測定を行う上でも有用です。設計全般においては、 すべての高速アンプ設計と同様に、実用に供されている高周波 設計手法の採用が必須になります。一般的に高周波動作用のプリント基板をレイアウトする場合は、電源配線とGND 配線が反 転入力端子と出力端子から離れるように行ってください。 端子と GND 間の浮遊容量は、周波数応答ピーキングまたは発振を生じ させる原因となります。(レイアウトについての詳しい説明はアプリ ケーション・ノート OA-15 を参照ください。) 電源のバイパスには 1000pF ~ 0.1 µF の高品質チップ・コンデンサを使用してください。 それぞれのチップ・コンデンサの一端はグラウンド層に接続し、他 端は各社の設計基準の中で可能な限りそれぞれの電源ピンに近 い点に接続してください。 加えて、4.7 µF ~ 10 µF のタンタル・コ ンデンサをチップ・コンデンサに並列に接続します。 帰還抵抗、 および利得抵抗に接続される信号線は、インダクタンス分とマイク ロストリップ・ラインの影響を抑えるために可能な限り短くします。 さらに入力と出力の終端抵抗は、可能な限りそれぞれ入出力ピン の近くに配置してください。また 1 インチ (25.4mm) より長い配線 は、それぞれの終端負荷にあわせてインピーダンス整合を行って ください。

差動回路では、差動信号における振幅と位相の不平衡を最小に 抑えるため、正側と負側の経路が対称になるように設計する必要 があります。

デバイス パッケージ 評価用ボードの部品番号 LMH6622MA SOIC-8 CLC730036 LMH6622MM MSOP-8 CLC730123

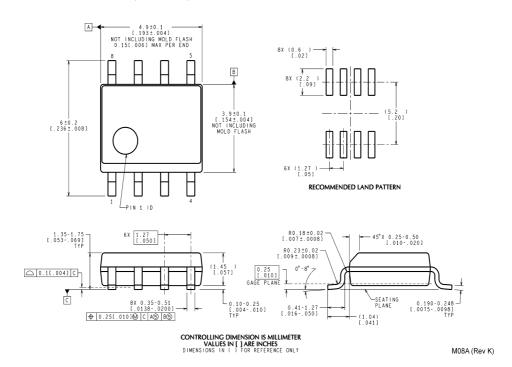
ナショナル セミコンダクター社に部品サンプル請求すると、これらの無償評価用ボードが付属します。

高速で高性能なアンプを使用する場合には、部品定数の選定も 重要な要素です。外付け抵抗値を、その他の主要な抵抗に比 べて大きくすると、その抵抗と寄生容量との相互作用によって当 該増幅段の閉ループ動作が影響を受けます。それら寄生容量 は、デバイス固有のものか、もしくは基板レイアウトと部品配置に 伴う製品の設計に起因するものです。また抵抗値が大きいと信 号経路の熱雑音が増大します。いずれにしても、抵抗値はすべ てできる限り小さくしてください。そうすればこの相互作用はかな り減ります。一方、あまり小さな値の抵抗を選ぶと、各節点での 負荷が重くなり、全体の電力損失と歪みを増大させる原因となり ます。

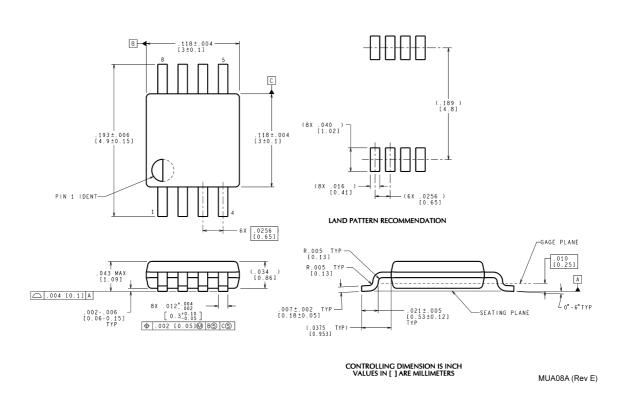
容量性負荷を駆動するときの注意点

容量性負荷はあらゆるオペアンプの位相余裕を減らします。帰還アンプの出力インピーダンスは高周波では誘導性になるため、そのとき負荷が容量性だと共振回路が1個形成されます。その結果、オーバーシュート、リンギング、および発振が生じる場合があります。発振を抑えるかリンギングを減らすには、出力と負荷の間に分離抵抗を挿入します。一般に分離抵抗の値が大きいほど、パルス応答はなまります。初期評価のときは、分離抵抗に50を使用することを推奨します。

外形寸法図 特記のない限りinches (millimeters)



8-Pin SOIC NS Package Number M08A 単位は millimeters



8-Pin MSOP NS Package Number MUA08A

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が 課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナ ル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品 を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用ま たは供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社 は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

こって、生命維持装置またはシステムとは(a)体内に外科的に使用されることを意図されたもの、または(b)生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

- National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。 その他のプランド や製品名は各権利所有者の商標または登録商標です。

Copyright © 2006 National Semiconductor Corporation

製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16

TEL.(03)5639-7300

技術資料(日本語/英語)はホームページより入手可能です。

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといいます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定されうる危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合せ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付られた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不公正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不公正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておりません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスティック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定して収ない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておりません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated 日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。 1 熱霊気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品 単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導 電性マットにアースをとったもの等)、アースをした作業者が行う こと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置 類の接地等の静電気帯電防止措置は、常に管理されその機能が確認 されていること。

2. 温·湿度環境

■ 温度:0~40℃、相対湿度:40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

- 直射日光があたる状態で保管・輸送しないこと。
- 3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
- 4. 機械的衝撃
 - 梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を 与えないこと。
- 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さら さないこと。(個別推奨条件がある時はそれに従うこと。)
- 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上