

LM7301 低消費電力、4 MHz GBW、SOT-23 パッケージ、 レールツーレール入出力オペアンプ

1 特長

- $V_S = 5V$ (特に記述のない限りでの標準値) では
- 小型、省スペースの 5 ピン SOT-23 パッケージ
- レールツーレールより大きな入力 CMVR: $-0.1V \sim 5.1V$
- レールツーレール出力振幅: $0.07V \sim 4.93V$
- 広いゲイン帯域幅: $4.5MHz$
- 低消費電流: $0.56mA$
- 広い電源電圧範囲: $2.7V \sim 32V$
- 高 PSRR: $104dB$
- 高 CMRR: $93dB$
- 優れたゲイン: $97dB$

2 アプリケーション

- 携帯型計測機器
- 信号コンディショニング アンプ/ADC バッファ
- アクティブ フィルタ
- モデム
- PCMCIA カード

3 説明

LM7301 は、幅広い用途で高い性能を実現します。LM7301 には、レール ツー レールより大きな入力範囲、レール ツー レール出力スイング、大きな容量性負荷の駆動能力、低い歪みといった特長があります。

このデバイスは、わずか $0.56mA$ の供給電流でこのデバイスの $4.5MHz$ のゲイン帯域幅が、大電力のデバイスではバッテリーの消耗が激しくて使用できないような、新しいポータブル用途をサポートできます。

LM7301 は、両方の電源レールを超える電圧で駆動できるため、同相電圧範囲を超える心配はありません。レール ツー レール出力スイングにより、出力において最大のダイナミックレンジが得られます。低い電源電圧で動作する場合、このことは特に重要です。

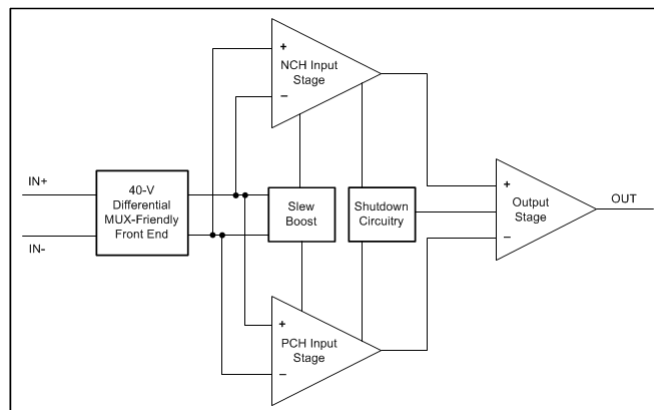
LM7301 は $2.7V \sim 32V$ の電源で動作するため、低消費電力システムの非常に広範囲用途に適しています。

アンプを信号源のすぐそばに配置すると、基板サイズが小さくなり、信号配線が簡素化されます。LM7301 は薄型の PCMCIA カードに簡単に接続できます。

パッケージ情報

部品番号	パッケージ (1)	本体サイズ (公称)
LM7301	SOIC (8)	4.90mm × 3.91mm
	SOT-23 (5)	2.90mm × 1.60mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



機能ブロック図



目次

1 特長.....	1	5.9 古いダイと新しいダイの比較.....	11
2 アプリケーション.....	1	5.10 スルーレート.....	11
3 説明.....	1	6 電源に関する推奨事項.....	14
4 ピン構成および機能.....	3	7 レイアウト.....	14
5 仕様.....	4	7.1 レイアウトのガイドライン.....	14
5.1 絶対最大定格.....	4	7.2 レイアウト例.....	14
5.2 ESD 定格.....	4	8 デバイスおよびドキュメントのサポート.....	15
5.3 推奨動作条件.....	4	8.1 サポート・リソース.....	15
5.4 熱に関する情報.....	4	8.2 商標.....	15
5.5 電気的特性:2.7V ~ 32V DC.....	5	8.3 静電気放電に関する注意事項.....	15
5.6 電気的特性:AC.....	6	8.4 用語集.....	15
5.7 電気的特性:30-V DC.....	6	9 改訂履歴.....	16
5.8 代表的特性.....	8	10 メカニカル、パッケージ、および注文情報.....	16

4 ピン構成および機能

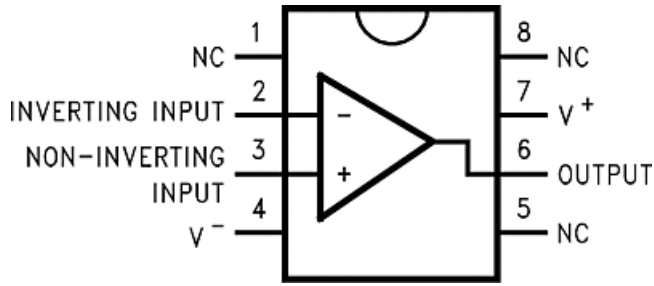


図 4-1. D パッケージ 8 ピン SOIC 上面図

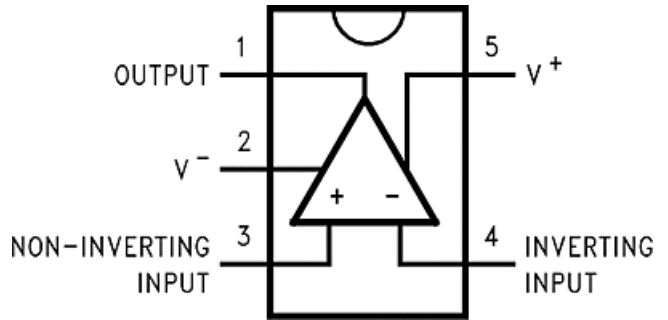


図 4-2. DBV パッケージ 5 ピン SOT-23 上面図

ピンの機能

名称	ピン		I/O	説明
	SOIC	SOT-23		
-IN	2	4	I	反転入力電圧
+IN	3	3	I	非反転入力電圧
N/C	1、5、8	—	—	内部接続なし。
OUT	6	1	O	出力
V-	4	2	I	負電源
V+	7	5	I	正電源

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲超 (特に記述のない限り)^{(1) (2)}

	最小値	最大値	単位
差動入力電圧		15	V
入力 / 出力ピンでの電圧	(V ⁺) + 0.3	(V ⁻) - 0.3	V
電源電圧 (V ⁺ - V ⁻)		35	V
入力ピンの電流		±10	mA
出力ピン ⁽²⁾ での電流		±20	mA
電源ピンの電流		25	mA
接合部温度、T _J ⁽³⁾		150	°C
保管温度、T _{stg}	-65	150	°C

- (1) 「絶対最大定格」を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについての話で、絶対最大定格において、またはこのデータシートの「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。
- (2) 防衛用 / 航空宇宙用仕様のデバイスをお求めの場合は、供給状況および仕様について テキサス インストルメンツの販売特約店または営業所にお問い合わせください。

5.2 ESD 定格

	値	単位
V _(ESD) 静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±2500 V

- (1) JEDEC のドキュメント JEP155 に、2500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 推奨動作条件

自由気流での動作温度範囲超 (特に記述のない限り)⁽¹⁾

	最小値	公称値	最大値	単位
電源電圧	2.7		32	V
動作温度 ⁽³⁾	-40		85	°C
パッケージ熱抵抗 (R _{θJA}) ⁽³⁾	5 ピン SOT-23		325	°C/W
	8 ピン SOIC	165		°C/W

5.4 熱に関する情報

熱評価基準 ⁽¹⁾	LM7301		単位
	DBV (SOT-23)	D (SOIC)	
	5 ピン	8 ピン	
R _{θJA} 接合部から周囲への熱抵抗	169	120	°C/W
R _{θJC(top)} 接合部からケース (上面) への熱抵抗	122	65	°C/W
R _{θJB} 接合部から基板への熱抵抗	30	61	°C/W
ψ _{JT} 接合部から上面への特性パラメータ	17	16	°C/W
ψ _{JB} 接合部から基板への特性パラメータ	29	60	°C/W
R _{θJC(bot)} 接合部からケース (底面) への熱抵抗	該当なし	該当なし	°C/W

- (1) 従来および最新の熱評価基準の詳細については TI のアプリケーション ノート、[半導体および IC パッケージの熱評価基準](#)を参照してください。

5.5 電気的特性 : 2.7V ~ 32V DC

特に指定のない限り、制限値が温度の上限で適用されると指摘されている場合を除き、すべての制限値は $T_A = 25^\circ\text{C}$ 、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_O = V^+/2$ および $R_L > 1\text{M}\Omega \sim V^+/2$ について保証されています。(5) (4) (6)

パラメータ	テスト条件		最小値	標準値	最大値	単位
V_{OS} 入力オフセット電圧	$T_A = 25^\circ\text{C}$			0.03	6	mV
	$T_A = T_J$				8	
TCV_{OS} 入力オフセット電圧の平均ドリフト	$T_A = T_J$			2		$\mu\text{V}/^\circ\text{C}$
I_B 入力バイアス電流	$V_{\text{CM}} = 0\text{V}$	$T_A = 25^\circ\text{C}$		0.01	200	nA
		$T_A = T_J$			250	
	$V_{\text{CM}} = 5\text{V}$	$T_A = 25^\circ\text{C}$		0.01	-75	
		$T_A = T_J$			-85	
I_{OS} 入力オフセット電流	$V_{\text{CM}} = 0\text{V}$	$T_A = 25^\circ\text{C}$		0.01	70	nA
		$T_A = T_J$			80	
	$V_{\text{CM}} = 5\text{V}$	$T_A = 25^\circ\text{C}$		0.01	55	
		$T_A = T_J$			65	
R_{IN} 入力抵抗、CM	$0\text{V} \leq V_{\text{CM}} \leq 5\text{V}$			540		G Ω
CMRR 同相除去比	$0\text{V} \leq V_{\text{CM}} \leq 5\text{V}$	$T_A = 25^\circ\text{C}$	70	88		dB
		$T_A = T_J$	67			
	$0\text{V} \leq V_{\text{CM}} \leq 3.5\text{V}$			93		
PSRR 電源除去比	$2.7\text{V} \leq V^+ \leq 30\text{V}$	$T_A = 25^\circ\text{C}$	87	104		dB
		$T_A = T_J$	84			
V_{CM} 入力同相電圧範囲	$\text{CMRR} \geq 65\text{dB}$			5.1		V
				-0.1		
A_V 大信号電圧ゲイン	$R_L = 10\text{k}\Omega$ $V_O = 4\text{V}_{\text{PP}}$	$T_A = 25^\circ\text{C}$	14	71		V/mV
		$T_A = T_J$	10			
V_O 出力スイング	$R_L = 10\text{k}\Omega$	$T_A = 25^\circ\text{C}$		0.07	0.12	V
				4.93		
		$T_A = T_J$	4.88	0.15		
	$R_L = 2\text{k}\Omega$	$T_A = 25^\circ\text{C}$		0.14	0.2	
				0.22		
		$T_A = T_J$	4.80	4.87		
I_{SC} 出力短絡電流	ソース	$T_A = 25^\circ\text{C}$	8	75	mA	
		$T_A = T_J$	5.5			
	シンク	$T_A = 25^\circ\text{C}$	6	75		
		$T_A = T_J$	5			
I_S 電源電流	$T_A = 25^\circ\text{C}$			0.56	1.1	mA
	$T_A = T_J$				1.24	

5.6 電気的特性 : AC

 $T_A = 25^\circ\text{C}$, $V^+ = 2.2\text{ V} \sim 30\text{ V}$, $V^- = 0\text{ V}$, $V_{CM} = V_O = V^+/2$, および $R_L > 1\text{ M}\Omega \sim V^+/2$ ⁽⁶⁾

パラメータ	テスト条件	標準値 ⁽⁴⁾	単位
SR スルーレート ⁽¹⁾	$V_S = \pm 6\text{ V}$ での $\pm 4\text{-V}$ ステップ	21	V/ μs
GBW ゲイン帯域幅積	$f = 100\text{ kHz}$, $R_L = 10\text{ k}\Omega$	4	MHz
e_n 入力換算電圧ノイズ	$f = 1\text{ kHz}$	36	nV/ $\sqrt{\text{Hz}}$
i_n 入力換算電流ノイズ	$f = 1\text{ kHz}$	0.24	pA/ $\sqrt{\text{Hz}}$
T.H.D. 全高調波歪	$f = 10\text{ kHz}$	0.006%	

(1) 詳細については、[セクション 5.10](#) を参照してください。

5.7 電気的特性 : 30-V DC

特に指定のない限り、温度に制限値が適用されることが明記されていない限り、すべての制限値は $T_A = 25^\circ\text{C}$, $V^+ = 30\text{ V}$, $V^- = 0\text{ V}$, $V_{CM} = V_O = V^+/2$ および $R_L > 1\text{ M}\Omega \sim V^+/2$ について保証されています⁽⁶⁾

パラメータ	テスト条件	最小値	標準値	最大値	単位
V_{OS} 入力オフセット電圧		0.04		6	mV
				8	
TCV _{OS} 入力オフセット電圧の平均ドリフト	$T_A = T_J$	2			$\mu\text{V}/^\circ\text{C}$
I_B 入力バイアス電流	$V_{CM} = 0\text{ V}$	$T_A = 25^\circ\text{C}$	0.01	300	nA
		$T_A = T_J$	500		
	$V_{CM} = 30\text{ V}$	$T_A = 25^\circ\text{C}$	-100	-0.01	
		$T_A = T_J$	-200		
I_{OS} 入力オフセット電流	$V_{CM} = 0\text{ V}$	$T_A = 25^\circ\text{C}$	0.01	90	nA
		$T_A = T_J$	190		
	$V_{CM} = 30\text{ V}$	$T_A = 25^\circ\text{C}$	0.01	65	
		$T_A = T_J$	135		
R_{IN} 入力抵抗	$0\text{ V} \leq V_{CM} \leq 30\text{ V}$	540			G Ω
CMRR 同相除去比	$0\text{ V} \leq V_{CM} \leq 30\text{ V}$	$T_A = 25^\circ\text{C}$	80	104	dB
		$T_A = T_J$	78		
	$0\text{ V} \leq V_{CM} \leq 27\text{ V}$	$T_A = 25^\circ\text{C}$	90	115	
		$T_A = T_J$	88		
PSRR 電源除去比	$2.7\text{ V} \leq V^+ \leq 30\text{ V}$	$T_A = 25^\circ\text{C}$	87	104	dB
		$T_A = T_J$	84		
V_{CM} 入力同相電圧範囲	CMRR > 80dB	30.1			V
		-0.1			
A_V 大信号電圧ゲイン	$R_L = 10\text{ k}\Omega$ $V_O = 28V_{PP}$	$T_A = 25^\circ\text{C}$	30	105	V/mV
		$T_A = T_J$	20		
V_O 出力スイング	$R_L = 10\text{ k}\Omega$	$T_A = 25^\circ\text{C}$	0.16	0.275	V
		$T_A = T_J$	0.375		
		$T_A = 25^\circ\text{C}$	29.75	29.8	
		$T_A = T_J$	28.65		
I_{SC} 出力短絡電流	ソース ⁽³⁾	$T_A = 25^\circ\text{C}$	8.8	75	mA
		$T_A = T_J$	6.5		
	シンク ⁽³⁾	$T_A = 25^\circ\text{C}$	8.2	75	
		$T_A = T_J$	6		

特に指定のない限り、温度に制限値が適用されることが明記されていない限り、すべての制限値は $T_A = 25^\circ\text{C}$ 、 $V^+ = 30\text{ V}$ 、 $V^- = 0\text{ V}$ 、 $V_{\text{CM}} = V_O = V^+/2$ および $R_L > 1\text{ M}\Omega \sim V^+/2$ について保証されています⁽⁶⁾

パラメータ		テスト条件	最小値	標準値	最大値	単位
I _s	電源電流	T _A = 25°C		0.56	1.3	mA
		T _A = T _J			1.35	

- (1) 絶対最大定格は、それらを超えるとデバイスに損傷を与える可能性がある制限値を示します。動作定格は、デバイスが機能することを意図した条件を示しますが、特定の性能を保証するものではありません。保証される仕様とテスト条件については「電気的特性」を参照してください。
- (2) 単一電源と分割電源での両方の動作に適用されます。高い周囲温度で連続的に短絡動作させると、150°C の許容最大接合部温度を超える可能性があります。
- (3) 最大消費電力は、 $T_{\text{J(MAX)}}$ 、 $R_{\theta\text{JA}}$ 、 T_A の関数です。最大許容消費電力と周囲温度の関係式は、 $P_D = (T_{\text{J(MAX)}} - T_A)/R_{\theta\text{JA}}$ です。すべての数値は、プリント基板に直接半田付けされたパッケージに適用されます。
- (4) 標準値は、最も出現しやすいパラメータの基準値を表し、特性評価時に決定されます。実際の標準値は、経時的に変化するとともに、アプリケーションや構成にも依存します。これらの標準値はテストされた値ではなく、出荷済みの製品材料に対する保証値ではありません。
- (5) すべての制限値は、試験または統計分析によって保証されます。
- (6) 電気的特性の値は、記載温度における工場出荷試験条件にのみ適用されます。工場試験条件で生ずる自己発熱は、 $T_J = T_A$ となる程度に極めてわずかです。「電気的特性」には、自己発熱により $T_J > T_A$ となる条件下で保証されるパラメータ性能値は指定されていません。

5.8 代表的特性

$T_A = 25^\circ\text{C}$ および $R_L = 1\text{M}\Omega$ (特に指定のない限り)

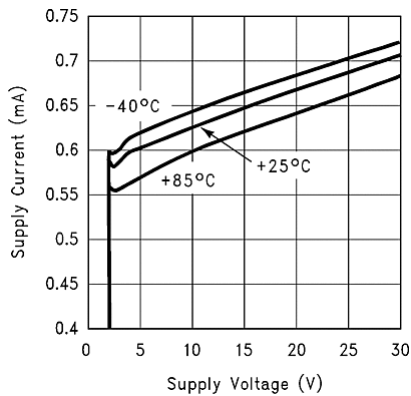


図 5-1. 電源電流と電源電圧との関係

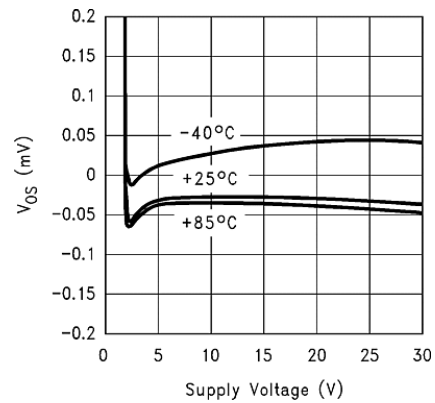


図 5-2. V_{OS} と電源電圧の関係

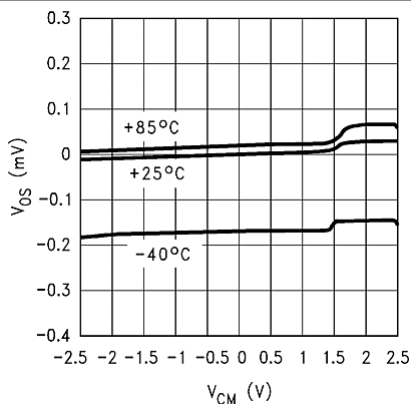


図 5-3. V_{OS} と V_{CM} の関係 $V_S = \pm 2.5\text{V}$

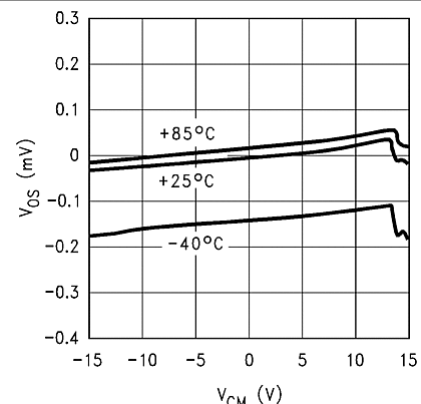


図 5-4. V_{OS} と V_{CM} の関係 $V_S = \pm 15\text{V}$

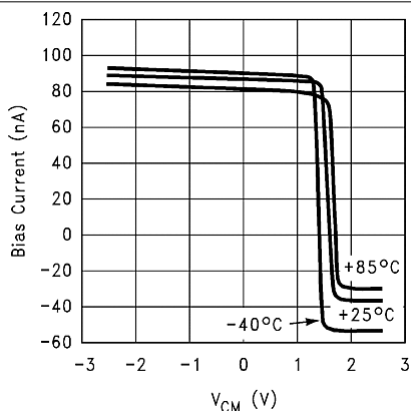


図 5-5. 反転入力バイアス電流と同相電圧の関係 $V_S = \pm 2.5\text{V}$ 、古いダイ

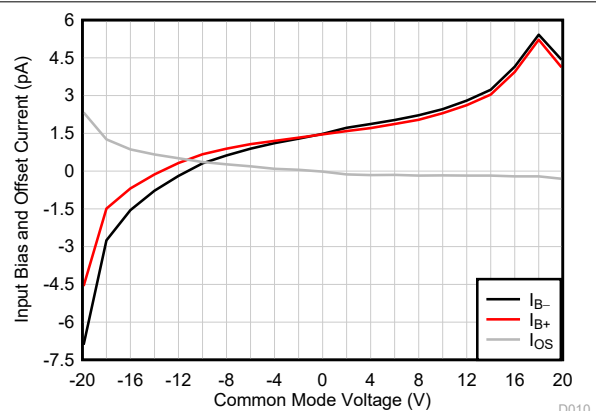


図 5-6. 入力バイアス電流と同相電圧の関係 $V_S = \pm 20\text{V}$ 、新しいダイ

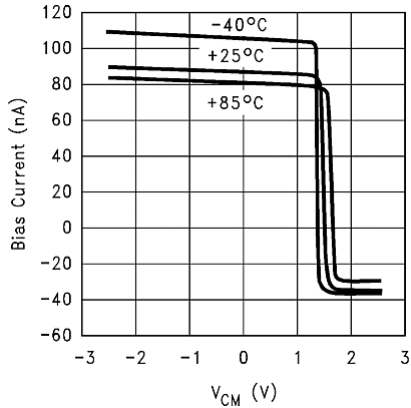


図 5-7. 非反転入力バイアス電流と同相電圧の関係 $V_S = \pm 2.5V$ 、古いダイ

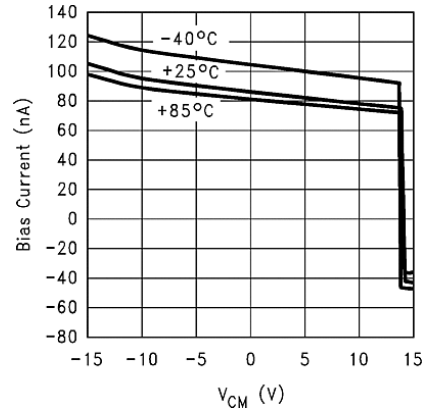


図 5-8. 非反転入力バイアス電流と同相電圧の関係 $V_S = \pm 15V$

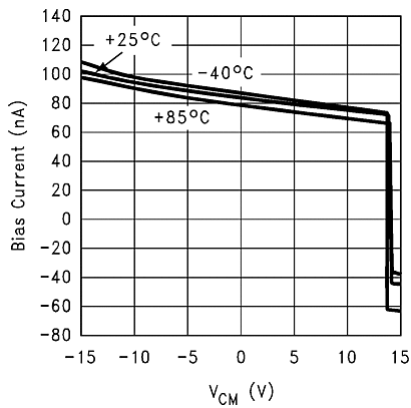


図 5-9. 反転入力バイアス電流と同相電圧の関係 $V_S = \pm 15V$

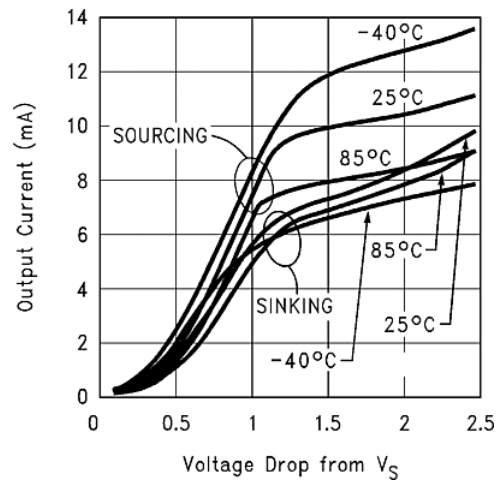


図 5-10. V_O と I_O $V_S = \pm 2.5V$

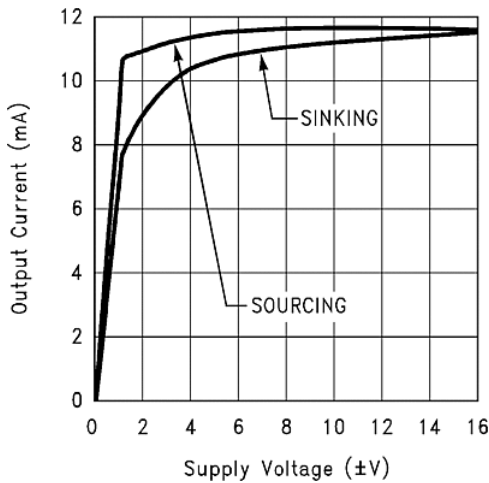


図 5-11. 短絡電流と電源電圧の関係

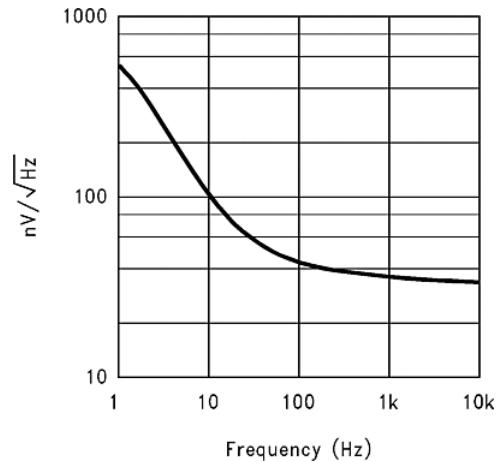


図 5-12. 電圧ノイズと周波数の関係

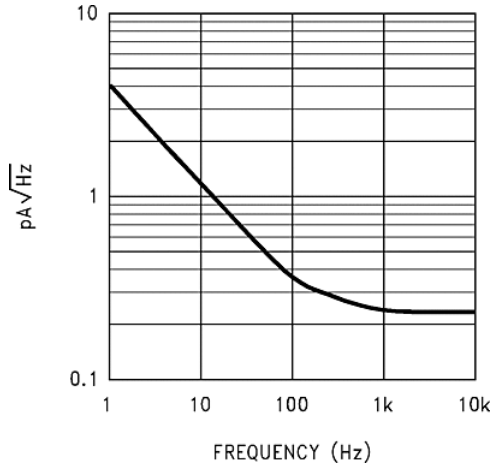


図 5-13. 電流ノイズと周波数の関係

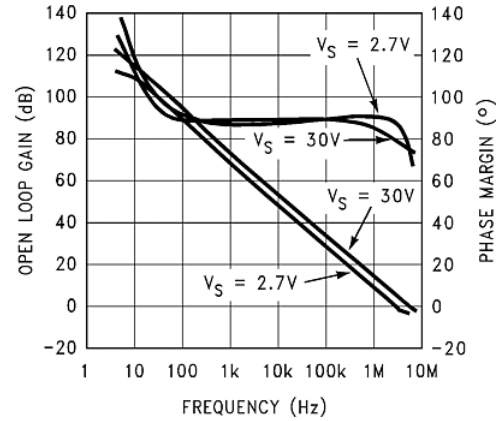


図 5-14. ゲインおよび位相

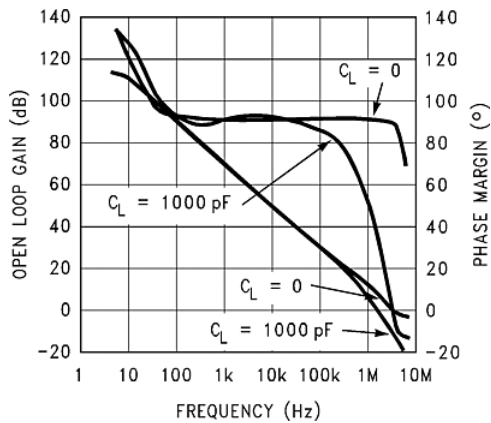


図 5-15. ゲインおよび位相、2.7V 電源

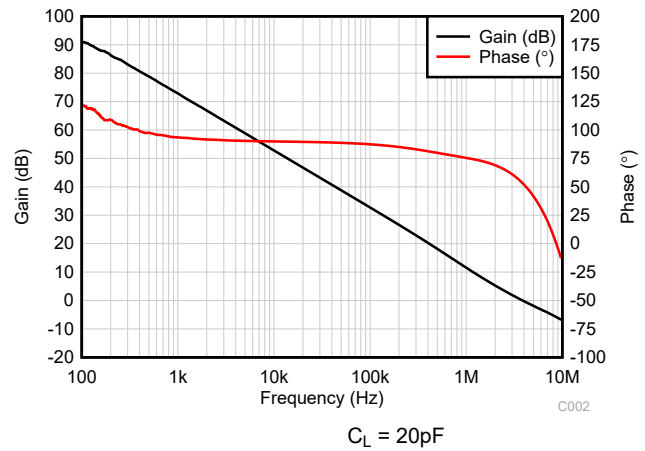


図 5-16. 開ループゲインおよび位相と周波数の関係 $V_S = \pm 20V$ $R_L = 10\Omega$ 、新しいダイ

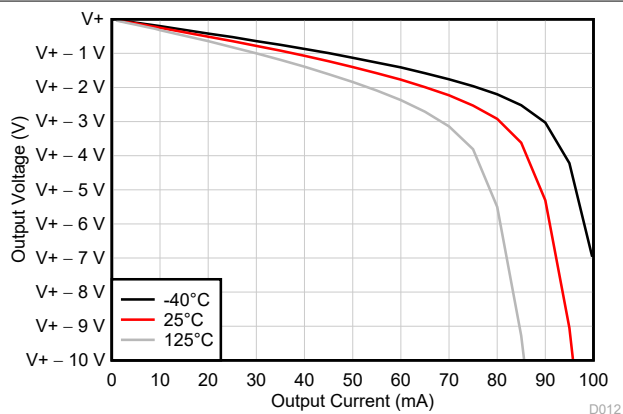


図 5-17. 出力電圧スイングと出力電流の関係 (ソース) $V_S = \pm 20V$ 、新しいダイ

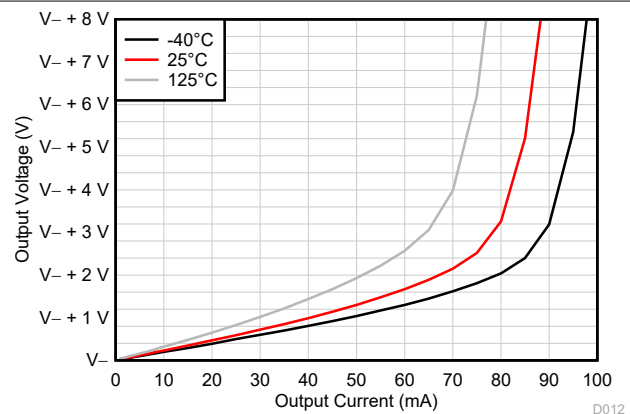


図 5-18. 出力電圧スイングと出力電流の関係 (シンク) $V_S = \pm 20V$ 、新しいダイ

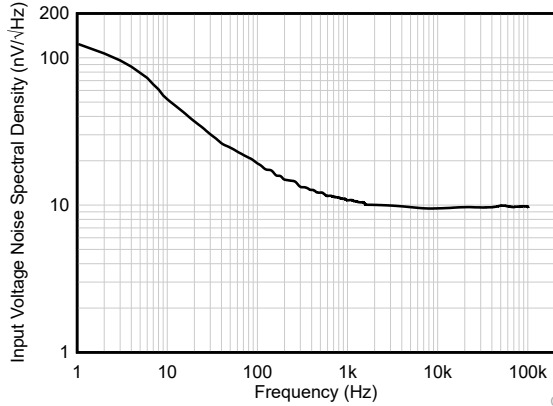


図 5-19. 入力電圧ノイズのスペクトル密度と周波数の関係 $V_S = \pm 20V$ 、新しいダイ

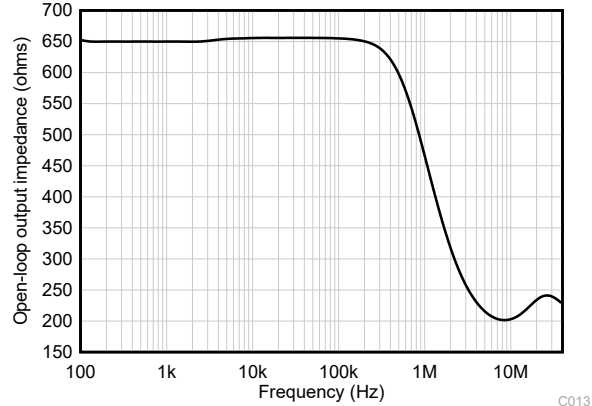


図 5-20. 開ループ出力インピーダンスと周波数の関係 $V_S = \pm 20V$ 、新しいダイ

5.9 古いダイと新しいダイの比較

このデータシートの改訂 J 版の発行時点で、テキサス インストルメンツは、LM7301 のダイの製造を最新の製造拠点に移動しました。このドキュメントでは、2 つの異なるダイを「古い」（以前の製造拠点）および「新しい」ダイと呼びます。ダイの原点は、配送情報の「チップ ソース オリジン」（CSO）パラメータから分離することができます。古いダイ CSO は「GF6」で、新しいダイ CSO は「RFB」です。このデータシートでは、比較のため、古いダイの情報を保持していますが、新しい製造はすべて新しいダイに移行しています。

説明	古いダイ	新しいダイ
最小電源電圧	2.2V	2.7V
入力バイアス電流 (標準値)	90nA	10pA
入力間の電流 (入力と反転入力との差動入力電圧 = 2V)	230μA (2 個のダイオードと入力間の 2.5kΩ 抵抗)	< 100pA
出力電圧スルーアーキテクチャ	標準スルーアーキテクチャ	スルーブーストアーキテクチャは、100kHz、0.8Vp を超える信号歪みに影響を及ぼす可能性があります

5.10 スルーレート

出力の変化率は、入力差動電圧に大きく依存します。最大出力変化レートはスルーレートとして知られています。図 5-21 に、ミラー補償コンデンサ C_M を使用したオペアンプの一般的な概略ブロック図と、出力変化率と入力差動電圧 (V_{ID}) の関係についての測定データを示します。スルーブーストアーキテクチャにより、補償コンデンサ C_M はミラーコンデンサと呼ばれ、3 つの個別の領域において変化する電流で充電されます I_{C_M} 、ここで、出力変化率は $\frac{dV_{out}}{dt} \approx \frac{I_{C_M}}{C_M}$ 。注

$$I_{C_M} = I_{gm_max} + I_{boost}$$

- 小信号出力変化率 (リニア領域): $\frac{dV_{out}}{dt} \approx \frac{I_{gm}}{C_M}$; $I_{boost} = 0$ mA および $I_{gm} < I_{gm_max}$
 - V_{ID} との関係であることに注意してください I_{gm} は、この範囲では線形です。図 5-21 の緑色の領域を参照してください。通常、小信号は 100mV 未満です。このデバイスの場合小信号領域は約 20mV 以下です。
- 中程度の入力差動電圧 (非線形領域): $Natural_SR \approx \frac{I_{gm_max}}{C_M}$; $I_{boost} = 0$ mA および $I_{gm} = I_{gm_max}$
 - として立ち上がり勾配があります I_{gm} approaches I_{gm_Max} 。図 5-21 の青色の領域を参照してください。このデバイスでは、自然なスルーは 0.5V/μs であり、20mV ~ 150mV の入力信号に対して発生します。

3. 大きい入力差動電圧 (非線形領域): $\text{Boosted_SR} \approx \frac{I_{gm_max} + I_{boost}}{C_M}$.

- スルーブースト回路がアクティブになり、追加の電流が供給されます。 I_{boost} は、補償コンデンサの迅速な充電に役立ちます。図 5-21 の赤色の領域を参照してください。このデバイスの場合、ブーストスレー率は $30\text{V}/\mu\text{s}$ であり、 150mV を超える入力信号に対して発生します。技術的には、昇圧されたスルーは約 150mV から 1V に増加し、 1V を超える入力信号の場合は最大スルーブーストが達成されます。

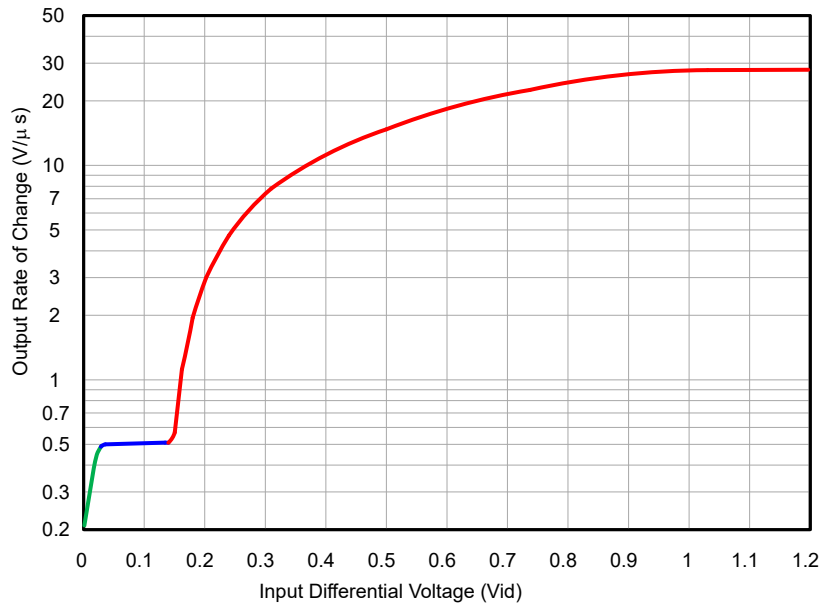
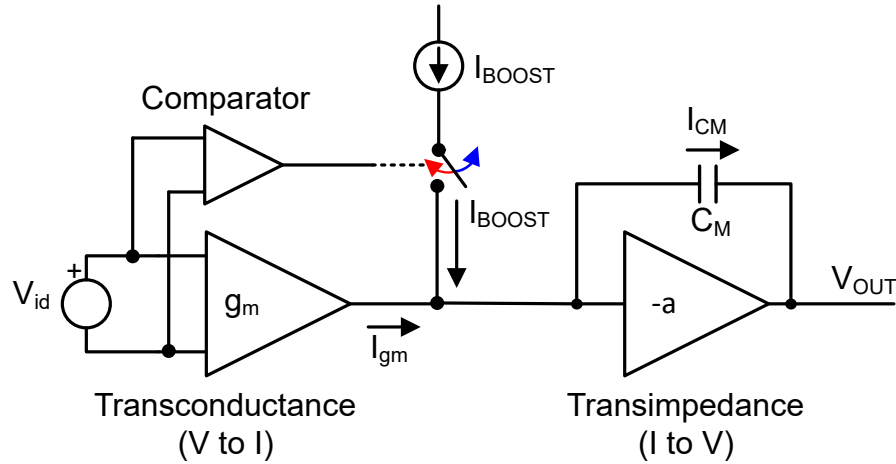


図 5-21. ミラー補償コンデンサを使用したオペアンプの概略ブロック図と、出力変化率と入力差動電圧の関係についての測定データ

以下の図 5-22 に、新しいデバイスと古いデバイスの出力変化率と入力差動電圧の関係を示します。

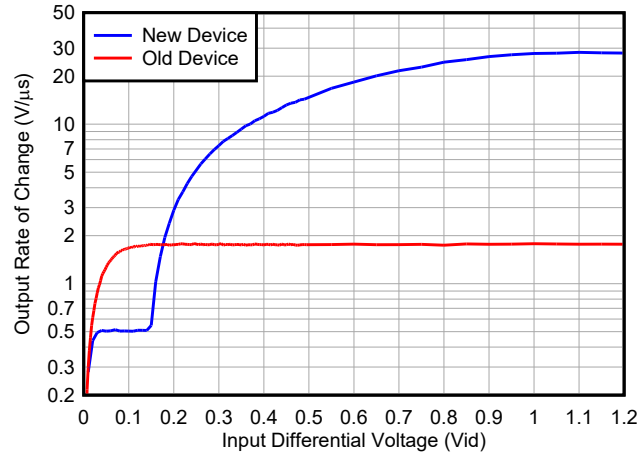


図 5-22. 新しいデバイスと古いデバイスの出力変化率と入力差動電圧の比較。

6 電源に関する推奨事項

LM7301 デバイスは、2.7V ~ 32V ($\pm 1.35V \sim \pm 16V$) で動作することが規定されています。レールツーレールの入出力デバイスであるため、電源電圧範囲内の任意の動作電圧条件に対応できます。

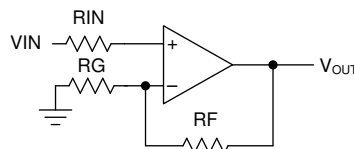
電源ピンの近くに 0.1 μ F のバイパス コンデンサを配置すると、ノイズの多い電源や高インピーダンスの電源から混入する誤差を低減できます。

7 レイアウト

7.1 レイアウトのガイドライン

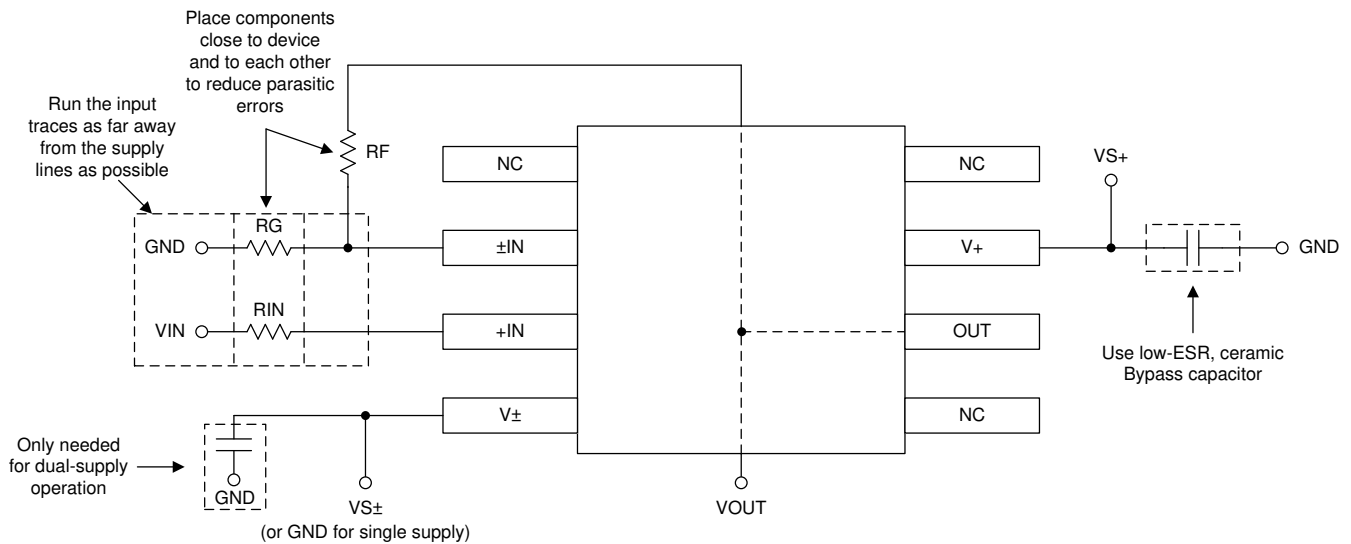
デバイスで最高の動作性能を実現するため、TI は、以下のような優れたプリント基板 (PCB) レイアウト手法を推奨しています。低損失の 0.1 μ F バイパス コンデンサは、各電源ピンとアースの間に直接接続し、本デバイスにできる限り近づけて配置します。単一電源用途の場合は、V+ からアースに対して 1 つのシングル バイパス コンデンサを接続します。

7.2 レイアウト例



Copyright © 2016, Texas Instruments Incorporated

図 7-1. 回路図



Copyright © 2016, Texas Instruments Incorporated

図 7-2. 非反転構成のオペアンプ基板のレイアウト

8 デバイスおよびドキュメントのサポート

8.1 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

8.2 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

8.3 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.4 用語集

[テキサス・インスツルメンツ用語集](#)

この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision I (April 2016) to Revision J (January 2026)	Page
レールツーレール入力 CMVR より大きな値を -0.25V から -0.1V に、および 5.2V から 5.1V に更新。.....	1
ワイドゲイン帯域幅を 4MHz から 4.5MHz に変更。.....	1
低供給電流を 0.6mA から 0.56mA に更新。.....	1
広い電源電圧範囲の値を 1.8V から 2.7V に更新。.....	1
ゲイン帯域幅積を 4MHz から 4.5MHz に更新.....	1
供給電流を 0.6mA から 0.56mA に更新.....	1
電源電流の標準値を 1.8V から 2.7V に更新.....	1
ゲインおよび位相のプロットと「ゲインおよび位相、 2.7V 電源」のプロットを削除.....	1
電源の最小値を 1.8V から 2.7V に更新。.....	4
5V DC を $2.7\text{V} \sim 32\text{V DC}$ に更新。.....	5
25°C での入力バイアス電流の標準値を 0.01nA に更新。.....	5
25°C での入力オフセット電流の標準値を 0.01nA に更新。.....	5
入力抵抗の標準値を $39\text{M}\Omega$ から $540\text{G}\Omega$ に更新。.....	5
25°C での出力短絡電流の標準値を 75mA に更新。.....	5
25°C での供給電流の標準値を 0.6mA から 0.56mA に更新。.....	5
電源除去比の範囲を 2.2V から 2.7V に更新。.....	5
スルーレートの値を $1.25\text{V}/\mu\text{s}$ から $21\text{V}/\mu\text{s}$ に変更.....	6
「電気的特性」 2.2-V DC を削除。.....	6
25°C での入力バイアス電流の標準値を 0.01nA に更新。.....	6
25°C での入力オフセット電流の標準値を 0.01nA に更新。.....	6
入力抵抗の標準値を $200\text{M}\Omega$ から $540\text{G}\Omega$ に更新。.....	6
25°C での出力短絡電流の標準値を 75mA に更新。.....	6
25°C での供給電流の標準値を 0.72mA から 0.56mA に更新。.....	6
電源除去比の範囲を 2.2V から 2.7V に更新。.....	6
入力バイアス電流と同相電圧の関係 $V_S = \pm 20\text{V}$ 、新しいダイの図を追加.....	8
開ループのゲインおよび位相と周波数の関係 $V_S = \pm 20\text{V}$ $R_L = 10\Omega$ 、新しいダイプロット.....	8
出力電圧スイングと出力電流の関係 (シンク) $V_S = \pm 20\text{V}$ 、新しいダイプロットを追加.....	8
出力電圧スイングと出力電流の関係 (ソース) $V_S = \pm 20\text{V}$ 、新しいダイプロットを追加.....	8
入力電圧ノイズスペクトル密度と周波数の関係 $V_S = \pm 20\text{V}$ 、新しいダイプロットを追加.....	8
開ループ出力インピーダンスと周波数の関係 $V_S = \pm 20\text{V}$ 、新しいダイプロットを追加.....	8
「古いダイと新しいダイの比較」を追加.....	11
「詳細説明」および「用途と実装」のセクションを削除。.....	11

Changes from Revision H (March 2013) to Revision I (April 2016)	Page
「ESD 定格」表、「機能説明」セクション、「デバイスの機能モード」セクション、「用途と実装」セクション、「電源に関する推奨事項」セクション、「レイアウト」セクション、「デバイスおよびドキュメントのサポート」セクション、「メカニカル、パッケージ、および注文可能情報」セクションを追加.....	1

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM7301IM5/NOPB	Active	Production	SOT-23 (DBV) 5	1000 SMALL T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 85	A04A
LM7301IM5/NOPB.A	Active	Production	SOT-23 (DBV) 5	1000 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	A04A
LM7301IM5X/NOPB	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU SN	Level-1-260C-UNLIM	-40 to 85	A04A
LM7301IM5X/NOPB.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	A04A
LM7301IM5X/NOPBG4	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	A04A
LM7301IM5X/NOPBG4.A	Active	Production	SOT-23 (DBV) 5	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	A04A
LM7301IMX/NOPB	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	LM73 01IM
LM7301IMX/NOPB.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	LM73 01IM

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative

and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM7301IM5/NOPB	SOT-23	DBV	5	1000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LM7301IM5X/NOPB	SOT-23	DBV	5	3000	178.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LM7301IM5X/NOPBG4	SOT-23	DBV	5	3000	180.0	8.4	3.2	3.2	1.4	4.0	8.0	Q3
LM7301IMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM7301IM5/NOPB	SOT-23	DBV	5	1000	208.0	191.0	35.0
LM7301IM5X/NOPB	SOT-23	DBV	5	3000	208.0	191.0	35.0
LM7301IM5X/NOPBG4	SOT-23	DBV	5	3000	210.0	185.0	35.0
LM7301IMX/NOPB	SOIC	D	8	2500	353.0	353.0	32.0



D0008A

PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed $.006$ [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

EXAMPLE BOARD LAYOUT

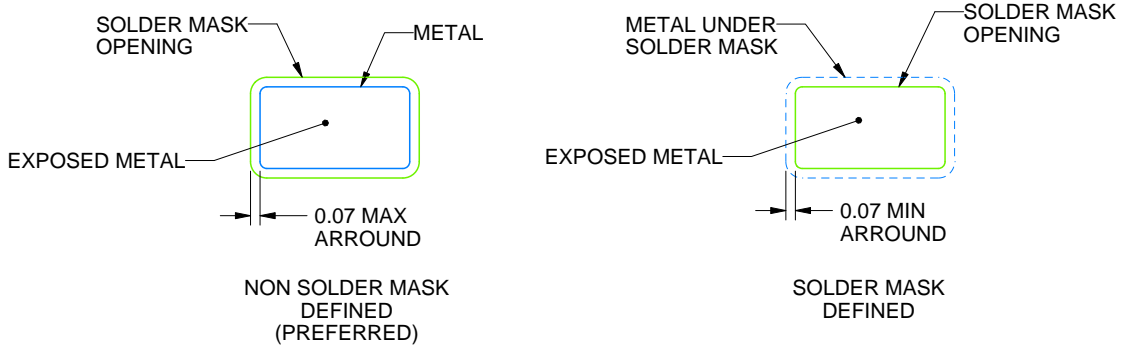
DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4214839/K 08/2024

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/K 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月