

LM27762 低ノイズ、正負電圧出力 チャージポンプ、LDO 内蔵

1 特長

- 1.5V ~ 5V の低ノイズかつ可変の正電源電圧および -1.5V ~ -5V の負電源電圧を生成
- 入力電圧範囲: 2.7V ~ 5.5V
- 出力電流: ±250mA
- 反転チャージポンプとそれに続く負の LDO
- 2MHz の低ノイズ固定周波数動作
- 2.5Ω インバータ出力インピーダンス、 $V_{IN} = 5V$
- 負の 100mA LDO ドロップアウト電圧で 30mV、 $V_{OUT} = -5V$
- 100mA で 45mV のドロップアウト電圧の正の LDO、 $V_{OUT} = 5V$
- 390μA 静止電流 (標準値)
- シャットダウン時静止電流: 0.5μA (標準値)
- 電流制限および過熱保護
- パワー グッドピン (アクティブ Low)

2 アプリケーション

- Hi-Fi オーディオ ヘッドフォン用アンプ
- オペアンプの電力バイアス
- データコンバータの電源供給
- ワイヤレス通信システム
- インターフェイス電源
- ハンドヘルド計測機器

3 説明

LM27762 は、±1.5V ~ ±5V の範囲で調整可能な、超低ノイズの正/負出力を提供します。入力電圧範囲は 2.7V ~ 5.5V で、出力電流は最大 ±250mA に増加します。動作電流がわずか 390μA で、シャットダウン時の電流は 0.5μA (標準値) であるため、LM27762 はパワー アンプ、DAC バイアスなど、大電流で低ノイズの負電圧を必要とする用途で、優れた性能を発揮します。このデバイスは、少ない外付け部品で設計サイズが小さくなります。

負の電圧は、レギュレートされた反転チャージポンプと、それに続く低ノイズの負の LDO によって生成されます。LM27762 デバイスの反転チャージポンプは 2MHz (標準値) のスイッチング周波数で動作するため、出力抵抗と電圧リップルが減少します。正電圧は、低ノイズの正 LDO によって入力から生成されます。

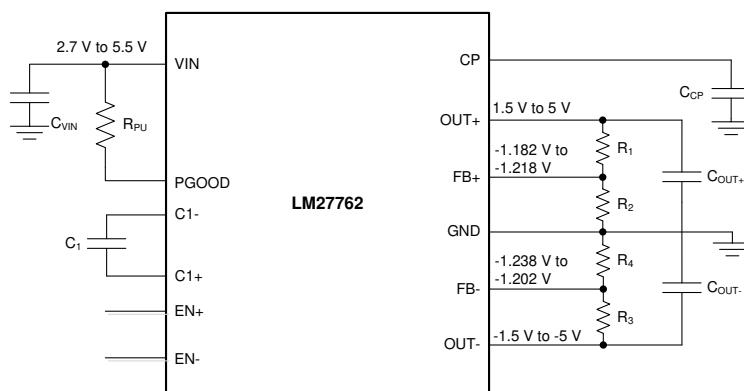
LM27762 の正出力および負出力には、専用のイネーブル入力があります。これらの出力は、システム固有の電源シーケンスのニーズに合わせて、正と負のレール向けに独立したタイミングをサポートしています。イネーブル入力を互いに短絡し、入力電圧に接続することもできます。LM27762 には、オプションのパワー グッド機能があります。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	パッケージ サイズ ⁽²⁾
LM27762	DSS (WSON, 12)	3mm × 2mm

(1) 詳細については、セクション 10 を参照してください。

(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



概略回路図

目次

1 特長.....	1	6.4 デバイスの機能モード.....	11
2 アプリケーション.....	1	7 アプリケーションと実装.....	12
3 説明.....	1	7.1 アプリケーション情報.....	12
4 ピン構成および機能.....	3	7.2 代表的なアプリケーション.....	12
5 仕様.....	4	7.3 電源に関する推奨事項.....	17
5.1 絶対最大定格.....	4	7.4 レイアウト.....	17
5.2 ESD 定格.....	4	8 デバイスおよびドキュメントのサポート.....	19
5.3 推奨動作条件.....	4	8.1 ドキュメントのサポート.....	19
5.4 熱に関する情報.....	4	8.2 ドキュメントの更新通知を受け取る方法.....	19
5.5 電気的特性.....	5	8.3 サポート・リソース.....	19
5.6 代表的特性.....	6	8.4 商標.....	19
6 詳細説明.....	8	8.5 静電気放電に関する注意事項.....	19
6.1 概要.....	8	8.6 用語集.....	19
6.2 機能ブロック図.....	9	9 改訂履歴.....	20
6.3 機能説明.....	10	10 メカニカル、パッケージ、および注文情報.....	21

4 ピン構成および機能

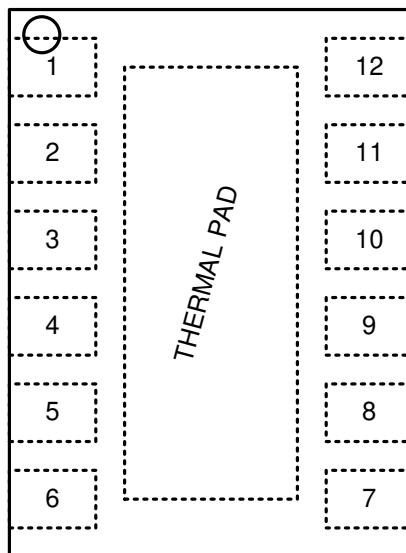


図 4-1. DSS パッケージ 12 ピン WSON (サーマル パッド付き) (上面図)

表 4-1. ピンの機能

ピン		タイプ	説明
名称	番号		
C1+	10	電源	C ₁ の正端子
C1-	9	電源	C ₁ の負端子
CP	5	電源	負の非安定化出力電圧
EN+	12	入力	正の LDO のイネーブル入力、アクティブ High
EN-	8	入力	チャージ ポンプおよび負の LDO のイネーブル入力、アクティブ High
FB+	2	電源	帰還入力。FB+ を OUT+ と GND の間の外部抵抗デバイダに接続します。接続していない状態のままにしないでください。
FB-	7	電源	帰還入力。FB- を OUT- と GND の間の外部抵抗デバイダに接続します。接続していない状態のままにしないでください。
GND	4	グランド	グランド
OUT+	11	電源	正の安定化出力電圧
OUT-	6	電源	負の安定化出力電圧
PGOOD	1	出力	パワー グッド フラグ、オープン ドレイン、ロジック 0 = パワー グッド、ロジック 1 = 非パワーグッド。未使用時はグランドに接続します。
VIN	3	電源	正電源入力
サーマル パッド	—	グランド	グランド。接続していない状態のままにしないでください。

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)^{(1) (2)}

	最小値	最大値	単位
VIN から GND または GND から VOUT へ		5.8	V
EN+、EN-	GND - 0.3	V _{IN}	V
CPOUT、OUT+ および OUT-、連続出力電流		300	mA
OUT+、OUT- GND への短絡持続時間 ⁽³⁾		1	s
連続消費電力 ⁽⁴⁾	内部的に制限		
T _{JMAX} ⁽⁴⁾		150	°C
動作入力電圧、V _{IN}	2.7	5.5	V
動作出力電流、I _{OUT}	0	250	mA
動作時周囲温度、T _A	-40	85	°C
動作時の接合部温度、T _J	-40	125	°C
保管温度、T _{stg}	-65	150	°C

- (1) 「絶対最大定格」を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これらはストレス評価のみであり、セクション 5.3 で示された条件を超えるこれらの条件またはその他の条件下でのデバイスの機能動作を保証するものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。
- (2) 防衛または航空宇宙仕様のデバイスをお求めの場合は、供給状況および仕様についてテキサス・インスツルメンツの営業所または販売代理店にお問い合わせください。
- (3) OUT は GND に 1 秒間短絡しても損傷しない可能性があります。しかし、OUT の VIN への短絡はデバイスに損傷を与える可能性があるため、回避する必要があります。また、温度が T_A = 85°C を超える場合は、V_{OUT} を GND または VIN に短絡しないでください。デバイスが損傷する可能性があります。
- (4) 内部のサーマルシャットダウン回路により、デバイスを損傷から保護します。

5.2 ESD 定格

	値	単位
V _(ESD) 静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±1000
	デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠 ⁽²⁾	±250

- (1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
- (2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

	最小値	最大値	単位
動作時周囲温度、T _A	-40	85	°C
動作時の接合部温度、T _J	-40	125	°C

5.4 熱に関する情報

熱評価基準 ⁽¹⁾	LM27762	単位
	DSS (WSON)	
	12 ピン	
R _{θJA} 接合部から周囲への熱抵抗	62.2	°C/W
R _{θJC(top)} 接合部からケース (上面) への熱抵抗	54.7	°C/W
R _{θJB} 接合部から基板への熱抵抗	25.6	°C/W

熱評価基準 ⁽¹⁾		LM27762	単位
		DSS (WSON)	
		12 ピン	
Ψ_{JT}	接合部から上面への特性パラメータ	1.8	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	25.6	°C/W
$R_{\theta JC(bot)}$	接合部からケース(底面)への熱抵抗	9.2	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体およびICパッケージの熱評価基準』アプリケーションノートを参照してください。

5.5 電気的特性

標準的な制限値は $T_A = 25^\circ\text{C}$ に適用され、最小および最大の制限値は全温度範囲にわたって適用されます。特に記述のない限り、 $V_{IN} = 5\text{V}$ 、 $C_{IN} = C_{OUT+} = C_{OUT-} = 2.2\mu\text{F}$ 、 $C_1 = 1\mu\text{F}$ 、 $C_{POUT} = 4.7\mu\text{F}$ 。

パラメータ	テスト条件	最小値	標準値	最大値	単位
I_Q 電源電流	開路、無負荷、EN+、EN- を V_{IN} に接続。 ⁽¹⁾		390		μA
I_{SD} シャットダウン時の電源電流			0.5	5	μA
f_{SW} スイッチング周波数	$V_{IN} = 3.6\text{V}$	1.7	2	2.3	MHz
R_{NEG} C_{POUT} への出力抵抗	$V_{IN} = 5.5\text{V}$ 、 $I_L = 100\text{mA}$		2.5		Ω
V_{LDO-} LDO ドロップアウト電圧	$I_L = 100\text{mA}$ 、 $V_{OUT-} = -5\text{V}$		30		mV
PSRR 電源除去比、OUT-	$I_L = 100\text{mA}$ 、 $V_{OUT-} = -1.8\text{V}$ 、10kHz		50		dB
V_{N-} 出力ノイズ電圧	$I_L = 80\text{mA}$ 、10Hz ~ 100kHz		22		μV_{RMS}
V_{FB-} フィードバックピンのリファレンス電圧		-1.238	-1.22	-1.202	V
V_{OUT-}	可変出力電圧	$5.5\text{V} \geq V_{IN} \geq 2.7\text{V}$	-5	-1.5	V
	ロードレギュレーション	$0 \sim 250\text{mA}$ 、 $V_{OUT} = -1.8\text{V}$		34	$\mu\text{V}/\text{mA}$
	ラインレギュレーション	$5\text{V} \geq V_{IN} \geq 2.7\text{V}$ 、 $I_L = 50\text{mA}$		1.5	mV/V
V_{LDO+} LDO ドロップアウト電圧	$I_L = 100\text{mA}$ 、 $V_{OUT} = 5\text{V}$		45		mV
PSRR 電源除去比、OUT+	$I_L = 100\text{mA}$ 、 $V_{OUT+} = 1.8\text{V}$ 、10kHz		43		dB
V_{N+} 出力ノイズ電圧	$I_L = 80\text{mA}$ 、10Hz ~ 100kHz		22		μV_{RMS}
V_{FB+} フィードバックピンのリファレンス電圧		1.182	1.2	1.218	V
V_{OUT+}	可変出力電圧	$5.5\text{V} \geq V_{IN} \geq 2.7\text{V}$	1.5	5	V
	ロードレギュレーション	$0 \sim 250\text{mA}$ 、 $V_{OUT} = 1.8\text{V}$		11	$\mu\text{V}/\text{mA}$
	ラインレギュレーション	$5\text{V} \geq V_{IN} \geq 2.7\text{V}$ 、 $I_L = 50\text{mA}$		1.9	mV/V
V_{IH} イネーブルピンの入力電圧 High	$5.5\text{V} \geq V_{IN} \geq 2.7\text{V}$		1.2		V
V_{IL} イネーブル・ピンの入力電圧 Low	$5.5\text{V} \geq V_{IN} \geq 2.7\text{V}$			0.4	V

(1) $V_{IN} = 5.5\text{V}$ のとき、チャージポンプは高温条件で PWM モードに移行することがあります。

5.6 代表的特性

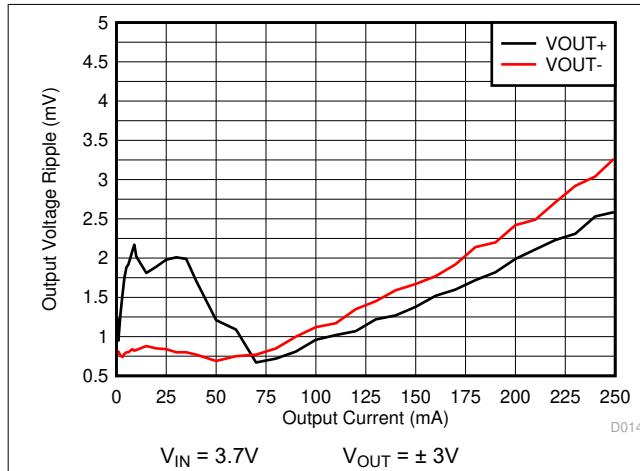


図 5-1. 出力電圧リップルと出力電流との関係

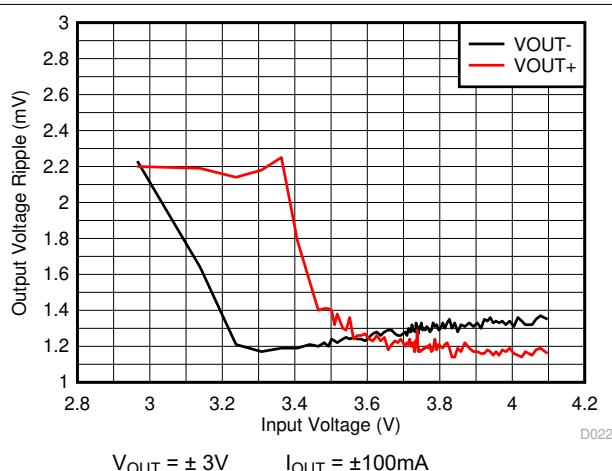


図 5-2. 出力電圧リップルと入力電圧との関係

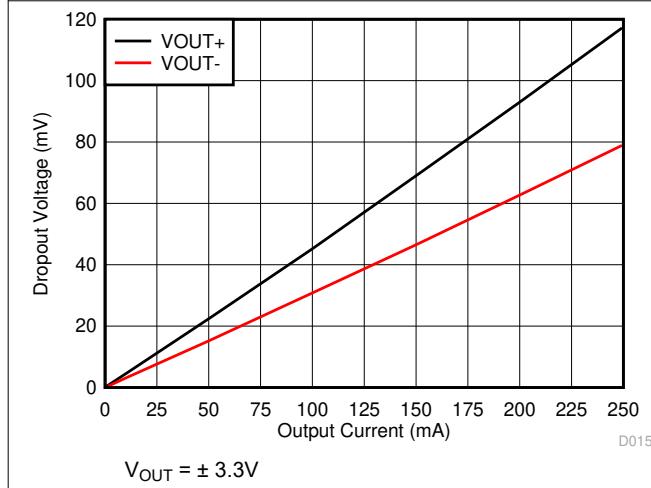


図 5-3. LDO ドロップアウト電圧と出力電流との関係

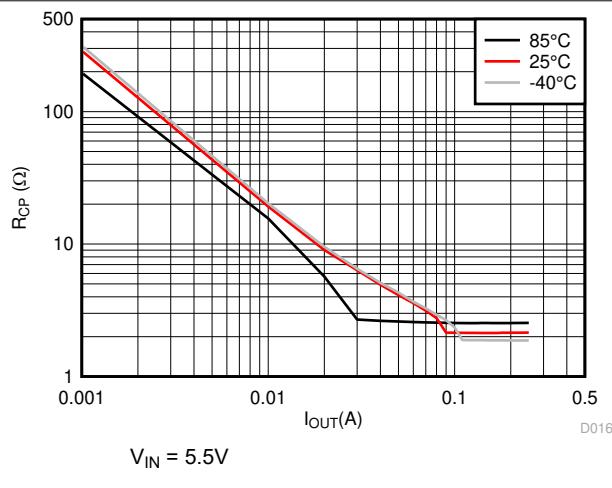


図 5-4. チャージ ポンプ出力抵抗と出力電流との関係

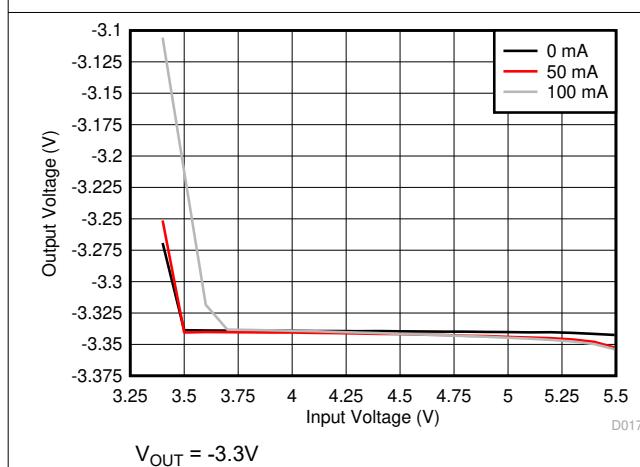


図 5-5. OUT- のライン レギュレーション

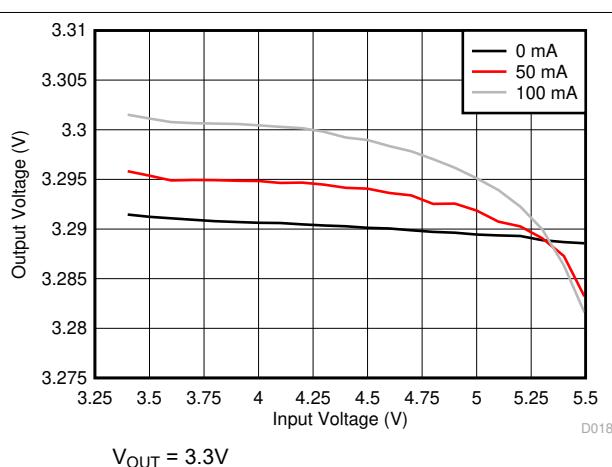


図 5-6. OUT+ のライン レギュレーション

5.6 代表的特性 (続き)

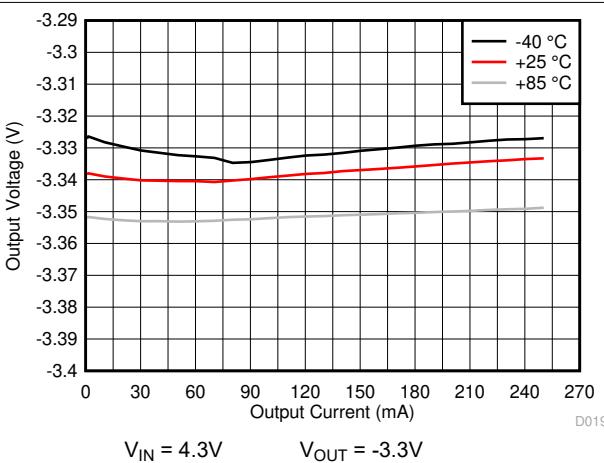


図 5-7. OUT- のロード レギュレーション

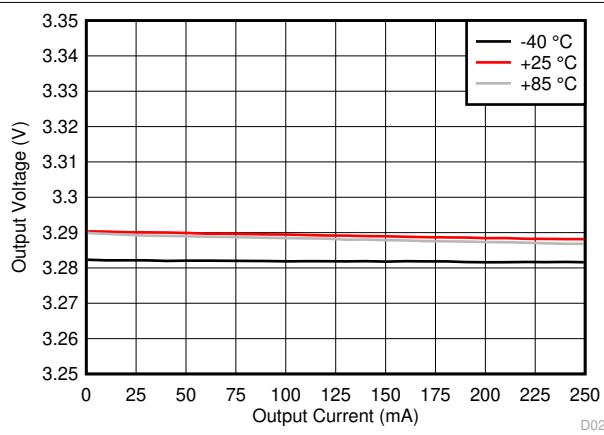


図 5-8. OUT+ のロード レギュレーション

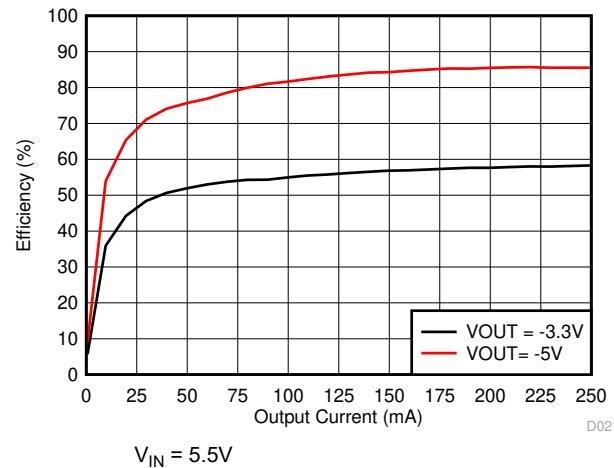


図 5-9. OUT- の効率

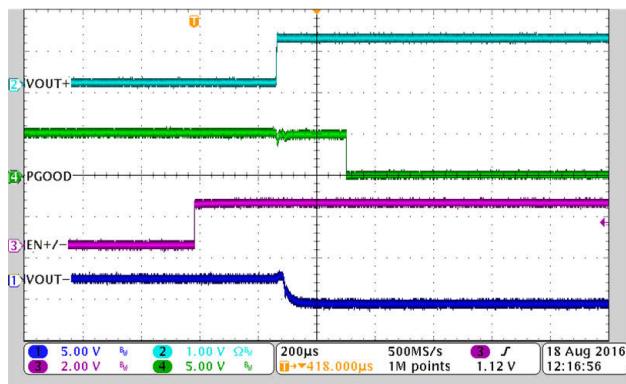


図 5-10. スタートアップ

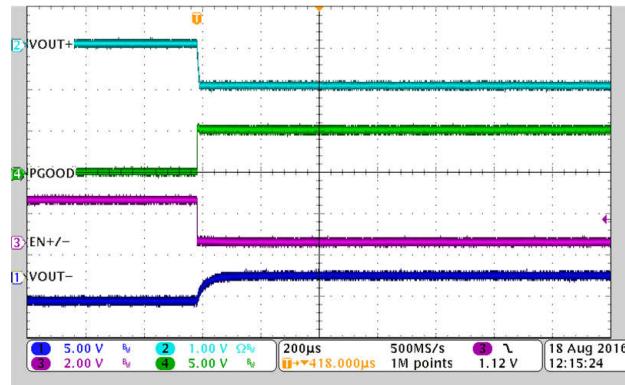


図 5-11. シャットダウン

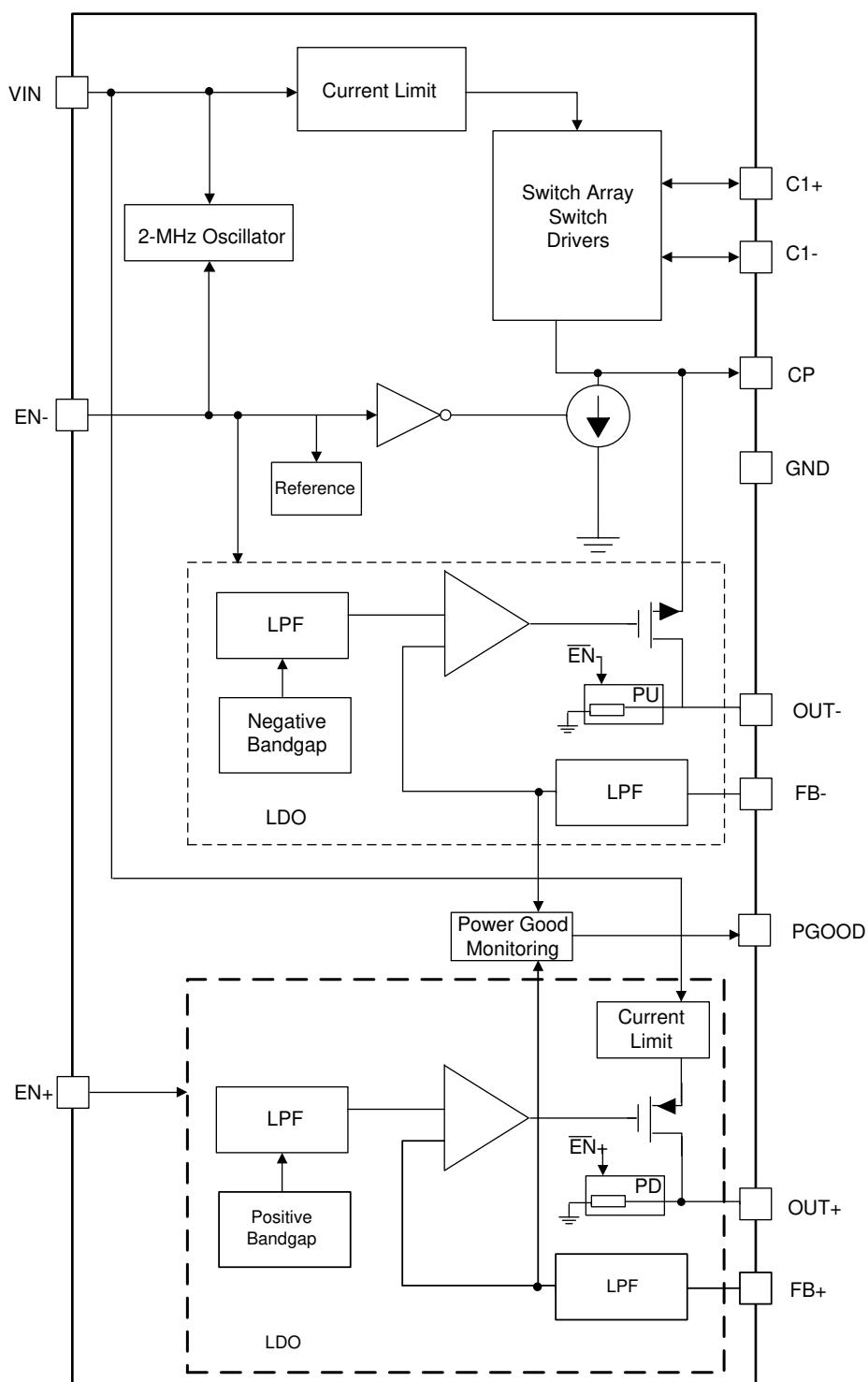
6 詳細説明

6.1 概要

正と負の両方の LDO を搭載した LM27762 低ノイズ反転チャージ ポンプは、 $\pm 1.5V \sim \pm 5V$ の範囲で非常に低ノイズの可変の正と負の出力を供給します。正と負の LDO の出力電圧レベルは、外部抵抗で個別に制御できます。LM27762 の入力電圧範囲は 2.7V ~ 5.5V です。この回路では、最大 $\pm 250mA$ の出力電流を供給するために 5 個の低コストコンデンサを使用しています。LM27762 は 2MHz (標準値) のスイッチング周波数で動作するため、出力抵抗と電圧リップルが減少します。LM27762 は、標準動作電流がわずか 390μA、標準シャットダウン電流が 0.5μA であり、パワー アンプや DAC バイアス、その他の高電流、低ノイズの負電圧のニーズに最適な性能を提供します。

LM27762 デバイスには、正の LDO 用のイネーブル入力 (EN+) と、負のチャージ ポンプと LDO 用の別のイネーブル入力 (EN-) があります。これにより、システム電源シーケンスの正と負のレールのタイミングが独立してサポートされます。イネーブル入力は互いに短絡して VIN に接続することもできます。LDO が無効の場合、正の LDO の出力には 50kΩ からグランドへのプルダウンがあり、負の LDO の出力にはグランドへの 50kΩ プルアップがあります。LM27762 には、OUT+ および OUT- 出力のパワー グッド監視機能があります。PGOOD ピンはオープンドレイン出力であり、外部プルアップ抵抗が必要です。パワー グッド機能を使用しないときは、PGOOD ピンをグランドに接続できます。

6.2 機能ブロック図



Copyright © 2016, Texas Instruments Incorporated

6.3 機能説明

6.3.1 低電圧誤動作防止

LM27762 は、 V_{IN} の電圧を監視し、入力電圧が 2.4V に低下するとデバイスを強制的にシャットダウンする内部コンパレータを搭載しています。入力電圧が 2.6V を上回ると、LM27762 は通常動作を再開します。

6.3.2 入力電流制限

LM27762 には、過剰な入力電流や出力のグランドへの短絡が発生した場合にデバイスを保護する電流制限回路が内蔵されています。出力がグランドに直接短絡したとき、チャージ ポンプと正の LDO の両方に 500mA (標準値) の入力電流制限があります。LM27762 が電流制限の場合、デバイスの消費電力は非常に大きくなる可能性が高くなります。この場合、熱サイクルが想定されます。

6.3.3 PFM 動作

軽負荷動作時の静止電流を最小限に抑えるため、LM27762 では PFM またはパルス スキップ動作が可能です。出力電流が低くなったときにチャージ ポンプのスイッチング量を少なくできるため、電源からの静止電流を最小限に抑えることができます。パルス動作の周波数は制限されず、無負荷時に 2kHz 以下の範囲に低下する可能性があります。負荷が増加するにつれて、パルス周波数は一定の周波数に遷移するまで増加します。LM27762 の基本スイッチング周波数は 2MHz です。

6.3.4 出力放電

シャットダウン時には、LM27762 は出力電圧が GND に達するまで、デバイスの出力 (OUT+, OUT-) をアクティブにプルダウンします。

6.3.5 パワー グッド出力 (PGOOD)

LM27762 は、OUT+ および OUT- の出力電圧レベルとオープンドレインの PGOOD 出力を監視しています。

表 6-1. PGOOD (アクティブ Low) 動作

EN+	EN-	OUT+	OUT-	PGOOD
Low	Low	任意	任意	High
High	Low	ターゲット値の < 95%	任意	High
High	Low	ターゲット値の > 95%	任意	Low
Low	High	任意	ターゲット値の < 95%	High
Low	High	任意	ターゲット値の > 95%	Low
High	High	ターゲット値の < 95%	任意	High
High	High	任意	ターゲット値の < 95%	High
High	High	ターゲット値の > 95%	ターゲット値の > 95%	Low

6.3.6 サーマル シャットダウン

LM27762 デバイスには、過熱による損傷からデバイスを保護するため、サーマル シャットダウンが実装されています。接合部温度が 150°C (標準値) に上がると、デバイスはシャットダウン モードに切り替わります。LM27762 は、接合部温度が 130°C (標準値) まで低下すると、サーマル シャットダウンを解除します。

サーマル シャットダウンは最も多くの場合、自己発熱によってトリガれます。自己発熱は、デバイスに過剰な消費電力が発生した場合や放熱が不十分な場合に発生します。LM27762 デバイスの消費電力は、出力電流と入力電圧の増加に伴って増加します。自己発熱によりサーマル シャットダウンが発生すると、通常は熱サイクルが発生します。熱サイクルとは、デバイスの自己発熱がサーマル シャットダウン (内部消費電力はほぼゼロ) に移行し、温度が下がってオンになり、温度が上昇してサーマル シャットダウン スレッショルドまで再度上昇する反復プロセスです。熱サイクルは、パルス出力電圧によって認識され、内部消費電力を下げる (入力電圧や出力電流を低減) こと、または周囲温度を下げることで停止できます。目的の動作条件で熱サイクルが発生した場合、デバイスの消費電力に対応するために、放熱性能を向上させる必要があります。

6.4 デバイスの機能モード

6.4.1 シャットダウンモード

イネーブルピン (EN+、EN-) が Low のとき、LM27762 の正と負の両方の出力が無効化され、デバイスはシャットダウンモードで静止電流を最小レベルに減少させます。シャットダウン時は、LM27762 の出力はグランドにプルダウンされます (各 OUT ピンとグランドの間に内部 $50\text{k}\Omega$)。

6.4.2 イネーブル モード

EN+ ピンに 1.2V を超える電圧を印加すると、正の LDO が有効になります。EN- ピンに 1.2V を超える電圧を印加すると、負の CP と LDO が有効になります。イネーブル時の正および負の出力電圧は、外部抵抗で設定されたレベルと等しくなります。正の LDO と反転チャージポンプの両方に注意し、その後に負の LDO には十分なヘッドラムがある必要があります。パワー グッド出力 PGOOD は、OUT+ と OUT- 電圧レベルの状態を示します。

7 アプリケーションと実装

注

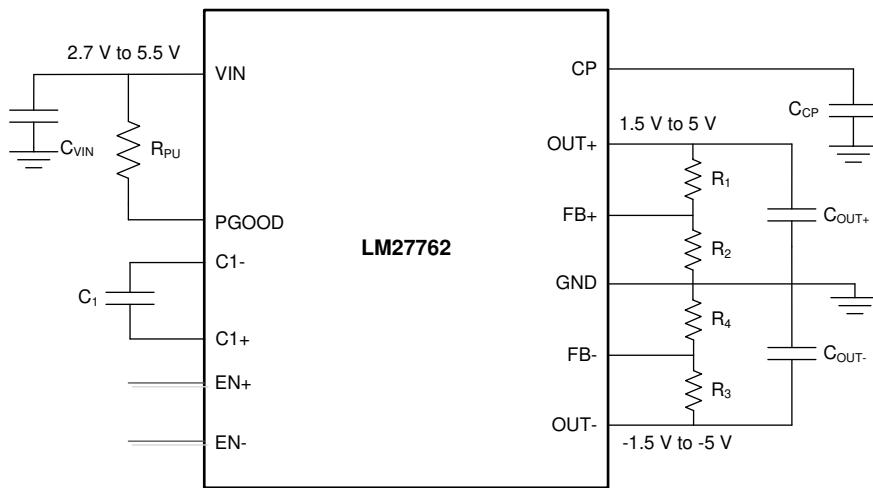
以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 アプリケーション情報

LM27762 の入力電圧範囲は 2.7V ~ 5.5V です。正の LDO は、外部ゲイン設定抵抗 R_1, R_2 で構成できる正電圧を提供します。低ノイズ チャージ ポンプ電圧コンバータは、入力電圧 V を負の出力電圧に反転します。チャージ ポンプの後に負の LDO が続き、外部ゲイン設定抵抗 R_3, R_4 で構成可能な負の出力電圧をレギュレートします。出力電圧範囲は $\pm 1.5V$ ~ $\pm 5V$ です。入力 (VIN) および出力 (OUT+, OUT-) 電圧範囲を選択する場合、チャージ ポンプと LDO に必要なヘッドルームを考慮する必要があります。チャージ ポンプの最小ヘッドルームは、最大負荷電流とチャージ ポンプの出力抵抗に基づいて推定できます。

このデバイスは 5 つの低成本コンデンサを使用して、最大 250mA の出力電流を供給します。LM27762 は 2MHz の発振器周波数で動作するため、重負荷時のチャージ ポンプの出力抵抗と電圧リップルを低減します。オプションのオープンドレイン PGOOD 機能を使用する場合は、10k Ω プルアップ抵抗 (R_{PU}) を VIN に接続します。PGOOD を使用しない場合は、ピンをグランドに接続します。

7.2 代表的なアプリケーション



Copyright © 2016, Texas Instruments Incorporated

図 7-1. LM27762 の代表的なアプリケーション

7.2.1 設計要件

以下の例は、ハイインピーダンスのヘッドホンを駆動するアンプに電力を供給する方法を示しています。入力電圧はスマートフォンバッテリから供給されます。アンプは、 $2V_{RMS}$ から 600Ω ステレオヘッドホンを駆動します。

表 7-1. アプリケーション例の設計パラメータ

設計パラメータ	数値の例
入力電圧	$3.3V \sim 4.2V$
出力電圧	$\pm 3V$
出力電流	$10mA$ (LM27762 の最大出力能力 $250mA$)
$C_{VIN}, C_{OUT+}, C_{OUT-}$	$2.2\mu F$
C_{CP}	$4.7\mu F$
R_{PU}	$10k\Omega$ (オプション。機能を使用しない場合は PGOOD ピンをグランドに接続)

7.2.2 詳細な設計手順

7.2.2.1 正の低ドロップアウトリニアレギュレータおよび OUT+ 電圧設定

LM27762 は、正の低ドロップアウトリニア電圧レギュレータ (LDO) を搭載しています。LDO 出力の定格電流は、 $250mA$ の電流です。この LDO により、デバイスは非常に低い出力ノイズ、低い出力電圧リップル、高い PSRR、低いラインまたは負荷過渡応答を実現できます。

LM27762 の正の出力電圧は外部で構成可能です。 R_1 および R_2 の値によって、出力電圧の設定が決まります。出力電圧は、式 1 を使用して計算できます。

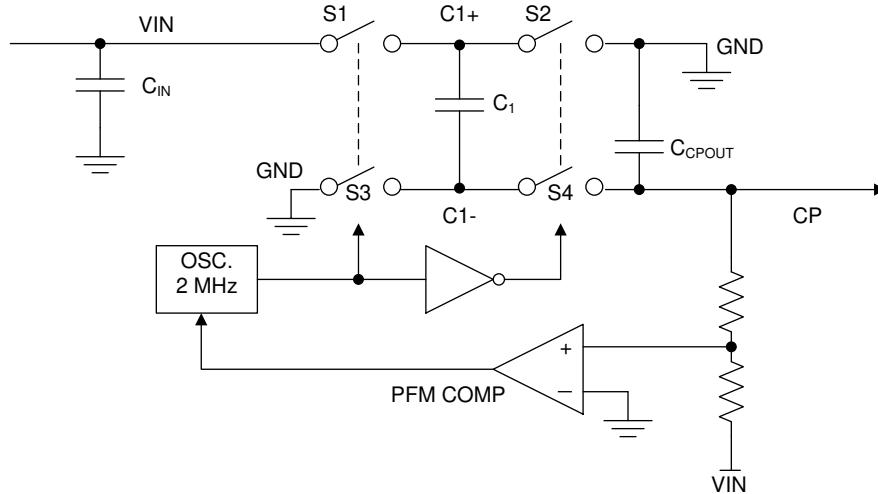
$$V_{OUT} = 1.2 V \times (R_1 + R_2) / R_2 \quad (1)$$

R_2 の値は $50k\Omega$ 以上にする必要があります。

7.2.2.2 チャージポンプ電圧インバータ

LM27762 の主な用途は、安定化された負電源電圧を生成することです。電圧インバータ回路は、3 個の外部コンデンサのみを使用し、LDO レギュレータ回路は追加の出力コンデンサを 1 個使用します。

LM27761 の電圧インバータ部には 4 個の大きな CMOS スイッチが含まれており、これを順番に切り替えと入力電源電圧が反転します。エネルギーの伝達および蓄積は、外部コンデンサによって提供されます。図 7-2 に、電圧スイッチ S2 と S4 がオープンであることを示します。2 番目の時間間隔では、S1 と S3 はオープンで、同時に S2 と S4 は閉じ、 C_1 が C_{CP} を充電します。数回のサイクルを経て、 C_{CP} 間の電圧が V_{IN} に供給されます。 C_{CP} アノードは接地されているため、負荷電流がないときは C_{CP} のカソードの出力が $-(V_{IN})$ と等しくなります。負荷を追加すると、出力電圧の低下が、寄生抵抗 (MOSFET スイッチの $R_{DS(on)}$ と、コンデンサの等価直列抵抗 [ESR])、およびコンデンサ間の電荷移動損失によって決まります。



Copyright © 2016, Texas Instruments Incorporated

図 7-2. 電圧反転の原理

この回路の出力特性は、抵抗と直列に接続された理想的な電圧で近似できます。電圧源は $-(V_{IN})$ に等しくなります。出力抵抗 R_{OUT} は、内部 MOSFET スイッチのオン抵抗、発振器の周波数、キャパシタンス、 C_1 と C_{CP} の ESR の関数です。 C_1 の充電と放電のスイッチング電流は出力電流の約 2 倍であるため、ポンピングコンデンサ C_1 の ESR の影響は出力抵抗の 4 倍になります。チャージポンプ出力コンデンサ C_{CP} は、出力電流とほぼ等しい電流で充電と放電を行うため、ESR は出力抵抗で 1 回だけカウントされます。チャージポンプ R_{OUT} の適切な近似値を 式 2 に示します。

$$R_{OUT} = (2 \times R_{SW}) + [1 / (f_{SW} \times C_1)] + (4 \times ESR_{C1}) + ESR_{CCP} \quad (2)$$

ここで、

- 図 7-2 に示されているように、この R_{SW} は内部 MOSFET スイッチのオン抵抗の合計です。高キャパシタンスとおよび低 ESR のセラミックコンデンサによって、出力抵抗が低減されます。

7.2.2.3 負の低ドロップアウトリニアレギュレータおよび OUT-電圧設定

反転チャージポンプの出力には、LM27762 は低ドロップアウトリニア負電圧レギュレータ (LDO) が搭載されています。LDO 出力の定格電流は、250mA の電流です。この負の LDO により、デバイスは非常に低い出力ノイズ、低い出力電圧リップル、高い PSRR、低いラインまたは負荷過渡応答を実現できます。

LM27762 の負の出力電圧は外部で構成可能です。 R_3 および R_4 の値によって、出力電圧の設定が決まります。出力電圧は、式 1 を使用して計算できます。

$$V_{OUT} = -1.22 V \times (R_3 + R_4) / R_4 \quad (3)$$

R_4 の値は 50kΩ 以上にする必要があります。

7.2.2.4 外部コンデンサの選択

LM27762 が適切に動作するには 5 個の外部コンデンサが必要です。表面実装の多層セラミックコンデンサを推奨します。これらのコンデンサは小型で安価であり、ESR が非常に低くなっています (標準値 15mΩ 以下)。タンタルコンデンサ、OS-CON コンデンサ、アルミ電解コンデンサは、セラミックコンデンサに比べて ESR が高いため、LM27762 での使用では一般的に推奨できません。

ほとんどのアプリケーションでは、X7R または X5R 温度特性を持つセラミックコンデンサを LM27762 と組み合わせて使用することを推奨します。これらのコンデンサは容量許容誤差が小さく ($\pm 10\%$ まで)、温度範囲全体にわたってその値を保持します (X7R: $-55^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 範囲で $\pm 15\%$ 。X5R: $-55^{\circ}\text{C} \sim +85^{\circ}\text{C}$ 範囲で $\pm 15\%$)。

一般に、LM27762 では、Y5V または Z5U の温度特性を持つコンデンサの使用は推奨されません。これらのコンデンサは一般的に、容量許容誤差が広く (80%、....20%)、温度によって大きく変化します (Y5V:22%、-30°C ~ +85°C 範囲で -82%。Z5U:22%、10°C ~ 85°C 範囲で -56%)。特定の条件下では、1μF 定格の Y5V または Z5U コンデンサの容量が 0.1μF まで低下することがあります。このような悪影響により、Y5V および Z5U コンデンサは LM27762 の最小容量要件を満たすことができない可能性があります。

セラミックコンデンサの正味容量は、DC バイアスが大きくなると減少します。この劣化により、入力および出力の容量が想定よりも小さいため、リップル電圧および電流が増加する可能性があります。通常、コンデンサの電圧定格よりも大幅に低い DC バイアス電圧でコンデンサを使用すると、DC バイアス効果を最小限に抑えることができます。コンデンサの DC バイアス特性の詳細については、コンデンサのメーカーにお問い合わせください。

容量特性は、アプリケーションの条件、コンデンサの種類、およびコンデンサのメーカーによって大幅に変化する可能性があります。TI は、選択した量産コンデンサについて、設計工程の早期段階で LM27762 回路を徹底的に評価することを強く推奨します。この措置により、このような容量の変動が回路性能に悪影響を及ぼさないようにできます。

7.2.2.4.1 チャージポンプの出力コンデンサ

代表的なアプリケーションでは、テキサス インスツルメンツは 4.7μF 低 ESR のセラミック チャージポンプ出力コンデンサ (C_{CP}) を推奨します。さまざまな出力キャパシタンス値を使用して、チャージポンプのリップルを小さくしたり、ソリューション サイズを縮小したり、ソリューション コストを削減したりできます。しかし、出力コンデンサを変更する場合、回路全体の良好な性能を維持するために、フライング コンデンサまたは入力コンデンサの変更が必要になることもあります。

高電流アプリケーションでは、10μF、10V の低 ESR セラミック出力コンデンサを推奨します。小さな出力コンデンサを使用する場合、PFM モードから定スイッチング間の遷移時に出力リップルが大きくなる可能性があります。トグルを防止するため、2μF 容量を推奨します。たとえば、0402 サイズの 10μF、10V 出力コンデンサは通常、5V にバイアスされる場合、2μF 容量のみです。

7.2.2.4.2 入力コンデンサ

入力コンデンサ (C_2) は電荷を蓄積しており、充電フェーズの動作中に電源からフライング コンデンサに電荷を迅速に伝達するのに役立ちます。入力コンデンサは、フライング コンデンサが入力に接続されているときに、充電フェーズの開始時に入力電圧が低下する様子がないようにするのに役立ちます。入力コンデンサは入力ピンのノイズもフィルタリングし、入力ラインからバイアスされる敏感な内部アナログ回路からこのノイズを遠ざけます。

入力容量は、入力リップルの振幅に支配的かつ 1 次的な影響を及ぼします。入力容量を増加 (減少) すると、入力電圧リップルは比例して減少 (増加) します。入力電圧、出力電流、フライング 容量も、入力リップル レベルにある程度影響を与えます。

代表的なアプリケーションには、入力に 4.7μF 低 ESR セラミック コンデンサを推奨します。250mA の最大負荷付近で動作している場合、DC バイアスディレイティングを考慮した後、推奨される最小入力容量は 2μF 以上です。さまざまな入力容量値を使用することで、リップルの低減、設計サイズの縮小、設計コストの削減を実現できます。

7.2.2.4.3 フライング コンデンサ

フライング コンデンサ (C_1) は入力から出力に電荷を転送します。フライング容量は、出力電流能力とリップルの大きさの両方に影響を及ぼす可能性があります。フライング容量が小さすぎると、負荷電流が大きいときは LM27762 で出力電圧をレギュレートできません。フライング コンデンサが大きすぎると、フライング コンデンサが入力とチャージポンプの出力コンデンサに圧迫され、入力と出力のリップルが増加する可能性があります。

代表的な大電流アプリケーションでは、フライング コンデンサに対して 0.47μF または 1μF の 10V 低 ESR セラミック コンデンサを推奨します。LM27762 動作中に極性コンデンサ (タンタル、アルミ、電解など) は逆バイアスになる可能性があるため、フライング コンデンサには極性コンデンサを使用しないでください。

7.2.2.4.4 LDO 出力コンデンサ

LDO 出力コンデンサ (C_{OUT+} 、 C_{OUT-}) の値と ESR は、安定性、出力リップル、出力ノイズ、PSRR、および過渡応答に影響を及ぼします。LM27762 では、2.2μF セラミック出力コンデンサを使って安定動作させるだけで済みます。代表的なアプリケーションでは、出力の近くに 2.2μF のセラミック出力コンデンサを配置するだけで十分です。

7.2.2.5 消費電力

任意のパッケージの許容消費電力は、デバイスの接合部からヒートシンクおよび周囲環境に熱を伝達するデバイスの能力の指標です。したがって、消費電力は周囲温度およびダイ接合部と周囲空気との間の各種インターフェイスを通る熱抵抗に依存します。

最大許容消費電力は、式 4 で計算できます。

$$P_{D-MAX} = (T_{J-MAX} - T_A) / R_{\theta JA} \quad (4)$$

デバイスで実際に消費される電力は、式 5 で計算できます。

$$P_D = P_{IN} - P_{OUT} = V_{IN} \times (-I_{OUT-} + I_{OUT+} + I_Q) - (V_{OUT+} \times I_{OUT+} + V_{OUT-} \times I_{OUT-}) \quad (5)$$

式 4 および 式 5 は、熱的考慮事項によって許容される最大消費電力、デバイスの両端の電圧降下、デバイスの連続電流能力の関係を示します。これらの式を使用して、特定のアプリケーションでのデバイスの最適な動作条件を決定する必要があります。

低消費電力アプリケーションでは、最大周囲温度 (T_{A-MAX}) を上げることができます。消費電力が高いアプリケーションでは、最大周囲温度 (T_{A-MAX}) をディレーティングする必要があります。 T_{A-MAX} は、式 6 を使用して計算できます。

$$T_{A-MAX} = T_{J-MAX-OP} - (R_{\theta JA} \times P_{D-MAX}) \quad (6)$$

ここで、

- $T_{J-MAX-OP}$ = 最大動作接合部温度 (125°C)
- P_{D-MAX} = 許容される最大消費電力
- $R_{\theta JA}$ = パッケージの接合部から周囲への熱抵抗

また、 T_{A-MAX} をディレーティングできない場合は、消費電力値を下げる必要があります。これは、最小 V_{IN} が満たされる最低限の値まで入力電圧を下げる、または出力電流を下げる、あるいはこの 2 つを組み合わせることによって実現できます。

7.2.3 アプリケーション曲線

セクション 5.6 も参照してください。

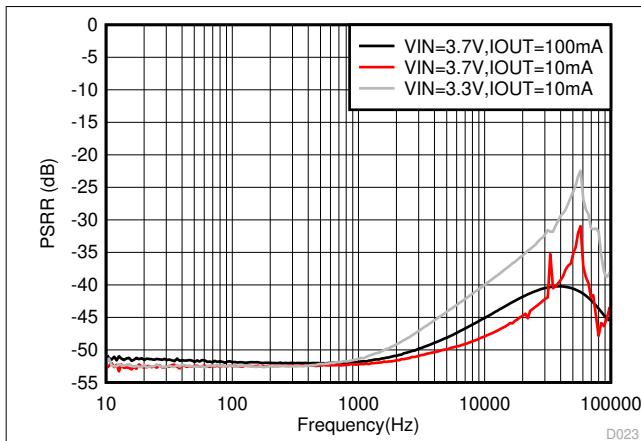


図 7-3. OUT- の PSRR

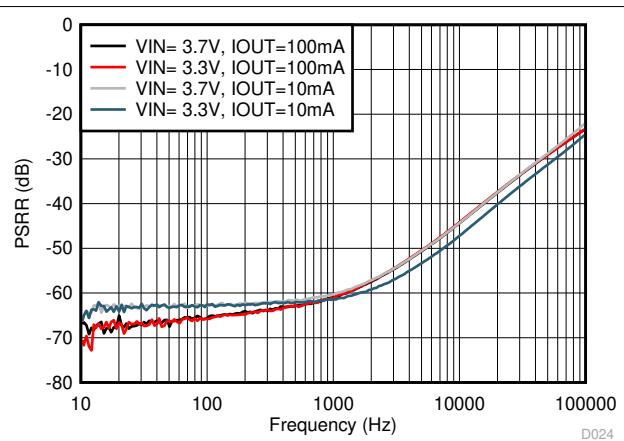


図 7-4. OUT+ の PSRR

7.3 電源に関する推奨事項

LM27762 は、2.7V ~ 5.5V の入力電源電圧範囲で動作するよう設計されています。この入力電源には適切なレギュレーションが行われ、必要な入力電源を供給できる必要があります。入力電源が LM27762 から離れている場合、セラミックバイパスコンデンサに加えて、バルク容量の追加が必要になることがあります。

7.4 レイアウト

7.4.1 レイアウトのガイドライン

LM27762 はスイッチング周波数が高くスイッチング電流が大きいため、レイアウトの選択が重要です。次の手順に従って、デバイスが安定していること、および意図した動作電圧と電流範囲全体で適切な LED 電流レギュレーションを維持していることを確認してください。

- C_{IN} を最上層 (LM27762 同じ層) に、できるだけデバイスに近付けて配置します。入力コンデンサを短く幅の広いパターンを介して VIN ピンと GND ピンの両方に接続すると、VIN ラインを破損する可能性のある誘導電圧スパイク (スイッチング中に発生する可能性があります) が減少します。
- C_{CPOUT} を最上層 (LM27762 同じ層) に、できるだけ VOUT ピンと GND ピンに近付けて配置します。 C_{IN} と C_{CPOUT} の両方のリターンは、GND ピンにできるだけ近い 1 つのポイントに集める必要があります。 C_{CPOUT} を短く太いパターンで接続すると、VCPOUT および GND ラインを破壊してデバイスおよび周囲の回路に過剰なノイズを引き起こす可能性がある、VCPOUT ピンと GND ピンの直列インダクタンスが低減されます。
- C_1 を最上層 (LM27762 同じ層) に、デバイスにできるだけ近付けて配置します。フライアーリングコンデンサは、 $C1+$ ピンと $C1-$ ピンの両方に短く広いパターンで接続します。
- C_{OUT+}, C_{OUT-} を最上層 (LM27762 同じ層) に、それぞれの OUT ピンにできるだけ近付けて配置します。最高の性能を得るために、 C_{OUT} のグランド接続をデバイスのサーマルパッドで GND 接続に戻す必要があります。
- $R_1 \sim R_4$ を最上層 (LM27762 同じ層) に、それぞれの FB ピンにできるだけ近付けて配置します。最高の性能を得るために、 R_2, R_4 のグランド接続をデバイスのサーマルパッドで GND 接続に戻す必要があります。

長いパターン長、狭いパターン幅を使用する接続、またはビアを介した接続をしないでください。これによって寄生インダクタンスと抵抗が追加され、特に過渡条件の発生時に性能が低下します。

7.4.2 レイアウト例

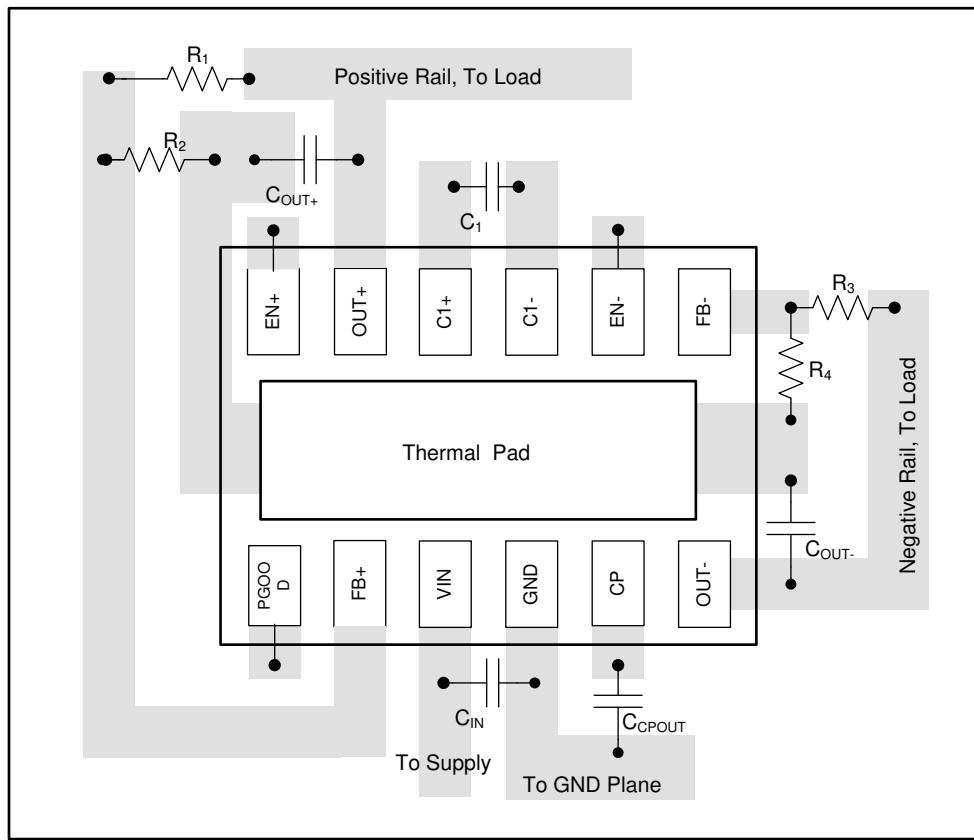


図 7-5. LM27762 のレイアウト例 (注 : PGOOD のプルアップ抵抗は、例に示されていません)

8 デバイスおよびドキュメントのサポート

8.1 ドキュメントのサポート

8.1.1 関連資料

[「LM27762EVM 評価基板の使用」ユーザー ガイド](#)

8.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

8.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

8.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.6 用語集

[テキサス・インスツルメンツ用語集](#)

この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

	Page
Changes from Revision B (February 2017) to Revision C (October 2025)	
• データシートからすべての WEBENCH 情報を削除.....	1
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
<hr/>	
Changes from Revision A (September 2016) to Revision B (February 2017)	Page
• WEBENCH の ulink を追加.....	1

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM27762DSSR	Active	Production	WSON (DSS) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	L27762
LM27762DSSR.A	Active	Production	WSON (DSS) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	L27762
LM27762DSSRG4	Active	Production	WSON (DSS) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	L27762
LM27762DSSRG4.A	Active	Production	WSON (DSS) 12	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	L27762
LM27762DSST	Active	Production	WSON (DSS) 12	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	L27762
LM27762DSST.A	Active	Production	WSON (DSS) 12	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	L27762

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

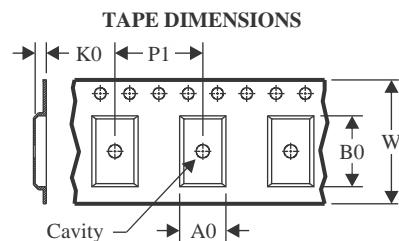
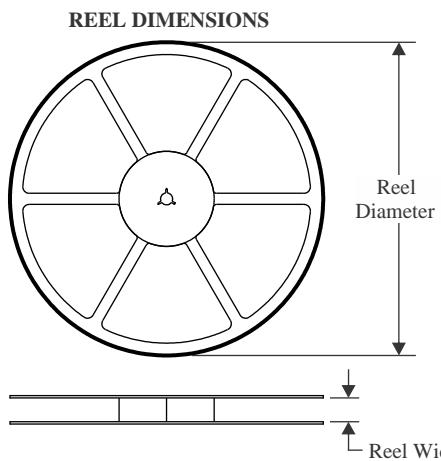
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

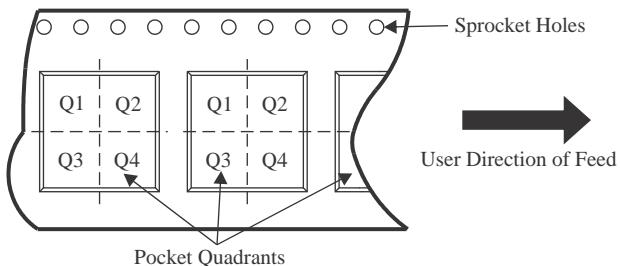
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

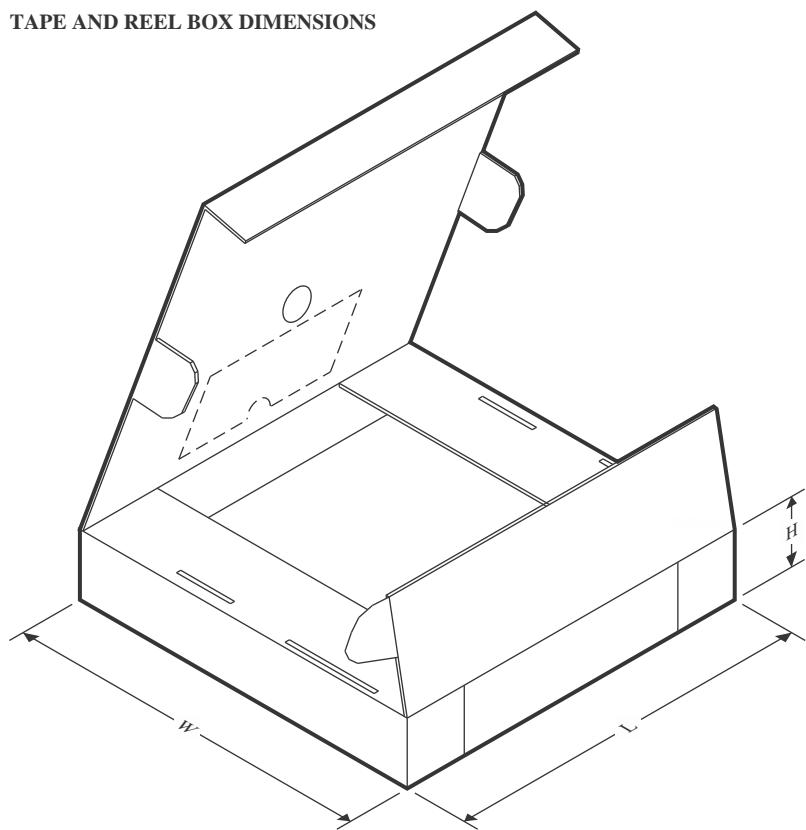
TAPE AND REEL INFORMATION


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM27762DSSR	WSON	DSS	12	3000	180.0	8.4	2.25	3.25	1.05	4.0	8.0	Q1
LM27762DSSRG4	WSON	DSS	12	3000	180.0	8.4	2.25	3.25	1.05	4.0	8.0	Q1
LM27762DSST	WSON	DSS	12	250	180.0	8.4	2.25	3.25	1.05	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

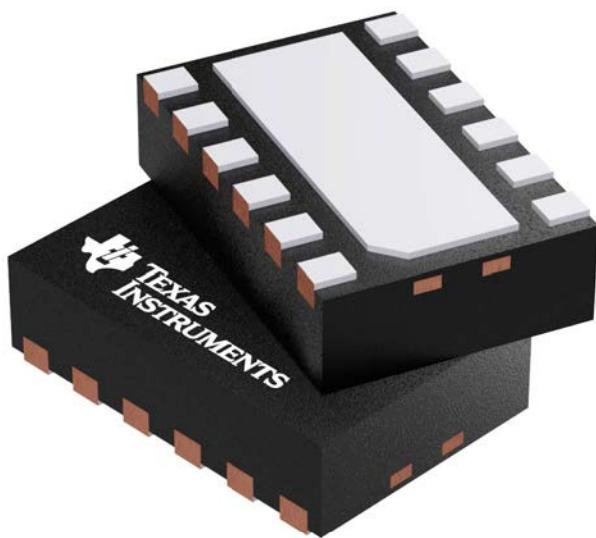
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM27762DSSR	WSON	DSS	12	3000	210.0	185.0	35.0
LM27762DSSRG4	WSON	DSS	12	3000	210.0	185.0	35.0
LM27762DSST	WSON	DSS	12	250	210.0	185.0	35.0

DSS 12

GENERIC PACKAGE VIEW

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4209244/D

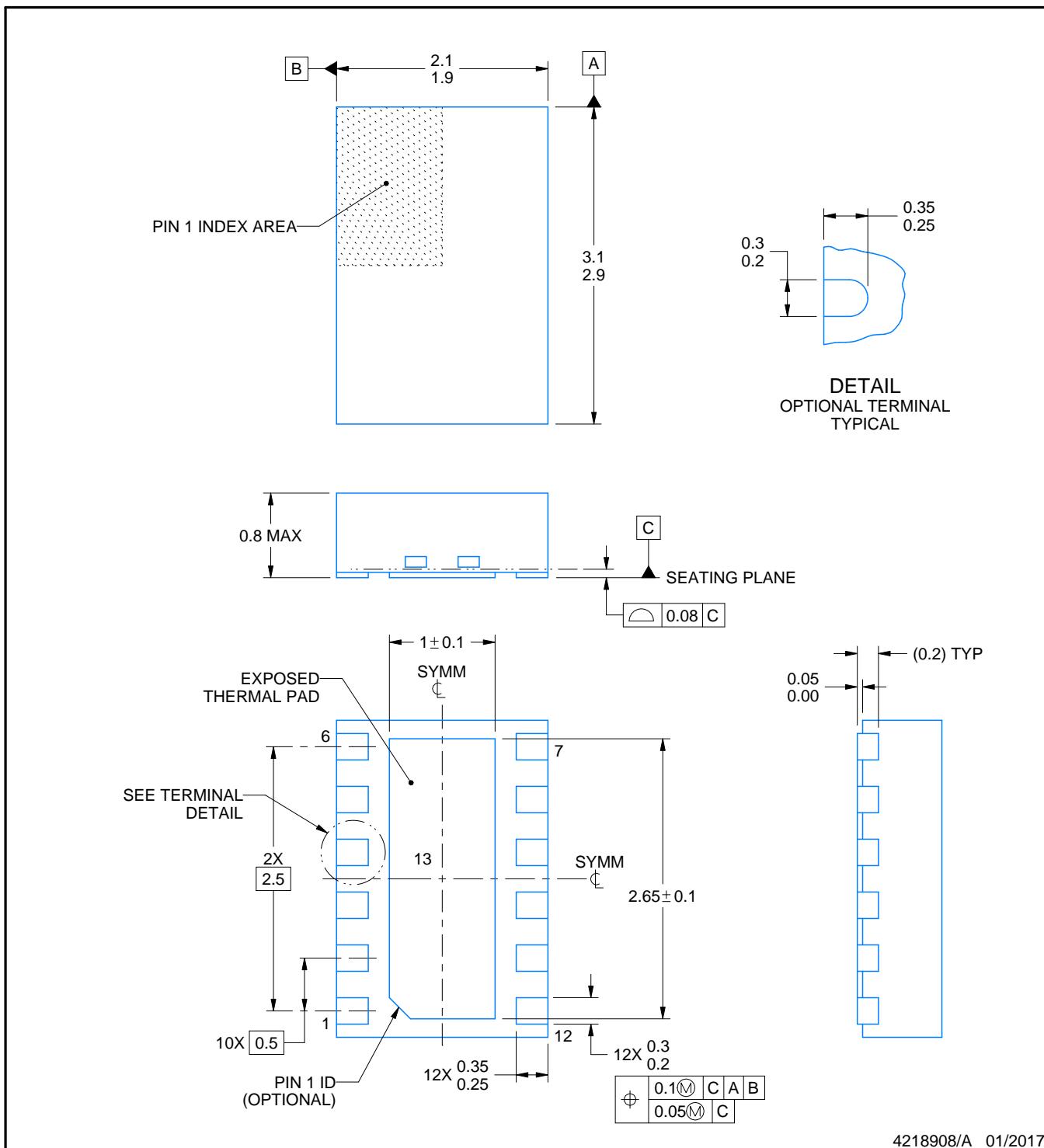
PACKAGE OUTLINE

DSS0012B



WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



NOTES:

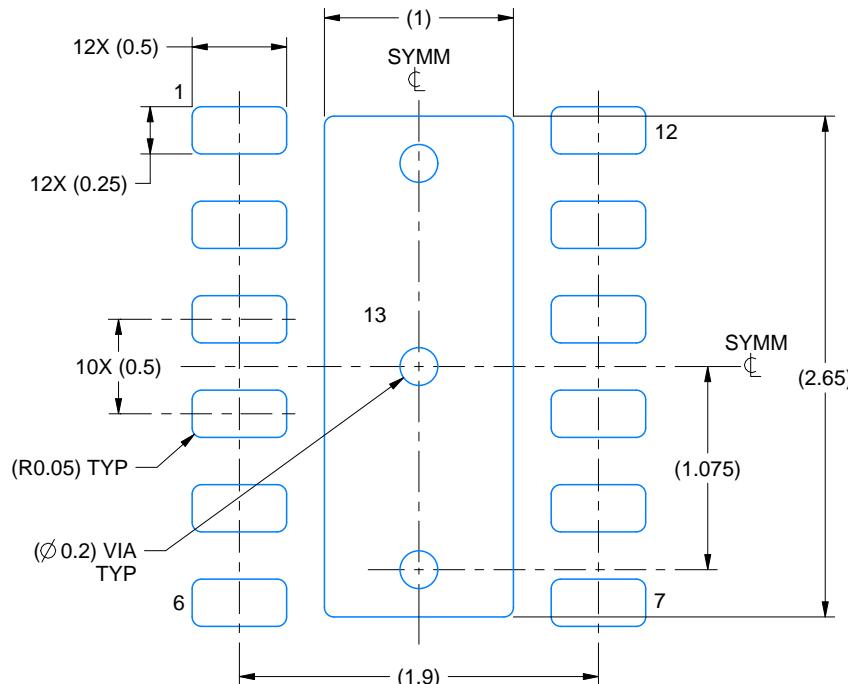
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

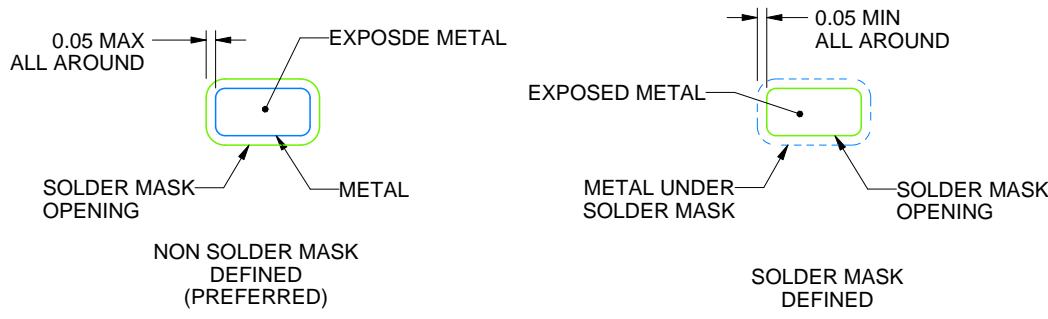
DSS0012B

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:25X



SOLDER MASK DETAILS

4218908/A 01/2017

NOTES: (continued)

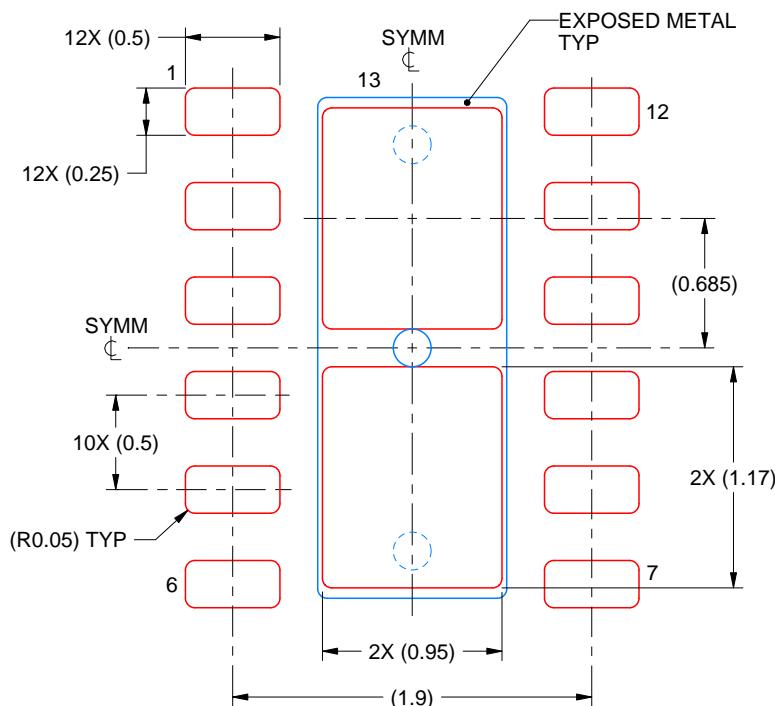
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DSS0012B

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 13:
83% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE
SCALE:25X

4218908/A 01/2017

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適した TI 製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月