

INA701 40V、16 ビット、I²C 出力デジタル電源モニタ、WCSP、5mΩ EZShunt™ テクノロジー搭載

1 特長

- 低損失の内蔵シャント抵抗
 - 内部抵抗: $T_A = 25^\circ\text{C}$ で $5\text{m}\Omega$
 - 電流定格: $T_A = 25^\circ\text{C}$ で $\pm 6\text{A}$
- 高分解能、16 ビット デルタ シグマ ADC
 - 広いコモン モード電圧範囲: $-0.3\text{V} \sim +40\text{V}$
 - 電流、バス電圧、電力、内部温度、エネルギー、および充電を通知
 - プログラム可能な変換時間と平均化
- 電流監視精度:
 - 総測定誤差: $\pm 0.5\%$ (1A の場合)
 - オフセット電流: $\pm 0.6\text{mA}$ (最大値)
 - ゲイン誤差: $\pm 0.5\%$ (最大値 1A)
 - ゲイン誤差ドリフト: $\pm 50\text{ppm}/^\circ\text{C}$ (最大値)
- 電力監視精度:
 - 1A で 0.85% の精度
- エネルギーと充電の精度:
 - 1A で 1.35% の精度
- 内部監視とフォルト検出
- 発振器精度: $\pm 0.5\%$ (最大値)
- 2.94MHz 高速 I²C インターフェイス、4 ピンで選択可能なアドレス付き
- 2.7V ~ 5.5V 電源で動作
 - 動作時電流: $640\mu\text{A}$ (標準値)
 - シャットダウン電流: $5\mu\text{A}$ (最大値)

2 アプリケーション

- ノート PC
- スマートフォン
- 産業用 배터리 パック
- スマート ネットワーク インターフェイス カード (NIC)
- ハードウェア アクセラレータ カード

3 説明

INA701 は、シャント抵抗を内蔵したデジタル電力モニタであり、電流センシング アプリケーション向けに特別に設計された 16 ビット デルタ シグマ ADC を搭載しています。このデバイスは、 $-0.3\text{V} \sim +40\text{V}$ の同相電圧範囲全体にわたって、最大 $\pm 6.225\text{A}$ のフルスケール電流を測定できます。

INA701 は、 $\pm 0.5\%$ の高精度自己発振器を使用しながら、電流、バス電圧、ダイ温度、電力、エネルギー、電荷の蓄積量を報告すると同時に、必要な計算をバックグラウンドで実行します。内蔵の温度センサは、接合部温度範囲全体にわたって $\pm 3^\circ\text{C}$ の精度を維持します。

INA701 は、低オフセットおよびゲイン誤差ドリフトのため、製造時に温度較正を行わないシステムで使用できます。

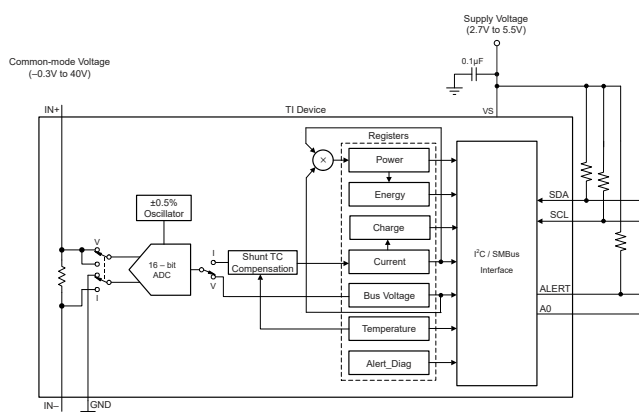
このデバイスの特長として、 $50\mu\text{s}$ から 4.12ms までの ADC 変換時間を選択できる、また 1x から 1024x までのサンプル平均化を行うことがあり、測定データのノイズをさらに減らし、過電流検出ウィンドウを最適化できます。

このデバイスは、小型の PowerWCSP (DSBGA) パッケージで供給され、ソリューション サイズの最小化と放熱性能の最大化に役立ちます。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)
INA701	YWF (PowerWCSP, 8)	1.319mm × 1.239mm

- 利用可能なパッケージについては、データシートの末尾にあるパッケージ オプションについての付録を参照してください。
- パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンを含みます。



概略ブロック図



目次

1 特長.....	1	6.5 プログラミング.....	21
2 アプリケーション.....	1	6.6 レジスタマップ.....	23
3 説明.....	1	7 アプリケーションと実装.....	33
4 ピン構成および機能.....	3	7.1 アプリケーション情報.....	33
5 仕様.....	4	7.2 代表的なアプリケーション.....	36
5.1 絶対最大定格.....	4	8 電源に関する推奨事項.....	39
5.2 ESD 定格.....	4	9 レイアウト.....	39
5.3 推奨動作条件.....	4	9.1 レイアウトのガイドライン.....	39
5.4 熱に関する情報.....	4	9.2 レイアウト例.....	39
5.5 電気的特性.....	5	10 デバイスおよびドキュメントのサポート.....	40
5.6 タイミング要件 (I ² C).....	7	10.1 ドキュメントのサポート.....	40
5.7 タイミング図.....	7	10.2 ドキュメントの更新通知を受け取る方法.....	40
5.8 代表的特性.....	8	10.3 サポート・リソース.....	40
6 詳細説明.....	12	10.4 商標.....	40
6.1 概要.....	12	10.5 静電気放電に関する注意事項.....	40
6.2 機能ブロック図.....	12	10.6 用語集.....	40
6.3 機能説明.....	12	11 改訂履歴.....	40
6.4 デバイスの機能モード.....	20	12 メカニカル、パッケージ、および注文情報.....	40

4 ピン構成および機能

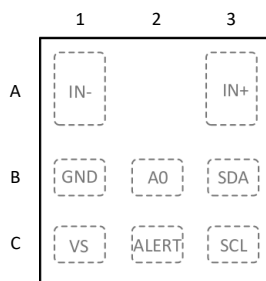


図 4-1. YWF パッケージ 8 ピン PowerWCSP 上面図

表 4-1. ピンの機能

ピン		タイプ	説明
番号	名称		
A1	IN-	アナログ入力	デバイスへの負入力。ハイサイドアプリケーションの場合、負荷の電源側に接続します。ローサイドアプリケーションの場合、グラウンドに接続します。
A3	IN+	アナログ入力	デバイスへの正入力。ハイサイドアプリケーションの場合は、バス電源に接続します。ローサイドアプリケーションの場合、負荷のグラウンド側に接続します。
B1	GND	グラウンド	グラウンド。
B2	A0	デジタル入力	I ² C アドレスピン。GND、SCL、SDA、または VS に接続します。使用可能なデバイスアドレスのリストについては、表 6-2 を参照してください。
B3	SDA	デジタル入出力	オープンドレイン双方向 I ² C データ。
C1	VS	電源	電源、2.7V～5.5V。
C2	ALERT	デジタル出力	オープンドレインのアラート出力で、デフォルト状態はアクティブ Low。
C3	SCL	デジタル入力	オープンドレインの I ² C クロック入力。

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
V _S	電源電圧		6	V
V _{IN+} , V _{IN-} ⁽²⁾	同相電圧	-0.3	42	V
V _{ALERT}	ALERT	-0.3	V _S + 0.3	V
V _{IO}	SDA, SCL, A0	-0.3	6	V
I _{IN}	任意のピンへの入力電流 (IN+ と IN- を除く)		5	mA
I _{OUT}	デジタル出力電流		10	mA
T _J	接合部温度		125	°C
T _{stg}	保存温度	-65	150	°C

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

(2) V_{IN+} と V_{IN-} はそれぞれ IN+ ピンと IN- ピンの電圧です。

5.2 ESD 定格

		値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン ⁽¹⁾	±2000
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 に準拠、すべてのピン ⁽²⁾	±1000

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V _{CM}	同相入力電圧	-0.3		40	V
V _S	動作電源電圧	2.7		5.5	V
T _A	規定周囲温度	-40		105	°C

5.4 熱に関する情報

熱評価基準 ⁽¹⁾		INA701	単位
		YWF (PowerWCSP)	
		8 ピン	
R _{θJA}	接合部から周囲への熱抵抗	108.4	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	0.7	°C/W
R _{θJB}	接合部から基板への熱抵抗	30.8	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	0.2	°C/W
Y _{JB}	接合部から基板への特性パラメータ	30.8	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗	該当なし	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

5.5 電気的特性

$T_A = 25^\circ\text{C}$ 、 $V_S = 3.3\text{V}$ 、 $I_{\text{SENSE}} = 0\text{A}$ 、 $V_{\text{CM}} = V_{\text{IN-}} = V_{\text{BUS}} = 12\text{V}$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
入力						
CMRR	同相除去	$0\text{V} < V_{\text{CM}} < 40\text{V}$ 、 $T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$	± 1	± 30		$\mu\text{A/V}$
I_{os}	入力オフセット電流	$T_{\text{CT}} > 280\mu\text{s}$	± 0.190	± 0.6		mA
dI_{os}/dT	入力オフセット電流ドリフト	$T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$	± 20	± 100		$\mu\text{V}/^\circ\text{C}$
PSRR	入力オフセット電流と電源との関係	$V_S = 2.7\text{V} \sim 5.5\text{V}$ 、 $T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$	± 0.02	± 0.28		mA/V
$V_{\text{os_bus}}$	V_{BUS} オフセット電圧		± 6.2	± 15		mV
dV_{os}/dT	V_{BUS} オフセット電圧ドリフト	$T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$	± 4	± 40		$\mu\text{V}/^\circ\text{C}$
PSRR	V_{BUS} オフセット電圧と電源	$V_S = 2.7\text{V} \sim 5.5\text{V}$	± 1.1			mV/V
DC 精度						
G_{SERR}	システム電流センスゲイン誤差 ⁽¹⁾	$I_{\text{SENSE}} = 1\text{A}$ 、 $T_A = 25^\circ\text{C}$	± 0.1	± 0.5		%
		$I_{\text{SENSE}} = 3\text{A}$ 、 $T_A = 25^\circ\text{C}$	± 0.5			%
$G_{\text{S_DRFT}}$	システム電流センス ゲイン誤差ドリフト	$-40^\circ\text{C} \leq T_A \leq 105^\circ\text{C}$	± 15	± 50		$\text{ppm}/^\circ\text{C}$
G_{BERR}	V_{BUS} 電圧のゲイン誤差	$V_{\text{CM}} = 0\text{V} \sim 40\text{V}$ 、 $T_A = 25^\circ\text{C}$	± 0.05	± 0.2		%
$G_{\text{B_DRFT}}$	V_{BUS} 電圧のゲイン誤差ドリフト	$-40^\circ\text{C} \leq T_A \leq 105^\circ\text{C}$		± 30		$\text{ppm}/^\circ\text{C}$
I_{BUS}	V_{BUS} リーク電流	アクティブな変換でデバイスがイネーブル	12			μA
P_{TME}	電力の合計測定誤差 (TME)	$T_A = 25^\circ\text{C}$ 、 $V_{\text{CM}} = 12\text{V}$ 、 $I_{\text{LOAD}} = 1\text{A}$	± 0.15	± 0.85		%
E_{TME}	エネルギーと充電の TME	$T_A = 25^\circ\text{C}$ 、 $V_{\text{CM}} = 12\text{V}$ 、 $I_{\text{LOAD}} = 1\text{A}$	± 0.25	± 1.35		%
	ADC の分解能		16			ビット
	1LSB ステップ サイズ	電流	190			μA
		バス電圧	3.125			mV
		温度	125			m°C
		電源	38			μW
		エネルギー	0.608			mJ
		充電	11.875			μC
T_{CT}	ADC 変換時間 ⁽²⁾	変換時間フィールド = 0h	50			μs
		変換時間フィールド = 1h	84			
		変換時間フィールド = 2h	150			
		変換時間フィールド = 3h	280			
		変換時間フィールド = 4h	540			
		変換時間フィールド = 5h	1052			
		変換時間フィールド = 6h	2074			
		変換時間フィールド = 7h	4120			
INL	積分非直線性	内蔵 ADC	± 5			m%
クロック ソース						
F_{OSC}	内部発振器の周波数		1			MHz
OSC_{TOL}	内部発振器の周波数公差	$T_A = 25^\circ\text{C}$	± 0.07	± 0.5		%
		$T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$	± 0.14	± 1		%

$T_A = 25^\circ\text{C}$, $V_S = 3.3\text{V}$, $I_{\text{SENSE}} = 0\text{A}$, $V_{\text{CM}} = V_{\text{IN-}} = V_{\text{BUS}} = 12\text{V}$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
温度センサ						
	測定範囲		-40		+125	°C
	温度精度	T _J = 25°C		+1.3	±2.5	°C
		T _J = -40°C ~ +125°C		+1.5	±3	°C
内蔵シャント						
	内部ケルビン抵抗	T _A = 25°C		5		mΩ
	複数のピン抵抗	IN+ から IN-, T _A = 25°C	5.6	7	8.4	mΩ
	最大シャント電流 ⁽³⁾	T _A = 25°C			±6	A
		T _A = 85°C			±5	A
	短時間の過負荷変化	I _{SENSE} = 12A (5 秒間)		±0.01		%
	温度サイクルに起因する変化	-55°C ≤ T _J ≤ 125°C、700 サイクル		±0.2		%
	半田熱に対する抵抗の変化	260°C 半田付け、10 秒		±0.03		%
	負荷寿命の変化	1000 時間、T _J = 125°C、I _{SENSE} = 4A、100% 負荷		±0.1		%
	高温の露出変化	1000 時間、T _A = 150°C、バイアスなし		±0.7		%
	低温保存の変更	24 時間、T _A = -65°C、バイアスなし		±0.2		%
電源						
V _S	電源電圧		2.7		5.5	V
I _Q	静止時電流	V _{SENSE} = 0V		640	700	μA
		V _{SENSE} = 0V、T _A = -40°C ~ +105°C			1.1	mA
I _{QSD}	静止時電流、シャットダウン	シャットダウン モード		2.8	5	μA
T _{POR}	デバイスの起動時間	パワーアップ (NPOR)		300		μs
		シャットダウン モードから		60		
デジタル入出力						
V _{IH}	ロジック入力レベル、High	SDA、SCL	1.2		5.5	V
V _{IL}	ロジック入力レベル、Low		GND		0.4	V
V _{OL}	ロジック出力レベル、Low	I _{OL} = 3mA	GND		0.4	V
I _{IO_LEAK}	デジタル リーク入力電流	0 ≤ V _{IN} ≤ V _S	-1		1	μA

- (1) はんだの減少とシリコンの寿命遷移を含みます。シャント内の遷移は含まれていません。シャントの経年遷移については、負荷寿命の仕様を参照してください。
- (2) 発振器の精度とドリフトの影響を受けます
- (3) その他の電流制限については、図 6-4 を参照してください

5.6 タイミング要件 (I²C)

		最小値	公称値	最大値	単位
I²C バス (ファスト モード)					
F _(SCL)	I ² C クロック周波数	1		400	kHz
t _(BUF)	STOP 条件と START 条件間のバス開放時間	600			ns
t _(HDSTA)	再スタート条件の後のホールド時間。この期間が経過した後、最初のクロックが生成されます。	100			ns
t _(SUSTA)	再スタート条件のセットアップ時間	100			ns
t _(SUSTO)	ストップ条件のセットアップ時間	100			ns
t _(HDDAT)	データ ホールド時間	10		900	ns
t _(SUDAT)	データ セットアップ時間	100			ns
t _(LOW)	SCL クロックの Low 期間	1300			ns
t _(HIGH)	SCL クロックの High 期間	600			ns
t _F	データ立ち下がり時間			300	ns
t _F	クロック立ち下がり時間			300	ns
t _R	クロック立ち上がり時間			300	ns
I²C バス (ハイスピード モード)					
F _(SCL)	I ² C クロック周波数	10		2940	kHz
t _(BUF)	STOP 条件と START 条件間のバス開放時間	160			ns
t _(HDSTA)	再スタート条件の後のホールド時間。この期間が経過した後、最初のクロックが生成されます。	100			ns
t _(SUSTA)	再スタート条件のセットアップ時間	100			ns
t _(SUSTO)	ストップ条件のセットアップ時間	100			ns
t _(HDDAT)	データ ホールド時間	10		125	ns
t _(SUDAT)	データ セットアップ時間	20			ns
t _(LOW)	SCL クロックの Low 期間	200			ns
t _(HIGH)	SCL クロックの High 期間	60			ns
t _F	データ立ち下がり時間			80	ns
t _F	クロック立ち下がり時間			40	ns
t _R	クロック立ち上がり時間			40	ns

5.7 タイミング図

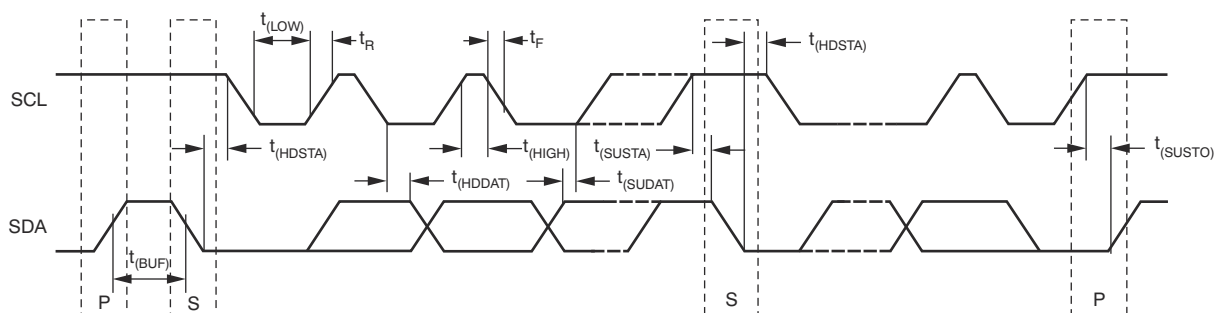


図 5-1. I²C のタイミング図

5.8 代表的特性

$T_A = 25^\circ\text{C}$ 、 $V_{VS} = 3.3\text{V}$ 、 $V_{CM} = 12\text{V}$ 、 $I_{SENSE} = 0\text{A}$ 、 $V_{VBUS} = 12\text{V}$ (特に記述のない限り)

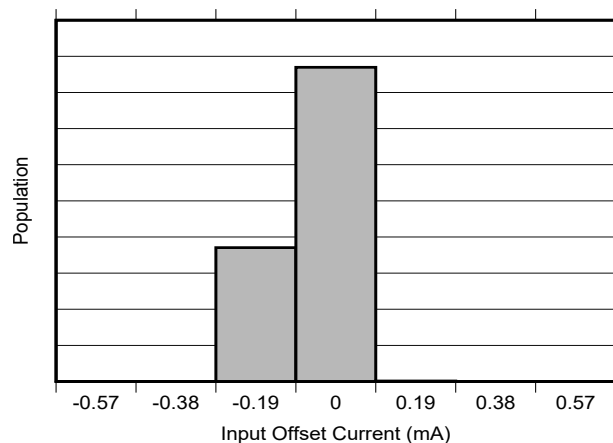


図 5-2. 入力オフセット電流の製品分布

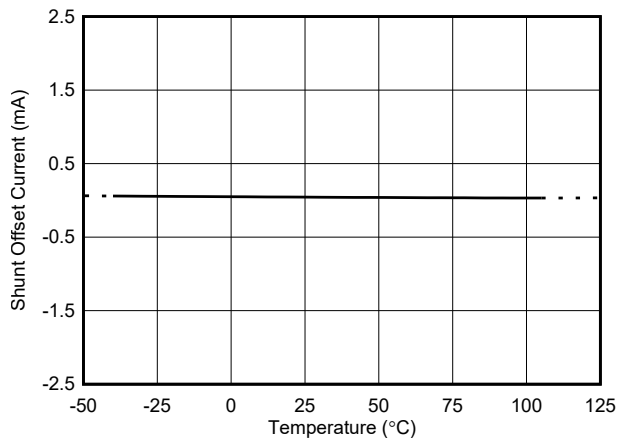


図 5-3. 入力オフセット電流と温度との関係

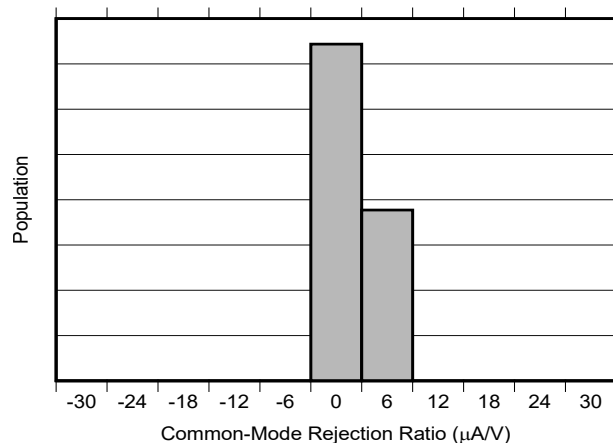


図 5-4. 同相信号除去比の製造分布

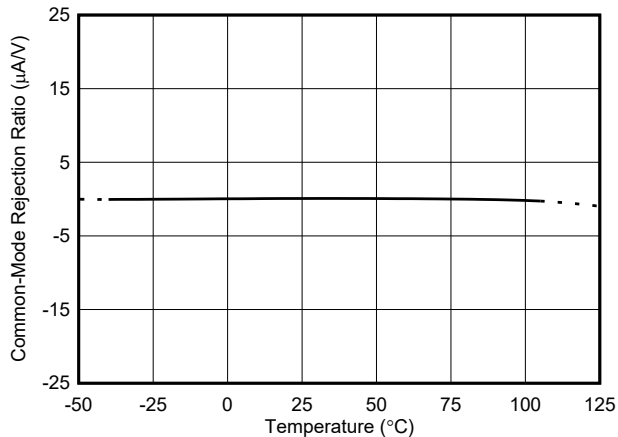


図 5-5. 同相除去比と温度との関係

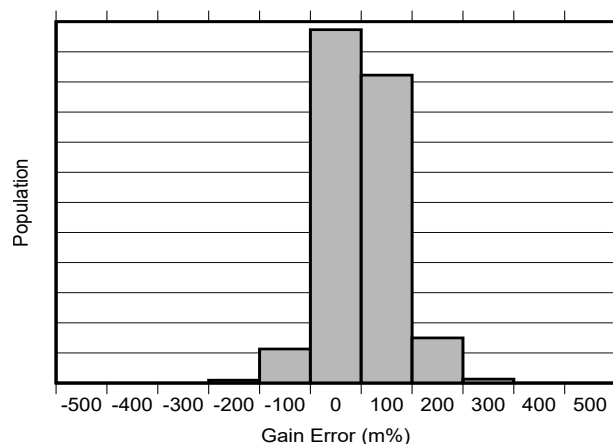


図 5-6. 電流測定ゲイン誤差の製品分布

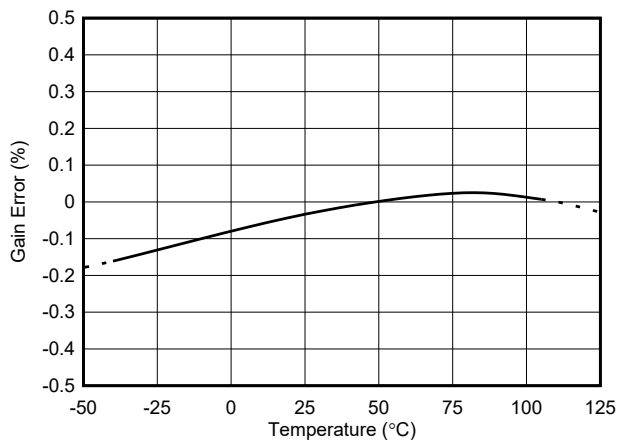


図 5-7. 電流測定ゲイン誤差と温度との関係

5.8 代表的特性 (続き)

$T_A = 25^\circ\text{C}$, $V_{VS} = 3.3\text{V}$, $V_{CM} = 12\text{V}$, $I_{SENSE} = 0\text{A}$, $V_{VBUS} = 12\text{V}$ (特に記述のない限り)

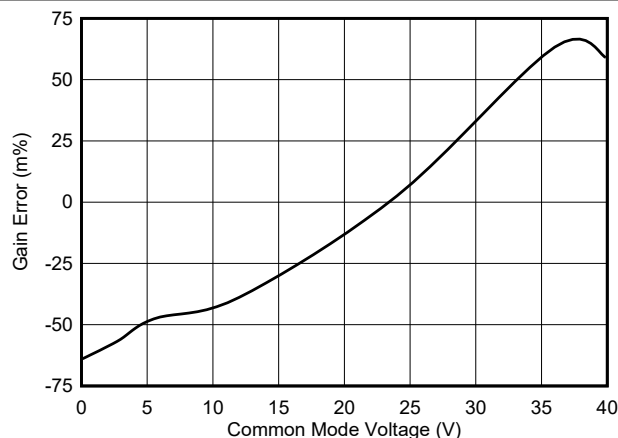


図 5-8. 電流測定ゲイン誤差と同相電圧との関係

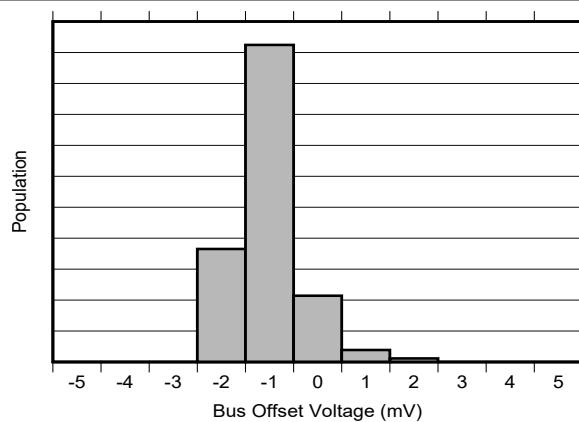


図 5-9. バス電圧オフセットの製造分布

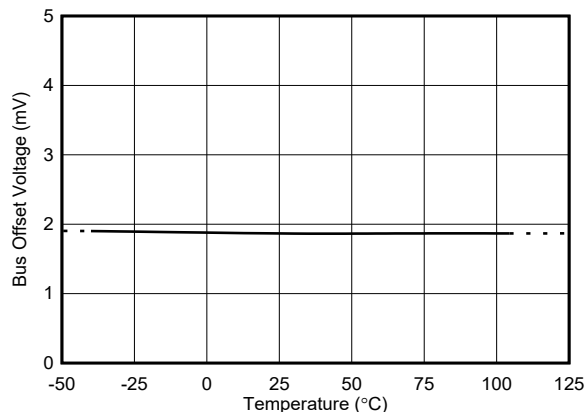


図 5-10. バス電圧オフセットと温度との関係

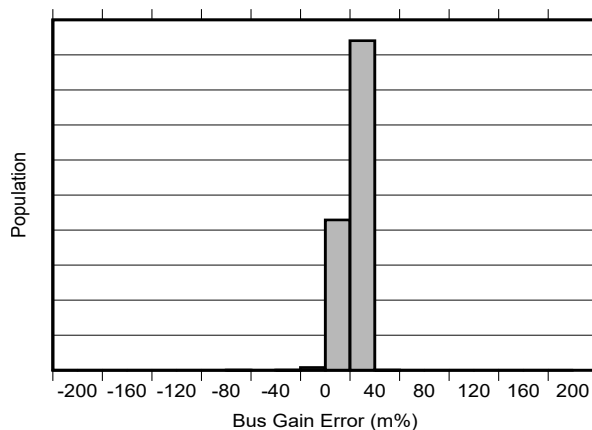


図 5-11. バス電圧ゲイン誤差の製造分布

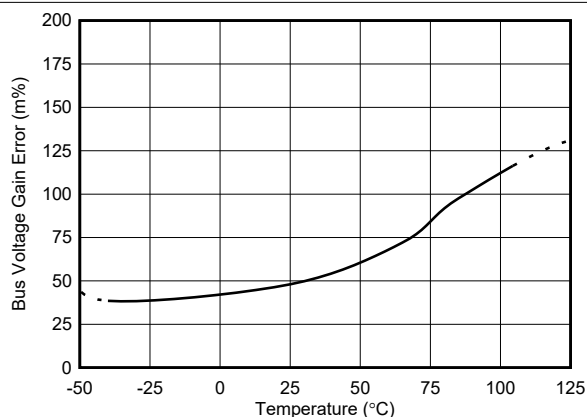


図 5-12. バス電圧ゲイン誤差と温度との関係

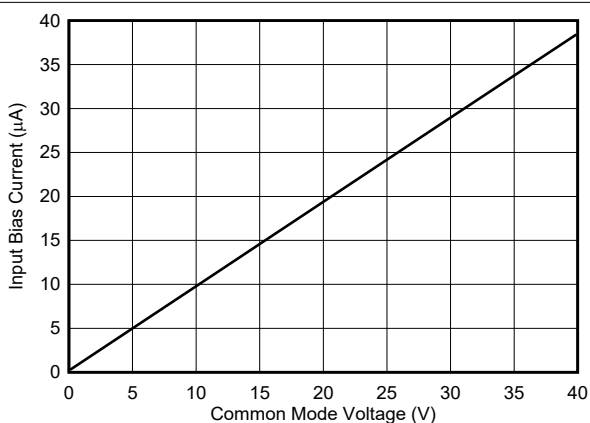


図 5-13. 入力バイアス電流 ($I_{B^+} + I_{B^-}$) と同相電圧との関係

5.8 代表的特性 (続き)

$T_A = 25^\circ\text{C}$ 、 $V_{VS} = 3.3\text{V}$ 、 $V_{CM} = 12\text{V}$ 、 $I_{SENSE} = 0\text{A}$ 、 $V_{VBUS} = 12\text{V}$ (特に記述のない限り)

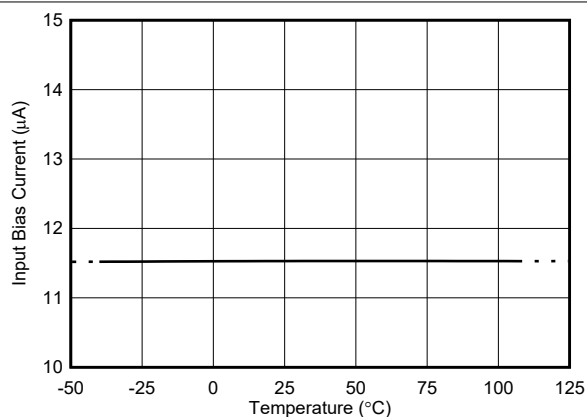


図 5-14. 入力バイアス電流 ($I_{B^+} + I_{B^-}$) と温度との関係

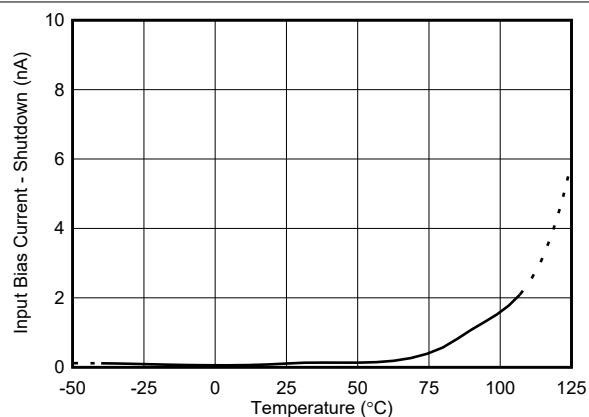


図 5-15. 入力バイアス電流 ($I_{B^+} + I_{B^-}$) と温度との関係、シャットダウン

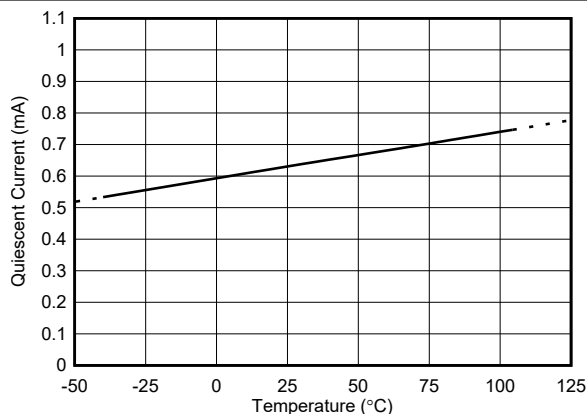


図 5-16. 静止電流と温度との関係、アクティブ

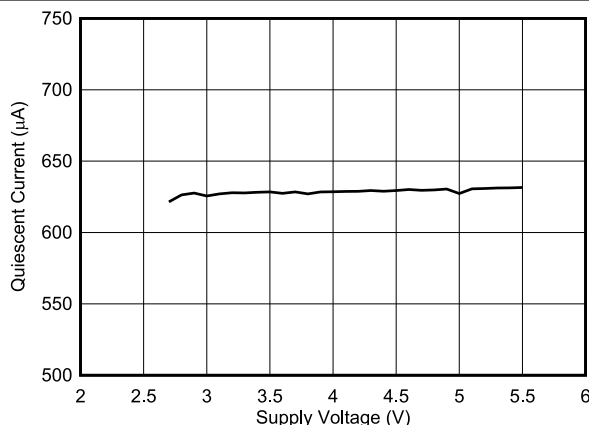


図 5-17. 静止電流と電源電圧との関係、アクティブ

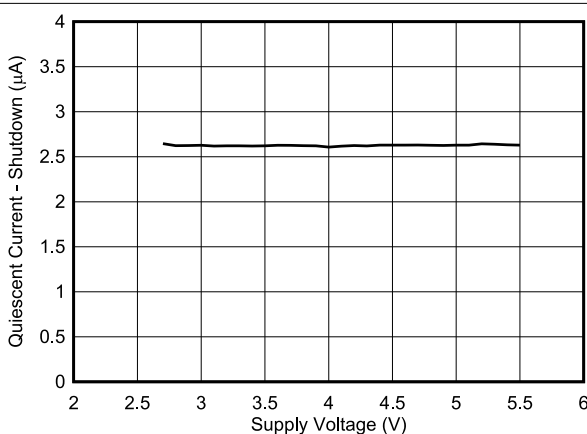


図 5-18. シャットダウン I_Q と電源電圧の関係

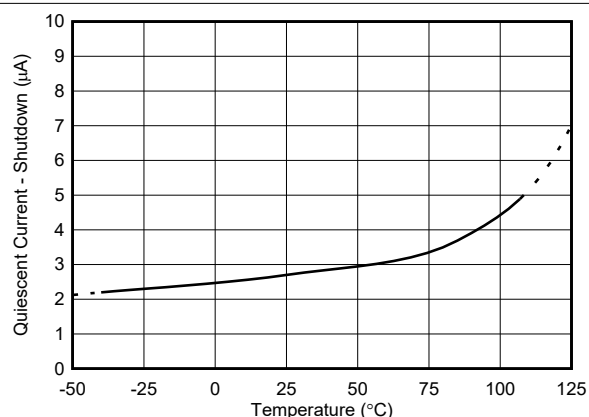


図 5-19. 静止電流と温度との関係、シャットダウン

5.8 代表的特性 (続き)

$T_A = 25^\circ\text{C}$, $V_{VS} = 3.3\text{V}$, $V_{CM} = 12\text{V}$, $I_{SENSE} = 0\text{A}$, $V_{VBUS} = 12\text{V}$ (特に記述のない限り)

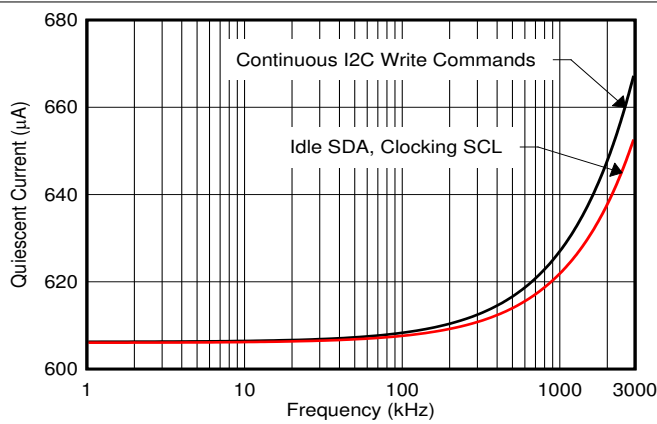


図 5-20. 静止電流とクロック周波数との関係、アクティブ

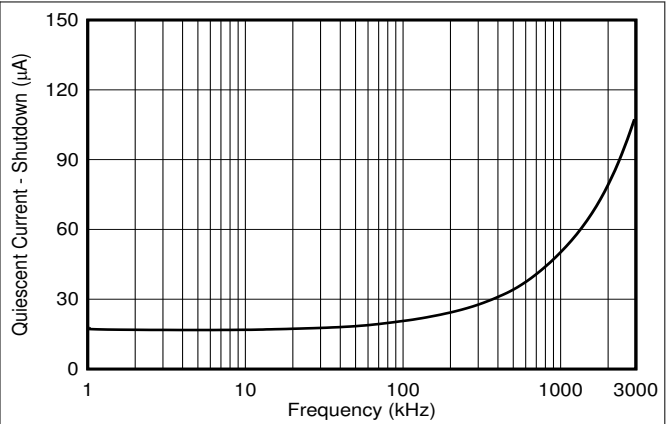


図 5-21. 静止電流とクロック周波数との関係、シャットダウン

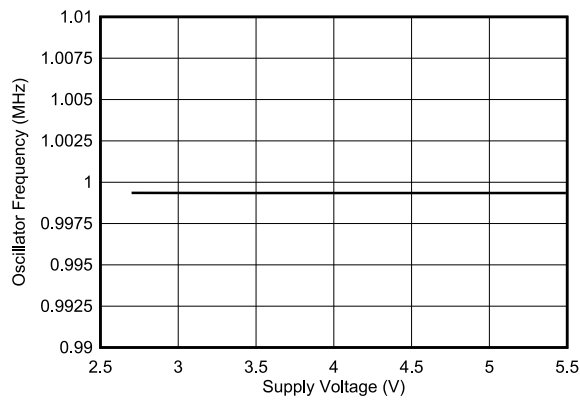


図 5-22. 内部クロック周波数と電源の関係

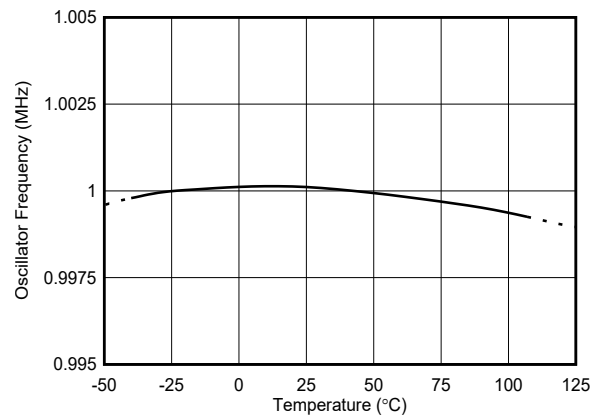


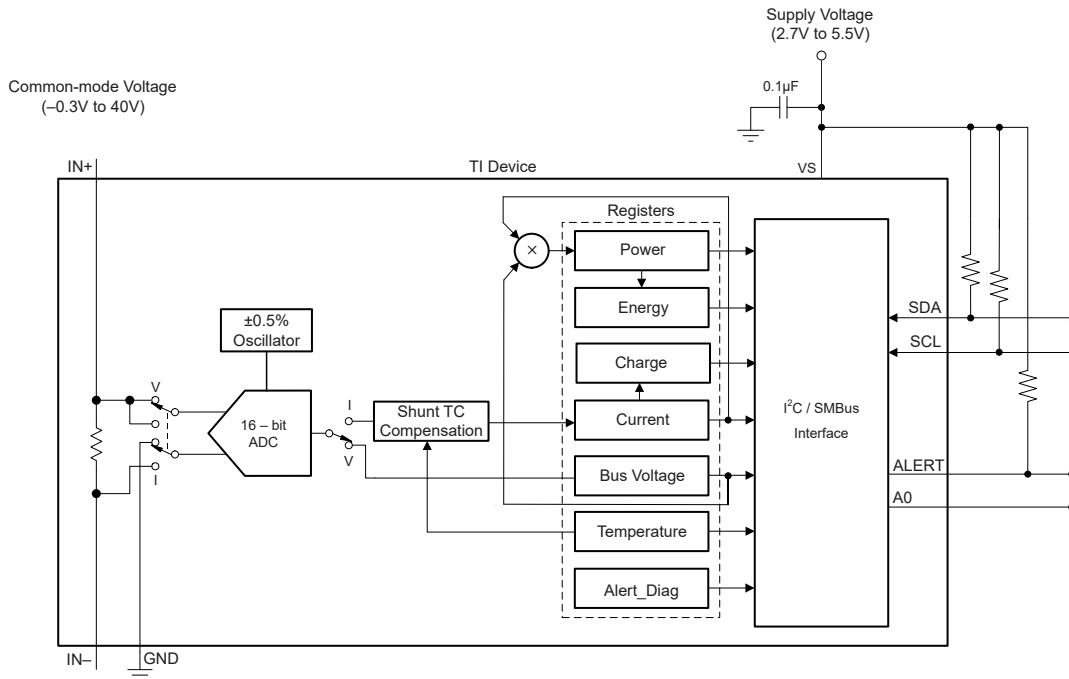
図 5-23. 内部クロック周波数と温度の関係

6 詳細説明

6.1 概要

INA701 デバイスは、 I^2C デジタルインターフェイスを搭載したデジタル電流センスアンプです。このデバイスは、シャント電圧、バス電圧、内部温度を測定して、システムを精密に制御するための正確な判断を行うために必要な電流、電力、エネルギー、充電を計算します。プログラマブルレジスタにより、測定の精度をフレキシブルに構成することができ、連続動作やトリガ動作も可能になります。レジスタ情報の詳細については、[レジスタマップ](#)を参照してください。

6.2 機能ブロック図



6.3 機能説明

6.3.1 シャント抵抗を内蔵

INA701 は、 40°C から $+105^{\circ}\text{C}$ までの仕様周囲温度範囲全体にわたって正確な測定を行う高精度、低ドリフトのデジタル電力モニタです。内蔵の電流センシング抵抗は内部的に補償されているため、温度範囲全体での測定安定性を実現しながら、プリント基板 (PCB) レイアウトとサイズの制約を簡素化できます。[図 6-2](#) は、本デバイスのゲイン誤差を電流の関数として示しています。

IN+ ピンと IN- ピンにより、オンチップの電流検出抵抗にアクセスできます。この抵抗は、工場で較正済みで温度補償機能付きの内部センス接続を備えており、ハイレベルの精度を実現します。INA701 は、電流検出抵抗と電流検出アンプの両方が正確に整合していることを検証するように、システム較正されます。

IN+ から IN- までの公称ピン間抵抗は約 $7\text{m}\Omega$ であり、デジタル電源モニタから観測される内部抵抗は公称 $5\text{m}\Omega$ です。システムとパッケージの消費電力要件は、IN+ ピンと IN- ピンとの間の合計パッケージ抵抗に基づいています。内部シャントの材料組成は、[図 6-1](#) に示すように温度とともに抵抗が増加します。

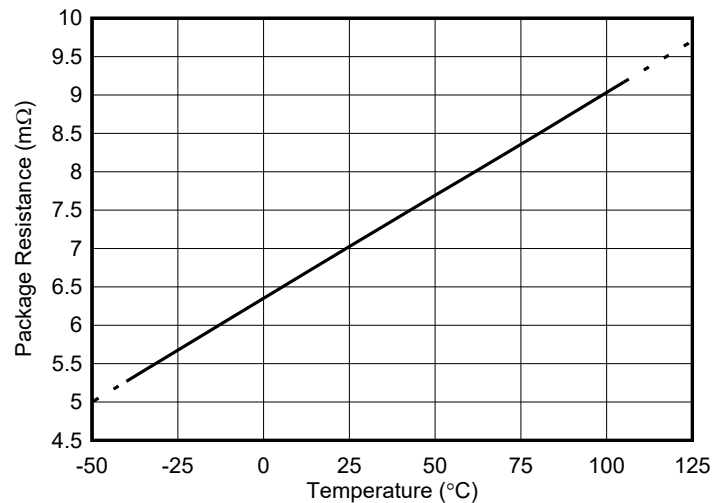


図 6-1. IN+ から IN- へのパッケージ抵抗と温度との関係

温度とともにピン間の電流値 INA701 が増加する補正を内部補償することで、周囲温度範囲全体にわたる 50ppm/°C 未満のドリフトを実現しています。

INA701 は、0.1A ～ 3A 程度の電流を測定する場合に最も正確です。電流が大きくなると、電流測定の誤差も大きくなります。次の図 6-2 に、0.1A ～ 2.5A のシャント電流範囲にわたって、INA701 のゲイン誤差がどのように 0.4% 未満にとどまるかを示します。

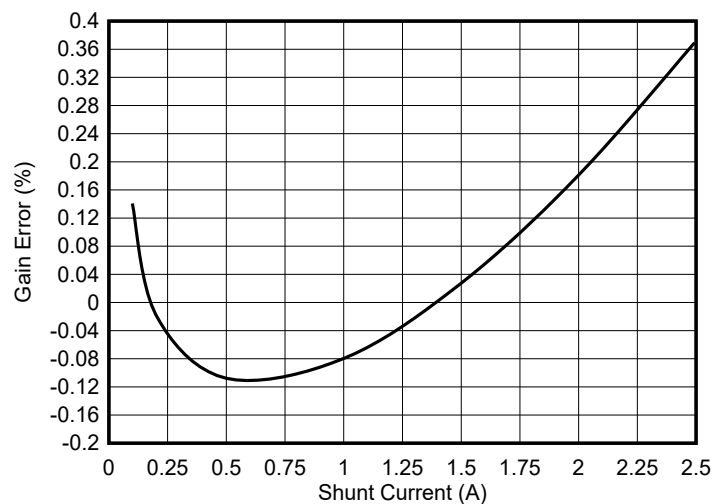


図 6-2. ゲイン誤差とシャント電流との関係

デバイス間におけるゲイン誤差の変化は一貫しており、シャント電流に応じて戻り値をスケールアップまたはスケールダウンして、より正確な結果を実現できます。たとえば、5A 程度の電流を測定する場合、図 6-3 に示すように、より高い精度を実現するために戻り値を約 2% スケールダウンできます。

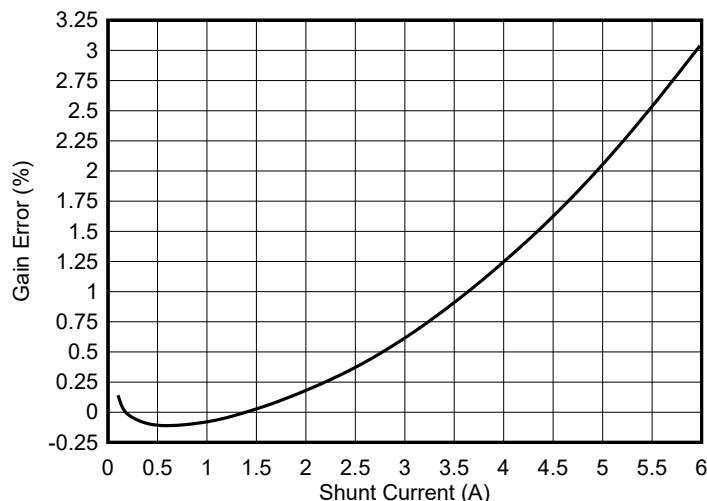


図 6-3. ゲイン誤差とシャント電流との関係（フル範囲）

6.3.2 安全動作領域

デバイスの消費電力により、デバイスで安全に処理できる最大電流が制限されます。デバイスの電力に消費される電流は小さいため、主な発熱源は内部シャント抵抗を流れる電流に起因します。図 6-4 に示す最大安全動作電流レベルは、パッケージの発熱が制限されて、シリコンの内部接合部温度が 125°C を超えないことを検証するために設定されています。このデータは、INA701 IN+ ピンと IN- ピンに 1 オンスの銅パワープレーンを備えた 2 層基板を使用する評価基板から収集されています。

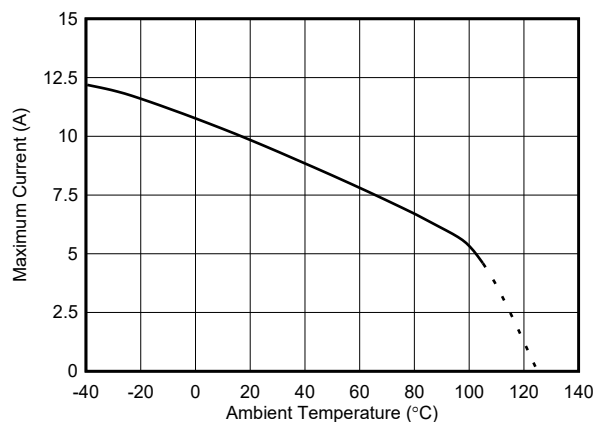


図 6-4. 最大シャント電流と温度との関係

注意

INA701 の最大接合部温度は 125°C で、これを超過してはなりません。 125°C を超えた状態での動作は、デバイスに永続的な損傷が発生する可能性があります。

シャントが 6A を超えるパルス電流に耐えることができて、電流測定能力は 6.225A の ADC フルスケール範囲によって制限されます。

過電流過渡が発生するアプリケーションでは、デバイス発熱を判断するために、過電流イベントのピーク振幅と持続時間が重要です。図 6-5 に、最大接合部温度 125°C を超える前にデバイスが耐えることができるピークパルス電流とパルス幅との関係を示します。この曲線に示されているデータは、INA701 評価基板を使用して、 $T_A = 25^{\circ}\text{C}$ で収集されたものです。

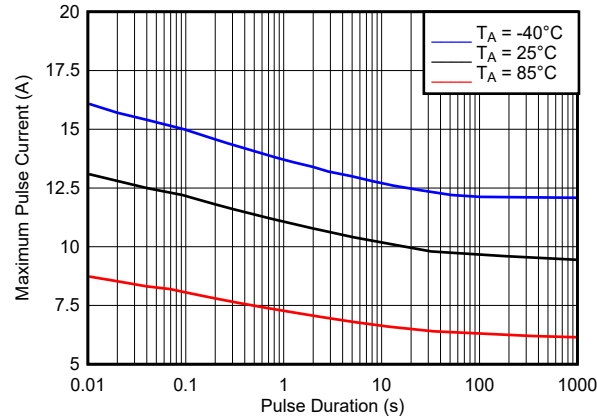


図 6-5. 最大パルス電流とパルス幅との関係 (シングル イベント)

6.3.3 汎用性の高い測定機能

INA701 は 2.7V ~ 5.5V の電源で動作しますが、このデバイスは 40V までの高いレールの電圧と電流を測定できます。電流は、IN+ ピンと IN- ピンの間に配置された内部シャント抵抗の両端の電圧降下を検出することで測定されます。INA701 の入力段は、入力と同相電圧がデバイスの電源電圧 V_S よりも高くなるように設計されています。入力ピンでサポートされている同相電圧の範囲 $-0.3V \sim +40V$ は、ハイサイドとローサイド両方の電流測定のために設計されています。同相入力範囲とデバイスの電源電圧は互いに独立しているため、電源シーケンスに関して特に考慮することはありません。したがって、バス電圧は電源電圧のオフ時およびオン時に発生するため、デバイスに損傷を与えることはありません。

また、このデバイスは、IN- ピンでバスの電源電圧を測定し、内蔵の温度センサで温度を測定します。差動シャント電圧は IN+ ピンと IN- ピンの間で測定され、バス電圧はデバイス グランドを基準に測定されます。監視対象となるバス電圧の範囲は 0V ~ 40V で、監視対象の温度範囲は $-40^{\circ}C \sim +125^{\circ}C$ です。

シャント電圧、バス電圧、および温度の測定値は、図 6-6 に示すように、内部で 1 つの ADC に多重化されています。

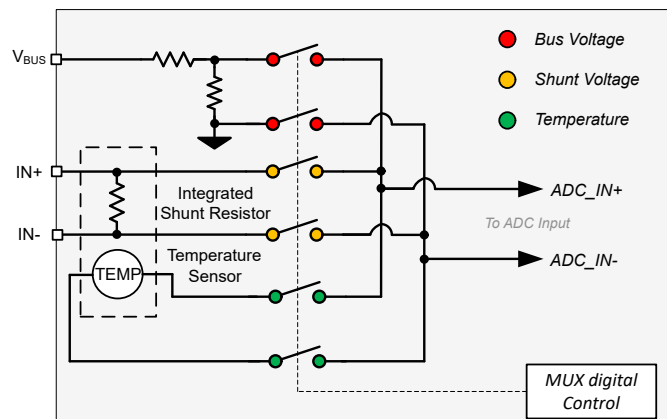


図 6-6. 高電圧入力マルチプレクサ

6.3.4 内部測定および計算エンジン

電流と充電は温度測定とシャント電圧測定の後には計算され、電力とエネルギーはバス電圧測定の後には計算されます。電力とエネルギーは、前回の電流の計算結果と最新のバス電圧の測定値に基づいて計算されます。

平均の数が 1 に設定されていると、電流、電圧、温度の値はすぐに出ます (図 6-7 を参照)。ただし、平均化を使用している場合、ADC の各測定値は対応の平均化レジスタに保存されている中間結果です。すべての ADC のサンプルの後で、新たに計算された電流、電圧、温度の値は、設定した平均数に達するまで、対応の平均化レジスタに追加されます。すべ

でのサンプルの測定後、平均電流と電圧が決定されると、電力が計算され、その結果は対応の出力レジスタにロードされ、そこから読み取りが可能となります。

エネルギーと充電の値は、それぞれの変換サイクルごとに累積されます。そのため、INA701 の平均化機能はこれらには適用されません。

電力、充電、エネルギーの計算はバックグラウンドで実行されるため、変換時間全体には追加されません。

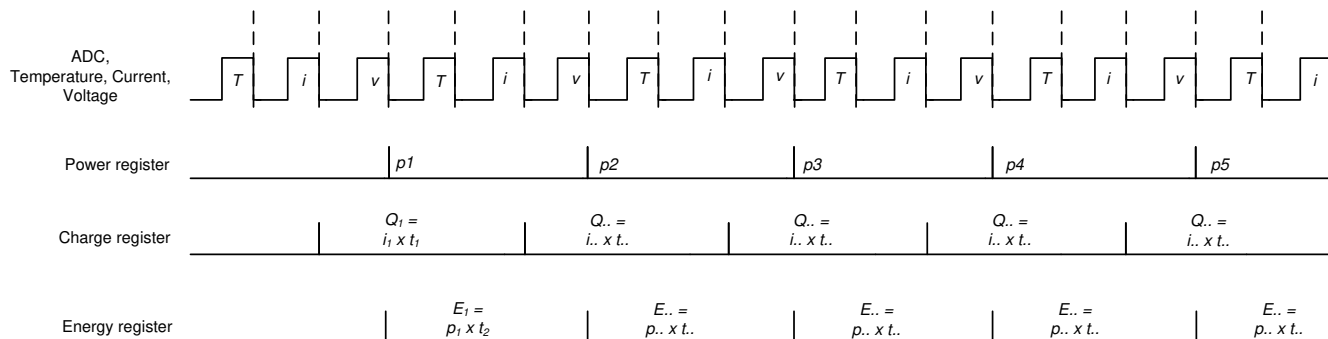


図 6-7. 電力、エネルギー、充電の計算方法

6.3.5 高精度デルタ シグマ ADC

内蔵 ADC は、測定で双方向電流フローをサポートするように設計された高性能、低オフセット、低ドリフトのデルタシグマ ADC です。測定された入力、図 6-6 に示す高電圧入力マルチプレクサを経由して選択され、ADC 入力に入ります。ADC アーキテクチャにより、温度範囲全体の低ドリフト測定と、同相電圧、温度、電源変動に対する安定したオフセット測定を実現しています。電流センシング アプリケーションでは、システムの実用的なダイナミック レンジを最大化する 0V 近くのオフセット電圧を供給する低オフセット ADC が推奨されます。

INA701 は、ダイ温度、電流、バス電圧を測定します。各電流測定の前に、内部温度測定が行われます。その後で温度補償が電流測定に適用され、低ドリフト性能が実現されます。**ADC_CONFIG** レジスタの **MODE** ビットにより、電流またはバス電圧のみを変換するモードを選択できるようになり、ユーザーは特定のアプリケーション要件を満たすように監視機能を設定することができます。**ADC** 変換が完了すると、対応するレジスタ内の変換された値が個別に更新され、平均化が選択されていない場合は、変換終了時にデジタル インターフェイスを介して値を読み取ることができます。シャント電圧、バス電圧、温度入力の変換時間は、**ADC_CONFIG** レジスタでプログラムされた値に応じて、**50μs~4.12ms** の範囲で個別に設定されます。温度とシャント電圧の両方の測定が行われた後で、電流の値が計算されます。電流測定値を得るための合計時間は、これら **2** つのパラメータの変換時間の合計です。有効な測定入力は一シークンシャルに変換されるため、すべての入力の総変換時間は、各入力の変換時間と有効な入力数によって異なります。平均化が使用されている場合、平均化アキュムレータに中間値が保存され、変換シーケンスは平均化の回数に到達するまで繰り返されます。すべての平均化が完了すると、最終的な値は対応のレジスタで更新され、読み出しが可能になります。これらの値は、次に変換が完了して結果が書き換えられるまで、データ出力レジスタに保持されます。この場合、データ出力レジスタの読み取りは、動作中の変換には影響しません。

ADC には、連続モードとトリガ モードの 2 種類の変換モードがあり、ADC_CONFIG レジスタの MODE ビットで設定されます。連続変換モードでは、前述のように、ADC は入力測定値の変換と出力レジスタの更新を無限ループで連続で行います。トリガ変換モードでは、ADC は上述のように入力測定値を変換します。その後 ADC はシャットダウンモードに移行します。シャットダウンモードは、ユーザーが MODE ビットに書き込むことで次の単発トリガが生成するまで続きます。MODE ビットを書き込むと、動作中のトリガ変換や連続変換は割り込みが入り、再始動します。デバイスはいつでも読み出すことが可能であり、最後に行われた変換のデータは有効なまま保持されますが、トリガ変換の調整を行うため、変換準備完了フラグ (ALERT_DIAG レジスタの CNVRF ビット) が用意されています。このビットは、すべての変換と平均化が完了した後に設定されます。

変換準備フラグ (CNVRF) は、以下の条件でクリアされます。

- ADC_CONFIG レジスタへの書き込み (シャットダウン モードの選択を除く)
- ALERT_DIAG レジスタの読み取り

INA701 デバイスはいずれかの変換モードで使用されますが、専用デジタルエンジンが電流、電力、電荷量、エネルギーの値をバックグラウンドで計算しています ([内部測定および計算エンジン](#)を参照)。トリガ モードでは、本デバイスは経過時間を記録しないため蓄積レジスタ (ENERGY、CHARGE) は無効です。エネルギーと充電の測定時間の蓄積について、重要な測定が必要とされるアプリケーションの場合、デバイスは蓄積結果を連続更新し、システムの充電とエネルギー消費を正しく表現できるよう、デバイスが連続変換モードを使用するように設定する必要があります。すべての計算はバックグラウンドで実行され、変換時間に影響しません。

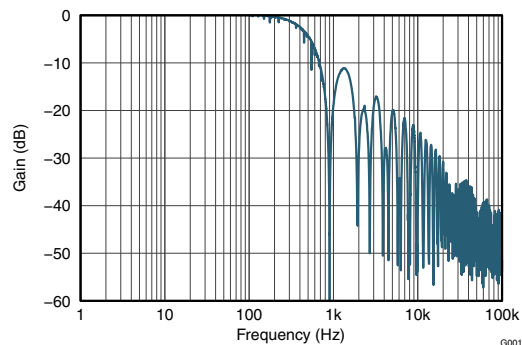
システムの他のコンポーネントとの同期が必要なアプリケーションの場合、INA701 の変換時間は CONFIG レジスタの CONVDLY ビットをプログラミングすることにより、0 (遅延なし) ~ 510ms の範囲で遅延する可能性があります。変換遅延のプログラミングにおける分解能は 2ms です。変換遅延は、デフォルトで 0 に設定されます。電圧や電流を監視する目的で使用する外部のデバイスが複数ある場合、変換遅延によって測定の同期が行われます。電圧と電流を測定する際に時間を合わせる必要があるアプリケーションの場合、外部の電圧と電流の測定がほぼ同時に行われるように、遅延している電流測定には 2 つのデバイスを使用することができます。ADC の内部時間のベースが正確でも、内部時間と外部時間のベースの不一致により、時間の経過とともに同期は失われていくことに注意してください。

6.3.5.1 低レイテンシのデジタル フィルタ

このデバイスは、ADC 出力データに対してデシメーションとフィルタリングの両方を行うローパス デジタル フィルタが内蔵しており、ノイズの軽減に役立ちます。デジタル フィルタは、さまざまな出力データレートを自動的に調整して、常に 1 回の変換サイクル内に収まるようにします。ユーザーは、出力変換時間 T_{CT} を 50 μ s ~ 4.12ms の間で柔軟に選択できます。この構成では、出力信号のナイキスト周波数に 1 つ目の振幅ノッチが現れます。これは選択した変換時間によって決まります ([式 1](#)を参照)。

$$f_{\text{NOTCH}} = \frac{1}{2 \times T_{CT}} \quad (1)$$

これは、前述のようにフィルタのカットオフ周波数のスケールリングが、データ出力レートと比例することを意味しています。[図 6-8](#) に、1.052ms の変換時間が選択されたときのフィルタ応答を示します。



変換時間 = 1.052ms、変換は 1 回のみ

図 6-8. ADC の周波数応答

6.3.5.2 フレキシブルな変換時間と平均化

シャント電圧、バス電圧、温度の ADC 変換時間は、50 μ s ~ 4.12ms の間で個別に設定することができます。変換時間をフレキシブルに設定できることにより、さまざまなノイズの多い環境でも堅牢な動作が可能となります。また、このデバイスは、1 回の変換から 1024 回の変換までのすべての平均化時間をプログラム可能です。選択した平均の量は、アクティブなすべての測定入力に均一に適用されます。[表 6-6](#) に示すように、ADC_CONFIG レジスタには、サポートされている変換時間と平均化モードのさらに詳細な内容が含まれます。INA701 の ADC の有効分解能は、変換時間を長くし、平均値を増やすことで向上できます。[図 6-9](#) と [図 6-10](#) に、入力信号が一定の場合の変換時間と平均化の影響について示します。

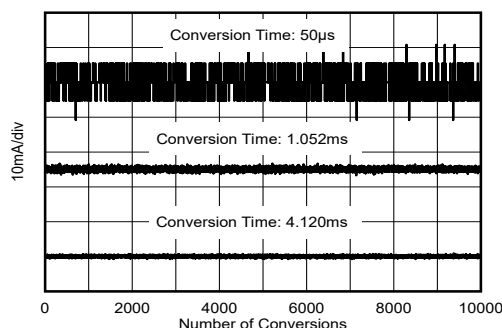


図 6-9. ノイズと変換時間の関係 (平均化 = 1)

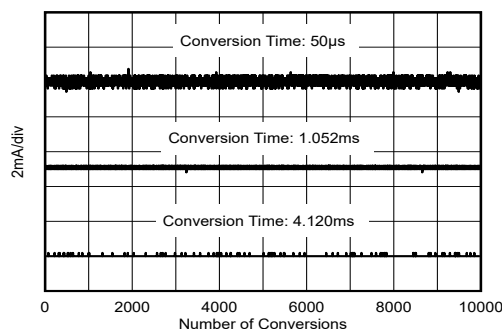


図 6-10. ノイズと変換時間の関係 (平均化 = 128)

変換時間と平均化を行う変換数の設定は、測定の有効分解能に影響します。平均化によるノイズの低減や有効ビット数 (ENOB) の増加の詳細については、[ADC の出力データレートとノイズ特性](#)を参照してください。

6.3.6 内蔵高精度発振器

デバイス内部のタイムベースは、室温において公差 0.5% 未満にトリムされた内部発振器から供給されます。高精度発振器は、ADC 変換のタイミング ソースであり、エネルギーや充電の計算で時間の計測に使用されます。デジタルフィルタ応答は変換時間によって異なるため、高精度クロックによって、温度範囲全体にわたるフィルタ応答とノッチ周波数の一貫性が得られます。電源投入時、内部発振器と ADC は約 300µs で 1% 未満の誤差安定性に到達します。クロックが安定した後、ADC のデータ出力は、[仕様](#)に示す電氣的仕様どおりの正確な値となります。

6.3.7 マルチアラート監視とフォルト検出

INA701 には、多目的の、オープンドレイン、ALERT 出力ピンがあり、複数の診断結果の通知や、デバイスがトリガモードと連続変換モードの両方で動作しているときに、ADC 変換が完了したことを示すために使用することができます。[表 6-1](#)に示す診断は定期的に監視され、監視された出力値が関連の範囲外スレッショルドを超えるたびに、ALERT ピンを経由して通知されます。

表 6-1. ALERT 診断の説明

INA701 診断	ALERT_DIAG レジスタのステータスビット (読み取り専用)	範囲外スレッショルドレジスタ (R/W)	レジスタのデフォルト値
電流下限値	CURRENTUL	CUL	0x8000 h (2 の補数)
電流上限値	CURRENTOL	COL	0x7FFF h (2 の補数)
バス電圧制限超過	BUSOL	BOVL	0x7FFF h (2 の補数、正の値のみ)
バス電圧低電圧	BUSUL	BUVL	0x0000 h (2 の補数、正の値のみ)

表 6-1. ALERT 診断の説明 (続き)

INA701 診断	ALERT_DIAG レジスタのステータスビット (読み取り専用)	範囲外スレッショルドレジスタ (R/W)	レジスタのデフォルト値
温度制限超過	TMPO_L	TEMP_LIMIT	0xFFFF h (2 の補数、正の値のみ)
電力制限超過	POL	PWR_LIMIT	0x7FFF h (2 の補数)

ALERT_DIAG レジスタからの読み取り値は、ALERT ピンでトリガされた診断の種類を判断するために使用されます。このレジスタは、表 6-13 に示すように、その他の関連診断を監視したり、ALERT ピンの一部の機能の構成にも使用することができます。

- アラートラッチ イネーブル - ALERT ピンがトリガされた場合、この機能により、すべての診断状態がクリアされてもピンの値は保持されます。ALERT_DIAG レジスタの読み取りによって、ALERT ピンの状態はリセットされます。この機能は、ALATCH ビットを設定することによりイネーブルになります。
- 変換準備完了イネーブル - ADC 変換が完了して、デジタルインターフェイスから出力値を読み取る準備ができるとアサートされるように、ALERT ピンをイネーブルにします。この機能は、CNVR ビットを設定することによりイネーブルになります。CNVR ビットの設定に関係なく、CNVRF ビットからは変換完了イベントも読み取ることが可能です。
- 平均出力でのアラート比較 - ADC で生成された平均データ値と範囲外スレッショルド値を比較することができます。この機能により、範囲外スレッショルドと比較するときに、出力データからノイズを除去して、ノイズに起因する誤アラートを防止できます。ただし、平均化に必要な時間があるため、診断は遅延します。この機能は、SLOWALERT ビットを設定するとイネーブルになります。
- アラート極性 - デバイスは ALERT ピンのアクティブ状態を反転させることができます。ALERT ピンはオープンドレイン出力のため、抵抗によってプルアップする必要があります。ALERT ピンはデフォルトでアクティブ Low であり、APOL 制御ピンを使用してアクティブ High 機能に構成できます。

ALERT ピンで通知されないが ALERT_DIAG レジスタの読み取りによって利用可能なその他の診断機能:

- 算術オーバーフロー - MATHOF ビットにより示され、算術演算によって内部レジスタのオーバーフローが発生した場合に通知されます。
- メモリ ステータス - MEMSTAT ビットにより示され、デバイスの不揮発性トリム メモリの状態を監視します。デバイスが正常に動作している場合、このビットは常に 1 である必要があります。
- エネルギー オーバーフロー - ENERGYOF ビットにより示され、データの蓄積によって ENERGY レジスタがオーバーフロー状態に達すると通知されます。
- 充電オーバーフロー - CHARGEOF ビットにより示され、データの蓄積によって CHARGE レジスタがオーバーフロー状態に達すると通知されます。

ADC 変換完了イベントが通知されるように ALERT ピンを構成すると、ALERT ピンは多目的通知出力になります。図 6-11 は、INA701 デバイスが過電流、バス低電圧、過熱、電力制限超過の各イベントの影響を受けているときに、デバイスが ADC 変換完了イベントを通知している例です。

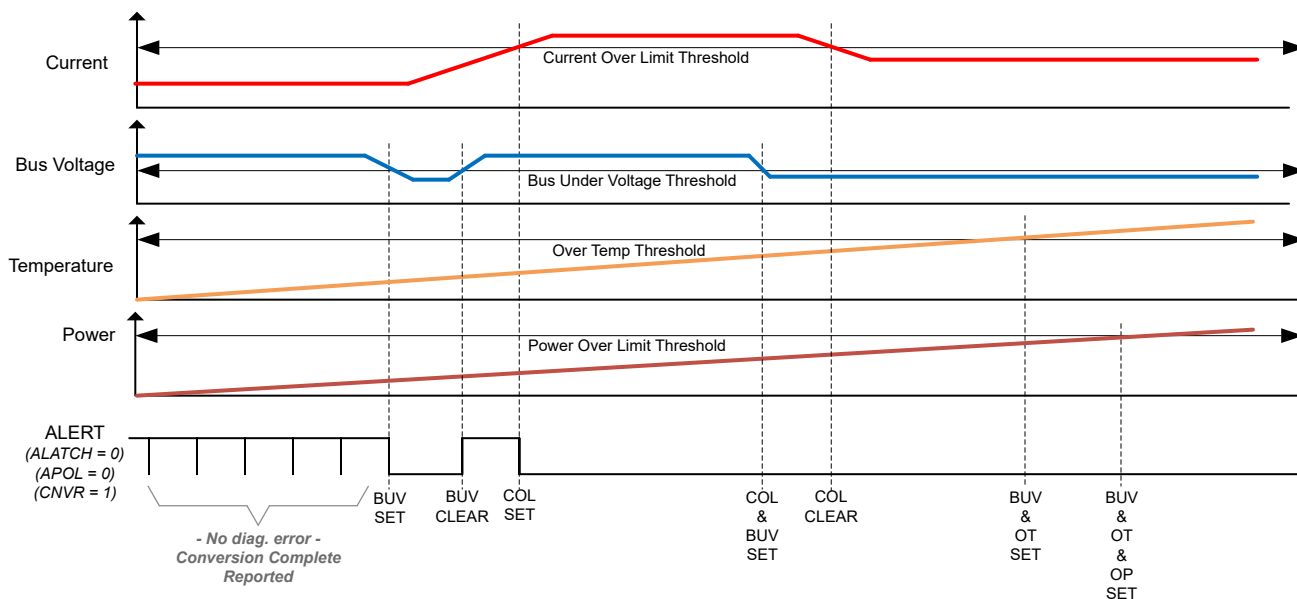


図 6-11. マルチアラートの構成

6.4 デバイスの機能モード

6.4.1 シャットダウンモード

2 つの変換モード (連続およびトリガ) に加えて、このデバイスにはシャットダウン モードがあり (ADC_CONFIG レジスタの MODE ビットで選択)、静止時電流を 5 μ A 未満に低減し、デバイス入力への電流をオフにして、デバイスが使用されていないときの電源ドレインへの影響を軽減します。デバイスのレジスタの書き込みと読み取りは、デバイスがシャットダウンモードのときに可能になります。デバイスは、他のトリガ変換のコマンドか連続変換のコマンドを受信するまで、シャットダウンモードを継続します。

シャットダウン モード中は、デバイスは変換を実行するためのトリガを行うことができます。変換がトリガされると、ADC は変換を開始します。変換が完了した後、デバイスはシャットダウン状態に戻ります。

シャットダウン電流は非アクティブな通信バスで規定されています。、アクティブクロックとデータのアクティビティによって、消費電流はバス周波数の関数として増加します。

6.4.2 パワーオン リセット

パワーオンリセット (POR) は、 V_S が 1.26V (標準値) を下回るとアサートされ、すべてのレジスタはそれぞれのデフォルト値にリセットされます。手動でのデバイスリセットは、CONFIG レジスタの RST ビットをセットすることで開始できます。パワーアップ レジスタのデフォルト値は、各レジスタの説明のリセット列に記載されています。レジスタの説明については、[レジスタマップ](#)を参照してください。

6.5 プログラミング

6.5.1 I²C シリアル インターフェイス

INA701 は、SMBus と I²C の両方のインターフェイスでセカンダリ デバイスとしてのみ動作します。バスへの接続は、オープンドレインの SDA と SCL ラインを介して行われます。SDA と SCL ピンは、スパイク抑制フィルタとシュミットトリガを内蔵し、入力スパイクとバス ノイズの影響を最小限に抑えます。このデバイスは、デジタル I/O ラインにスパイク抑制フィルタを内蔵していますが、適切なレイアウト手法により、通信ラインへのカップリングの量を最小限に抑えることができます。このノイズは、2 つの通信ライン間の容量性カップリングの信号エッジから発生するか、またはシステムに存在する他のスイッチングノイズソースから発生します。通常、プリント基板 (PCB) の層の間でグラウンドと並列にパターンを配線すると、通信ライン間のカップリングの影響が低減されます。通信ラインにシールドを付けることにより、意図しないノイズカップリングがデジタル I/O ラインに発生して、スタートコマンドやストップコマンドとして誤って解釈される可能性が低減します。

INA701 は、転送プロトコルとして高速モード (1kHz~400kHz)、およびハイスピード モード (1kHz~2.94MHz) をサポートしています。データバイトはすべて、最上位バイト (MSB) が最初に転送され、SMBus 3.0 転送プロトコルに従います。

INA701 と通信するには、最初にメイン デバイスが、2 次デバイスのアドレス バイトを使用して、2 次デバイスのアドレスリングを行う必要があります。2 次デバイスのアドレス バイトは、7 ビットのアドレス ビットと、動作が読み出しか書き込みかを示す 1 ビットの方向ビットで構成されています。

デバイスは単一のアドレスピン A0 を使用します。表 6-2 に、4 個の設定可能な各アドレスのピンロジックレベルを示します。デバイスは、すべてのバス通信について、アドレスピンの状態をサンプリングします。インターフェイス上で動作が行われる前に、ピンの状態を確立します。

表 6-2. アドレス ピンと 2 次デバイス アドレス

A0	デバイス アドレス
GND	1010100
VS	1010101
SDA	1010110
SCL	1010111

注

A0 ピンを SDA に接続してデバイスアドレスを設定する場合、I²C アドレスの MSB には、適切なデバイスアドレスリングを提供するために、さらに 100ns のホールド時間が必要です。

6.5.1.1 I²C シリアル インターフェイスを使用した書き込みと読み取り

INA701 の特定のレジスタにアクセスするには、適切な値をレジスタ ポインタに書き込みます。レジスタ、および対応のアドレスの完全な一覧については、[レジスタマップ](#)を参照してください。レジスタのポインタの値 (図 6-14 を参照) は、R/W ビットが Low になっている 2 次デバイス アドレス バイトの後に送信される最初のバイトです。本デバイスに対するすべての書き込み動作では、レジスタ ポインタ値を指定する必要があります。

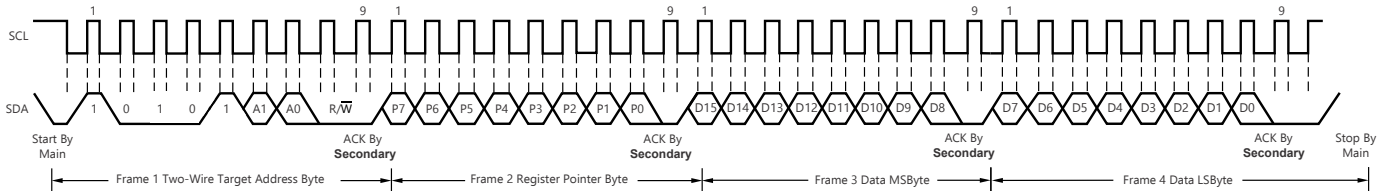
レジスタへの書き込みは、メイン デバイスによって送信される最初のバイトから開始されます。このバイトは 2 次デバイス アドレスで、R/W ビットは Low です。有効なアドレスを受信すると、デバイスはアクノリッジします。メイン デバイスによって送信される次のバイトは、アクセスされるレジスタのアドレスです。このレジスタのアドレス値により、レジスタのポインタは目的の内部デバイス レジスタに更新されます。次の 2 バイトは、レジスタのポインタによってレジスタ アドレスに書き込まれます。デバイスは、データ バイトを受信するたびにアクノリッジします。メインデバイスは、開始条件または終了条件を生成することにより、データ送信を終了させることができます。

本デバイスから読み出す場合、書き込み動作によってレジスタ ポインタに保存された最後の値が、読み出し動作中に読み出されるレジスタを決定します。読み出し動作のためにレジスタ ポインタを変更するには、新しい値をレジスタ ポインタに書き込む必要があります。この書き込みを行うには、2 次デバイスアドレスバイトを R/W ビット Low で発行し、続いてレジスタのポインタバイトを送信します。追加のデータは必要ありません。次に、メイン デバイスは開始条件を生成し、2 次デバイスに R/W ビット High でアドレス バイトを送信して、読み取りコマンドを実行します。セカンダリ デバイスから次のバイ

トが送信されます。これは、レジスタ ポインタによって指定されたレジスタの上位バイトです。このバイトに続いて、メインデバイスから **アクノリッジ (受信確認)** 応答があります。次に、2 次デバイスは最下位バイト (LSB) を送信します。2 番目のデータバイトを受信したとき、メインデバイスは **アクノリッジ (受信確認)** 応答をする場合としない場合があります。メインデバイスは、データバイトの受信後に **アクノリッジ (受信確認)** なし 応答を生成すること、または開始条件や終了条件を生成することにより、データ送信を終了させることができます。同じレジスタから繰り返し読み取る必要がある場合、レジスタポインタバイトを連続して送信する必要はありません。デバイスは、次の書き込み操作によって値が変更されるまで、レジスタ ポインタの値を保持します。

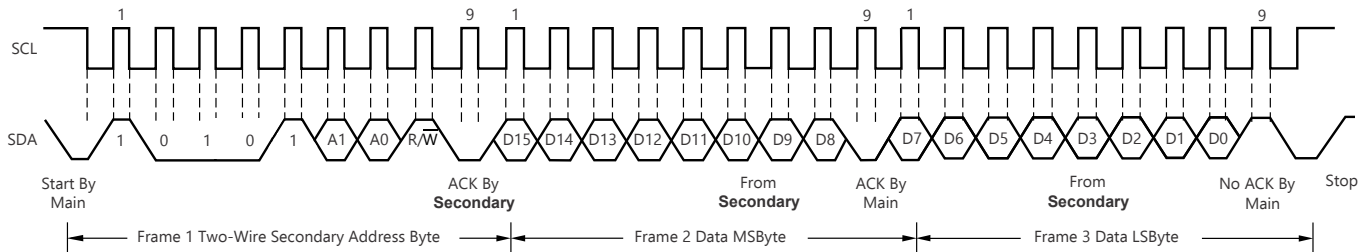
図 6-12 に、書き込み動作のタイミング図を示します。図 6-13 に、読み取り動作のタイミング図を示します。以下の図は、16 ビットレジスタに対する読み取りおよび書き込みを示しています。

レジスタバイトは、上位バイトが最初に送信され、その後下位バイトが送信されます。



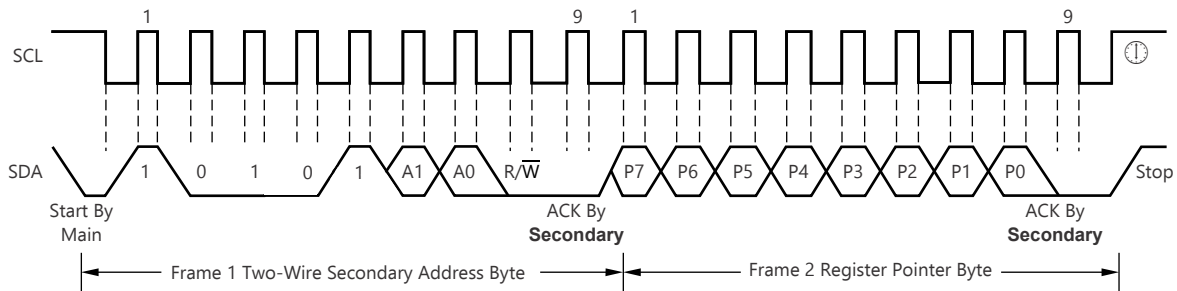
- 2 次デバイスのアドレスバイトの値は、A0 アドレスピンの設定によって決まります。表 6-2 を参照してください。
- このデバイスは、パケット エラー チェック (PEC) はサポートしておらず、クロック ストレッチは動作しません。

図 6-12. ワード書き込み形式のタイミング図



- 2 次デバイスのアドレスバイトの値は、A0 アドレスピンの設定によって決まります。表 6-2 を参照してください。
- 読み出しデータは、最後のレジスタ ポインタの位置から得られます。新たなレジスタを読み出す場合、レジスタ ポインタを更新する必要があります。図 6-14 を参照してください。
- メイン デバイスからの **ACK** も送信されます。
- このデバイスは、パケット エラー チェック (PEC) はサポートしておらず、クロック ストレッチは動作しません。

図 6-13. ワード読み取り形式のタイミング図



- 2 次デバイスのアドレスバイトの値は、A0 アドレスピンの設定によって決まります。表 6-2 を参照してください。

図 6-14. 代表的なレジスタ ポインタのタイミング図

6.5.1.2 高速 I²C モード

バスがアイドルのときは、SDA ラインと SCL ラインの両方がプルアップ抵抗によって High にプルされます。メイン デバイスは、後ろに高速 (HS) メイン デバイス コード 00001XXX を含む有効なシリアル バイトが付いている開始条件を生成します。この送信は、ファスト (400kHz) またはスタンダード (100kHz) (F/S) モードのときに、400kHz 以下の周波数で行われます。デバイスは HS メインデバイスコードをアクノリッジ (受信確認) しますが、このコードを認識して、2.94MHz での動作をサポートするようデバイスの内部フィルタを切り替えます。

次に、メイン デバイスは反復される開始条件を生成します (反復の開始条件のタイミングは開始条件と同じです)。この再スタート条件の後、プロトコルは F/S モードと同じですが、許容転送速度は最高 2.94MHz になります。バスを HS モードで維持するには、終了条件を使用する代わりに、再スタート条件を使用します。終了条件を使用すると HS モードは終了し、デバイスのすべての内部フィルタは F/S モードをサポートするよう切り換わります。

6.5.1.3 SMBus のアラート応答

INA701 は、SMBus のアラート応答アドレスに応答するよう設計されています。SMBus アラート応答を使うと、シンプルなセカンダリ デバイスが迅速にフォルトを識別できます。アラートが発生すると、メインデバイスは R/W ビットを High にセットして、アラート応答を 2 次デバイスのアドレス (0001 100) に送信します。このアラート応答に続いて、アラートを生成する任意のセカンダリ デバイスは、アラート応答にアクノリッジを返し、バスにデバイス アドレスを送信することで、デバイス本体を識別します。

I²C のゼネラル コールと同様に、アラート応答により、いくつかの異なるターゲット デバイスを同時にアクティブにできます。複数のターゲットが応答を試みた場合、バス アービトレーション ルールが適用されます。負けたデバイスはアクノリッジを生成せず、デバイスがアービトレーションに勝つまでアラートラインを Low に保持し続けます。

6.6 レジスタマップ

6.6.1 INA701 レジスタ

表 6-3 に、INA701 レジスタの一覧を示します。表 6-3 にないレジスタ位置はすべて予約済みの位置と見なすべきであり、レジスタ内容は変更しないでください。

表 6-3. INA701 レジスタ

アドレス	略称	レジスタ名	レジスタ サイズ (ビット)	セクション
0h	CONFIG	構成	16	表示
1h	ADC_CONFIG	ADC の構成	16	表示
5h	VBUS	バス電圧の測定値	16	表示
6h	DIETEMP	温度測定	16	表示
7h	CURRENT	電流の結果	16	表示
8h	電源	電力の結果	24	表示
9h	ENERGY	エネルギーの結果	40	表示
Ah	CHARGE	充電の結果	40	表示
Bh	ALERT_DIAG	診断フラグとアラート	16	表示
Ch	COL	電流制限超過スレッショルド	16	表示
Dh	CUL	電流制限スレッショルド	16	表示
Eh	BOVL	バス過電圧スレッショルド	16	表示
Fh	BUVL	バス低電圧スレッショルド	16	表示
10h	TEMP_LIMIT	温度制限超過スレッショルド	16	表示
11h	PWR_LIMIT	電力制限超過スレッショルド	16	表示
3Eh	MANUFACTURER_ID	メーカー ID	16	表示

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 6-4 に、このセクションでアクセス タイプに使用しているコードを示します。

表 6-4. INA701 のアクセス タイプ コード

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	値は読み取りのみ可能です
書き込みタイプ		
W	W	値は書き込みのみ可能です
読み取りまたは書き込みタイプ		
R/W	R/W	値は読み取りまたは書き込みが可能です

6.6.1.1 構成 (CONFIG) レジスタ (アドレス = 0h) [リセット = 0h]

表 6-5 に、CONFIG レジスタを示します。

概略表に戻ります。

表 6-5. CONFIG レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	RST	R/W	0h	リセット ビット。このビットを「1」に設定すると、パワーオン リセットと同じシステム リセットが発生する。 すべてのレジスタをデフォルト値にリセットします。 0H = 通常動作 1h = システム リセットにより、レジスタはデフォルト値に設定される このビットはセルフ クリアされます。
14	RSTACC	R/W	0h	累積レジスタ ENERGY および CHARGE の内容を 0 にリセットする 0H = 通常動作 1h = ENERGY および CHARGE レジスタをデフォルト値にクリアする
13-6	CONVDLY	R/W	0h	初期の ADC 変換の遅延を 2ms ごとに設定します。 0h = 0s 1h = 2ms FFh = 510ms
5	予約済み	R	0h	予約済み。常に 0 を読み出す。
4	予約済み	R	1h	予約済み。常に 1 を読み出す。
3-0	予約済み	R	0h	予約済み。常に 0 を読み出す。

6.6.1.2 ADC 構成 (ADC_CONFIG) レジスタ (アドレス = 1h) [リセット = FB68h]

表 6-6 に、ADC_CONFIG レジスタを示します。

概略表に戻ります。

表 6-6. ADC_CONFIG レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-12	モード	R/W	Fh	<p>ユーザーは、MODE ビットによって、バス電圧、電流、温度測定に対して連続モードまたはトリガモードを設定できます。</p> <p>0h = シャットダウン</p> <p>1h = トリガ バス電圧、シングル ショット</p> <p>2h = 予約済み</p> <p>3h = 予約済み</p> <p>4h = トリガ温度、シングル ショット</p> <p>5h = トリガ温度およびバス電圧、シングル ショット</p> <p>6h = トリガ温度および電流、シングル ショット</p> <p>7h = トリガ温度、電流およびバス電圧、シングル ショット</p> <p>8h = シャットダウン</p> <p>9h = 連続バス電圧のみ</p> <p>Ah = 予約済み</p> <p>Bh = 予約済み</p> <p>Ch = 連続温度のみ</p> <p>Dh = 連続バス電圧および温度</p> <p>Eh = 連続温度および電流</p> <p>Fh = 連続温度、電流およびバス電圧</p>
11-9	VBUSCT	R/W	5h	<p>バス電圧の測定値の変換時間を設定します。</p> <p>0h = 50μs</p> <p>1h = 84μs</p> <p>2h = 150μs</p> <p>3h = 280μs</p> <p>4h = 540μs</p> <p>5h = 1052μs</p> <p>6h = 2074μs</p> <p>7h = 4120μs</p>
8-6	VSENC	R/W	5h	<p>シャント抵抗電圧の変換時間を設定します。温度変換時間と連動します。電流測定の合計変換時間は、VSENC と TCT の選択の合計です。</p> <p>0h = 50μs</p> <p>1h = 84μs</p> <p>2h = 150μs</p> <p>3h = 280μs</p> <p>4h = 540μs</p> <p>5h = 1052μs</p> <p>6h = 2074μs</p> <p>7h = 4120μs</p>

表 6-6. ADC_CONFIG レジスタ フィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
5-3	TCT	R/W	5h	温度の測定値の変換時間を設定します。電流測定は、シャント電圧の変換時間と連動して動作します。電流測定の合計変換時間は、VSENCT と TCT の選択の合計です。 0h = 50μs 1h = 84μs 2h = 150μs 3h = 280μs 4h = 540μs 5h = 1052μs 6h = 2074μs 7h = 4120μs
2-0	AVG	R/W	0h	ADC サンプリング平均化カウントを選択する。平均化設定は、すべてのアクティブ入力に適用されます。 0h を超えている場合、平均化の完了後に出力レジスタが更新されます。 0h = 1 1h = 4 2h = 16 3h = 64 4h = 128 5h = 256 6h = 512 7h = 1024

6.6.1.3 バス電圧測定値 (VBUS) レジスタ (アドレス = 5h) [リセット = 0h]

表 6-7 に、VBUS レジスタを示します。

[概略表](#)に戻ります。

表 6-7. VBUS レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	VBUS	R	0h	バス電圧出力。2 の値で、常に正の値となります。 変換係数: 3.125mV/LSB

6.6.1.4 温度測定値 (DIETEMP) レジスタ (アドレス = 6h) [リセット = 0h]

表 6-8 に、DIETEMP レジスタを示します。

[概略表](#)に戻ります。

表 6-8. DIETEMP レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-4	DIETEMP	R	0h	内部ダイ温度の測定値。2 の補数値。 変換係数: 125m°C/LSB
3-0	予約済み	R	0h	予約済み。常に 0 を読み出す。

6.6.1.5 電流の結果 (CURRENT) レジスタ (アドレス = 7h) [リセット = 0h]

表 6-9 に、CURRENT レジスタを示します。

[概略表](#)に戻ります。

表 6-9. CURRENT レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	CURRENT	R	0h	電流出力の計算値 (アンペア)。2 の補数値。 変換係数: 480μA/LSB。

6.6.1.6 電力の結果 (POWER) レジスタ (アドレス = 8h) [リセット = 0h]

表 6-10 に、POWER レジスタを示します。

[概略表](#)に戻ります。

表 6-10. POWER レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
23-0	電源	R	0h	電力出力の計算値。 出力値 (ワット)。 符号なし表記。正の値。 変換係数: 96μW/LSB。

6.6.1.7 エネルギーの結果 (ENERGY) レジスタ (アドレス = 9h) [リセット = 0h]

表 6-11 に、ENERGY レジスタを示します。

[概略表](#)に戻ります。

表 6-11. ENERGY レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
39-0	ENERGY	R	0h	エネルギー出力の計算値。 出力値の単位はジュール。符号なし表記。正の値。 変換係数: 1.536mJ/LSB。

6.6.1.8 充電の結果 (CHARGE) レジスタ (アドレス = Ah) [リセット = 0h]

表 6-12 に、CHARGE レジスタを示します。

概略表に戻ります。

表 6-12. CHARGE レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
39-0	CHARGE	R	0h	充電出力の計算値。出力値の単位はクーロン。2 の補数値。 変換係数: 30 μ C/LSB。

6.6.1.9 診断フラグおよびアラート (ALERT_DIAG) レジスタ (アドレス = Bh) [リセット = 0001h]

ALERT_DIAG レジスタを、表 6-13 に示します。

概略表に戻ります。

表 6-13. ALERT_DIAG レジスタフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	ALATCH	R/W	0h	アラートラッチ イネーブル ビットが透過モードに設定されている場合、フォルトがクリアされると、アラートピンとフラグビットはアイドル状態にリセットされる。 アラートラッチイネーブルビットがラッチモードに設定されている場合、ALERT_DIAG レジスタが読み出されるまで、アラートピンとフラグビットはフォルト後もアクティブのままになる。 0h=透過 1h = ラッチ済み
14	CNVR	R/W	0h	このビットを High に設定すると、変換準備フラグ (ビット 1) がアサートされたときにアラートピンがアサートされるように構成され、変換サイクルが完了したことを示す。 0h = ALERT ピンの変換準備完了フラグをディセーブルにする 1h = ALERT ピンの変換準備完了フラグをイネーブルにする
13	SLOWALERT	R/W	0h	イネーブルのとき、ALERT 機能は完了済みの平均値でアサートされる。これにより、平均値を超えるまで ALERT を柔軟に遅延させることができます。 0h = 平均化されていない (ADC) 値での ALERT 比較 1h = 平均化された値での ALERT 比較
12	APOL	R/W	0h	アラート極性ビットは、ALERT ピンの極性を設定します。 0h = 通常 (アクティブ Low、オープンドレイン) 1h = 反転 (アクティブ High、オープンドレイン)
11	ENERGYOF	R	0h	このビットは、ENERGY レジスタの状態を示す。 40 ビットの ENERGY レジスタがオーバーフローした場合、このビットは 1 にセットされます。 0h=通常 1h = オーバーフロー 構成レジスタの RSTACC フィールドをセットすることでクリアします。
10	CHARGEOF	R	0h	このビットは、CHARGE レジスタの状態を示します。 40 ビットの CHARGE レジスタがオーバーフローした場合、このビットは 1 にセットされる。 0h=通常 1h = オーバーフロー 構成レジスタの RSTACC フィールドをセットすることでクリアします。

表 6-13. ALERT_DIAG レジスタフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
9	MATHOF	R	0h	算術演算がオーバーフロー エラーに終わると、このビットは 1 に設定されます。 このビットは、電流および電力データが無効である可能性があることを示しています。 0h=通常 1h = オーバーフロー 他の変換をトリガするか、または RSTACC ビットでアキュムレータをクリアすることにより、手動でクリアする必要があります。
8	予約済み	R	0h	予約済み。常に 0 を読み出す。
7	TMPOL	R	0h	温度測定値が温度制限超過レジスタのスレッシュホールドを超えると、このビットは 1 にセットされる。 0h=通常 1h = 過熱イベント ALATCH = 1 の場合、このビットはこのレジスタを読み取ることでクリアされる。
6	CURRENTOL	R	0h	電流測定値が電流制限超過レジスタのスレッシュホールドを超えると、このビットは 1 にセットされる。 0h=通常 1h = 過電流イベント ALATCH = 1 の場合、このビットはこのレジスタを読み取ることでクリアされる。
5	CURRENTUL	R	0h	電流の測定値が、シャント制限未満レジスタのスレッシュホールド制限を下回ると、このビットは 1 にセットされる。 0h=通常 1h = 低電流イベント ALATCH = 1 の場合、このビットはこのレジスタを読み取ることでクリアされる。
4	BUSOL	R	0h	バス電圧の測定値が、バス制限超過レジスタのスレッシュホールド制限を超えると、このビットは 1 にセットされる。 0h=通常 1h = バス制限超過イベント ALATCH = 1 の場合、このビットはこのレジスタを読み取ることでクリアされる。
3	BUSUL	R	0h	バス電圧の測定値が、バス制限未満レジスタのスレッシュホールド制限を下回ると、このビットは 1 にセットされる。 0h=通常 1h = バス制限未満イベント ALATCH = 1 の場合、このビットはこのレジスタを読み取ることでクリアされる。
2	POL	R	0h	電力の測定値が電力制限レジスタのスレッシュホールド制限を超えると、このビットは 1 に設定される。 0h=通常 1h = 電力制限超過イベント ALATCH = 1 の場合、このビットはこのレジスタを読み取ることでクリアされる。
1	CNVRF	R	0h	変換が完了すると、このビットは 1 にセットされる。 0h=通常 1h = 変換が完了 ALATCH = 1 の場合、このビットはこのレジスタを読み出すか、新しいトリガ変換を開始することでクリアされる。

表 6-13. ALERT_DIAG レジスタフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
0	MEMSTAT	R	1h	デバイストリム メモリ空間でチェックサム エラーが検出されると、このビットは 0 に設定されます。 0h= メモリ チェックサム エラー 1h=通常動作

6.6.1.10 過電流制限スレッシュホールド (SOVL) レジスタ (アドレス = Ch) [リセット = 7FFFh]

このレジスタに負の値が入力されると、電流の測定値 0A 時にこのアラームが作動します。低電流スレッシュホールドおよび過電流スレッシュホールドに負の値を使用する場合は、2 つの値の大きい方 (つまり負の値の小さい方) に過電流スレッシュホールドを設定する必要があります。表 6-14 に、COL レジスタを示します。

[概略表](#)に戻ります。

表 6-14. COL レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	COL	R/W	7FFFh	過電流条件 (過電流保護) を検出するために、値を比較するためのスレッシュホールドを設定する。2 の補数値。

6.6.1.11 低電流制限スレッシュホールド (SUVL) レジスタ (アドレス = Dh) [リセット = 8000h]

表 6-15 に、CUL レジスタを示します。

[概略表](#)に戻ります。

表 6-15. CUL レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	CUL	R/W	8000h	低電流条件を検出するために、値を比較するためのスレッシュホールドを設定する。2 の補数値。

6.6.1.12 バス過電圧スレッシュホールド (BOVL) レジスタ (アドレス = Eh) [リセット = 7FFFh]

表 6-16 に、BOVL レジスタを示します。

[概略表](#)に戻ります。

表 6-16. BOVL レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	予約済み。常に 0 を読み出す。
14-0	BOVL	R/W	7FFFh	バス過電圧 (過電圧保護) を検出するために、値を比較するためのスレッシュホールドを設定する。符号なし表記、正の値のみ。変換係数: 3.125mV/LSB。

6.6.1.13 バス低電圧スレッシュホールド (BUVL) レジスタ (アドレス = Fh) [リセット = 0h]

表 6-16 に、BUVL レジスタを示します。

[概略表](#)に戻ります。

表 6-17. BUVL レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	予約済み。常に 0 を読み出す。
14-0	BUVL	R/W	0h	バス低電圧 (低電圧保護) を検出するために、値を比較するためのスレッシュホールドを設定する。符号なし表記、正の値のみ。変換係数: 3.125mV/LSB。

6.6.1.14 温度制限超過スレッシュホールド (TEMP_LIMIT) レジスタ (アドレス = 10h) [リセット = 7FFFh]

表 6-18 に、TEMP_LIMIT レジスタを示します。

概略表に戻ります。

表 6-18. TEMP_LIMIT レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	TOL	R/W	7FFFh	加熱測定を検出するために、値を比較するためのスレッシュホールドを設定する。2 の補数値。 このフィールドに入力された値は DIETEMP レジスタの値と直接比較され、温度超過状態かどうかを判断する。変換係数: 7.8125m°C/LSB。

6.6.1.15 電力制限超過スレッシュホールド (PWR_LIMIT) レジスタ (アドレス = 11h) [リセット = FFFFh]

表 6-19 に、PWR_LIMIT レジスタを示します。

概略表に戻ります。

表 6-19. PWR_LIMIT レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	POL	R/W	FFFFh	電力制限超過の測定値を検出するために、値を比較するためのスレッシュホールドを設定する。符号なし表記、正の値のみ。 このフィールドに入力された値は POWER レジスタの値と直接比較され、電力超過状態かどうかを判断する。変換係数: 24.576mW/LSB。

6.6.1.16 メーカー ID (MANUFACTURER_ID) レジスタ (アドレス = 3Eh) [リセット = 5449h]

表 6-20 に、MANUFACTURER_ID レジスタを示します。

概略表に戻ります。

表 6-20. MANUFACTURER_ID レジスタ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	MANFID	R	5449h	TI を ASCII コードで読み戻す。

7 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 アプリケーション情報

7.1.1 デバイスの測定範囲と分解能

表 7-1 はシャント、バス、温度測定のスケーリング電圧と、関連するステップサイズを示します。

表 7-1. レジスタのスケーリング値と分解能

パラメータ	レジスタ アドレス	サイズ	スケーリング値	分解能
電流	7h	16 ビット、符号あり	±6.2259A	190μA/LSB
バス電圧	5h	16 ビット、符号あり、常に正	0V ~ 40V	3.125mV/LSB
ダイ温度	6h	12 ビット、符号あり	-40°C ~ +150°C	125m°C/LSB
電源	8h	24 ビット、符号なし	0.63534kW	38μW/LSB
エネルギー	9h	40 ビット、符号なし	668.5MJ	0.608mJ/LSB
充電	Ah	40 ビット、符号あり	6.52835MC	11.875μC/LSB

内部ダイ温度センサの測定範囲は -256°C ~ +256°C ですが、ジャンクション温度範囲の -40°C ~ 125°C によって制限されます。同様に、バス電圧測定範囲は最大 102.4V ですが、シリコンによって 40V に制限されます。

電流、バス電圧、温度、電力、エネルギー、電荷量の測定値は、対応するアドレスレジスタを介して読み出すことができます。値は、戻り値と対応する LSB サイズの乗算で求めます。

符号付き値は、2 の補数形式で表記されます。

オーバーフロー時は、ENERGY レジスタと レジスタはロールオーバーし、0 から開始します。CONFIG レジスタの RSTACC ビットを設定することにより、レジスタの値はいつでもリセットすることができます。

CHARGE レジスタのオーバー フロー イベントは、CHARGE OF ビットによって示されます。オーバーフロー状態が発生した場合、CONFIG レジスタの RSTACC ビットをセットして、CHARGE レジスタを手動でリセットする必要があります。

これらの式を使用する設計例については、[詳細な設計手順](#)を参照してください。

7.1.2 ADC の出力データ レートとノイズ特性

INA701 のノイズ性能と有効分解能は、ADC 変換時間によって異なります。本デバイスは、デジタル ノイズのさらなる低減に有効なデジタル平均化もサポートしています。本デバイスでは ADC 変換時間とデータ平均化回数を柔軟に選択できるため、優れた信号対雑音比を実現でき、最小限のオフセットで最大限のダイナミック レンジを達成できます。低信号レベルでのノイズ プロファイルは、主に 1/f ノイズまたは白色ノイズから成るシステム ノイズによって支配されます。INA701 の ADC の有効分解能は、変換時間を長くし、平均値を増やすことで向上できます。

デバイスでサポートされている出力データレート変換設定を、表 7-2 に示します。最も高速な変換設定は 50μs です。代表的なノイズ フリー分解能は、デバイス測定データに基づく有効ビット数 (ENOB) として表現されます。ENOB は、ノイズのピークツーピーク値に基づいて計算されます。これはノイズ分布全体を確実に考慮に入れた計算です。温度測定の変換時間は、電源オン時のデフォルト値に設定されます。

表 7-2. INA701 ノイズ性能

ADC 変換時間 [μs]	出力サンプル平均化 [サンプル]	出力サンプル期間 [ms]	ノイズのない ENOB 電流測定
50	1	0.05	9.28
84		0.084	9.85
150		0.15	10.32
280		0.28	10.80
540		0.54	11.12
1052		1.052	11.90
2074		2.074	12.25
4120		4.12	12.54
50	4	0.2	10.01
84		0.336	10.46
150		0.6	11.39
280		1.12	11.71
540		2.16	12.39
1052		4.208	12.71
2074		8.296	13.39
4120		16.48	13.71
50	16	0.8	11.07
84		1.344	11.71
150		2.4	12.39
280		4.48	12.90
540		8.64	13.39
1052		16.832	13.71
2074		33.184	14.71
4120		65.92	14.71
50	64	3.2	11.90
84		5.376	12.90
150		9.6	13.39
280		17.92	13.71
540		34.56	14.12
1052		67.328	14.71
2074		132.736	15.71
4120		263.68	15.71
50	128	6.4	12.90
84		10.752	13.12
150		19.2	13.39
280		35.84	14.71
540		69.12	14.71
1052		134.656	15.71
2074		265.472	15.71
4120		527.36	15.71

表 7-2. INA701 ノイズ性能 (続き)

ADC 変換時間 [μs]	出力サンプル平均化 [サンプル]	出力サンプル期間 [ms]	ノイズのない ENOB 電流測定
50	256	12.8	13.39
84		21.504	13.39
150		38.4	14.71
280		71.68	14.71
540		138.24	15.71
1052		269.312	15.71
2074		530.944	15.71
4120		1054.72	16
50	512	25.6	13.39
84		43	14.12
150		76.8	14.71
280		143.36	15.71
540		276.48	15.71
1052		538.624	15.71
2074		1061.888	16
4120		2109.44	16
50	1024	51.2	14.12
84		86.016	14.71
150		153.6	15.71
280		286.72	15.71
540		552.96	15.71
1052		1077.248	16
2074		2123.776	16
4120		4218.88	16

7.2 代表的なアプリケーション

INA701 のオフセット電圧が低いため、電流を幅広い範囲で正確に監視することができます。図 7-1 に、ハイスайд構成の電流を監視する回路を示します。

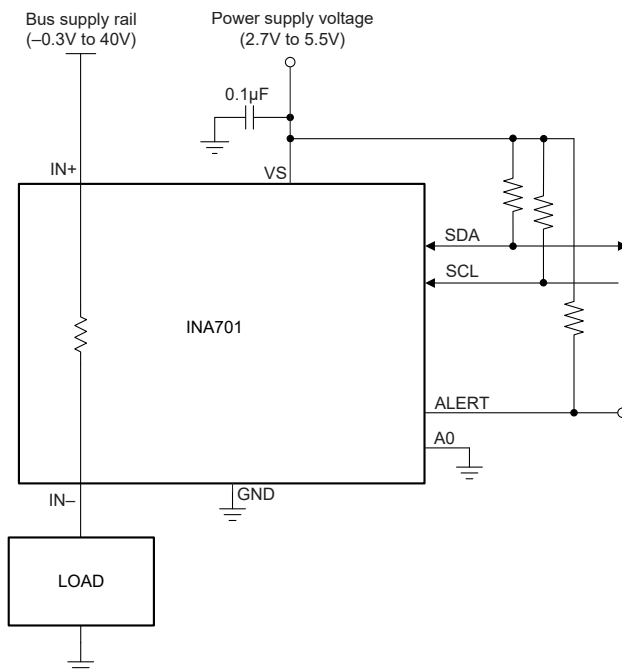


図 7-1. INA701 下限側センシング アプリケーション図

7.2.1 設計要件

図 7-1 に示す回路の設計要件を 表 7-3 に示します。

表 7-3. 設計パラメータ

設計パラメータ	数値の例
電源電圧 (V_S)	5V
バス電源レール (V_{CM})	12V
バス電源レールの過電圧フォルト スレッショルド	14V
平均電流	2A
過電流フォルト スレッショルド (I_{MAX})	4A
温度	40°C
充電累積時間	1 時間

7.2.2 詳細な設計手順

7.2.2.1 デバイスの構成

INA701 をプログラムする最初のステップは、デバイスと ADC 構成レジスタを適切に設定することです。最初の電源投入時に、CONFIG レジスタと ADC_CONFIG レジスタは、それぞれ 表 6-5 と 表 6-6 に示すようなリセット値に設定されます。このデフォルトのパワーオン状態では、本デバイスは温度、電流、バス電圧を連続的に変換するように ADC に設定されます。デフォルトの電源投入条件が設計要件を満たしていない場合、各 V_S 電源サイクル イベント後に、これらのレジスタを正しく設定する必要があります。

7.2.2.2 目標のフォルト スレッシュホールドの設定

フォルト スレッシュホールドを設定するには、目標のトリップ スレッシュホールドを対応するフォルト レジスタにプログラムします。表 6-1 に、サポートされている故障レジスタのリストを示します。

過電流スレッシュホールドを設定するには、過電流制限スレッシュホールド レジスタ (SOVL) をプログラムします。このレジスタにプログラムする必要のある値は、過電流制限値を現在の LSB サイズで除算して計算します。この例では、COL レジスタの目標値は、 $2A \div 190\mu A = 10526d$ (291Eh) になります。

バス電圧の過電圧フォルト スレッシュホールドを設定するには、バス過電圧制限レジスタ (BOVL) をプログラムします。この例では、望ましい過電圧スレッシュホールドは 14V です。このレジスタにプログラムする必要のある値は、目標スレッシュホールド電圧をバス電圧フォルト制限の LSB 値 3.125mV で除算して計算します。この例では、BOVL レジスタの目標値は、 $14V \div 3.125mV = 4480d$ (1180h) になります。

電力の上限値を設定する場合、制限レジスタに必要な値の計算に使用される LSB サイズは、電力 LSB の 256 倍になります。これは、電力レジスタの長さが 24 ビットで、電力フォルト制限レジスタが 16 ビットであるためです。電力超過故障制限の設定に使用する LSB 値は 9.728mW です。

Alert Limit レジスタに格納される値は、 V_S 電力サイクル イベント後はデフォルト値に設定され、電力が印加されるたびに再プログラムする必要があります。

7.2.2.3 戻り値の計算

パラメータ値は、戻り値と LSB の値の乗算で求めます。次の表 7-4 に、表 7-3 に示す設計要件を前提とした場合の、このアプリケーション例における戻り値を示します。

表 7-4. 戻り値の計算

パラメータ	戻り値	LSB の値	計算結果
電流 (A)	10526d	190μA	2A
バス電圧 (V)	3840d	3.125mV	12V
電力 (W)	631578d	38μW	24W
エネルギー (J)	142105263d	0.608mJ	86.4kJ
充電 (C)	606315789d	11.875μC	7200C
温度 (°C)	320d	125m°C	40°C

電流、バス電圧 (正の値のみ)、充電、および温度の戻り値は、2 の補数形式で表現されています。2 の補数形式では、バイナリの負の値は戻り値の最上位ビットが 1 になります。これらの値は、最初にすべてのビットを反転し、1 を足して、符号なしバイナリ値にすることによって 10 進数に変換することができます。次に、この値に負の符号を付けて、10 進数に変換できます。たとえば、電流の読み取り値が 1011 0100 0001 0000 だとします。MSB が 1 なので、これは負の値です。ビットを反転して 1 を足すと、計算結果は 0100 1011 1111 0000 (19440d) になります。これは 3.6936A の電流に対応します。戻り値は負であるため、測定された電流値は -3.6936A となります。

7.2.3 アプリケーション曲線

図 7-2 および図 7-3 に、過電流フォルトに対する ALERT ピンの応答を示します。ここでは、温度、シャント電圧、バス電圧の測定の変換時間は $50\mu\text{s}$ で、平均化を 1 に設定しています。この構成により、3 つの測定すべての合計変換時間は $150\mu\text{s}$ になります。こうしたスコープショットでは、ALERT チャネルでの持続性はイネーブルになっており、多数のフォルトイベントが連続した場合のさまざまなアラート応答を示しています。アラート応答時間は、フォルトが発生する前の電流の値と、フォルト条件がプログラムされたフォルトしきい値をどれだけ超えたかに応じて変化することがあります。図 7-2 は、故障状態がプログラムされたスレッシュホルドを大幅に超えた場合の過電流故障の応答時間を示しています。図 7-3 は、故障がプログラムされたスレッシュホルドをわずかに超えた場合の過電流の応答時間を示しています。アラート応答の変動は、外部のフォルト イベントが内部の ADC 変換開始と同期していないために起こります。また、ADC は結果を取得するために定期的にサンプリングを行っているため、0 から始まるフォルト イベントの応答時間は、設定されたフォルト スレッシュホルドに近い値から始まるフォルト イベントよりも遅くなります。過電流イベントに対してアラートのタイミングが重要なアプリケーションでは、ワーストケースのアラート応答は $2 \times t_{\text{conv_current}} + t_{\text{conv_temp}} + t_{\text{conv_voltage}} + 25\mu\text{s}$ に等しくなります。バックグラウンドでの数学計算を可能にするため、 $25\mu\text{s}$ が追加されています。

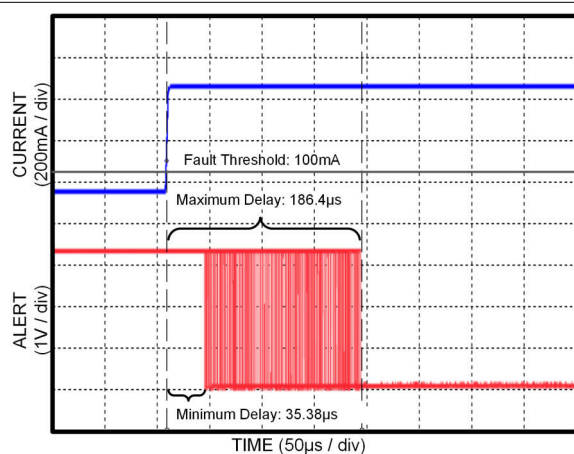


図 7-2. アラート応答時間 (スレッシュホルドを大幅に上回るサンプリング値)

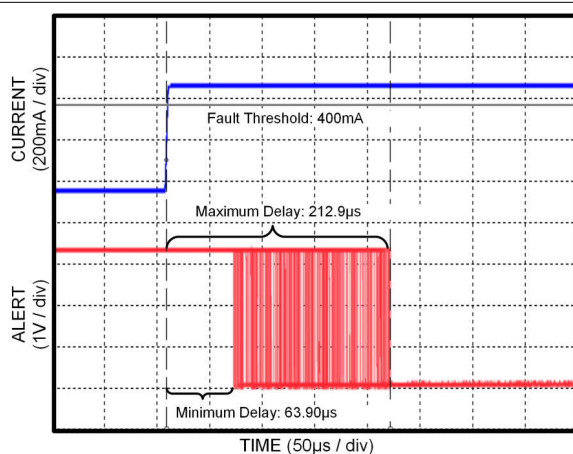


図 7-3. アラート応答時間 (スレッシュホルドをわずかに上回るサンプリング値)

8 電源に関する推奨事項

このデバイスの入力回路は、その電源電圧 V_S を超える同相電圧の信号を正確に測定できます。たとえば、 V_S 電源端子に印加される電圧は 5V ですが、監視対象の負荷電源電圧 (コモンモード電圧) は 40V 程度まで高くなる場合があります。デバイスに電源が供給されているかどうかに関係なく、デバイスは入力端子で 0V ~ 40V の全範囲に耐えることができることに注意してください。デバイスへの電源が投入されてアクティブなときに、GND ピンが切断されるアプリケーションは避けてください。

必要な電源バイパス コンデンサは、デバイスの電源端子とグランド端子にできるだけ近づけて配置します。この電源バイパス コンデンサの標準値は 0.1 μ F です。ノイズが多い、またはインピーダンスが高い電源を使ったアプリケーションでは、デカップリング コンデンサの追加による電源ノイズの除去が必要な場合があります。

9 レイアウト

9.1 レイアウトのガイドライン

高負荷電流を検出するときは、IN- と IN+ パッドからの熱伝導を最大化するレイアウトが不可欠です。利用可能な任意の領域を埋めながら、デバイスのできるだけ近くに配置すると、これらのパッドに接続するサーマルプレーンの面積を最大化できます。サーマルビアを多く使用して、IN- および IN+ パッドのできるだけ近くに配置することで、底面および利用可能な内部層への熱伝導を最大化します。放熱性能を向上させるため、底面層と利用可能な内部層の両方を使用して、デバイスから放熱することができます。マルチレイヤ設計におけるビアおよび電源プレーンの配置の詳細については、『[INA701EVM ユーザーガイド](#)』を参照してください。電源バイパス コンデンサは、電源とグランドのピンにできるだけ近づけて配置します。

9.2 レイアウト例

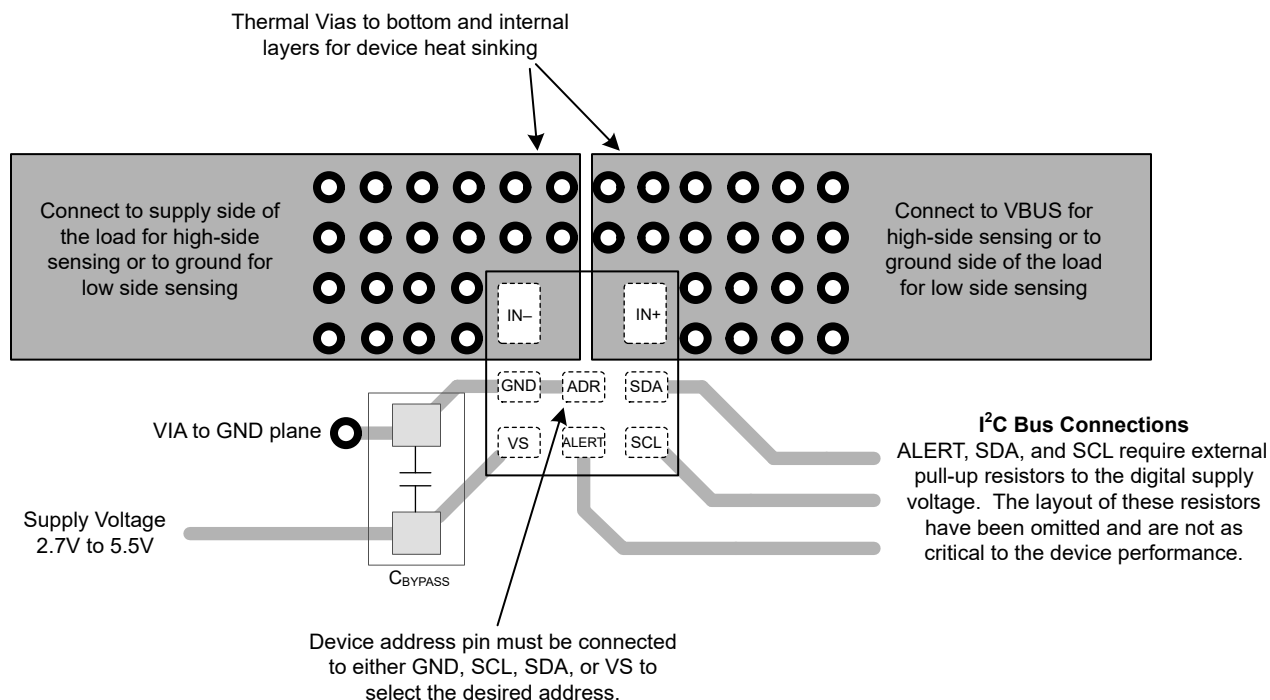


図 9-1. INA701 レイアウト例

10 デバイスおよびドキュメントのサポート

10.1 ドキュメントのサポート

10.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、『[INA701EVM ユーザーガイド](#)』

10.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.3 サポート・リソース

テキサス・インスツルメンツ **E2E™ サポート・フォーラム**は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

10.4 商標

EZShunt™ and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

10.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

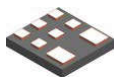
11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
August 2025	*	初版リリース

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

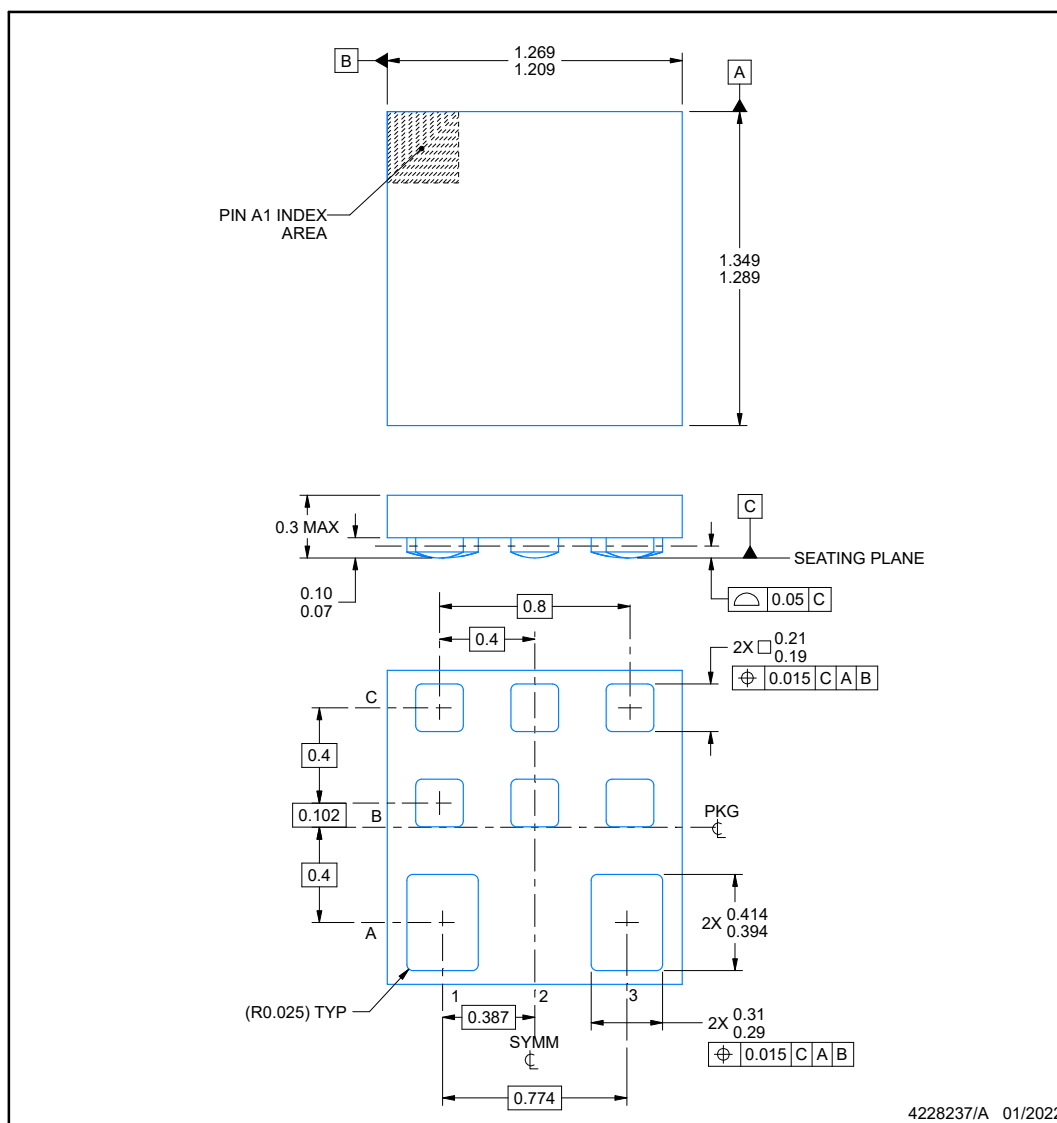


PACKAGE OUTLINE

YWF0008A

PowerWCSP - 0.3 mm max height

POWER CHIP SCALE PACKAGE

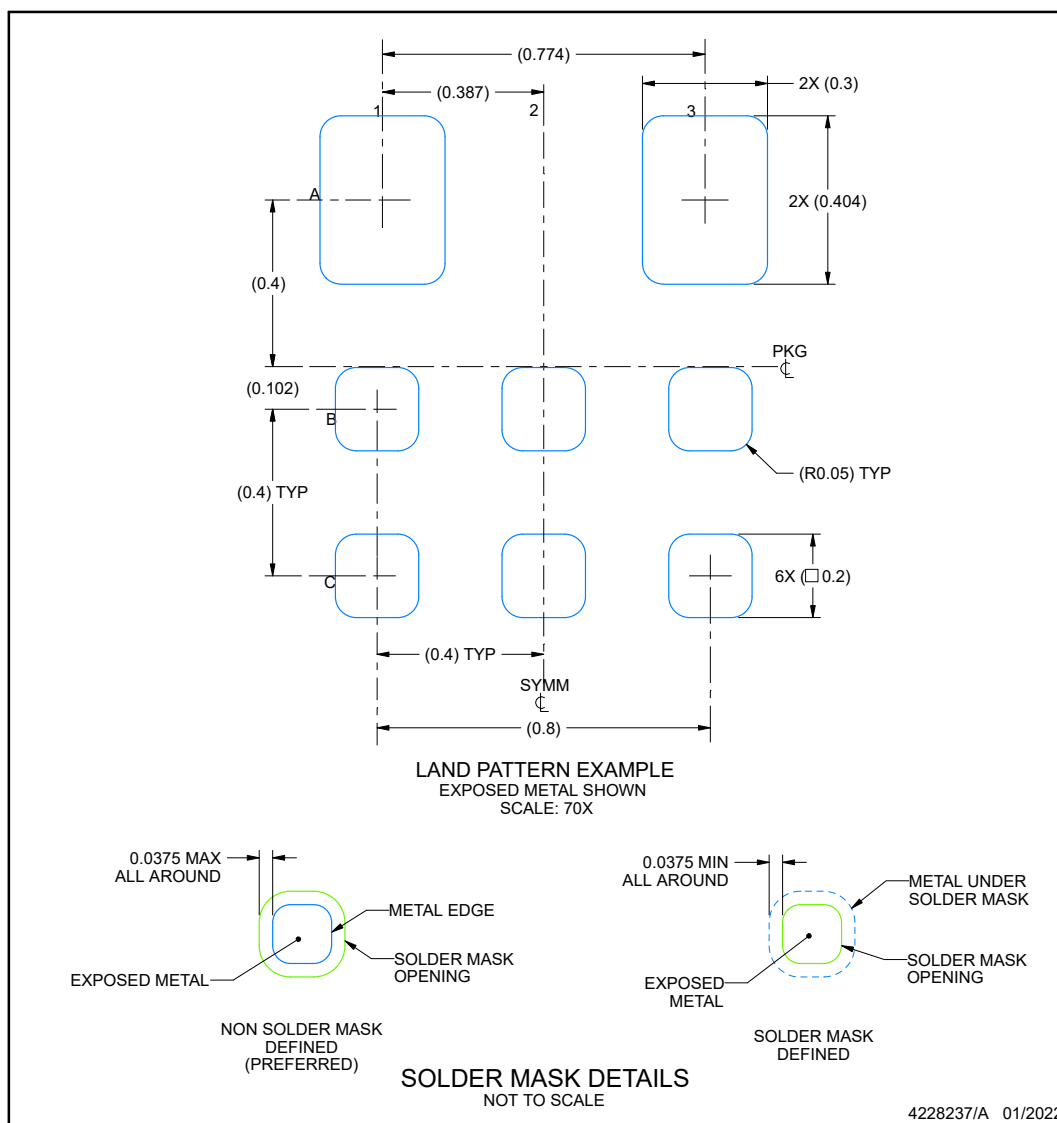


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT**YWF0008A****PowerWCSP - 0.3 mm max height**

POWER CHIP SCALE PACKAGE



NOTES: (continued)

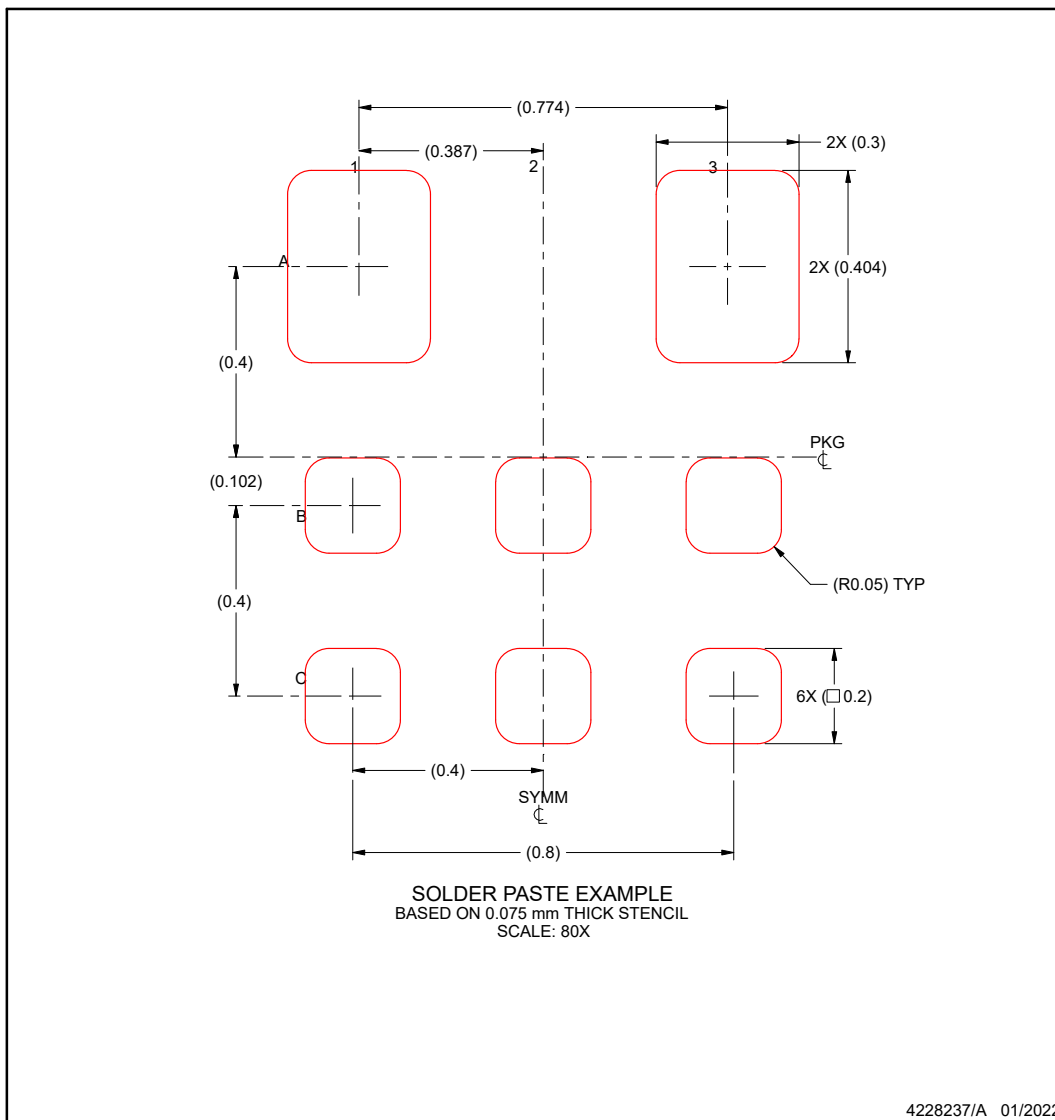
3. Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).

EXAMPLE STENCIL DESIGN

YWF0008A

PowerWCSP - 0.3 mm max height

POWER CHIP SCALE PACKAGE



NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
INA701AYWFR	Active	Production	DSBGA (YWF) 8	3000 LARGE T&R	Yes	Call TI	Level-1-260C-UNLIM	-40 to 125	1B

- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
INA701AYWFR	DSBGA	YWF	8	3000	180.0	8.4	1.35	1.43	0.38	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
INA701AYWFR	DSBGA	YWF	8	3000	182.0	182.0	20.0

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月