

INA381-Q1 AEC-Q100、26V、350kHz、過電流コンパレータ内蔵の電流センシング・アンプ

1 特長

- 車載アプリケーション向けに認定済み
- 下記内容で AEC-Q100 認定済み
 - デバイス温度グレード 1: -40°C ~ +125°C の動作時周囲温度範囲
- 機能安全対応**
 - 機能安全システムの設計に役立つ資料を利用可能
- 同相モード入力範囲: -0.2V ~ +26V
- 高精度アンプ:
 - $T_A = 25^\circ\text{C}$ でのオフセット電圧
 - $V_{CM} = 12\text{V}$ で $500\mu\text{V}$ 以下
 - $V_{CM} = 0\text{V}$ で $150\mu\text{V}$ 以下
 - オフセット電圧ドリフト: $1\mu\text{V}/^\circ\text{C}$ 以下
 - ゲイン誤差: 25°C で 1% 以下
 - ゲインの温度特性: $20\text{ppm}/^\circ\text{C}$ 以下
- アンプ・ゲインを選択可能
 - INA381A1-Q1: 20V/V
 - INA381A2-Q1: 50V/V
 - INA381A3-Q1: 100V/V
 - INA381A4-Q1: 200V/V
- オープン・ドレインのコンパレータ:
 - ヒステリシス: 50mV
 - 伝搬遅延: 400ns (標準値)
 - 外部の基準電圧によってアラートのスレッショルドを設定
 - 透過モードとラッチ・モードをサポート
- パッケージ: VSSOP-10

2 アプリケーション

- ADAS ドメイン・コントローラ
- ボディ・コントロール・モジュール (BCM)
- ウインドウ・モジュール
- ルーフ・モーター・モジュール
- シート位置 / 可倒式シート・モジュール
- 車内ヒーター・モジュール
- テレマティクス制御ユニット
- デジタル・コックピット処理装置
- 車載ヘッド・ユニット

3 概要

INA381-Q1 は、26V 同相電流センシング・アンプと高速コンパレータを内蔵しています。このデバイスは、電流シャント抵抗の両端に生じた電圧を測定し、コンパレータ基準ピンで設定されたユーザー定義のスレッショルド制限値とその電圧を比較することで過電流状態を検出します。この電流シャント・モニタは、電源電圧にかかわらず、-0.2V から 26V まで変化する同相電圧上で差動電圧信号を測定できます。

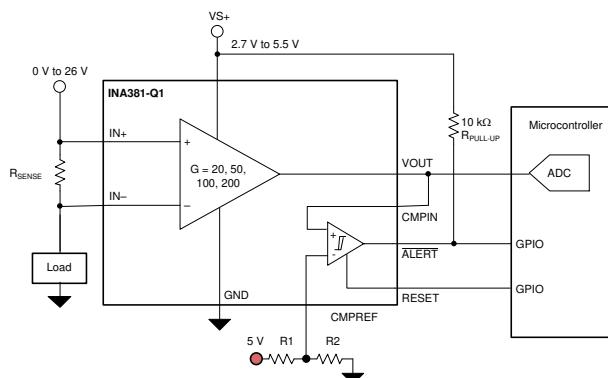
オープン・ドレインのアラート出力は、2 つのモード (透過、ラッチ) で動作するように構成できます。透過モードでは、出力状態は入力状態に従います。ラッチ・モードでは、ラッチがリセットされた場合のみアラート出力がクリアされます。スタンダードアロン・コンパレータの大信号アラートの応答時間は $2\mu\text{s}$ 未満であるため、過電流を迅速に検出できます。INA381-Q1 を使うと、システムの過電流保護の総応答時間を $10\mu\text{s}$ 未満にできます。

このデバイスは 2.7V ~ 5.5V の単一電源で動作し、最大消費電流は $350\mu\text{A}$ です。このデバイスは -40°C ~ $+125^\circ\text{C}$ の温度範囲で動作が規定されており、10 ピン VSSOP パッケージで供給されます。

製品情報(1)

部品番号	パッケージ	本体サイズ (公称)
INA381-Q1	VSSOP (10)	3.00mm × 3.00mm

- (1) 提供されているすべてのパッケージについては、データシートの末尾にあるパッケージ・オプションについての付録を参照してください。



代表的なアプリケーション



英語版の TI 製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、必ず最新版の英語版をご参照ください。

目次

1 特長	1	7.4 デバイスの機能モード	17
2 アプリケーション	1	8 アプリケーションと実装	19
3 概要	1	8.1 アプリケーション情報	19
4 改訂履歴	2	8.2 代表的なアプリケーション	25
5 ピン構成および機能	3	9 電源に関する推奨事項	29
6 仕様	4	10 レイアウト	30
6.1 絶対最大定格	4	10.1 レイアウトの注意点	30
6.2 ESD 定格	4	10.2 レイアウト例	30
6.3 推奨動作条件	4	11 デバイスおよびドキュメントのサポート	31
6.4 熱に関する情報	4	11.1 ドキュメントのサポート	31
6.5 電気的特性	5	11.2 ドキュメントの更新通知を受け取る方法	31
6.6 代表的特性	6	11.3 サポート・リソース	31
7 詳細説明	13	11.4 商標	31
7.1 概要	13	11.5 静電気放電に関する注意事項	31
7.2 機能ブロック図	13	11.6 用語集	31
7.3 機能説明	14	12 メカニカル、パッケージ、および注文情報	31

4 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (March 2020) to Revision A (March 2021)	Page
• 「機能安全対応」の箇条書き項目を追加	1

5 ピン構成および機能

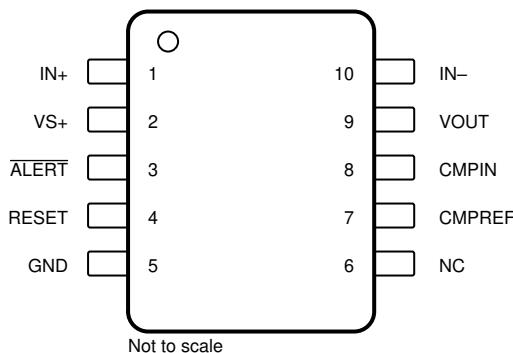


図 5-1. DGS パッケージ 10 ピン VSSOP 上面図

表 5-1. 端子機能

ピン		種類	説明
名前	DGS		
ALERT	3	デジタル出力	範囲外アラート、アクティブ LOW、オープン・ドレイン出力
CMPIN	8	アナログ入力	コンパレータへの信号入力
CMPREF	7	アナログ入力	コンパレータへの入力基準電圧
GND	5	グランド	デバイスのグランド。サーマル・パッドをシステム・グランドに接続します。 レイアウト例 セクションのレイアウト例を参照してください。
IN-	10	アナログ入力	このピンをシャント抵抗の負荷側に接続します。
IN+	1	アナログ入力	このピンをシャント抵抗の電源側に接続します。
NC	6	—	デバイスに内部接続されていません。このピンは、フローティングにする、グランドに接続する、電源に接続するのいずれかの方法で処理します。
RESET	4	デジタル入力	透過モードとラッチ・モードの選択入力。ピン接続の詳細は アラート・モード を参照してください。
VOUT	9	アナログ出力	電流センシング・アンプの出力電圧
VS+	2	電源	電源: 2.7V~5.5V

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)⁽¹⁾

			最小	最大	単位
V_S	電源電圧			6	V
V_{IN+}, V_{IN-}	アナログ入力 ($IN+$, $IN-$)	差動 (V_{IN+}) – (V_{IN-}) ⁽²⁾	-26	26	V
		同相 ⁽³⁾	GND – 0.3	26	
V_I	アナログ入力	CMPIN	GND – 0.3	$(V_S) + 0.3$	V
		CMPREF	GND – 0.3	$(V_S) + 0.3$	
V_O	アナログ出力	OUT	GND – 0.3	$(V_S) + 0.3$	V
デジタル入力		RESET	GND – 0.3	$(V_S) + 0.3$	V
デジタル出力		ALERT	GND – 0.3	6	V
T_J	ジヤンクション温度			150	°C
T_{stg}	保管温度		-65	150	°C

- (1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態で本製品が正常に動作することを暗黙的に示すものではありません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。
- (2) V_{IN+} と V_{IN-} はそれぞれ $IN+$ ピンと $IN-$ ピンの電圧です。
- (3) 端子の電流が 5mA に制限されている場合、その端子の入力電圧が規定された電圧を超えて本デバイスは損傷しません。

6.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電気放電	人体モデル (HBM)、AEC Q100-002 ⁽¹⁾ HBM ESD 分類レベル 2 準拠	±3000	V
		デバイス帶電モデル (CDM)、AEC Q100-011 CDM ESD 分類レベル C6 準拠	±1000	

- (1) AEC Q100-002 は、HBM ストレス試験を ANSI/ESDA/JEDEC JS-001 仕様に従って実施することを示しています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小	公称	最大	単位
V_{CM}	同相入力電圧	-0.2	12	26	V
V_S	動作電源電圧	2.7	5	5.5	V
TA	動作温度 (空気流あり)	-40		+125	°C

6.4 熱に関する情報

熱特性 ⁽¹⁾		INA381-Q1	単位
		DGS (VSSOP)	
		10 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	188.6	°C/W
$R_{\theta JC(\text{top})}$	接合部からケース (上面) への熱抵抗	78.1	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	111.0	°C/W
Ψ_{JT}	接合部から上面への評価パラメータ	17.5	°C/W
Ψ_{JB}	接合部から基板への評価パラメータ	109.2	°C/W
$R_{\theta JC(\text{bot})}$	接合部からケース (底面) への熱抵抗	N/A	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション・レポートを参照してください。

6.5 電気的特性

$T_A = 25^\circ\text{C}$ 、 $V_{\text{SENSE}} = V_{\text{IN+}} - V_{\text{IN-}} = 10\text{mV}$ 、 $V_S = 5\text{V}$ 、 $V_{\text{IN+}} = 12\text{V}$ 、 $\text{CMPREF} = 2\text{V}$ での値 (特に記述のない限り)

パラメータ		測定条件	最小	標準	最大	単位
入力						
CMRR	同相除去比、RTI ⁽¹⁾	$V_{\text{IN+}} = 0\text{V} \sim 26\text{V}$, $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	84	100		dB
V_{OS}	オフセット電圧、RTI ⁽¹⁾	$V_{\text{IN+}} = 12\text{V}$, $V_{\text{IN-}} = 12\text{V}$		± 100	± 500	μV
		$V_{\text{IN+}} = 0\text{V}$, $V_{\text{IN-}} = 0\text{V}$		± 25	± 150	
dV_{OS}/dT	オフセット電圧ドリフト、RTI ⁽¹⁾	$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$		0.1	1	$\mu\text{V}/^\circ\text{C}$
PSRR	電源電圧変動除去比	$V_S = 2.7\text{V} \sim 5.5\text{V}$, $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$		± 8	± 40	$\mu\text{V}/\text{V}$
I_B	入力バイアス電流	$V_{\text{SENSE}} = 0\text{mV}$, I_{B+} , I_{B-}		80		μA
I_{OS}	入力オフセット電流	$V_{\text{SENSE}} = 0\text{mV}$		± 0.05		μA
出力						
G	ゲイン	INA381A1-Q1	20			V/V
		INA381A2-Q1	50			
		INA381A3-Q1	100			
		INA381A4-Q1	200			
E_G	ゲイン誤差	$V_{\text{OUT}} = 0.5\text{V} \sim V_S - 0.5\text{V}$		$\pm 0.1\%$	$\pm 1\%$	
	ゲインの温度特性	$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$		1.5	20	$\text{ppm}/^\circ\text{C}$
	非直線性誤差	$V_{\text{OUT}} = 0.5\text{V} \sim V_S - 0.5\text{V}$		$\pm 0.01\%$		
	最大容量性負荷	発振が持続しないこと		1		nF
電圧出力						
	V_S 電源レールまでスイング	$R_L = 10\text{k}\Omega$ (対 GND), $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	$V_S - 0.02$	$V_S - 0.05$		V
	GNDまでスイング ⁽²⁾	$R_L = 10\text{k}\Omega$ (対 GND), $T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$	$V_{\text{GND}} + 0.0005$	$V_{\text{GND}} + 0.005$		V
周波数特性						
BW	帯域幅	INA381A1-Q1	350			kHz
		INA381A2-Q1	210			
		INA381A3-Q1	150			
		INA381A4-Q1	105			
SR	スルーレート			2		V/μs
ノイズ						
	電圧ノイズ密度			40		$\text{nV}/\sqrt{\text{Hz}}$
コンパレータ						
t_p	伝搬遅延時間、コンパレータのみ	CMPIN 入力オーバードライブ = 20mV	0.4	1		μs
	大信号の伝搬遅延、コンパレータのみ	CMPIN ステップ = 0.5V ~ 4.5V, $V_{\text{CMPREF}} = 4\text{V}$	0.4	2		
	小信号の総アラート伝搬遅延、コンパレータとアンプ	入力オーバードライブ = 1mV	2	5		
	スルーレートが制限された総アラート伝搬遅延、コンパレータとアンプ	$V_{\text{OUT}} = 0.5\text{V} \sim 4.5\text{V}$, $V_{\text{CMPREF}} = 4\text{V}$	3	10		
V_{OS}	コンパレータのオフセット電圧			± 1	± 5	mV
HYS	ヒステリシス				50	mV
V_{IH}	HIGH レベル入力電圧		1.4	6		V
V_{IL}	LOW レベル入力電圧		0	0.4		V
V_{OL}	アラートの LOW レベル出力電圧	$I_{\text{OL}} = 3\text{mA}$		70	300	mV
	ALERT ピンの入力リーケ電流	$V_{\text{OH}} = 3.3\text{V}$		0.1	1	μA
	デジタル入力リーケ電流	$0 \leq V_{\text{IN}} \leq V_S$		1		μA
電源電圧						
I_Q	静止電流	$V_{\text{SENSE}} = 10\text{mV}$, $T_A = +25^\circ\text{C}$	250	350		μA
		$T_A = -40^\circ\text{C} \sim +125^\circ\text{C}$			450	

(1) RTI = 入力換算

(2) スイング仕様は、オーバードライブ入力条件でテスト済みです。

6.6 代表的特性

$T_A = 25^\circ\text{C}$ 、 $V_S = 5\text{V}$ 、 $V_{IN+} = 12\text{V}$ 、アラート・プルアップ抵抗 = $10\text{k}\Omega$ の場合 (特に記述のない限り)

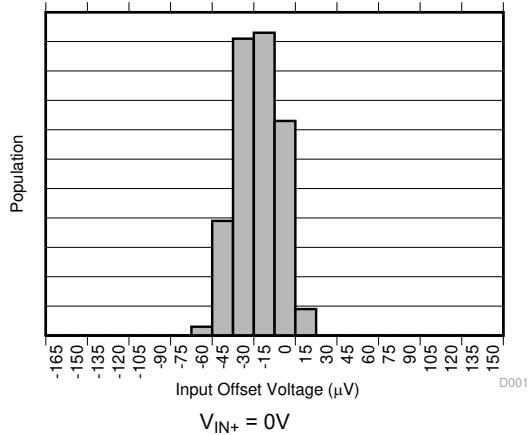


図 6-1. 入力オフセット電圧の製造ばらつき
(INA381A1-Q1)

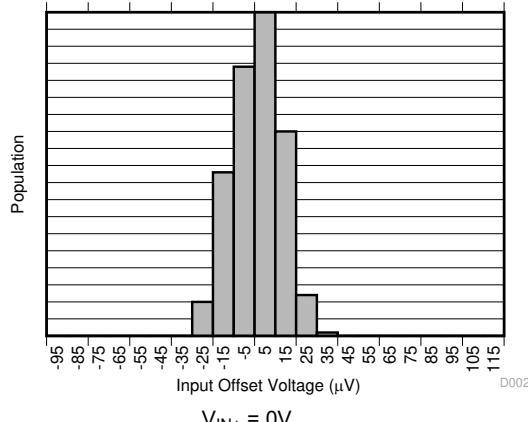


図 6-2. 入力オフセット電圧の製造ばらつき
(INA381A2-Q1)

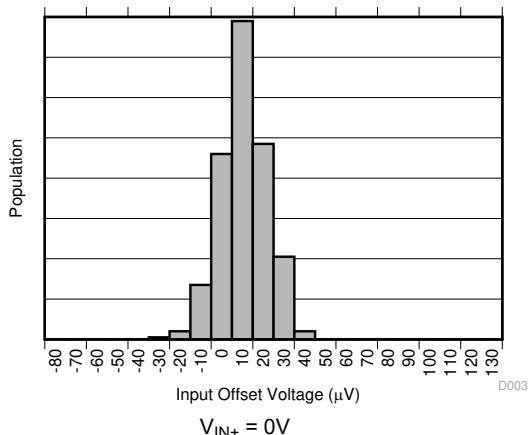


図 6-3. 入力オフセット電圧の製造ばらつき
(INA381A3-Q1)

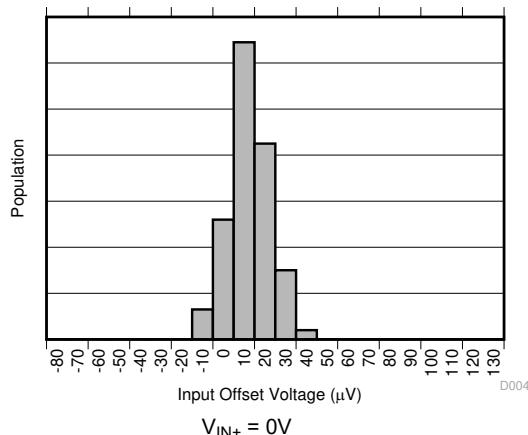


図 6-4. 入力オフセット電圧の製造ばらつき
(INA381A4-Q1)

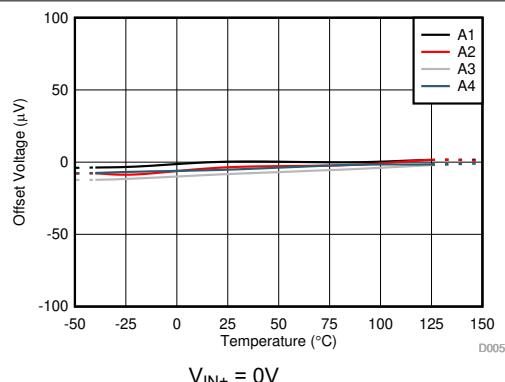


図 6-5. オフセット電圧と温度との関係

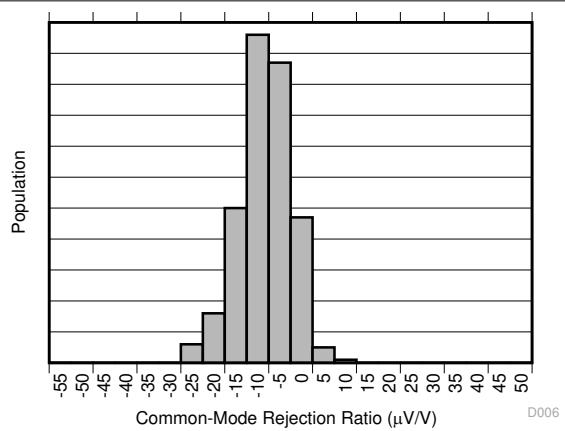


図 6-6. 同相除去比の製造ばらつき (INA381A1-Q1)

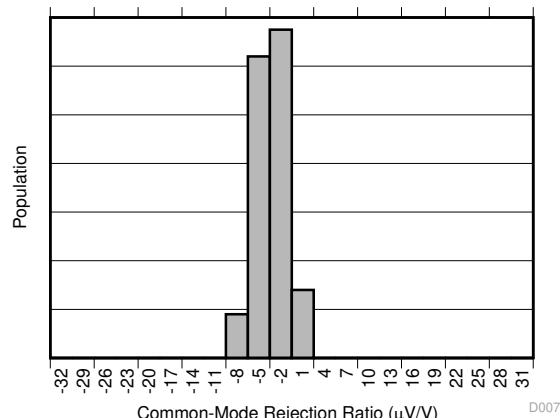


図 6-7. 同相除去比の製造ばらつき (INA381A2-Q1)

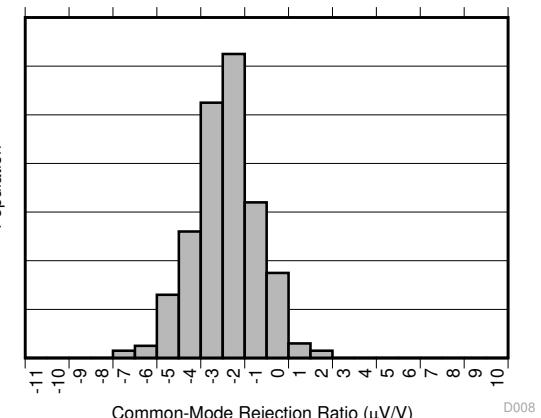


図 6-8. 同相除去比の製造ばらつき (INA381A3-Q1)

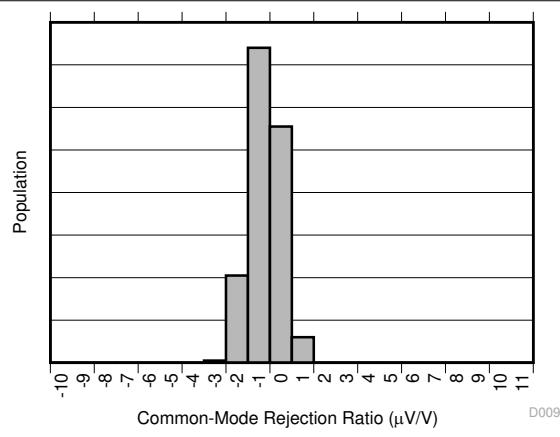


図 6-9. 同相除去比の製造ばらつき (INA381A4-Q1)

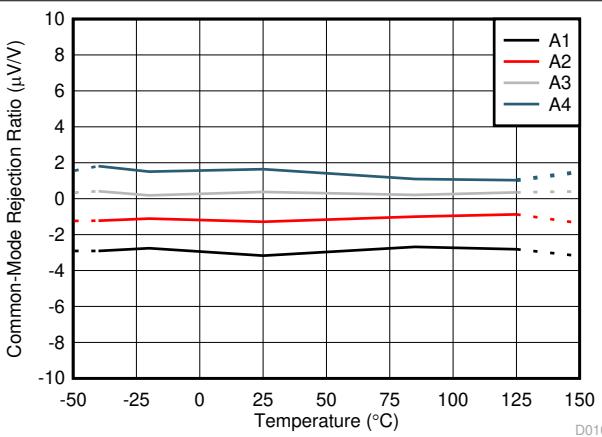


図 6-10. 同相除去比と温度との関係

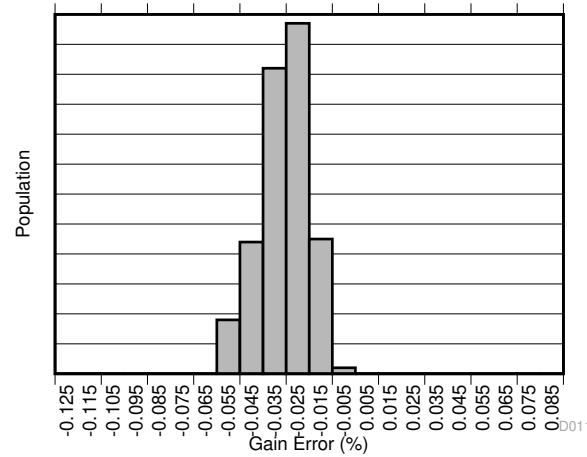


図 6-11. ゲイン誤差の製造ばらつき (INA381A1-Q1)

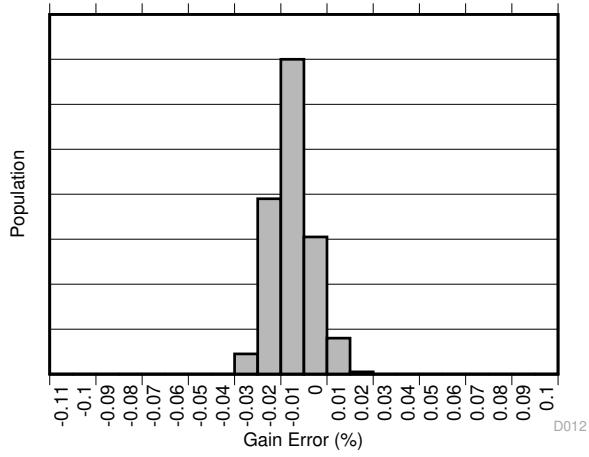


図 6-12. ゲイン誤差の製造ばらつき (INA381A2-Q1)

Population

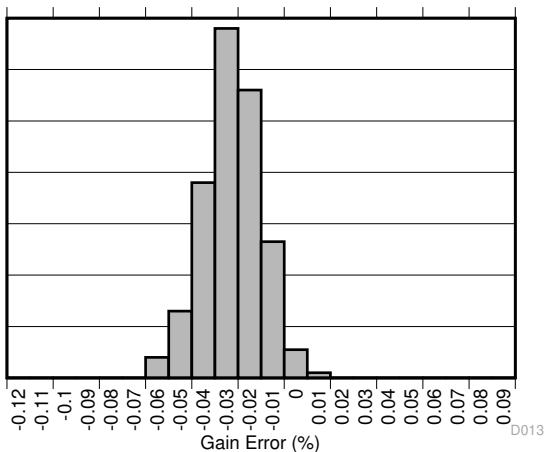


図 6-13. ゲイン誤差の製造ばらつき (INA381A3-Q1)

Population

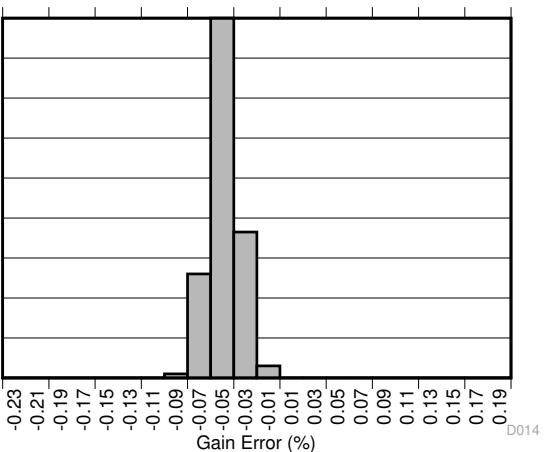


図 6-14. ゲイン誤差の製造ばらつき (INA381A4-Q1)

Gain Error (%)

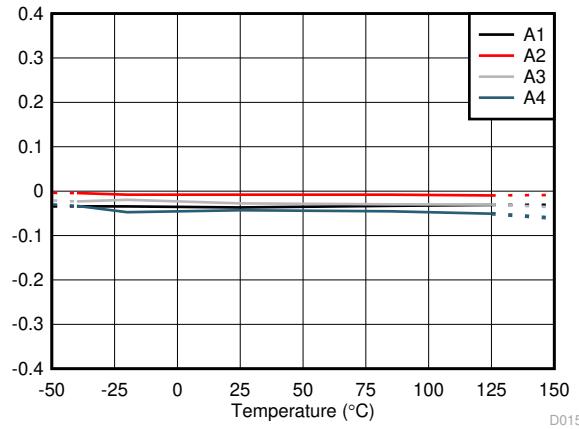


図 6-15. ゲイン誤差と温度との関係

Gain (dB)

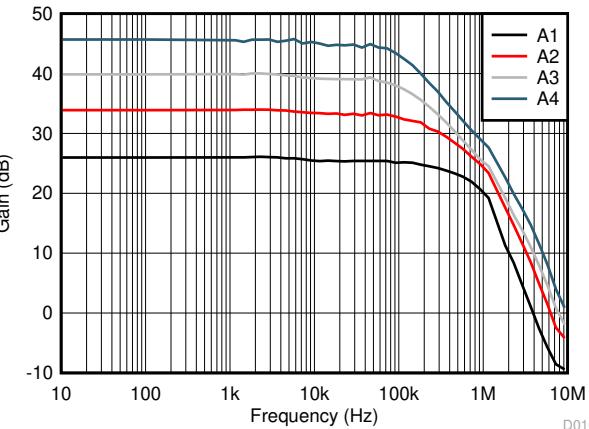


図 6-16. ゲインと周波数との関係

Power-Supply Rejection Ratio (dB)

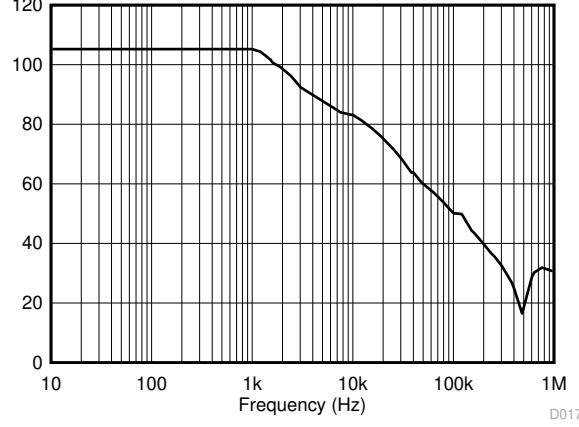


図 6-17. 電源除去比と周波数との関係

Common-Mode Rejection Ratio (dB)

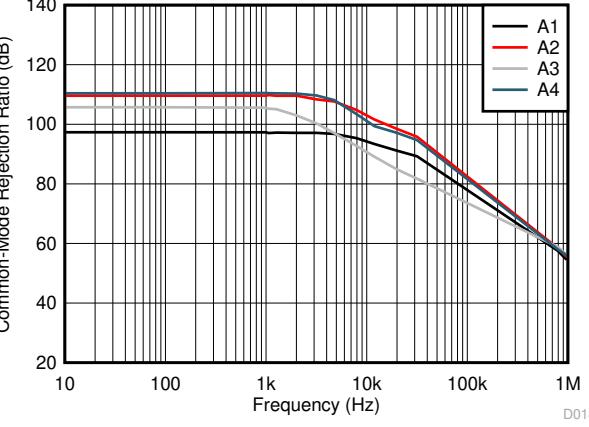


図 6-18. 同相除去比と周波数との関係

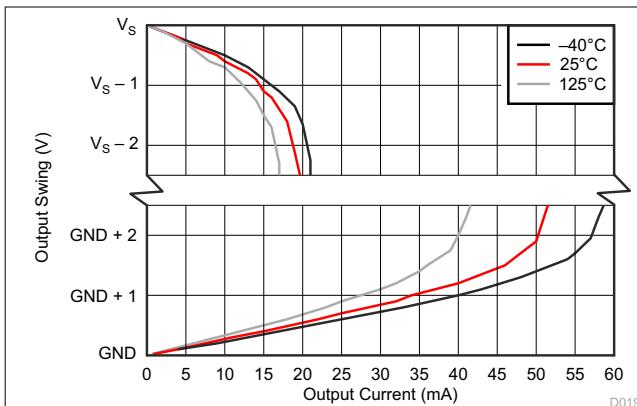


図 6-19. 出力電圧スイングと出力電流との関係

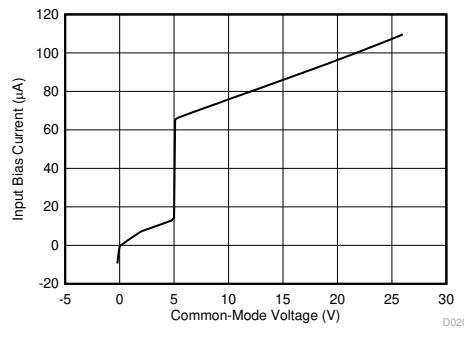


図 6-20. 入力バイアス電流と同相電圧との関係

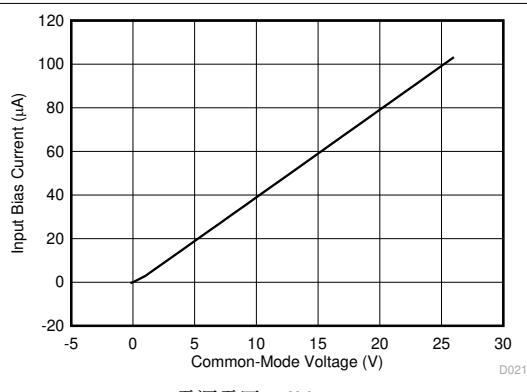


図 6-21. 入力バイアス電流と同相電圧との関係 (入力、シャットダウンの両方)

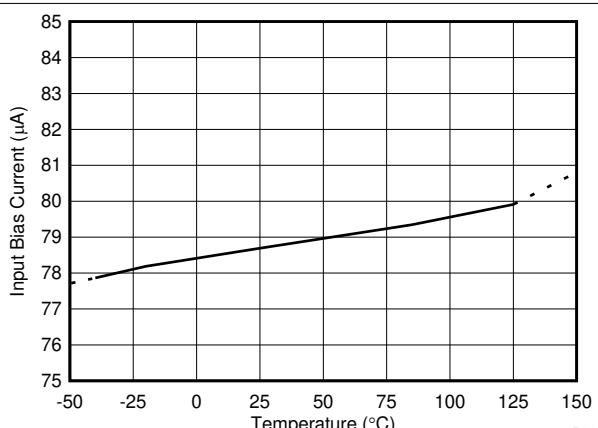


図 6-22. 入力バイアス電流と温度との関係

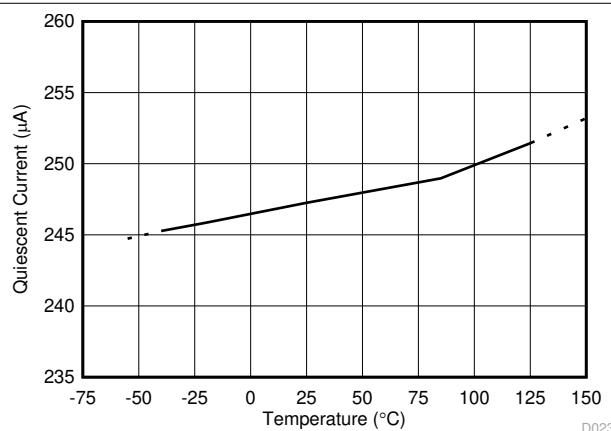


図 6-23. 静止電流と温度との関係

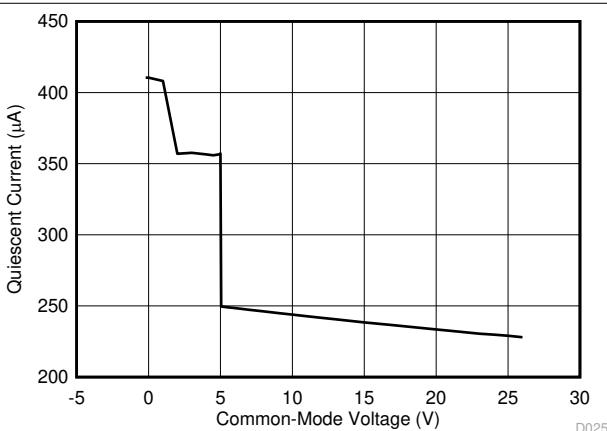


図 6-24. 静止電流と同相電圧との関係

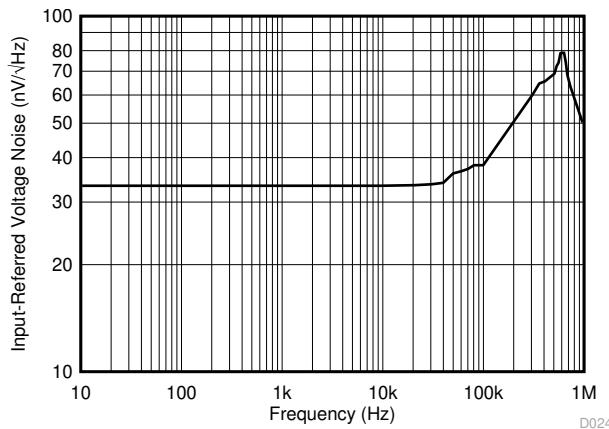


図 6-25. 入力換算電圧ノイズと周波数との関係
(INA381A3-Q1 デバイス)

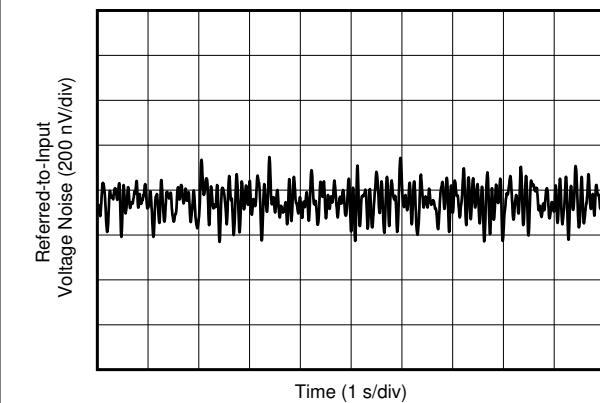


図 6-26. 0.1Hz~10Hz の電圧ノイズ (入力換算)

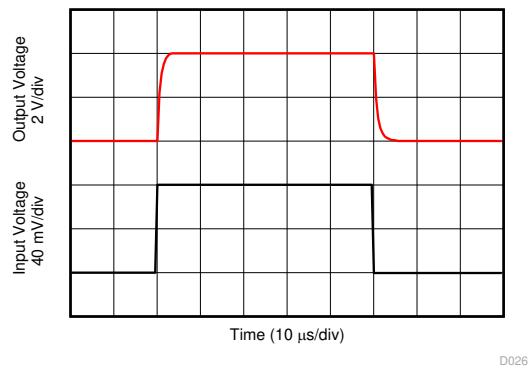


図 6-27. ステップ応答
80mV_{PP} の入力ステップ

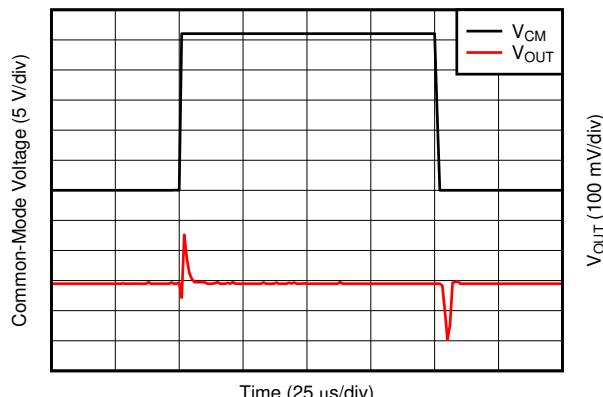


図 6-28. 同相電圧の過渡応答

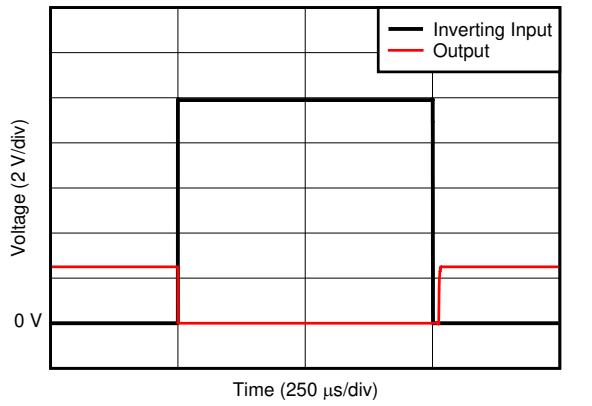


図 6-29. 反転差動入力による過負荷

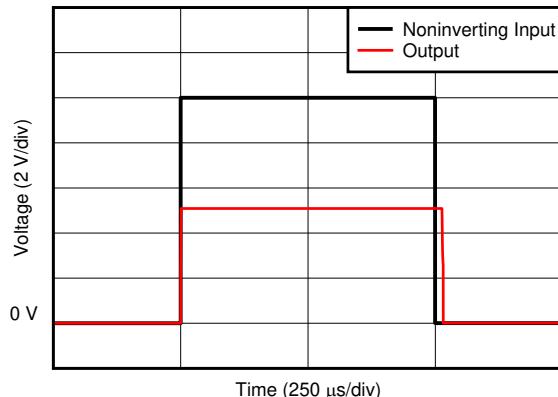


図 6-30. 非反転差動入力による過負荷

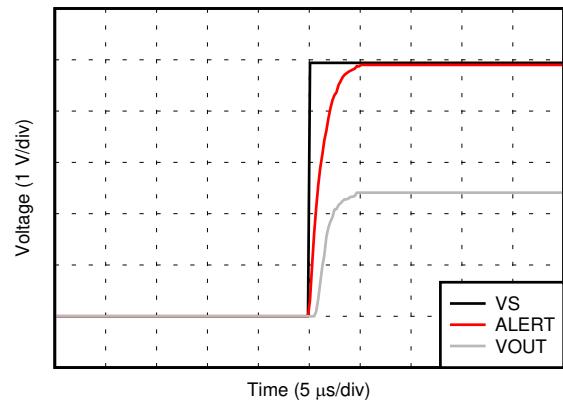


図 6-31. 起動応答

D033

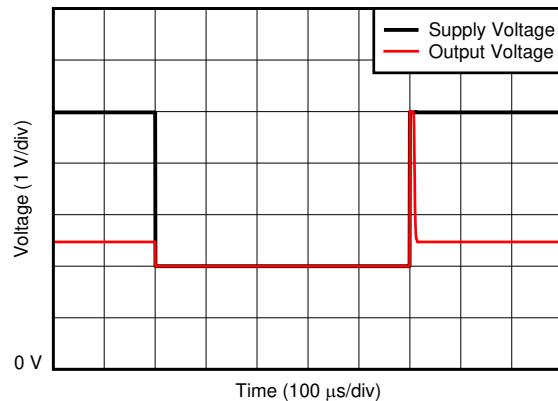


図 6-32. ブラウンアウトからの復帰

D032

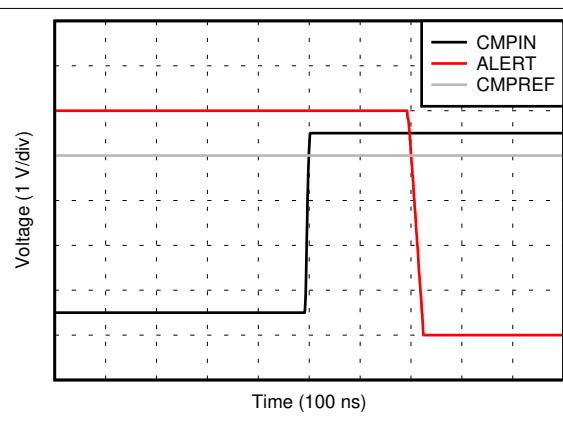


図 6-33. コンパレータの伝搬遅延

D036

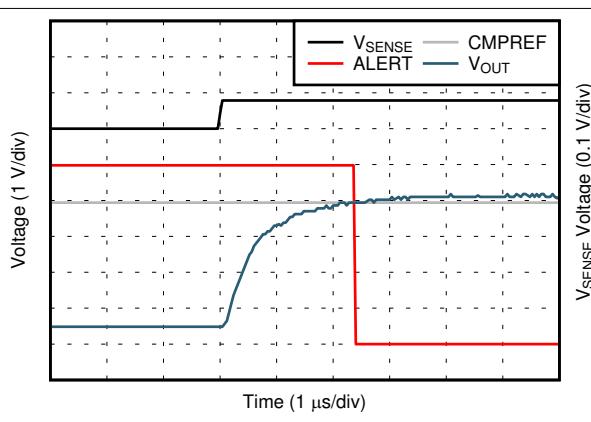


図 6-34. VSENSE 電圧の応答

D037

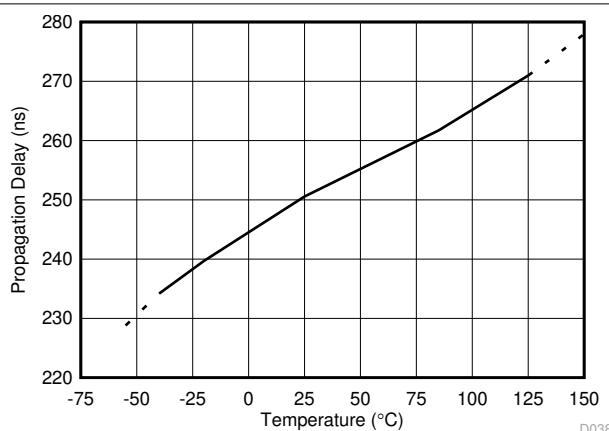


図 6-35. コンパレータの伝搬遅延と温度との関係

D038

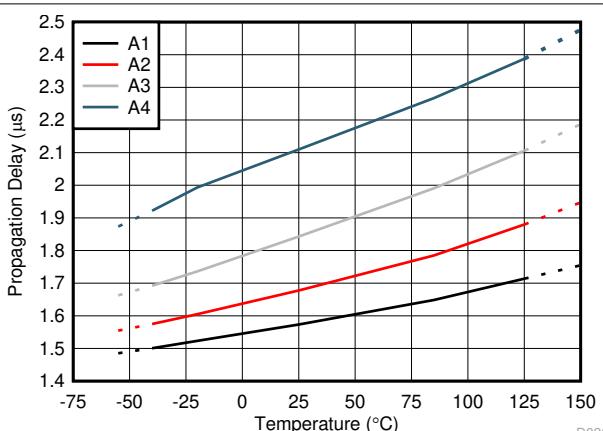


図 6-36. 総伝搬遅延と温度との関係

D039

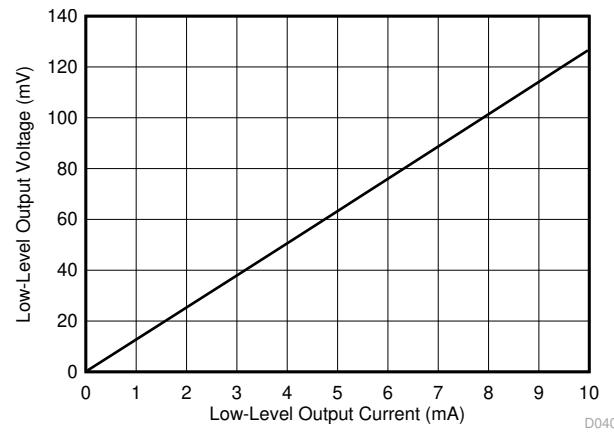


図 6-37. LOW レベル出力電圧と LOW レベル出力電流との関係

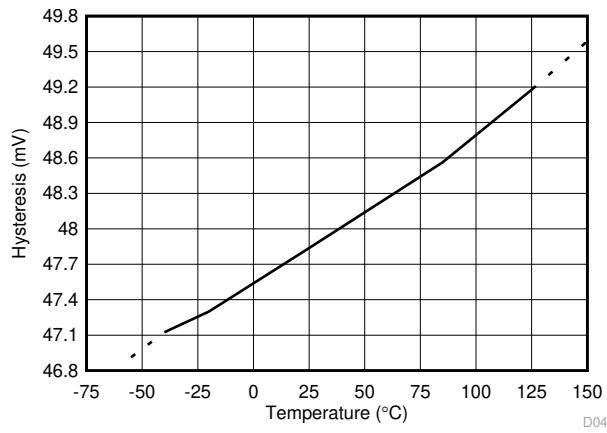


図 6-38. ヒステリシスと温度との関係

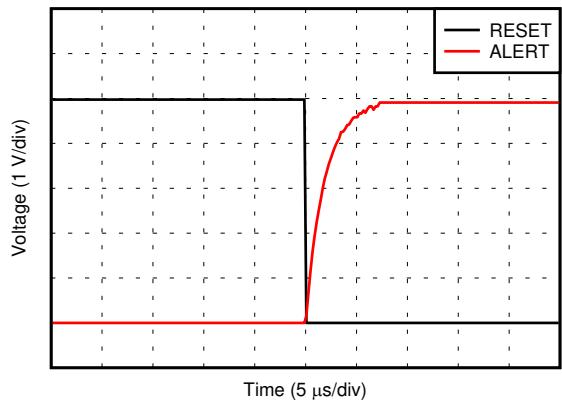


図 6-39. リセットおよびアラート電圧の応答

7 詳細説明

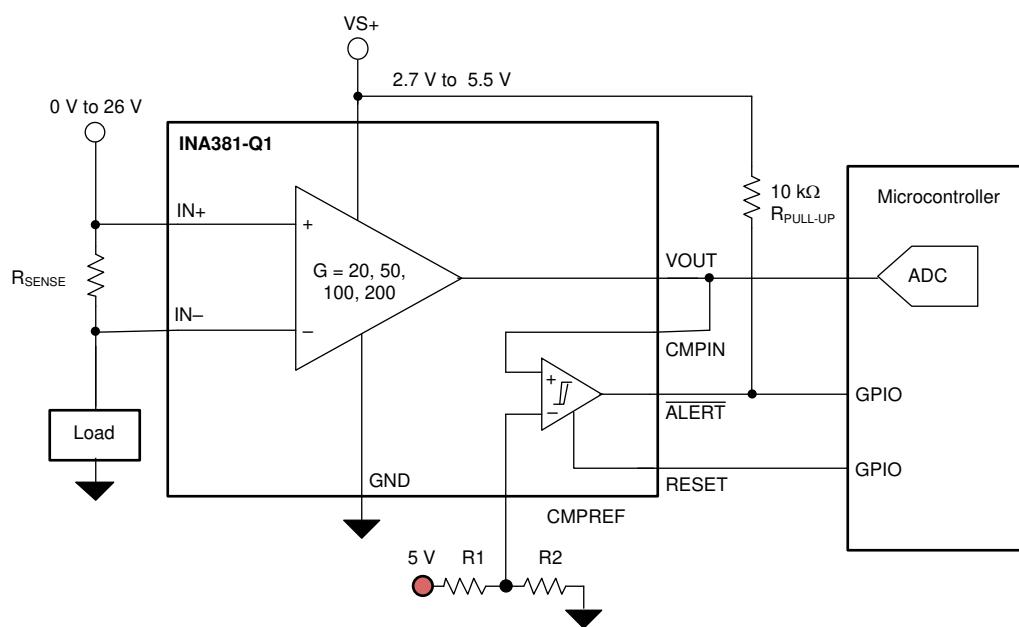
7.1 概要

INA381-Q1 は、ローサイドおよびハイサイド電流センシングおよび保護アプリケーションに使用できるコンパレータ内蔵ゼロドリフト・トポロジ電流センシング・アンプです。この特別に設計された電流センシング・アンプは、デバイスに供給する電源電圧をはるかに上回る同相電圧で、電流センシング抵抗（電流シャント抵抗とも呼ぶ）の両端に発生する電圧を正確に測定します。本デバイスは最大 26V の入力電圧レール上で電流を測定でき、最低 2.7V の電源電圧で動作できます。また、電源電圧が切り離された際の最大 26V の入力ピン同相電圧にも耐え、損傷しません。

ゼロドリフト・トポロジを使うと、 $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ の全温度範囲で、入力オフセット電圧が $150\mu\text{V}$ 以下、温度依存性がわずか $1\mu\text{V}/^{\circ}\text{C}$ 以下の高精度測定が可能です。INA381-Q1 は総オフセット電圧が小さいため、小さい値の電流センシング抵抗が使用でき、入力信号が小さくても測定精度を犠牲にしない高効率のシステム動作が実現できます。

本デバイスは、範囲外比較に使用するための電流スレッショルド・レベルの設定を簡単にする基準電圧入力を使用しています。電流センシング・アンプの高精度測定と内蔵コンパレータを組み合わせることで、オールインワンの過電流検出デバイスを実現しています。この組み合わせにより、範囲外状態を素早く検出する高精度設計が実現でき、部品またはシステム全体に及ぶ損傷の可能性をなくすためにシステムが是正措置を講じることができます。

7.2 機能ブロック図



7.3 機能説明

7.3.1 広い入力同相電圧範囲

INA381-Q1 は $-0.2V \sim +26V$ の入力同相電圧をサポートしています。内部トポロジの結果として、 V_S が $2.7V \sim 5.5V$ の動作範囲内にとどまっている限り同相範囲は電源電圧 (V_S) に制限されません。図 7-1 に示すように、INA381-Q1 は V_S よりも高い同相電圧でも低い同相電圧でも動作できるため、ハイサイドとローサイドの両方の電流センシング・アプリケーションで使うことができます。

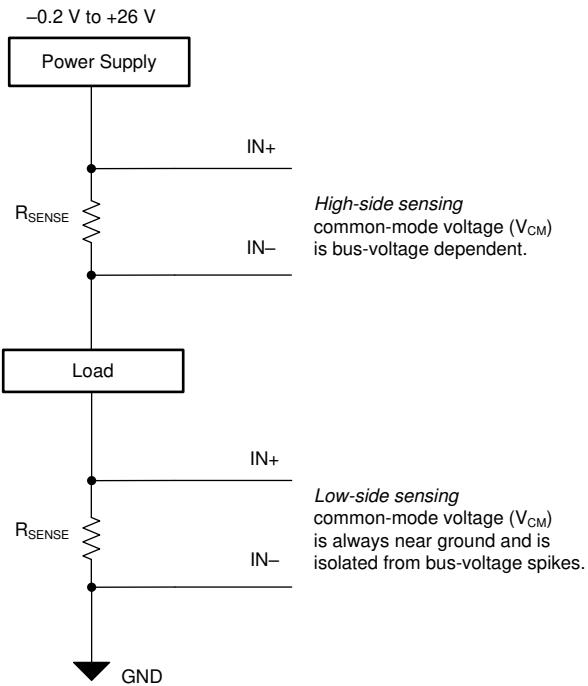


図 7-1. ハイサイドおよびローサイド電流センシング

7.3.2 高精度ローサイド電流センシング

ローサイド電流センシング・アプリケーションで使用する場合、INA381-Q1 のオフセット電圧は $150\mu V$ 未満です。本デバイスの低オフセット性能には複数の利点があります。第 1 に、オフセットが小さいため、広いダイナミック・レンジにわたって電流を測定する必要があるアプリケーションで本デバイスを使用できます。この場合、この小さいオフセット電圧は、検出電圧が測定範囲の下限にある場合の精度を向上させます。低オフセット電圧のもう 1 つの利点は、検出抵抗の両端のより小さい電圧降下を正確に検出できることです。そのため、より小さい値のシャント抵抗が使えます。より小さい値のシャント抵抗は、電流センシング回路の電力損失を低減させ、最終アプリケーションの電力効率を向上させます。

INA381-Q1 のゲイン誤差は、実際の値の 1% 以下と規定されています。検出電圧がオフセット電圧よりもはるかに大きくなると、このゲイン誤差が電流センシング測定の主要な誤差源となります。

7.3.3 広い帯域幅と大きなスルーレート

INA381-Q1 は、最大 350kHz の小信号帯域幅と、 $2V/\mu s$ の大信号スルーレートをサポートしています。INA381-Q1 は、検出電流の高速な変化を検出し、出力を高速に駆動できるため、入力電流の変化に対する素早い応答が必要とされるアプリケーションのための優れた選択肢と言えます。広い帯域幅と大きなスルーレートを必要とするアプリケーションの 1 つにローサイド・モーター制御があります。ローサイド・モーター制御では、モーターの急激に変化する電流に追従する能力は、より広い動作範囲にわたるより正確な制御を可能にします。広い帯域幅と大きなスルーレートを必要とするもう 1 つのアプリケーションは、システムのフォルト検出です。INA381-Q1 の内蔵コンパレータは、応答性を高めるために、検出電流が範囲外であることを素早く検出し、**ALERT** ピンにデジタル信号を素早く出力できるように設計されています。

7.3.4 アラート出力

ALERT ピンは、入力の状態が範囲外になると LOW を出力するアクティブ LOW のオープン・ドレイン出力です。このオープン・ドレイン出力ピンには、電源への $10\text{k}\Omega$ のプルアップ抵抗を接続することを推奨します。このオープン・ドレイン・ピンは、電源電圧 V_S を上回る電圧にプルアップすることができますが、5.5V を超えないようにします。

図 7-2 に、内蔵コンパレータのアラート出力の応答を示します。アンプの出力電圧が CMPREF に設定された基準電圧を下回ると、コンパレータの出力はデフォルトの HIGH 状態になります。アンプの出力電圧が CMPREF ピンに設定された基準電圧を上回ると、コンパレータの出力はアクティブになって LOW を出力します。このアクティブ LOW 出力は、アンプの入力で測定された信号がスレッショルド・レベル設定を超えたことを示し、過電流(範囲外)状態が発生したことを示します。アラート出力の挙動の設定方法の詳細については、[アラート・モードセクション](#)を参照してください。

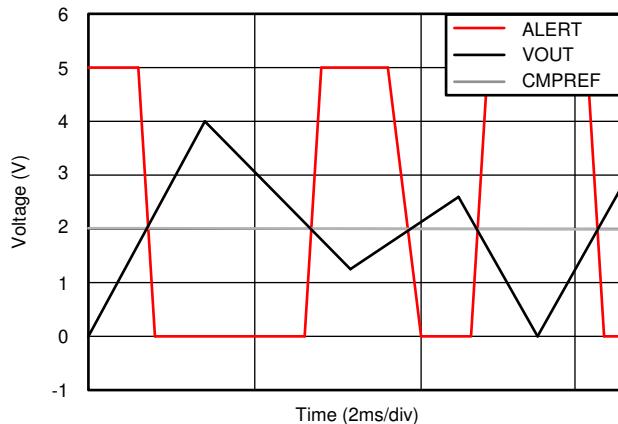


図 7-2. 過電流アラート応答

7.3.5 可変過電流スレッショルド

VOUT 電圧は、電流センシング抵抗の両端に発生する増幅された電圧です。VOUT ピンに発生する信号は、IN+ ピンと IN- ピンによる差動入力電圧にアンプのゲインを乗じた値です。INA381-Q1 には次の 4 つのゲイン・オプションがあります(図 7-3 を参照)。20V/V、50V/V、100V/V、200V/V。追加のヒステリシスが不要な場合、VOUT ピンを CMPIN ピンに直接接続します。

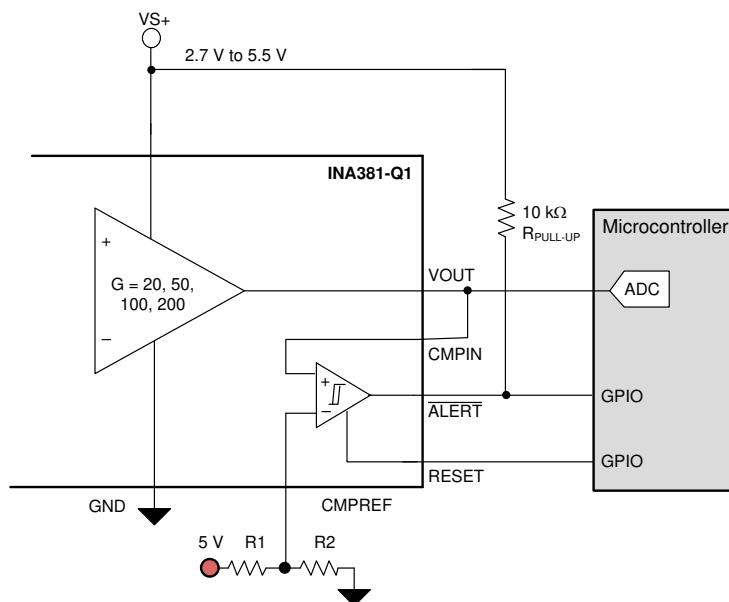


図 7-3. 分割抵抗電圧

本デバイスは、**CMPIN** ピンの電圧を **CMPREF** ピンに発生する信号と比較することで、過電流イベントが発生しているかどうかを判断します。**CMPREF** ピンのスレッショルド電圧は、分割抵抗によって、または外部電圧源（基準電圧生成デバイスなど）を接続することで設定できます。図 7-4 に、外部基準電圧源として使用した **REF3140** を示します。

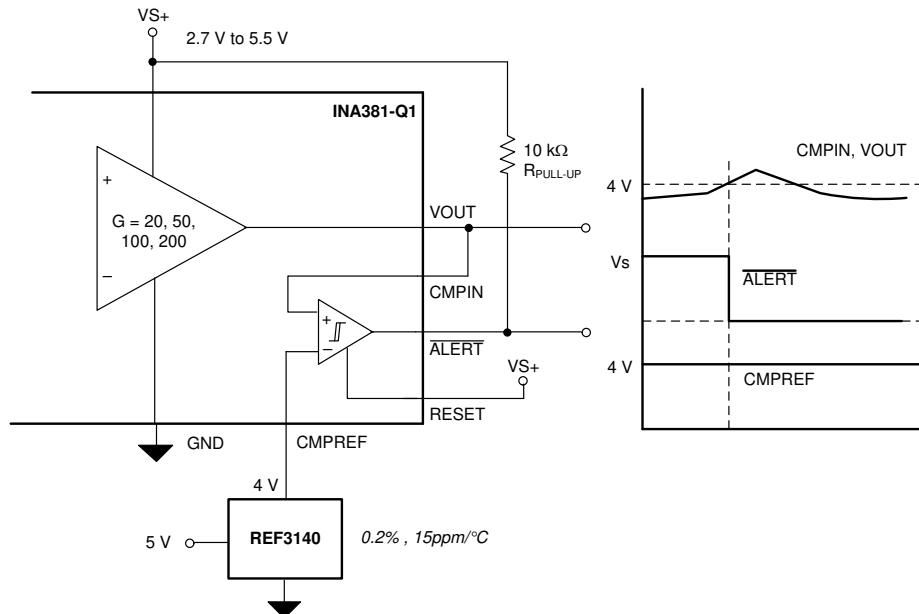


図 7-4. 外部基準電圧

7.3.6 コンパレータ・ヒステリシス

INA381-Q1 の内蔵コンパレータは、測定信号レベルが範囲外スレッショルド・レベルに近づいた際にノイズが生じてもアラート出力が発振しにくいように設計されています。電圧 (V_{CMPIN}) が **CMPREF** ピンの電圧を上回ると、**ALERT** ピンは LOW をアサートおよび出力します。**ALERT** ピンがデアサートされ HIGH 状態に戻るには、出力電圧は **CMPREF** ピンのスレッショルド電圧よりも 50mV のヒステリシス・レベルだけ下がる必要があります（図 7-5 を参照）。INA381-Q1 は、 50mV のヒステリシスを持つように設計されています。

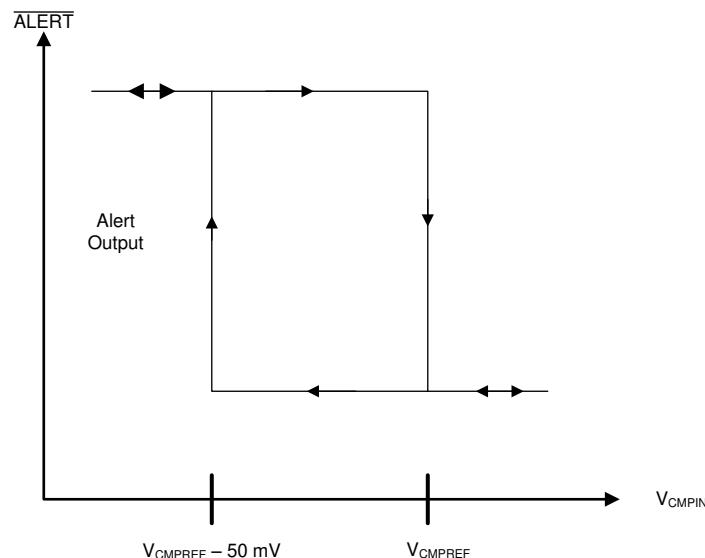


図 7-5. 代表的なコンパレータ・ヒステリシス

7.4 デバイスの機能モード

7.4.1 アラート・モード

本デバイスは 2 つの出力動作モード (透過、ラッチ) を備えており、これらは **RESET** ピンの設定に基づいて選択されます。これらのモードによって、過電流状態が解消された際のアラート後の **ALERT** ピンの応答方法が変わります。

7.4.1.1 透過出力モード

RESET ピンを **LOW** にすると、本デバイスは透過モードに設定され、設定されたアラート・スレッショルドと入力信号の関係に基づいて出力アラート状態が変化します。たとえば、差動入力信号がアラート・スレッショルドを上回ると、**ALERT** 出力ピンは **LOW** になります。差動入力信号がアラート・スレッショルドを下回ると、出力はデフォルトの **HIGH** 出力状態に戻ります。透過モードでデバイスを使用する一般的な実装は、**ALERT** ピンをマイクロコントローラのハードウェア割り込み入力に接続することです。過電流状態が検出され、**ALERT** ピンが **LOW** になると、コントローラの割り込みピンが出力状態の変化を検出し、過電流状態の対応に必要なシステム動作に変化し始めます。この構成では、**ALERT** ピンの **HIGH** から **LOW** への遷移がマイクロコントローラによって捕捉され、過電流イベントが解消されると出力がデフォルトの **HIGH** 状態に戻ります。

7.4.1.2 ラッチ出力モード

一部のアプリケーションでは、過電流状態を検出するために出力 **ALERT** ピンの状態を継続的に監視することが不可能な場合があります (透過出力モードを参照)。この種のアプリケーションの代表例は、**ALERT** ピンの状態を定期的にポーリングすることのみでシステムが正常に機能しているかどうかを判断するシステムです。この種のアプリケーションでデバイスを透過モードに設定した場合、これらの定期的なポーリング・イベントのいずれかの間に範囲外状態が発生しない限り、**ALERT** が **LOW** になったときの状態変化を見逃す可能性があります。ラッチ出力モードは、特にこれらのアプリケーションに対応することを目的としています。

表 7-1 に示すように本デバイスは、**RESET** に接続された信号に基づいて、対応する出力モードに遷移します。ラッチ・モードと透過モードの違いは、過電流イベントが終了した際のアラート出力の応答の仕方です。透過モード (**RESET** = **LOW**) では、過電流イベントにより **ALERT** ピンがアサートされた後で差動入力信号が制限スレッショルド・レベルを下回ると、**ALERT** ピンの状態はデフォルトの **HIGH** 設定に戻り、過電流イベントが完了したことを示します。

表 7-1. 出力モードの設定

出力モード	RESET ピンの設定
透過	RESET = LOW
ラッチ	RESET = HIGH

ラッチ・モード (**RESET** = **HIGH**) では、範囲外状態が検出され **ALERT** ピンが **LOW** になった場合、差動入力信号がアラート・スレッショルド・レベルを下回っても **ALERT** ピンはデフォルトの **HIGH** 状態には戻りません。アラートをクリアするには、**RESET** ピンを 100ns 以上の間 **LOW** にプルする必要があります。差動入力信号がアラート・スレッショルドを下回った場合、**ALERT** をデフォルトの **HIGH** レベルに戻すには **RESET** ピンを **LOW** にします。**RESET** ピンを **LOW** にプルした状態で入力信号がスレッショルド制限を上回ると、**ALERT** ピンは **LOW** にとどまります。システム・コントローラでアラート状態を検出する場合、本デバイスをラッチ・モードに戻すために **RESET** ピンを **HIGH** に戻します。

図 7-6 に、ラッチ・モードと透過モードを示します。図 7-6 で、 V_{IN} が V_{LIMIT} スレッショルドを初めて下回る時点での RESET ピンは HIGH にプルされています。RESET ピンが HIGH にプルされている場合、本デバイスはラッチ・モードに設定されているため、入力信号が V_{LIMIT} スレッショルドを下回ってもアラート出力の状態は HIGH に戻りません。RESET ピンが LOW にプルされている場合のみ、 $\overline{ALERT1}$ ピンはデフォルトの HIGH レベルに戻り、入力信号が制限スレッショルドを下回ったことを示します。入力信号が 2 回目に制限スレッショルドを下回る時点で、RESET ピンはすでに LOW にプルされています。このとき本デバイスは透過モードに設定されているため、入力信号がアラート・スレッショルドを下回ると、 $\overline{ALERT1}$ ピンは HIGH に戻ります。

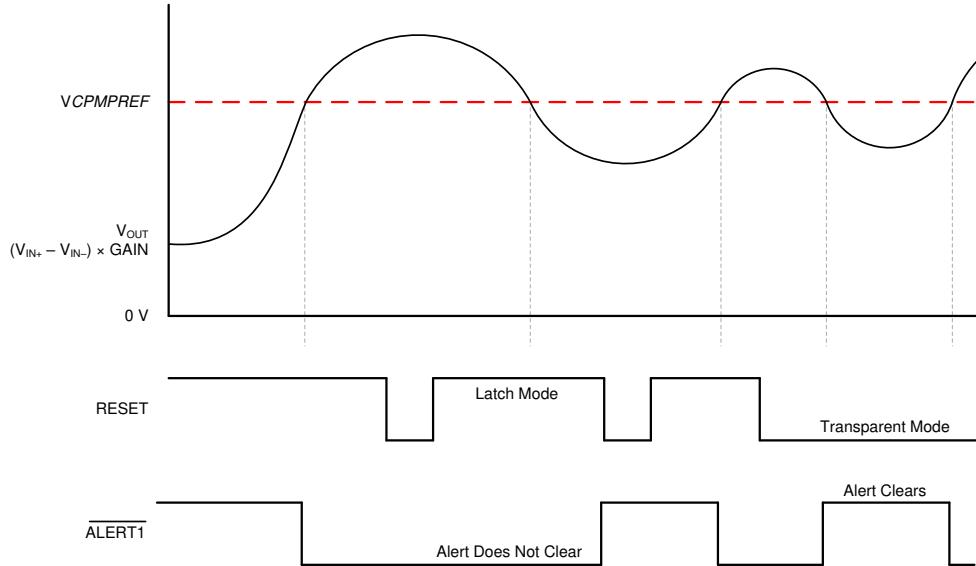


図 7-6. 透過モードとラッチモード

8 アプリケーションと実装

NOTE

Information in the following applications sections is not part of the TI component specification, and TI does not warrant its accuracy or completeness. TI's customers are responsible for determining suitability of components for their purposes, as well as validating and testing their design implementation to confirm system functionality.

8.1 アプリケーション情報

INA381-Q1 は、アプリケーションの過電流状態の検出機能を簡単に構成できるように設計されています。このデバイスは単独で、単方向過電流状態を单一スレッショルドで検出することを目的としています。しかし、このデバイスを追加のデバイスおよび回路と組み合わせてより複雑な監視機能ブロックを作成することもできます。

8.1.1 電流センシング抵抗の選択

本デバイスは、電流が抵抗を流れる際に抵抗の両端に発生する差動電圧を測定し、定義された制限値を監視対象の電流が超えたかどうかを判断します。この抵抗は一般に電流センシング抵抗または電流シャント抵抗と呼ばれ、各用語は通常同じ意味で使われています。本デバイスの柔軟な設計は、この電流センシング抵抗の両端での広い差動入力信号範囲の測定を可能にします。

この電流センシング抵抗の値は主に 2 つの要素 (電流測定に必要な精度、電流センシング抵抗の許容消費電力) に基づいて選択されます。この抵抗の両端に発生する電圧が大きいほど、より正確な測定が可能です。アンプには、固有の入力オフセット電圧で主に支配される固定の内部誤差があります。入力信号が小さくなると、これらの固定の内部誤差が測定値のより大きな部分を占めるようになり、測定精度が低下します。入力信号が大きくなると、固定誤差が測定信号に占める割合が小さくなるため、測定精度が向上します。そのため、より大きな値の電流センシング抵抗を使うと本質的に測定精度が向上します。

ただし、測定精度を向上させるためにより大きな入力信号を使用することによるシステム設計のトレードオフを評価する必要があります。電流センシング抵抗の値を増やすと、電流センシング抵抗での消費電力が増大します。電流シャント抵抗の値を増やすと、電流が抵抗を通過するときに抵抗の両端に発生する差動電圧が増大します。この抵抗両端の電圧の増加は、抵抗が放散できる必要がある電力を増加させます。電流シャント抵抗の値を減らすと、抵抗の消費電力要件が緩和されますが、入力信号の減少に起因して測定誤差が増大します。シャント抵抗の最適値を選択するには、特定のアプリケーションの精度要件と、この部品の許容消費電力の両方を考慮する必要があります。

ますます多くの超低抵抗値の抵抗が広く利用されるようになっています。その値は $1\text{m}\Omega$ 以下、消費電力は最大 5W であり、センシング抵抗による大電流の高精度監視を可能にしています。

8.1.1.1 電流センシング抵抗の選択例

この例では、電流センシング抵抗の選択に関するトレードオフについて説明します。この例では、 $20\mu\text{s}$ 未満の 10A の過電流イベントを検出するために 5% の精度が必要とされ、電流センシング抵抗のフルスケール電流レベルでの許容消費電力はわずか 250mW です。最大消費電力は 250mW と定義されていますが、システムの効率を高めるにはより小さい消費電力が推奨されます。全誤差の目標値を 5% と仮定すると、INA381-Q1 に許容される全誤差は 1% 未満です。INA381-Q1 は、これらの条件での測定誤差として 1% 以下が得られるため、このアプリケーションに最適です。

表 8-1 に示すように、これらの要件での最大電流センシング抵抗の計算値は $2.5\text{m}\Omega$ です。この値は 250mW の最大消費電力要件を満たしていますが、 2.5% の最大総過電流検出誤差による余裕を利用して、電流センシング抵抗の値を減らし、消費電力をさらに低減できます。 $1.5\text{m}\Omega$ の電流センシング抵抗値を選択することで、この例での消費電力を約 40% 低減しながら、必要な精度を保つことができます。

表 8-1. 電流センシング抵抗 (R_{SENSE}) の計算

パラメータ	式	値	単位
I_{MAX}	最大電流	10	A
P_{D_MAX}	最大許容消費電力	250	mW
R_{SENSE_MAX}	R_{SENSE} の許容される最大値	P_{D_MAX} / I_{MAX}^2	$\text{m}\Omega$
V_{OS}	オフセット電圧、 $V_{CM} = 12\text{V}$	500	μV
V_{OS_ERROR}	初期オフセット電圧誤差	$(V_{OS} / (R_{SENSE_MAX} \times I_{MAX}) \times 100$	2%
E_G	ゲイン誤差	1%	
$ERROR_{TOTAL}$	総測定誤差	$\sqrt{(V_{OS_ERROR}^2 + E_G^2)}$	2.23%
	許容される電流スレッショルド精度		5%
t_p	総システム過電流応答時間	10	μs
	許容される過電流応答時間	20	μs

8.1.2 コンパレータのヒステリシスの増加

本デバイスの内蔵コンパレータは、50mV のヒステリシスを持つように設計されています。INA381-Q1 は、VOUT と CMPIN の間に外付け抵抗を接続することでヒステリシスを 50mV のプリセット値から変更できるように設計されています。図 8-1 に、ヒステリシスを増やす際の詳細ブロック図を示します。

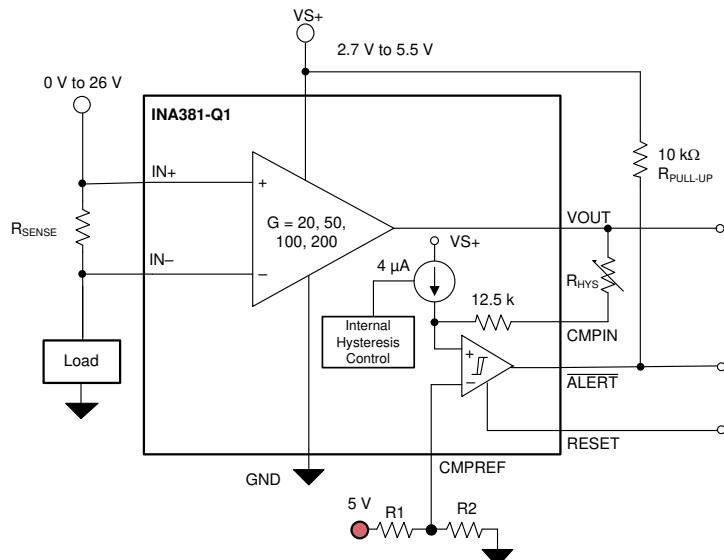


図 8-1. コンパレータのヒステリシスの増加

デフォルトのヒステリシスは 50mV です。INA381-Q1 は、12.5kΩ と直列に 4μA の電流源をコンパレータの内部に備えています。コンパレータの内部電流源とヒステリシスは、ALERT が LOW にアサートされた後にのみ有効になる内部ヒステリシス制御回路で設定されます。ALERT は過電流状態の間中 (VOUT の電圧が CMPREF ピンに設定されたスレッショルドを上回っている間) LOW にアサートされます。内部の 4μA ヒステリシス回路は ALERT が LOW にアサートされた後にのみトリガされます。

ヒステリシスをデフォルトの 50mV より大きくするには、VOUT ピンと CMPIN ピンの間に R_{HYS} 抵抗を接続する必要があります。式 1 に、外付けヒステリシス抵抗を設定するための内部構成を示します。

$$R_{HYS} = \frac{V_{HYS} - (4 \mu A \times 12500 \Omega)}{4 \mu A} \quad (1)$$

ここで

- V_{HYS} は目的のヒステリシス電圧です。
- R_{HYS} は CMPIN ピンの入力に接続する外付け抵抗です。

表 8-2 に、ヒステリシスを設定するために CMPIN ピンの入力に接続する外付け抵抗を示します。

表 8-2. ヒステリシス抵抗の選択

ヒステリシス電圧	CMPIN ピンの外付け抵抗
50mV	0Ω
75mV	6.25kΩ
100mV	12.5kΩ
125mV	18.75kΩ
150mV	25kΩ
200mV	37.5kΩ
250mV	50kΩ
300mV	62.5kΩ

8.1.3 26V を超える同相過渡時の動作

INA381-Q1 は、わずかな回路を追加することで、26V を超える過渡電圧にさらされる回路で使用できます。ツェナー・ダイオードまたはツェナー・タイプの過渡アブソーバ (トランゾーブとも呼ぶ) のみが使えます。その他のタイプの過渡アブソーバは、許容できない遅延時間を持っています。図 8-2 に示すように、ツェナー・ダイオードの動作インピーダンスとして 1 対の抵抗を追加する事から始めます。これらの抵抗はできるだけ小さい値 (ほとんどの場合、約 10Ω) にします。より大きな値も使えますが、ゲインに影響します ([入力フィルタリング](#) のセクションを参照)。この回路は短期的な過渡のみを制限するため、多くの用途では、許容される最小の電力定格の従来型のツェナー・ダイオードと 10Ω の抵抗を使うことで満足な結果が得られます。この組み合わせを使うと、基板面積を最小化できます。これらのダイオードは、SOT-523 または SOD-523 などの小型パッケージで供給されます。

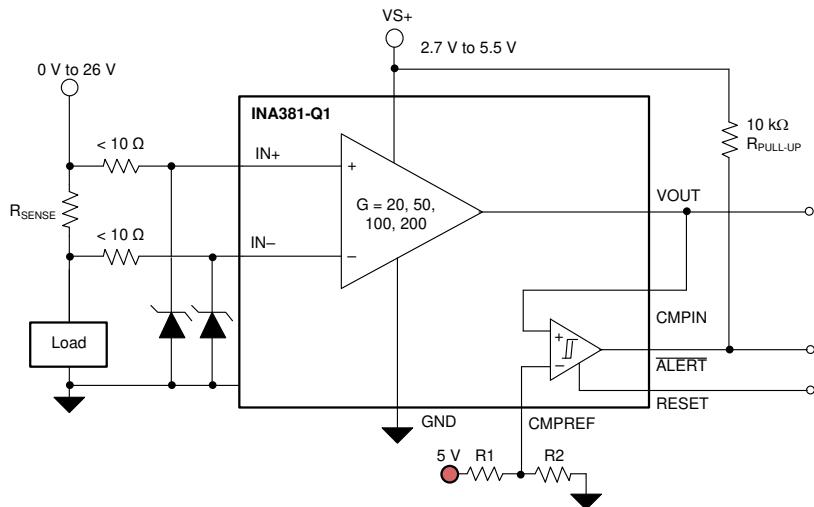


図 8-2. 過渡保護

小電力のツエナー・ダイオードでは十分な過渡吸収能力が得られない場合、大電力のトランゾーブを使います。図 8-2 に、1 つのトランゾーブと、入力間のバック・ツー・バック・ダイオードを使用した最もパッケージ効率が高いソリューションを示します。最もスペース効率が高いソリューションは、1 つの SOT-523 または SOD-523 パッケージに封止されたデュアル直列接続ダイオードです。図 8-2 と図 8-3 に示す例のどちらでも、INA381-Q1 とすべての保護部品が必要とする総基板面積は、SOIC-8 パッケージの基板面積より小さく、VSSOP-8 パッケージの基板面積よりもわずかに大きいのみです。

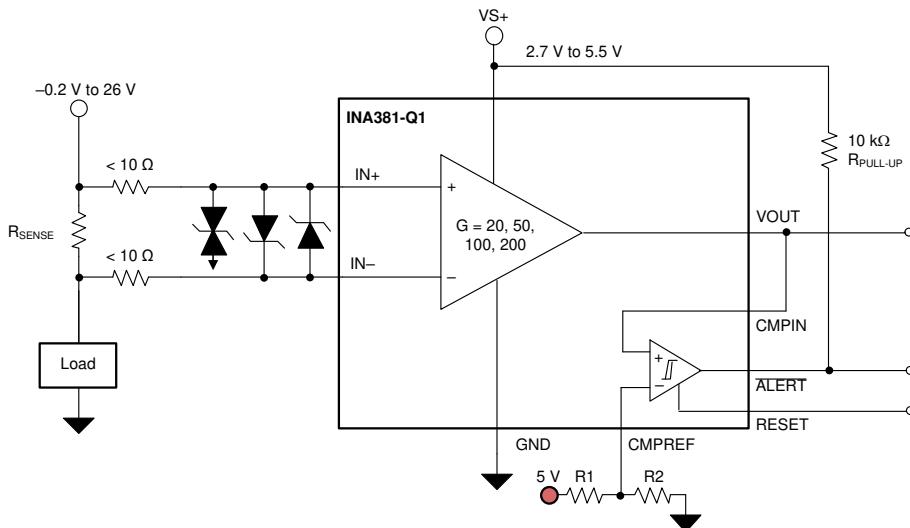


図 8-3. 1 つのトランゾープと入力クランプを使用した過渡保護

8.1.4 入力フィルタリング

INA381-Q1 の出力が高インピーダンスの入力に接続されている場合、本デバイスの出力は、VOUT から GND に接続した単純な RC ネットワークを使ってフィルタ処理を行う最適な位置です。出力でのフィルタ処理により、同相電圧、差動入力信号、INA381-Q1 電源電圧の高周波のじょう乱を減衰させることができます。出力でのフィルタ処理が不可能な場合、または差動入力信号のみがフィルタ処理を必要とする場合、本デバイスの入力ピンにフィルタを接続できます。

外部フィルタ処理は、コンパレータに到達するノイズの量を減らし、それによって誤アラートの可能性を減らすのに役立ちます。このノイズ・フィルタの追加に対するトレードオフは、入力信号とノイズの両方がフィルタ処理されるという理由でアラート応答時間が長くなることです。図 8-4 に、本デバイスの入力フィルタの実装例を示します。

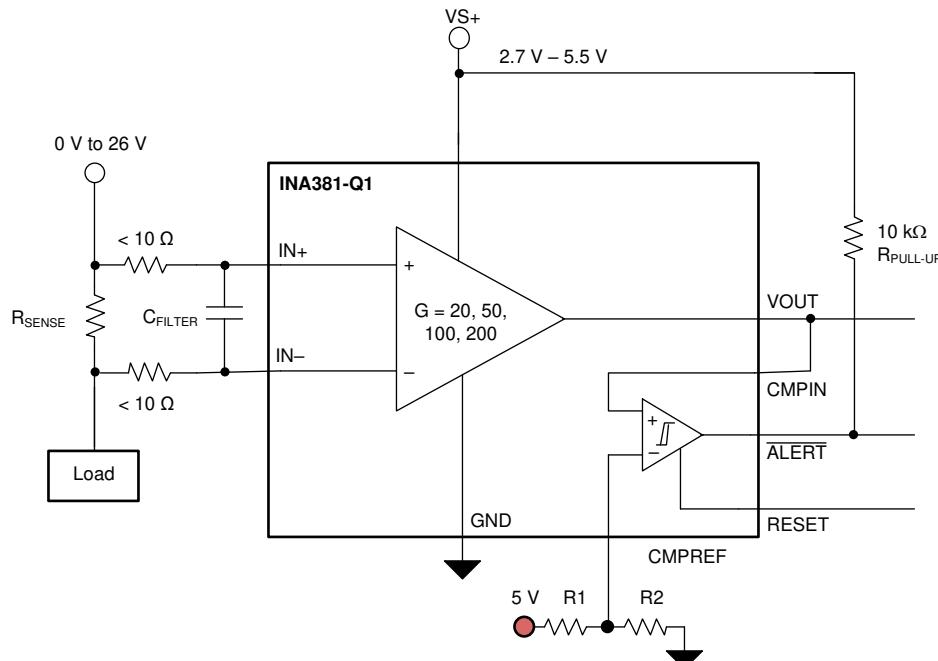


図 8-4. 入力フィルタ

外付け直列抵抗の追加は測定誤差の増大につながるため、これらの直列抵抗の値は 10Ω 以下に維持し、精度への影響を低減する必要があります。図 8-4 に示すように、入力ピンに存在する内部バイアス・ネットワークは、入力ピン間に差動電圧を印加した際、入力バイアス電流にミスマッチを生じさせます。外付け直列フィルタ抵抗を回路に追加した場合、バイアス電流のミスマッチは結果的にフィルタ抵抗両端の電圧降下のミスマッチをもたらします。このミスマッチは、シャント抵抗の両端に発生する電圧から差し引かれる差動誤差電圧を生じさせます。この誤差により、シャント抵抗の両端に発生する電圧と本デバイスの入力ピンの電圧に差が生じます。直列抵抗を追加しなければ、入力バイアス電流のミスマッチがデバイスの動作に及ぼす影響は無視できる程度です。式 2 は、外付けのフィルタ抵抗を使用する際、ゲイン誤差率を計算するために式 3 で使うゲイン誤差係数を計算するために使用します。

式 2 は、シャント抵抗に発生する電圧に対する本デバイスの入力差動電圧のばらつきの大きさが、外付け直列抵抗 (R_F) の値と内部入力抵抗 R_{INT} の値の両方にに基づくことを示しています。本デバイスの入力ピンに到達するシャント電圧の低下は、シャント抵抗両端の電圧と出力電圧を比較する際のゲイン誤差として現れます。式 2 を用いて、シャント電圧と本デバイスの入力ピンでの測定電圧の偏差の推定値を計算します。

$$\text{Gain Error Factor} = \frac{1250 \times R_{INT}}{(1250 \times R_F) + (1250 \times R_{INT}) + (R_F \times R_{INT})} \quad (2)$$

ここで

- R_{INT} は内部入力抵抗
- R_F は外付け直列抵抗

本デバイスの内部入力抵抗 (表 8-3 を参照) を含む式 2 の調整係数は各ゲイン・バージョンによって異なります。表 8-4 に、各デバイスのゲイン誤差係数を示します。

表 8-3. 入力抵抗

製品名	ゲイン	R_{INT} (kΩ)
INA381A1-Q1	20	25
INA381A2-Q1	50	10
INA381A3-Q1	100	5
INA381A4-Q1	200	2.5

表 8-4. デバイスのゲイン誤差係数

製品名	簡略化されたゲイン誤差係数
INA381A1-Q1	$\frac{25000}{(21 \times R_F) + 25000}$
INA381A2-Q1	$\frac{10000}{(9 \times R_F) + 10000}$
INA381A3-Q1	$\frac{1000}{R_F + 1000}$
INA381A4-Q1	$\frac{2500}{(3 \times R_F) + 2500}$

式 3 を使って、外付け直列抵抗を追加した場合のゲイン誤差の推定値を計算します。

$$\text{Gain Error (\%)} = 100 - (100 \times \text{Gain Error Factor}) \quad (3)$$

たとえば、INA381A2-Q1 と、表 8-4 の対応するゲイン誤差の式を使用すると、10Ω の直列抵抗に対して 0.991 のゲイン誤差係数が得られます。対応するゲイン誤差は式 3 を使用して計算され、10Ω の外付け直列抵抗のみの理由で約 0.89% の追加ゲイン誤差が生じます。

8.2 代表的なアプリケーション

8.2.1 双方向ウィンドウ・コンパレータ

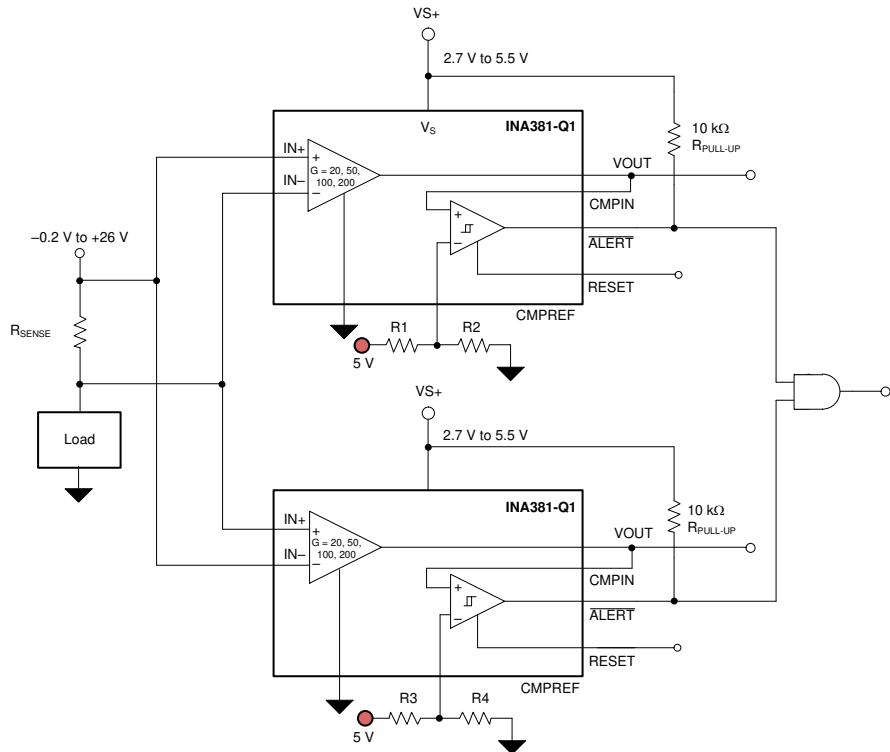


図 8-5. 双方向ウィンドウ・コンパレータ

8.2.1.1 設計要件

表 8-5 に、順方向で測定するハイサイド INA381-Q1 と逆方向で測定するローサイド INA381-Q1 の設計例のパラメータを示します。この例は、最高の精度が得られるように設計されており、両方のデバイスのアラート機能も使用しています。

表 8-5. 設計パラメータ

設計パラメータ	値の例
RSENSE	12mΩ
電源電圧	5V
同相電圧	20V
最大センス電流	20A
小信号帯域幅	> 120kHz
アラート電流スレッショルド	19A

8.2.1.2 詳細な設計手順

このデバイスは、電流センシング抵抗を一方向に流れる電流のみを測定できますが、第 2 の INA381-Q1 を使用することで双方方向モニタを実現できます。第 2 のデバイスの入力ピンを逆にして同じ電流センシング抵抗の両端に接続すると、第 2 のデバイスは第 1 のデバイスと反対の方向に流れる電流を検出できます（図 8-5 を参照）。各デバイスの出力は AND ゲートに接続され、どちらかの制限スレッショルド・レベルを超過したかどうかを検出します。表 8-6 に示すように、どちらの過電流制限スレッショルドも超過していない場合、AND ゲートは HIGH を出力します。AND ゲートの LOW 出力状態は、正の過電流制限または負の過電流制限を超過したことを示します。

表 8-6. 双方向過電流出力の状態

OCP の状態	出力
OCP+	0
OCP-	0
OCP なし	1

この例では、シャント抵抗を流れる最大電流を、順方向も逆方向も 20A と想定しています。最大限の精度が求められます。そのため、最大出力スイングを最小ゲインと最大電流で除算することでシャント抵抗は最大化されます。表 8-5 で使用された設計パラメータから 12.3mΩ のシャント値が求まります。最も近い 1% および 0.1% 標準抵抗は 12mΩ であるため、この値を両方の INA381-Q1 デバイスに使用します。

電流が $\pm 19A$ を超えた場合には正措置を講じる必要があるため、コンパレータは $4.56V$ ($19A \times 0.012\Omega \times 20V/V$) の値を必要とします。この例では、5V レールを分圧する 2 つの $4.53k\Omega$ 抵抗 (R1, R3) と 2 つの $5k\Omega$ 抵抗 (R2, R4) で構成される分圧器がこの値に近い電圧を供給します。両方のデバイスのアラート機能がマイクロコントローラ上の 1 本の GPIO ピンを確実にトリガできるように、両方のコンパレータ出力は AND ゲートに入力されています。

8.2.1.3 応用回路の特性曲線

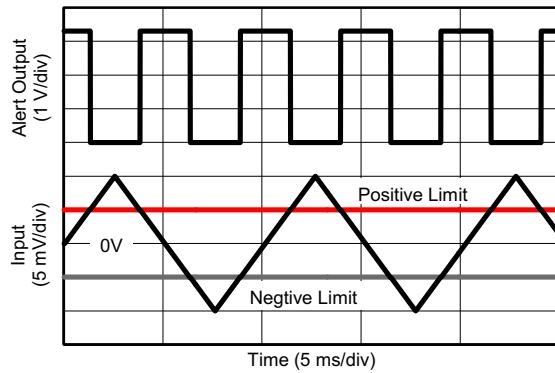


図 8-6. 双方向動作

8.2.2 ソレノイドのローサイド電流センシング

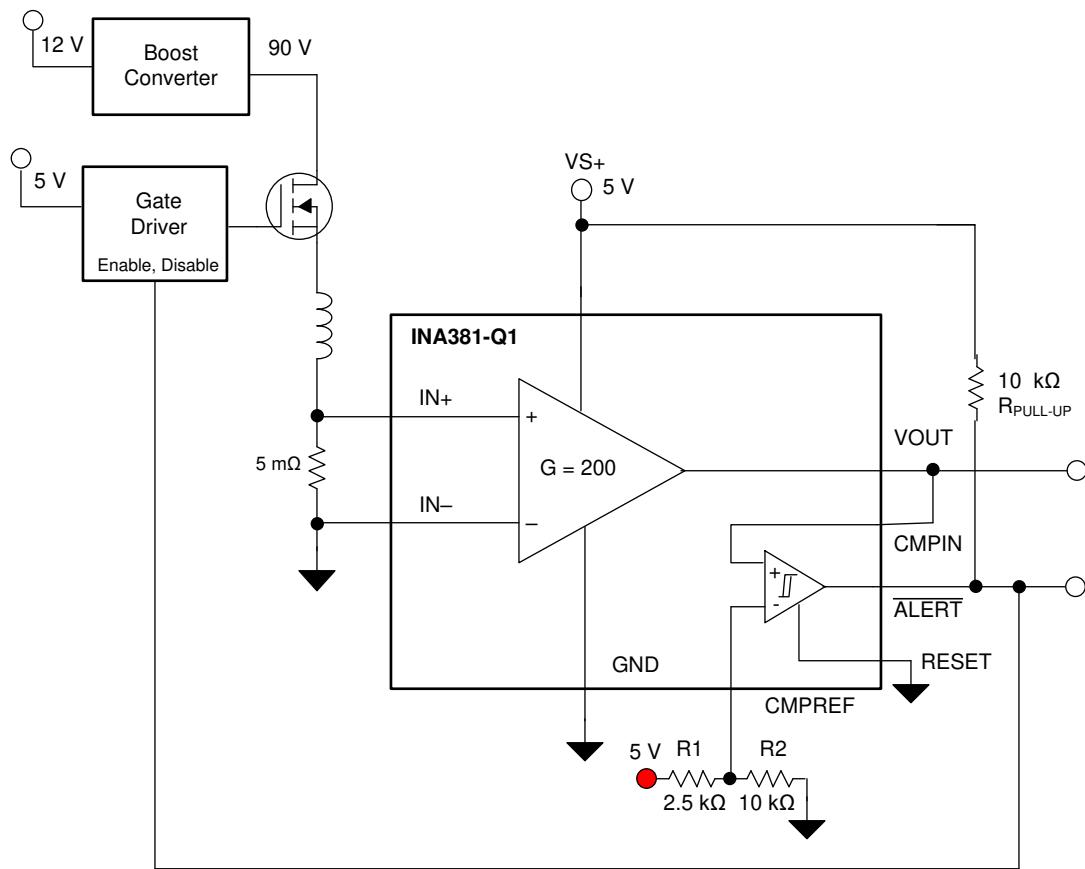


図 8-7. ソレノイドのローサイド電流センシング

8.2.2.1 設計要件

表 8-7 に、INA381-Q1 と ALERT 機能を使用して $20\mu\text{s}$ 未満のシステム・シャットダウン機能を備えたローサイド電流センス・アンプを実現するアプリケーション設計パラメータを示します。

表 8-7. 設計パラメータ

設計パラメータ	値の例
電源電圧	5V
ローサイド電流センシング	$V_{CM} = 0V$
動作モード	単方向
最大電流センシング・スレッショルド	4.0A
ALERT 応答時間	$< 20\mu\text{s}$
ALERT ピン・モード	透過
R_{SENSE} 抵抗	5mΩ
ゲイン・オプション	200V/V

8.2.2.2 詳細な設計手順

INA381-Q1 は、 $-0.3V \sim +26V$ の同相電圧範囲でシャント抵抗を流れる電流を測定できます。INA381-Q1 は、負荷電流を正確に測定するのに十分なグランド下マージンを確保できるローサイド電流センシングが可能です。ローサイド電流センシングの一般的なアプリケーションの 1 つはソレノイド制御アプリケーションです。図 8-7 に示すように、一般的な高電圧ソレノイド・アプリケーションは高耐圧 NMOS トランジスタ、NMOS トランジスタのソースに接続された低抵抗のシャント抵抗、ソレノイドで構成されます。ソレノイドは、オン / オフ状態をトリガするリレーを制御するアプリケーションでしばしば使

用されます。電流がソレノイドを流れるとき、銅巻線を流れる電流が鉄心の周囲に磁界を発生させ、リレーを開閉させることができます。産業用バルブ、電気機械式リレー、PLC 制御リレーは大抵ソレノイドを使って作られており、ソレノイドのドライバ回路はディスクリート方式で設計されています (図 8-7 を参照)。

NMOS スイッチのデューティ・サイクルを制御してソレノイドの位置を制御するためにマイクロコントローラ・ユニットがしばしば使用されます。ソレノイド・ドライバのデューティ・サイクルを制御することで、ソレノイドを流れる電流を制御し、それにより位置を制御できます。しかし、オンとオフの 2 つの状態のみを必要とするアプリケーションでは、マイクロコントローラは高価かつ過剰である場合もあります。特定のアプリケーションでソレノイドが離れた場所に配置されている場合、電流センス・アンプの信号をマイクロコントローラに送り返すことは、追加のオーバーヘッドを生み出し、しばしばアプリケーションのコストを増やすことがあります。INA381-Q1 には、CMPIN 信号が CMPREF スレッショルド信号を上回ると ALERT をアサートするように設定できるコンパレータが内蔵されています。この ALERT 信号は、NMOS のゲート・ドライバ回路に ALERT 信号を印加するために使えます。これにより、NMOS スイッチをディセーブルして回路をオフにし、損傷を防止できます。ソレノイドの実効インピーダンスは、インダクタと直列接続された抵抗で表されます。ソレノイドが損傷した場合、インダクタはインダクタンスを失い、短絡した抵抗としてふるまう可能性があります。保護機能がないと、大電流がソレノイドを流れてシステムを損傷させ、永続的な障害を引き起こすおそれがあります。10μs 以内で応答する ALERT ピンを備えた INA381-Q1 を NMOS ドライバに直接接続することで、過電流状態発生時にソレノイドの電力を遮断できます。負荷電流が安全動作制限値を下回ると、ALERT はクリアされ、ソレノイドは安全に動作できます。この設計例は、ソレノイド・アプリケーション用に INA381-Q1 を実装するための指針として使用できます。

式 4 に基づくと、CMPREF 電圧の設計例は 4V です。スレッショルド電圧は、シンプルな分割抵抗 R1 および R2 を使用して設定します。R1 は 2.5kΩ に設定し、R2 は 10kΩ に設定します。この 4V スレッショルドが CMPREF ピンに設定されます。電流が 4A を上回ると、VOUT の電圧が 4V を超え、ALERT ピンが LOW 信号をアサートし、フォルト検出を示します。RESET ピンをグランドに接続することで、デバイスは透過モードに設定されます。この設定により、電流信号が 4A を下回った際、ALERT ピンが HIGH を出力してフォルト検出をリセットし、ソレノイドの安全な動作を維持します。この例では、設定された安全動作電流スレッショルドに基づいて、ソレノイドを自動的に保護しトリガできる方法を説明します。

このアプリケーションでは、4A 以上が過電流状態と見なされているため、電流がシステムに損傷を与えないように何らかの是正措置を講じる必要があります。INA381-Q1 は、CMPREF ピンを使用して特定の過電流状態に合わせてカスタマイズできる ALERT ピンによって是正処置を提供します。適切な CMPREF 値を設定するには、ゲイン・オプションと R_{SENSE} 値を最初に決定する必要があります。この設計例では 200V/V のゲインと 5mΩ の R_{SENSE} 値を使用します。この場合、CMPREF は式 4 に従って計算します。この値は約 4V と計算されます。この値は分圧器または LDO によって実現できます。この具体例では分圧器を選択しました。

$$\text{CMPREF (V)} = [\text{アラートのスレッショルド (A)} \times \text{シャント抵抗} (\Omega) + V_{OS} (V)] \times \text{ゲイン} \quad (4)$$

8.2.2.3 応用回路の特性曲線

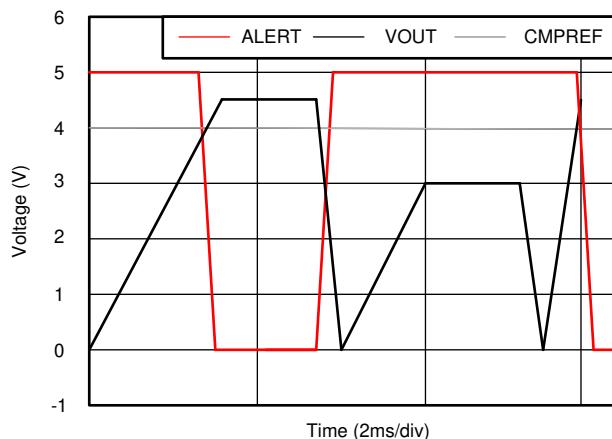


図 8-8. ローサイド・センシング応用回路の特性曲線

9 電源に関する推奨事項

本デバイスの入力回路は、電源電圧 (V_S) を超える同相電圧上の信号を正確に測定します。たとえば、 V_{S+} 電源ピンには 5V の電圧を印加できますが、監視対象の負荷電源電圧 (V_{CM}) は最大 26V である可能性があります。本デバイスは、本デバイスに電力を供給しているかどうかにかかわらず、-0.2V~+26V の入力ピン電圧に耐えます。

動作の安定性を高めるための電源バイパス・コンデンサは、本デバイスの電源およびグランド・ピンにできるだけ近づけて配置する必要があります。この電源バイパス・コンデンサの標準値は $0.1\mu F$ です。ノイズが多い、またはインピーダンスが高い電源を使ったアプリケーションでは、デカップリング・コンデンサの追加による電源ノイズの除去が必要な場合があります。

10 レイアウト

10.1 レイアウトの注意点

- 電源バイパス・コンデンサは、電源およびグランド・ピンにできるだけ近づけて配置します。このバイパス・コンデンサの推奨値は $0.1\mu\text{F}$ です。ノイズが多い、またはインピーダンスが高い電源を補償するため、デカップリング容量を追加します。
- サーマル・パッドと GND は、確実に PCB のベタのグランド・プレーンに接続します。
- オープン・ドレイン出力ピンは、 $10\text{k}\Omega$ のプルアップ抵抗によって電源電圧レールにプルアップします。

10.2 レイアウト例

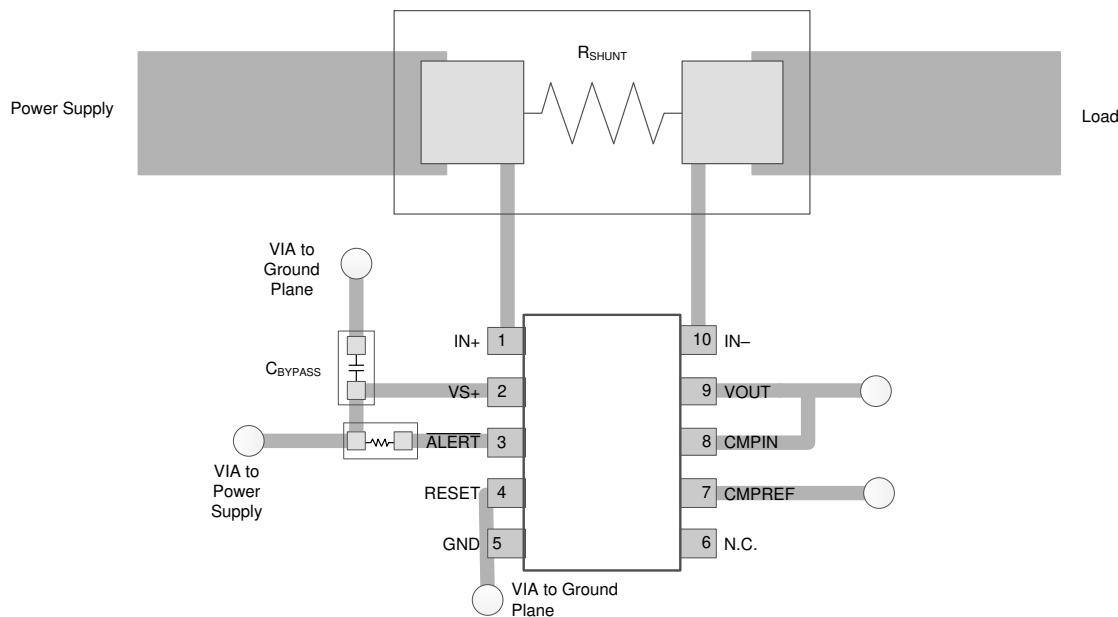


図 10-1. DGS パッケージの推奨レイアウト

11 デバイスおよびドキュメントのサポート

11.1 ドキュメントのサポート

11.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、[REF31xx 15ppm/°C Maximum, 100- \$\mu\$ A, SOT-23 Series Voltage Reference](#) データシート (英語)
- テキサス・インスツルメンツ、[INA381EVM](#) ユーザー・ガイド (英語)

11.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[ti.com](#) のデバイス製品フォルダを開いてください。「更新の通知を受け取る」をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

11.3 サポート・リソース

TI E2E™ サポート・フォーラム は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。[TI の使用条件](#)を参照してください。

11.4 商標

TI E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

11.5 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい ESD 対策をとらないと、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

11.6 用語集

[TI 用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあります。ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
INA381A1QDGSRQ1	Active	Production	VSSOP (DGS) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	22O6
INA381A1QDGSRQ1.B	Active	Production	VSSOP (DGS) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	22O6
INA381A2QDGSRQ1	Active	Production	VSSOP (DGS) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	22P6
INA381A2QDGSRQ1.B	Active	Production	VSSOP (DGS) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	22P6
INA381A3QDGSRQ1	Active	Production	VSSOP (DGS) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	22Q6
INA381A3QDGSRQ1.B	Active	Production	VSSOP (DGS) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	22Q6
INA381A4QDGSRQ1	Active	Production	VSSOP (DGS) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	22R6
INA381A4QDGSRQ1.B	Active	Production	VSSOP (DGS) 10	2500 LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 125	22R6

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

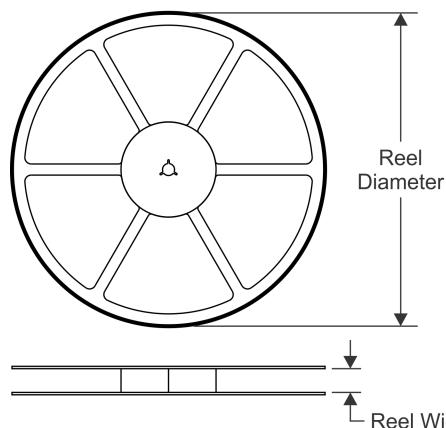
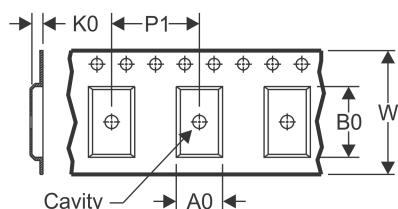
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF INA381-Q1 :

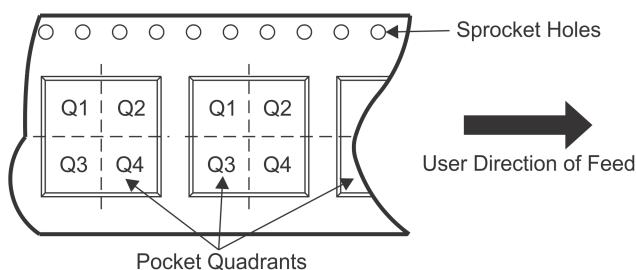
- Catalog : [INA381](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

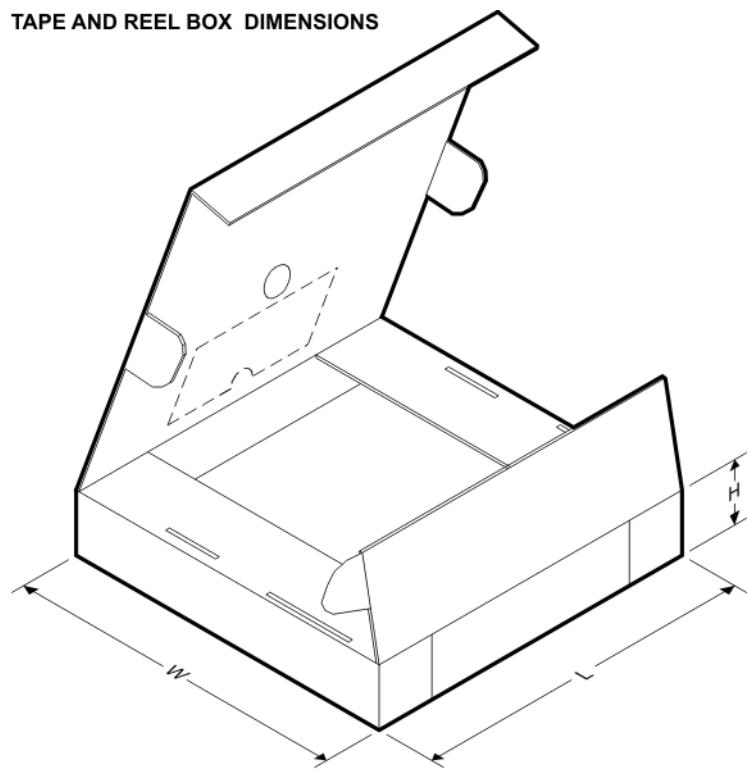
TAPE AND REEL INFORMATION
REEL DIMENSIONS

TAPE DIMENSIONS


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
INA381A1QDGSRQ1	VSSOP	DGS	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
INA381A2QDGSRQ1	VSSOP	DGS	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
INA381A3QDGSRQ1	VSSOP	DGS	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
INA381A4QDGSRQ1	VSSOP	DGS	10	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
INA381A1QDGSRQ1	VSSOP	DGS	10	2500	366.0	364.0	50.0
INA381A2QDGSRQ1	VSSOP	DGS	10	2500	366.0	364.0	50.0
INA381A3QDGSRQ1	VSSOP	DGS	10	2500	366.0	364.0	50.0
INA381A4QDGSRQ1	VSSOP	DGS	10	2500	366.0	364.0	50.0

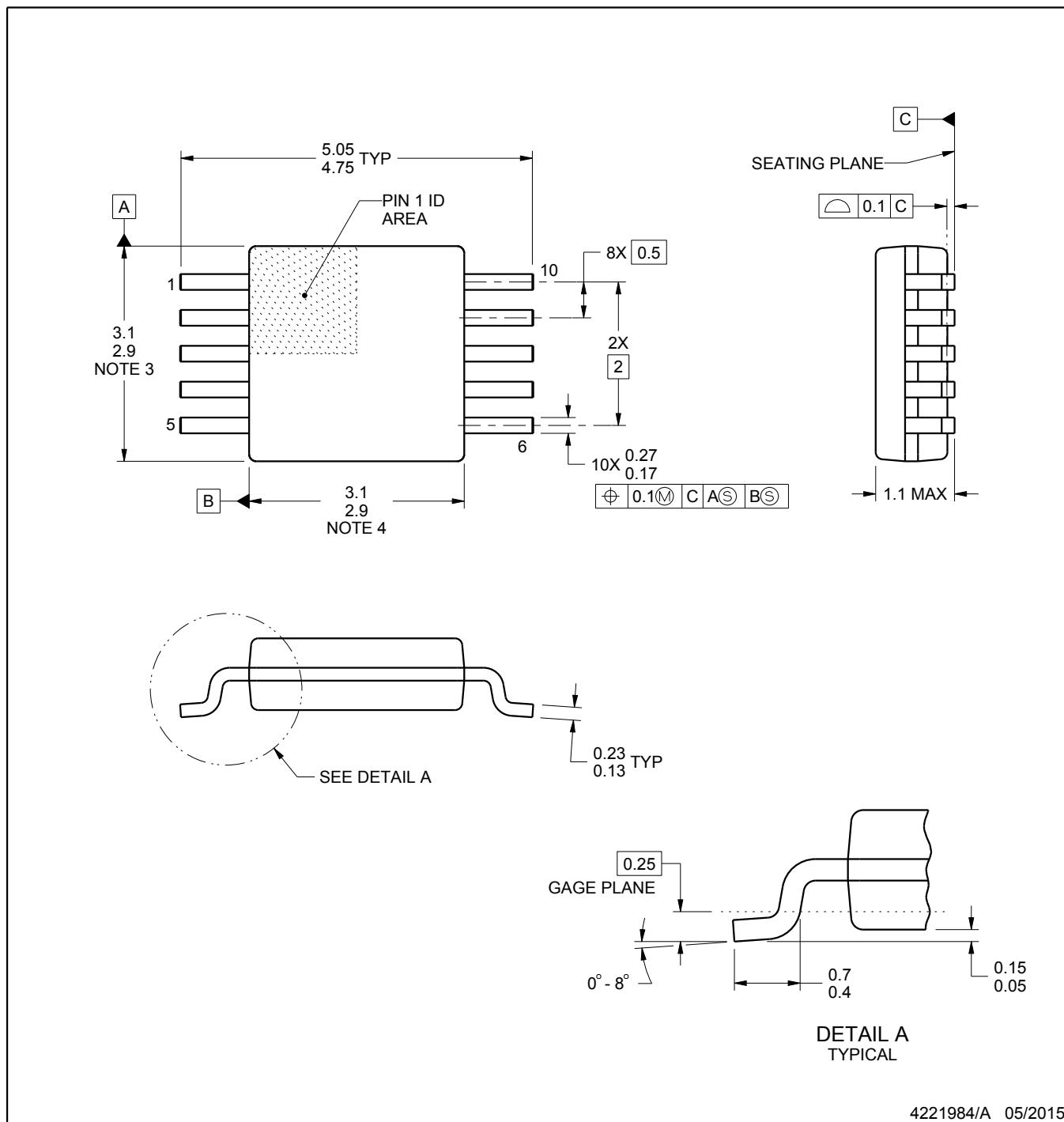
PACKAGE OUTLINE

DGS0010A



VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4221984/A 05/2015

NOTES:

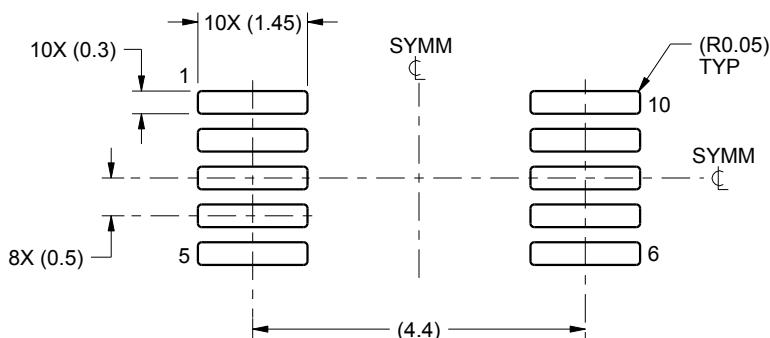
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
 2. This drawing is subject to change without notice.
 3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
 4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
 5. Reference JEDEC registration MO-187, variation BA.

EXAMPLE BOARD LAYOUT

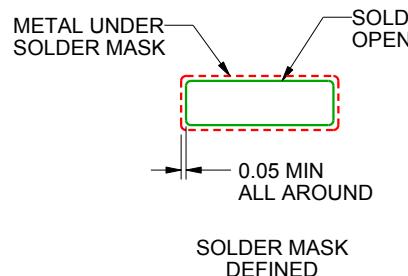
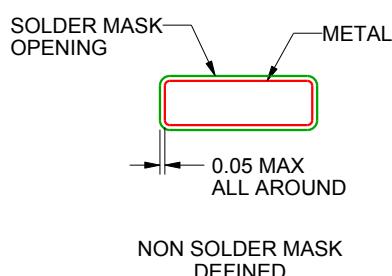
DGS0010A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
SCALE:10X



SOLDER MASK DETAILS
NOT TO SCALE

4221984/A 05/2015

NOTES: (continued)

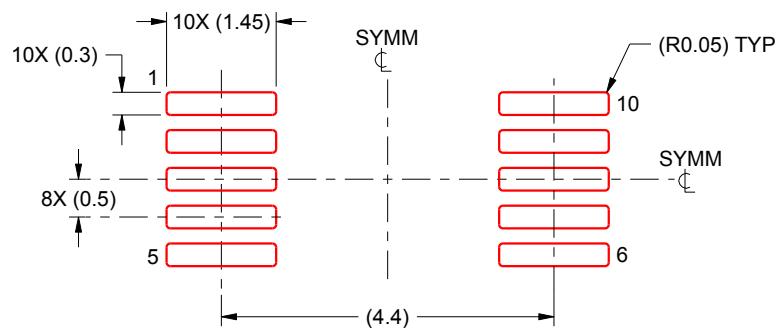
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DGS0010A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:10X

4221984/A 05/2015

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月