INA232 48V、16 ビット、電流・電圧・電力モニタ、I²C インターフェイス搭載

1 特長

- ハイサイドまたはローサイド電流センシング
- 1.7V ~ 5.5V 電源で動作
- 電流、電圧、電力を報告
- プログラム可能なフルスケール・ レンジ：20mV / 80mV
- 入力同相範囲：-0.3V ~ 48V
- 電流モニタ精度：
  - 16 ビット ADC 分解能
  - ゲイン誤差 0.3% (最大値)
  - オフセット 50μV (最大値)
- 低い入力バイアス電流：10nA (最大値)
- 平均化オプションを設定可能
- ゼネラル・ コール・ アドレスによりデバイス間での変換同期が可能
- アラート限界値による過電流および低電流イベント
- 1.2V 互換の I²C、SMBus インターフェイス
- ピンで選択可能な 4 つのアドレスを持つ 2 つのデバイス・ アドレス・ オプション
- SOT23-8 パッケージ
- 動作温度：-40℃および +125℃

2 アプリケーション

- スマート・ スピーカ
- バッテリ・ チャージャ
- パワー・ マネージメント
- バッテリ・ セル・ モニタとバランサ
- ラック・ サーバー

3 概要

INA232 デバイスは、16 ビット・ デジタル電流モニタで、I²C/SMBus 互換のインターフェイスを内蔵しており、1.2V、1.8V、3.3V、5.0V などの広範なデジタル・ バス電圧と互換性があります。このデバイスは、外付けの検出抵抗の両端の電圧を監視し、電流、バス電圧、電力の値を報告します。

INA232 は、ADC 変換時間と平均化をプログラム可能です。さらに、このデバイスにはプログラム可能な較正値および内蔵乗算器があり、アンペア単位の電流およびワット単位の電力の数値を直接読み出すことができます。このデバイスは、IN- ピンに印加されるバス電圧を監視し、過電流、低電流、過電圧、低電圧状態に対してアラートを発生できます。 電流測定モードでは入力インピーダンスが高いので、値の小さいシステム電流の測定に必要となる大きな電流検出抵抗を使用できます。

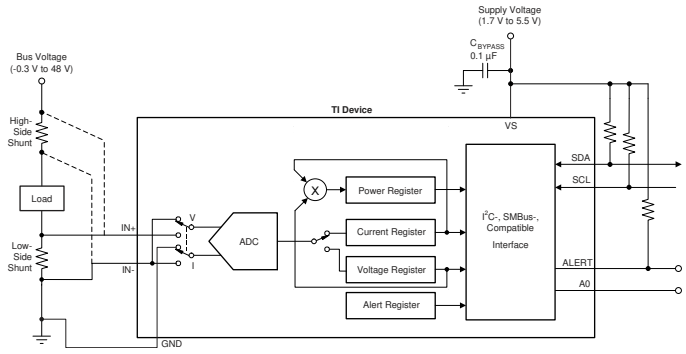
INA232 は、電源電圧にかかわらず、-0.3V ~ 48V の同相バス電圧での電流を検出できます。このデバイスは、単一の 1.7V ~ 5.5V 電源で動作し、通常動作で標準 300μA の電流を消費します。このデバイスは、低消費電力のスタンバイ・ モードに移行でき、このときの動作電流はわずか 2.2μA (標準値) です。

パッケージ情報 (1)

部品番号 (2)	パッケージ	本体サイズ (公称)
INA232	SOT-23 (8)	1.60mm × 2.90mm

(1) 利用可能なパッケージについては、データシートの末尾にあるパッケージ・ オプションについての付録を参照してください。

(2) INA232 は A および B のデバイス・ アドレス・ オプションで利用できます。A デバイスと B デバイスのアドレスの違いについては、表 7-1 を参照してください。



ハイサイドまたはローサイドのセンシング・ アプリケーション

英語版の TI 製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、www.ti.com で閲覧でき、その内容が常に優先されます。TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、必ず最新版の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 概要.....1
4 改訂履歴.....2
5 ピン構成および機能.....3
6 仕様.....4
6.1 絶対最大定格.....4
6.2 ESD 定格.....4
6.3 推奨動作条件.....4
6.4 熱に関する情報.....4
6.5 電気的特性.....5
6.6 タイミング要件 (I^2C).....7
6.7 タイミング図.....7
6.8 代表的特性.....8
7 詳細説明.....11
7.1 概要.....11
7.2 機能ブロック図.....11
7.3 機能説明.....11
7.4 デバイスの機能モード.....13
7.5 プログラミング.....15
7.6 レジスタ・マップ.....18
8 アプリケーションと実装.....24
8.1 アプリケーション情報.....24
8.2 代表的なアプリケーション.....28
8.3 電源に関する推奨事項.....31
8.4 レイアウト.....31
9 デバイスおよびドキュメントのサポート.....32
9.1 デバイスのサポート.....32
9.2 ドキュメントのサポート.....32
9.3 ドキュメントの更新通知を受け取る方法.....32
9.4 サポート・リソース.....32
9.5 商標.....32
9.6 静電気放電に関する注意事項.....32
9.7 用語集.....32
10 メカニカル、パッケージ、および注文情報.....32

4 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

DATE	REVISION	NOTES
December 2022	*	Initial Release

Copyright © 2023 Texas Instruments Incorporated

5 ピン構成および機能

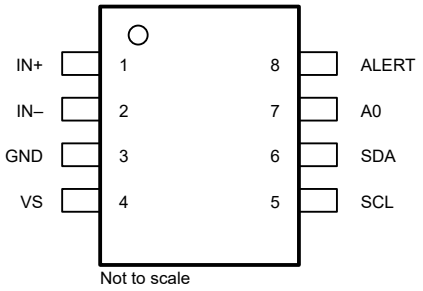


図 5-1. DDF パッケージ 8 ピン SOT-23 (上面図)

表 5-1. ピン機能

ピン		種類	説明
名称	DDF (SOT23-8)		
A0	7	デジタル入力	アドレス・ピン。GND、SCL、SDA、または VS に接続します。ピンの設定と対応するアドレスの一覧を、表 7-1 に示します。
ALERT	8	デジタル出力	多機能アラート、オープン・ドレイン出力。このピンは、アラートによりフォルト状態を通知するか、変換が完了したときにホストに通知するよう構成できます。
GND	3	グランド	アナログとデジタルの両方のグランド。
IN-	2	アナログ入力	電流検出の負入力。ハイサイド・アプリケーションの場合、検出抵抗の負荷側に接続します。ローサイド・アプリケーションの場合、検出抵抗のグランド側に接続します。バス電圧の測定は、このピンを基準にして行われます。
IN+	1	アナログ入力	電流検出の正入力。ハイサイド・アプリケーションの場合、検出抵抗のバス電圧側に接続します。ローサイド・アプリケーションの場合、検出抵抗の負荷側に接続します。
SCL	5	デジタル入力	シリアル・バス・クロック・ライン、オープン・ドレイン入力。
SDA	6	デジタル入力 / 出力	シリアル・バス・データ・ライン、オープン・ドレイン入出力
VS	4	電源	電源、1.7V ~ 5.5V

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)[(1)]

		最小値	最大値	単位
V_S	電源電圧		6	V
V_{IN+}、V_{IN-}	差動 (V_{IN+}) - (V_{IN-})	-26	26	V
	同相	GND - 0.3	50	V
V_{IO}	SDA、SCL、ALERT、A0	GND - 0.3	6	V
	各ピンの入力電流		5	mA
	オープン・ドレインのデジタル出力電流 (SDA、ALERT)		10	mA
T_A	動作温度	-55	150	℃
T_J	接合部温度		150	℃
T_{stg}	保存温度	-65	150	℃

(1) 絶対最大定格の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。絶対最大定格は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。

6.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン[(1)]	±2000	V
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 準拠、すべてのピン[(2)]	±1000	

(1) JEDEC のドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスで安全な製造が可能であると記載されています。
(2) JEDEC のドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスで安全な製造が可能であると記載されています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V_{CM}	同相入力範囲	GND - 0.3		48	V
V_S	動作電源電圧範囲	1.7		5.5	V
T_A	周囲温度	-40		125	℃

6.4 熱に関する情報

熱評価基準[(1)]		INA232 DDF (SOT-23) 8 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	146.8	℃/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	70.5	℃/W
$R_{\theta JB}$	接合部から基板への熱抵抗	67.1	℃/W
Ψ_{JT}	接合部から上面への特性パラメータ	4.1	℃/W
Y_{JB}	接合部から基板への特性パラメータ	66.7	℃/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	℃/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション・レポートを参照してください。

Copyright © 2023 Texas Instruments Incorporated

6.5 電気的特性

T_A = 25℃、V_S = 3.3V、V_{SENSE} = V_{IN+} - V_{IN-} = 0mV、V_{IN} = V_{BUS} = 12V (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
入力						
CMRR	同相除去	V_{CM} = -0.3V ~ 48V、T_A = -40℃ ~ 125℃	120	150		dB
	シャント電圧入力範囲	ADCRANGE = 0	-81.9175		81.92	mV
		ADCRANGE = 1	-20.4794		20.48	mV
V_{os}	シャント・オフセット電圧	V_{CM} = 12V			±50	µV
dV_{os}/dT	シャント・オフセット電圧ドリフト	T_A = -40℃ ~ +125℃			±0.1	µV/℃
V_{os_b}	IN- バスのオフセット電圧				±10	mV
dV_{os_b}/dT	IN- バスのオフセット電圧ドリフト	T_A = -40℃ ~ +125℃			±50	µV/℃
$PSRR_{SHUNT}$	電源除去比 (電流の測定)	V_S = 1.7V ~ 5.5V、T_A = -40℃ ~ 125℃			±10	µV/V
$PSRR_{BUS}$	電源除去比 (電圧の測定)	V_S = 1.7V ~ 5.5V、T_A = -40℃ ~ 125℃、 V_{IN-} = 50mV			±5	mV/V
Z_{IN-}	IN- の入力インピーダンス	バス電圧の測定モード		1.05		MΩ
I_{B_SHDWN}	入力リーケージ	IN+、IN-、シャットダウン・モード		0.1	5	nA
I_B	入力バイアス電流	IN+、IN-、電流測定モード		0.1	10	nA
DC 精度						
R_{DIFF}	差動入力インピーダンス (IN+ から IN- へ)	シャントまたは電流測定モード、V_{IN+} - V_{IN-} < 82mV		140		kΩ
	ADC 分解能	T_A = -40℃ ~ 125℃		16		ビット
	1LSB ステップ・サイズ	シャント電圧、ADCRANGE = 0		2.5		µV
		シャント電圧、ADCRANGE = 1		625		nV
		バス電圧		1.6		mV
	ADC 変換時間 (T_A = -40℃ ~ 125℃)	CT ビット=000	133	140	147	µs
		CT ビット=001	194	204	214	µs
		CT ビット=010	315	332	349	µs
		CT ビット=011	559	588	617	µs
		CT ビット=100	1.045	1.100	1.155	ms
		CT ビット=101	2.01	2.116	2.222	ms
		CT ビット=110	3.948	4.156	4.364	ms
		CT ビット=111	7.832	8.244	8.656	ms
G_{SERR}	シャント電圧のゲイン誤差				±0.3	%
G_{S_DRFT}	シャント電圧のゲイン誤差ドリフト	T_A = -40℃ ~ +125℃			30	ppm/℃
G_{BERR}	V_{IN-} 電圧のゲイン誤差				±0.5	%
G_{B_DRFT}	V_{IN-} 電圧のゲイン誤差ドリフト	T_A = -40℃ ~ +125℃			50	ppm/℃
INL	積分非直線性			±2		m%
DNL	微分非直線性			±0.1		LSB
電源						
I_Q	静止電流	V_{SENSE} = 0mV		300	380	µA
		I_Q と温度との関係、T_A = -40℃ ~ +125℃			500	µA
		シャットダウン		2.2	3	µA
V_{POR}	パワーオン・リセットのスレッショルド	V_S の立ち下がり		0.95		V

Copyright © 2023 Texas Instruments Incorporated

T_A = 25℃、V_S = 3.3V、V_{SENSE} = V_{IN+} - V_{IN-} = 0mV、V_{IN} = V_{BUS} = 12V (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
SMBUS						
	SMBUS タイムアウト			28	35	ms
デジタル入出力						
	入力容量			3		pF
V_{IH}	ロジック入力レベル、High	V_S = 1.7V ~ 5.5V、T_A = -40℃ ~ +125℃	0.9		5.5	V
V_{IL}	ロジック入力レベル、Low	V_S = 1.7V ~ 5.5V、T_A = -40℃ ~ +125℃	0		0.4	V
V_{HYS}	ヒステリシス			130		mV
V_{OL}	ロジック出力レベル、Low	I_{OL} = 3mA、V_S = 1.7V ~ 5.5V、T_A = -40℃ ~ +125℃	0		0.3	V
	デジタル・リーク入力電流	0 ≦ V_{INPUT} ≦ V_S	-1		1	µA

Copyright © 2023 Texas Instruments Incorporated

6.6 タイミング要件 (I²C)

		最小値	公称値	最大値	単位
I²C バス (ファスト・ モード)					
$F_{(SCL)}$	I²C クロック周波数	1		400	kHz
$t_{(BUF)}$	ストップ条件とスタート条件間のバス解放時間	600			ns
$t_{(HDSTA)}$	再スタート条件の後のホールド時間。この期間が経過した後、最初のクロックが生成されます。	100			ns
$t_{(SUSTA)}$	再スタート条件のセットアップ時間	100			ns
$t_{(SUSTO)}$	ストップ条件のセットアップ時間	100			ns
$t_{(HDDAT)}$	データ・ ホールド時間	10		900	ns
$t_{(SUDAT)}$	データ・ セットアップ時間	100			ns
$t_{(LOW)}$	SCL クロックの Low 期間	1300			ns
$t_{(HIGH)}$	SCL クロックの High 期間	600			ns
t_F	データ立ち下がり時間			300	ns
t_F	クロック立ち下がり時間			300	ns
t_R	クロック立ち上がり時間			300	ns
t_R	クロック立ち上がり時間 (SCLK ≦ 100kHz)			1000	ns
I²C バス (ハイスピード・ モード)					
$F_{(SCL)}$	I²C クロック周波数	10		2940	kHz
$t_{(BUF)}$	ストップ条件とスタート条件間のバス解放時間	160			ns
$t_{(HDSTA)}$	再スタート条件の後のホールド時間。この期間が経過した後、最初のクロックが生成されます。	100			ns
$t_{(SUSTA)}$	再スタート条件のセットアップ時間	100			ns
$t_{(SUSTO)}$	ストップ条件のセットアップ時間	100			ns
$t_{(HDDAT)}$	データ・ ホールド時間	10		125	ns
$t_{(SUDAT)}$	データ・ セットアップ時間	20			ns
$t_{(LOW)}$	SCL クロックの Low 期間	200			ns
$t_{(HIGH)}$	SCL クロックの High 期間	60			ns
t_F	データ立ち下がり時間			80	ns
t_F	クロック立ち下がり時間			40	ns
t_R	クロック立ち上がり時間			40	ns

6.7 タイミング図

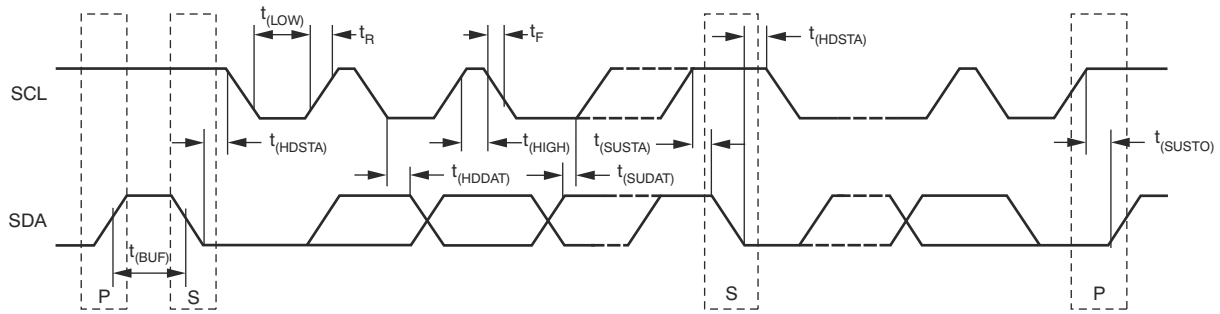


図 6-1. I²C のタイミング図

6.8 代表的特性

T_A = 25℃、V_{VS} = 3.3V、V_{CM} = 12V、V_{SENSE} = (V_{IN+} - V_{IN-}) = 0mV (特に記述のない限り)

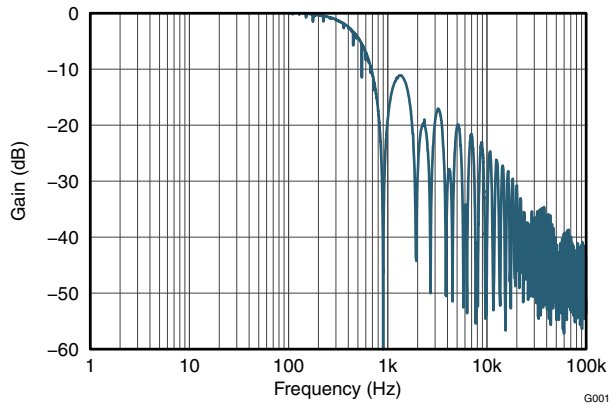


図 6-2. 周波数応答

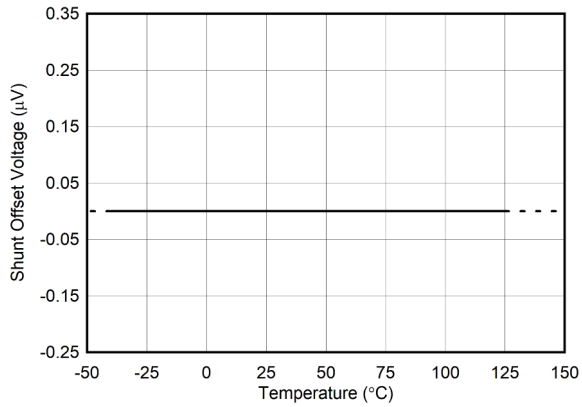


図 6-3. シャント入力オフセット電圧と温度との関係

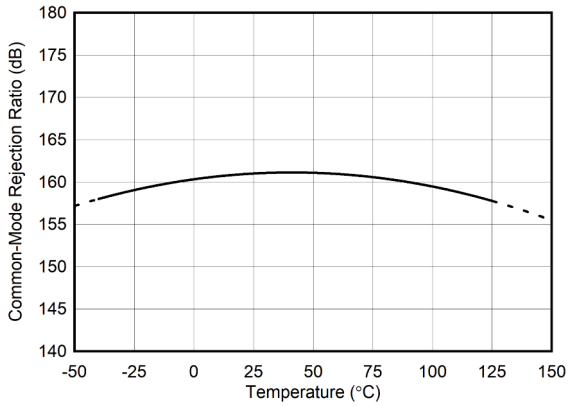


図 6-4. シャント入力 CMRR と温度との関係

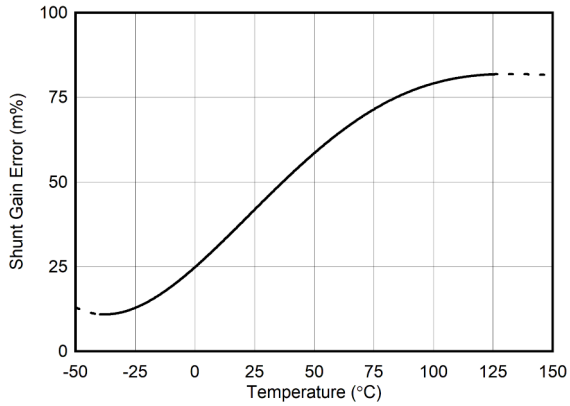


図 6-5. シャントのゲイン誤差と温度との関係

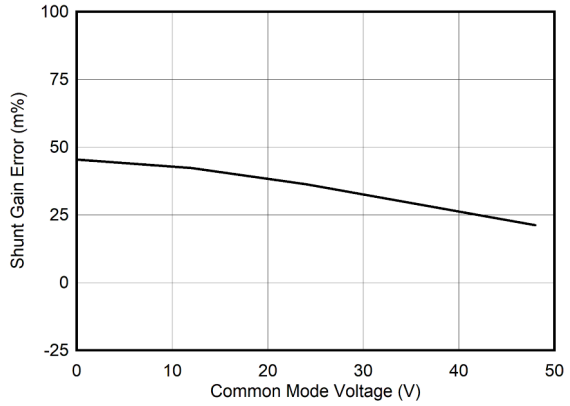


図 6-6. シャントのゲイン誤差と同相電圧の関係

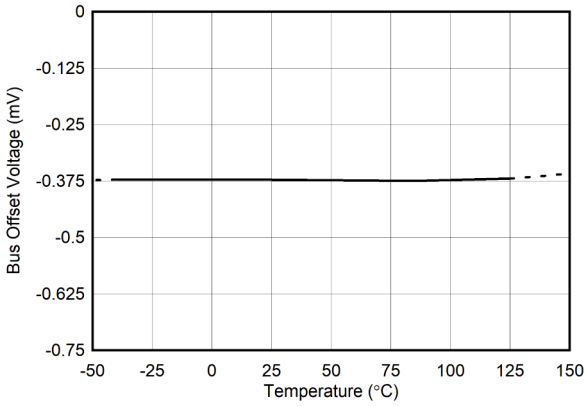


図 6-7. バスのオフセット電圧 (V_{IN-}) と温度との関係

Copyright © 2023 Texas Instruments Incorporated

6.8 代表的特性 (continued)

T_A = 25℃、V_{VS} = 3.3V、V_{CM} = 12V、V_{SENSE} = (V_{IN+} - V_{IN-}) = 0mV (特に記述のない限り)

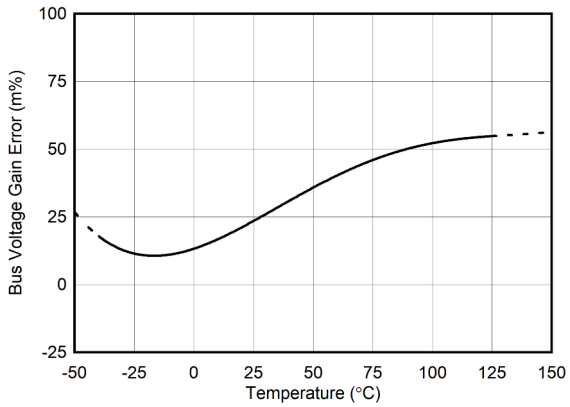


図 6-8. バス電圧 (V_{IN-}) のゲイン誤差と温度との関係

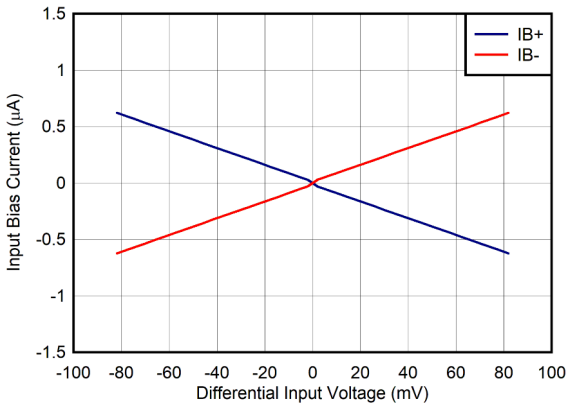


図 6-9. 入力バイアス電流と差動電圧との関係

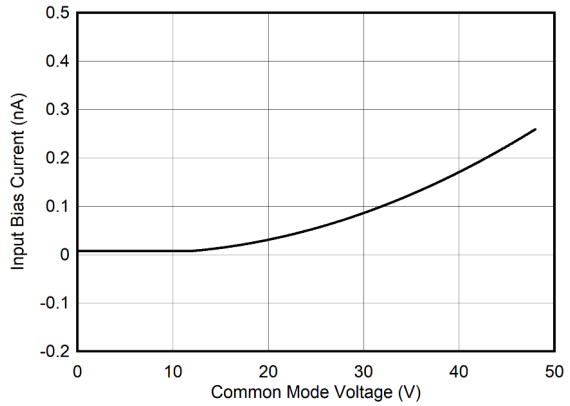


図 6-10. 入力バイアス電流と同相電圧との関係 (IB+、IB-)

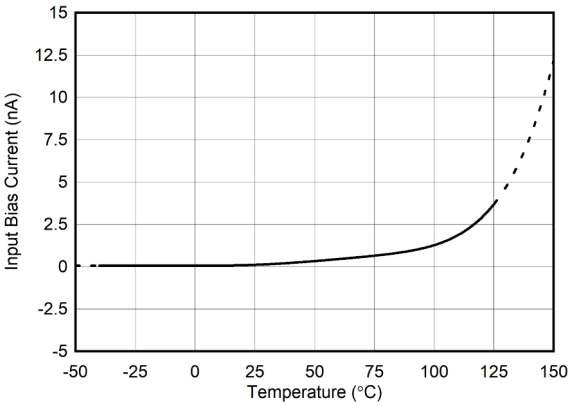


図 6-11. 入力バイアス電流と温度との関係

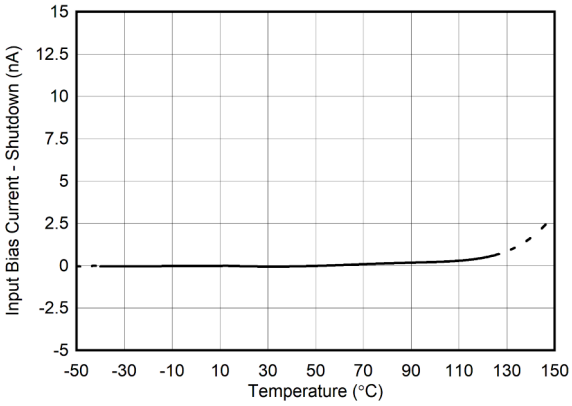


図 6-12. 入力バイアス電流と温度との関係 (シャットダウン)

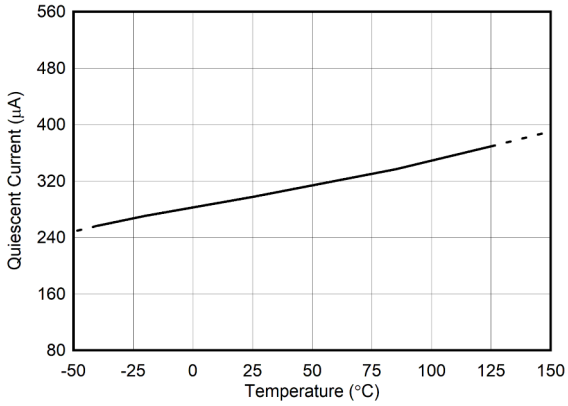


図 6-13. 静止電流と温度との関係

6.8 代表的特性 (continued)

T_A = 25℃、V_{VS} = 3.3V、V_{CM} = 12V、V_{SENSE} = (V_{IN+} - V_{IN-}) = 0mV (特に記述のない限り)

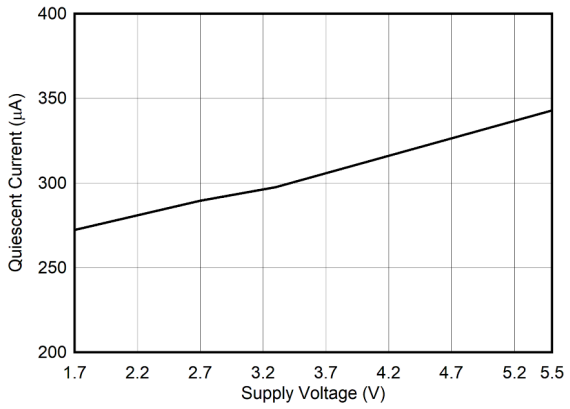


図 6-14. 静止電流と電源電圧との関係

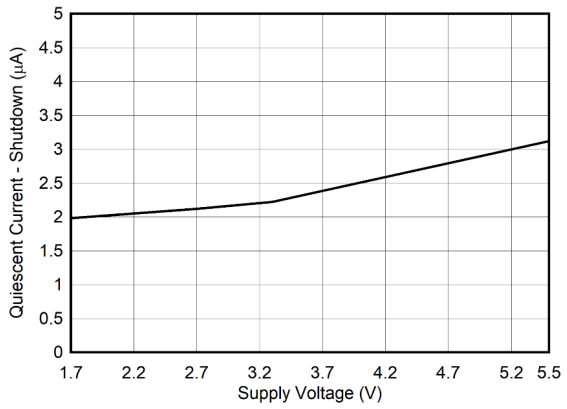


図 6-15. シャットダウン時の静止電流と電源電圧との関係

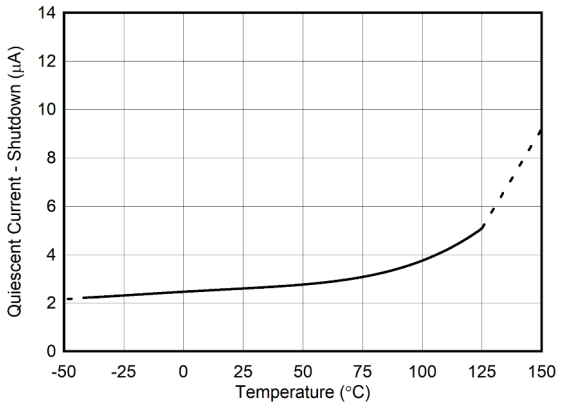


図 6-16. シャットダウン時の静止電流と温度との関係

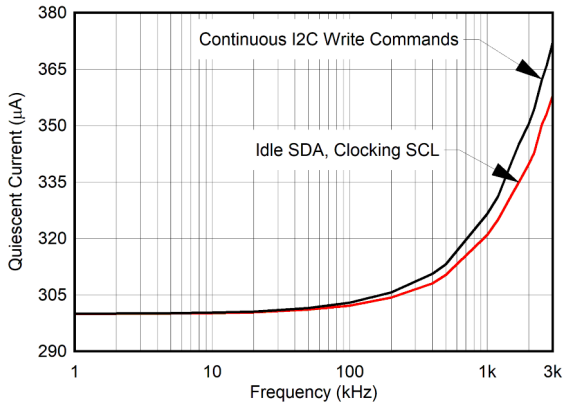


図 6-17. 静止電流とクロック (SCL) 周波数との関係

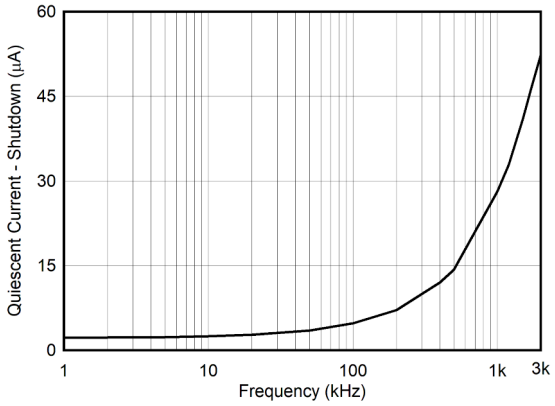


図 6-18. シャットダウン時の静止電流と SCL 周波数との関係

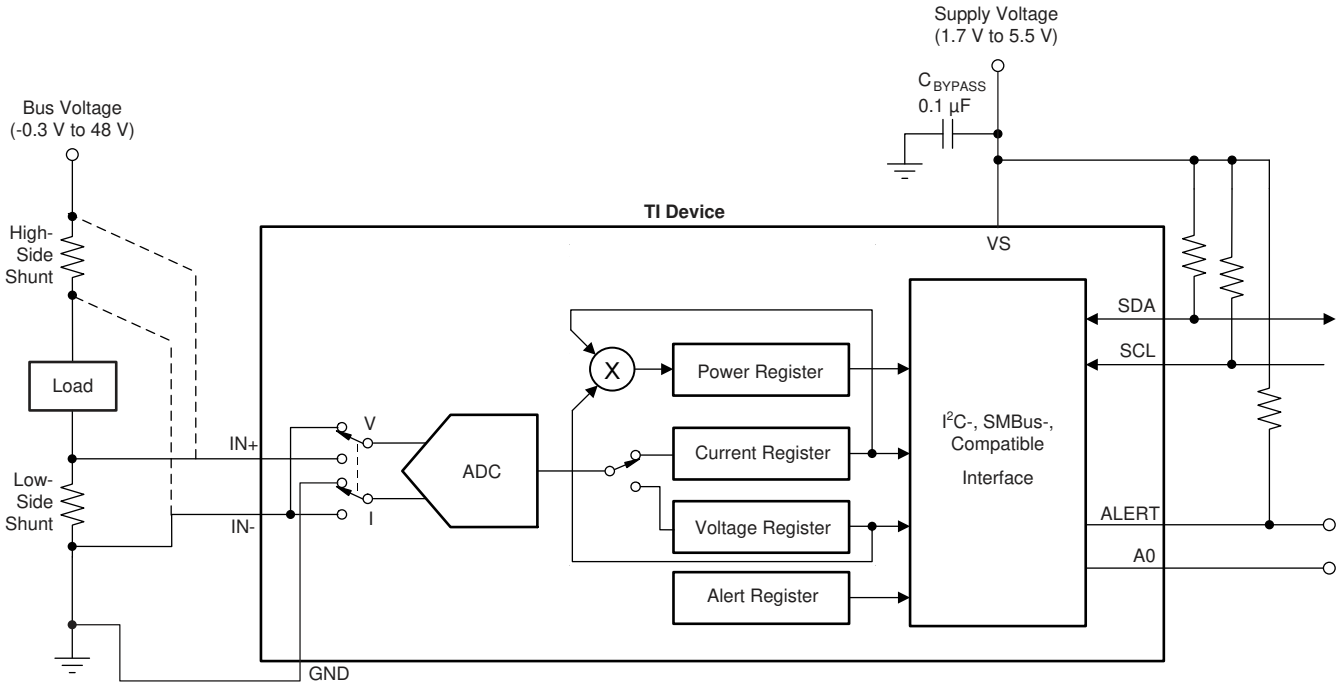
Copyright © 2023 Texas Instruments Incorporated

7 詳細説明

7.1 概要

INA232 は、I²C および SMBus 互換のインターフェイスを備えたデジタル電流検出アンプです。このデバイスは、検出された電流を報告し、プログラム可能な範囲外制限機能を備えているため、電流が通常の動作範囲外にあるときにアラートを発行できます。内蔵の A/D コンバータ (ADC) は、さまざまな平均化モードに設定でき、連続動作とトリガ動作のどちらにも構成できます。INA232 のレジスタの詳細な情報を、「デバイスのレジスタ」に示します。

7.2 機能ブロック図



7.3 機能説明

7.3.1 統合型 A/D コンバータ (ADC)

INA232 は、低オフセットの 16 ビット・デルタ・シグマ (ΔΣ) ADC を内蔵しています。この ADC は、シャント電圧とバス電圧の両方の測定を処理するために多重化されています。バス電圧の測定は、IN- と GND を基準にして行われます。シャント電圧測定は、負荷電流がシャント抵抗を流れるときに発生する電圧の差動測定で、IN+ ピンと IN- ピンの間で測定されます。シャント電圧測定の最大オフセット電圧はわずか 50µV で、最大ゲイン誤差は 0.3% です。シャント電圧測定のオフセット電圧が低いため、与えられたシャント抵抗値について、軽負荷条件での精度が向上します。低オフセットのもう 1 つの利点は、検出抵抗の両端のより小さい電圧降下を正確に検出できることです。そのため、より小さい値のシャント抵抗が使えます。シャント抵抗の値が小さいと、電流検出回路での電力損失が減少し、最終アプリケーションの電力効率が向上します。

電源シーケンシングには特別な考慮事項はありません。IN+ ピンと IN- ピンのバス同相と、VS ピンの電源電圧は互いに独立しているためです。したがって、電源電圧がオフのときでもバス同相電圧が存在する可能性があり、その逆も可能です。

7.3.2 電力の計算

図 7-1 は、シャント電圧とバス電圧の測定の後で、電流と電力が計算されることを示しています。電力は、前回の電流の計算結果と最新のバス電圧の測定値に基づいて計算されます。Calibration レジスタにロードされる値が 0 の場合、通知される電力値も 0 になります。電流値と電力値は中間結果とみなされ (平均化が 1 に設定されていない限り)、内部の累積レジスタに格納されます。すべての測定サンプルの後で、新たに計算された電流値と電力値は、すべてのサンプルの測定と平均化が完了するまで、この累積レジスタに追加されます。すべてのサンプルが測定され、対応する電流と電力の計算が完了すると、これらの各パラメータの累積平均はそ

れぞれの出力レジスタにロードされ、そこから読み取りが可能となります。これらの計算はバックグランドで実行されるため、変換時間全体には追加されません。

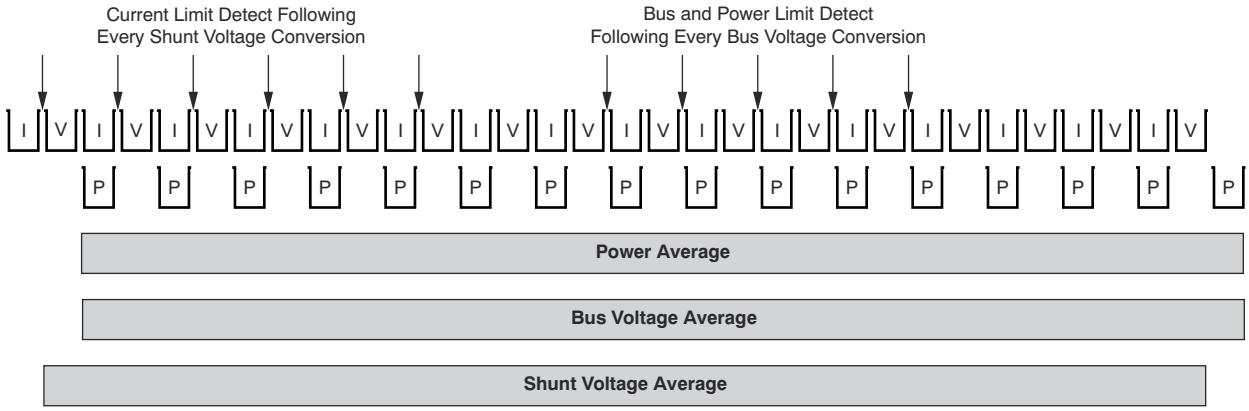


図 7-1. 電力の計算方式

7.3.3 小さいバイアス電流

INA232 は電流測定を行うとき、入力バイアス電流が非常に小さいことが特長で、これにはいくつかの利点があります。INA232 は、入力バイアス電流が小さいため、アクティブ状態とシャットダウン状態の両方で消費電流を低減できます。バイアス電流が小さいことのもう 1 つの利点は、信号をデジタル・データに変換する前に、入力フィルタを使用して高周波ノイズを除去できることです。従来のデジタル電流検出アンプでは、入力フィルタを追加すると精度が低下するという欠点がありました。しかし、バイアス電流が小さいため、入力フィルタによる精度の低下は最小限に抑えられます。バイアス電流が小さいと、大きなシャント抵抗を使用して、小さな電流を正確に検出できるという利点もあります。シャント抵抗に大きな値を使用すると、デバイスは mA 未満の範囲で電流を正確に監視できます。

INA232 のバイアス電流は、検出された電流が 0 のときに最小となります。電流が増加し始めると、シャント抵抗の両端の差動電圧降下が増加し、結果としてバイアス電流も増加します (図 6-9 を参照)。

INA232 のバイアス電流が小さいのは電流を測定するときのみで、バス電圧の測定を行うときは IN- のインピーダンスが減少します。バス電圧を測定するとき、IN- ピンはインピーダンスが約 1MΩ の内部の分割抵抗に接続されます。電流測定のみを実行するように ADC を構成すると、デバイスは常に小さなバイアス電流を維持できます。

7.3.4 低電圧電源と広い同相電圧範囲

INA232 の電源電圧範囲は 1.7V ~ 5.5V です。1.7V で動作できるため、1.8V の電源レールで使用できます。このデバイスは、1.7V の電源電圧でも最高 48V の電圧レールの電流を監視できます。この広い同相動作範囲により、同相電圧が電源電圧レールを超える多くのアプリケーションで、このデバイスを使用できます。

7.3.5 ALERT ピン

INA232 には単一の表 7-10 があり、必要に応じて、単一のユーザー定義イベントや、変換準備完了の通知に応答するよう ALERT ピンをプログラムできます。マスク / イネーブル・レジスタを使用すると、変換準備完了ビット (CNVR、マスク / イネーブル・レジスタ) を監視および設定する 5 つの機能のいずれかを選択して、ALERT ピンの応答を制御できます。監視対象の機能に基づいて、セクション 7.6.1.9 に値を入力し、ALERT ピンのアサートに使用される、対応のスレッショルド値を設定します。

ALERT ピンを使用すると、利用可能な複数のアラート機能のいずれかを監視して、ユーザー定義のスレッショルドを超えたかどうかを判定できます。次の 5 つのアラート機能を監視できます。

- シャント電圧の上限 (SOL)
- シャント電圧の下限 (SUL)
- バス電圧の上限 (BOL)
- バス電圧の下限 (BUL)
- 電力の上限 (POL)

Copyright © 2023 Texas Instruments Incorporated

ALERT ピンはオープン・ドレイン出力です。このピンは、マスク / イネーブル・レジスタで選択されたアラート機能が、アラート制限レジスタにプログラムされた値を超えるとアサートされます。同時にイネーブルおよび監視できるのは、これらのアラート機能のうち 1 つだけです。複数のアラート機能がイネーブルの場合、最上位のビット位置で選択された機能が優先され、アラート制限レジスタの値に応答します。たとえば、SOL と SUL の両方を選択したなら、シャント電圧の上限レジスタがアラート制限レジスタの値を超えると、ALERT ピンがアサートされます。

デバイスの変換準備完了状態を ALERT ピンで監視して、デバイスが以前の変換を完了し、新しい変換を開始する準備ができたことをユーザーに通知することもできます。変換準備完了フラグ (CVRF) ビットは、アラート機能の 1 つと同時に ALERT ピンで監視できます。アラート機能と CNVR ビットの両方について、ALERT ピンでの監視がイネーブルの場合、ALERT ピンがアサートされた後、アラートの後でマスク / イネーブル・レジスタの CVRF ビット (D3) と AFF ビット (D4) を読み取り、アラートのソースを判定する必要があります。変換準備完了機能が不要で、CNVR ビットがセットされていないなら、ALERT ピンは、イネーブルされたアラートに基づいて、超過したアラート制限にのみ応答します。

アラート機能を使用しない場合、ALERT ピンをフローティングのままにしても、デバイスの動作には影響しません。

アラート制限レジスタの値が、対応する変換値と比較される、相対的なタイミングについては、図 7-1 を参照してください。たとえば、イネーブルされているアラート機能がシャント電圧の上限 (SOL) なら、シャント電圧の変換ごとに、アラート制限レジスタの値が測定されたシャント電圧と比較され、測定値がプログラムされた制限を超えたかどうかが判定されます。AFF ビット (D4、マスク / イネーブル・レジスタ) は、測定された電圧がアラート制限レジスタにプログラムされた値を超えると、常に High にアサートされます。アサートされる AFF ビットに加えて、アラート極性ビット (APOL、D1、マスク / イネーブル・レジスタ) に基づいて ALERT ピンがアサートされます。アラート・ラッチがイネーブルなら、構成レジスタが書き込まれるか、マスク / イネーブル・レジスタが読み出されるまで、AFF ビットおよび ALERT ピンはアサートされたままです。

バス電圧アラート機能 (BOL および BUL、マスク / イネーブル・レジスタ) は、すべてのバス電圧変換の後で、測定されたバス電圧をアラート制限レジスタと比較し、制限スレッショルドを超えていれば AFF ビットと ALERT ピンをアサートします。

また、電力の上限アラート機能 (POL、マスク / イネーブル・レジスタ) は、バス電圧の測定の変換を行うたびに、計算された電力値と比較され、制限スレッショルドを超えた場合に AFF ビットと ALERT ピンをアサートします。

アラート機能は、プログラムされたアラート制限値を、対応する各変換の結果と比較します。このため、信号の平均化された値がアラート制限を超えない変換サイクルでも、その途中にアラートが発行されることがあります。この中間変換に基づいてアラートをトリガすると、平均化された出力データ・レジスタの更新よりも先に、範囲外のイベントを検出できます。この高速検出機能を使用すると、アラート機能を使用して、急速に変化する条件についてアラート制限を作成したり、平均化された出力値のソフトウェア監視により、長期間の条件に対して制限を作成したりできます。

7.4 デバイスの機能モード

7.4.1 連続動作とトリガ動作の比較

INA232 には、連続モードとトリガ・モードの 2 つの動作モードがあり、これらの変換後に ADC がどのように動作するかを決定します。INA232 が通常動作モードのとき (つまり、構成レジスタの MODE ビットが「111」に設定されているとき)、シャント電圧とバス電圧の読み取り値を連続的に変換します。

トリガ・モードでは、トリガされた変換モードのいずれかを構成レジスタ (0h) に書き込むと (つまり、構成レジスタの MODE ビットが 001 に設定される)、シングル・ショット変換がトリガされます。この動作により、単一の測定セットが生成されます。次のシングル・ショット変換をトリガするには、モードを変更しない場合でも、構成レジスタに再度書き込みが必要です。

INA232 はいつでも読み出し可能で、最後に行われた変換のデータは有効なまま保持されますが、シングル・ショットまたはトリガ変換の調整を行うため、変換準備完了フラグ (マスク / イネーブル・レジスタの CVRF ビット) が用意されています。CVRF ビットは、すべての変換、平均化、および乗算演算が 1 サイクル完了した後に設定されます。

CVRF ビットは、次の条件でクリアされます。

1. 構成レジスタへの書き込み (MODE ビットをパワーダウン・モードに構成するものを除く)
2. マスク / イネーブル・レジスタの読み取り

7.4.2 デバイス・シャットダウン

INA232 には、2 つの動作モード (連続とトリガ) に加えて、パワーダウン・モードもあり、静止電流と入力バイアス電流を低減できます。パワーダウン・モードでは、デバイスを使用しないときの電源ドレインが低減されます。パワーダウン・モードから完全に復帰するには、100µs が必要です。アクティブ・モード設定のいずれかが Configuration レジスタに書き込まれるまで、デバイスはパワーダウン・モードのままです。

7.4.3 パワーオン・リセット

パワーオン・リセット (POR) は、V_S が 0.95V (標準値) を下回るとアサートされ、すべてのレジスタはそれぞれのデフォルト値にリセットされます。パワーアップ・レジスタのデフォルト値は、各レジスタの説明のリセット列に記載されています。レジスタの説明へのリンクは、表 7-2 にあります。

7.4.4 平均化と変換の時間についての検討事項

INA232 は、シャント電圧とバス電圧の両方を測定するための変換時間をプログラム可能です。これらの測定の変換時間は、最短で 140µs、最長で 8.244ms に設定できます。変換時間の設定と、プログラム可能な平均化モードにより、特定のアプリケーションのタイミング要件を最適化するように INA232 を構成できます。たとえば、5ms ごとにデータを読み出す必要があるシステムの場合、変換時間が 588µs、平均化モードが 4 に設定されるよう、INA232 を構成できます。この構成では、データは約 4.7ms ごとに更新されます。INA232 は、シャントとバス電圧の測定に、それぞれ異なる変換時間を使用するよう構成することもできます。この種の方法は、バス電圧が比較的安定する傾向があるアプリケーションで一般的です。このような条件では、シャント電圧の測定と比べて、バス電圧の測定に必要な時間を短縮できます。シャント電圧の変換時間を 4.156ms に設定し、バス電圧の変換時間を 588µs、平均化モードを 1 に設定できます。この構成でも同様に、約 4.7ms ごとにデータが更新されます。

変換時間の設定と、使用する平均化モードには、トレードオフが存在します。平均化機能は、信号を効果的にフィルタリングすることで、測定精度を大幅に向上できます。この方法により、INA232 は信号へのノイズ結合によって生じる可能性のある測定のノイズを低減できます。平均化の回数が多いほど、INA232 は測定のノイズ成分を効果的に低減できます。

選択した変換時間は、測定精度にも影響を及ぼすことがあります。図 7-2 には、ノイズが測定に及ぼす影響を明らかにするため、いくつかの変換時間の例を示しています。可能な限り最高精度の測定を実現するには、システムのタイミング要件に基づいて、許容される最長の変換時間と、最大の平均化回数の組み合わせを使用します。

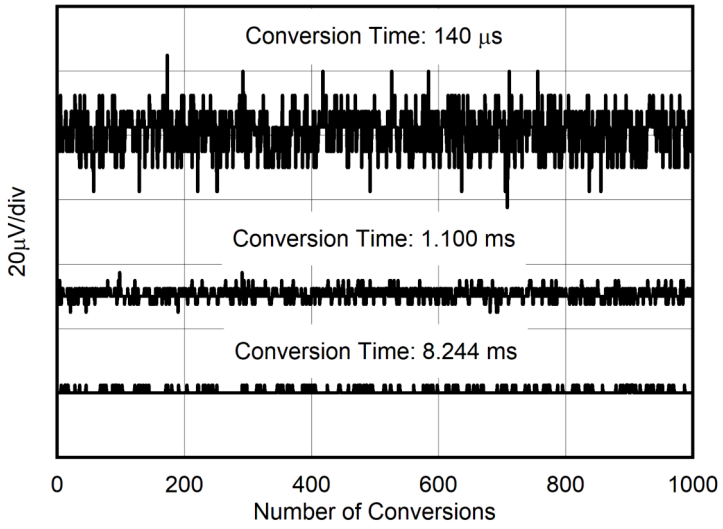


図 7-2. ノイズと変換時間との関係

Copyright © 2023 Texas Instruments Incorporated

7.5 プログラミング

7.5.1 I²C シリアル・インターフェイス

INA232 は、SMBus と I²C の両方のインターフェイスで、ターゲットとしてのみ動作します。バスへの接続は、オープン・ドレインの SDA と SCL ラインを介して行われます。SDA と SCL ピンは、スパイク抑制フィルタとシュミット・トリガを内蔵し、入力スパイクとバス・ノイズの影響を最小限に抑えます。このデバイスは、デジタル I/O ラインにスパイク抑制フィルタを内蔵していますが、適切なレイアウト手法により、通信ラインへのカップリングの量を最小限に抑えることができます。このノイズは、2 つの通信ライン間の容量性カップリングの信号エッジから発生するか、またはシステム内に存在する他のスイッチング・ノイズ・ソースから発生します。通常、プリント基板 (PCB) の層の間でグランドと並列にパターンを配線すると、通信ライン間のカップリングの影響が低減されます。通信ラインにシールドを付けることにより、意図しないノイズ・カップリングがデジタル I/O ラインに発生して、スタート・コマンドやストップ・コマンドが誤って解釈される可能性を低減します。

INA232 は、転送プロトコルとして最高 400kHz のファスト・モードと、最高 2.94MHz のハイスピード・モードをサポートしています。データ・バイトはすべて、最上位バイトが最初に転送され、SMBus 3.0 転送プロトコルに従います。

INA232 との通信を行うには、最初にコントローラがターゲット・アドレス・バイトでターゲットをアドレス指定する必要があります。ターゲット・アドレス・バイトは、7 つのアドレス・ビットと、動作が読み出しか書き込みかを示す 1 つの方向ビットで構成されます。

INA232 は、単一のアドレス・ピン A0 を使用します。A0 の可能な構成と、デバイスの A バージョンと B バージョンの両方について対応するアドレスを、表 7-1 に示します。INA232 は、すべてのバス通信について、A0 ピンの状態をサンプリングします。インターフェイスで何かのアクティビティが発生する前に、A0 ピンの状態を確立する必要があります。SDA ピンを A0 に接続してデバイス・アドレスを設定するときは、確実にデバイスが正しくアドレス指定されるよう、I2C アドレスの MSB に 100ns のホールド時間を追加します。A および B デバイス・オプションは、それぞれ 4 つの固有アドレスがあるため、ユーザーは I²C アドレスの競合なしに、システム内で最大 8 つのデバイスを接続できます。

表 7-1. アドレス・ピンとターゲット・アドレス

A0	INA232A のデバイス・オプション	INA232B のデバイス・オプション
GND	1000000	1001000
VS	1000001	1001001
SDA	1000010	1001010
SCL	1000011	1001011

7.5.2 I²C シリアル・インターフェイスを使用した書き込みと読み取り

INA232 の特定のレジスタにアクセスするには、適切な値をレジスタのポインタに書き込みます。レジスタ、および対応のアドレスの一覧については、「レジスタ・マップ」を参照してください。ターゲット・アドレス・バイトの後に、R/$\overline{W}$ ビットが Low で転送される最初のバイトが、レジスタのポインタの値です (図 7-5 を参照)。デバイスへの書き込み動作を行うたびに、レジスタのポインタに指定する値が必要です。

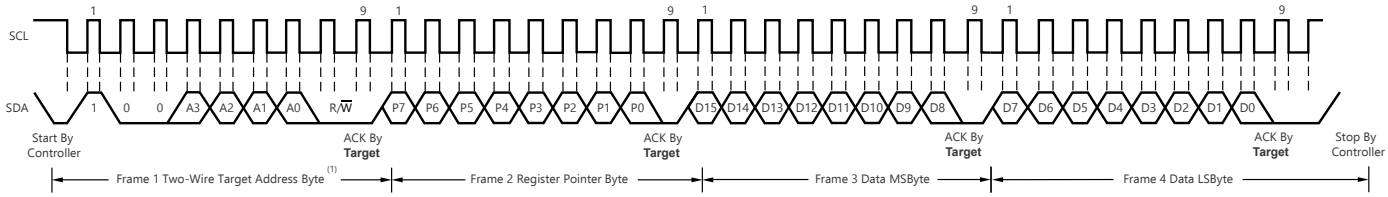
レジスタへの書き込みは、コントローラによって送信される最初のバイトから開始されます。このバイトはターゲット・アドレスで、R/$\overline{W}$ ビットは Low です。有効なアドレスを受信すると、デバイスはアクノリッジします。コントローラから送信される次のバイトは、アクセスされるレジスタのアドレスです。このレジスタのアドレス値により、レジスタのポインタは目的の内部デバイス・レジスタに更新されます。次の 2 バイトは、レジスタのポインタでアドレス指定されたレジスタに書き込まれます。デバイスは、データ・バイトを受信するたびにアクノリッジします。コントローラは、スタート条件またはストップ条件を生成することで、データ転送を終了できます。

デバイスから読み取りを行う場合、書き込み動作によってレジスタのポインタに保存されている最後の値によって、読み取り動作時に読み取るレジスタが決定されます。読み取り動作のレジスタのポインタを変更するには、レジスタのポインタに新しい値を書き込む必要があります。この書き込みを行うには、ターゲット・アドレス・バイトを R/$\overline{W}$ ビット Low で発行し、続いてレジスタのポインタ・バイトを送信します。追加のデータは必要ありません。次に、コントローラはスタート条件を生成し、ターゲットに R/$\overline{W}$ ビット High でアドレ

ス・バイトを送信して、読み取りコマンドを開始します。次のバイトはターゲットから送信され、レジスタのポインタで指定されるレジスタの最上位バイトです。このバイトに続いて、コントローラからアクノリッジがあります。次に、ターゲットは最下位バイトを送信します。2 番目のデータ・バイトを受信したとき、コントローラはアクノリッジする場合としない場合があります。コントローラは、任意のデータ・バイトを受信した後にノン・アクノリッジを生成するか、スタート条件またはストップ条件を生成することにより、データ転送を終了できます。同じレジスタから繰り返し読み取ることが望ましい場合は、レジスタのポインタ・バイトを連続送信する必要はありません。次の書き込み動作によって変更されるまで、デバイスはレジスタのポインタの値を保持します。

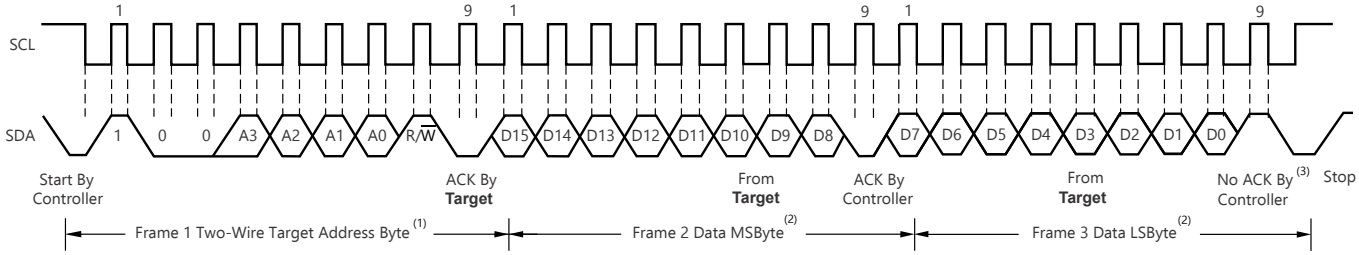
書き込み動作のタイミング図を、図 7-3 に示します。読み取り動作のタイミング図を、図 7-4 に示します。これらの図は、16 ビットのレジスタに対する読み取り / 書き込みを示しています。

レジスタのバイトは、最初に最上位バイト、次に最下位バイトの順に送信されます。



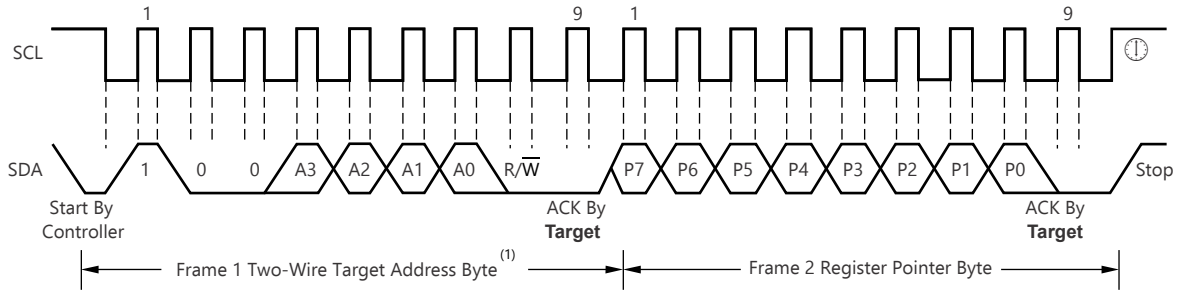
A. ターゲット・アドレス・バイトの値は、A0 アドレス・ピンの設定によって決まります。表 7-1 を参照してください。
B. このデバイスは、パケット・エラー・チェック (PEC) はサポートしておらず、クロック・ストレッチは動作しません。

図 7-3. ワード書き込み形式のタイミング図



A. ターゲット・アドレス・バイトの値は、A0 アドレス・ピンの設定によって決まります。表 7-1 を参照してください。
B. 読み出しデータは、最後のレジスタ・ポインタの位置から得られます。新しいレジスタを読み取る必要がある場合は、レジスタのポインタを更新してください。図 7-5 を参照してください。
C. コントローラからの ACK も送信できます。
D. このデバイスは、パケット・エラー・チェック (PEC) はサポートしておらず、クロック・ストレッチは動作しません。

図 7-4. ワード読み取り形式のタイミング図



A. ターゲット・アドレス・バイトの値は、A0 アドレス・ピンの設定によって決まります。表 7-1 を参照してください。

図 7-5. 標準的なレジスタのポインタ設定

7.5.3 高速 I²C モード

バスがアイドルのときは、SDA ラインと SCL ラインの両方がプルアップ抵抗によって High にプルされます。コントローラはスタート条件を生成してから、ハイスピード (HS) コントローラ・コードの 00001XXX を含

Copyright © 2023 Texas Instruments Incorporated

む、有効なシリアル・バイトを続けます。この送信は、ファスト (400kHz) またはスタンダード (100kHz) (F/S) モードのときに、400kHz 以下の周波数で行われます。デバイスは HS コントローラ・コードをアクノリッジしませんが、このコードを認識し、2.94MHz での動作をサポートするよう内部フィルタを切り替えます。

次に、コントローラは再スタート条件を生成します (再スタート条件のタイミングはスタート条件と同じです)。この再スタート条件の後、プロトコルは F/S モードと同じですが、許容転送速度は最高 2.94MHz になります。バスを HS モードで維持するには、終了条件を使用する代わりに、再スタート条件を使用します。終了条件を使用すると HS モードは終了し、デバイスのすべての内部フィルタは F/S モードをサポートするよう切り換わります。

7.5.4 ゼネラル・コール・リセット

複数のデバイスへのゼネラル・コール・リセットは、ゼネラル・コール・アドレス 0000 000 をアドレス指定し、最後の R/$\overline{W}$ ビットを 0 にセットすることで実装されます。その後に、次のデータ・バイト 0000 0110 (06h) が続きます。

この 2 バイト・シーケンスを受信すると、ゼネラル・コール・アドレスに応答するように設計されているすべてのデバイスがリセットされます。バス上のすべての INA232 デバイスはソフト・リセット動作を実行し、デフォルトの電源オン状態に戻ります

7.5.5 ゼネラル・コールの開始バイト

複数の INA232 デバイスへのゼネラル・コール ADC 変換スタート・コマンドは、ゼネラル・コール・アドレス 0000 000 をアドレス指定し、最後の R/$\overline{W}$ ビットを 1 にセットすることで実装されます。他のデータ・バイトは必要ありません。バス上でゼネラル・コールのスタート・コマンドを使用するバス内の他のデバイスも、変換開始をトリガすることに注意してください。

7.5.6 SMBus のアラート応答

INA232 は、SMBus のアラート応答アドレスに応答するよう設計されています。SMBus のアラート応答により、単純なターゲットのフォルトをすばやく識別できます。アラートが発生すると、コントローラは Read/Write ビットを High にセットして、アラート応答をターゲットのアドレス (0001 100) にブロードキャストします。このアラート応答の後で、アラートを生成したターゲットは、アラート応答をアクノリッジし、自分のアドレスをバスに送信することで自身を識別します。

I^2C のゼネラル・コールと同様に、アラート応答により、いくつかの異なるターゲット・デバイスを同時にアクティブにできます。複数のターゲットが応答を試みた場合、バス・アービトレーション・ルールが適用されます。アービトレーションに負けたデバイスはアクノリッジを生成せず、そのデバイスがアービトレーションに勝つまで Alert ラインを Low に保持し続けます。

7.6 レジスタ・マップ

7.6.1 デバイスのレジスタ

表 7-2 に、INA232 レジスタの一覧を示します。表 7-2 に記載のないレジスタの位置はすべて予約済みであり、レジスタの内容を変更することはできません。

表 7-2. INA232 レジスタ

アドレス	レジスタ名	レジスタ・サイズ (ビット)	リセット値	セクション
0h	Configuration レジスタ	16	4127h	表示
1h	Shunt Voltage レジスタ	16	0000h	表示
2h	Bus Voltage レジスタ	16	0000h	表示
3h	Power レジスタ	16	0000h	表示
4h	Current レジスタ	16	0000h	表示
5h	Calibration レジスタ	16	0000h	表示
6h	Mask/Enable レジスタ	16	0000h	表示
7h	Alert Limit レジスタ	16	0000h	表示
3Eh	Manufacturer ID レジスタ	16	5449h	表示

表の小さなセルに収まるように、複雑なビット・アクセス・タイプを記号で表記しています。表 7-3 に、このセクションでアクセス・タイプに使用しているコードを示します。

表 7-3. デバイスのアクセス・タイプ・コード

アクセス・タイプ	コード	説明
読み出しタイプ		
R	R	読み出し
書き込みタイプ		
W	W	書き込み

7.6.1.1 Configuration レジスタ (アドレス=0h) [リセット=4127h]

Configuration レジスタを、表 7-4 に示します。

表 7-4. Configuration レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	RST	R/W	0b	このビットを「1」にセットすると、パワーオン・リセットと同じシステム・リセットが発生します。 すべてのレジスタをデフォルト値にリセットします。その後で、このビットはセルフ・クリアされます。 **0b=通常動作** 1b=システム・リセットを起こし、レジスタをデフォルト値にリセットしてからセルフ・クリアされます
14-13	予約済み	R	10b	予約済み、値は常に 10b が返されます
12	ADCRANGE	R/W	0b	シャントを IN+ と IN- の間のフルスケール入力で選択できます。 **0b = ±81.92mV** 1b = ±20.48mV

Copyright © 2023 Texas Instruments Incorporated

表 7-4. Configuration レジスタのフィールドの説明 (continued)

ビット	フィールド	タイプ	リセット	説明
11-9	AVG	R/W	000b	平均化する ADC 変換結果の数を設定します。読み戻しレジスタは、平均化が完了した後に更新されます。 **000b = 1** 001b = 4 010b = 16 011b = 64 100b = 128 101b = 256 110b = 512 111b = 1024
8-6	VBUSCT	R/W	100b	VBUS 測定の変換時間を設定します 000b = 140µs 001b = 204µs 010b = 332µs 011b = 588µs **100b = 1100µs** 101b = 2116µs 110b = 4156µs 111b = 8244µs
5-3	VSHCT	R/W	100b	SHUNT 測定の変換時間を設定します 000b = 140µs 001b = 204µs 010b = 332µs 011b = 588µs **100b = 1100µs** 101b = 2116µs 110b = 4156µs 111b = 8244µs
2-0	MODE	R/W	111b	動作モード。シャットダウン・モード、連続モード、トリガ・モードのいずれかでデバイスを動作させるようにモードを選択できます。 また、このモードにより、ユーザーはマルチプレクサが、バス電圧、シャント電圧、または温度の測定を、連続またはトリガ・モードで行うよう、設定できます。 000b=シャットダウン 001b=シャント電圧トリガ、シングル・ショット 010b=バス電圧トリガ、シングル・ショット 011b=シャント電圧とバス電圧トリガ、シングル・ショット 100b=シャットダウン 101b=シャント電圧、連続 110b=バス電圧、連続 **111b=シャント電圧とバス電圧、連続**

概略表に戻ります。

7.6.1.2 Shunt Voltage レジスタ (アドレス=1h) [リセット値=0000h]

Shunt Voltage レジスタには、電流シャント電圧の読み取り値 V_{SHUNT} が保存されます。このレジスタを、表 7-5 に示します。負の値は、2 の補数形式で表記されます。負の値の 2 の補数を生成するには、バイナリ数の絶対値の補数を求めて、1 を足します。MSB が「1」のときは、負の値を示しています。

例：V_{SHUNT} = -80mV の値なら：

1. 絶対値を取得します：80mV
2. この数値を、10 進の整数 (80mV ÷ 2.5µV) = 32000 に変換します
3. この値を、バイナリに変換します=0111 1101 0000 0000 0000

4. バイナリの結果を補数形式にします=1000 0010 1111 1111
5. 補数に「1」を加算し、2 の補数の結果にします=1000 0011 0000 0000 = 8300h

平均化がイネーブルなら、平均化された値がこのレジスタに示されます。

表 7-5. Shunt Voltage レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	VSHUNT	R	0000h	シャント出力の両端で測定された差動電圧。2 の補数値。

概略表に戻ります。

7.6.1.3 Bus Voltage レジスタ (アドレス=2h) [リセット値=0000h]

Bus Voltage レジスタを、表 7-6 に示します。

このレジスタは、正の値のみを返します。平均化がイネーブルなら、平均化された値がこのレジスタに示されます。

表 7-6. Bus Voltage レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0b	同相電圧は正のみなので、このビットは 0 を返します
14-0	VBUS	R	0000h	これらのビットは、システムのバス電圧を読み出します

概略表に戻ります。

7.6.1.4 POWER レジスタ (アドレス=3h) [リセット=0000h]

power レジスタを、表 7-7 に示します。

平均化がイネーブルなら、平均化された値がこのレジスタに示されます。Power レジスタは、Current レジスタの 10 進値に Bus Voltage レジスタの 10 進値を乗算することで、電力をワット単位で記録します。結果は符号なしです。

表 7-7. POWER レジスタ・ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	POWER	R	0000h	このビットは、システムの電力の計算値を返します。 結果は符号なしです。

概略表に戻ります。

7.6.1.5 CURRENT レジスタ (アドレス=4h) [リセット=0000h]

CUREENT レジスタを、表 7-8 に示します。

平均化がイネーブルなら、平均化された値がこのレジスタに示されます。Current レジスタの値は、Shunt Voltage レジスタの 10 進値に Calibration レジスタの 10 進値を乗算することで計算されます。

表 7-8. CURRENT レジスタ・ フィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	CURRENT	R	0000h	電流出力の計算値 (アンペア)。2 の補数値。

概略表に戻ります。

7.6.1.6 Calibration レジスタ (アドレス=5h) [リセット=0000h]

Calibration レジスタを 表 7-9 に示します。このレジスタは、最初の電源投入時、または電力サイクル・ イベントの後で、有効な電流および電力の結果を受信するようにプログラムする必要があります。

Copyright © 2023 Texas Instruments Incorporated

このレジスタは、差動電圧の測定値の作成に使われたシャント抵抗の値をデバイスに示します。また、Current レジスタの分解能も設定します。このレジスタをプログラムすると、CURRENT_LSB と Power_LSB が設定されます。

表 7-9. Calibration レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	
14-0	SHUNT_CAL	R/W	0000h	シャント電圧から電流への変換を行うために必要な、プログラムされた値。

概略表に戻ります。

7.6.1.7 Mask/Enable レジスタ (アドレス=6h) [リセット値=0000h]

Mask/Enable レジスタを、表 7-10 に示します。

表 7-10. Mask/Enable レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	SOL (シャントの上限)	R/W	0b	このビットを High にセットすると、シャント電圧の変換結果が LIMIT レジスタにプログラムされた値を超えたとき、ALERT ピンがアサートされるように構成されます
14	SUL (シャントの下限)	R/W	0b	このビットを High にセットすると、シャント電圧の変換結果が LIMIT レジスタにプログラムされた値を下回ったとき、ALERT ピンがアサートされるように構成されます。 シャントの上限が設定されているときには設定できません。
13	BOL (バスの上限)	R/W	0b	このビットを High にセットすると、バス電圧の変換結果が LIMIT レジスタにプログラムされた値を超えたとき、ALERT ピンがアサートされるように構成されます シャントの上限または下限が設定されているときには設定できません。
12	BUL (バスの下限)	R/W	0b	このビットを High にセットすると、バス電圧の変換結果が LIMIT レジスタにプログラムされた値を下回ったとき、ALERT ピンがアサートされるように構成されます シャントの上限、シャントの下限、またはバスの上限が設定されているときには設定できません。
11	POL (電力上限)	R/W	0b	このビットを High にセットすると、電力の結果が LIMIT レジスタにプログラムされた値を超えたとき、ALERT ピンがアサートされるように構成されます シャントの上限、シャントの下限、バスの上限、またはバスの下限が設定されているときには設定できません。
10	CNVR (変換準備完了)	R/W	0b	このビットを High にセットすると、変換準備完了フラグ (ビット 3) がアサートされ、デバイスが次の変換を行えることが示されたとき、ALERT ピンがアサートされるよう構成されます。 **0b = ALERT ピンの変換準備完了フラグをディセーブルにする** 1b = ALERT ピンの変換準備完了フラグをイネーブルにする
9-6	予約済み	R	0000b	
5	MemError	R	0b	CRC または ECC エラー

表 7-10. Mask/Enable レジスタのフィールドの説明 (continued)

ビット	フィールド	タイプ	リセット	説明
4	AFF (アラート機能フラグ)	R	0b	アラート機能フラグ。ALERT ピンで一度に監視できるアラート機能は 1 つだけですが、変換準備完了をイネーブルにして ALERT ピンをアサートすることもできます。アラートの後にアラート機能フラグを読み取ると、アラート機能がアラートのソースかどうかを判定できます。 アラート・ラッチ・イネーブル・ビットがラッチ・モードに設定されている場合、アラート機能フラグ・ビットは Mask/Enable レジスタが読み出されたときのみクリアされます。アラート・ラッチ・イネーブル・ビットが透過モードに設定されている場合、アラート状態にならない次の変換後にアラート機能フラグ・ビットがクリアされます。
3	CVRF (変換準備完了フラグ)	R	0b	デバイスはいつでも読み出せ、最後の変換のデータは保持されていますが、ワンショットまたはトリガ変換の調整のため、変換完了準備フラグがあります。変換準備完了フラグ・ビットは、すべての変換、平均化、乗算が完了した後にセットされます。 変換準備完了フラグ・ビットは、以下の条件でクリアされます。 1.)Configuration レジスタへの書き込み (パワーダウンの選択を除く) 2.)Mask/Enable レジスタの読み取り
2	OVF (算術オーバーフロー)	R	0b	算術演算の結果がオーバーフロー・エラーになった場合、このビットは 1 に設定される。これは、電流と電力のデータが無効である可能性を示している。
1	APOL (アラート極性)	R/W	0b	アラート極性ビットは、ALERT ピンの極性を設定します。 **0h=通常 (アクティブ Low オープン・ドレイン)** 1h=反転 (アクティブ High)
0	LEN (アラート・ラッチ・イネーブル)	R/W	0b	アラート・ラッチ・イネーブル・ビットが透過モードに設定されているとき、フォルト条件がクリアされると、Alert ピンとアラート機能フラグ (AFF) ビットがアイドル状態にリセットされます。 アラート・ラッチ・イネーブル・ビットがラッチ・モードに設定されているとき、フォルトの後でも、Alert ピンと AFF ビットはアクティブのまま、このレジスタ・フラグが読み取られるまで維持されます。 I2C アラート応答機能を使用するには、このビットをセットする必要があります。 **0b=透過** 1b=ラッチ付き Alert ピン

概略表に戻ります。

7.6.1.8 Alert Limit レジスタ (アドレス=7h) [リセット値=0000h]

Alert limit レジスタを、表 7-11 に示します。

表 7-11. Alert Limit レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	LIMIT	R/W	0000h	Alert Limit レジスタには、Mask/Enable レジスタで選択されたレジスタと比較して、制限を超えたかどうかを判定するために使用する値が含まれています。 シャントの過電圧制限には、2 の補数値を使用する必要があります。入力される制限値は、対象レジスタの形式と一致している必要があります

概略表に戻ります。

7.6.1.9 Manufacturer ID レジスタ (アドレス=3Eh) [リセット=5449h]

Manufacturer ID レジスタを、表 7-12 に示します。

Copyright © 2023 Texas Instruments Incorporated

表 7-12. MANUFACTURE_ID レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	MANUFACTURE_ID	R	5449h	読み出し値は ASCII コードの「TI」です

概略表に戻ります。

8 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

INA232 は、I²C および SMBus 互換インターフェイスを搭載した電流シャント・モニタです。このデバイスはシャント電圧降下を監視し、IN ピンの電流とバス電圧を計算して電力を判定します。較正値、変換時間、平均化オプションをプログラム可能で、内蔵のマルチプライヤと組み合わせて電流のアンペア値や電力のワット値を直接読み出すことができます。

8.1.1 デバイスの測定範囲と分解能

INA232 デバイスは、シャント電圧の測定に 2 つの入力範囲をサポートしています。IN+ ピンと IN- ピンの間でサポートされているフルスケールの差動入力は、構成レジスタ (0h) の ADCRANGE ビットに応じて、±81.92mV または ±20.48mV のいずれかになります。IN- ピンでのバス電圧測定の範囲は 0V ~ 52.42V ですが、プロセス定格により最大動作電圧に制限されます。

シャント電圧とバス電圧のフルスケール測定値と、対応する分解能の説明を、表 8-1 に示します。

表 8-1. ADC のフルスケール値

パラメータ	フルスケール値	分解能
シャント電圧	±81.92mV (ADCRANGE = 0)	2.5µV/LSB
	±20.48mV (ADCRANGE = 1)	625nV/LSB
バス電圧	0V ~ 52.4V (使用可能範囲を推奨動作電圧に制限)	1.6mV/LSB

デバイスのシャント電圧とバス電圧の測定値は、それぞれ Shunt Voltage レジスタ (1h) と Bus Voltage レジスタ (2h) から読み取られます。Shunt Voltage および Bus Voltage レジスタのデジタル出力は 16 ビットです。シャント電圧の測定値は、システムの双方向電流により正の値にも負の値にもなります。そのため、Shunt Voltage レジスタのデータ値は、正の値にも負の値にもできます。Bus Voltage レジスタのデータ値は常に正です。出力データは、デジタル値に対応する分解能サイズを乗算して、電圧に直接変換できます。

さらに、電流と電力の計算 で説明しているように、計算された電流をアンペア単位で、電力をワット単位で報告する柔軟性も備えています。

8.1.2 電流と電力の計算

INA232 が電流値をアンペア単位で通知するには、キャリブレーション・レジスタに一定の変換値を書き込む必要があります。この値は、選択されている CURRENT_LSB と、アプリケーションで使用されるシャント抵抗によって異なります。キャリブレーション・レジスタの値は、式 1 に基づいて計算されます。CURRENT_LSB は、電流値が格納される CURRENT レジスタの LSB に選択されたステップ・サイズです。式 2 に示すように、CURRENT_LSB の最小値は、想定される最大電流に基づいており、CURRENT レジスタの最大分解能を直接定義します。CURRENT_LSB 値が小さいほど分解能は高くなりますが、CURRENT の変換を簡単にするため、CURRENT_LSB にはより大きな切りのいい数 (8× 以下) を選択するのが一般的です。

Copyright © 2023 Texas Instruments Incorporated

R_{SHUNT} は、IN+ ピンと IN- ピン間の差動電圧を生じさせるために使われる外部シャントの抵抗値です。ADCRANGE = 0 の場合、式 1 を使用します。ADCRANGE = 1 の場合、SHUNT_CAL の値を 4 で除算する必要があります。

$$\text{SHUNT_CAL} = \frac{0.00512}{\text{Current_LSB} \times R_{SHUNT}} \tag{1}$$

ここで

- 0.00512 は、スケーリングを適切に維持するために使用される内部的な固定値です。
- CURRENT_LSB は、電流ステップ・サイズに対して選択された値で、アンペア単位です。分解能の損失を減らすため、CURRENT_LSB(minimum) 以上で、8 × CURRENT_LSB(minimum) 未満の必要があります。
- ADCRANGE = 1 の場合、SHUNT_CAL の値を 4 で除算する必要があります。

$$\text{CURRENT_LSB (minimum)} = \frac{\text{Maximum Expected Current}}{2^{15}} \tag{2}$$

電流は、SHUNT_CAL レジスタで設定される値に基づき、シャント電圧の測定値に従って計算されます。SHUNT_CAL レジスタにロードされる値が 0 の場合、CURRENT レジスタによって通知される電流値も 0 になります。

計算値を使用して SHUNT_CAL レジスタをプログラミングすると、CURRENT レジスタから電流の測定値をアンペア単位で読み取ることができます。式 3 を使用して、CURRENT_LSB によってスケーリングされた最終的な値を計算します。

$$\text{Current [A]} = \text{CURRENT_LSB} \times \text{CURRENT} \tag{3}$$

ここで

- CURRENT は、CURRENT レジスタからの読み取り値です

電力値は、Power レジスタから 16 ビットの値として読み取ることができます。式 4 を使用して、電力をワット単位に変換します。

$$\text{Power [W]} = 32 \times \text{CURRENT_LSB} \times \text{POWER} \tag{4}$$

ここで

- POWER は、POWER レジスタからの読み取り値です。
- CURRENT_LSB は、式 1 で使用される電流計算の LSB サイズとして選択された値です。

これらの式を使用する設計例については、「詳細な設計手順」を参照してください。

8.1.3 ADC 出力のデータ・レートとノイズ性能

INA232 のノイズ性能と有効分解能は、ADC 変換時間によって異なります。また、このデバイスはデジタル平均化もサポートしており、デジタル・ノイズの低減に役立ちます。ADC 変換時間とデータ平均化を選択できる柔軟性により、信号対雑音比が向上し、最小のオフセットで最高のダイナミック・レンジを実現します。低信号レベルにおけるノイズのプロファイルは、主に 1/f ノイズまたはホワイト・ノイズで構成されるシステム・ノイズが中心となっています。ADC の有効分解能は、変換時間を長くし、平均化の数を増やすことにより、向上します。

デバイスでサポートされている出力データ・レート変換設定を、表 8-2 に示します。最も高速な変換設定は 140µs です。標準的なノイズフリーの分解能は、デバイスの測定データに基づいて有効ビット数 (ENOB) とし

て表されます。ENOB はノイズのピーク・ツー・ピーク値に基づいて計算されるため、ノイズの分布全体を考慮に入れることができます。

表 8-2. INA232 ノイズ特性

ADC 変換時間 [µs]	出力サンプル平均化 [サンプル]	出力サンプル期間 [ms]	ノイズフリー ENOB (±81.92mV) (ADCRANGE = 0)	ノイズフリー ENOB (±20.48mV) (ADCRANGE = 1)
140	1	0.14	13.1	11.1
204	1	0.204	13.4	11.1
332	1	0.332	14.1	11.7
588	1	0.588	14.7	12.2
1100	1	1.1	14.7	12.5
2116	1	2.116	15.1	13.4
4156	1	4.156	15.7	14.1
8244	1	8.244	16.0	14.7
140	4	0.56	14.1	12.1
204	4	0.816	14.4	12.4
332	4	1.328	15.1	12.9
588	4	2.352	15.7	13.4
1100	4	4.4	15.7	13.7
2116	4	8.464	16.0	14.7
4156	4	16.624	16.0	14.7
8244	4	32.976	16.0	15.7
140	16	2.24	15.1	13.1
204	16	3.264	15.7	13.4
332	16	5.312	15.7	14.1
588	16	9.408	16.0	14.4
1100	16	17.6	16.0	15.1
2116	16	33.856	16.0	15.7
4156	16	66.496	16.0	15.7
8244	16	131.904	16.0	16.0
140	64	8.96	15.7	13.7
204	64	13.056	16.0	14.4
332	64	21.248	16.0	15.1
588	64	37.632	16.0	15.7
1100	64	70.4	16.0	15.7
2116	64	135.424	16.0	16.0
4156	64	265.984	16.0	16.0
8244	64	527.616	16.0	16.0
140	128	17.92	16.0	14.1
204	128	26.112	16.0	15.1
332	128	42.496	16.0	15.7
588	128	75.264	16.0	15.7
1100	128	140.8	16.0	16.0
2116	128	270.848	16.0	16.0
4156	128	531.968	16.0	16.0
8244	128	1055.232	16.0	16.0
140	256	35.84	16.0	14.7
204	256	52.224	16.0	15.7

Copyright © 2023 Texas Instruments Incorporated

表 8-2. INA232 ノイズ特性 (continued)

ADC 変換時間 [µs]	出力サンプル平均化 [サンプル]	出力サンプル期間 [ms]	ノイズフリー ENOB (±81.92mV) (ADCRANGE = 0)	ノイズフリー ENOB (±20.48mV) (ADCRANGE = 1)
332	256	84.992	16.0	15.7
588	256	150.528	16.0	16.0
1100	256	281.6	16.0	16.0
2116	256	541.696	16.0	16.0
4156	256	1063.936	16.0	16.0
8244	256	2110.464	16.0	16.0
140	512	71.68	16.0	15.1
204	512	104.448	16.0	15.7
332	512	169.984	16.0	16.0
588	512	301.056	16.0	16.0
1100	512	563.2	16.0	16.0
2116	512	1083.392	16.0	16.0
4156	512	2127.872	16.0	16.0
8244	512	4220.928	16.0	16.0
140	1024	143.36	16.0	15.7
204	1024	208.896	16.0	16.0
332	1024	339.968	16.0	16.0
588	1024	602.112	16.0	16.0
1100	1024	1126.4	16.0	16.0
2116	1024	2166.784	16.0	16.0
4156	1024	4255.744	16.0	16.0
8244	1024	8441.856	16.0	16.0

8.1.4 フィルタリングと入力についての考慮事項

電流の測定は多くの場合ノイズがあり、ノイズの定義も困難なことがあります。INA232 では、Configuration レジスタ (0h) で変換時間と平均値の数を別々に選択でき、複数のフィルタリング・ オプションを選択できます。変換時間はシャント電圧とバス電圧の測定値に対して個別に設定できるため、電源バスの監視を柔軟に構成できます。

内部 ADC は、500kHz (最大 ±10%) のサンプリング・ レートを持つデルタ・ シグマ (ΔΣ) フロント・ エンドをベースにしています。このアーキテクチャは本質的にノイズ除去に優れていますが、サンプリング・ レートの高調波、またはその付近で発生する過渡が問題を起こす可能性があります。これらの信号は 1MHz 以上なので、デバイスの入力時にフィルタリングを組み入れることで管理できます。周波数が高いため、測定値の精度にほぼ影響を与えず、フィルタ上に値の小さい直列抵抗を使用できます。一般に、デバイス入力のフィルタリングは、500kHz (最大 ±10%) のサンプリング・ レートの正確な高調波 (1MHz より高い) で過渡が発生している場合にのみ必要です。可能な限り小さい値の直列抵抗 (標準で 100Ω 以下) とセラミック・ コンデンサを使用して、フィルタリングを行います。このコンデンサの推奨値は、0.1µF ~ 1µF です。図 8-1 に、入力にフィルタを追加したデバイスを示します。

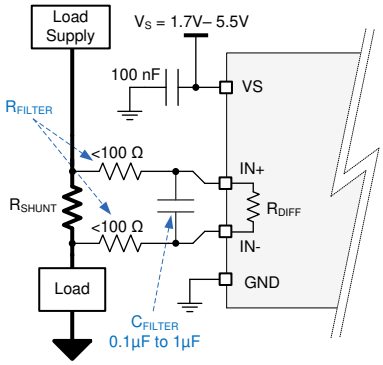


図 8-1. 入力フィルタリング

デバイス入力に対しては、さらに過負荷状態も考慮します。デバイス入力は、入力間で 26V を許容するよう規定されています。大きな差動シナリオでは、シャントの負荷側でグランドに短絡していることがあります。この種類のイベントが発生した場合、シャント両端に電源電圧がフルに印加される可能性があります (電源またはエネルギー保存コンデンサがその電圧をサポートできる場合)。グランドへの短絡を除去すると、誘導性キックバックが発生して、デバイスの 26V の差動、または 48V の同相の定格を超える可能性があります。誘導性キックバック電圧は、十分なエネルギー保存コンデンサと組み合わせたツェナー型過渡吸収デバイス (一般に transzorbs といいます) によって最適に制御されます。過渡堅牢性を備えた電流シャント・モニタのリファレンス・デザインでは、電流検出抵抗の両端で発生する電圧を測定するために使用するハイサイド電流シャント・モニタと、過渡過電圧状態から電流検出デバイスをより適切に保護する方法について説明しています。

シャントの片側または両側に、大容量のエネルギー保存用の電解コンデンサがないアプリケーションでは、入力に対して電圧の過剰な dV/dt が印加され、入力オーバーストレス状態が発生する可能性があります。このイベントの原因として最も多いのが物理的な短絡で、dV/dt が過剰な場合は大電流によってシステムで ESD 保護がアクティブになる可能性があります。デバイスの各入力と直列に 10Ω の抵抗を追加すると、デバイスの定格である最大 48V までの dV/dt 障害に対して十分な保護を行えることが、テストにより示されています。これらの抵抗を記載されている範囲内で選択することにより、精度への影響を最小限に抑えることができます。

8.2 代表的なアプリケーション

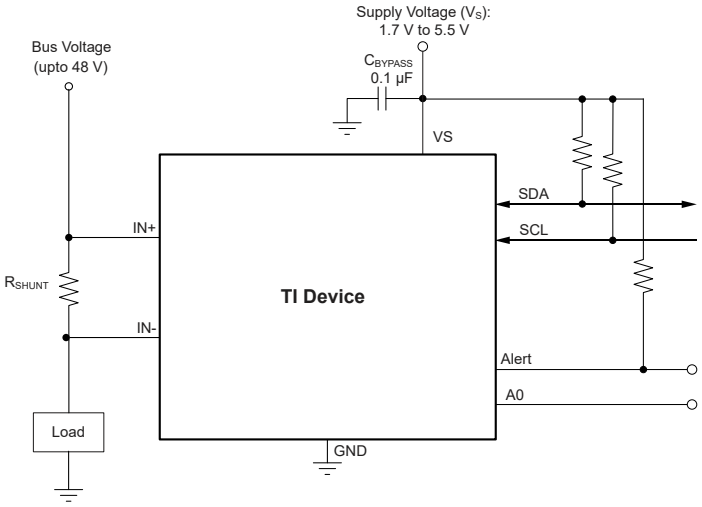


図 8-2. 代表的なハイサイド・センシング回路の構成、 INA232

8.2.1 設計要件

INA232 は、電流が電流検出抵抗 (R_{SHUNT}) を流れる際に、この抵抗の両端に生じる電圧を測定します。また、このデバイスはバス電源電圧も測定し、キャリブレーションが行われていれば電力を計算します。さらに、アラート機能を備えており、ユーザー定義のイベントや変換準備完了通知に応答するように ALERT ピンをプログラムできます。

Copyright © 2023 Texas Instruments Incorporated

図 8-2 に示されている回路の設計要件を、表 8-3 に示します。

表 8-3. 設計パラメータ

設計パラメータ	値の例
電源電圧 (V_S)	3.3V
バス電源レール (V_{CM})	12V
平均電流	6A
過電流フォルトのスレッショルド	9A
監視できる最大電流 (I_{MAX})	10A
ADC 範囲の選択 (V_{SENSE_MAX})	±81.92mV

8.2.2 詳細な設計手順

この設計例では、シャント抵抗の選択、キャリブレーション・ レジスタのプログラミング、正しいフォルト・スレッショルドの設定、デバイスから返された値を適切にスケーリングする方法について説明します。

8.2.2.1 シャント抵抗の選択

表 8-3 の値を使用して、シャント抵抗の最大値は、検出された電流の最大値 (I_{MAX}) と選択した ADC 範囲の最大許容検出電圧 (V_{SENSE_MAX}) に基づいて計算されます。最大電流で動作する場合、差動入力電圧はデバイスの最大フルスケール範囲 V_{SENSE_MAX} を超えることはできません。指定された設計パラメータに 式 5 を使用すると、R_{SHUNT} の最大値は 8.192mΩ と算出されます。算出された最大値より小さく、最も最大値に近い標準の抵抗値は 8.0mΩ です。より小さな抵抗を使用すると、電力損失が最小限に抑えられますが、精度が低下します。選択するシャント抵抗は、目的の動作温度で最大負荷時の消費電力を処理するのに十分なワット数を備えている必要があります。

$$R_{SHUNT} < \frac{V_{SENSE_MAX}}{I_{MAX}} \tag{5}$$

8.2.2.2 デバイスの構成

INA232 をプログラムする最初のステップは、デバイスの構成レジスタ (0h) を適切に設定することです。最初の電源投入時に、構成レジスタはリセット値に設定されます (表 7-4 を参照)。デフォルトの電源投入状態では、デバイスは ±81.92mV の範囲で測定され、ADC がシャント電圧とバス電圧 (IN- の電圧) を連続的に変換するよう設定されます。デフォルトの電源投入条件が設計要件を満たしていない場合、各 V_S 電源サイクル・ イベント後に、これらのレジスタを正しく設定する必要があります。

8.2.2.3 Shunt Calibration レジスタのプログラム

Shunt Calibration レジスタは、デバイスが電流に基づいて結果を正しく通知できるよう、各 V_S の電源投入時に正確にプログラムされる必要があります。最初のステップは、式 2 を使用して電流の最小 LSB 値を計算することです。この式に最大想定電流 10A を当てはめると、LSB サイズは 305.17578µA になります。INA232 では、CURRENT_LSB を最小 LSB サイズの 8 倍まで選択できます。この例では、値として 500µA が使用されています。CURRENT_LSB と、シャント抵抗に対して選択した値に 式 1 を当てはめると、Shunt Calibration レジスタの設定は 1280d (500h) になります。Shunt Calibration レジスタに不適切な値を設定すると、電流に基づく結果はすべて 0 になります。シャント電圧とバス電圧の読み取りや、アラート制限の設定には、このレジスタをプログラムする必要はありません。

8.2.2.4 目標のフォルト・ スレッショルドの設定

INA232 には、「ALERT ピン」で説明されているように、いくつかの異なるフォルト条件で Alert ピンをアサートする機能があります。Alert ピンをアサートするために必要なフォルト条件は、Mask/Enable レジスタ (6h) を適切にプログラムして選択する必要があります。フォルト・ スレッショルドを設定するには、目標のトリップ・ スレッショルドを Alert Limit レジスタ (7h) にプログラムします。

たとえば、過電流フォルト条件を選択するには、Mask/Enable レジスタの SOL ビットを 1 にセットします。過電流条件に必要なスレッショルドは、Alert Limit レジスタでプログラムする必要があります。この例では、過電流スレッショルドは 9.0A で、電流検出抵抗の値は 8.0mΩ なので、シャント電圧制限は 72mV です。シャン

ト電圧制限を計算した後は、シャント電圧制限をシャント電圧の LSB サイズで除算して、Shunt Over Voltage Limit レジスタの値を求めます。

この場合、alert limit レジスタの計算値は 72mV/2.5µV = 28800d (7080h) です。

Alert Limit レジスタに格納される値は、V_S 電力サイクル・イベント後はデフォルト値に設定され、電力が印加されるたびに再プログラムする必要があります。

8.2.2.5 戻り値の計算

表 8-3 に示されている設計要件を想定したレジスタ値を、表 8-4 に示します。構成、キャリブレーション、マスク / イネーブル、アラート制限レジスタにユーザーがプログラムする値と、シャント電圧、電流、バス電圧、電力について返される値が示されています。パラメータ値は、戻り値と LSB の値の乗算で求めます。

表 8-4. 戻り値の計算

レジスタ	内容	LSB の値	計算結果
構成 (0h)	16679d (4127h)	—	—
キャリブレーション (5h)	1280d (500h)	—	—
マスク / イネーブル (6h)	32768 (8000h)	—	—
アラート制限 (7h)	28800d (7080h)	2.5µV/LSB	28800 × 2.5µV = 0.072V
シャント電圧 (1h)	19200d (4B00h)	2.5µV/LSB	19200 × 2.5µV = 0.048V
バス電圧 (2h)	7500d (1D4Ch)	1.6mV/LSB	7500 × 1.6mV = 12V
電流 (4h)	12000d (2EE0h)	500µA/LSB	12000 × 500µA = 6A
電力 (3h)	4500d (1194h)	電流 LSB × 32 = 16mW/LSB	4500 × 16mW = 72W

シャント電圧と電流の戻り値を、2 の補数形式で表記します。2 の補数形式では、バイナリの負の値は戻り値の最上位ビットが 1 になります。これらの値は、最初にすべてのビットを反転し、1 を足して、符号なしバイナリ値にすることによって 10 進数に変換することができます。次に、この値に負の符号を付けて、10 進数に変換する必要があります。

8.2.3 アプリケーション曲線

変換時間 (t_{CT}) が 140µs、平均化が 1 に設定されているとき、シャント過電圧制限 72mV に対する ALERT ピンの応答を、図 8-3 に示します。図 8-4 は、同じ制限について、変換時間を 1.1ms に増やしたときの応答です。これらの図に示すスコープの画面ショットは、ALERT チャネルで持続性が有効になっています。INA232 の内部 ADC クロックに対してどのタイミングでフォルトが発生したかに応じて、ALERT 応答時間がどのように変化するかを、図 8-3 と 図 8-4 に示します。制限スレッショルドをわずかに超過しただけのフォルト条件では、ALERT ピンの応答時間は 1 から 2 変換サイクルの範囲で変動する可能性があります。前述のように、内部 ADC 変換サイクルの開始時間に対して、どのタイミングでフォルト・イベントが発生したのかによって変動が生じます。制限スレッショルドを大幅に超えるフォルト・イベントの場合、アラートは 1 変換サイクル以内に応答できます。

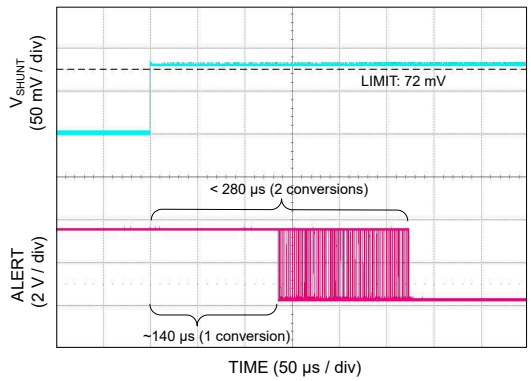


図 8-3. アラート応答 (t_{CT} = 140µs)

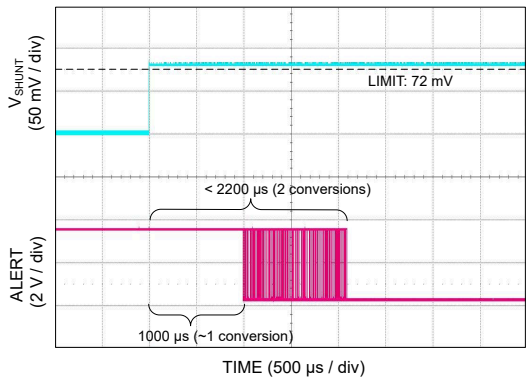


図 8-4. アラート応答 (t_{CT} = 1.1ms)

Copyright © 2023 Texas Instruments Incorporated

8.3 電源に関する推奨事項

図 8-2 は、このデバイスの入力回路が、電源電圧 (V_S) を超える同相電圧の信号を正確に測定できることを示しています。たとえば、VS 電源ピンには 5V の電圧を印加できますが、監視対象のバス電源電圧 (同相電圧) は最大 48V の可能性があります。このデバイスは、電源が供給されているかどうかにかかわらず、入力ピンで -0.3V ~ 48V の全範囲に耐えられます。

必要な電源バイパス・コンデンサは、安定性を保証するため、デバイスの電源ピンとグランド・ピンにできるだけ近づけて配置します。この電源バイパス・コンデンサの標準値は 0.1µF です。ノイズが多い、またはインピーダンスが高い電源を使ったアプリケーションでは、デカップリング・コンデンサの追加による電源ノイズの除去が必要な場合があります。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

入力ピン (IN+ と IN-) は、ケルビン接続 (4 線式接続) を使って検出抵抗に接続します。この接続方法により、入力ピン間の電流検出抵抗のインピーダンスのみを確実に検出できます。一般に、電流検出抵抗の配線に不備があると、入力ピン間の抵抗が増加します。電流検出抵抗の抵抗値は非常に小さいため、余分なインピーダンスに大電流が流れると大きな測定誤差が生じます。電源バイパス・コンデンサは、電源とグランドのピンにできるだけ近づけて配置します。

8.4.2 レイアウト例

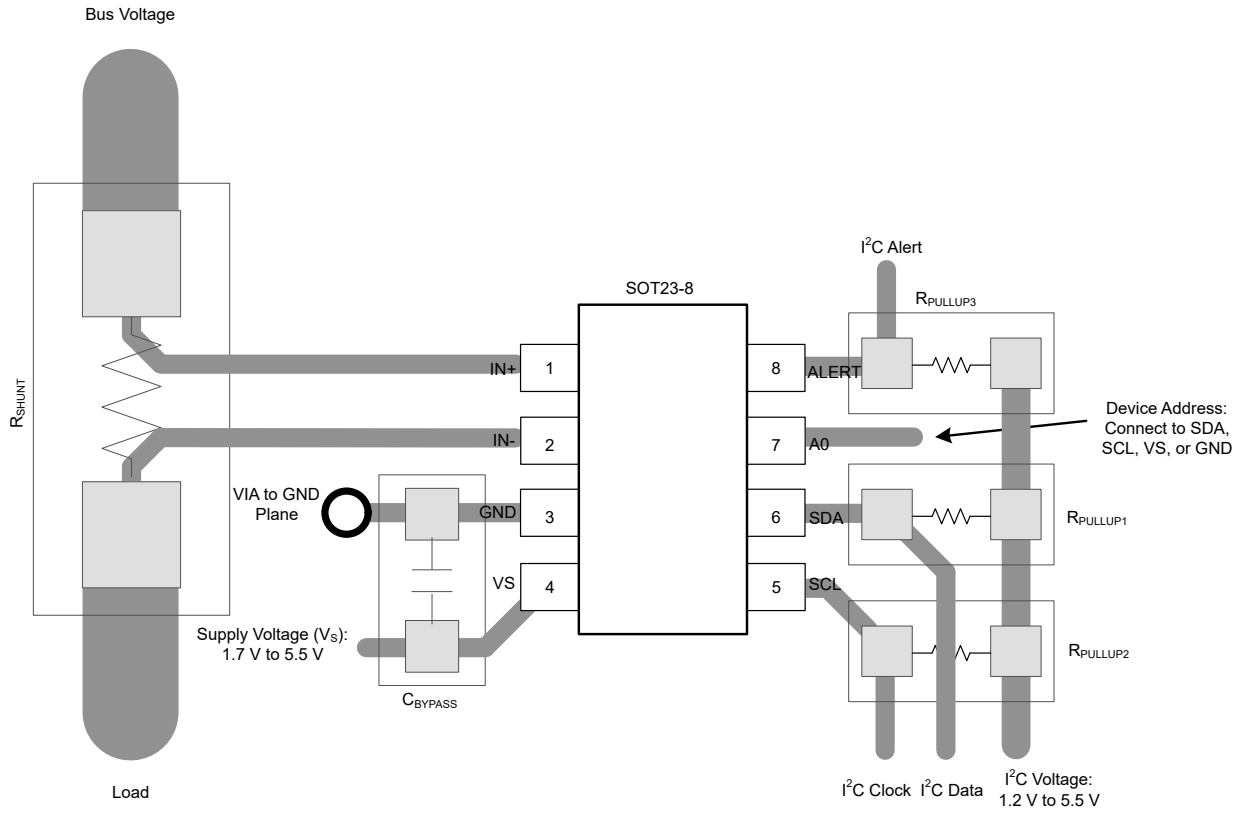


図 8-5. INA232 DDF のレイアウト例 (ハイサイド)

9 デバイスおよびドキュメントのサポート

9.1 デバイスのサポート

9.1.1 開発サポート

開発サポートについては、以下を参照してください。

『INA234EVM および INA236EVM ユーザー・ガイド』(SBOU264)

9.2 ドキュメントのサポート

9.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『過渡堅牢性を備えた電流シャント・モニタのリファレンス・デザイン』(TIDU473)
- テキサス・インスツルメンツ、『INA234EVM および INA236EVM ユーザー・ガイド』(SBOU264)

9.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、ti.com のデバイス製品フォルダを開いてください。「更新の通知を受け取る」をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

9.4 サポート・リソース

TI E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の使用条件を参照してください。

9.5 商標

TI E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.6 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.7 用語集

テキサス・インスツルメンツ用語集　この用語集には、用語や略語の一覧および定義が記載されています。

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2023 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
INA232AIDDFR	Active	Production	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2QQF
INA232AIDDFR.A	Active	Production	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2QQF
INA232AIDDFR.B	Active	Production	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	-	NIPDAU	Level-1-260C-UNLIM	-40 to 125	2QQF
INA232BIDDFR	Active	Production	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	31AF
INA232BIDDFR.A	Active	Production	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	31AF
INA232BIDDFR.B	Active	Production	SOT-23-THIN (DDF) | 8	3000 | LARGE T&R	-	NIPDAU	Level-1-260C-UNLIM	-40 to 125	31AF

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

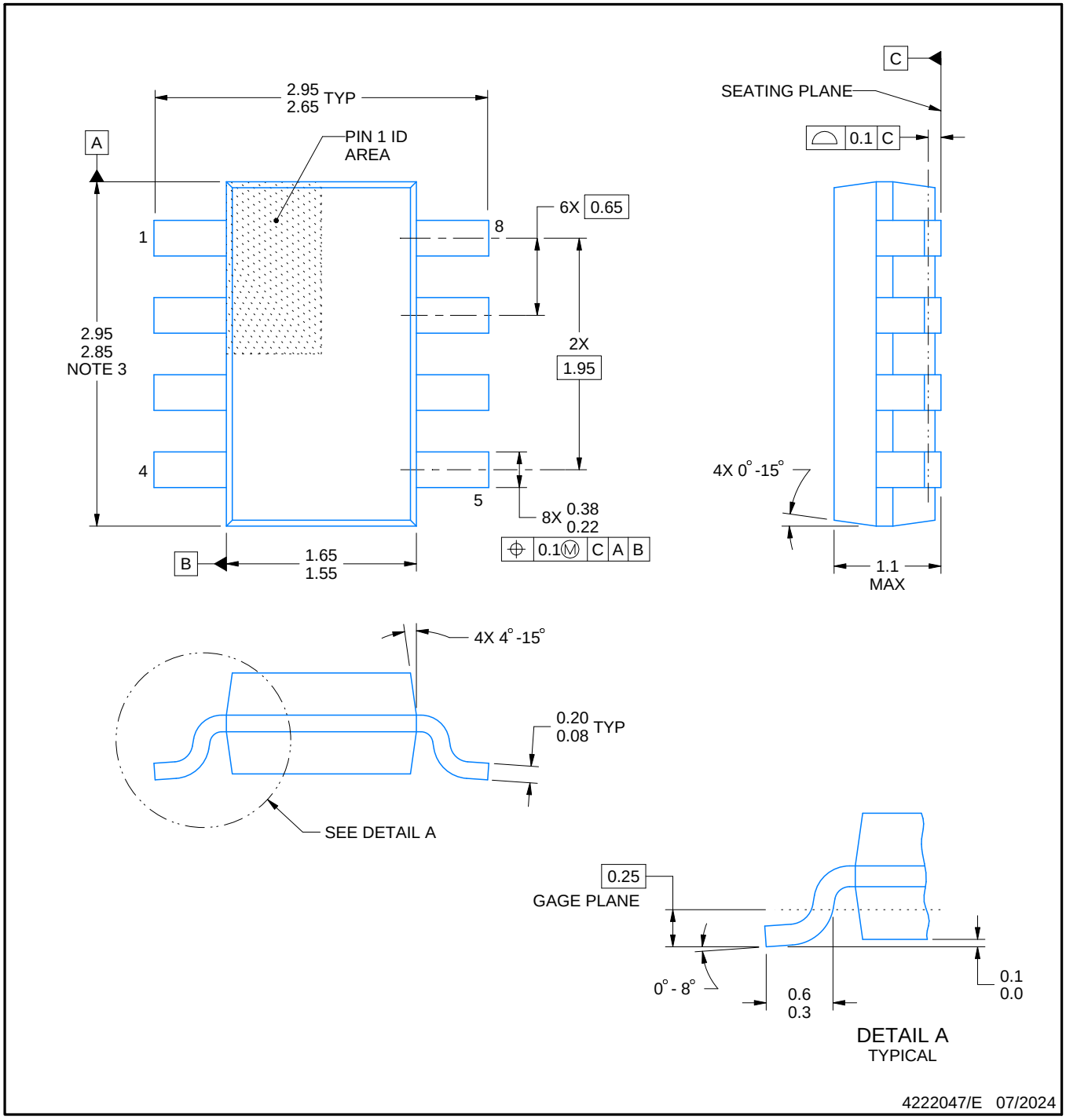
(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

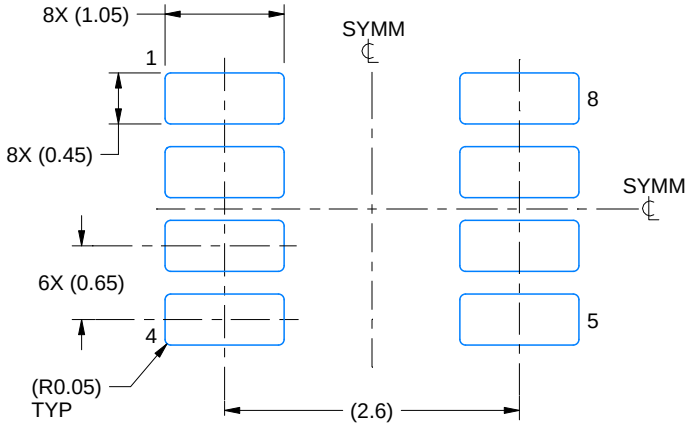
Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

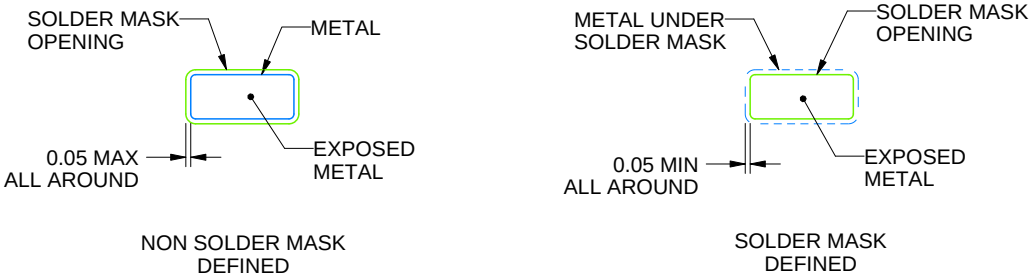


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

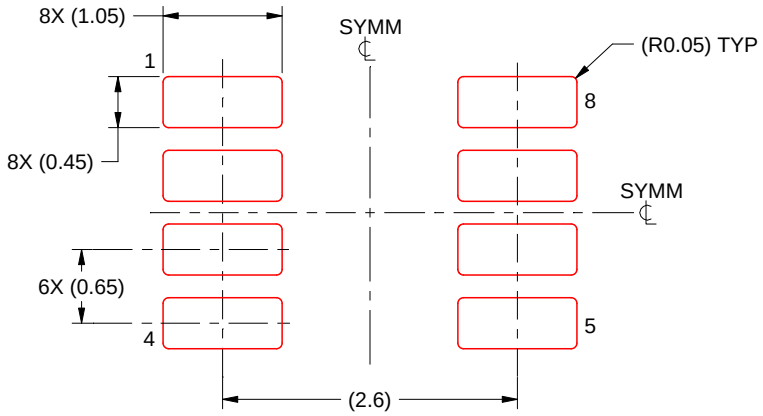


SOLDER MASK DETAILS

4222047/E 07/2024

NOTES: (continued)

4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4222047/E 07/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

テキサス· インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、 テキサス· インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス· インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス· インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、 テキサス· インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。 テキサス· インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、 テキサス· インスツルメンツおよびその代理人を完全に補償するものとし、 テキサス· インスツルメンツは一切の責任を拒否します。

テキサス· インスツルメンツの製品は、 テキサス· インスツルメンツの販売条件、または ti.com やかかる テキサス· インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。 テキサス· インスツルメンツがこれらのリソースを提供することは、適用される テキサス· インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、 テキサス· インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated