

DS90LV019

DS90LV019 3.3V or 5V LVDS Driver/Receiver



Literature Number: JAJ563

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。

2000年8月



DS90LV019

LVDS 1 回路入り差動入出力ライン・ドライバ/レシーバ

概要

DS90LV019 は平衡伝送ラインでのデジタル・データ伝送用に設計された Low Voltage Differential Signaling (LVDS) 形態で、ドライバとレシーバが 1 回路ずつ収められた CMOS 差動入出力のライン・ドライバ/レシーバです。

DS90LV019 は EIA-644 及び IEEE1596.3 (SCILVDS) 規格に適合しており、このデバイスを 2 個使用することにより 1 対 1 の低消費電力、高速 100Mbps 以上 (50MHz) の全二重のデジタル伝送が構成できます。動作電源電圧は 3.3V、または 5.0V どちらでも可能です。ドライバの出力形態が小振幅 (350mV) ならびに定電流出力 (3.5mA) のため、立ち上がり/立ち下がりが時間が早いにもかかわらず電磁放射ノイズ (EMI) が少なくなっています。また定電流出力形態は負荷の増減 (終端抵抗など) にかかわらずデバイスの消費電力をほぼ一定に保ちます。

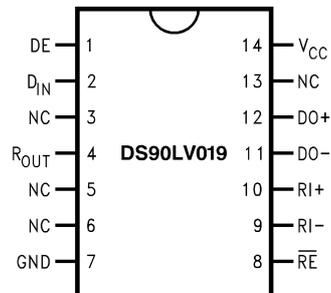
ドライバは、入力を TTL レベルで受け取り、出力を LVDS レベルに変換します。非動作時は DE 端子を "L" にすることにより、出力を TRI-STATE にしておくことができます。

レシーバは、100mV のスレッショルドを持ち、同相電圧範囲 $\pm 1V$ を持っています。入力された LVDS 信号を、出力を CMOS レベルに変換します。非動作時は RE 端子を "H" にすることにより、出力を TRI-STATE にしておくことができるのでバスに対して負荷となしません。

特長

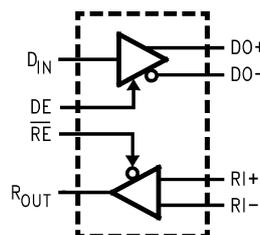
LVDS 信号	
3.3V または 5.0V 単一電源動作	
低消費電力設計	
平衡出力インピーダンス	
電源 ON/OFF 時、グリッジフリー	
100Mbps (50MHz) 以上の転送レート	
同相電圧範囲：	$\pm 1V$
スレッショルド：	$\pm 100mV$
差動出力信号：	$\pm 350mV$ (100 負荷時)
定電流出力：	3.5mA (標準)
フロースレーブ配置	
動作周囲温度：	- 40 ~ + 85

ピン配置図



Order Number DS90LV019TM or DS90LV019TMTTC
See NS Package Number M14A or MTC14

ブロック図



TRI-STATE® はナショナル セミコンダクター社の登録商標です。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照下さい。

最大電源電圧 (V_{CC})	6.0V
最大インネーブル入力電圧 (DE, RE)	- 0.3V ~ ($V_{CC} + 0.3V$)
最大入力電圧 (D_{IN})	- 0.3V ~ ($V_{CC} + 0.3V$)
最大出力耐圧 (R_{OUT})	- 0.3V ~ ($V_{CC} + 0.3V$)
最大出力耐圧 (DOOUT +, DOOUT -)	- 0.3V ~ ($V_{CC} + 0.3V$)
最大入力電圧 (Rin +, Rin -)	- 0.3V ~ ($V_{CC} + 0.3V$)
出力短絡時間 (DOOUT +, DOOUT -)	連続
静電破壊耐圧 (ESD) (Note 4)	
HBM, 1.5k、100pF	> 2000V
EIAJ, 0、200pF	> 200V
最大パッケージ許容損失 (PD) (周囲温度 25 °C において)	
SOIC "M" パッケージ	960mW
SOIC "M" パッケージ・デイレートイング (周囲温度 25 °C 以上)	7.7mW/

TSSOP パッケージ	790mW
TSSOP パッケージ・デイレートイング (周囲温度 25 °C 以上)	6.3mW/
保存温度範囲 (TSTG)	- 65 ~ + 150
許容リード温度 (ハンダ付け、4 秒)	260

推奨動作条件

	最小値	標準値	最大値	単位
電源電圧 (V_{CC})	+ 3.0	+ 3.3	+ 3.6	V
	+ 4.5	+ 5.0	+ 5.5	V
レシーバ入力電圧	0.0		+ 2.4	V
動作周囲温度	- 40	+ 25	+ 85	

DC 電気的特性 (Note 2, 3)

特記のない限り、 $V_{CC} = + 3.3V \pm 0.3V$ 、 $T_A = - 40 \sim + 85$ (Note 2, 3)

Symbol	Parameter	Conditions	Pin	Min	Typ	Max	Units	
DIFFERENTIAL DRIVER CHARACTERISTICS								
V_{OD}	Output Differential Voltage	$R_L = 100$ (Figure 1)	DO + , DO -	250	350	450	mV	
V_{OD}	V_{OD} Magnitude Change				6	60	mV	
V_{OS}	Offset Voltage			1	1.25	1.7	V	
V_{OS}	Offset Magnitude Change				5	60	mV	
I_{OZD}	TRI-STATE [®] Leakage	$V_{OUT} = V_{CC}$ or GND, DE = 0V		- 10	± 1	+ 10	μA	
I_{OXD}	Power-Off Leakage	$V_{OUT} = 3.6V$ or GND, $V_{CC} = 0V$		- 10	± 1	+ 10	μA	
I_{OSD}	Output Short Circuit Current	$V_{OUT} = 0V$, DE = V_{CC}		- 10	- 6	- 4	mA	
DIFFERENTIAL RECEIVER CHARACTERISTICS								
V_{OH}	Voltage Output High	VID = + 100 mV	$I_{OH} = - 400 \mu A$	R_{OUT}	2.9	3.3		V
		Inputs Open			2.9	3.3		V
V_{OL}	Voltage Output Low	$I_{OL} = 2.0$ mA, VID = - 100 mV			0.1	0.4	V	
I_{OS}	Output Short Circuit Current	$V_{OUT} = 0V$		- 75	- 34	- 20	mA	
V_{TH}	Input Threshold High		RI + , RI -			+ 100	mV	
V_{TH}	Input Threshold Low			- 100			mV	
I_{IN}	Input Current	$V_{IN} = + 2.4V$ or 0V, $V_{CC} = 3.6V$ or 0V		- 10	± 1	+ 10	μA	
DEVICE CHARACTERISTICS								
V_{IH}	Minimum Input High Voltage		D_{IN}	2.0		V_{CC}	V	
V_{IL}	Maximum Input Low Voltage		DE, RE	GND		0.8	V	
I_{IH}	Input High Current	$V_{IN} = V_{CC}$ or 2.4V			± 1	± 10	μA	
I_{IL}	Input Low Current	$V_{IN} = GND$ or 0.4V			± 1	± 10	μA	
V_{CL}	Input Diode Clamp Voltage	$I_{CLAMP} = - 18$ mA		- 1.5	- 0.7		V	
I_{CCD}	Power Supply Current	DE = $\overline{RE} = V_{CC}$	V_{CC}		9	12.5	mA	
I_{CCR}		DE = $\overline{RE} = 0V$			4.5	7.0	mA	
I_{CCZ}		DE = 0V, $\overline{RE} = V_{CC}$			3.7	7.0	mA	
I_{CC}		DE = V_{CC} , RE = 0V			15	20	mA	
$C_{D\ output}$	Capacitance		DO + , DO -		5		pF	
$C_{R\ input}$	Capacitance		RI + , RI -		5		pF	

DC 電気的特性 (Note 2, 3)特記のない限り、 $V_{CC} = + 5.0 \pm 0.5V$ 、 $T_A = - 40 \sim + 85$

Symbol	Parameter	Conditions	Pin	Min	Typ	Max	Units	
DIFFERENTIAL DRIVER CHARACTERISTICS								
V_{OD}	Output Differential Voltage	$R_L = 100$ (Figure 1)	DO + , DO -	250	360	450	mV	
V_{OD}	V_{OD} Magnitude Change				6	60	mV	
V_{OS}	Offset Voltage			1	1.25	1.8	V	
V_{OS}	Offset Magnitude Change				5	60	mV	
I_{OZD}	TRI-STATE Leakage			$V_{OUT} = V_{CC}$ or GND, DE = 0V	- 10	± 1	+ 10	μA
I_{OXD}	Power-Off Leakage			$V_{OUT} = 5.5V$ or GND, $V_{CC} = 0V$	- 10	± 1	+ 10	μA
I_{OSD}	Output Short Circuit Current			$V_{OUT} = 0V$, DE = V_{CC}	- 10	- 6	- 4	mA
DIFFERENTIAL RECEIVER CHARACTERISTICS								
V_{OH}	Voltage High	VID = + 100 mV	$I_{OH} = - 400 \mu A$	R_{OUT}	4.3	5.0		V
		Inputs Open			4.3	5.0		V
V_{OL}	Voltage Output Low	$I_{OL} = 2.0$ mA, VID = - 100 mV			0.1	0.4	V	
I_{OS}	Output Short Circuit Current	$V_{OUT} = 0V$			- 150	- 75	- 40	mA
V_{TH}	Input Threshold High			RI + , RI -			+ 100	mV
V_{TH}	Input Threshold Low					- 100		mV
I_{IN}	Input Current	$V_{IN} = + 2.4V$ or 0V, $V_{CC} = 5.5V$ or 0V			- 15	± 1	+ 15	μA
DEVICE CHARACTERISTICS								
V_{IH}	Minimum Input High Voltage			$D_{IN}, DE,$ \overline{RE}	2.0		V_{CC}	V
V_{IL}	Maximum Input Low Voltage				GND		0.8	V
I_{IH}	Input High Current	$V_{IN} = V_{CC}$ or 2.4 V			± 1	± 10	μA	
I_{IL}	Input Low Current	$V_{IN} = GND$ or 0.4V			± 1	± 10	μA	
V_{CL}	Input Diode Clamp Voltage	$I_{CLAMP} = - 18$ mA			- 1.5	- 0.8	V	
I_{CCD}	Power Supply Current	DE = $\overline{RE} = V_{CC}$		V_{CC}		12	19	mA
I_{CCR}		DE = $\overline{RE} = 0V$				5.8	8	mA
I_{CCZ}		DE = 0V, $\overline{RE} = V_{CC}$				4.5	8.5	mA
I_{CC}		DE = V_{CC} , $\overline{RE} = 0V$				18	48	mA
$C_{D\ output}$	Capacitance			DO + , DO -		5		pF
$C_{R\ input}$	Capacitance			RI + , RI -		5		pF

Note 1: 「絶対最大定格」とはこの値を超えるとデバイスの安全を保障できない値です。デバイスをこの規格値で動作する事を意味しているわけではありません。「電気的特性」の表にデバイスの実際の動作条件が示されています。

Note 2: デバイスのピンに流れ込む電流はすべて正、デバイスのピンから流れ出す電流は負と示されています。 V_{OD1} と V_{OD1} を除く全ての電圧はすべてグラウンドを基準としています。

Note 3: すべての標準値は、 $V_{CC} = + 3.3V$ または $+ 5.0V$ 、 $T_A = + 25$ の値です。

Note 4: ESD 耐圧: HBM(1.5k、100pF) > 2000V、EIAJ(0、200pF) > 200V

Note 5: C_L はプローブ容量と治具容量を含んでいます。

Note 6: 特記のない限り、パルスゼネレータの波形は、 $f = 1$ MHz、 $Z_0 = 50$ 、 $t_r = t_f = 6$ ns(デューティ: 0% - 100%)

AC 電気的特性 (Note 6)特記のない限り、 $V_{CC} = + 3.3V \pm 0.3V$ 、 $T_A = - 40 \sim + 85$

Symbol	Parameter	Conditions	Min	Typ	Max	Units
DRIVER TIMING REQUIREMENTS						
t_{PHLD}	Differential Propagation Delay High to Low	$R_L = 100$, $C_L = 10$ pF (Figure 2 and Figure 3)	2.0	4.0	6.5	ns
t_{PLHD}	Differential Propagation Delay Low to High		1.0	5.6	7.0	ns
t_{SKD}	Differential Skew $ t_{PHLD} - t_{PLHD} $			0.4	1.0	ns
t_{TLH}	Transition Time Low to High		0.2	0.7	3.0	ns
t_{THL}	Transition Time High to Low		0.2	0.8	3.0	ns

AC 電気的特性 (Note 6) (つづき)特記のない限り、 $V_{CC} = + 3.3V \pm 0.3V$ 、 $T_A = - 40 \sim + 85$

Symbol	Parameter	Conditions	Min	Typ	Max	Units
DRIVER TIMING REQUIREMENTS						
t_{PHZ}	Disable Time High to Z	$R_L = 100 \Omega$, $C_L = 10 \text{ pF}$ (Figure 4 and Figure 5)	1.5	4.0	8.0	ns
t_{PLZ}	Disable Time Low to Z		2.5	5.3	9.0	ns
t_{PZH}	Enable Time Z to High		4.0	6.0	8.0	ns
t_{PZL}	Enable Time Z to Low		3.5	6.0	8.0	ns
RECEIVER TIMING REQUIREMENTS						
t_{PHLD}	Differential Propagation Delay High to Low	$C_L = 10 \text{ pF}$, $VID = 200 \text{ mV}$ (Figure 6 and Figure 7)	3.0	5.8	7.0	ns
t_{PLHD}	Differential Propagation Delay Low to High		3.0	5.6	9.0	ns
t_{SKD}	Differential Skew $ t_{PHLD} - t_{PLHD} $		0.55	1.5	ns	
t_r	Rise Time		0.15	2.0	3.0	ns
t_f	Fall Time		0.15	0.9	3.0	ns
t_{PHZ}	Disable Time High to Z		$R_L = 500 \Omega$, $C_L = 10 \text{ pF}$ (Figure 8 and Figure 9)	3.0	4.0	6.0
t_{PLZ}	Disable Time Low to Z	3.0		4.5	6.0	ns
t_{PZH}	Enable Time Z to High	3.0		6.0	8.0	ns
t_{PZL}	Enable Time Z to Low	3.0		6.0	8.0	ns

AC 電気的特性 (Note 6)特記のない限り、 $V_{CC} = + 5.0V \pm 0.5V$ 、 $T_A = - 40 \sim + 85$

Symbol	Parameter	Conditions	Min	Typ	Max	Units
DRIVER TIMING REQUIREMENTS						
t_{PHLD}	Differential Propagation Delay High to Low	$R_L = 100 \Omega$, $C_L = 10 \text{ pF}$ (Figure 2 and Figure 3)	2.0	3.3	6.0	ns
t_{PLHD}	Differential Propagation Delay Low to High		1.0	3.3	5.0	ns
t_{SKD}	Differential Skew $ t_{PHLD} - t_{PLHD} $		0.6	1.0	ns	
t_{TLH}	Transition Time Low to High		0.15	0.9	3.0	ns
t_{THL}	Transition Time High to Low		0.15	1.2	3.0	ns
t_{PHZ}	Disable Time High to Z		$R_L = 100 \Omega$, $C_L = 10 \text{ pF}$ (Figure 4 and Figure 5)	1.5	3.5	7.0
t_{PLZ}	Disable Time Low to Z	3.0		5.2	9.0	ns
t_{PZH}	Enable Time Z to High	2.0		4.5	7.0	ns
t_{PZL}	Enable Time Z to Low	2.0		4.5	7.0	ns
RECEIVER TIMING REQUIREMENTS						
t_{PHLD}	Differential Propagation Delay High to Low	$C_L = 10 \text{ pF}$, $VID = 200 \text{ mV}$ (Figure 6 and Figure 7)	3.0	6.0	8.0	ns
t_{PLHD}	Differential Propagation Delay Low to High		3.0	5.6	8.0	ns
t_{SKD}	Differential Skew $ t_{PHLD} - t_{PLHD} $		0.7	1.6	ns	
t_r	Rise Time		0.15	0.8	3.0	ns
t_f	Fall Time		0.15	0.8	3.0	ns
t_{PHZ}	Disable Time High to Z		$R_L = 500 \Omega$, $C_L = 10 \text{ pF}$ (Figure 8 and Figure 9)	3.0	3.5	4.5
t_{PLZ}	Disable Time Low to Z	3.5		3.6	7.0	ns
t_{PZH}	Enable Time Z to High	3.0		5.0	7.0	ns
t_{PZL}	Enable Time Z to Low	3.0		5.0	7.0	ns

Test Circuits and Timing Waveforms

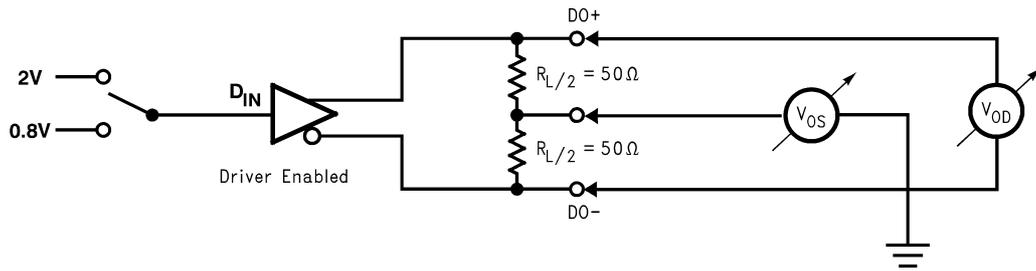


FIGURE 1. Differential Driver DC Test Circuit

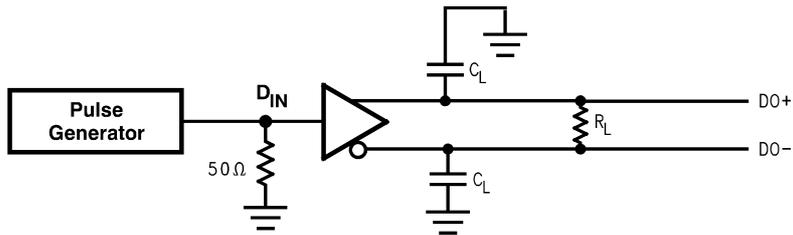


FIGURE 2. Differential Driver Propagation Delay and Transition Test Circuit

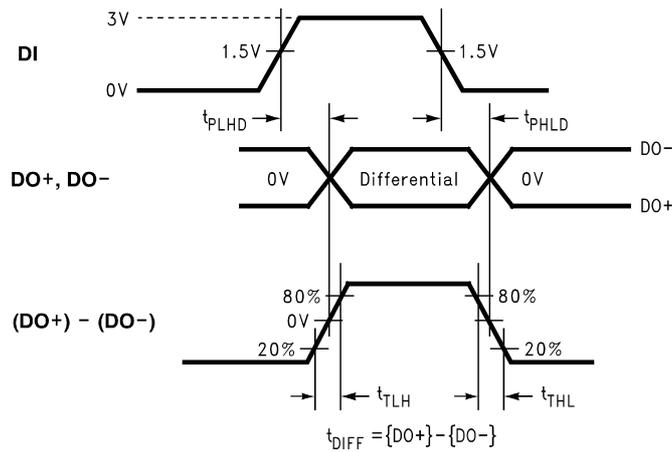


FIGURE 3. Differential Driver Propagation and Transition Time Waveforms

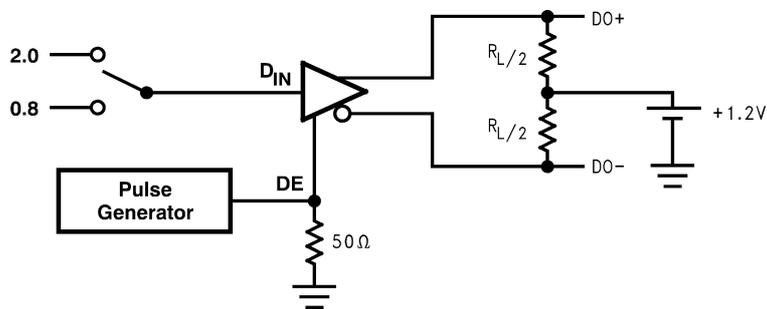


FIGURE 4. Driver TRI-STATE Delay Test Circuit

Test Circuits and Timing Waveforms (つづき)

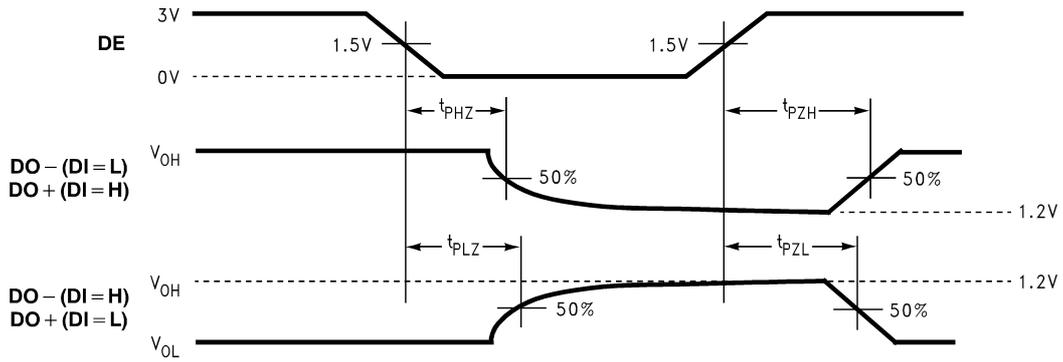


FIGURE 5. Driver TRI-STATE Delay Waveforms

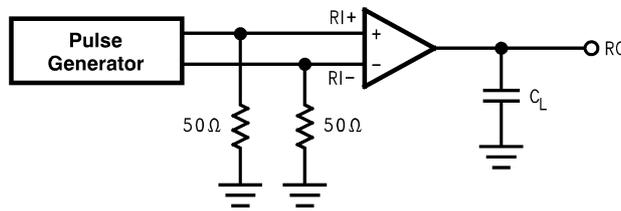


FIGURE 6. Receiver Propagation Delay and Transition Time Test Circuit

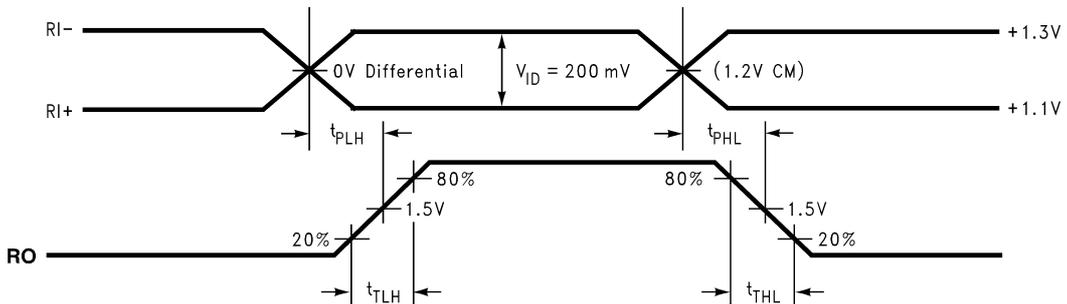


FIGURE 7. Receiver Propagation Delay and Transition Time Waveforms

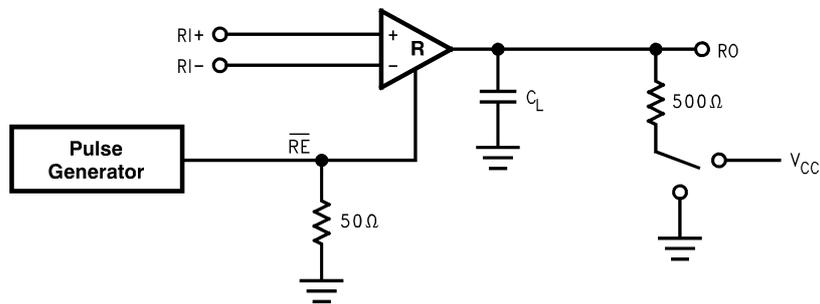


FIGURE 8. Receiver TRI-STATE Delay Test Circuit

Test Circuits and Timing Waveforms (つづき)

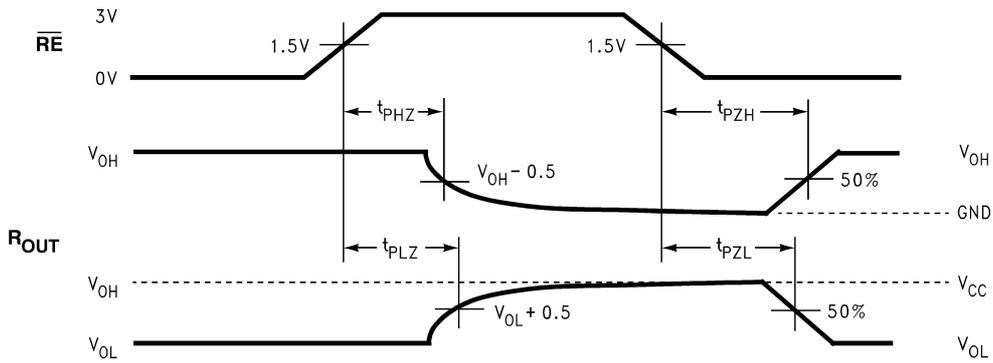


FIGURE 9. Receiver TRI-STATE Delay Waveforms TRI-STATE Delay Waveforms

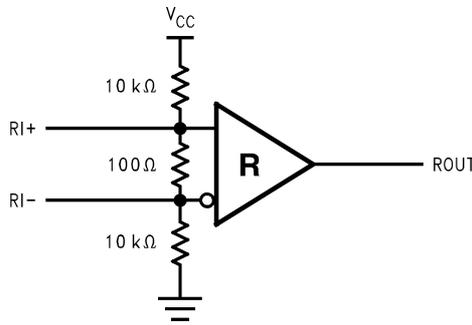
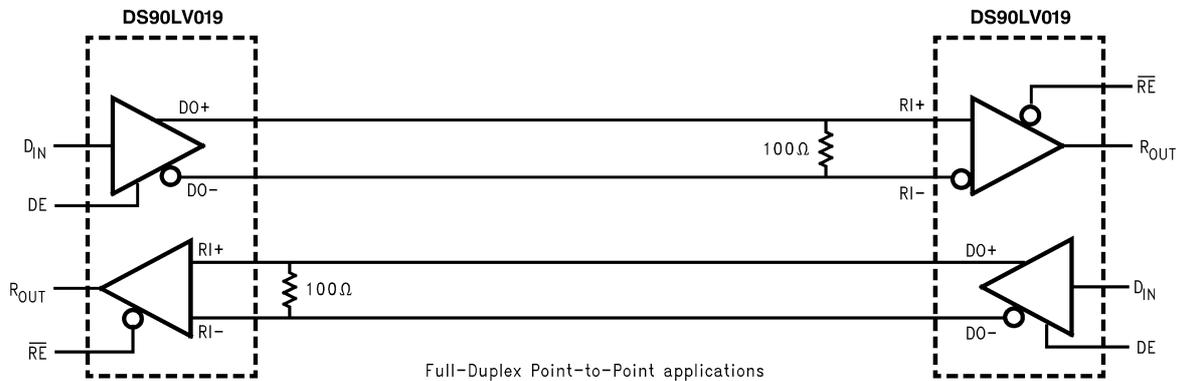


FIGURE 10. Terminated Input Fail-Safe Circuit

Typical Application Diagram



アプリケーション情報

DS90LV019 はドライバ、レシーバともそれぞれイネーブルコントロールを備えていますので半二重及び全二重の通信がおこなえます。

プリント板の推奨

4 層基板以上を推奨します。振り分けは、上面より LVDS 信号、グラウンド、電源、TTL 信号の順序です。LVDS 信号はグラウンド / 電源などの層により TTL 信号ラインからのクロストークを防ぐようにします。

またドライバ、レシーバは可能な限り入出力コネクタの近くに配置します。

電源端子間のバイパスコンデンサ

デバイスの電源、グラウンド間に高周波特性の良いセラミックなどのバイパスコンデンサ (表面実装型) を必ず装着して下さい。装着するコンデンサは 0.1 μF、0.01 μF 及び 0.001 μF の 3 種類を並列に装着します。また、パラレル伝送などのアプリケーションでデバイスを数多く使用する場合、それらのデバイスのグループの電源供給元に 10 μF(35V) のコンデンサを装着してください。

アプリケーション情報 (つづき)

差動ライン

終端抵抗は使用するメディアのラインインピーダンスにあわせませす。プリント・パターンなどでの対になった差動ラインのトレースはできる限り間隔を狭くし、また支線も 10mm 以内に設定するようにします。これは発生する同相ノイズの低減、レシーバによる同相ノイズの除去、または信号の反射などの軽減に効果をあらわします。実際 1mm のパターン間隔は 3mm のパターン間隔より輻射ノイズが軽減していることを確認しています。

信号のズレを減らすために電気的な信号線の長さは等しくします。等しい長さの差動信号ラインは電磁輻射ノイズを軽減します。(電気信号の伝達速度は、 $v = c/Er$ 、 c (光速) = 0.2997mm/ps 又は 0.0118in/ps) 信号パターンラインをまねく場合、ただ漠然と引くだけではなく差動ラインインピーダンスやアイソレーションを考慮して引く必要があります。スルーホールやその他ライン上の不連続線は最小にして下さい。パターンを例えば 90 などの角度で引き回すとインピーダンスが変化しますので鋭角な角度で引き回すことは避けます。45 以内の鈍角な角度で引き回して下さい。前にも述べましたがプリント・パターン上の対になった差動ラインのトレースはできる限り間隔を狭くします。レシーバの同相ノイズの抑圧が効率的に行えます。プリント・パターン上の対になったパターンの間隔はインピーダンスの変化を最小に押さえるため一定に保ちます。

終端抵抗

終端抵抗は使用する差動ラインの特性インピーダンスにあわせ、通常、終端抵抗値は 90 ~ 130 の範囲内に設定します。ドライ

バである DS90LV019 は定電流モードで動作していますので電流ループを形成するため終端抵抗は必ず装着して下さい。終端抵抗は表面実装型の抵抗を使用しレシーバ入力ピンのすぐ近くに (7mm 以内、最大でも 12mm 以内) 装着します。抵抗値の誤差は理想的には 1% ~ 2% のものを使用します。

LVDS 信号ラインの測定プローブ

LVDS 信号ラインの測定には信号ラインへの影響を極力少なくするため、高入力インピーダンス (100k 以上)、低入力容量 (2pF 以下) の測定プローブ (FET プローブなど) を使用し、オシロスコープの帯域は 3GHz 以上のものを使用します。

ケーブル

LVDS で使用するケーブルやコネクタの選択は重要です。使用するメディアは調整されたインピーダンスのものを使用します。ケーブルやコネクタは約 100 の伝送特性インピーダンスのものを推奨します。平衡ケーブルは不平衡ケーブル (リボンケーブル、単線の同軸ケーブル) に比べてノイズの低減や信号品質が優れています。平衡ケーブルは EMI (電磁輻射ノイズ) の発生が少ない傾向にあり、また同相モードの電磁的放射ノイズはレシーバによって除去することができます。

伝送距離が 50cm 以下では殆どのケーブルが使用でき、50cm ~ 10m では CAT3(category3) のツイステッド・ペア線を使用します。また 10m 以上では CAT5 のツイステッド・ペア線を使用することを推奨します。

TABLE 1. Functional Table

MODE SELECTED	DE	$\overline{\text{RE}}$
DRIVER MODE	H	H
RECEIVER MODE	L	L
TRI-STATE MODE	L	H
FULL DUPLEX MODE	H	L

TABLE 2. Transmitter Mode

INPUTS		OUTPUTS	
DE	DI	DO +	DO -
H	L	L	H
H	H	H	L
H	2 > & > 0.8	X	X
L	X	Z	Z

X = High or Low logic state
Z = High impedance state
L = Low state
H = High state

TABLE 3. Receiver Mode

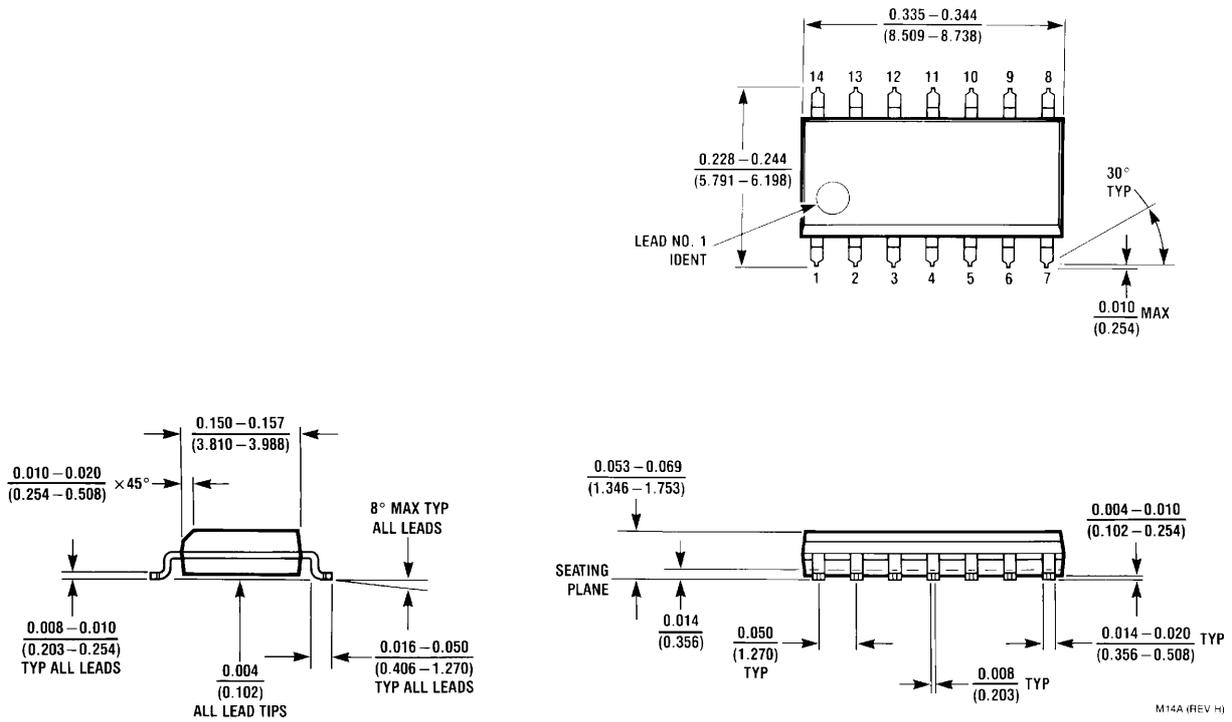
INPUTS		OUTPUT
$\overline{\text{RE}}$	(RI +) - (RI -)	
L	L (< - 100 mV)	L
L	H (> + 100 mV)	H
L	100 mV > & > - 100 mV	X
H	X	Z

X = High or Low logic state
Z = High impedance state
L = Low state
H = High state

TABLE 4. Device Pin Description

Pin Name	Pin #	Input/Output	Description
D _{IN}	2	I	TTL Driver Input
DO ±	11, 12	O	LVDS Driver Outputs
RI ±	9, 10	I	LVDS Receiver Inputs
R _{OUT}	4	O	TTL Receiver Output
$\overline{\text{RE}}$	8	I	Receiver Enable TTL Input (Active Low)
DE	1	I	Driver Enable TTL Input (Active High)
GND	7	NA	Ground
V _{CC}	14	NA	Power Supply (3.3V ± 0.3V or 5.0V ± 0.5V)

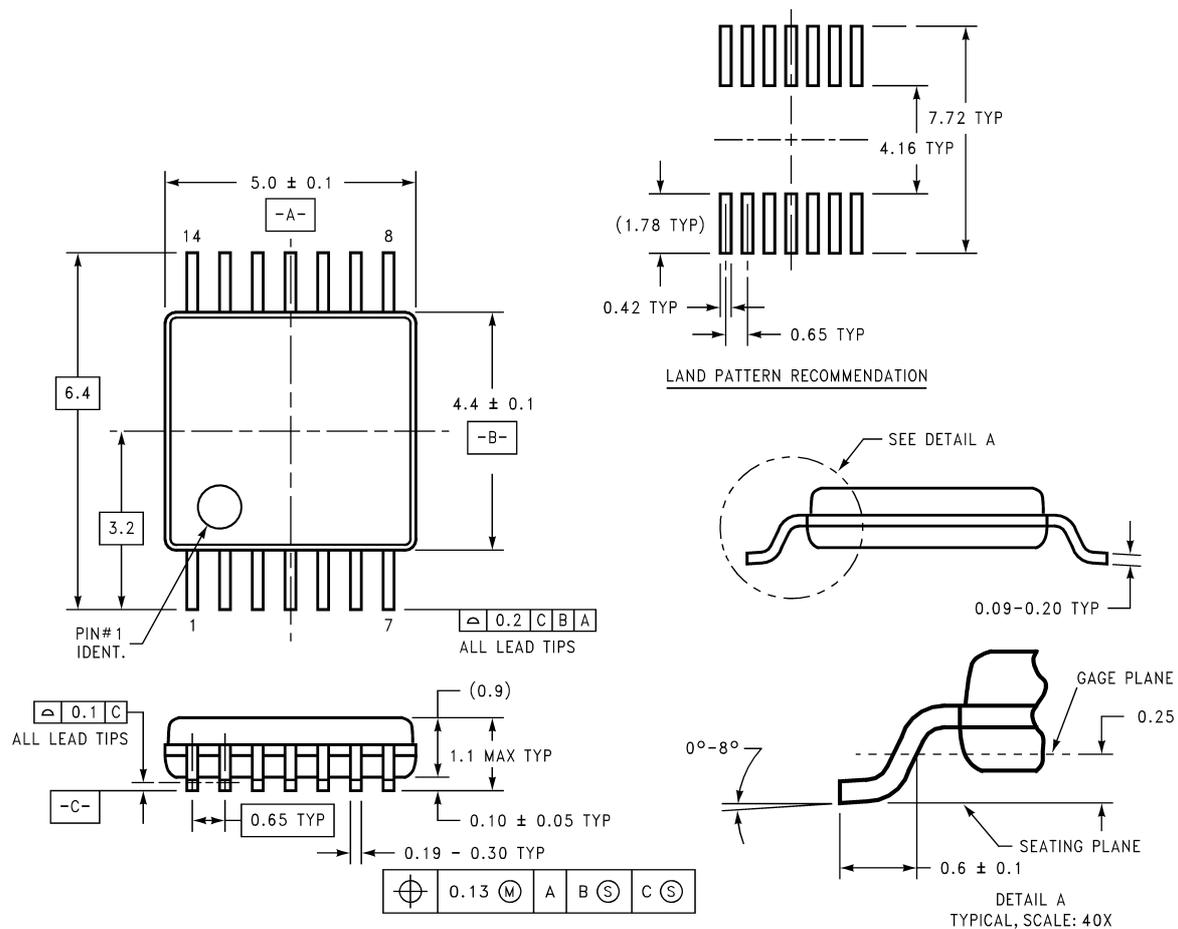
外形寸法図 特記のない限り inches (millimeters)



Order Number DS90LV019TM
NS Package Number M14A

M14A (REV H)

外形寸法図 単位は millimeters (つづき)



DIMENSIONS ARE IN MILLIMETERS

MTC14 (REV C)

Order Number DS90LV019TMTC
NS Package Number MTC14

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

その他のお問い合わせはフリーダイヤルをご利用下さい。

<http://www.national.com/JPN/>

 **0120-666-116**

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上