

# DS90LV018A

*DS90LV018A 3V LVDS Single CMOS Differential Line Receiver*



Literature Number: JAJ576

## DS90LV018A

### LVDS 1 回路入り CMOS 差動入力ライン・レシーバ

#### 概要

DS90LV018A は平衡伝送ラインでのデジタル・データ伝送用に設計された Low Voltage Differential Signaling (LVDS) 形態の 1 回路入り CMOS 差動入力ライン・レシーバです。

DS90LV018A は EIA-644 および IEEE1596.3 (SCI LVDS) 規格に適合しており、同規格の LVDS のドライバと組み合わせると 1 対 1 の低消費電力、高速 400Mbps (200MHz) 以上のデジタル伝送が構成できます。

DS90LV018A はフェイルセーフ機能が充実しており、終端 (100 ) されたバスライン上でも、バスが短絡、開放状態になった場合、レシーバの出力が論理 "H" に固定されます。(通常のデバイスは終端抵抗が接続されている場合、上記の機能は働きません。)

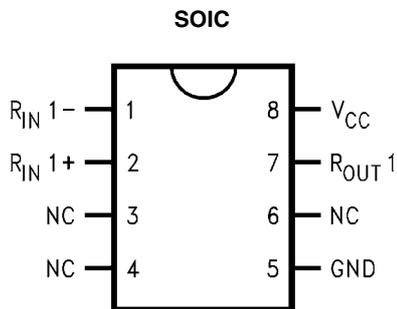
このデバイスは、入力を LVDS 信号レベルで受け取り、出力を 3V CMOS レベルに変換します。

EIA-422 規格以上の高速伝送を必要とするところや、消費電力が気になる疑似 ECL (PECL) の代替えとして使用できます。

#### 特長

- 3.3V 単一電源
- > 400Mbps (200MHz) の転送レート
- 差動出力スキュー - 50ps (標準)
- 伝搬遅延時間 2.5ns (最大)
- 電源 OFF 時、入力ハイ・インピーダンス
- 差動入力スレショルド電圧  $\pm 100\text{mV}$  (最大)
- 低消費電力設計 (18mW、3.3V)
- フェイルセーフ機能：入力開放、短絡および終端抵抗負荷時出力 "H"
- 5V 電源 LVDS と接続可能
- IEEE1596.3 (SCI LVDS) 規格に適合
- ANSI/TIA/EIA-644 規格に適合
- フロースレーピン配置
- 動作温度範囲 - 40 ~ + 85

#### ピン配置図

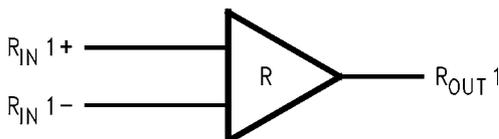


Order Number TM  
See NS Package Number M08A

#### 真理値表

INPUTS	OUTPUT
$[R_{IN+}] - [R_{IN-}]$	$R_{OUT}$
$V_{ID} \geq 0.1V$	H
$V_{ID} \leq -0.1V$	L
Full Fail-safe OPEN/SHORT or Terminated	H

#### 機能図



## 絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。  
関連する電気的信頼性試験方法の規格を参照ください。

最大電源電圧 ( $V_{CC}$ )	- 0.3V ~ + 4V
最大入力電圧 ( $R_{IN+}$ , $R_{IN-}$ )	- 0.3V ~ + 3.9V
最大出力耐圧 ( $R_{OUT}$ )	- 0.3V ~ ( $V_{CC} + 0.3V$ )
最大パッケージ許容損失 (PD)( 周囲温度 25 °C において )	
SOIC "M" パッケージ	1025 mW
25 °C 以上の周囲温度で使用される場合は、M パッケージについては 8.2mW/°C を減じてください。	
保存温度範囲 (TSTG)	- 65 ~ + 150
許容リード温度 (ハンダ付け 4 秒)	+ 260

PN 接合温度	+ 150
静電破壊耐圧 (ESD)	
(HBM、1.5k $\Omega$ 、100pF)	7000V
(EIAJ、0 $\Omega$ 、200pF)	500V

## 推奨動作条件

	最小値	標準値	最大値	単位
電源電圧 ( $V_{CC}$ )	+ 3.0	+ 3.3	+ 3.6	V
入力電圧 GND	3.0			V
動作周囲温度 ( $T_A$ )	- 40	25	+ 85	

## DC 電気的特性

特記のない限り、推奨動作条件に記載の電源電圧および動作周囲温度に対して適用。(Note 2、3)

Symbol	Parameter	Conditions	Pin	Min	Typ	Max	Units	
$V_{TH}$	Differential Input High Threshold	$V_{CM} = +1.2V, 0V, 3V$ (Note 11)	$R_{IN+}$			+100	mV	
$V_{TL}$	Differential Input Low Threshold		$R_{IN-}$	-100			mV	
$I_{IN}$	Input Current	$V_{IN} = +2.8V$ $V_{IN} = 0V$				+10	$V_{CC} = 3.6V$ or 0V	$\mu A$
							$V_{CC} = 0V$	$\mu A$
		$V_{IN} = +3.6V$		+20	$\mu A$			
$V_{OH}$	Output High Voltage	$I_{OH} = -0.4$ mA, $V_{ID} = +200$ mV	$R_{OUT}$				V	
		$I_{OH} = -0.4$ mA, Inputs terminated					V	
		$I_{OH} = -0.4$ mA, Inputs shorted					V	
$V_{OL}$	Output Low Voltage	$I_{OL} = 2$ mA, $V_{ID} = -200$ mV			0.3	0.5	V	
$I_{OS}$	Output Short Circuit Current	$V_{OUT} = 0V$ (Note 5)		-15	-50	-100	mA	
$V_{CL}$	Input Clamp Voltage -	$I_{CL} = -18$ mA		-1.5	-0.8		V	
$I_{CC}$	No Load Supply Current	Inputs Open	$V_{CC}$		5.4	9	mA	

## スイッチング特性

$V_{CC} = +3.3V \pm 10\%$ ,  $T_A = -40 \sim +85$  (Note 6、7)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$t_{PHLD}$	Differential Propagation Delay High to Low	$C_L = 15$ pF $V_{ID} = 200$ mV (Figure 1 and Figure 2)	1.0	1.6	2.5	ns
$t_{PLHD}$	Differential Propagation Delay Low to High		1.0	1.7	2.5	ns
$t_{SKD1}$	Differential Pulse Skew $ t_{PHLD} - t_{PLHD} $ (Note 8)		0	50	400	ps
$t_{SKD3}$	Differential Part to Part Skew (Note 9)		0		1.0	ns
$t_{SKD4}$	Differential Part to Part Skew (Note 10)		0		1.5	ns
$t_{TLH}$	Rise Time			325	800	ps
$t_{THL}$	Fall Time			225	800	ps
$f_{MAX}$	Maximum Operating Frequency (Note 12)			200	250	

**Note 1:** 「絶対最大定格」とはこの値を超えるとデバイスの安全を保障できない値です。デバイスをこの規格値で動作することを意味しているわけではありません。「電気的特性」の表にデバイスの実際の動作条件が示されています。

**Note 2:** デバイスのピンに流れ込む電流はすべて正、デバイスのピンから流れ出す電流は負と示されています。特記のない限り、すべての電圧はグラウンドを基準としています。(  $V_{ID}$  : 差動入力電圧など )

**Note 3:** すべての標準値は、 $V_{CC} = +3.3V$ 、 $T_A = +25$  の値です。

**Note 4:** ESD 耐圧 : HBM (1.5k $\Omega$ 、100pf) 7000V  
EIAJ (0 $\Omega$ 、200pf) 500V

**Note 5:** 出力短絡電流 ( $I_{OS}$ ) は大きさを表し、マイナス符号は電流の流れる方向を表しています。測定に当たっては一度につき一回路とし、接合温度 ( $T_J$ ) を超えないようにしてください。

**Note 6:**  $C_L$  はプローブ容量と治具容量を含んでいます。

**Note 7:** 特記のない限り、パルスジェネレータの波形は、 $f = 1$  MHz、 $Z_0 = 50$   $\Omega$ 、 $t_r = t_f = 3$  ns

**Note 8:**  $t_{SKD1}$  は同チャンネルの立ち上がりエッジと立ち下がりエッジにおける伝搬遅延時間の差の大きさをあらわしています。

**Note 9:**  $t_{SKD3}$  はデバイス間スキューをあらわし、推奨動作条件範囲において同電源で動作周囲温度が  $\pm 5V$  以内の環境下で適用します。

## スイッチング特性 (つづき)

**Note 10:**  $t_{SKD4}$  はデバイス間スキューをあらわし、推奨動作条件範囲で規定しています。  $t_{SKD4}$  は差動伝搬遅延時間の最大、最小の差の絶対値  $|Max - Min|$  で規定しています。

**Note 11:**  $V_{CC}$  は常に  $R_{IN+} + /R_{IN-}$  - 入力より高い電圧を維持してください。  $R_{IN+}$  + および  $R_{IN-}$  - 入力は - 0.05V から + 3.05V の入力電圧範囲を許容できますが、  $V_{CM} = 0V$  または 3V の時は、  $V_{ID}$  は 100mV より大きい電圧を許容できません。

**Note 12:**  $f_{MAX}$  の測定条件は、  $t_r = t_f < 1ns$  (0% - 100%)、50%デューティ・サイクル、1.05V - 1.35V 振幅、  $Z_O = 50$  の波形を入力し、出力の測定条件は 7pf の負荷条件で、波形が 60/40%デューティ、  $V_{OL}$  (最大 0.4V)、  $V_{OH}$  (最小 2.7V) の点とします。

## Parameter Measurement Information

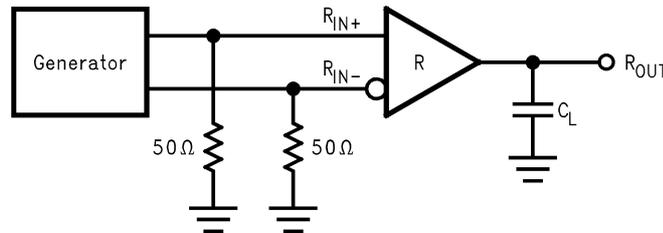


FIGURE 1. Receiver Propagation Delay and Transition Time Test Circuit

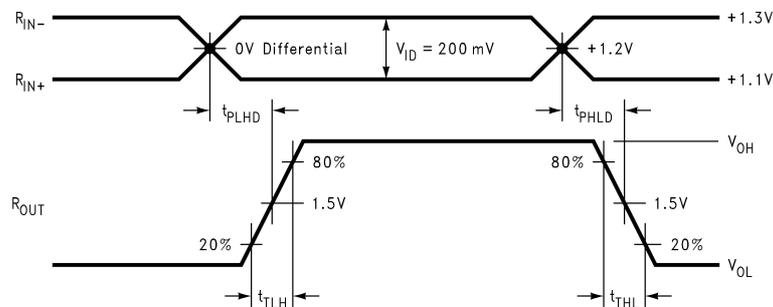


FIGURE 2. Receiver Propagation Delay and Transition Time Waveforms

## 代表的なアプリケーション

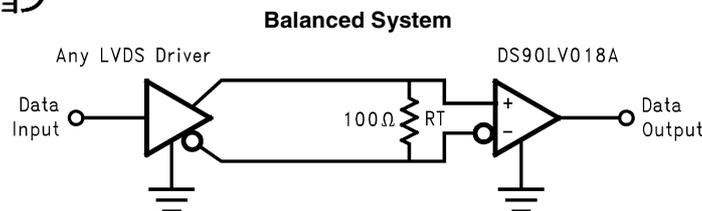


FIGURE 3. Point-to-Point Application

## アプリケーション情報

LVDS のドライバ、レシーバは Figure 3 のような複雑でない簡単な 1 対 1 (一組のドライバ、レシーバ) の構成に使用する目的で作られています。ドライバの出力波形は速いエッジレートを持ち、かつクリーンな波形を出力します。レシーバは標準的なツイストペアケーブル、平行ケーブルおよび PCB パターン等の平行伝送経路を経由してドライバに接続されます。標準的なメディアのインピーダンスは 100 近辺の範囲にあり、一般的に終端抵抗はメディアの特性インピーダンスに合わせます。

また、終端抵抗は伝送する周波数にもよりますが、可能な限りレシーバの入力端子の近く (10mm 以内) に配置します。ドライバの一方から出力された電流ソースは終端抵抗を通りもう一方のドライバの電流シンク出力端子に戻ります。このとき終端抵抗の両端に発生する電位差をレシーバの差動入力端子で検出し電圧モードに変換、出力します。

その他の構成として 1 対 n のマルチレシーバ等の構成が可能ですが、ケーブルスタブ、ミッドストリーム・コネクタなどによって生じるインピーダンスの不連続による反射波の発生、およびグラウンドシフトなどによるノイズマージンの変化に考慮し、それとともに終端抵抗を含めた総負荷の考慮をしなければなりません。

DS90LV018A 差動ライン・レシーバは 1.2V を中心にした  $\pm 1V$  の同相電圧の範囲内での 100mV の信号を検出します。これはドライバ出力が約 1.2V のオフセット電圧をもち、この電圧を中心にして  $\pm 1V$  の以内の同相電圧範囲内で信号を出力できます。この許容できる  $\pm 1V$  の電圧変位はドライバとレシーバのグラウンド電位の差や同相ノイズ、またはこれらを組み合わせた結果生じる場合があります。レシーバの各々の AC パラメータの推奨入力電圧範囲は 0V ~ + 2.4V (グラウンドと各入力ピン間の電圧) なので、この電圧を超えた入力電圧を入力すると ESD 保護回路が働く場合があります。

## アプリケーション情報 (つづき)

### 電源端子間のバイパス・コンデンサ

デバイスの電源、グラウンド間に高周波特性の良いセラミックなどのバイパス・コンデンサ (表面実装型) を必ず装着してください。装着するコンデンサは 0.1mF、0.01mF、0.001mF の 3 種類を並列に装着します。また、パラレル伝送などのアプリケーションでデバイスを数多く使用する場合、それらのデバイスのグループの電源供給元に 10mF (35V) のコンデンサを装着してください。

### プリント板の考慮事項

4 層基板以上を推奨します。振り分けは、上面より LVDS 信号、グラウンド、電源、TTL 信号の順序です。LVDS 信号はグラウンド / 電源などの層により TTL 信号ラインからのクロストークを防ぐようにします。

またドライバ、レシーバは可能な限り入出力コネクタの近くに配置します。

### 差動ライン

終端抵抗は使用するメディアのライン・インピーダンスにあわせませす。プリント・パターンなどで対になった差動ラインののトレースはできる限り間隔を狭くし、また支線も 10mm 以内に設定するようにします。これは発生する同相ノイズの低減、レシーバによる同相ノイズの除去、または信号の反射などの軽減に効果をあらわします。実際 1mm のパターン間隔は 3mm のパターン間隔より放射ノイズが軽減していることを確認しています。

信号のズレを減らすために電気的な信号線の長さは等しくします。等しい長さの差動信号ラインは電磁放射ノイズを軽減します。(電気信号の伝達の速度は、 $v = c/Er$ 、 $c$  (光速) = 0.2997mm/ps または 0.0118in/ps) 信号パターンラインをまねく場合、ただ漠然と引くだけではなく差動ライン・インピーダンスやアイソレーションを考慮して引く必要があります。スルーホールやその他ライン上の不連続線は最小にしてください。パターンを例えば 90 などの角度で引き回すとインピーダンスが変化するので、鋭角な角度で引き回すのは避けます。45 以内の鈍角な角度で引き回してください。前にも述べましたがプリント・パターン上の対になった差動ラインののトレースはできるだけ間隔を狭くします。レシーバの同相ノイズの抑圧が効率的に行えます。プリント・パターン上の対になったパターン間の間隔はインピーダンスの変化を最小に押さえるため一定に保ちます。

### 終端抵抗

終端抵抗は使用する差動ラインの特性インピーダンスにあわせ、通常、終端抵抗値は 90 ~ 130 の範囲内に設定します。ドライバである DS90LV031A は定電流モードで動作しているので、電流ループを形成するため終端抵抗は必ず装着してください。終端抵抗は表面実装型の抵抗を使用しレシーバ入力ピンのすぐ近くに (7mm 以内、最大でも 12mm 以内) 装着します。抵抗値の誤差は理想的には 1% ~ 2% のものを使用します。

### フェイルセーフ動作

LVDS レシーバは小さい差動入力電圧 (20mV) を CMOS ロジックに変換する高利得、ハイスピードのアンプです。このように高利得、低い差動入力電圧なので、有効信号からノイズなどの発生には注意してください。

DS90LV018A はフェイルセーフ機能を備えています。次に述べるいずれかの状態にいたるとレシーバの出力が論理、"High" に固定します。

#### 1. 入力端子が開放の場合

使用しない場合は、差動入力端子を開放にしておきます。電源やグラウンドに接続しないでください。各入力力は内部回路で抵抗によりバイアスされており、出力を "High" に固定するように設計されています。

#### 2. 差動入力端子が終端された状態

ドライバがディセーブまたは電源 OFF 時におけるトライステート状態の時、あるいはコネクタが外れた場合、100 の終端抵抗が接続された状態でもレシーバの出力を "High" に固定します。送信側と受信側を接続しているコネクタが、送信側で外れて受信側にぶら下がっている場合、ケーブルがフローティングアンテナになりノイズなどを拾うときがあります。レシーバにこの浮いた状態のコネクタが接続されていて、10mV 以上の差動ノイズをコネクタが拾うとレシーバが感知する場合がありますが、平衡接続された使用では、同相ノイズや差動以外のノイズに関してはレシーバで除去できるので、誤動作はしません。

#### 3. 差動入力端子が短絡した状態

入力に接続されたツイステッド・ペア線が何らかの原因で短絡した場合、フェイルセーフ回路が動作し、レシーバ出力を論理 "High" に固定します。この短絡時のフェイルセーフは同相電圧が GND ~ 2.4V の範囲で動作します。

外部ノイズが強い場合、レシーバの差動入力端子にプルアップ抵抗 (+ 側) プルダウン抵抗 (- 側) を接続し外部からバイアスをかけてやります。ドライバの駆動能力によりますが、抵抗値はそれぞれ 5K ~ 15K の間で設定します。各入力のおフセット電圧 (同相電圧) を約 1.2V (1.75V 以内) になるように抵抗を調整すると、内部回路と同等になります。

### LVDS 信号ラインの測定プローブ

LVDS 信号ラインの測定には信号ラインへの影響を極力少なくするため、高入力インピーダンス (100k 以上)、低入力容量 (2pF 以下) の測定プローブ (FET プローブなど) を使用し、オシロスコープの帯域は 3GHz 以上のものを使用します。

### ケーブル、コネクタ

LVDS で使用するケーブルやコネクタの選択は重要です。調整されたインピーダンスのメディアを使用します。ケーブルやコネクタは約 100 の伝送特性インピーダンスのものを推奨します。平衡ケーブルは不平衡ケーブル (リボンケーブル、単線の同軸ケーブル) に比べてノイズの低減や信号品質が優れています。平衡ケーブルは EMI (電磁放射ノイズ) の発生が少ない傾向にあり、また同相モードの電磁的放射ノイズはレシーバによって除去できます。

伝送距離が 50cm 以下ではほとんどのケーブルが使用でき、50cm ~ 10m では CAT3 (category 3) のツイステッド・ペア線を用います。また 10m 以上では CAT5 のツイステッド・ペア線を使用することを推奨します。

## 端子説明

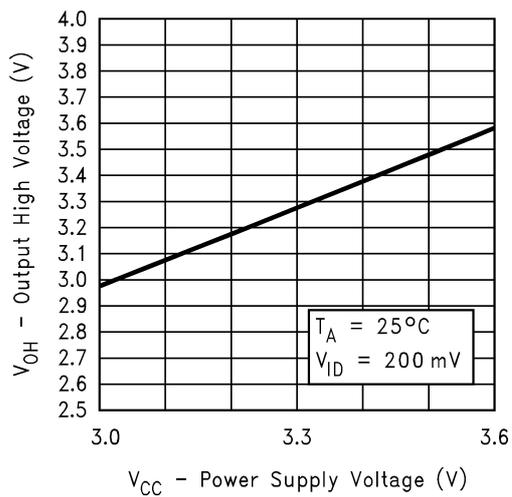
端子番号	端子名	説明
1	R <sub>IN</sub> -	反転レシーバ入力ピン
2	R <sub>IN</sub> +	非反転レシーバ入力ピン
7	R <sub>OUT</sub>	レシーバ出力ピン
8	V <sub>CC</sub>	電源ピン、+ 3.3V ± 0.3V
5	GND	グラウンド・ピン
3, 4, 6	NC	未使用

## 製品情報

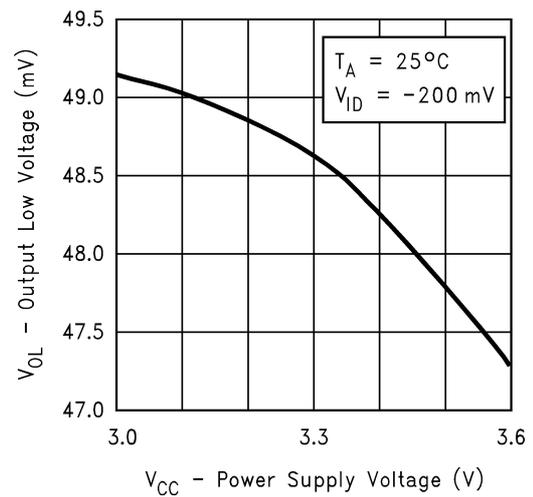
Operating Temperature	Package Type/ Number	Order Number
-40°C to +85°C	SOP/M08A	DS90LV018ATM

## 代表的な性能特性

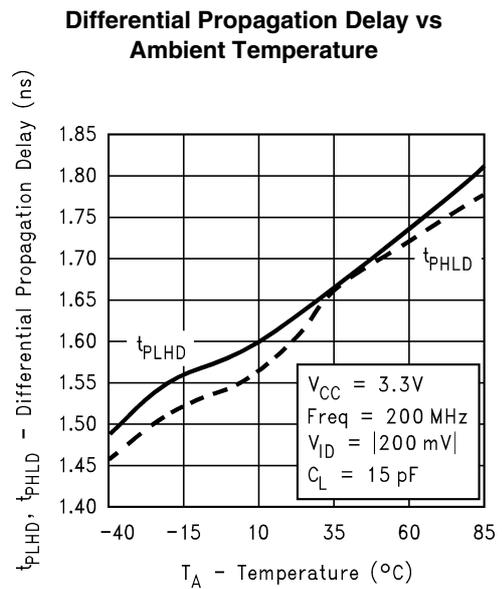
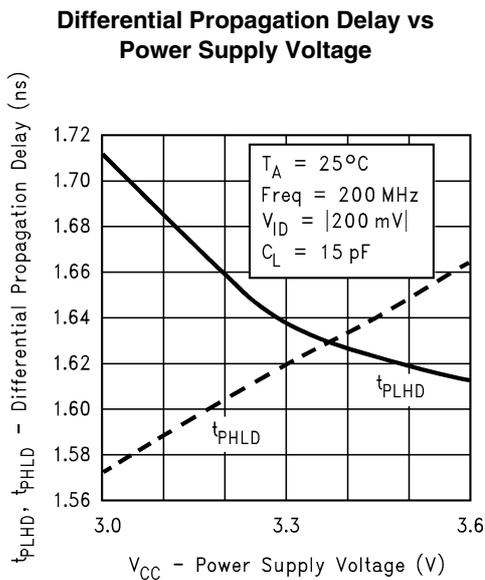
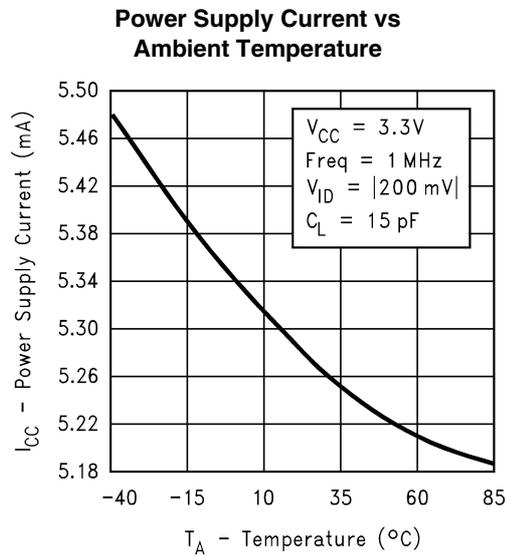
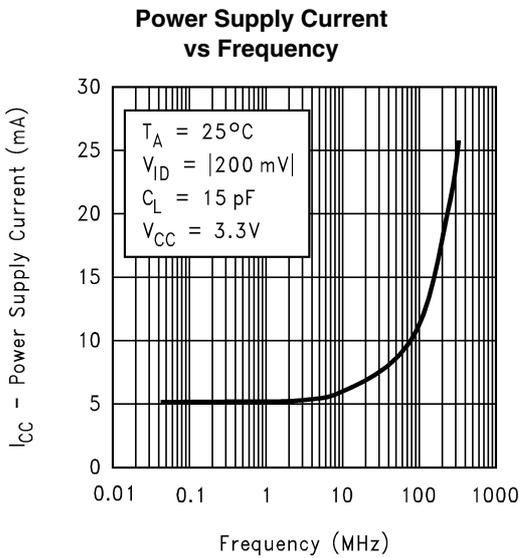
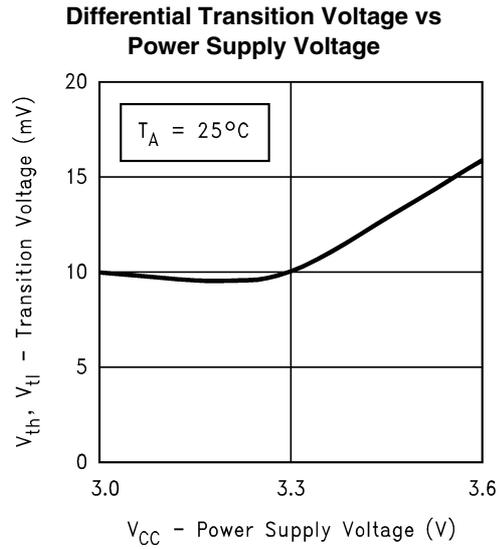
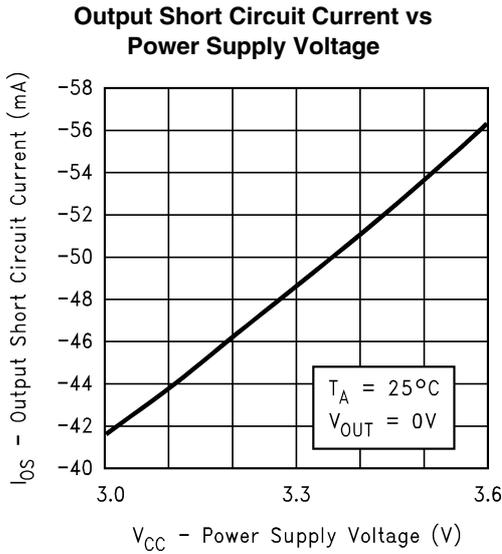
Output High Voltage vs Power Supply Voltage



Output Low Voltage vs Power Supply Voltage

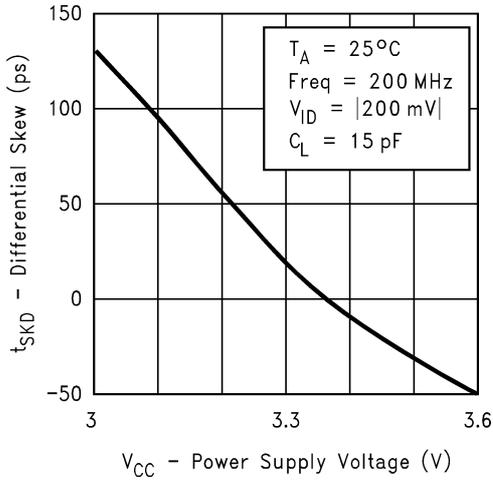


代表的な性能特性 (つづき)

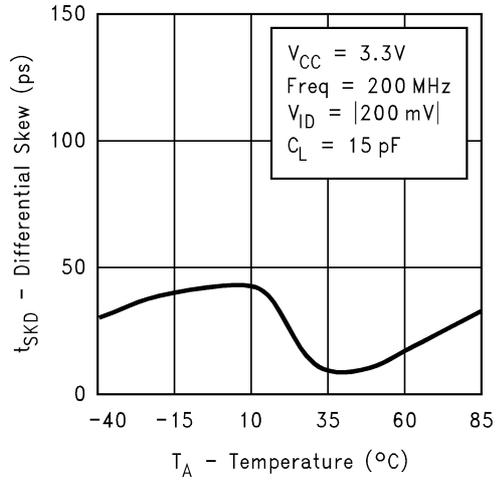


代表的な性能特性 (つづき)

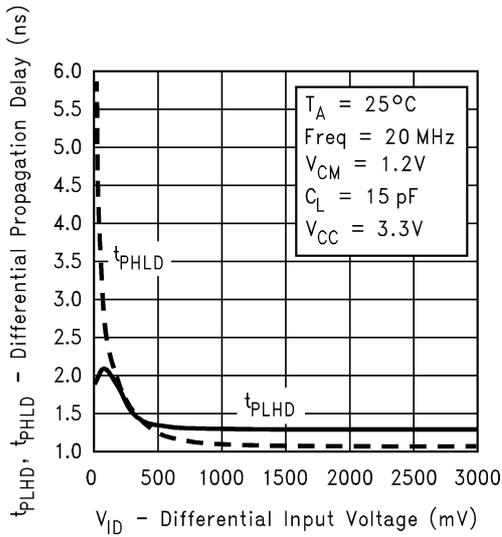
Differential Skew vs Power Supply Voltage



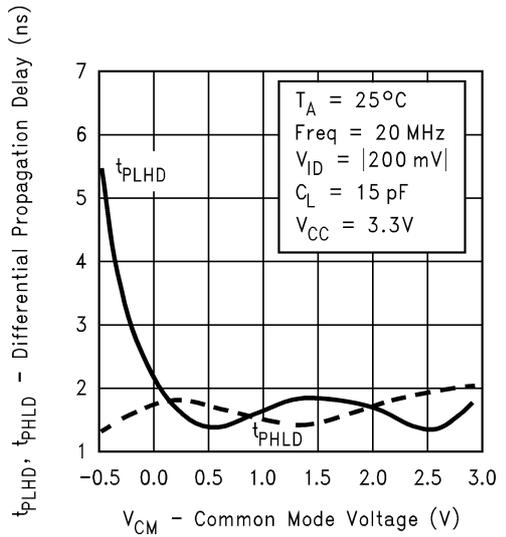
Differential Skew vs Ambient Temperature



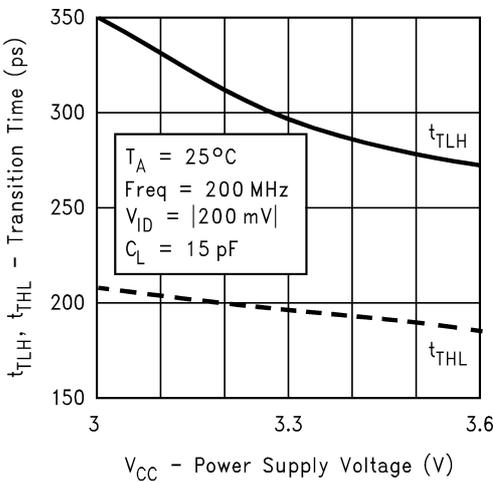
Differential Propagation Delay vs Differential Input Voltage



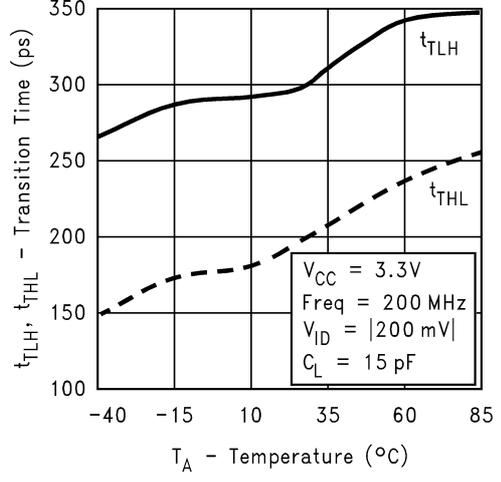
Differential Propagation Delay vs Common-Mode Voltage



Transition Time vs Power Supply Voltage

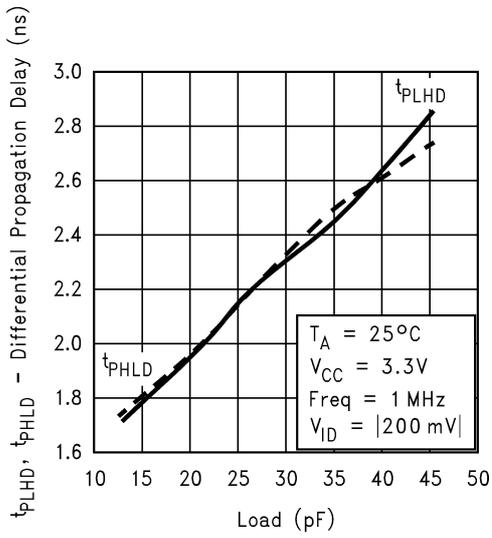


Transition Time vs Ambient Temperature

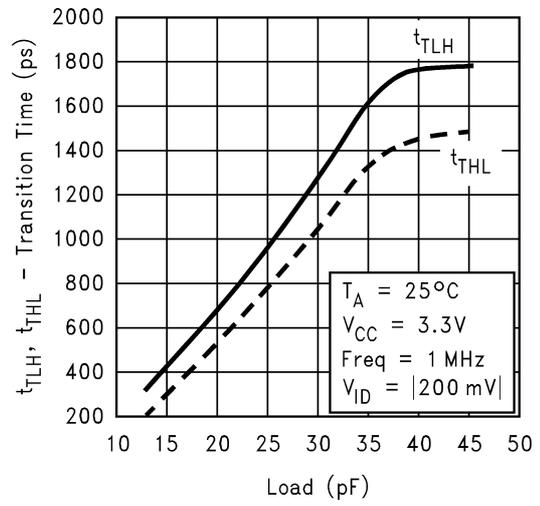


代表的な性能特性 (つづき)

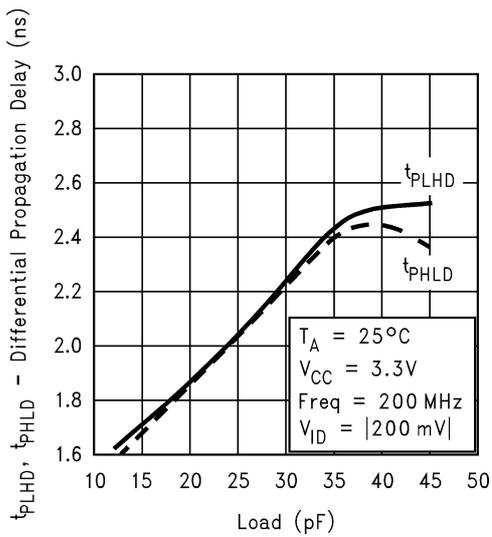
Differential Propagation Delay vs Load



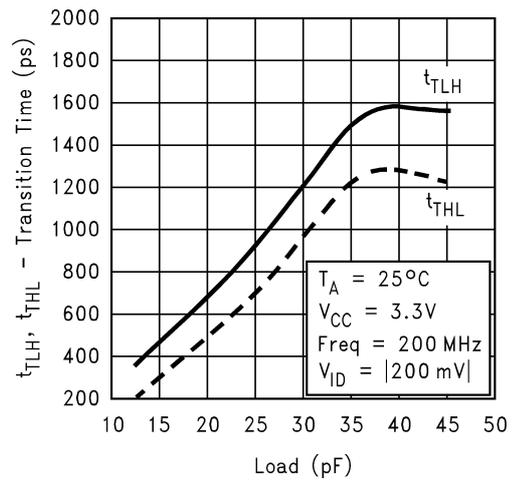
Transition Time vs Load



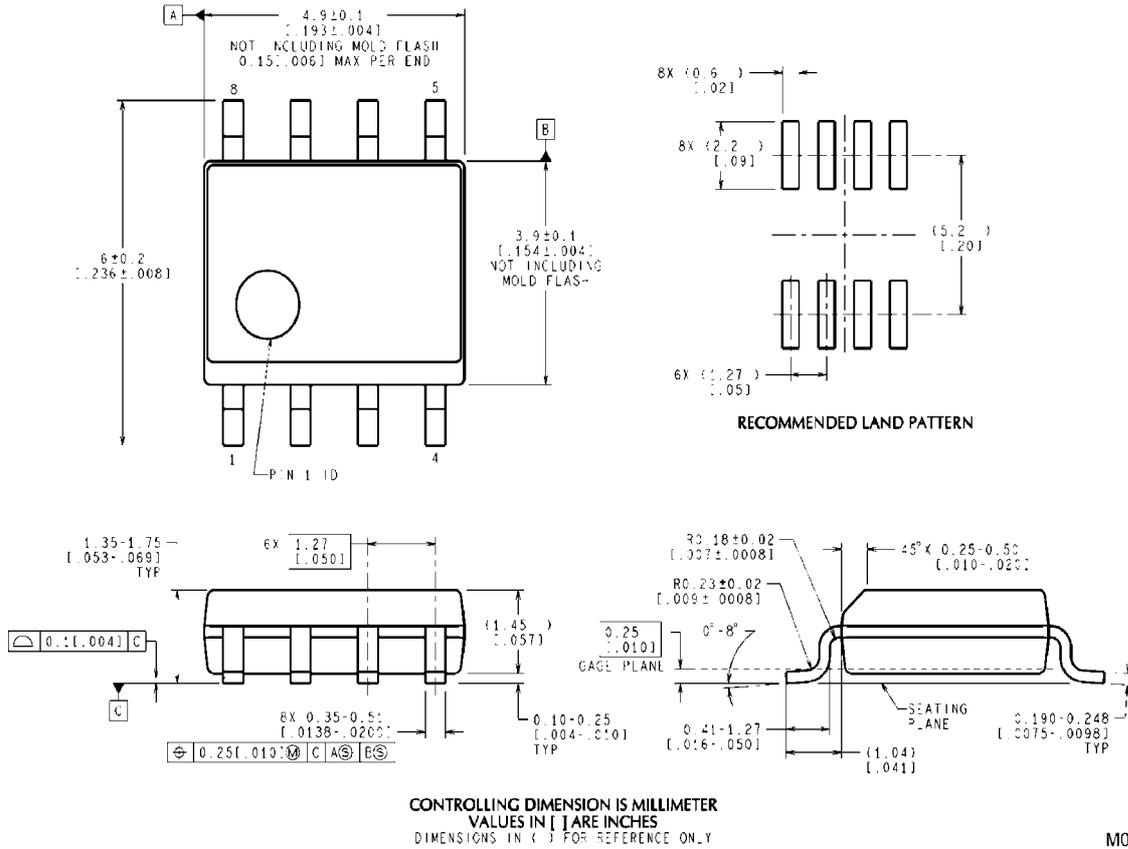
Differential Propagation Delay vs Load



Transition Time vs Load



**外形寸法図** 特記のない限り inches (millimeters)



**8-Lead (0.150 Wide) Molded Small Outline Package, JEDEC  
Order Number TM  
NS Package Number M08A**

このドキュメントの内容はナショナル セミコンダクター 社製品の関連情報として提供されます。ナショナル セミコンダクター 社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター 社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター 社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター 社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター 社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター 社との取引条件で規定される場合を除き、ナショナル セミコンダクター 社は一切の義務を負わないものとし、また、ナショナル セミコンダクター 社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

**生命維持装置への使用について**

ナショナル セミコンダクター 社の製品は、ナショナル セミコンダクター 社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクター のロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2006 National Semiconductor Corporation  
製品の最新情報については [www.national.com](http://www.national.com) をご覧ください。

**ナショナル セミコンダクター ジャパン株式会社**

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

[www.national.com/jpn/](http://www.national.com/jpn/)

# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されてもありません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されてもありません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上