

# DRV8428 ステッピング・ドライバ、電流センス機能内蔵、1/256 マイクロスステッピング、STEP/DIR インターフェイス、スマート・チューン・テクノロジ搭載

## 1 特長

- PWM マイクロステッピングのステッピング・モータ・ドライバ
  - シンプルな STEP/DIR インターフェイス
  - 最高 1/256 のマイクロステッピング・インデクサ
- 電流検出機能を搭載
  - 検出抵抗が不要
  - $\pm 6\%$  のフルスケール電流精度
- スマート・チューン・ディケイ・テクノロジおよびミックス・ディケイ・オプション
- 動作電源電圧範囲: 4.2V ~ 33V
- $R_{DS(ON)} = 24\text{V}, 25^\circ\text{C}$  で  $1500\text{m}\Omega$  HS + LS
- ブリッジごとの大電流能力: 1.7A ピーク、1A フルスケール、0.7A RMS
- 構成可能なオフ時間 PWM チョッピング
  - 7 $\mu\text{s}$ 、16 $\mu\text{s}$ 、32 $\mu\text{s}$
- 1.8V、3.3V、5.0V のロジック入力をサポート
- 低消費電流スリープ・モード ( $2\mu\text{A}$ )
- 拡散スペクトラム・クロックによる低い電磁気妨害 (EMI)
- 小型パッケージと小占有面積
- 保護機能
  - VM 低電圧誤動作防止 (UVLO)
  - 過電流保護 (OCP)
  - サーマル・シャットダウン (OTSD)
  - フォルト条件出力 (EN/nFAULT)

## 2 アプリケーション

- プリンタとスキャナ
- ステージ照明機器
- ミシン
- セキュリティおよび監視カメラ
- オフィスおよびホーム・オートメーション
- ファクトリ・オートメーションおよびロボティクス
- 医療用アプリケーション

## 3 概要

DRV8428 は、産業用および民生用アプリケーション向けのステッピング・モータ・ドライバです。このデバイスには、2つの N チャネル・パワー MOSFET H ブリッジ・ドライバ、マイクロステッピング・インデクサ、および電流検出機能が完全に統合されています。DRV8428 は最大 1A のフルスケール出力電流 (PCB の設計に依存) を駆動できます。

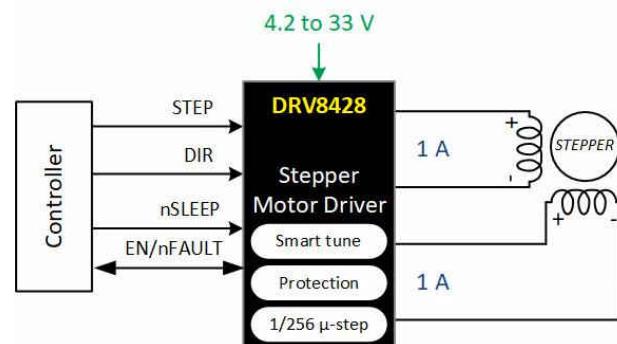
本デバイスは、2つの外部電力検出抵抗が不要な内部電流検出アーキテクチャを採用しているため、PCB 面積とシステム・コストを低減できます。本デバイスは、スマート・チューン、ミックス・ディケイ・オプションを選択できる内部 PWM 電流レギュレーション方式を採用しています。スマート・チューンは、最適な電流レギュレーションを自動的に調整し、モータの変動と経年変化を補償し、モータからの可聴ノイズを低減します。

シンプルな STEP/DIR インターフェイスにより、外部コントローラからステッピング・モータの方向とステップ速度を制御できます。このデバイスは、フルステップから 1/256 マイクロステッピングまでの範囲で、各種のステップ・モードに構成可能です。低消費電力のスリープ・モードが用意されており、専用の nSLEEP ピンを使用することで、静止電流の非常に低いスタンバイ・モードに移行できます。電源の低電圧、過電流、短絡、過熱に対する保護機能が備わっています。フォルト条件は、EN/nFAULT ピンで通知されます。

### 製品情報<sup>(1)</sup>

部品番号	パッケージ	本体サイズ (公称)
DRV8428PWPR	HTSSOP (16)	5mm × 4.4mm
DRV8428RTER	WQFN (16)	3.0mm × 3.0mm

(1) 利用可能なパッケージについては、このデータシートの末尾にある注文情報を参照してください。



概略回路図



英語版の TI 製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、必ず最新版の英語版をご参照ください。

## 目次

<b>1 特長</b>	<b>1</b>	7.2 機能ブロック図	<b>12</b>
<b>2 アプリケーション</b>	<b>1</b>	7.3 機能説明	<b>12</b>
<b>3 概要</b>	<b>1</b>	7.4 デバイスの機能モード	<b>26</b>
<b>4 改訂履歴</b>	<b>2</b>	<b>8 アプリケーションと実装</b>	<b>27</b>
<b>5 ピン構成および機能</b>	<b>3</b>	8.1 アプリケーション情報	<b>27</b>
5.1 ピンの機能	<b>3</b>	8.2 代表的なアプリケーション	<b>27</b>
<b>6 仕様</b>	<b>5</b>	<b>9 電源に関する推奨事項</b>	<b>35</b>
6.1 絶対最大定格	<b>5</b>	9.1 バルク・コンデンサ	<b>35</b>
6.2 ESD 定格	<b>5</b>	<b>10 レイアウト</b>	<b>36</b>
6.3 推奨動作条件	<b>6</b>	10.1 レイアウトの注意点	<b>36</b>
6.4 熱に関する情報	<b>6</b>	<b>11 デバイスおよびドキュメントのサポート</b>	<b>37</b>
6.5 電気的特性	<b>7</b>	11.1 関連資料	<b>37</b>
6.6 ステッピング制御ロジック・タイミング要件	<b>8</b>	11.2 ドキュメントの更新通知を受け取る方法	<b>37</b>
6.7 代表的特性	<b>9</b>	11.3 コミュニティ・リソース	<b>37</b>
<b>7 詳細説明</b>	<b>11</b>	11.4 商標	<b>37</b>
7.1 概要	<b>11</b>	<b>12 メカニカル、パッケージ、および注文情報</b>	<b>38</b>

## 4 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

<b>Changes from Revision B (May 2021) to Revision C (July 2022)</b>	<b>Page</b>
• WQFN のレイアウト例を更新。	36
• 「関連資料」セクションに新しいリンクを追加。	37

<b>Changes from Revision A (November 2020) to Revision B (May 2021)</b>	<b>Page</b>
• 表 7-4 の誤字を訂正。	14
• 重複したパッケージ図を削除。	38

## 5 ピン構成および機能

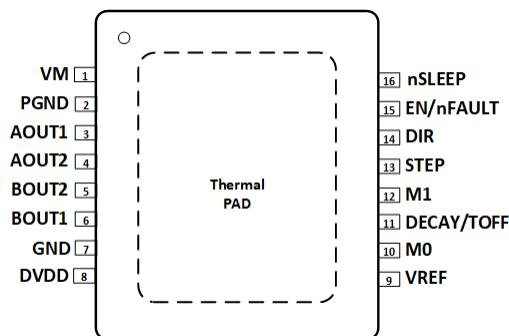


図 5-1. PWP PowerPAD™ パッケージ 16 ピン HTSSOP 上面図

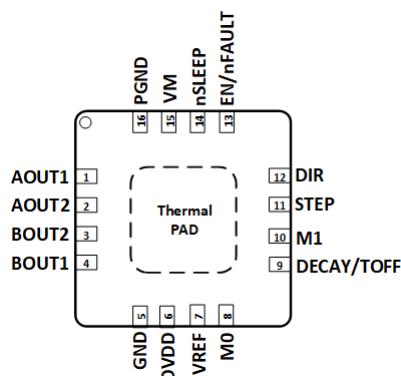


図 5-2. RTE パッケージ 16 ピン WQFN (露出サーマル・パッド付き) 上面図

### 5.1 ピンの機能

名称	ピン		I/O	種類	説明			
	番号							
	HTSSOP	WQFN						
AOUT1	3	1	O	出力	巻線 A 出力。ステッピング・モータの巻線に接続します。			
AOUT2	4	2	O	出力	巻線 A 出力。ステッピング・モータの巻線に接続します。			
PGND	2	16	PWR	電源	電源グランド。システム・グランドに接続します。			
BOUT2	5	3	O	出力	巻線 B 出力。ステッピング・モータの巻線に接続します。			
BOUT1	6	4	O	出力	巻線 B 出力。ステッピング・モータの巻線に接続します。			
DIR	14	12	I	入力	方向入力。ロジック・レベルによりステッピング方向を設定します。内部プルダウン抵抗。			
EN/nFAULT	15	13	I/O	入力/出力	論理 Low でデバイスの出力をディセーブル。論理 High でイネーブル。フォルト表示にも使用。障害状態時に論理 Low。			
DVDD	8	6	PWR	電源	ロジック電源電圧。X7R、 $0.47\mu\text{F} \sim 1\mu\text{F}$ 、6.3V または 10V 定格セラミック・コンデンサを GND との間に接続します。			
GND	7	5	PWR	電源	デバイスのグランド。システム・グランドに接続します。			
VREF	9	7	I	入力	電流設定リファレンス入力。最大値 3V。DVDD と抵抗分割器を使用して VREF を供給できます。			
M0	10	8	I	入力	マイクロステッピング・モード設定ピン。ステップ・モードを設定します。内部プルダウン抵抗。			
M1	12	10						
DECAY/TOFF	11	9	I	入力	ディケイ・モードおよびオフ時間設定ピン。詳細については、セクション 7.3.5 のセクションを参照してください。			

名称	ピン		I/O	種類	説明			
	番号							
	HTSSOP	WQFN						
STEP	13	11	I	入力	ステップ入力。立ち上がりエッジでインデクサが 1 ステップ進みます。内部プルダウン抵抗。			
VM	1	15	PWR	電源	電源。モータ電源電圧に接続し、VM 定格の $0.01\mu F$ セラミック・コンデンサと 1 つのパルク・コンデンサを使用して PGND にバイパスします。			
nSLEEP	16	14	I	入力	スリープ・モード入力。ロジック High でデバイスをイネーブル。ロジック Low で低消費電力スリープ・モードに移行。内部プルダウン抵抗。nSLEEP Low パルスにより、フォルトがクリアされます。			
PAD	-	-	-	-	サーマル・パッド。システム・グランドに接続します。			

## 6 仕様

### 6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)<sup>(1)</sup>

	最小	最大値	単位
電源電圧 (VM)	-0.3	35	V
nSLEEP ピン電圧 (nSLEEP)	-0.3	V <sub>VM</sub>	V
内部レギュレータ電圧 (DVDD)	-0.3	5.75	V
制御ピン電圧 (STEP、DIR、EN/nFAULT、DECAY/TOFF、M0、M1)	-0.3	5.75	V
オープンドレイン出力電流 (EN/nFAULT)	0	10	mA
リファレンス入力ピン電圧 (VREF)	-0.3	5.75	V
巻線出力ピン電圧 (連続) (AOUT1、AOUT2、BOUT1、BOUT2)	-1	V <sub>VM</sub> + 1	V
巻線出力ピン電圧 (過渡 100ns) (AOUT1、AOUT2、BOUT1、BOUT2)	-3	V <sub>VM</sub> + 3	V
ピーク駆動電流 (AOUT1、AOUT2、BOUT1、BOUT2)	内部的に制限		A
動作時の周囲温度、T <sub>A</sub>	-40	125	°C
動作時の接合部温度、T <sub>J</sub>	-40	150	°C
保管温度、T <sub>stg</sub>	-65	150	°C

(1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態で本製品が正常に動作することを暗黙的に示すものではありません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

### 6.2 ESD 定格

			値	単位
V <sub>(ESD)</sub>	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠	±2000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 準拠	±750	
		PWP のコーナー・ピン (1、8、9、16)	±500	
			その他のピン	

## 6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	最大値	単位
V <sub>VM</sub>	通常 (DC) 動作の電源電圧範囲	4.2	33	V
V <sub>I</sub>	ロジック・レベル入力電圧	0	5.5	V
V <sub>VREF</sub>	VREF 電圧	0.05	3	V
f <sub>PWM</sub>	印加 STEP 信号 (STEP)	0	500 <sup>(1)</sup>	kHz
I <sub>FS</sub>	モータ・フルスケール電流 (xOUTx)	0	1 <sup>(2)</sup>	A
I <sub>rms</sub>	モータ RMS 電流 (xOUTx)	0	0.7 <sup>(2)</sup>	A
T <sub>A</sub>	動作時周囲温度	-40	125	°C
T <sub>J</sub>	動作時接合部温度	-40	150	°C

- (1) STEP 入力は最高 500kHz で動作しますが、システムの帯域幅はモータの負荷により制限されます。  
 (2) 消費電力および温度の制限に従う必要があります。

## 6.4 热に関する情報

熱評価基準 <sup>(1)</sup>	DRV8428		単位
	PWP (HTSSOP)	RTE (WQFN)	
	16 ピン	16 ピン	
R <sub>θJA</sub>	接合部から周囲への熱抵抗	46.4	°C/W
R <sub>θJC(top)</sub>	接合部からケース (上面) への熱抵抗	39.8	°C/W
R <sub>θJB</sub>	接合部から基板への熱抵抗	19.9	°C/W
Ψ <sub>JT</sub>	接合部から上面への熱特性パラメータ	1.3	°C/W
Ψ <sub>JB</sub>	接合部から基板への熱特性パラメータ	19.9	°C/W
R <sub>θJC(bot)</sub>	接合部からケース (底面) への熱抵抗	6.3	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『半導体およびIC パッケージの熱評価基準』アプリケーション・レポートを参照してください。

## 6.5 電気的特性

標準値は  $T_A = 25^\circ\text{C}$ 、 $V_{VM} = 24\text{V}$  での値です。特に記述のない限り、すべての限界値は推奨動作条件の全範囲を満たすものとします。

パラメータ		テスト条件	最小	標準	最大	単位
<b>電源 (VM、DVDD)</b>						
$I_{VM}$	VM 動作電源電流	$\text{EN/nFAULT} = 1$ 、 $n\text{SLEEP} = 1$ 、モータ負荷なし		3.8	5.6	mA
$I_{VMQ}$	VM スリープ・モード電源電流	$n\text{SLEEP} = 0$		2	4	$\mu\text{A}$
$t_{SLEEP}$	スリープ時間	$n\text{SLEEP} = 0$ でスリープモード	120			$\mu\text{s}$
$t_{WAKE}$	ウェークアップ時間	$n\text{SLEEP} = 1$ で出力遷移		0.8	1.2	ms
$t_{ON}$	ターンオン時間	$VM > \text{UVLO}$ で出力遷移		0.8	1.2	ms
$V_{DVDD}$	内部レギュレータ電圧	外部負荷なし、 $6\text{V} < V_{VM} < 33\text{V}$	4.75	5	5.25	V
		外部負荷なし、 $V_{VM} = 4.2\text{V}$	3.9	4.05		V
<b>論理レベル入力 (STEP、DIR、nSLEEP)</b>						
$V_{IL}$	入力論理 Low 電圧		0		0.6	V
$V_{IH}$	入力論理 High 電圧		1.5		5.5	V
$V_{HYS}$	入力論理ヒステリシス			150		mV
$I_{IL}$	入力論理 Low 電流	$V_{IN} = 0\text{V}$	-1		1	$\mu\text{A}$
$I_{IH}$	入力論理 High 電流	$V_{IN} = 5\text{V}$			100	$\mu\text{A}$
<b>トライレベル入力 (M0)</b>						
$V_{I1}$	入力論理 Low 電圧	GND に接続	0		0.6	V
$V_{I2}$	入力 Hi-Z 電圧	ハイ・インピーダンス	1.8	2	2.2	V
$V_{I3}$	入力論理 High 電圧	DVDD に接続	2.7		5.5	V
$I_o$	出力プルアップ電流			10		$\mu\text{A}$
<b>クワッドレベル入力 (M1)</b>						
$V_{I1}$	入力論理 Low 電圧	GND に接続	0		0.6	V
$V_{I2}$		$330\text{k}\Omega \pm 5\%$ を GND との間に接続	1	1.25	1.4	V
$V_{I3}$	入力 Hi-Z 電圧	ハイ・インピーダンス	1.8	2	2.2	V
$V_{I4}$	入力論理 High 電圧	DVDD に接続	2.7		5.5	V
$I_{IL}$	出力プルアップ電流			10		$\mu\text{A}$
<b>7 レベル入力 (DECAY/TOFF)</b>						
$V_{I1}$	電圧レベル 1	GND に接続	0		0.1	V
$V_{I2}$	電圧レベル 2	$14.7\text{k}\Omega \pm 1\%$ を GND との間に接続	0.2		0.35	V
$V_{I3}$	電圧レベル 3	$44.2\text{k}\Omega \pm 1\%$ を GND との間に接続	0.55		0.8	V
$V_{I4}$	電圧レベル 4	$100\text{k}\Omega \pm 1\%$ を GND との間に接続	1		1.25	V
$V_{I5}$	電圧レベル 5	$249\text{k}\Omega \pm 1\%$ を GND との間に接続	1.5		1.75	V
$V_{I6}$	電圧レベル 6	ハイ・インピーダンス	2.1		2.4	V
$V_{I7}$	電圧レベル 7	DVDD に接続	3		5.5	V
$I_{IL}$	出力プルアップ電流			22.5		$\mu\text{A}$
<b>制御入出力 (EN/nFAULT)</b>						
$V_{OL}$	出力論理 Low 電圧		0		0.6	V
$R_{PD2}$	内部プルダウン抵抗			2		$\text{M}\Omega$
$I_L$	リーコ電流	$V_{EN/nFAULT} = 5\text{V}$ 、フォルト条件			375	$\mu\text{A}$
<b>モータ・ドライバ出力 (AOUT1、AOUT2、BOUT1、BOUT2)</b>						

標準値は  $T_A = 25^\circ\text{C}$ 、 $V_{VM} = 24\text{V}$  での値です。特に記述のない限り、すべての限界値は推奨動作条件の全範囲を満たすものとします。

パラメータ		テスト条件	最小	標準	最大	単位
$R_{DS(ONH)}$	ハイサイド FET オン抵抗	$V_{VM} = 24\text{V}, T_J = 25^\circ\text{C}, I_O = -0.5\text{A}$		750	875	$\text{m}\Omega$
		$V_{VM} = 24\text{V}, T_J = 125^\circ\text{C}, I_O = -0.5\text{A}$		1130	1350	$\text{m}\Omega$
		$V_{VM} = 24\text{V}, T_J = 150^\circ\text{C}, I_O = -0.5\text{A}$		1250	1450	$\text{m}\Omega$
$R_{DS(ONL)}$	ローサイド FET オン抵抗	$V_{VM} = 24\text{V}, T_J = 25^\circ\text{C}, I_O = 0.5\text{A}$		750	875	$\text{m}\Omega$
		$V_{VM} = 24\text{V}, T_J = 125^\circ\text{C}, I_O = 0.5\text{A}$		1130	1350	$\text{m}\Omega$
		$V_{VM} = 24\text{V}, T_J = 150^\circ\text{C}, I_O = 0.5\text{A}$		1250	1450	$\text{m}\Omega$
$t_{SR}$	出力スルーレート	$V_{VM} = 24\text{V}, I_O = 0.5\text{A}, 10\% \text{ と } 90\% \text{ の間}$		240		$\text{V}/\mu\text{s}$

#### PWM 電流制御 (VREF)

$K_V$	トランジンピーダンス・ゲイン	$V_{REF} = 3\text{V}$	2.805	3	3.195	V/A
$t_{OFF}$	PWM オフ時間、30% ミックス・ディケイ	14.7k $\Omega$ を DECAY/TOFF と GND の間に接続		7		$\mu\text{s}$
		44.2k $\Omega$ を DECAY/TOFF と GND の間に接続		16		
		100k $\Omega$ を DECAY/TOFF と GND の間に接続		32		
	PWM オフ時間、スマート・チューン・ダイナミック・ディケイ	249k $\Omega$ を DECAY/TOFF と GND の間に接続		7		
		DECAY/TOFF = ハイ・インピーダンス		16		
		DECAY/TOFF を DVDD と接続		32		
$\Delta I_{TRIP}$	電流トリップ精度	$I_O = 1\text{A}, 10\% \sim 20\%$ 電流設定	-15		15	%   
		$I_O = 1\text{A}, 20\% \sim 67\%$ 電流設定	-10		10	
		$I_O = 1\text{A}, 68\% \sim 100\%$ 電流設定	-6		6	
$I_{O,CH}$	AOUT と BOUT の電流マッピング	$I_O = 1\text{A}$	-2.5		2.5	%

#### 保護回路

$V_{UVLO}$	VM 低電圧誤動作防止 (UVLO)	VM 立ち下がり、UVLO 立ち下がり	3.8	3.95	4.05	V
		VM 立ち上がり、UVLO 立ち上がり	3.9	4.05	4.15	
$V_{UVLO,HYS}$	低電圧ヒステリシス	立ち上がりから立ち下がりへのスレッショルド		100		mV
$I_{OCP}$	過電流保護	FET を流れる電流	1.7			A
$t_{OCP}$	過電流グリッチ除去時間			1.8		$\mu\text{s}$
$t_{RETRY}$	過電流リトライ時間			4		ms
$T_{OTSD}$	サーマル・シャットダウン	ダイ温度 $T_J$	150	165	180	°C
$T_{HYS\_OTSD}$	過熱保護閾値ヒステリシス	ダイ温度 $T_J$		20		°C

## 6.6 ステッピング制御ロジック・タイミング要件

標準限界値は  $T_J = 25^\circ\text{C}$ 、 $V_{VM} = 24\text{V}$  での値です。特に記述のない限り、すべての限界値は推奨動作条件の全範囲を満たすものとします。

番号			最小値	最大値	単位
1	$f_{STEP}$	ステップ周波数		500 <sup>(1)</sup>	kHz
2	$t_{WH(STEP)}$	パルス幅、STEP High	970		ns
3	$t_{WL(STEP)}$	パルス幅、STEP Low	970		ns
4	$t_{SU(DIR, Mx)}$	セットアップ時間、DIR または MODEx から STEP 立ち上がりまで	200		ns
5	$t_{H(DIR, Mx)}$	ホールド時間、DIR または MODEx から STEP 立ち上がりまで	200		ns

(1) STEP 入力は最高 500kHz で動作しますが、システムの帯域幅はモータの負荷により制限されます。

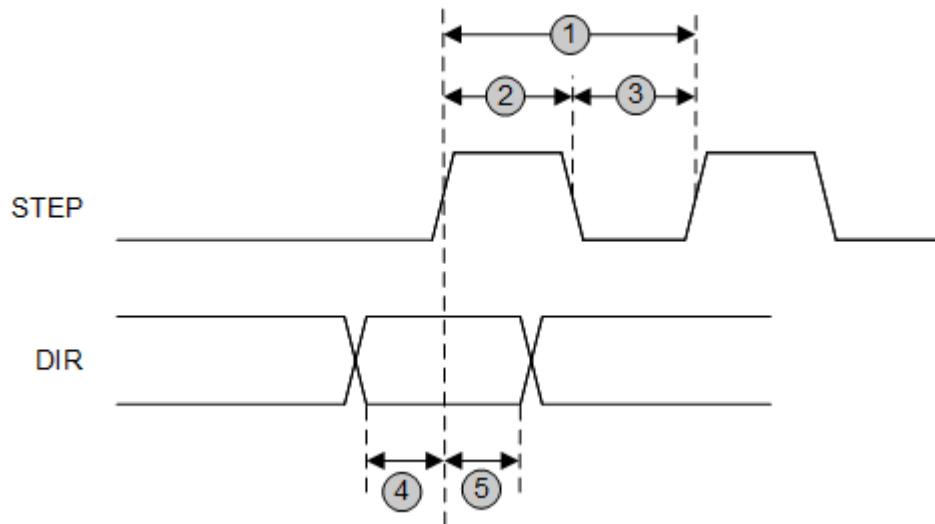


図 6-1. STEP/DIR のタイミング図

## 6.7 代表的特性

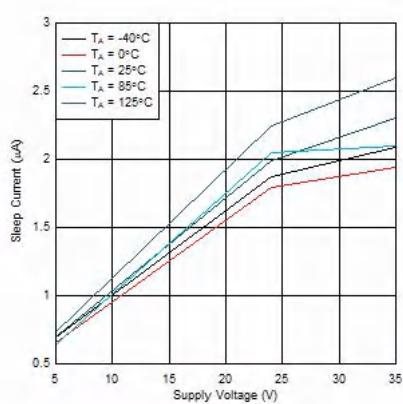


図 6-2. スリープ電流と電源電圧

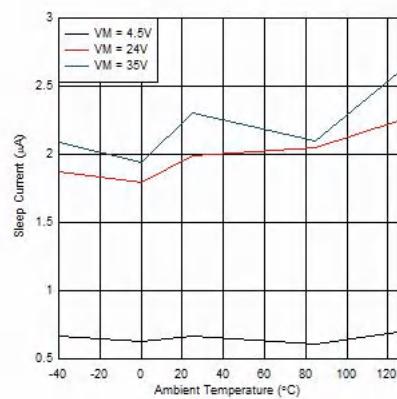


図 6-3. スリープ電流と温度との関係

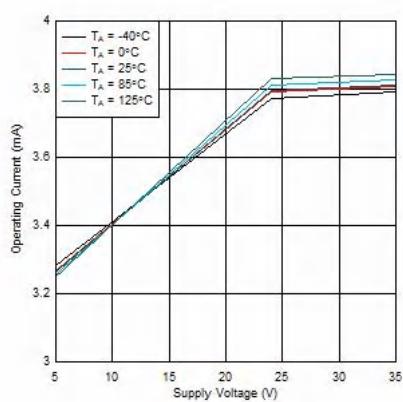


図 6-4. 動作電流と電源電圧

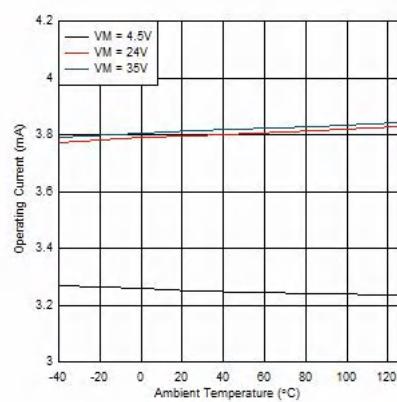
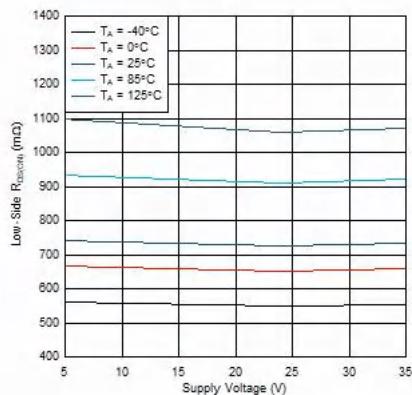
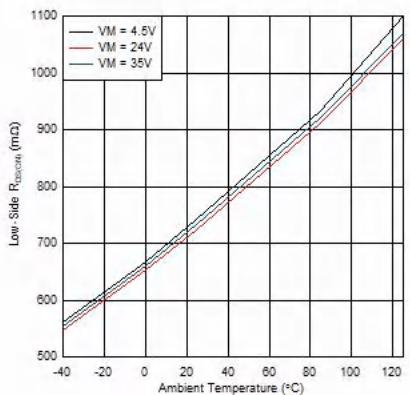
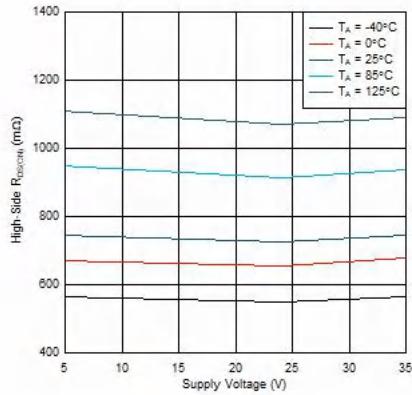
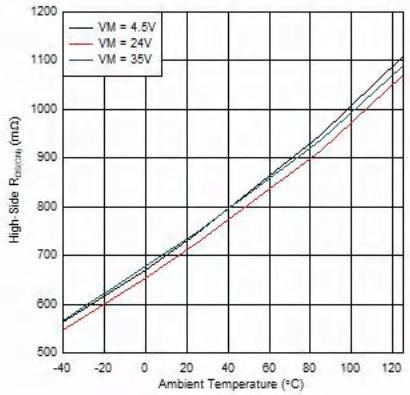


図 6-5. 動作電流と温度との関係

図 6-6. ローサイド  $R_{DS(ON)}$  と電源電圧図 6-7. ローサイド  $R_{DS(ON)}$  と温度との関係図 6-8. ハイサイド  $R_{DS(ON)}$  と電源電圧図 6-9. ハイサイド  $R_{DS(ON)}$  と温度との関係

## 7 詳細説明

### 7.1 概要

DRV8428 はバイポーラ・ステッピング・モータ用の高集積モータ・ドライバ・ソリューションです。このデバイスは、2つのNチャネル・パワー MOSFET Hブリッジ、電流検出抵抗とレギュレーション回路、およびマイクロステッピング・インデクサを統合することで、性能を最大限に発揮します。DRV8428 は、4.2V～33V の広い電源電圧範囲をサポートできます。DRV8428 は、最大 1.7A のピーク、1A のフルスケール、または 0.7A の実効値 (RMS) の出力電流を供給します。実際のフルスケールおよび RMS 電流は、周囲温度、電源電圧、PCB の熱性能に依存します。

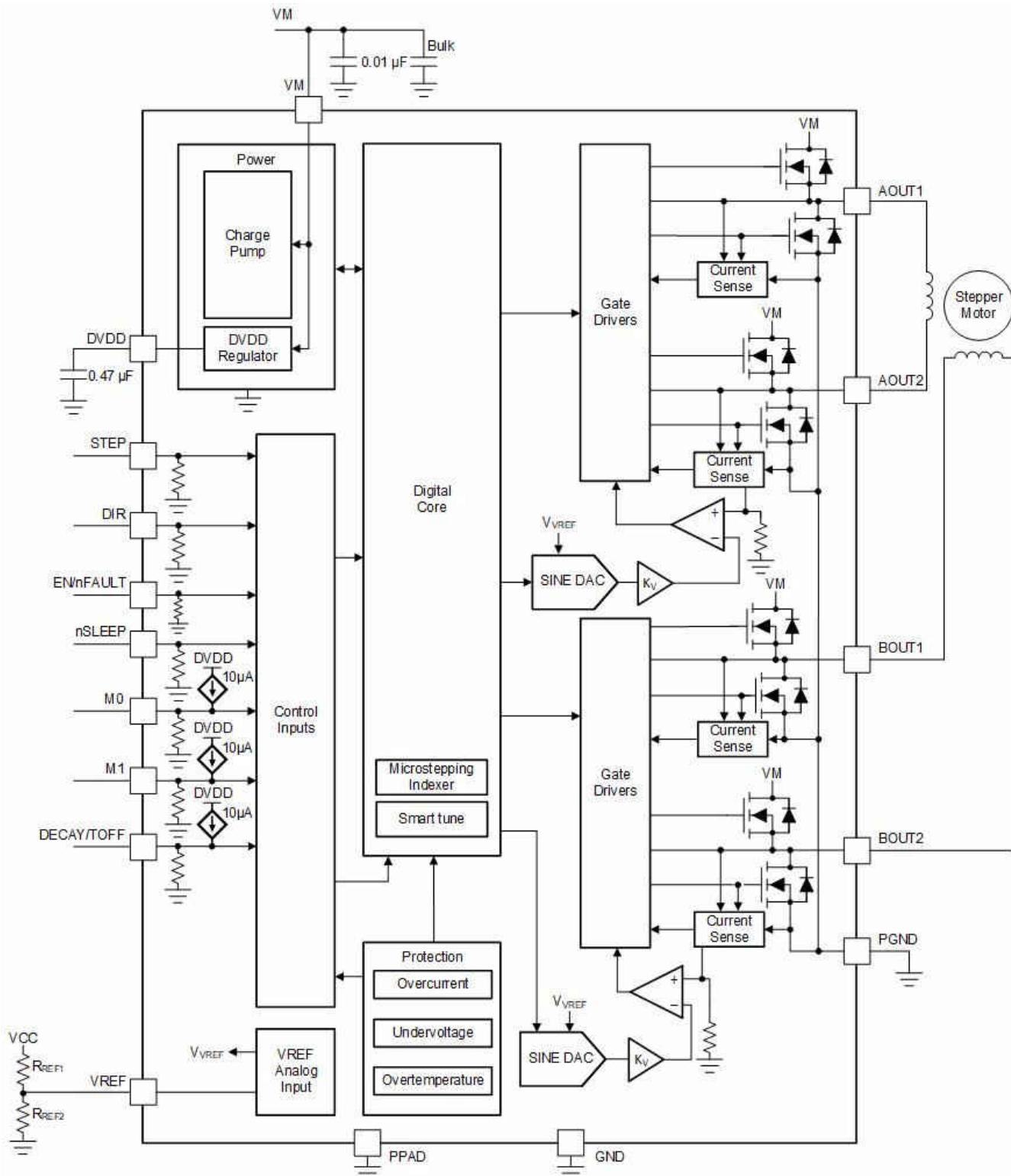
DRV8428 は電流検出アーキテクチャを内蔵しているため、2つの外部電力検出抵抗が不要になり、基板面積、BOM コスト、設計作業が大幅に削減され、消費電力が大幅に低減されます。このアーキテクチャでは、電流センシングに電流ミラー手法と内部パワー MOSFET を使うことで、センス抵抗での電力消費をなくしています。電流レギュレーションの設定点は VREF ピンの電圧で調整できます。

シンプルな STEP/DIR インターフェイスにより、外部コントローラからステッピング・モータの方向とステップ速度を制御できます。内部マイクロステッピング・インデクサを使うと、巻線電流レベルを制御する外部コントローラを使わなくても高精度のマイクロステッピングを実行できます。このステッピング制御ロジック (インデクサ) はフルステップ、ハーフステップ、1/4、1/8、1/16、1/32、1/64、1/128、1/256 マイクロステッピングを実行できます。高いマイクロステッピングにより、大きな可聴ノイズの低減とスムーズな動作が可能になります。標準のハーフステップ・モードに加えて、非真円ハーフステップ・モードを利用して、モータの RPM が高いときにトルク出力を増大させることもできます。

ステッピング・モータ・ドライバは、いくつかの種類のディケイ・モードを実装して巻線電流を再循環する必要があります。DRV8428 には、スマート・チューン・ディケイ・モードが搭載されています。スマート・チューンは革新的なディケイ・メカニズムで、電圧、モーター速度、変動、経年変化の影響に関係なく、最適な電流レギュレーション性能に自動的に調整します。スマート・チューン・リップル・コントロールでは、オフ時間可変型のリップル電流制御方式により、モータ巻線電流の歪みを最小限に抑えることができます。スマート・チューン・ダイナミック・ディケイでは、オフ時間固定のダイナミック・ファースト・ディケイ率方式により、モータ巻線電流の歪みを最小限に抑え、周波数成分を最小化し、設計作業を大幅に削減できます。このシームレスで簡単な自動スマート・チューンに加えて、DRV8428 は従来のミックス・ディケイ・モードも備えています。

また、低消費電力スリープ・モードを内蔵しているため、モータをアクティブ駆動していないときにシステムの電力を節約できます。

## 7.2 機能ブロック図



## 7.3 機能説明

表 7-1 に、DRV8428 推奨外付け部品を示します。

**表 7-1. DRV8428 の外付け部品**

部品	ピン 1	ピン 2	推奨事項
C <sub>VM1</sub>	VM	PGND	1 つの X7R、0.01μF、VM 定格セラミック・コンデンサ
C <sub>VM2</sub>	VM	PGND	バルク、VM 定格コンデンサ
C <sub>DVDD</sub>	DVDD	GND	X7R、0.47μF～1μF、6.3V セラミック・コンデンサ
R <sub>REF1</sub>	VREF	VCC	チョッピング電流を制限するための抵抗。R <sub>REF1</sub> と R <sub>REF2</sub> の並列抵抗値を 50kΩ よりも小さくすることを推奨します。
R <sub>REF2</sub> (オプション)	VREF	GND	

### 7.3.1 ステッピング・モータ・ドライバの電流定格

ステッピング・モータ・ドライバは、出力電流を表す 3 種類の数値 (ピーク、RMS、フルスケール) を使用して分類できます。

#### 7.3.1.1 ピーク電流定格

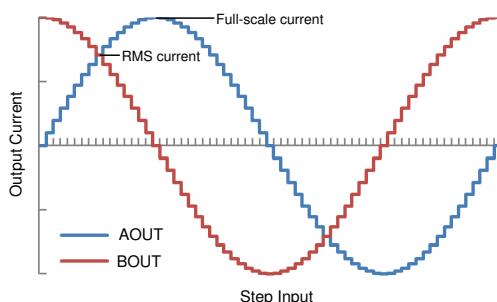
ステッピング・ドライバのピーク電流は、過電流保護閾値 I<sub>OCP</sub> で制限されます。ピーク電流は、すべての過渡電流パルスを指します (例: 静電容量の充電時、デューティ・サイクルが極めて小さい場合)。一般に、I<sub>OCP</sub> の最小値は、ステッピング・モータ・ドライバのピーク電流定格を規定します。DRV8428 の場合、ピーク電流定格はブリッジあたり 1.7A です。

#### 7.3.1.2 RMS 電流定格

RMS (平均) 電流は、IC の熱性能を考慮して求めます。RMS 電流は、25°C の代表的なシステムでの R<sub>DS(ON)</sub>、立ち上がりおよび立ち下がり時間、PWM 周波数、デバイスの静止電流、パッケージの熱的性能に基づいて計算されます。実動作時の RMS 電流は放熱と周囲温度に応じて上下する場合があります。DRV8428 の場合、RMS 電流定格はブリッジあたり 0.7A です。

#### 7.3.1.3 フルスケール電流定格

フルスケール電流とは、マイクロステッピング時の正弦電流波形の最大値を指します。この正弦波振幅は RMS 電流に関係しているため、フルスケール電流もデバイスの熱性能を考慮して求めます。フルスケール電流定格は、正弦波電流波形の場合は約  $\sqrt{2} \times I_{RMS}$ 、方形波電流波形 (フルステップ) の場合は I<sub>RMS</sub> です。


**図 7-1. フルスケール電流と RMS 電流**

### 7.3.2 PWM モータ・ドライバ

DRV8428 は、バイポーラ・ステッピング・モータの 2 つの巻線を駆動するために、2 つのフル H ブリッジ回路を駆動します。図 7-2 に、この回路のブロック図を示します。

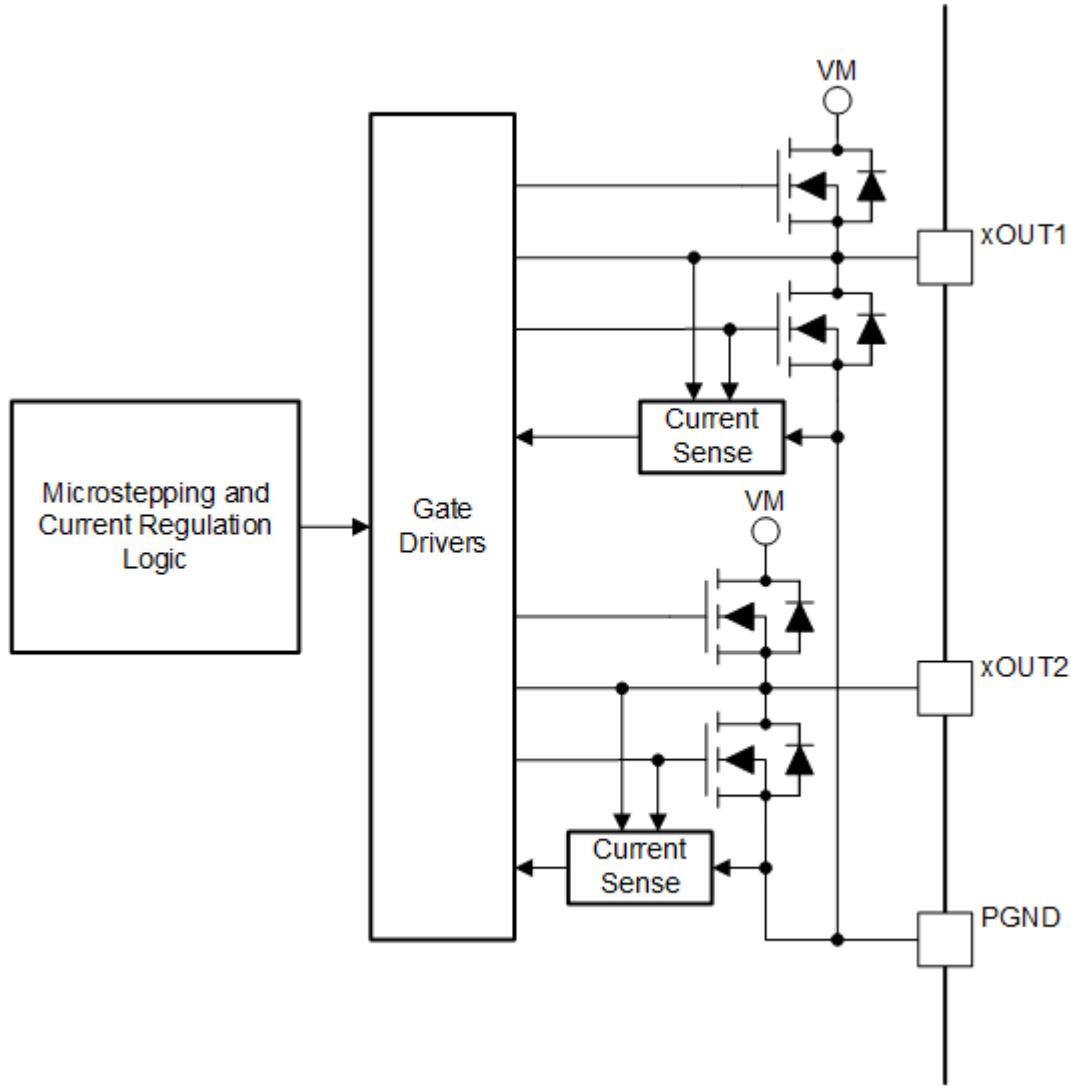


図 7-2. PWM モータ・ドライバのブロック図

### 7.3.3 マイクロステッピング・インデクサ

DRV8428 の内蔵インデックス状態制御（インデクサ）ロジックを使用すると、各種ステップ・モードに対応できます。表 7-2 に示すとおり、M0 ピンと M1 ピンを使用してステップ・モードを設定します。この設定は、実行中に変更できます。

表 7-2. マイクロステッピングの設定

M0	M1	ステップ・モード
0	0	100% 電流によるフルステップ (2 相励起)
0	330kΩ を GND との間に接続	71% 電流によるフルステップ (2 相励起)
1	0	非真円 1/2 ステップ
ハイ・インピーダンス	0	1/2 ステップ

**表 7-2. マイクロステッピングの設定 (continued)**

M0	M1	ステップ・モード
0	1	1/4 ステップ
1	1	1/8 ステップ
ハイ・インピーダンス	1	1/16 ステップ
0	ハイ・インピーダンス	1/32 ステップ
ハイ・インピーダンス	330kΩ を GND との間に接続	1/64 ステップ
Hi-Z	Hi-Z	1/128 ステップ
1	ハイ・インピーダンス	1/256 ステップ

表 7-3 に、フルステップ (71% 電流)、1/2 ステップ、1/4 ステップ、1/8 ステップ動作の電流の相対値とステップ方向を示します。マイクロステッピングの分解能がより高い場合も同じパターンに従います。AOUT 電流は電気角の正弦、BOUT 電流は電気角の余弦です。正電流は、駆動時に xOUT1 ピンから xOUT2 ピンに流れる電流と定義します。

STEP 入力の各立ち上がりエッジで、インデクサは表内の次の状態に移行します。この方向は、DIR ピンが論理 High の場合です。DIR ピンが論理 Low の場合、シーケンスは反転します。

#### 注

ステップの実行中にステップ・モードが変更された場合、STEP の立ち上がりエッジで、インデクサは次の有効な状態に進み、新しいステップ・モード設定になります。

初期励起状態は 45° の電気角で、両方のコイルのフルスケール電流の 71% に対応します。この状態には、デバイス起動後、ロジック・リセット解除後、スリープ・モードを解除後のいずれかで移行します。

**表 7-3. 電流の相対値とステップ方向**

1/8 ステップ	1/4 ステップ	1/2 ステップ	フルステップ 71%	AOUT 電流 (フルスケールに対する %)	BOUT 電流 (フルスケールに対する %)	電気角 (度)
1	1	1		0%	100%	0.00
2				20%	98%	11.25
3	2			38%	92%	22.50
4				56%	83%	33.75
5	3	2	1	71%	71%	45.00
6				83%	56%	56.25
7	4			92%	38%	67.50
8				98%	20%	78.75
9	5	3		100%	0%	90.00
10				98%	-20%	101.25
11	6			92%	-38%	112.50
12				83%	-56%	123.75
13	7	4	2	71%	-71%	135.00
14				56%	-83%	146.25
15	8			38%	-92%	157.50
16				20%	-98%	168.75
17	9	5		0%	-100%	180.00
18				-20%	-98%	191.25
19	10			-38%	-92%	202.50

**表 7-3. 電流の相対値とステップ方向 (continued)**

1/8 ステップ	1/4 ステップ	1/2 ステップ	フルステップ 71%	AOUT 電流 (フルスケールに対する %)	BOUT 電流 (フルスケールに対する %)	電気角 (度)
20				-56%	-83%	213.75
21	11	6	3	-71%	-71%	225.00
22				-83%	-56%	236.25
23	12			-92%	-38%	247.50
24				-98%	-20%	258.75
25	13	7		-100%	0%	270.00
26				-98%	20%	281.25
27	14			-92%	38%	292.50
28				-83%	56%	303.75
29	15	8	4	-71%	71%	315.00
30				-56%	83%	326.25
31	16			-38%	92%	337.50
32				-20%	98%	348.75

表 7-4 に、100% のフルスケール電流によるフルステップ動作を示します。このステッピング・モードは、71% の電流によるフルステップ・モードよりも多くの電力を消費しますが、高いモータ RPM で高トルクを実現できます。

**表 7-4. 100% 電流によるフルステップ**

フルステップ 100%	AOUT 電流 (フルスケールに対する %)	BOUT 電流 (フルスケールに対する %)	電気角 (度)
1	100	100	45
2	100	-100	135
3	-100	-100	225
4	-100	100	315

表 7-5 に、非真円 1/2 ステップ動作を示します。このステッピング・モードは真円 1/2 ステップ動作よりも多くの電力を消費しますが、高いモータ RPM で高トルクを実現できます。

**表 7-5. 非真円 1/2 ステッピング電流**

非真円 1/2 ステップ	AOUT 電流 (フルスケールに対する %)	BOUT 電流 (フルスケールに対する %)	電気角 (度)
1	0	100	0
2	100	100	45
3	100	0	90
4	100	-100	135
5	0	-100	180
6	-100	-100	225
7	-100	0	270
8	-100	100	315

### 7.3.4 MCU DAC による VREF の制御

場合によっては、フルスケール出力電流を、モータの速度と負荷に応じて各種の値に変更する必要があります。VREF ピンの電圧をシステムで調整することにより、フルスケール電流を変更できます。

この動作モードでは、DAC 電圧が増加するにつれて、フルスケール・レギュレーション電流も増加します。正常に動作させるには、DAC の出力が 3 V を超えないようにする必要があります。

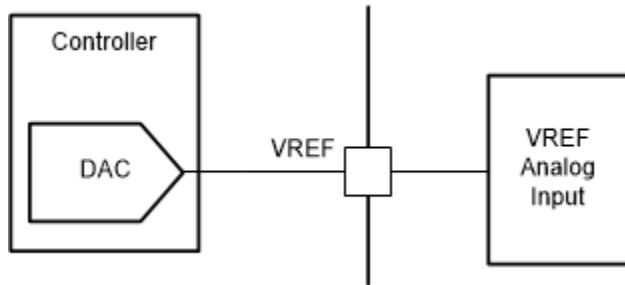


図 7-3. DAC 出力による VREF の制御

また、PWM 信号とローパス・フィルタを使用して VREF ピンを調整することもできます。

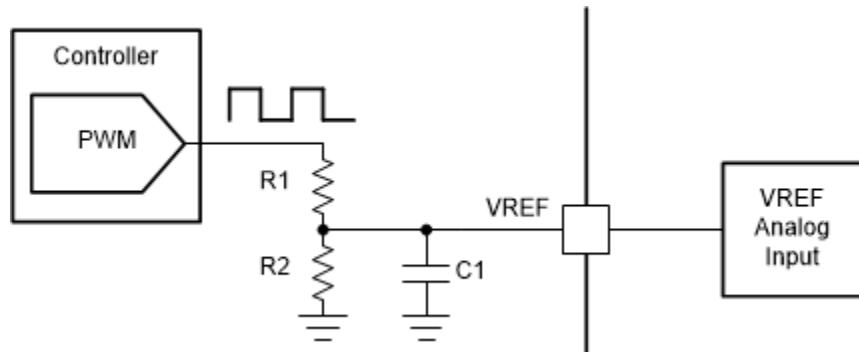


図 7-4. PWM 出力による VREF の制御

### 7.3.5 電流レギュレーション、オフ時間およびディケイ・モード

PWM 電流チョッピング中、PWM 電流チョッピング・スレッショルドに達するまで H ブリッジはモータ巻線を駆動します。図 7-6 の項目 1 に、これを示します。

モータ巻線に流れる電流は、調整可能なオフ時間 PWM 電流レギュレーション回路によって制御されます。H ブリッジをイネーブルすると、現在の DC 電圧、巻線のインダクタンス、逆起電力の大きさに応じた速度で、巻線を流れる電流が増加します。電流が電流レギュレーション・スレッショルドに達すると、ブリッジは 7 レベルの DECAY/TOFF ピンの設定で決まる時間の間ディケイ・モードに移行して電流を低減します。オフ時間が経過すると、ブリッジは再イネーブルされ、次の PWM サイクルを開始します。

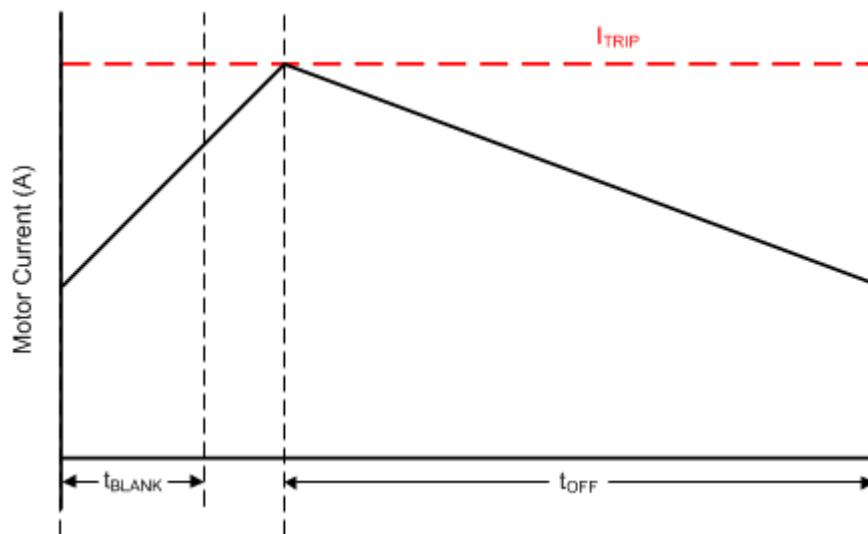


図 7-5. 電流チョッピング波形

ショッピング電流スレッショルドに達すると、H ブリッジは 2 種類の状態 (ファースト・ディケイまたはスロー・ディケイ) で動作できるようになります。高速減衰モードでは、PWM ショッピング電流スレッショルドに達すると、巻線電流が逆方向に流れるように H ブリッジは状態を反転させます。図 7-6 の項目 2 に、高速減衰モードを示します。低速減衰モードでは、ブリッジの両方のローサイド FET をオンにすることで巻線電流を再循環させます。図 7-6 の項目 3 に、これを示します。

PWM ショッピング電流は、ローサイド・パワー MOSFET と並列に接続した電流センス MOSFET の両端の電圧を監視するコンパレータによって設定されます。電流センス MOSFET は、正弦波で重み付けした電流モード DAC の出力であるリファレンス電流でバイアスされます。この DAC のフルスケール・リファレンス電流は VREF ピンの電圧で設定します。

ショッピング電流 ( $I_{FS}$ ) は次の式で計算できます。 $I_{FS} (\text{A}) = V_{REF} (\text{V}) / K_V (\text{V/A}) = V_{REF} (\text{V}) / 3 (\text{V/A})$

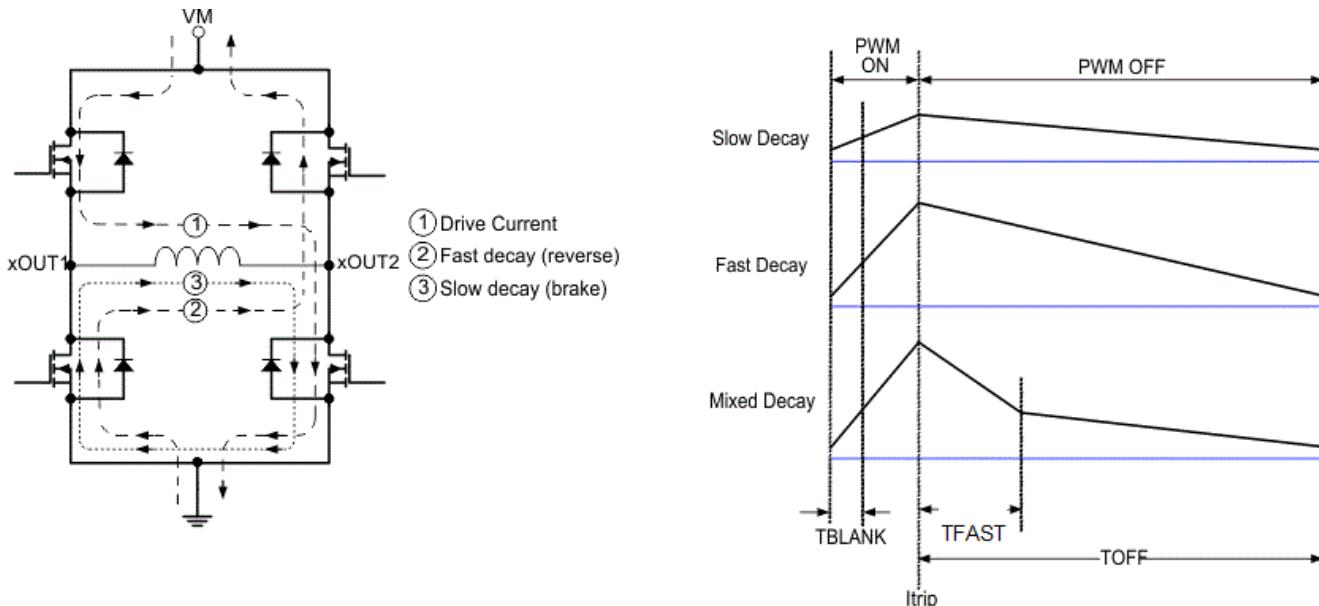


図 7-6. ディケイ・モード

各ブリッジのディケイ・モードとオフ時間は、表 7-6 に示すように 7 レベルの DECAY/TOFF ピンを設定することで選択します。

表 7-6. ディケイ・モードの設定

DECAY/TOFF	ディケイ・モード	オフ時間
0	スマート・チューン・リップル・コントローラ	-
14.7kΩ を GND と の間に接続	30% ミックス・ディケイ	7μs
44.2kΩ を GND と の間に接続		16μs
100kΩ を GND と の間に接続		32μs
249kΩ を GND と の間に接続	スマート・チューン・ダイナミック減衰	7μs
Hi-Z		16μs
DVDD		32μs

### 7.3.5.1 ミックス・ディケイ

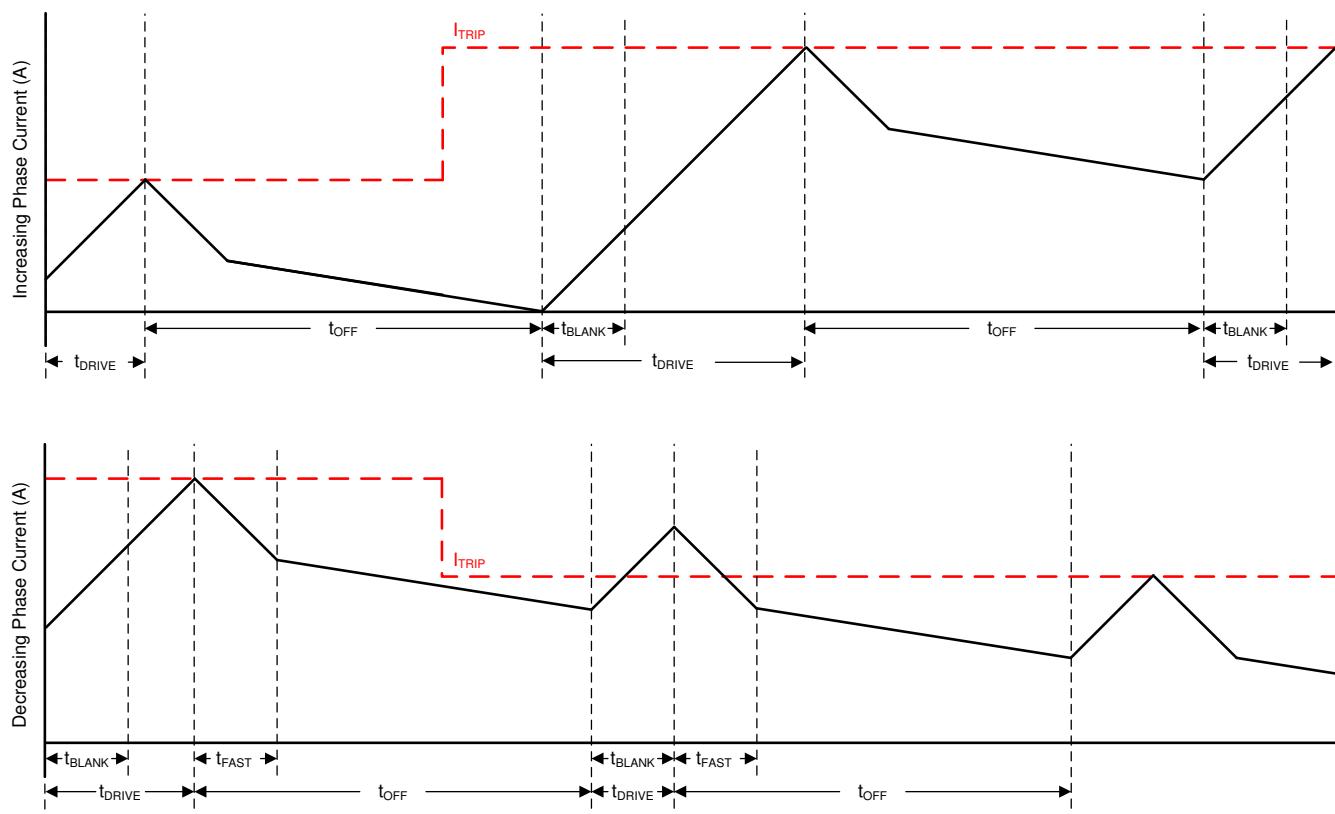


図 7-7. ミックス・ディケイ・モード

ミックス・ディケイでは、 $t_{OFF}$  時間の初めの 30% の期間はファースト・ディケイを行い、その後スロー・ディケイに切り替わります。

### 7.3.5.2 スマート・チューン・ダイナミック・ディケイ

スマート・チューン電流レギュレーション方式は、従来の固定オフ時間電流レギュレーション方式に比べて高度な電流レギュレーション制御手法です。スマート・チューン電流レギュレーション方式を使うと、ステッピング・モータ・ドライバは以下ののような動作要因に基づいてディケイ方式を調整できます。

- モータの巻線抵抗およびインダクタンス
- モータの経年変化
- モータの動的速度および負荷
- モータの電源電圧変動
- 小電流と大電流の  $dI/dt$

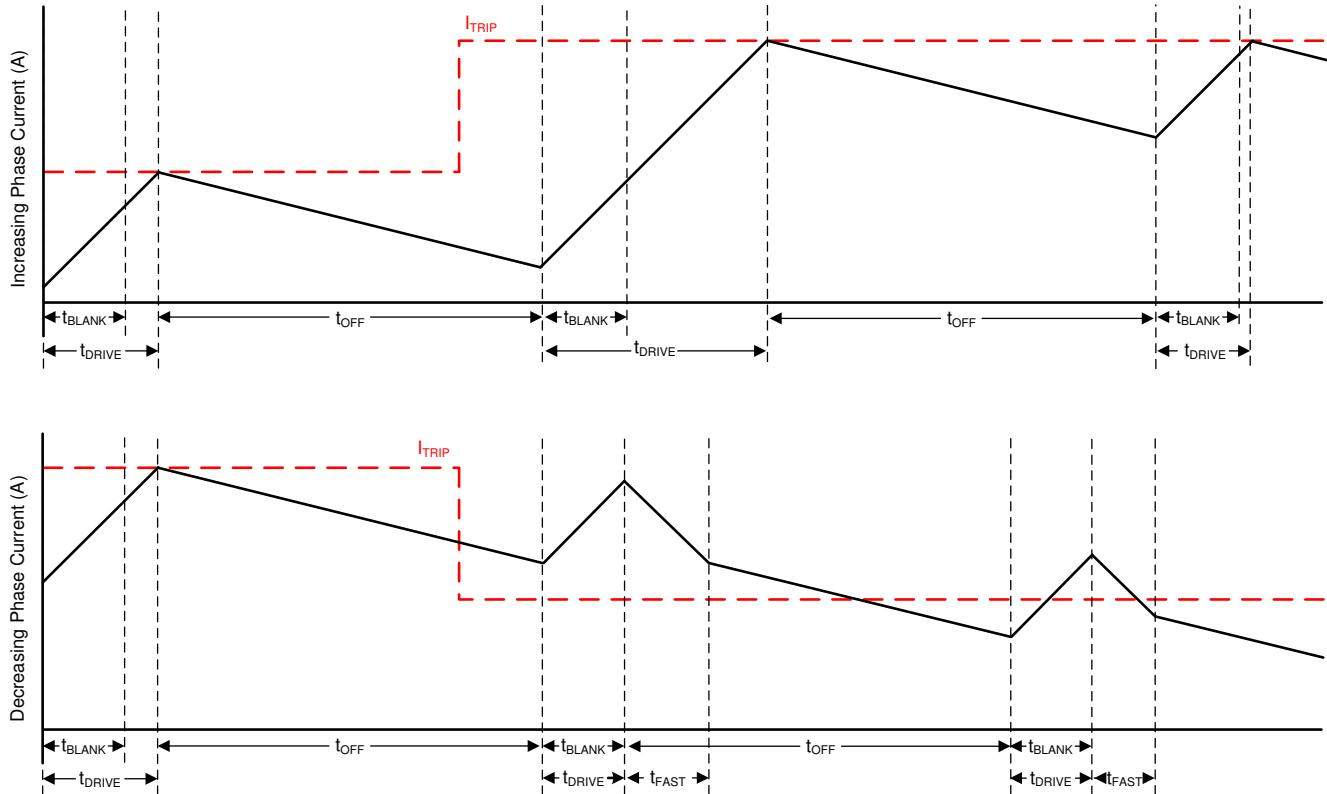


図 7-8. スマート・チューン・ダイナミック・ディケイ・モード

スマート・チューン・ダイナミック減衰では、低速、混合、高速減衰の中から減衰モードが自動的に設定されるため、減衰モードの選択が大幅に簡略化されます。混合減衰では、スマート・チューンにより、混合減衰の総時間に対する高速減衰の割合が動的に調整されます。この機能により、モータのリップルを最小限に抑える最良の減衰設定が自動的に決定されるため、モータのチューニングが不要になります。

減衰モード設定は、各 PWM サイクルで繰り返し最適化されます。モータ電流が目標トリップ・レベルを超えると、レギュレーション損失を防ぐため、次のサイクルで減衰モードはより積極的になります（高速減衰の割合を増やします）。目標トリップ・レベルに達するまでに長い駆動時間を必要とする場合は、リップルを抑え、効率を上げるために、次のサイクルで減衰モードはより消極的になります（高速減衰の割合を減らします）。立ち下がりステップでは、次のステップに素早く達するために、スマート・チューン・ダイナミック減衰は自動的に高速減衰に切り替わります。

スマート・チューン・ダイナミック減衰は、電流レギュレーション方式で電流リップルを最小限に抑える必要がありながら、固定周波数を維持する必要があるアプリケーションに最適です。

### 7.3.5.3 スマート・チューン・リップル制御

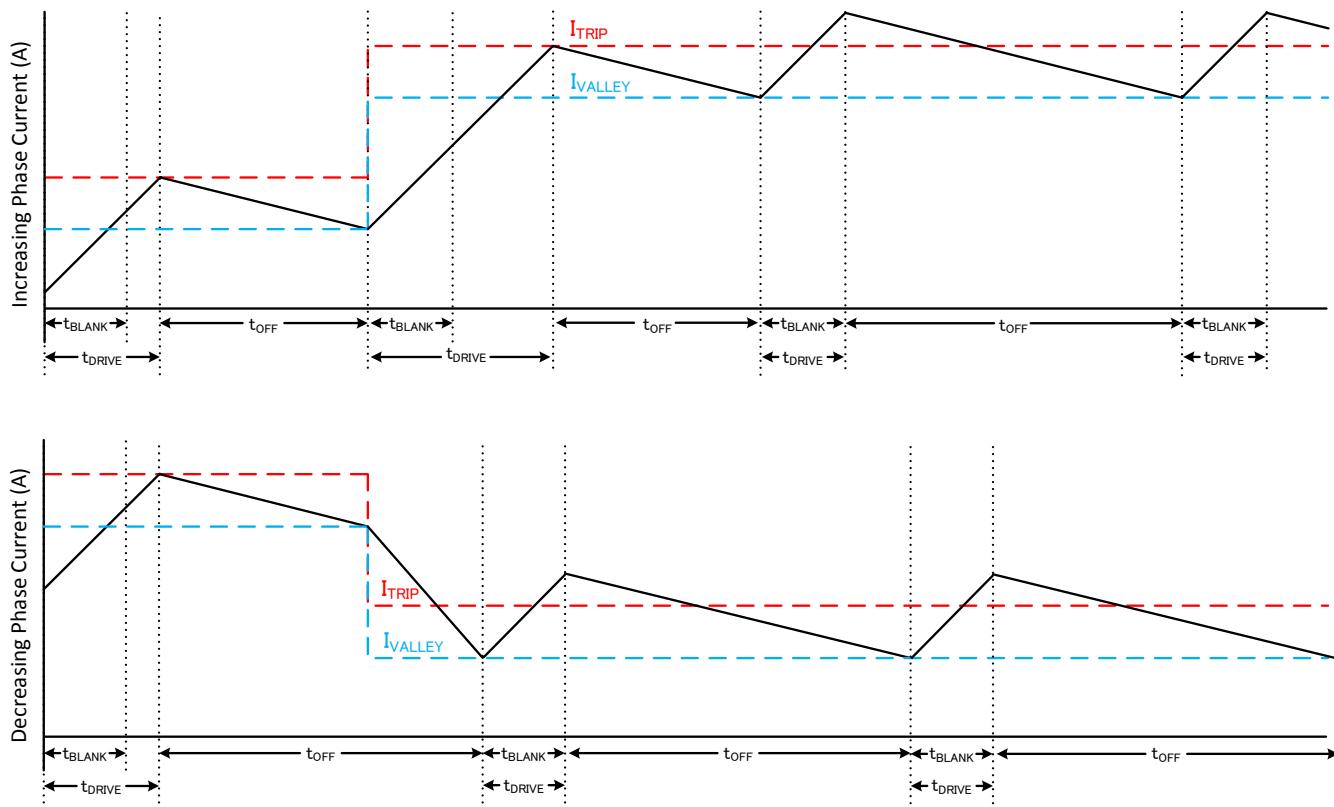


図 7-9. スマート・チューン・リップル制御減衰モード

スマート・チューン・リップル制御は、 $I_{TRIP}$  レベルと  $I_{VALLEY}$  レベルを設定することで動作します。電流レベルが  $I_{TRIP}$  に達すると、ドライバは  $t_{OFF}$  時間が経過するまで低速減衰に移行するのではなく、 $I_{VALLEY}$  に達するまで低速減衰に移行します。低速減衰は、両方のローサイド MOSFET がオンになって電流が再循環できるモード 1 と同様に動作します。このモードでは、電流レベルと動作条件に応じて  $t_{OFF}$  が変化します。

この手法によって、はるかに厳密な電流レベルのレギュレーションが可能になり、モータの効率とシステムの性能が向上します。スマート・チューン・リップル制御は、可変オフ時間レギュレーション方式に対応するシステムで電流レギュレーションの電流リップルを小さくするために使用できます。

このディケイ・モードのリップル電流は、特定のマイクロステップ・レベルで  $I_{TRIP}$  の  $7.5 \text{ mA} + 1\%$  です。

### 7.3.5.4 ブランкиング時間

H ブリッジで電流が出力されると (駆動相の開始)、電流検出コンパレータ出力を一定時間 ( $t_{BLANK}$ ) 無視した後、電流検出回路を有効にします。ブランкиング時間は、PWM の最小駆動時間も設定します。ブランкиング時間は約  $1\mu\text{s}$  です。

### 7.3.6 リニア電圧レギュレータ

DRV8428 には、リニア電圧レギュレータが内蔵されています。DVDD レギュレータの出力は、リファレンス電圧に使用することができます。DVDD は、最大 2mA の負荷電流を供給できます。正常に動作させるため、セラミック・コンデンサを使用して DVDD ピンを GND にバイパスします。

DVDD の出力は通常 5V です。DVDD LDO の電流負荷が 2mA を超えると、出力電圧は大きく低下します。

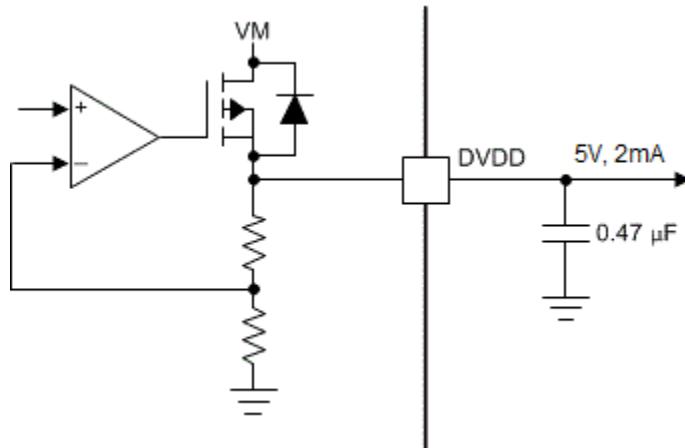


図 7-10. リニア電圧レギュレータのブロック図

デジタル入力 (すなわち M0、M1、DECAY/TOFF) を永続的に High に固定する場合、入力を外部レギュレータではなく DVDD ピンに接続することを推奨します。これにより、VM ピンに電圧が印加されないときやスリープ・モード時に電力を節約できます。DVDD のレギュレータがディセーブルされている間、電流が入力プルダウン抵抗に流れないためです。参考までに、ロジック・レベル入力は 200kΩ (標準値) のプルダウンを備えています。

nSLEEP ピンを DVDD に接続することはできません。これを接続すると、本デバイスはスリープ・モードから復帰できなくなります。

### 7.3.7 論理レベル、トライレベル、クワッドレベル、7 レベルのピン構造図

図 7-11 に M0 ピンの入力構造を示します。

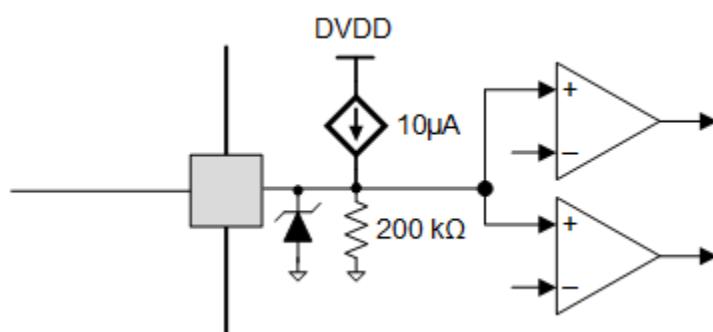


図 7-11. トライレベル入力ピン構造図

図 7-12 に、M1 ピンの入力構造を示します。

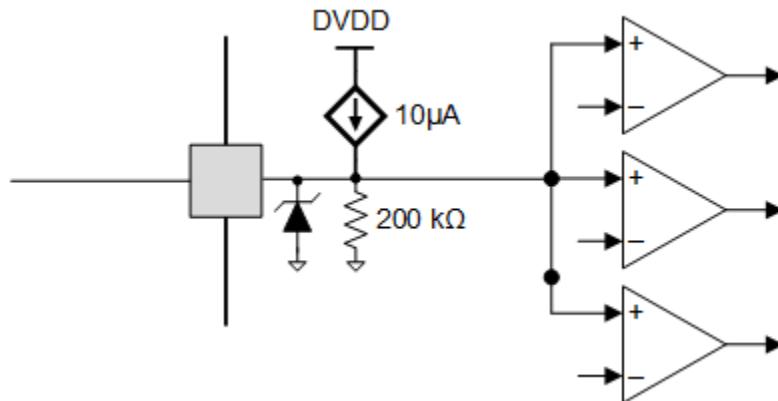


図 7-12. クワッドレベル入力ピン構造図

図 7-13 に、STEP、DIR、nSLEEP ピンの入力構造を示します。

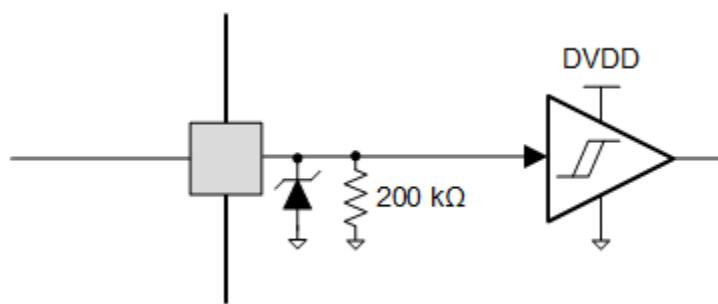


図 7-13. 論理レベル入力ピン構造図

図 7-14 に、DECAY/TOFF ピンの入力構造を示します。

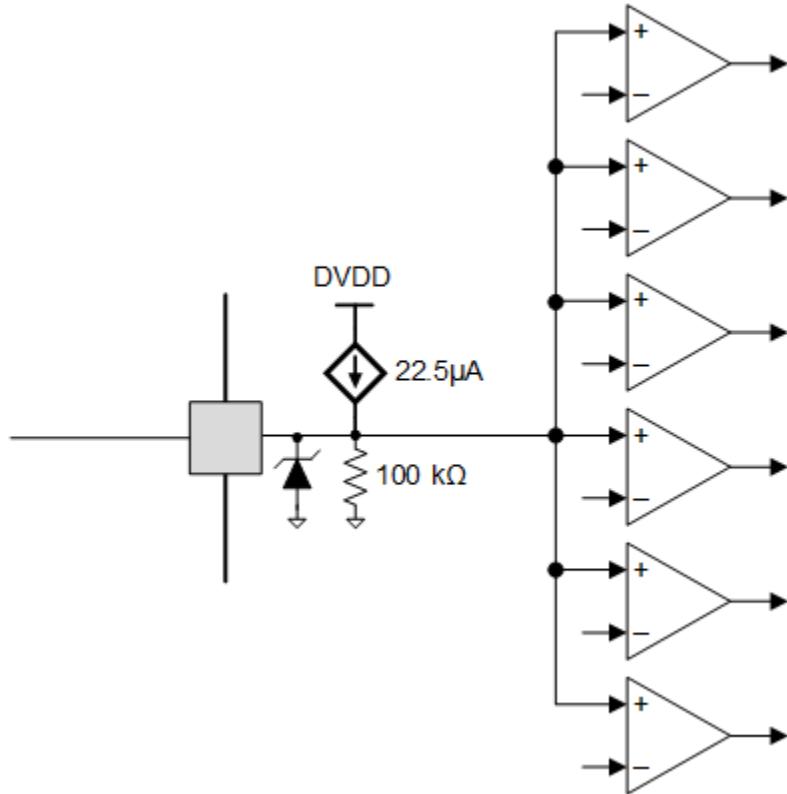


図 7-14.7 レベル入力ピン構造図

### 7.3.7.1 EN/nFAULT ピン

EN/nFAULT ピンは、ドライバをイネーブルにするために使用され、�オルト報告にも使用されます。図 7-15 に、EN/nFAULT ピンに接続された内部回路を示します。ピンをドライバと�オルト報告の両方に使用する場合は、外部 R-C を接続する必要があります。ピンをドライバのイネーブルとディセーブルのみに使用する場合、R-C は不要です。

H ブリッジをイネーブルにするには、ピンを High に駆動する必要があります。ピンをフローティングにするか、ピンをグランドに接続すると、ブリッジは強制的にハイ・インピーダンスになります。

�オルトが検出されると、EN/nFAULT ピンは Q1 をオンにすることで強制的に Low になり、コンデンサ C1 が放電されます。EN/nFAULT ピンの電圧が  $V_{IL}$  スレッショルドを下回ると、H ブリッジはディセーブルになります。�オルト状態が解消されるか、2 番目の MCU ピンが EN/nFAULT ピンに  $V_{IH}$  より高い電圧を直接印加するまで、ブリッジはディセーブルのままであります。その後、Q1 がオフになり、C1 は抵抗 R1 を介して充電されます。

EN/nFAULT の立ち上がりエッジから H ブリッジをイネーブルにするまでの標準遅延は  $100\mu s$  です。R1 \* C1 の時定数は  $20\mu s$  未満である必要があります。抵抗 R2 と R3 の標準値はそれぞれ  $16k\Omega$  と  $2M\Omega$  です。EN/nFAULT ピンが常時 High に接続されている場合、Q1 がオンになっているため、�オルトによってリーク電流が増加します。

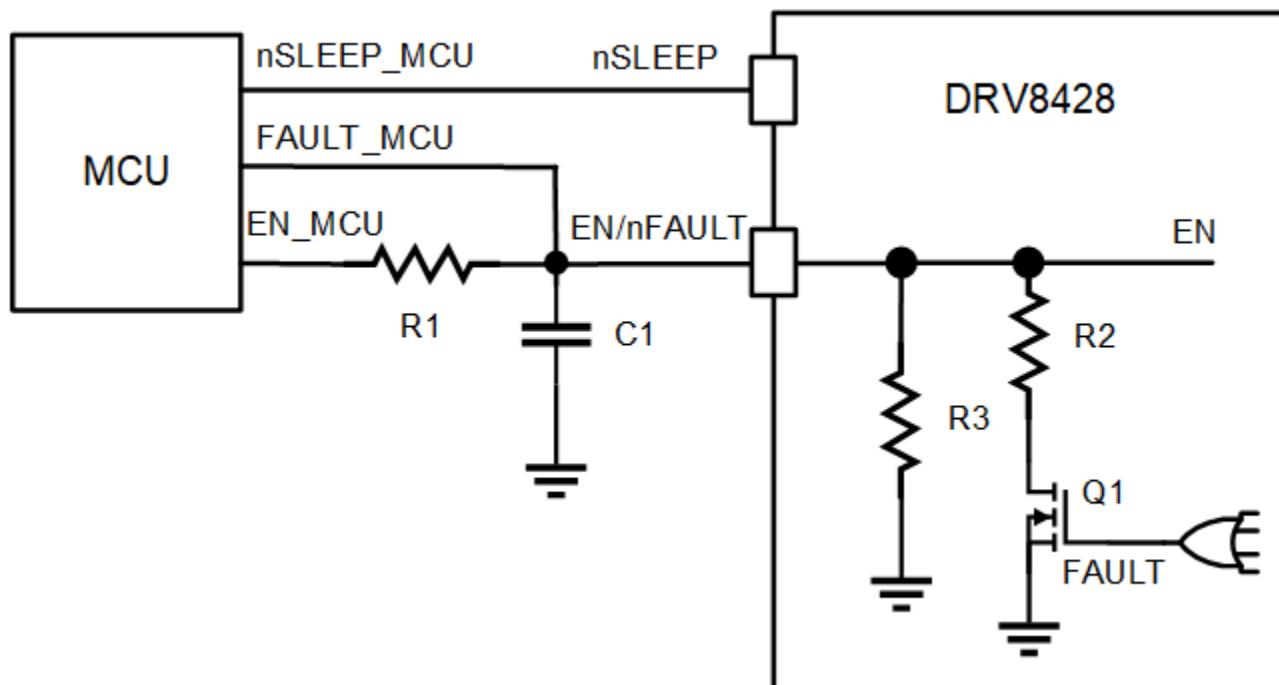


図 7-15. EN/nFAULT ピン

### 7.3.8 保護回路

DRV8428 は、電源低電圧、出力過電流、デバイス過熱イベントからデバイスを保護します。

#### 7.3.8.1 VM 低電圧誤動作防止 (UVLO)

VM ピンの電圧が電圧源の UVLO スレッショルド電圧を下回ると常に、すべての出力がディセーブルされ、EN/nFAULT ピンが Low に駆動されます。VM 低電圧条件が解消すると、通常動作に復帰します（モータ・ドライバの動作と EN/nFAULT の解放）。

#### 7.3.8.2 過電流保護 (OCP)

各 FET のアナログ電流制限回路は、ゲート駆動を止めることで、FET に流れる電流を制限します。この電流制限が  $t_{OCP}$  時間よりも長く続いた場合、両方の H ブリッジの FET がディセーブルされ、EN/nFAULT ピンは Low に駆動されます。 $t_{RETRY}$  時間が経過し、フォルト条件が解消した後、自動的に通常動作に復帰します（モータ・ドライバの動作と EN/nFAULT の解放）。

#### 7.3.8.3 サーマル・シャットダウン (OTSD)

デバイス温度がサーマル・シャットダウン限界値 ( $T_{OTSD}$ ) を超えると、H ブリッジのすべての MOSFET がディセーブルされ、EN/nFAULT ピンが Low に駆動されます。接合部温度が、過熱スレッショルド限界値からヒステリシスを引いた値 ( $T_{OTSD} - T_{HYS\_OTSD}$ ) を下回ると、通常動作に復帰します（モータ・ドライバの動作と EN/nFAULT ラインの解放）。

#### 7.3.8.4 フォルト条件のまとめ

表 7-7. フォルト条件のまとめ

フォルト	条件	異常通知	H ブリッジ	インデクサ	ロジック	復帰
VM 低電圧 (UVLO)	$VM < V_{UVLO}$	EN/nFAULT	ディセーブル	ディセーブル	リセット ( $V_{DVDD} < 3.6V$ )	自動: $VM > V_{UVLO}$
過電流 (OCP)	$I_{OUT} > I_{OCP}$	EN/nFAULT	ディセーブル	動作	動作	自動リトライ: $t_{RETRY}$
サーマル・シャットダウン (OTSD)	$T_J > T_{TSD}$	EN/nFAULT	ディセーブル	動作	動作	自動: $T_J < T_{OTSD} - T_{HYS\_OTSD}$

## 7.4 デバイスの機能モード

### 7.4.1 スリープ・モード (nSLEEP = 0)

DRV8428 の状態は nSLEEP ピンで制御されます。nSLEEP ピンが Low になると、DRV8428 は低消費電力のスリープ・モードに移行します。スリープ・モードでは、すべての内部 MOSFET がディセーブルになります。nSLEEP ピンでの立ち下がりエッジの後、 $t_{SLEEP}$  時間が経過すると、デバイスはスリープ・モードに移行します。nSLEEP ピンが High になると、本デバイスは自動的にスリープから復帰します。 $t_{WAKE}$  時間が経過すると、デバイスは入力可能な状態になります。

### 7.4.2 ディセーブル・モード (nSLEEP = 1、EN/nFAULT = 0/Hi-Z)

EN/nFAULT ピンは、DRV8428 をイネーブルまたはディセーブルにするために使用されます。EN/nFAULT ピンが Low になると、出力ドライバは無効化され、ハイ・インピーダンス状態になります。

### 7.4.3 動作モード (nSLEEP = 1、EN/nFAULT = 1)

nSLEEP ピンが High、EN/nFAULT ピンが 1、VM > UVLO のすべてに該当する場合、本デバイスはアクティブ・モードに入ります。 $t_{WAKE}$  時間が経過すると、デバイスは入力可能な状態になります。

### 7.4.4 機能モードのまとめ

表 7-8 に、機能モードのまとめを示します。

表 7-8. 機能モードのまとめ

条件		構成	H ブリッジ	DVDD レギュレータ	インデクサ	ロジック
スリープ・モード	4.2V < VM < 33V	nSLEEP ピン = 0	ディセーブル	ディセーブル	ディセーブル	ディセーブル
動作	4.2V < VM < 33V	nSLEEP ピン = 1 EN/nFAULT ピン = 1	動作	動作	動作	動作
ディセーブル	4.2V < VM < 33V	nSLEEP ピン = 1 EN/nFAULT ピン = 0 またはハイ・インピーダンス	ディセーブル	動作	動作	動作

## 8 アプリケーションと実装

### 注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

### 8.1 アプリケーション情報

DRV8428 は、バイポーラ・ステッピング・モータ制御で使用されます。

### 8.2 代表的なアプリケーション

次の設計手順で DRV8428 を構成できます。

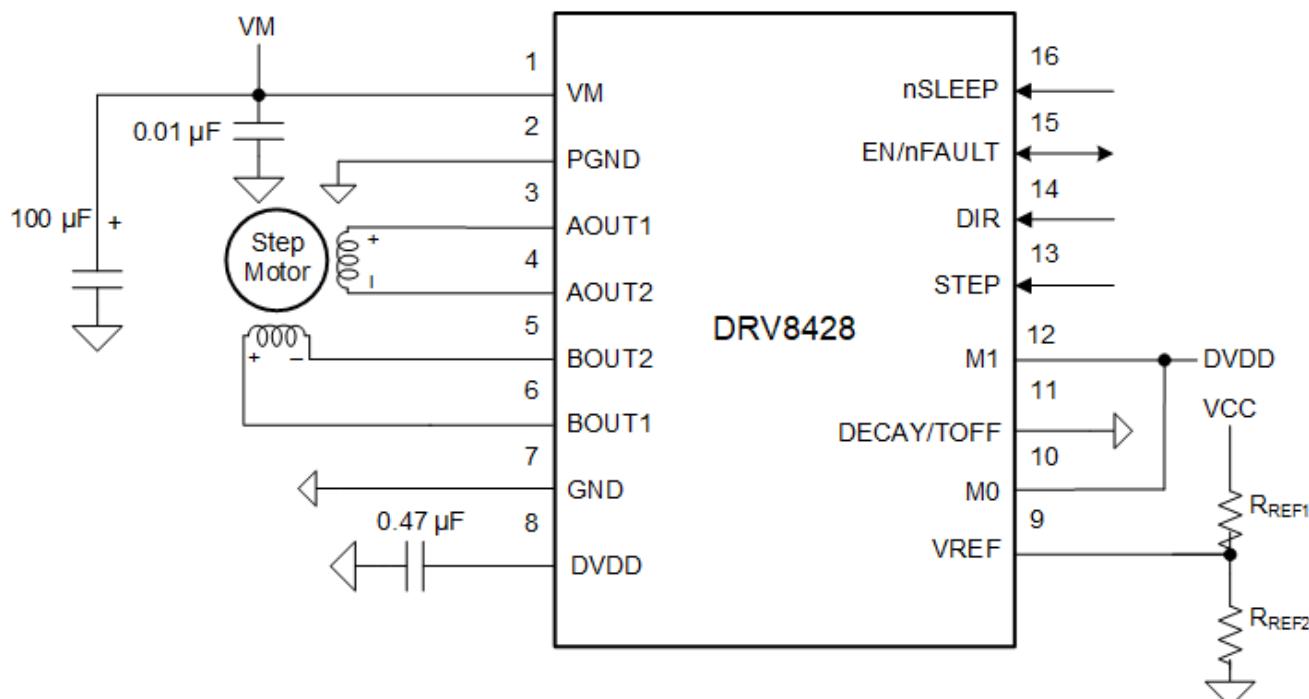


図 8-1. 代表的なアプリケーション回路図（1/8 マイクロステッピング、スマート・チューン・リップル・コントロール・ディケイ、HTSSOP パッケージ）

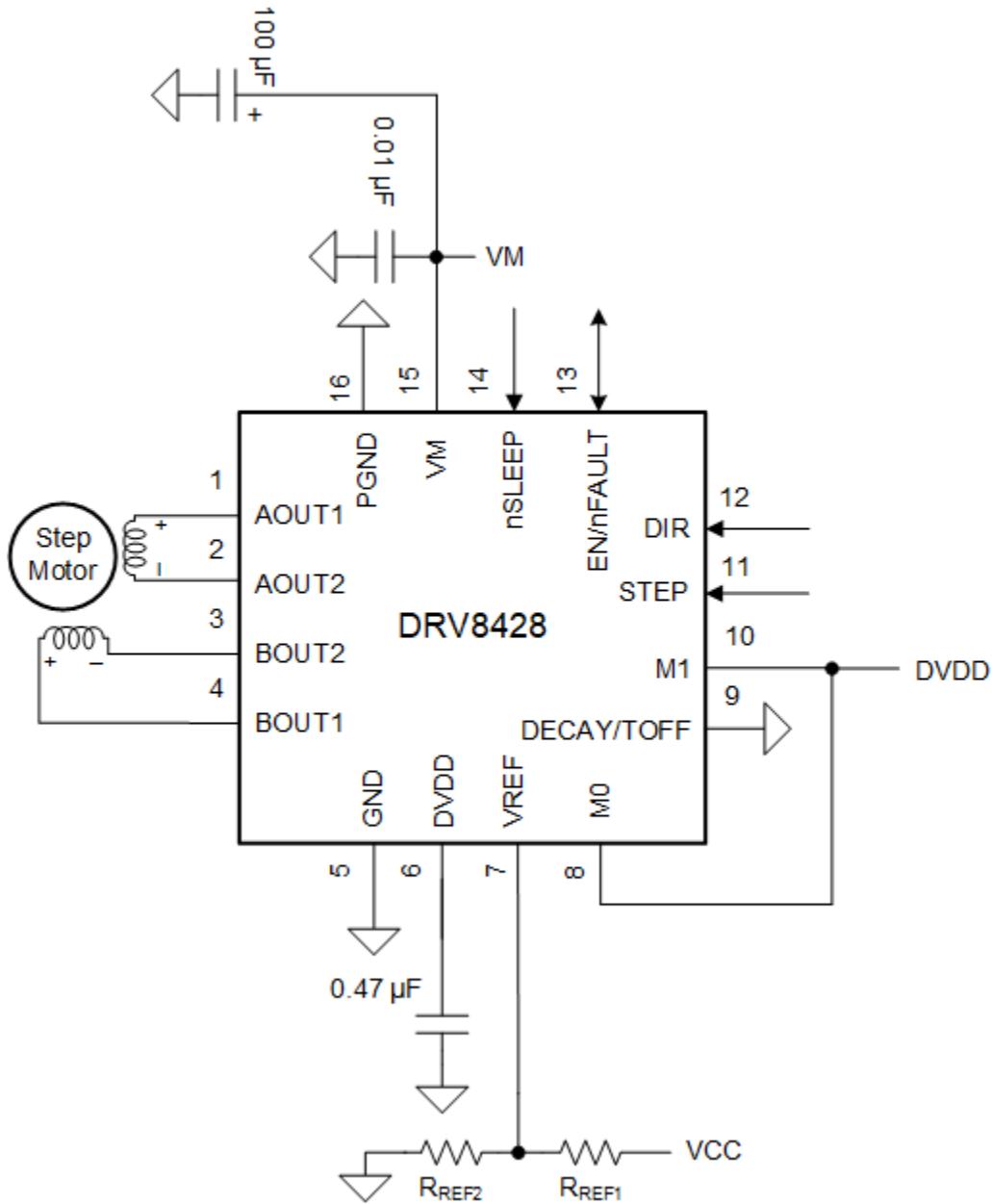


図 8-2. 代表的なアプリケーション回路図 (1/8 マイクロステッピング、スマート・チューン・リップル・コントロール・ディケイ、WQFN パッケージ)

### 8.2.1 設計要件

表 8-1 に、代表的なアプリケーションの設計入力パラメータを示します。

表 8-1. 設計パラメータ

設計パラメータ	略号	値の例
電源電圧	VM	24V
モータ巻線抵抗	R <sub>L</sub>	5.6Ω/相
モータ巻線インダクタンス	L <sub>L</sub>	3.4mH/相
モータ・フルステップ角	θ <sub>step</sub>	1.8°/ステップ
目標マイクロステッピング・レベル	n <sub>m</sub>	1/8 ステップ

**表 8-1. 設計パラメータ (continued)**

設計パラメータ	略号	値の例
目標モータ速度	v	18.75rpm
目標フルスケール電流	I <sub>FS</sub>	500mA

## 8.2.2 詳細な設計手順

### 8.2.2.1 ステッピング・モータの速度

DRV8428 を構成するには、まず、モータ速度とマイクロステッピング・レベルの目標値が必要です。対象とするアプリケーションで一定速度が必要な場合、周波数  $f_{step}$  の矩形波を STEP ピンに印加する必要があります。目標モータ速度が高すぎる場合、モータは回転しません。モータが目標速度に対応できることを確認してください。モータ速度 (v)、マイクロステッピング・レベル ( $n_m$ )、モータのフルステップ角 ( $\theta_{step}$ ) の目標値に対応する  $f_{step}$  を計算するには式 1 を使用します。

$$f_{step} \text{ (steps / s)} = \frac{v \text{ (rpm)} \times 360 \text{ (° / rot)}}{\theta_{step} \text{ (° / step)} \times n_m \text{ (steps / microstep)} \times 60 \text{ (s / min)}} \quad (1)$$

$\theta_{step}$  値は、ステッピング・モータのデータシートまたはモータそのものに記載されています。たとえば、1/8 マイクロステップ・モードで 18.75rpm という目標に対して、このアプリケーションのモータは 1.8°/step の回転が必要となります。式 1 を使用すると、 $f_{step}$  は 500Hz として計算できます。

マイクロステッピング・レベルは M0 および M1 ピンで設定され、表 8-2 に示す設定のいずれかにできます。マイクロステッピング・レベルが高いほどモータの動きは円滑になり、可聴ノイズは小さくなります。同じモータ速度を実現するのにより高い  $f_{step}$  を必要とします。

**表 8-2. マイクロステッピング・インデクサの設定**

M0	M1	ステップ・モード
0	0	100% 電流によるフルステップ (2 相励起)
0	330kΩ を GND との間に接続	71% 電流によるフルステップ (2 相励起)
1	0	非真円 1/2 ステップ
ハイ・インピーダンス	0	1/2 ステップ
0	1	1/4 ステップ
1	1	1/8 ステップ
ハイ・インピーダンス	1	1/16 ステップ
0	ハイ・インピーダンス	1/32 ステップ
ハイ・インピーダンス	330kΩ を GND との間に接続	1/64 ステップ
Hi-Z	Hi-Z	1/128 ステップ
1	ハイ・インピーダンス	1/256 ステップ

### 8.2.2.2 電流レギュレーション

ステッピング・モータでは、フルスケール電流 ( $I_{FS}$ ) は、どちらかの巻線に駆動される最大電流です。この量は VREF 電圧に依存します。VREF ピンの最大許容電圧は、DRV8428 では 3V です。DVDD と抵抗分割器を使用して VREF を供給できます。ステッピング時には、 $I_{FS}$  により、最大電流ステップの電流ショッピング・スレッショルド ( $I_{TRIP}$ ) が定義されます。 $I_{FS} \text{ (A)} = V_{REF} \text{ (V)} / 3 \text{ (V/A)}$

### 8.2.2.3 ディケイ・モード

DRV8428 デバイスは、表 7-6 に示すように、3 つの異なるディケイ・モードをサポートしています。モータ巻線電流が電流ショッピング・スレッシュホールド ( $I_{TRIP}$ ) に達すると、DRV8428 は  $T_{OFF}$  の 3 つのディケイ・モードのいずれかに巻線を配置します。 $t_{OFF}$  が経過すると、新たなドライブフェーズが開始します。

### 8.2.2.4 アプリケーション曲線

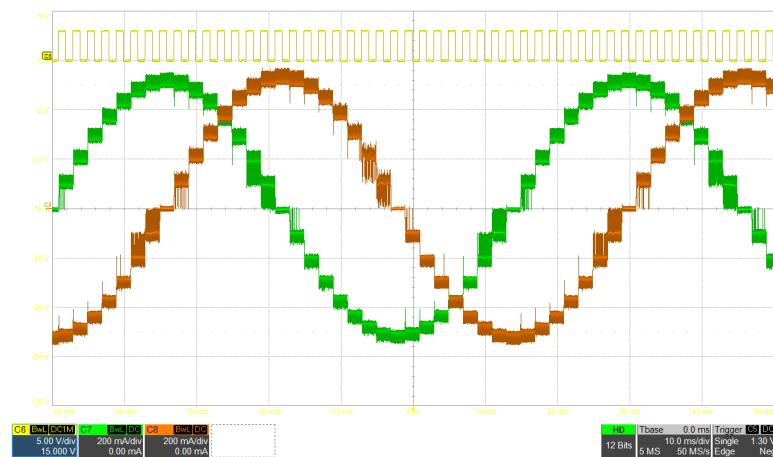


図 8-3. スマート・チューン・リップル制御減衰による 1/8 マイクロステッピング

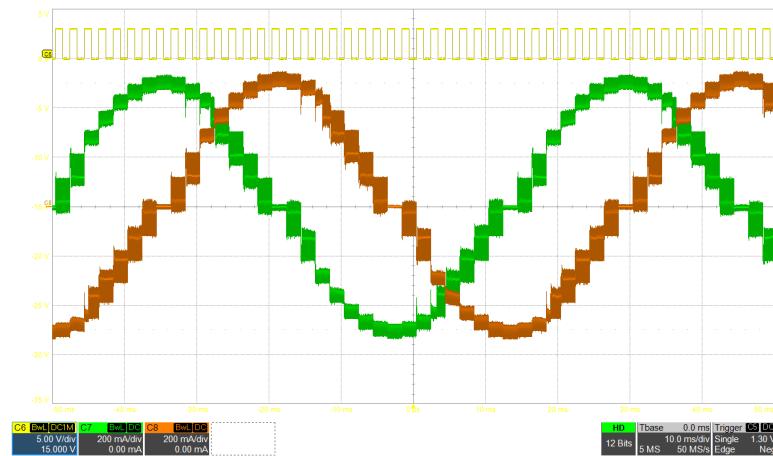


図 8-4. スマート・チューン・ダイナミック減衰による 1/8 マイクロステッピング



図 8-5. スマート・チューン・リップル制御減衰による 1/32 マイクロステッピング



図 8-6. スマート・チューン・ダイナミック減衰による 1/32 マイクロステッピング



図 8-7. スマート・チューン・リップル制御減衰による 1/256 マイクロステッピング



図 8-8. スマート・チューン・ダイナミック減衰による 1/256 マイクロステッピング

### 8.2.3 熱に関連する計算

このセクションでは、デバイスの消費電力の計算と接合部温度の概算について説明します。

#### 8.2.3.1 消費電力

全消費電力は主な 3 つの要素 (導通損失 ( $P_{COND}$ )、スイッチング損失 ( $P_{SW}$ )、静止消費電流による電力損失 ( $P_Q$ )) で構成されます。

##### 8.2.3.1.1 導通損失

フル・ブリッジに接続されたモータの電流経路は一方のハーフ・ブリッジのハイサイド FET と他方のハーフ・ブリッジのローサイド FET を通ります。導通損失 ( $P_{COND}$ ) は、式 2 のように、モータの RMS 電流 ( $I_{RMS}$ )、ハイサイド・オン抵抗 ( $R_{DS(ONH)}$ )、ローサイド・オン抵抗 ( $R_{DS(ONL)}$ ) で決まります。

$$P_{COND} = 2 \times (I_{RMS})^2 \times (R_{DS(ONH)} + R_{DS(ONL)}) \quad (2)$$

表 8-2 で説明する代表的なアプリケーションの導通損失は式 3 のように計算されます。

$$P_{COND} = 2 \times (I_{RMS})^2 \times (R_{DS(ONH)} + R_{DS(ONL)}) = 2 \times (0.5A / \sqrt{2})^2 \times (0.75\Omega + 0.75\Omega) = 0.375W \quad (3)$$

---

#### 注

この電力の計算値は、ハイサイド FET とローサイド FET のオン抵抗に大きな影響を与えるデバイス温度に大きく影響されます。より精密に計算するには、FET のオン抵抗の温度依存性を考慮します。

##### 8.2.3.1.2 スイッチング損失

PWM スイッチング周波数に起因する電力損失はスルーレート ( $t_{SR}$ )、電源電圧、モータの RMS 電流、PWM スイッチング周波数で決まります。各 H ブリッジの立ち上がり時間のスイッチング損失と立ち下がり時間のスイッチング損失は式 4 と式 5 のように計算されます。

$$P_{SW\_RISE} = 0.5 \times V_{VM} \times I_{RMS} \times t_{RISE\_PWM} \times f_{PWM} \quad (4)$$

$$P_{SW\_FALL} = 0.5 \times V_{VM} \times I_{RMS} \times t_{FALL\_PWM} \times f_{PWM} \quad (5)$$

$t_{RISE\_PWM}$  と  $t_{FALL\_PWM}$  はどちらも  $V_{VM} / t_{SR}$  として近似されます。各種パラメータの値を代入した後、30kHz PWM 周波数を仮定すると、各 H ブリッジのスイッチング損失は以下のように計算されます。

$$P_{SW\_RISE} = 0.5 \times 24V \times (0.5A / \sqrt{2}) \times (24V / 240V/\mu s) \times 30kHz = 0.013W \quad (6)$$

$$P_{SW\_FALL} = 0.5 \times 24V \times (2A / \sqrt{2}) \times (24V / 240V/\mu s) \times 30kHz = 0.013W \quad (7)$$

ステッピング・モータ・ドライバの全スイッチング損失 ( $P_{SW}$ ) は立ち上がり時間のスイッチング損失 ( $P_{SW\_RISE}$ ) と立ち下がり時間のスイッチング損失 ( $P_{SW\_FALL}$ ) の合計の 2 倍として以下のように計算されます。

$$P_{SW} = 2 \times (P_{SW\_RISE} + P_{SW\_FALL}) = 2 \times (0.013W + 0.013W) = 0.052W \quad (8)$$

---

#### 注

立ち上がり時間 ( $t_{RISE}$ ) と立ち下がり時間 ( $t_{FALL}$ ) はスルーレート ( $t_{SR}$ ) の標準値に基づいて計算されます。このパラメータは、電源電圧、温度、デバイス間のばらつきに基づいて変化することが予想されます。

スイッチング損失は PWM スイッチング周波数に正比例します。アプリケーションでの PWM 周波数は電源電圧、モータ・コイルのインダクタンス、逆起電圧、オフ時間 (スマート・チューン・リップル・コントロール・ディケイ・モードの場合はリップル電流) で決まります。

### 8.2.3.1.3 静止電流による消費電力

電源によって消費される静止電流による消費電力は以下のように計算されます。

$$P_Q = V_{VM} \times I_{VM} \quad (9)$$

値を代入すると、静止電力損失は以下のように計算されます。

$$P_Q = 24V \times 3.8mA = 0.0912W \quad (10)$$

#### 注

静止電力損失は、動作電源電流 ( $I_{VM}$ 、標準値) を使用して計算されます。この動作電源電流は電源電圧、温度、デバイス間のばらつきによって決まります。

### 8.2.3.1.4 全消費電力

全消費電力 ( $P_{TOT}$ ) は導通損失、スイッチング損失、静止電力損失の合計として式 11 のように計算されます。

$$P_{TOT} = P_{COND} + P_{SW} + P_Q = 0.375W + 0.052W + 0.0912W = 0.5182W \quad (11)$$

### 8.2.3.2 デバイスの接合部温度の概算

周囲温度  $T_A$ 、全消費電力 ( $P_{TOT}$ ) の場合、接合部温度 ( $T_J$ ) は  $T_J = T_A + (P_{TOT} \times R_{\theta JA})$  で計算されます。

JEDEC 規格の 4 層 PCB の場合を考えると、接合部から周囲への熱抵抗 ( $R_{\theta JA}$ ) は、HTSSOP パッケージの場合 46.4°C/W、WQFN パッケージの場合 47°C/W です。

25°Cの周囲温度を仮定すると、HTSSOP パッケージの接合部温度は以下のように計算されます。

$$T_J = 25°C + (0.5182W \times 46.4°C/W) = 49.04°C \quad (12)$$

WQFN パッケージの接合部温度は以下のように計算されます。

$$T_J = 25°C + (0.5182W \times 47°C/W) = 49.35°C \quad (13)$$

このため、HTSSOP パッケージと WQFN パッケージの接合部温度はほぼ同じになります。

## 9 電源に関する推奨事項

DRV8428 は、4.2V～33V の入力電圧源 (VM) 範囲で動作するように設計されています。VM 定格の  $0.01\mu F$  セラミック・コンデンサを、DRV8428 にできるだけ近付けて各 VM ピンに配置する必要があります。また、バルク・コンデンサを VM に接続する必要があります。

### 9.1 バulk・コンデンサ

適切なローカル・バルク・コンデンサを使用することは、モータ駆動システムの設計で重要な要素の 1 つです。一般に、バルク容量が大きいほど利点がありますが、コストと物理的なサイズが増加します。

必要なローカル容量値は、次のようなさまざまな要因で決まります。

- モータ・システムが必要とする最大電流
- 電源容量 (電流供給能力)
- 電源とモータ・システムの間の寄生インダクタンスの大きさ
- 許容される電圧リップル
- 使用するモータの種類 (ブラシ付き DC、ブラシレス DC、ステッピング)
- モータのブレーキ方式

電源とモータ駆動システムの間のインダクタンスにより、電源からの電流が変化できる割合が制限されます。ローカル・バルク容量が小さすぎる場合、システムはモータからの過剰な電流要求やダンプによる電圧変動の影響を受けます。十分なバルク容量を使うことで、モータの電圧は安定し、大電流を素早く供給できます。

データシートには一般に、推奨値が記載されていますが、バルク・コンデンサの容量が適切かどうかを判断するには、システム・レベルのテストが必要です。

モータが電源にエネルギーを伝達する場合のマージンを確保するため、バルク・コンデンサの定格電圧は動作電圧より高くする必要があります。

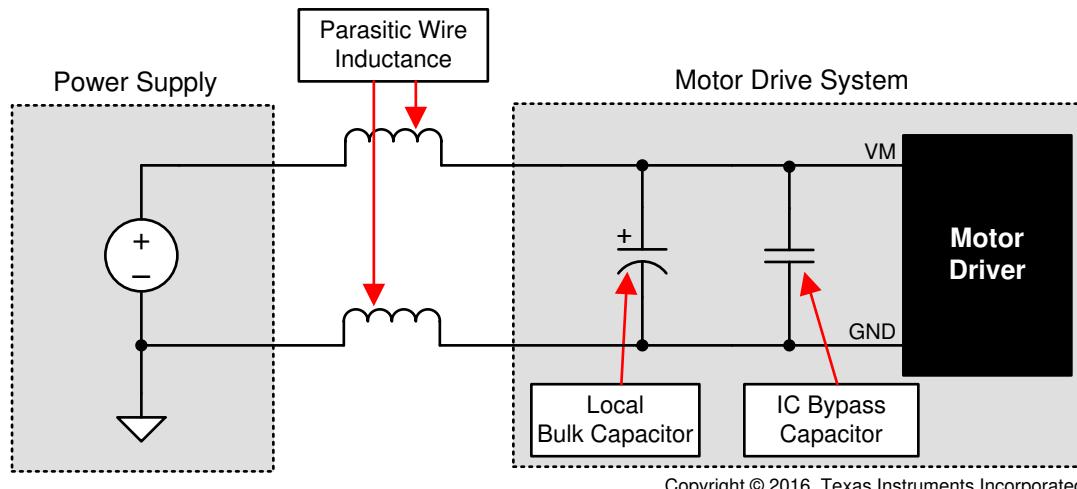


図 9-1. 外部電源を使用したモータ駆動システムの構成例

## 10 レイアウト

### 10.1 レイアウトの注意点

推奨する VM 定格で  $0.01\mu F$  の低 ESR セラミック・バイパス・コンデンサを使用して、VM ピンを PGND にバイパスする必要があります。このコンデンサは VM ピンのできるだけ近くに配置し、太いトレースまたはグランド・プレーンでデバイスの PGND ピンに接続する必要があります。

VM 電圧定格のバルク・コンデンサを使用して、VM ピンをグランドにバイパスする必要があります。この部品には電解コンデンサが使用できます。

低 ESR セラミック・コンデンサを使用して DVDD ピンをグランドにバイパスします。6.3V 定格の  $0.47\mu F$  を推奨します。このバイパス・コンデンサはピンにできるだけ近付けて配置します。

サーマル・パッドはシステム・グランドに接続する必要があります。

#### 10.1.1 レイアウト例

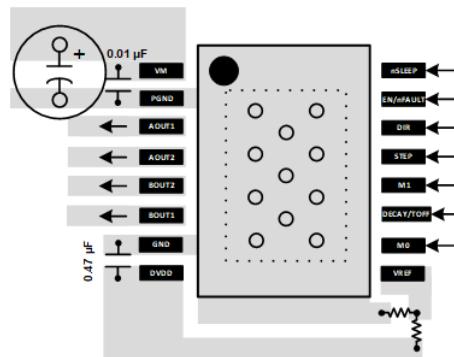


図 10-1. HTSSOP のレイアウト例

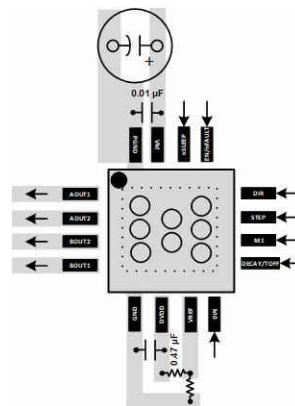


図 10-2. WQFN のレイアウト例

## 11 デバイスおよびドキュメントのサポート

### 11.1 関連資料

- ・テキサス・インスツルメンツ、『[ステッパ・モーターの可聴ノイズを低減する方法](#)』アプリケーション・レポート
- ・テキサス・インスツルメンツ、『[動作の滑らかさと精度を向上させる方法](#)』アプリケーション・レポート
- ・テキサス・インスツルメンツ、『[DRV8xxx によるユニポーラ・ステッパ・モーターの駆動方法](#)』アプリケーション・レポート
- ・テキサス・インスツルメンツ、『[モータ・ドライバ消費電力の計算](#)』アプリケーション・レポート (英語)
- ・テキサス・インスツルメンツ、『[電流再循環および減衰モード](#)』アプリケーション・レポート (英語)
- ・テキサス・インスツルメンツ、『[モータ・ドライバの電流定格の理解](#)』アプリケーション・レポート (英語)
- ・テキサス・インスツルメンツ、『[モータ・ドライブのレイアウト・ガイド](#)』アプリケーション・レポート

### 11.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、ti.com のデバイス製品フォルダを開いてください。右上の「アラートを受け取る」をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

### 11.3 コミュニティ・リソース

### 11.4 商標

すべての商標は、それぞれの所有者に帰属します。

## 12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあります。ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
DRV8428PWPR	Active	Production	HTSSOP (PWP)   16	3000   LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	8428
DRV8428PWPR.A	Active	Production	HTSSOP (PWP)   16	3000   LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	8428
DRV8428RTER	Active	Production	WQFN (RTE)   16	3000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	8428
DRV8428RTER.A	Active	Production	WQFN (RTE)   16	3000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	8428

<sup>(1)</sup> **Status:** For more details on status, see our [product life cycle](#).

<sup>(2)</sup> **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

<sup>(3)</sup> **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

<sup>(4)</sup> **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

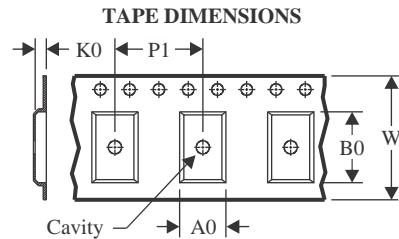
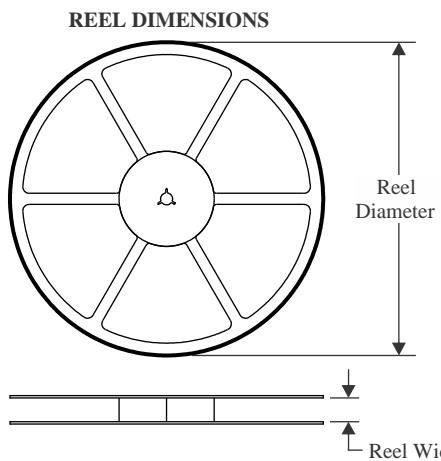
<sup>(5)</sup> **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

<sup>(6)</sup> **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

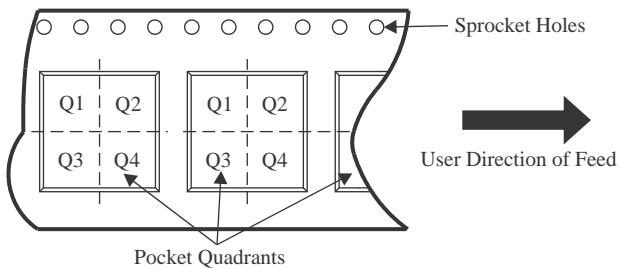
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

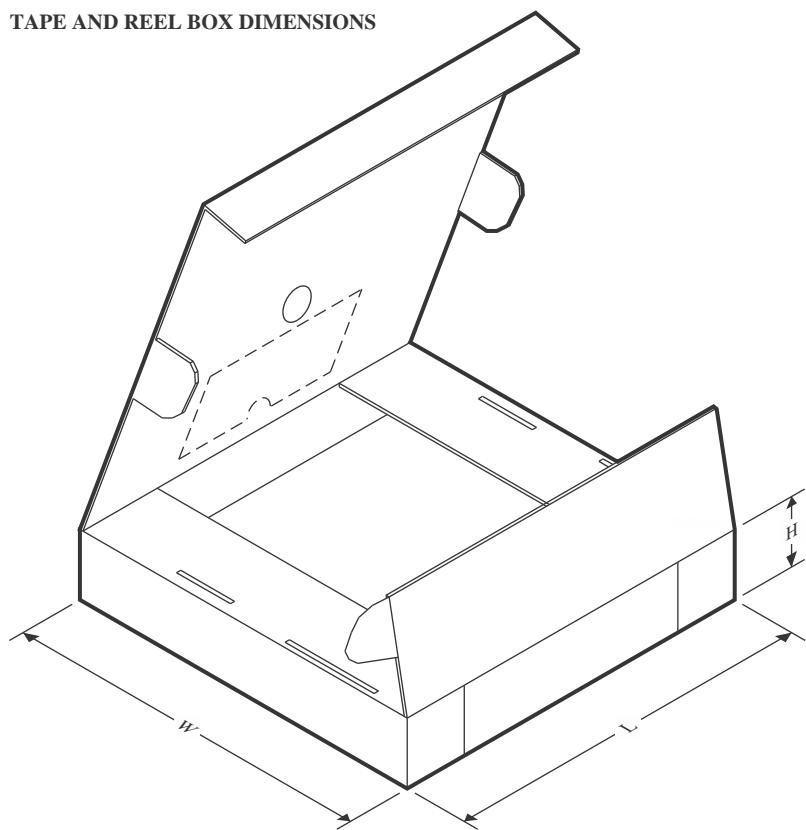
**TAPE AND REEL INFORMATION**

A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**

\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
DRV8428PWPR	HTSSOP	PWP	16	3000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
DRV8428TER	WQFN	RTE	16	3000	330.0	12.4	3.3	3.3	1.1	8.0	12.0	Q2

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
DRV8428PWPR	HTSSOP	PWP	16	3000	353.0	353.0	32.0
DRV8428RTER	WQFN	RTE	16	3000	367.0	367.0	35.0

## GENERIC PACKAGE VIEW

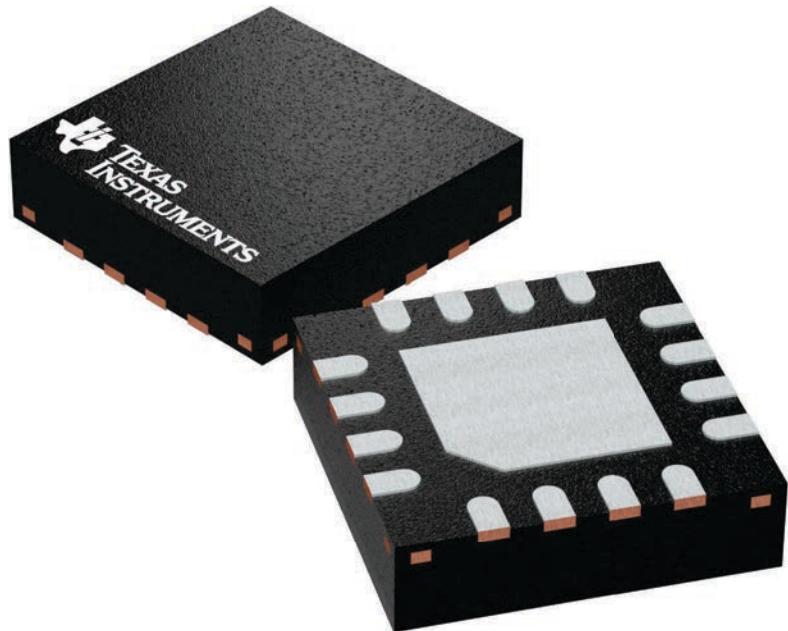
### RTE 16

### WQFN - 0.8 mm max height

3 x 3, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.  
Refer to the product data sheet for package details.



4225944/A

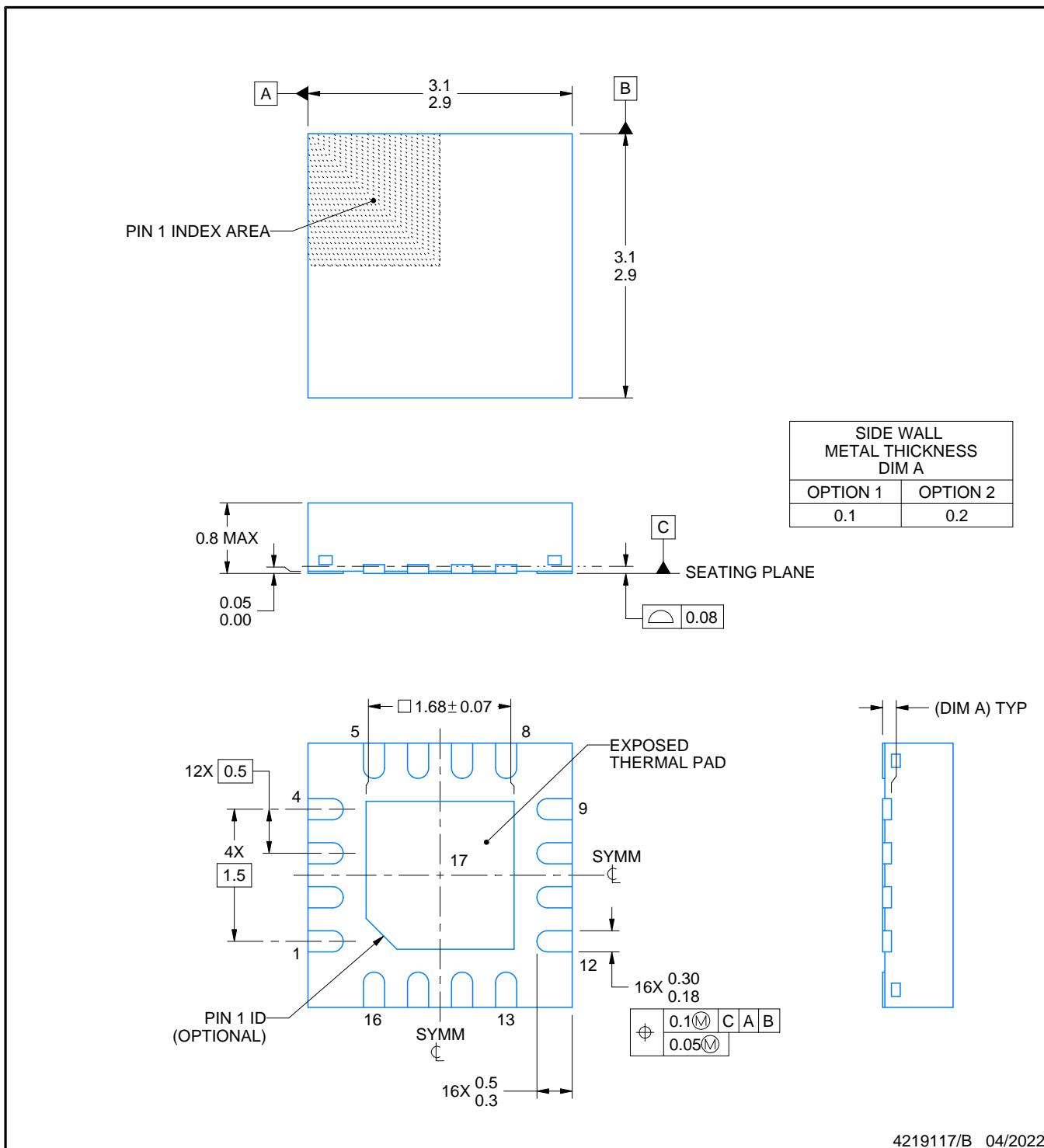
# PACKAGE OUTLINE

RTE0016C



WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



## NOTES:

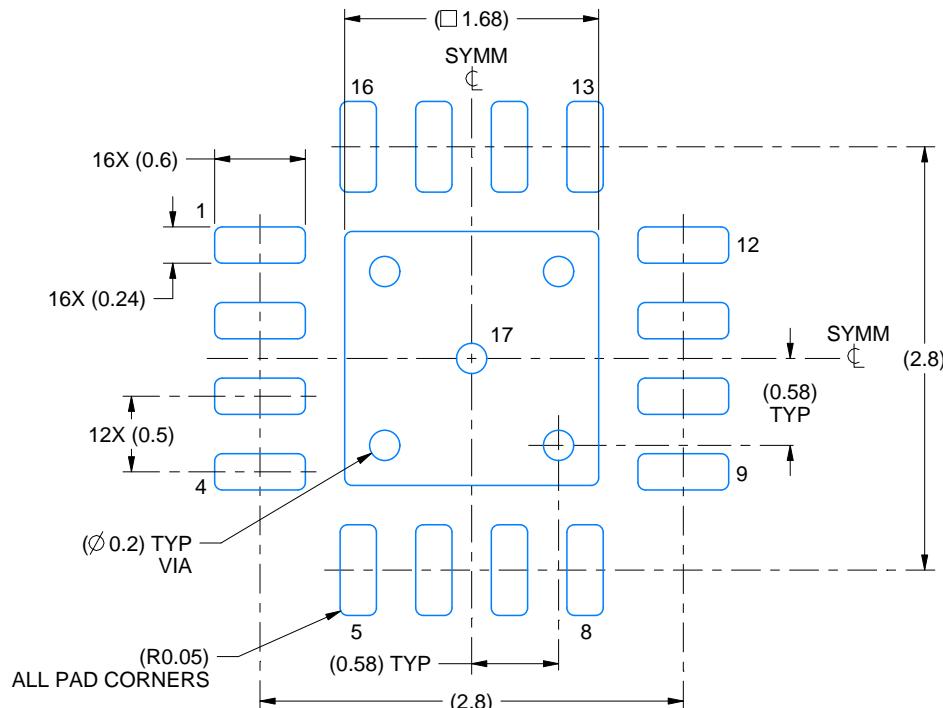
- All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

## **EXAMPLE BOARD LAYOUT**

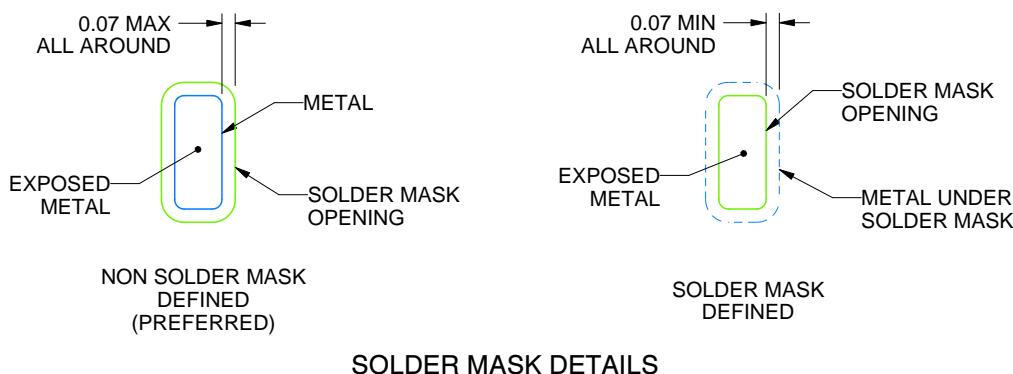
RTE0016C

## **WQFN - 0.8 mm max height**

## PLASTIC QUAD FLATPACK - NO LEAD



**LAND PATTERN EXAMPLE**  
**EXPOSED METAL SHOWN**  
**SCALE:20X**



4219117/B 04/2022

#### NOTES: (continued)

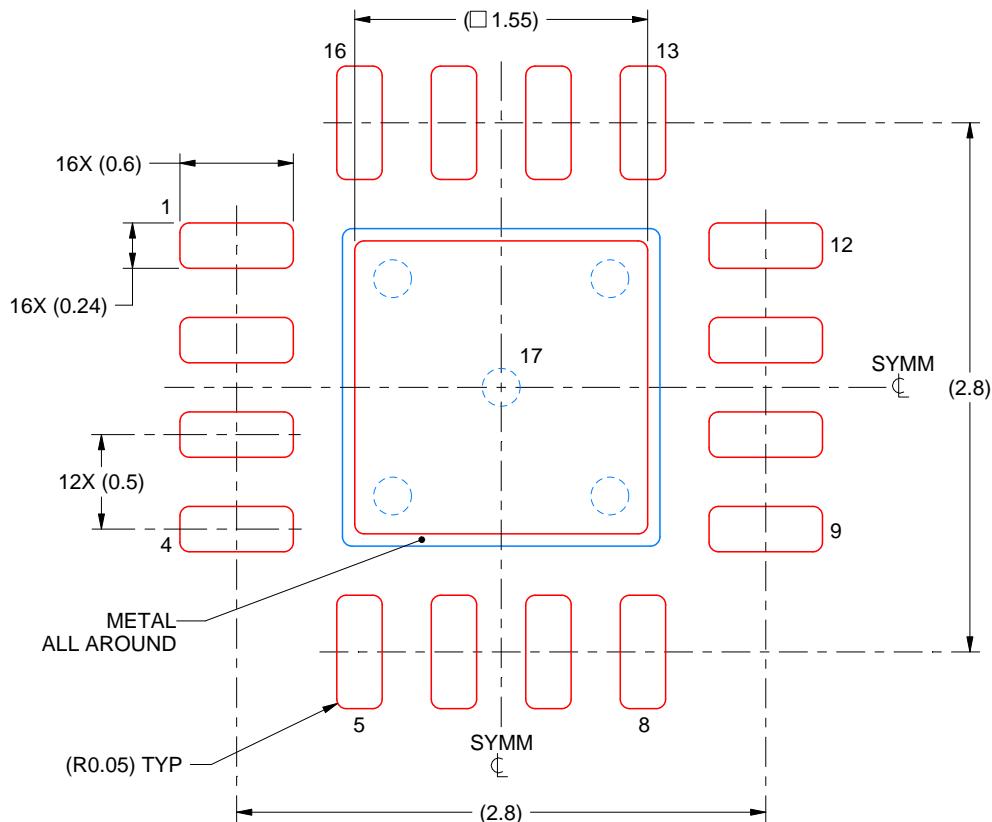
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).
  - Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

## EXAMPLE STENCIL DESIGN

RTE0016C

## **WQFN - 0.8 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



## SOLDER PASTE EXAMPLE BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD 17:  
85% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE  
SCALE:25X

4219117/B 04/2022

#### NOTES: (continued)

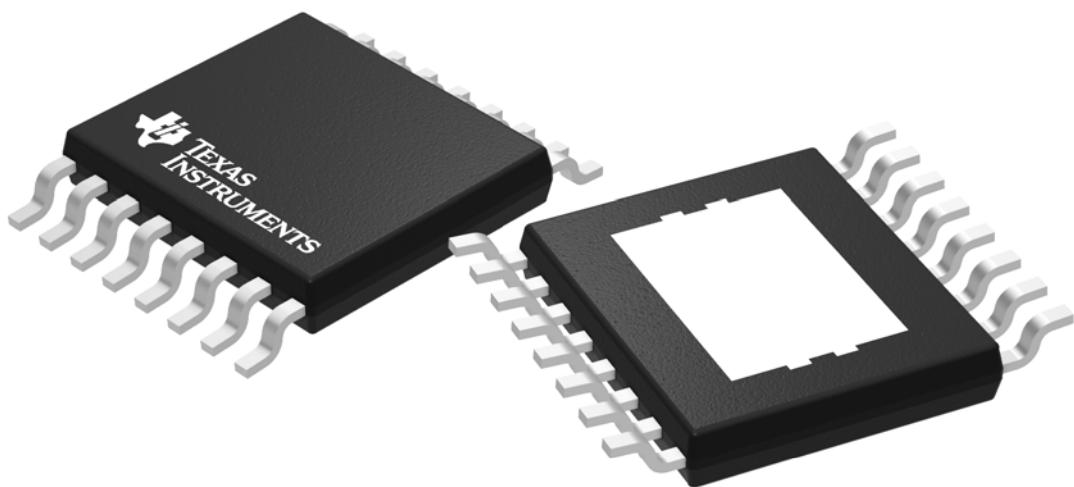
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

## GENERIC PACKAGE VIEW

PWP 16

PowerPAD™ TSSOP - 1.2 mm max height

PLASTIC SMALL OUTLINE

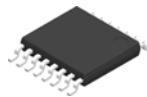


Images above are just a representation of the package family, actual package may vary.  
Refer to the product data sheet for package details.

4073225-3/J

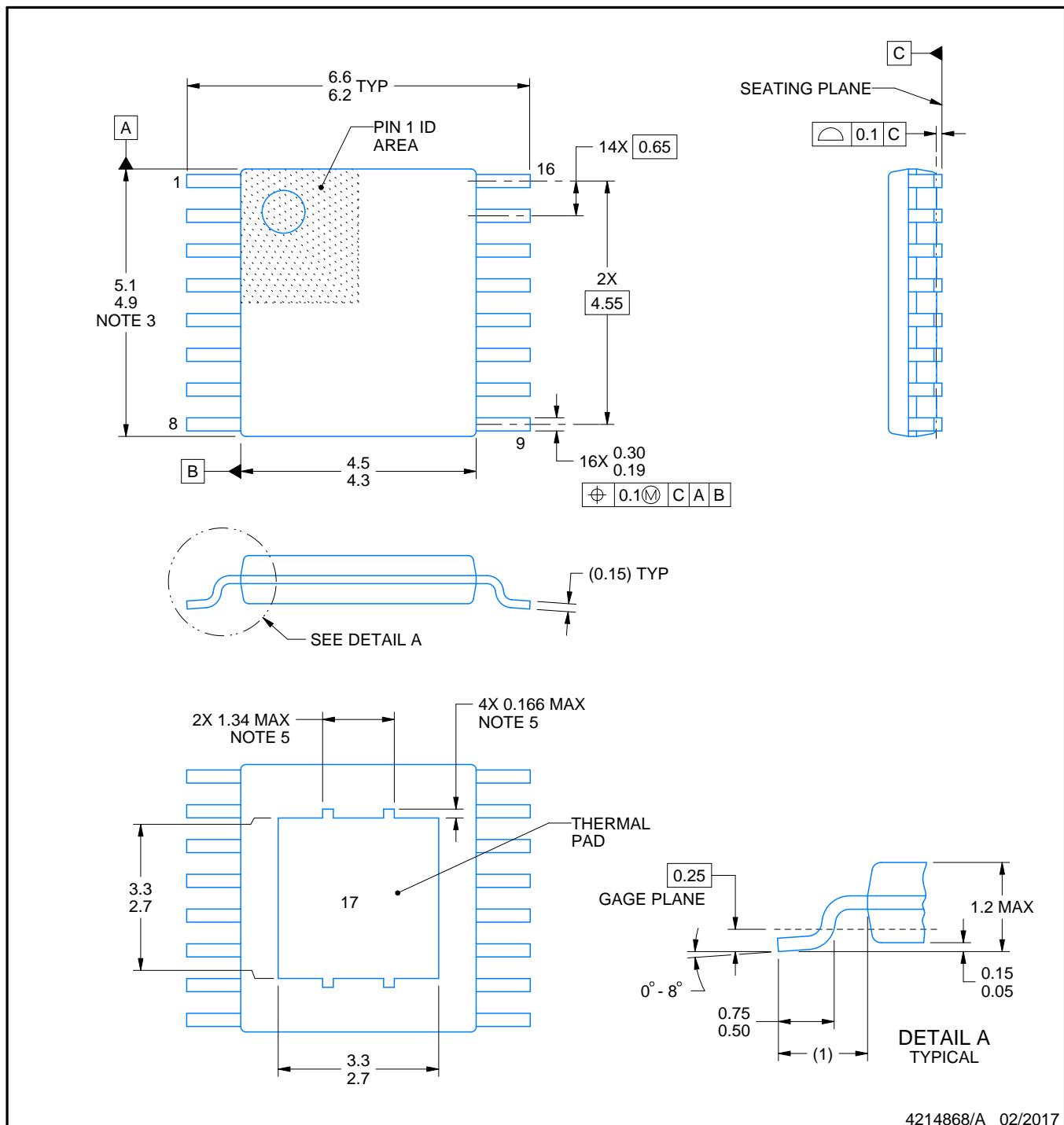
# PACKAGE OUTLINE

PWP0016A



PowerPAD™ HTSSOP - 1.2 mm max height

PLASTIC SMALL OUTLINE



4214868/A 02/2017

NOTES:

PowerPAD is a trademark of Texas Instruments.

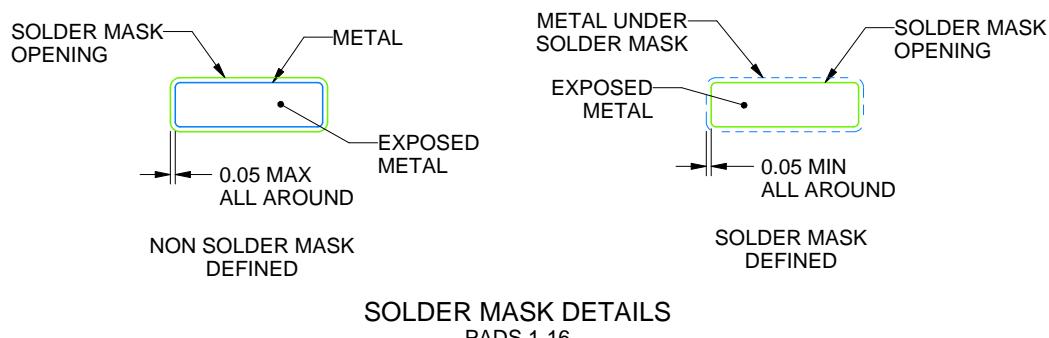
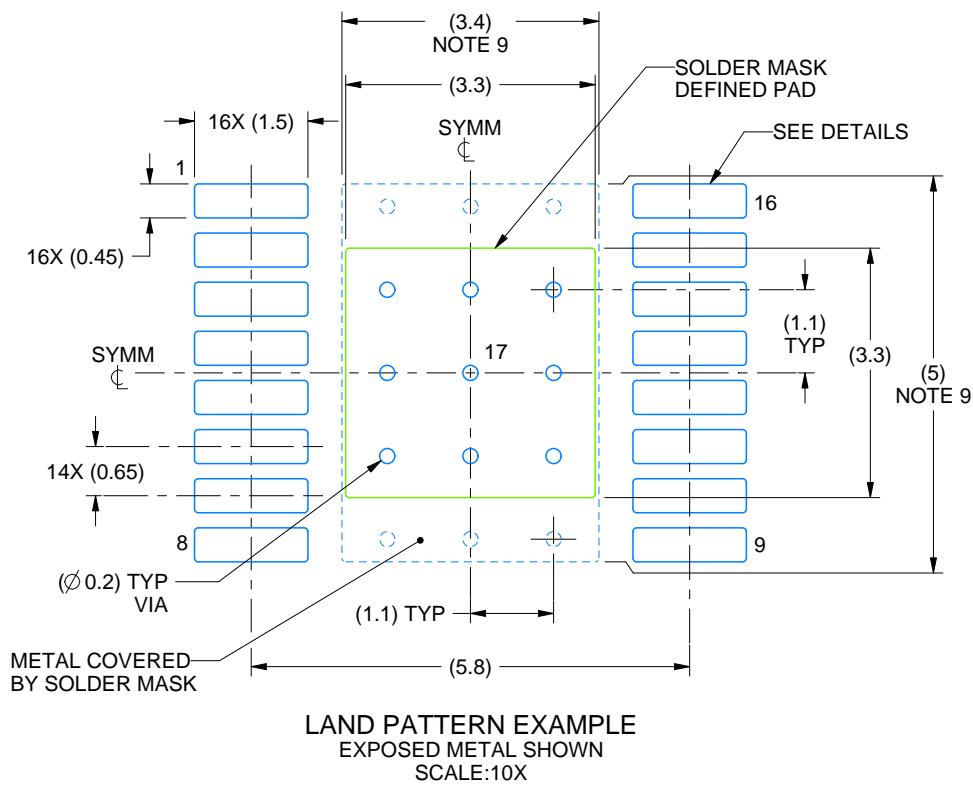
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-153.
5. Features may not be present.

# EXAMPLE BOARD LAYOUT

PWP0016A

PowerPAD™ HTSSOP - 1.2 mm max height

PLASTIC SMALL OUTLINE



SOLDER MASK DETAILS  
PADS 1-16

4214868/A 02/2017

NOTES: (continued)

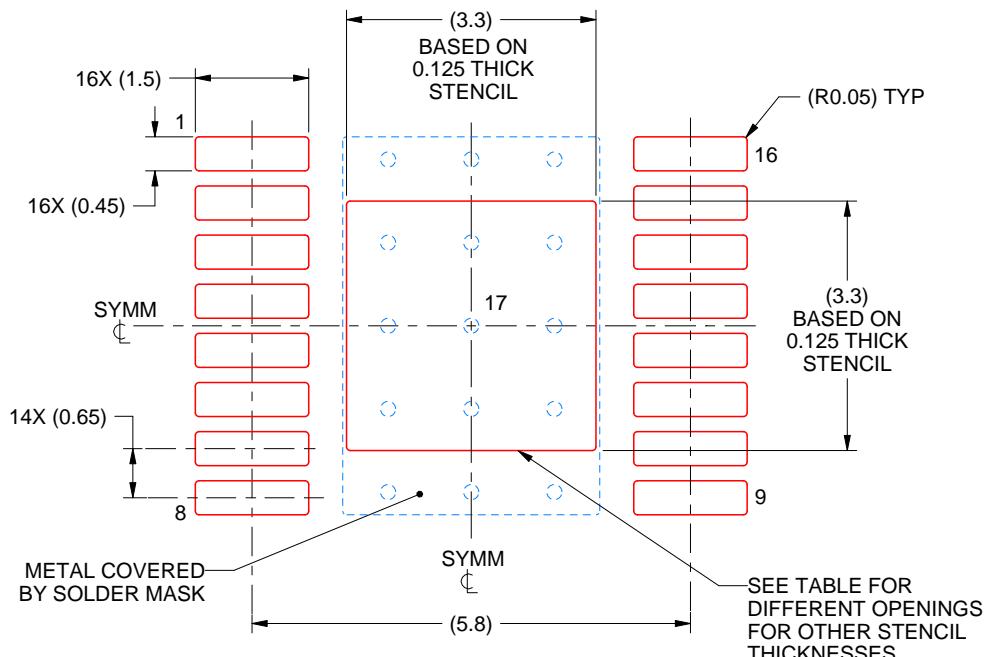
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 ([www.ti.com/lit/slma002](http://www.ti.com/lit/slma002)) and SLMA004 ([www.ti.com/lit/slma004](http://www.ti.com/lit/slma004)).
9. Size of metal pad may vary due to creepage requirement.

# EXAMPLE STENCIL DESIGN

PWP0016A

PowerPAD™ HTSSOP - 1.2 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE  
EXPOSED PAD  
100% PRINTED SOLDER COVERAGE BY AREA  
SCALE:10X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	3.69 X 3.69
0.125	3.3 X 3.3 (SHOWN)
0.15	3.01 X 3.01
0.175	2.79 X 2.79

4214868/A 02/2017

NOTES: (continued)

10. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
11. Board assembly site may have different recommendations for stencil design.

## 重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適した TI 製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月