DLPA3085 PMIC および高電流 LED ドライバ IC

1 特長

- 高効率、大電流 RGB LED ドライバ
- 最大 16A の外部降圧 FET 用のドライバ
- 外部 RGB スイッチ用のドライバ
- チャネルごとに 10 ビットのプログラム可能な電流
- カラー シーケンシャル RGB LED の選択用入力
- DMD 高電圧電源の生成
- 2 つの高効率降圧コンバータにより DLPC843x と DMD の電源を生成
- ファンドライバ アプリケーションまたは汎用電源用の、1 つの高効率な 8 ビットのプログラマブル降圧コンバータ。汎用 Buck2 (PWR6) が、現在サポートされています。
- 2 つの LDO で補助電圧を供給
- アナログ マルチプレクサでサーミスタや基準レベルなど内部および外部のノードを測定
- 監視 / 保護:サーマル シャットダウン、ホット ダイ、低電圧誤動作防止 (UVLO)

2 アプリケーション

- ポータブル DLP® Pico™ プロジェクタ

3 概要

DLPA3085 は高集積パワー マネージメント IC であり、DLP® Pico™ プロジェクタ システム向けに最適化済みです。DLPA3085 は LED あたり最大 16A、直列 LED で最大 32A の LED プロジェクタをサポートし、高効率の降圧コントローラを内蔵しています。さらに、ドライバは RGB スイッチを制御し、R、G、B の LED のシーケンスをサポートします。DLPA3085 には 5 つの降圧コンバータが内蔵され、そのうち 2 つは DLPC の低電圧電源専用です。もう 1 つの専用調整電源は、DMD 用の 3 つのタイミング クリティカルな DC 電源を生成します。VBIAS、VRST、VOFS です。

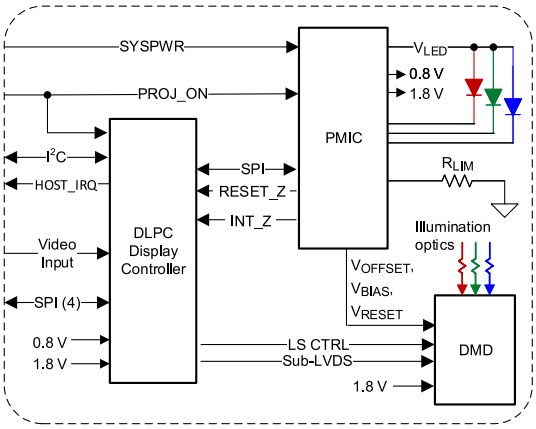
DLPA3085 には複数の補助ブロックが含まれており、フレキシブルな方法で使用できます。これにより、カスタマイズされた Pico プロジェクタ システムを実現できます。1 つの 8 ビット プログラマブル降圧コンバータが、RGB プロジェクタのファンを駆動したり、補助電源ラインを作成したりするために使用できます。汎用 Buck2 (PWR6) が、現在サポートされています。2 つの LDO を使用することで、最大 200mA の低電流電源ができます。これらの LDO は、2.5V および 3.3V に事前定義されています。

SPI を使用して、DLPA3085 のすべてのブロックをアドレス指定できます。含まれる機能には、システムリセットの生成、電源シーケンス、アクティブ LED を順に選択するための入力信号、IC の自己保護、および外部 ADC にアナログ情報をルーティングするアナログ マルチプレクサがあります。

製品情報

部品番号	パッケージ	パッケージ サイズ
DLPA3085[(1)]	HTQFP (100)	14.00mm × 14.00mm

(1) 詳細については、「メカニカル、パッケージ、および注文情報」を参照してください。



標準的なシステムの概略図

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.... 1
2 アプリケーション.... 1
3 概要.... 1
4 ピン構成および機能.... 3
5 仕様.... 7
5.1 絶対最大定格.... 7
5.2 ESD 定格.... 8
5.3 推奨動作条件.... 8
5.4 熱に関する情報.... 8
5.5 電気的特性.... 9
5.6 SPI タイミング パラメータ.... 15
6 詳細説明.... 16
6.1 概要.... 16
6.2 機能ブロックの説明.... 16
6.3 機能説明.... 17
6.4 デバイスの機能モード.... 35
6.5 プログラミング.... 37
6.6 レジスタ マップ.... 41
7 アプリケーションと実装.... 45
7.1 アプリケーション情報.... 45
7.2 代表的なアプリケーション.... 45
7.3 DLPA3085 内部ブロック図を含むシステム例.... 48
8 電源に関する推奨事項.... 49
8.1 パワーアップおよびパワーダウン タイミング.... 49
9 レイアウト.... 52
9.1 レイアウトのガイドライン.... 52
9.2 レイアウト例.... 55
9.3 熱に関する注意事項.... 55
10 デバイスおよびドキュメントのサポート.... 58
10.1 サード・パーティ製品に関する免責事項.... 58
10.2 デバイス サポート.... 58
10.3 ドキュメントの更新通知を受け取る方法.... 58
10.4 サポート・リソース.... 58
10.5 商標.... 58
10.6 静電気放電に関する注意事項.... 59
10.7 用語集.... 59
11 改訂履歴.... 59
12 メカニカル、パッケージ、および注文情報.... 59

Copyright © 2024 Texas Instruments Incorporated

4 ピン構成および機能

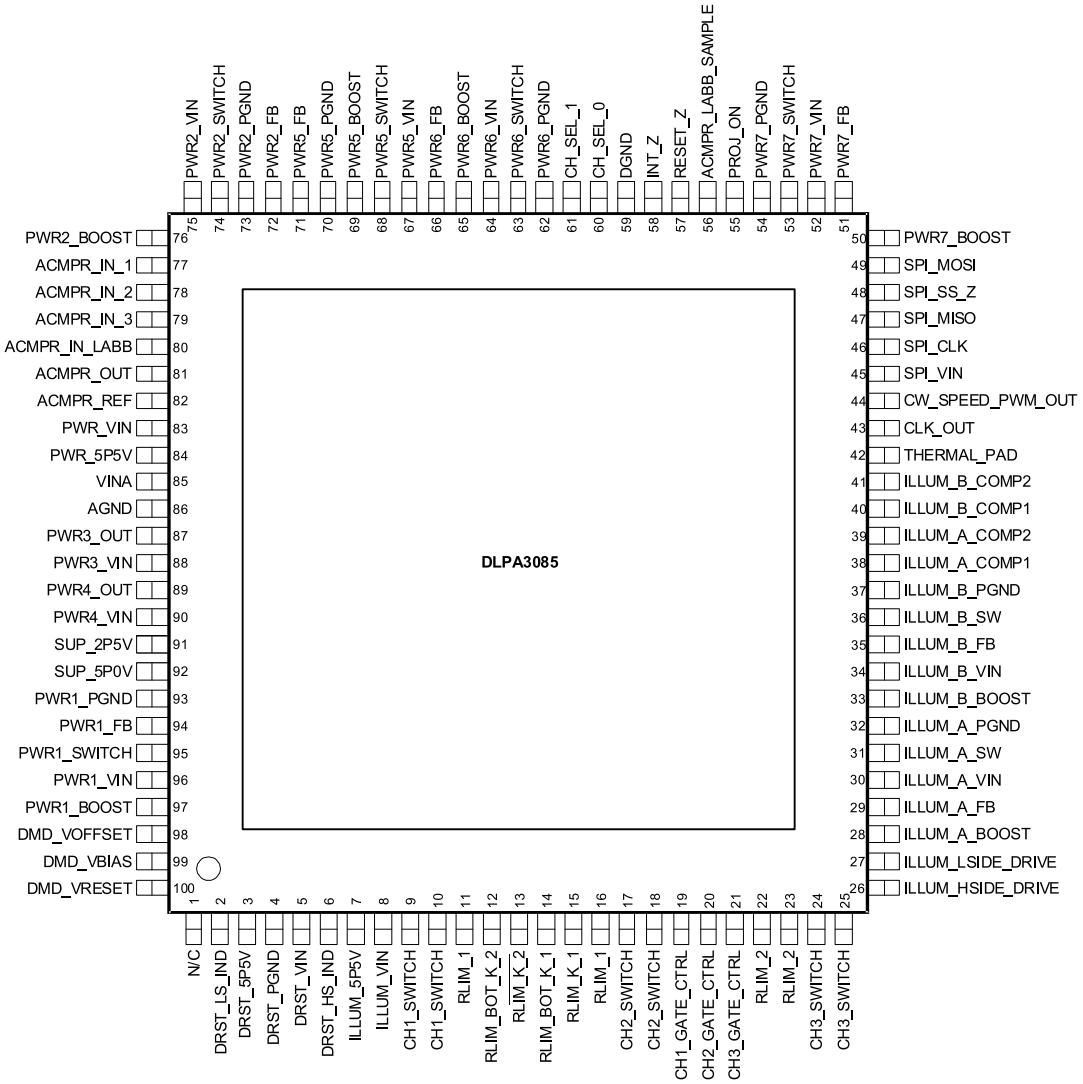


図 4-1. PFD パッケージ 100 ピン HTQFP 上面図

表 4-1. ピンの機能

ピン		I/O	説明
名称	番号		
N/C	1	—	無接続
DRST_LS_IND	2	I/O	DMD SMPS インダクタ接続 (ローサイド スイッチ)
DRST_5P5V	3	O	LDO DMD のフィルタ ピン。内部 DMD リセット レギュレータ用電源、標準値 5.5V
DRST_PGND	4	GND	DMD SMPS の電源グランド。グランド プレーンに接続。
DRST_VIN	5	電源	LDO DMD の電源入力。システム電源に接続。
DRST_HS_IND	6	I/O	DMD SMPS インダクタ接続 (ハイサイド スイッチ)
ILLUM_5P5 V	7	O	LDO ILLUM のフィルタ ピン。内部 ILLUM ブロック用電源、標準値 5.5V
ILLUM_VIN	8	電源	LDO ILLUM の電源入力。システム電源に接続。
CH1_SWITCH	9	I	LED カソード用のローサイド MOSFET スイッチ。RGB LED アセンブリに接続。
CH1_SWITCH	10	I	LED カソード用のローサイド MOSFET スイッチ。RGB LED アセンブリに接続。

表 4-1. ピンの機能 (続き)

ピン		I/O	説明
名称	番号		
RLIM_1	11	O	CH1 および CH2 の LED 電流センス抵抗への接続
RLIM_BOT_K_2	12	I	LED 電流センス抵抗のグランド側へのケルビン センス接続
RLIM_K_2	13	I	電流センス抵抗上面へのケルビン センス接続
RLIM_BOT_K_1	14	I	LED 電流センス抵抗のグランド側へのケルビン センス接続
RLIM_K_1	15	I	電流センス抵抗上面へのケルビンセンス接続
RLIM_1	16	O	CH1 および CH2 の LED 電流センス抵抗への接続
CH2_SWITCH	17	I	LED カソード用のローサイド MOSFET スイッチ。RGB LED アセンブリに接続。
CH2_SWITCH	18	I	LED カソード用のローサイド MOSFET スイッチ。RGB LED アセンブリに接続。
CH1_GATE_CTRL	19	O	LED カソード用の CH1 外部 MOSFET スイッチのゲート制御
CH2_GATE_CTRL	20	O	LED カソード用の CH2 外部 MOSFET スイッチのゲート制御
CH3_GATE_CTRL	21	O	LED カソード用の CH3 外部 MOSFET スイッチのゲート制御
RLIM_2	22	O	CH3 の LED 電流センス抵抗への接続
RLIM_2	23	O	CH3 の LED 電流センス抵抗への接続
CH3_SWITCH	24	I	LED カソード用のローサイド MOSFET スイッチ。RGB LED アセンブリに接続。
CH3_SWITCH	25	I	LED カソード用のローサイド MOSFET スイッチ。RGB LED アセンブリに接続。
ILLUM_HSIDE_DRIVE	26	O	ILLUM 降圧コンバータ用の外部ハイサイド MOSFET のゲート制御
ILLUM_LSIDE_DRIVE	27	O	ILLUM 降圧コンバータ用の外部ローサイド MOSFET のゲート制御
ILLUM_A_BOOST	28	I	ハイサイド N チャネル MOSFET ゲートドライバの電源電圧。このピンと ILLUM_A_SW との間に 100nF のコンデンサ (標準値) を接続する必要があります。
ILLUM_A_FB	29	I	I_{LED} を制御する降圧コンバータ ループへの入力
ILLUM_A_VIN	30	電源	ILLUM ドライバ A への電源入力
ILLUM_A_SW	31	I/O	ハイサイド NFET およびローサイド NFET 用のスイッチ ノード接続。フライング ハイサイド FET ドライバの共通接続として機能します。
ILLUM_A_PGND	32	GND	ILLUM ドライバ A へのグランド接続
ILLUM_B_BOOST	33	I	ハイサイド N チャネル MOSFET ゲートドライバの電源電圧
ILLUM_B_VIN	34	電源	ILLUM ドライバ B への電源入力
ILLUM_B_FB	35	I	I_{LED} を制御する降圧コンバータ ループへの入力
ILLUM_B_SW	36	I/O	ハイサイド NFET および ローサイド NFET 間のスイッチ ノード接続
ILLUM_B_PGND	37	GND	ILLUM ドライバ B へのグランド接続
ILLUM_A_COMP1	38	I/O	帰還ループ部品用接続ノード
ILLUM_A_COMP2	39	I/O	帰還ループ部品用接続ノード
ILLUM_B_COMP1	40	I/O	帰還ループ部品用接続ノード
ILLUM_B_COMP2	41	I/O	帰還ループ部品用接続ノード
THERMAL_PAD	42	GND	サーマル パッド。クリーンなシステム グランドに接続。
CLK_OUT	43	O	接続なし。カラー ホイール クロック出力用に予約済み
CW_SPEED_PWM_OUT	44	O	接続なし。カラー ホイール PWM 出力用に予約済み
SPI_VIN	45	I	SPI インターフェイス用電源
SPI_CLK	46	I	SPI クロック入力。
SPI_MISO	47	O	SPI データ出力
SPI_SS_Z	48	I	SPI チップセレクト (アクティブ Low)
SPI_MOSI	49	I	SPI データ入力

Copyright © 2024 Texas Instruments Incorporated

表 4-1. ピンの機能 (続き)

ピン		I/O	説明
名称	番号		
PWR7_BOOST	50	I	接続なし。汎用降圧コンバータ用に予約済み。ハイサイド FET ゲート駆動回路のチャージ ポンプ電源入力。PWR7_BOOST ピンと PWR7_SWITCH ピンの間に 100nF コンデンサを接続。
PWR7_FB	51	I	接続なし。汎用降圧コンバータ用に予約済み。コンバータの帰還入力。コンバータ出力電圧に接続。
PWR7_VIN	52	電源	接続なし。汎用降圧コンバータ用に予約済み。コンバータの電源入力
PWR7_SWITCH	53	I/O	接続なし。汎用降圧コンバータ用に予約済み。ハイサイド NFET および ローサイド NFET 間のスイッチ ノード接続
PWR7_PGND	54	GND	接続なし。汎用降圧コンバータ用に予約済み。グランド ピン。スイッチング回路の電源グランド リターン
PROJ_ON	55	I	IC および DLP プロジェクタを有効または無効にする入力信号
ACMPR_LABB_SAMPLE	56	I	ACMPR_IN_LABB で電圧をサンプリングするための制御信号。このピンを使用しないときは、プルダウン 10kΩ 抵抗をグランドに接続する必要があります。
RESET_Z	57	O	DLP システムへの RESET 出力 (アクティブ Low)。このピンを Low に保持すると、DLP システムがリセットされます。
INT_Z	58	O	割り込み出力信号 (オープン ドレイン、アクティブ Low)。プルアップ抵抗に接続。
DGND	59	GND	デジタル グランド。グランド プレーンに接続します。
CH_SEL_0	60	I	CH1、2、3 のいずれかをイネーブルする制御信号
CH_SEL_1	61	I	CH1、2、3 のいずれかをイネーブルする制御信号
PWR6_PGND	62	GND	グランド ピン。スイッチング回路の電源グランド リターン
PWR6_SWITCH	63	I/O	ハイサイド NFET および ローサイド NFET 間のスイッチ ノード接続
PWR6_VIN	64	電源	コンバータの電源入力
PWR6_BOOST	65	I	ハイサイド FET ゲート駆動回路のチャージ ポンプ電源入力。PWR6_BOOST ピンと PWR6_SWITCH ピンの間に 100nF コンデンサを接続。
PWR6_FB	66	I	コンバータの帰還入力。出力電圧に接続。
PWR5_VIN	67	電源	接続なし。汎用降圧コンバータ用に予約済み。コンバータの電源入力
PWR5_SWITCH	68	I/O	接続なし。汎用降圧コンバータ用に予約済み。ハイサイド NFET および ローサイド NFET 間のスイッチ ノード接続
PWR5_BOOST	69	I	接続なし。汎用降圧コンバータ用に予約済み。ハイサイド FET ゲート駆動回路のチャージ ポンプ電源入力。PWR5_BOOST ピンと PWR5_SWITCH ピンの間に 100nF コンデンサを接続。
PWR5_PGND	70	GND	接続なし。汎用降圧コンバータ用に予約済み。グランド ピン。スイッチング回路の電源グランド リターン
PWR5_FB	71	I	接続なし。汎用降圧コンバータ用に予約済み。コンバータの帰還入力。出力電圧に接続。
PWR2_FB	72	I	コンバータの帰還入力。出力電圧に接続。
PWR2_PGND	73	GND	グランド ピン。スイッチング回路の電源グランド リターン
PWR2_SWITCH	74	I/O	ハイサイド NFET および ローサイド NFET 間のスイッチ ノード接続
PWR2_VIN	75	電源	コンバータの電源入力
PWR2_BOOST	76	I	ハイサイド FET ゲート駆動回路のチャージ ポンプ電源入力。PWR2_BOOST ピンと PWR2_SWITCH ピンの間に 100nF コンデンサを接続。
ACMPR_IN_1	77	I	予約済み。アナログセンサ信号の入力。このピンを使用しない場合は接続なし。
ACMPR_IN_2	78	I	アナログセンサ信号の入力。このピンを使用しない場合は接続なし。
ACMPR_IN_3	79	I	アナログセンサ信号の入力。このピンを使用しない場合は接続なし。
ACMPR_IN_LABB	80	I	周囲光センサの入力、サンプリングされた入力。このピンを使用しない場合は接続なし。
ACMPR_OUT	81	O	アナログ コンパレータ出力。このピンを使用しない場合は接続なし。
ACMPR_REF	82	I	アナログ コンパレータ用の基準電圧入力。このピンを使用しない場合は接続なし。
PWR_VIN	83	電源	LDO_Bucks の電源入力。システム電源に接続。

表 4-1. ピンの機能 (続き)

ピン		I/O	説明
名称	番号		
PWR_5P5V	84	O	LDO_BUCKS のフィルタピン。降圧コンバータ用内部アナログ電源、標準値 5.5V
VINA	85	電源	リファレンス システムの入力電源電圧ピン
AGND	86	GND	アナログ グランド ピン
PWR3_OUT	87	O	LDO_2 DMD/DLPC/AUX のフィルタ ピン、標準値 2.5V
PWR3_VIN	88	電源	LDO_2 の電源入力。システム電源に接続。
PWR4_OUT	89	O	LDO_1 DMD/DLPC/AUX のフィルタ ピン、標準値 3.3V
PWR4_VIN	90	電源	LDO_1 の電源入力。システム電源に接続。
SUP_2P5V	91	O	LDO_V2V5 のフィルタピン。内部電源電圧、標準値 2.5V
SUP_5P0V	92	O	LDO_V5V のフィルタピン。内部電源電圧、標準値 5V
PWR1_PGND	93	GND	グランド ピン。スイッチング回路の電源グランド リターン
PWR1_FB	94	I	コンバータの帰還入力。出力電圧に接続。
PWR1_SWITCH	95	I/O	ハイサイド NFET および ローサイド NFET 間のスイッチ ノード接続
PWR1_VIN	96	電源	コンバータの電源入力
PWR1_BOOST	97	I	ハイサイド FET ゲート駆動回路のチャージ ポンプ電源入力。PWR1_BOOST ピンと PWR1_SWITCH ピンの間に 100nF コンデンサを接続。
DMD_VOFFSET	98	O	VOFS 出力レール。セラミック コンデンサに接続。
DMD_VBIAS	99	O	VBIAS 出力レール。セラミック コンデンサに接続。
DMD_VRESET	100	O	VRESET 出力レール。セラミック コンデンサに接続。

Copyright © 2024 Texas Instruments Incorporated

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)[(1)]

		最小値	最大値	単位
電圧	ILLUM_A,B_BOOST	-0.3	28	V
	ILLUM_A,B_BOOST (10 ns 過渡)	-0.3	30	
	ILLUM_A,B_BOOST 対 ILLUM_A,B_SWITCH	-0.3	7	
	ILLUM_LSIDE_DRIVE	-0.3	7	
	ILLUM_HSIDE_DRIVE	-2	28	
	ILLUM_A_BOOST 対 ILLUM_HSIDE_DRIVE	-0.3	7	
	ILLUM_A,B_SW	-2	22	
	ILLUM_A,B_SW (10 ns 過渡)	-3	27	
	PWR_VIN、PWR1,2,3,4,6_VIN、VINA、ILLUM_VIN、ILLUM_A,B_VIN、DRST_VIN	-0.3	22	
	PWR1,2,6_BOOST	-0.3	28	
	PWR1,2,6_BOOST (10 ns 過渡)	-0.3	30	
	PWR1,2,6_SWITCH	-2	22	
	PWR1,2,6_SWITCH (10ns 過渡)	-3	27	
	PWR1,2,6_FB	-0.3	6.5	
	PWR1,2,6_BOOST 対 PWR1,2,6_SWITCH	-0.3	6.5	
	CH1,2,3_SWITCH、DRST_LS_IND、ILLUM_A,B_FB	-0.3	20	
	ILLUM_A,B_COMP1,2、INT_Z、PROJ_ON	-0.3	7	
	DRST_HS_IND	-18	7	
	ACMPR_IN_1,2,3、ACMPR_REF、ACMPR_IN_LABB、ACMPR_LABB_SAMPLE、ACMPR_OUT	-0.3	3.6	
	SPI_VIN、SPI_CLK、SPI_MOSI、SPI_SS_Z、SPI_MISO、CH_SEL_0,1、RESET_Z	-0.3	3.6	
	RLIM_K_1,2、RLIM_1,2	-0.3	3.6	
	DGND、AGND、DRST_PGND、ILLUM_A,B_PGND、PWR1,2,6_PGND、RLIM_BOT_K_1,2	-0.3	0.3	
	DRST_5P5V、ILLUM_5P5、PWR_5P5、PWR3,4_OUT、SUP_5P0V	-0.3	7	
	CH1,2,3_GATE_CTRL	-0.3	7	
	CLK_OUT	-0.3	3.6	
	CW_SPEED_PWM	-0.3	7	
	SUP_2P5V	-0.3	3.6	
	DMD_VOFFSET	-0.3	12	
	DMD_VBIAS	-0.3	20	
	DMD_VRESET	-18	7	
ソース電流	RESET_Z、ACMPR_OUT		1	mA
	SPI_DOUT		5.5	
シンク電流	RESET_Z、ACMPR_OUT		1	mA
	SPI_DOUT、INT_Z		5.5	
T_{stg}	保管温度	-65	150	℃

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

5.2 ESD 定格

		値	単位
$V_{(ESD)}$ [1] 静電気放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン[2]	±2000	V
	デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠、すべてのピン [3]	±500	

(1) 静電気放電 (ESD) 定格は、組み立てラインでデバイスに生じる静電気放電に対するデバイスの耐性を測定します。
(2) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(3) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	最大値	単位
入力電圧範囲	PWR_VIN、PWR1,2,3,4,6_VIN、VINA、ILLUM_VIN、ILLUM_A,B_VIN、DRST_VIN	6	20	V
	CH1,2,3_SWITCH、ILLUM_A,B_FB、	-0.1	20	
	PROJ_ON	-0.1	6	
	PWR1,2,6_FB	-0.1	5	
	ACMPR_REF、CH_SEL_0,1、SPI_CLK、SPI_MOSI、SPI_SS_Z	-0.1	3.6	
	RLIM_BOT_K_1、2	-0.1	0.1	
	ACMPR_IN_1,2,3、LABB_IN_LABB	-0.1	1.5	
	SPI_VIN	1.7	3.6	
	RLIM_K_1、2	-0.1	0.25	
	ILLUM_A,B_COMP1,2	-0.1	5.7	
周囲温度範囲		0	70	℃
動作時接合部温度		0	120	℃

5.4 熱に関する情報

熱評価基準[1]		DLPA3085 PFD (HTQFP) 100 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗 [2]	7.0	℃/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗[3]	0.7	℃/W
$R_{\theta JB}$	接合部から基板への熱抵抗	N/A	℃/W
ψ_{JT}	接合部から上面への熱特性パラメータ[4]	0.6	℃/W
ψ_{JB}	接合部から基板への熱特性パラメータ[5]	3.4	℃/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	℃/W

(1) 従来および最新の熱評価基準の詳細については、『*半導体および IC パッケージの熱評価基準*』アプリケーション レポートを参照してください。
(2) 自然対流での接合部から周囲への熱抵抗は、JEDEC 規格の High-K 基板上のシミュレーションで求められますが、このデバイスはパッケージ上部ケースのヒートシンクで冷却することを意図しているため、このシミュレーションでは DLPA3085 にファンとヒートシンクを取り付けています。ヒートシンクは、12mm × 12mm × 3mm のスタッドを持つ 22mm × 22mm × 12mm のアルミニウム ピン フィン ヒートシンクです。ベースの厚さは 2mm、ピンの直径は 1.5mm で、6 × 6 ピンのアレイがあります。ヒートシンクは、100µm 厚のサーマル グリースを使用して DLPA3085 に取り付けられ、熱伝導率は 3W/m-K です。ファンは 20 × 20 × 8mm で、風量 1.6cfm、静圧 0.22 インチ水柱です。
(3) 接合部とケース (上面) との間の熱抵抗は、パッケージ上面での冷却板試験のシミュレーションによって求められます。JEDEC 規格試験では規定されていませんが、ANSI が策定した SEMI 規格の G30-88 に類似した記述があります。
(4) 接合部とケース上面との間の特性パラメータ ψ_{JT} は、実際のシステムにおけるデバイスの接合部温度を推定するもので、JESD51-2a (セクション 6 および 7) に記述されている手順を用いて、$R_{\theta JA}$ を求めるためのシミュレーションデータから抽出されますが、注 2 で述べたファンおよびヒートシンクを含めるために修正を加えています。
(5) 接合部と基板との間の特性パラメータ ψ_{JB} は、実際のシステムにおけるデバイスの接合部温度を推定するもので、JESD51-2a (セクション 6 および 7) に記述されている手順を用いて、$R_{\theta JA}$ を求めるためのシミュレーションデータから抽出されますが、注 2 で述べたファンおよびヒートシンクを含めるために修正を加えています。

Copyright © 2024 Texas Instruments Incorporated

5.5 電気的特性

自由気流での推奨動作温度範囲内。V_{IN} = 12V、T_A = 0～+70°C、標準値は T_A = 25°C、代表的特性による構成 (V_{IN} = 12V、I_{OUT} = 16A、LED、外部 FET) での値です (特に記述のない限り)。

パラメータ		テスト条件	最小値	代表値	最大値	単位
供給電圧						
入力電圧						
V_{IN}	入力電圧範囲	VINA – ピン	6[6]	12	20	V
V_{UVLO} [7]	UVLO スレッショルド	VINA 立ち下がり (5 ビットのトリム機能、0.5V ステップ)	3.9	6.22	18.4	V
	ヒステリシス	VINA 立ち上がり		90		mV
$V_{STARTUP}$	スタートアップ電圧	DMD_VBIAS、DMD_VOFFSET、DMD_VRESET、負荷 10mA	6			V
入力電流						
I_{IDLE}	アイドル電流	アイドル モード、すべての VIN ピンを結合		15		µA
I_{STD}	スタンバイ電流	スタンバイ モード、アナログ / 内部電源および LDO がイネーブル、DMD、照明コンバータおよび降圧コンバータがディセーブル。		3.7		mA
I_{Q_DMD}	静止電流(DMD)	静止電流 DMD ブロック (I_{STD} に加えて)、VINA + DRST_VIN		0.49		mA
I_{Q_ILLUM}	静止電流 (ILLUM)	静止電流 ILLUM ブロック (I_{STD} に加えて)、V_openloop = 3V (ILLUM_OLV_SEL)、VINA + ILLUM_VIN + ILLUM_A_VIN + ILLUM_B_VIN		21		mA
I_{Q_BUCK}	静止電流 (降圧コンバータ 1 個あたり)	降圧コンバータ 1 個あたりの静止電流 (I_{STD} に加えて)、通常モード、VINA + PWR_VIN + PWR1,2,6_VIN、PWR1,2,6_VOUT = 1V		4.3		mA
		降圧コンバータ 1 個あたりの静止電流 (I_{STD} に加えて)、通常モード、VINA + PWR_VIN + PWR1,2,6_VIN、PWR1,2,6_VOUT = 5V		15		
		降圧コンバータあたりの静止電流 (I_{STD} に加えて)、サイクル スキップ モード、VINA + PWR_VIN + PWR1,2,6_VIN = 1V		0.41		
		降圧コンバータあたりの静止電流 (I_{STD} に加えて)、サイクル スキップ モード、VINA + PWR_VIN + PWR1,2,6_VIN = 5V		0.46		
I_{Q_TOTAL}	静止電流(合計)	代表的なアプリケーション:アクティブ モード、すべての VIN ピンを結合、DMD、照明および PWR1、2 がイネーブル、PWR3、4、6 がディセーブル		38		mA
内部電源						
V_{SUP_5P0V}	内部電源、アナログ			5		V
V_{SUP_2P5V}	内部電源、ロジック			2.5		V
DMD — LDO DMD						
V_{DRST_VIN}			6	12	20	V
V_{DRST_5P5V}				5.5		V
PGOOD	パワーグッド DRST_5P5V	立ち上がり		80%		
		立ち下がり		60%		
OVP	過電圧保護 DRST_5P5V			7.2		V
	レギュレータのドロップアウト	25mA、VDRST_VIN = 5.5V		56		mV
	レギュレータ電流制限		300	340	400	mA
DMD — レギュレータ						

5.5 電気的特性 (続き)

自由気流での推奨動作温度範囲内。V_{IN} = 12V、T_A = 0～+70°C、標準値は T_A = 25°C、代表的特性による構成 (V_{IN} = 12V、I_{OUT} = 16A、LED、外部 FET) での値です (特に記述のない限り)。

パラメータ		テスト条件	最小値	代表値	最大値	単位
$R_{DS(ON)}$	MOSFET オン抵抗	スイッチ A (DRST_5P5V から DRST_HS_IND へ)		920		mΩ
		スイッチ B (DRST_LS_IND から DRST_PGND へ)		450		
V_{FW}	順方向電圧降下	スイッチ C (DRST_LS_IND から DRST_VBIAS へ[(1)])、VDRST_LS_IND = 2V、I_F = 100mA		1.21		V
		スイッチ D (DRST_LS_IND から DRST_VOFFSET へ[(1)])、VDRST_LS_IND = 2V、I_F = 100mA		1.22		
t_{DIS}	レール放電時間	C_{OUT}= 1µF			40	µs
t_{PG}	パワーグッド タイムアウト	量産時にはテストを行っていません。		15		ms
I_{LIMIT}	スイッチの電流制限			610		mA
VOFFSET レギュレータ						
V_{OFFSET}	出力電圧			10		V
	DC 出力電圧精度	I_{OUT} = 10mA	-0.3		0.3	V
	DC 負荷レギュレーション	I_{OUT} = 0mA～10mA		-10		V/A
	DC ライン レギュレーション	I_{OUT}= 10mA、DRST_VIN = 8V～20V		-5		mV/V
V_{RIPPLE}	出力リップル	I_{OUT}= 10mA、C_{OUT}= 1µF		200		mVpp
I_{OUT}	出力電流		0.1		10	mA
PGOOD	パワーグッド スレッショルド (公称出力電圧に対する割合)	VOFFSET 立ち上がり		86%		
		VOFFSET 立ち下がり		66%		
C	出力コンデンサ	推奨値[(5)] (VRESET の出力コンデンサと同じ値を使用)	1			µF
		$t_{DISCHARGE}$ <40µs、VIN = 8V			1	
VBIAS レギュレータ						
V_{BIAS}	出力電圧			18		V
	DC 出力電圧精度	I_{OUT} = 10mA	-0.3		0.3	V
	DC 負荷レギュレーション	I_{OUT} = 0～10mA		-18		V/A
	DC ライン レギュレーション	I_{OUT}= 10mA、DRST_VIN = 8V～20V		-3		mV/V
V_{RIPPLE}	出力リップル	I_{OUT}= 10mA、C_{OUT}= 470nF		200		mVpp
I_{OUT}	出力電流		0.1		10	mA
PGOOD	パワーグッド スレッショルド (公称出力電圧に対する割合)	VBIAS 立ち上がり		86%		
		VBIAS 立ち下がり		66%		
C	出力コンデンサ	推奨値[(5)] (出力コンデンサ VOFFSET/VRESET 以下の値を使用)	470			nF
		$t_{DISCHARGE}$ <40µs、VIN = 8V			470	
VRESET レギュレータ						
V_{RST}	出力電圧			-14		V
	DC 出力電圧精度	I_{OUT} = 10mA	-0.3		0.3	V
	DC 負荷レギュレーション	I_{OUT} = 0～10mA		-4		V/A
	DC ライン レギュレーション	I_{OUT}= 10mA、DRST_VIN = 8～20V		-2		mV/V
V_{RIPPLE}	出力リップル	I_{OUT}= 10mA、C_{OUT}= 1µF		120		mVpp
I_{OUT}	出力電流		0.1		10	mA

Copyright © 2024 Texas Instruments Incorporated

5.5 電気的特性 (続き)

自由気流での推奨動作温度範囲内。V_{IN} = 12V、T_A = 0～+70°C、標準値は T_A = 25°C、代表的特性による構成 (V_{IN} = 12V、I_{OUT} = 16A、LED、外部 FET) での値です (特に記述のない限り)。

パラメータ		テスト条件	最小値	代表値	最大値	単位
PGOOD	パワー グッド スレッショルド			90%		
C	出力コンデンサ	推奨値[5] (VOFFSET の出力コンデンサと同じ値を使用)	1			μF
		$t_{DISCHARGE}$ <40μs、VIN = 8V			1	
DMD — 降圧コンバータ						
出力電圧						
$V_{PWR_1_VOUT}$	出力電圧			0.8		V
$V_{PWR_2_VOUT}$	出力電圧			1.8		V
	DC 出力電圧精度	I_{OUT} = 0mA	-3%		3%	
MOSFET						
$R_{ON,H}$	ハイサイド スイッチ抵抗	25°C、$V_{PWR_1,2_Boost}$ – $V_{PWR1,2_SWITCH}$ = 5.5V		150		mΩ
$R_{ON,L}$	ローサイド スイッチ抵抗	25°C		85		mΩ
負荷電流						
	許容負荷電流[3]。				3	A
I_{OCL}	電流制限[2]	L_{OUT}= 3.3μH	3.2	3.6	4.2	A
ON-TIME TIMER CONTROL						
t_{ON}	オン時間	V_{IN} = 12V、V_O = 5V		120		ns
$t_{OFF(MIN)}$	最小オフ時間[2]	T_A = 25°C、V_{FB} = 0V		270		ns
スタートアップ						
	ソフト スタート		1	2.5	4	ms
PGOOD						
$Ratio_{OV}$	過電圧保護			120%		
$Ratio_{PG}$	相対パワー グッド レベル	Low から High		72%		
照明 — LDO ILLUM						
V_{ILLUM_VIN}			6	12	20	V
V_{ILLUM_5P5V}				5.5		V
PGOOD	パワーグッド ILLUM_5P5V	立ち上がり		80%		
		立ち下がり		60%		
OVP	過電圧保護 ILLUM_5P5V			7.2		V
	レギュレータのドロップアウト	25mA で、V_{ILLUM_VIN} = 5.5V		53		mV
	レギュレータ電流制限[2]		300	340	400	mA
照明 —ドライバ A、B						
V_{ILLUM_A,B_IN}	入力電源電圧範囲		6	12	20	V
PWM						
f_{SW}	オシレータの周波数	3V < V_{IN} < 20V		600		kHz
t_{DEAD}	出力ドライバ デッド タイム	HDRV オフから LDRV オンまで、TRDLY = 0		28		ns
		HDRV オフから LDRV オンまで、TRDLY = 1		40		
		LDRV オフから HDRV オンまで、TRDLY = 0		35		
出力ドライバ						
R_{HDHI}	ハイサイドドライバ プルアップ抵抗	V_{ILLUM_A,B_BOOT} – V_{ILLUM_A,B_SW} = 5V、I_{HDRV} = –100mA		4.9		Ω

5.5 電気的特性 (続き)

自由気流での推奨動作温度範囲内。V_{IN} = 12V、T_A = 0～+70°C、標準値は T_A = 25°C、代表的特性による構成 (V_{IN} = 12V、I_{OUT} = 16A、LED、外部 FET) での値です (特に記述のない限り)。

パラメータ		テスト条件	最小値	代表値	最大値	単位
R_{HDLO}	ハイサイド ドライバ プルダウン抵抗	V_{ILLUM_A,B_BOOT} – V_{ILLUM_A,B_SW} = 5V、I_{HDRV} = 100mA		3		Ω
R_{LDHI}	ローサイド ドライバ プルアップ抵抗	I_{LDRV} = –100mA		3.1		Ω
R_{LDLO}	ローサイド ドライバ プルダウン抵抗	I_{LDRV} = 100mA		2.4		Ω
t_{HRISE}	ハイサイド ドライバ立ち上がり時間(2)	C_{LOAD} = 5nF		23		ns
t_{HFALL}	ハイサイド ドライバ立ち下がり時間(2)	C_{LOAD} = 5nF		19		ns
t_{LRISE}	ローサイドドライバ立ち上がり時間(2)	C_{LOAD} = 5nF		23		ns
t_{LFALL}	ローサイド ドライバ立ち下がり時間(2)	C_{LOAD} = 5nF		17		ns
過電流保護						
HSD OC	ハイサイド駆動過電流スレッショルド	外部スイッチ、V_{DS} スレッショルド(2)		185		mV
ブート ダイオード						
V_{DFWD}	ブートストラップ ダイオードの順方向電圧	I_{BOOT} = 5mA		0.75		V
PGOOD						
RatioUV	低電圧保護			89%		
内部 RGB ストローブ コントローラ スイッチ						
R_{ON}	オン抵抗	CH1,2,3_SWITCH		30	45	mΩ
I_{LEAK}	オフ状態のリーク電流	V_{DS}= 5.0V			0.1	μA
I_{MAX}	最大電流			6		A
ドライバの外部 RGB ストローブ コントローラ スイッチ						
CHx_GATE_CNTR_HIGH	ゲート制御 High レベル	ILLUM_SW_ILIM_EN[2:0] = 7、レジスタ 0x02、I_{SINK}= 400μA		4.35		V
		ILLUM_SW_ILIM_EN[2:0] = 0、レジスタ 0x02、I_{SINK}= 400μA		5.25		
CHx_GATE_CNTR_LOW	ゲート制御 Low レベル	ILLUM_SW_ILIM_EN[2:0] = 7、レジスタ 0x02、I_{SINK}= 400μA		55		mV
		ILLUM_SW_ILIM_EN[2:0] = 0、レジスタ 0x02、I_{SINK}= 400μA		55		
LED 電流制御						
V_{LED_ANODE}	LED アノード電圧(2)	V_{ILLUM_A,B_VIN} (デューティサイクル制限値) に対する比	0.85x			
					6.3	V
I_{LED}	LED 電流	V_{ILLUM_A,B_VIN} ≥ 8V。設定については、レジスタ SWx_IDAC[9:0] を参照してください。	1		16	A
	DC 電流オフセット、CH1,2,3_SWITCH	R_{LIM} = 12.5mΩ	-150	0	150	mA

Copyright © 2024 Texas Instruments Incorporated

5.5 電気的特性 (続き)

自由気流での推奨動作温度範囲内。V_{IN} = 12V、T_A = 0～+70°C、標準値は T_A = 25°C、代表的特性による構成 (V_{IN} = 12V、I_{OUT} = 16A、LED、外部 FET) での値です (特に記述のない限り)。

パラメータ		テスト条件	最小値	代表値	最大値	単位
	LED 過渡電流制限範囲 (プログラマブル)	I_{LED} より 20% 高い値。最小設定、R_{LIM}= 12.5mΩ		11%		
		I_{LED} より 20% 高い値。最大設定、R_{LIM}= 12.5mΩ。最大電流に対する割合 (パーセント)		133%		
t_{RISE}	電流立ち上がり時間	I_{LED} 5% から 95% まで、I_{LED} = 600mA、過渡電流制限ディセーブル(2)			50	µs
降圧コンバータ — LDO_BUCKS						
V_{PWR_VIN}	入力電圧範囲 PWR1,2,6_VIN		6	12	20	V
V_{PWR_5P5V}	PWR_5P5V			5.5		V
PGOOD	パワーグッド PWR_5P5V	立ち上がり		80%		
		立ち下がり		60%		
OVP	過電圧保護 PWR_5P5V			7.2		V
	レギュレータのドロップアウト	25mA で、V_{PWR_VIN}= 5.5V		41		mV
	レギュレータ電流制限(2)		300	340	400	mA
降圧コンバータ — 汎用降圧コンバータ (8)						
出力電圧						
V_{PWR6_VOUT}	出力電圧 (汎用 Buck2)	8 ビット プログラマブル	1		5	V
	DC 出力電圧精度	I_{OUT} = 0mA	-3.5%		3.5%	
MOSFET						
$R_{ON,H}$	High side switch resistance	25°C、V_{PWR6_BOOST} - V_{PWR6_SWITCH} = 5.5V		150		mΩ
$R_{ON,L}$	ローサイド スイッチ抵抗(2)	25°C		85		mΩ
負荷電流						
	許容負荷電流 PWR6(3)。			2		A
I_{OCL}	電流制限(2) (3)	L_{OUT}= 3.3µH	3.2	3.6	4.2	A
ON-TIME TIMER CONTROL						
t_{ON}	オン時間	V_{IN} = 12V、V_O = 5V		120		ns
$t_{OFF(MIN)}$	最小オフ時間(2)	T_A = 25°C、V_{FB} = 0V		270	310	ns
スタートアップ						
	ソフト スタート		1	2.5	4	ms
PGOOD						
$Ratio_{OV}$	過電圧保護			120%		
$Ratio_{PG}$	相対パワー グッド レベル	Low から High		72%		
補助 LDO						
$V_{PWR3,4_VIN}$	入力電圧範囲	LDO1 (PWR4)、LDO2 (PWR3)	3.3	12	20	V
PGOOD	パワー グッド PWR3,4_VOUT	PWR3,4_VOUT 立ち上がり		80%		
		PWR3,4_VOUT 立ち下がり		60%		
OVP	過電圧保護 PWR3,4_VOUT			7		V
	DC 出力電圧精度 PWR3,4_VOUT	I_{OUT} = 0mA	-3%		3%	
	レギュレータ電流制限(2)		300	340	400	mA

5.5 電気的特性 (続き)

自由気流での推奨動作温度範囲内。V_{IN} = 12V、T_A = 0～+70°C、標準値は T_A = 25°C、代表的特性による構成 (V_{IN} = 12V、I_{OUT} = 16A、LED、外部 FET) での値です (特に記述のない限り)。

パラメータ		テスト条件	最小値	代表値	最大値	単位
t_{ON}	ターンオン時間	V_{OUT} = PWR3 および PWR4 の 80% まで、C = 1µF		40		µs
LDO2 (PWR3)						
V_{PWR3_VOUT}	出力電圧 PWR3_VOUT			2.5		V
	負荷電流能力			200		mA
	DC 負荷レギュレーション PWR3_VOUT	V_{OUT}= 2.5V、I_{OUT}= 5～200mA		-70		mV/A
	DC ライン レギュレーション	V_{OUT}= 2.5V、I_{OUT}= 5mA、PWR3_VIN = 3.3～20V		30		µV/V
LDO1 (PWR4)						
V_{PWR4_VOUT}	出力電圧 PWR4_VOUT			3.3		V
	負荷電流能力			200		mA
	DC 負荷レギュレーション PWR4_VOUT	V_{OUT}= 3.3V、I_{OUT}= 5～200mA		-70		mV/A
	DC ライン レギュレーション PWR4_VOUT	V_{OUT}= 3.3V、I_{OUT}= 5mA、PWR4_VIN = 4～20V		30		µV/V
	レギュレータのドロップアウト	25mA、V_{OUT}= 3.3V、V_{PWR4_VIN}= 3.3V		48		mV
測定システム						
LABB						
τ_{RC}	セトリング時間	最終値の 1% まで[(2)]。		4.6	6.6	µs
		最終値の 0.1% まで[(2)]。		7	10	
$V_{ACMPR_IN_LABB}$	入力電圧範囲 ACMPR_IN_LABB		0		1.5	V
	サンプリング ウィンドウ ACMPR_IN_LABB	7µs ごとにプログラム可能	7		28	µs
デジタル制御 — ロジックレベルおよびタイミング特性						
V_{SPI_VIN}	SPI 電源電圧範囲	SPI_VIN	1.7		3.6	V
V_{OL}	出力 Low レベル	RESET_Z、ACMPR_OUT、CLK_OUT。I_O = 0.3mA シンク電流	0		0.3	V
		SPI_DOUT。I_O = 5mA シンク電流	0		0.3 × V_{SPI_VIN}	
		INT_Z。I_O = 1.5mA シンク電流	0		0.3 × V_{SPI_VIN}	
V_{OH}	出力 High レベル	RESET_Z、ACMPR_OUT、CLK_OUT 。I_O = 0.3mA ソース電流	1.3		2.5	V
		SPI_DOUT。I_O = 5mA ソース電流	0.7 × V_{SPI_VIN}		V_{SPI_VIN}	
V_{IL}	入力 Low レベル	PROJ_ON、CH_SEL0、CH_SEL1	0		0.4	V
		SPI_CSZ、SPI_CLK、SPI_DIN	0		0.3 × V_{SPI_VIN}	
V_{IH}	入力 High レベル	PROJ_ON、CH_SEL0、CH_SEL1	1.2			V
		SPI_CSZ、SPI_CLK、SPI_DIN	0.7 × V_{SPI_VIN}		V_{SPI_VIN}	
I_{BIAS}	入力バイアス電流	V_{IO}= 3.3V、いずれかのデジタル入力ピン			0.1	µA

Copyright © 2024 Texas Instruments Incorporated

5.5 電気的特性 (続き)

自由気流での推奨動作温度範囲内。V_{IN} = 12V、T_A = 0～+70°C、標準値は T_A = 25°C、代表的特性による構成 (V_{IN} = 12V、I_{OUT} = 16A、LED、外部 FET) での値です (特に記述のない限り)。

パラメータ		テスト条件	最小値	代表値	最大値	単位
SPI_CLK	SPI クロック周波数(4)	通常 SPI モード、DIG_SPI_FAST_SEL = 0、f_{OSC} = 9MHz	0		36	MHz
		高速 SPI モード、DIG_SPI_FAST_SEL = 1、V_{SPI_VIN}> 2.3V、f_{OSC} = 9MHz	20		40	
$t_{DEGLITCH}$	グリッチ除去時間	CH_SEL0、CH_SEL1(2)		300		ns
内部発振器						
f_{OSC}	オシレータの周波数			9		MHz
	周波数精度	T_A = 0～70℃	-5%		5%	
サーマル シャットダウン						
t_{WARN}	過熱警告 (HOT スレッショルド)			120		℃
	ヒステリシス			10		
T_{SHTDWN}	サーマル シャットダウン (TSD スレッショルド)			150		℃
	ヒステリシス			15		

(1) 整流ダイオードを含む
(2) 量産では検査していません。
(3) 最大消費電力を超えないように注意する必要があります。「熱特性」を参照してください。
(4) 最大値は、発振器の周波数 f_{OSC} に線形的に依存します。
(5) コンデンサは、関連する電圧、すなわち、V_{OFFSET}, V_{BIAS} または V_{RESET} において、指定された容量を持っているように注意してください。
(6) DLPA3085 が完全に動作するには、VIN への AC ノイズも考慮して、VIN は UVLO 電圧設定よりも高くする必要があります。サポートされている最小 VIN 電圧は 6.0V ですが、障害発生時の高速パワーダウンのために、UVLO を 6.21V 未満に設定しないことを推奨します。6.21V に設定していれば、誰かが VIN の電源を突然取り外した結果 VIN 電圧が急激に低下する事態に対する保護として、6.0V を上回るマージンを確保できます。ミラーが停止して VOFS、VRST、および VBIAS 電源が適切にシャットダウンされるまでの間 VIN を 6.0V 以上に維持しないと、DMD に永続的な損傷が発生する可能性があります。6.21V は 6.0V よりも 0.21V 上回っているので、UVLO がトリップしたとき、DLPA3085 と DLPC84xx が DMD ミラーを停止して VOFS、VRST、VBIAS の電源を高速シャットダウンする時間があります。どのような UVLO 設定を使用する場合でも、VIN の電源が突然切断された際に、プロジェクタ内の VIN に十分なバルク容量を備えて、UVLO トリップ後に少なくとも 100µs の間 6.0V を上回る状態に維持する必要があります。
(7) UVLO は、電源喪失に対する保護であり、通常のパワーダウン動作には使用しないでください。
(8) 汎用 Buck2 (PWR6) が、現在サポートされています。

5.6 SPI タイミング パラメータ

SPI_VIN = 3.6V ± 5% 、T_A = 0～70°C、C_L = 10pF (特に記述のない限り)。

		最小値	公称値	最大値	単位
f_{CLK}	シリアル クロック周波数	0		40	MHz
t_{CLKL}	パルス幅 Low、SPI_CLK、50% レベル	10			ns
t_{CLKH}	パルス幅 High、SPI_CLK、50% レベル	10			ns
t_t	遷移時間、20% から 80% レベルまで、すべての信号	0.2		4	ns
t_{CSCR}	SPI_SS_Z 立ち下がりから SPI_CLK 立ち上がりまで、50% レベル	8			ns
t_{CFCS}	SPI_CLK 立ち下がりから SPI_CSZ 立ち上がりまで、50% レベル			1	ns
t_{CDS}	SPI_MOSI データ セットアップ時間、50% レベル	7			ns
t_{CDH}	SPI_MOSI データ ホールド時間、50% レベル	6			ns
t_{iS}	SPI_MISO データ セットアップ時間、50% レベル	10			ns
t_{iH}	SPI_MISO データ ホールド時間、50% レベル	0			ns
t_{CFDO}	SPI_CLK 立ち下がりから SPI_MISO データ有効まで、50% レベル		13		ns
t_{CSZ}	SPI_CSZ 立ち上がりから SPI_MISO HiZ まで		6		ns

6 詳細説明

6.1 概要

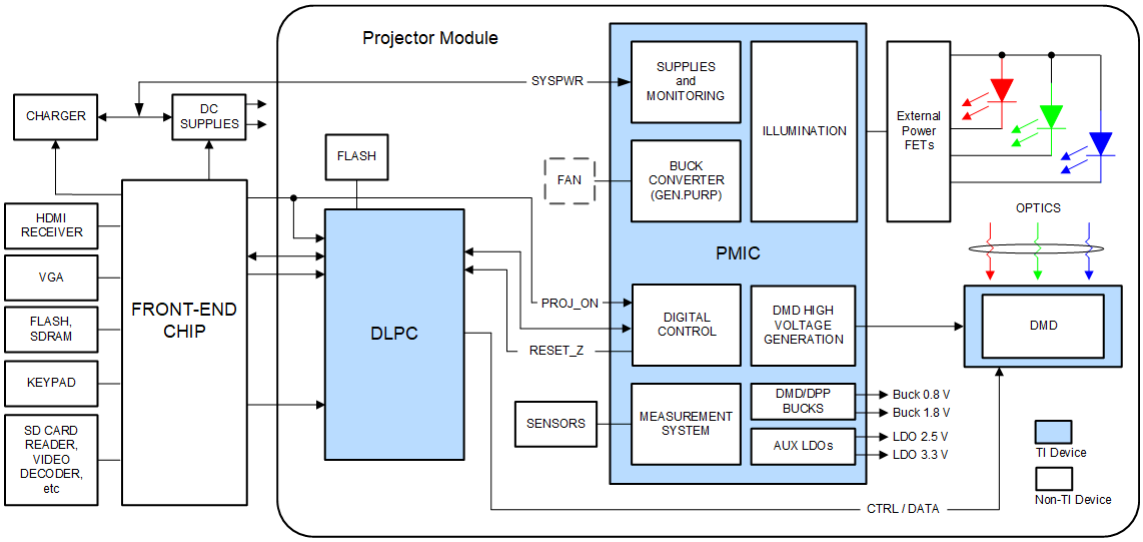
DLPA3085 は高集積パワー マネージメント IC であり、DLP Pico プロジェクタ システム向けに最適化されています。最大数百ルーメンのアクセサリ アプリケーションを対象としており、さまざまな大電流 LED をサポートするように設計されています。セクション 6.2 に、DLPA3085 を使用した DLP Pico プロジェクタの代表的な実装を示します。

プロジェクタの一部としてプロジェクタ モジュールがあり、これは DLPA3085、LED、DMD、DLPC チップ、メモリ、およびオプションのセンサとファンで構成されています。フロント エンド チップは、プロジェクタ モジュールを制御します。システムおよびプロジェクタ モジュールの構成の詳細については、別のアプリケーション ノートを参照してください。

DLPA3085 内は、複数のブロックに区別されています。これらのブロックを以下に示し、その後で詳細に説明します。

- 電源および監視:内部電源および基準電圧を生成し、過熱保護などの機能を備えています
- 照明:照明を制御するブロック。ドライバ、LED 用のストローブ デコーダ、および電力変換を備えています
- 外部パワー FET:16A の供給能力
- DMD:DMD 用の電圧とその固有のタイミングを生成します。レギュレータおよび DMD / DLPC 降圧コンバータを内蔵しています
- 降圧コンバータ:汎用降圧コンバータ
- 補助 LDO:お客様が利用できる固定電圧 LDO
- 測定システム:内部信号および外部信号を測定するためのアナログ フロント エンド
- デジタル制御:SPI インターフェイス、デジタル制御

6.2 機能ブロックの説明



Copyright © 2024 Texas Instruments Incorporated

6.3 機能説明

6.3.1 電源および監視

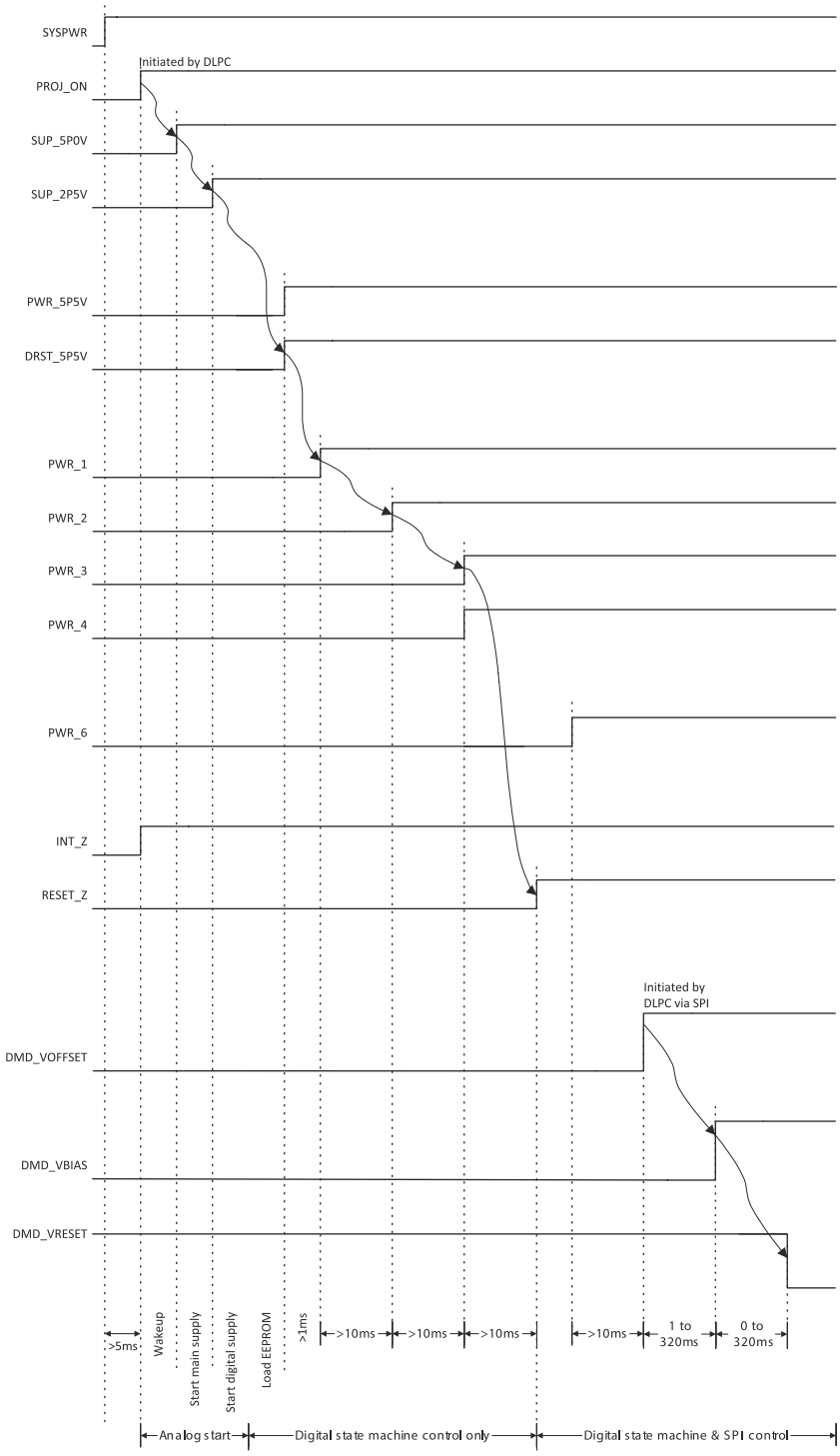
このブロックは、いくつかの内部電源電圧を生成するとともに、デバイスが正しく動作していることを監視します。

6.3.1.1 電源

SYSPWR は、DLPA3085 の主電源です。6V～20V の範囲に対応でき、代表値は 12V です。電源投入時に、システムを正常に動作させるために、複数の (内部の) 電源が次々と起動されます (図 6-1)。順次スタートアップすることにより、すべての異なるブロックが特定の順序で起動することを保証し、過剰なスタートアップ電流を防止します。DLPA3085 の起動を主に制御するのは、制御ピン PROJ_ON です。High に設定すると、デジタル インターフェイスおよび SPI インターフェイスの動作に必要な基本アナログ回路が起動します。この回路には、2.5V (SUP_2P5V) および 5V (SUP_5P0V) を生成する 2 つの LDO レギュレータから電力が供給されます。これらのレギュレータ電圧は内部専用であり、外部アプリケーションによって負荷をかけることはできません。LDO の出力コンデンサは、2.5V LDO については 2.2μF、5V LDO については 4.7μF を、それぞれピン 91 および 92 に接続する必要があります。これらの処理が稼働すると、デジタル コアが起動し、DLPA3085 デジタル ステート マシン (DSM) が処理を引き継ぎます。

その後、さまざまなブロックに対応する 5.5V LDO、すなわち PWR_5P5V、DRST_5P5V、ILLUM_5P5V が起動します。次に、降圧コンバータおよび DMD LDO (PWR_1～PWR_4) が起動します。これで DLPA3085 はウェークアップされ、DLPC から制御する準備ができました(RESET_Z が High になることにより通知)。

(使用するのであれば) 汎用降圧コンバータ (PWR_6) を起動することができます。DMD に電力を供給するレギュレータも起動できます。DMD レギュレータは、タイミングに制約のある VOFFSET、VBIAS、VRESET 電源を生成します。



1. 矢印は、デジタル ステート マシンによって自動的に制御される一連のイベントを示します。その他のイベントは SPI 制御の下で開始されます。
2. SUP_5P0V および SUP_2P5V は、SYSPWR によりプリチャージ レベルまで上昇し、PROJ_ON が High になった後、最大レベルの電圧に達します。

図 6-1. 起動タイミング

Copyright © 2024 Texas Instruments Incorporated

6.3.1.2 監視

DLPA3085 は、発生する可能性のあるいくつかのフォルトを監視します。フォルトが発生していて、フォルトのタイプをメイン ステータス レジスタ (0x0C) から読み取ることができる場合。その後、フォルトが発生した場合に割り込みを生成できます。割り込みを生成するフォルト条件は、割り込みマスク レジスタ (0x0D) で構成できます。

6.3.1.2.1 ブロック フォルト

低電圧電源の SUPPLY_FAULT (0x0C、ビット 7) など、いくつかの電源のフォルト条件を確認することができます 。ILLUM_FAULT (0x0C、ビット 6) は、照明ブロック内の電源レベルおよび電圧レベルが正常であるかどうかを監視し、DMD_FAULT (0x0C、ビット 4) は DMD ブロックの機能が正常であるかどうかを監視します。PROJ_ON_INT (0x0C、ビット 5) は、PROJ_ON がアサートされたかどうかを示します。

6.3.1.2.2 自動 LED オフ機能

DLPA3085 は、アダプタから電源を供給できます。DLPA3085 は、複数の警告および検出レベルを使用して、電源電圧があらかじめ定義されたレベルを下回った場合や、停電が発生した場合のシステムの損傷を防止します。

たとえば、アダプタを別の電源コンセントにつなぎ替えるときに電源電圧が遮断されます。電源電圧が 20V から 8V に変化すると、OVP レベル (レシオメトリック、セクション 6.3.2.5.2 を参照) が V_{LED} よりも低くなる可能性があります。OVP フォルトがトリガされ、システムがオフになります。

ILLUM_LED_AUTO_OFF_EN (0x01、ビット 2) 機能を使用すると、このような状況でシステムがオフになるのを防止できます。この機能は、電源電圧が LED 自動オフ レベル を下回ったときに LED を無効にします。ILLUM_LED_AUTO_OFF_EN (0x01、ビット 2) 機能がイネーブルの場合、電源電圧が低下して LED 自動オフ レベル未満になったことが検出されると、LED がオフになり、システムは V_{LED} を低くするためにより低い電流レベルの送出を開始します。より低い電流の使用を開始した後、ILLUM_LED_AUTO_OFF_EN (0x01、ビット 2) 機能をディセーブルにすると、LED を再度オンにできます 。その結果、システムは、より低い光度を使用して低い電源電圧で動作を継続できます。電源アダプタを再度接続すると、ILLUM_LED_AUTO_OFF_EN (0x01、ビット 2) 機能を再度イネーブルにできます。LED 電流は、元のレベルに戻すことができます。

6.3.1.2.3 過熱保護

デバイスの過熱を防止するため、チップの温度を常時監視しています。フォルト条件には 2 つのレベルがあります。1 つめは TS_WARN (0x0C、ビット 0) で、過熱を警告します。これは、チップの温度が危険な温度まで上昇したことを示します。次の警告レベルは、TS_SHUT (0x0C、ビット 1) です。これは TS_WARN (0x0C、ビット 0) よりも高い温度で発生し、永続的な損傷を防止するためチップをシャットダウンします。どちらの温度フォルトにも、温度スレッショルド付近での急速なスイッチングを防止するために、検出レベルにヒステリシスを設けています。

6.3.2 照明

照明機能には、DLP システム用に光を生成するのに必要なすべてのブロックが含まれています。LED に流れる電流を正確に設定するため、制御ループを使用します (図 6-2)。所定の LED 電流は、IDAC[9:0] で設定されます。照明ドライバは LED アノード電圧 V_{LED} を制御し 、その結果、LED の いずれか 1 つに電流が流れます。LED 電流は、センス抵抗 R_{LIM} の両端の電圧により測定します。実際の電流と目標の電流との差に基づいて、ループは、降圧コンバータ (V_{LED}) の出力を制御して上げたり下げたりします。電流を導通する LED は、スイッチ P、Q、R で制御されます。開ループ フィードバック回路では、LED を通るパスがない場合 (たとえば、I_{LED} = 0 の場合) に、制御ループを確実に閉じることができるようになっています。

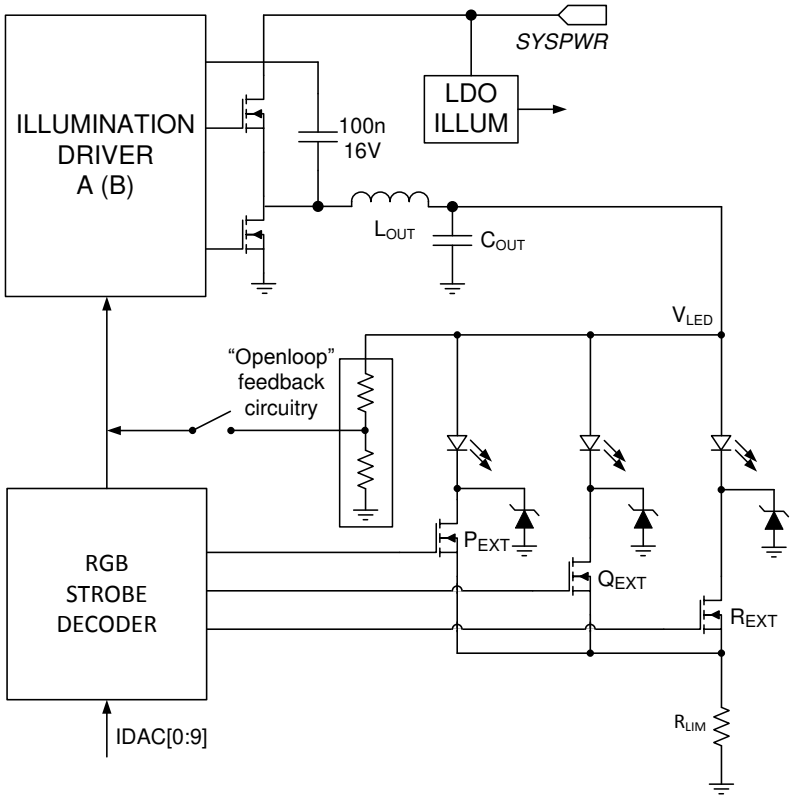


図 6-2. 照明制御ループ

照明ブロック内には、以下に示すブロックがあります。

- プログラマブル ゲイン ブロック
- LDO ILLUM、内部照明ブロックのアナログ電源電圧
- 照明ドライバ A、第 1 ドライバ、外付け FET 用
- 照明ドライバ B、第 2 ドライバ、将来の目的のため
- RGB ストローブ デコーダ、LED をオン / オフするリズムを制御するとともに LED 電流を測定する外部スイッチのドライバ

6.3.2.1 プログラマブル ゲイン ブロック

LED を流れる電流は、それぞれ対応する SWx_IDAC (x) レジスタ (0x03h～0x08h) に保存されたデジタル値によって決まります。これらのレジスタは、センス抵抗 R_{LIM} で測定される LED 電流を決定します。R_{LIM} 両端の電圧を SWx_IDAC (x) レジスタ (0x03h～0x08h) の電流設定と比較して、ループによって電流を設定値にレギュレートします。

Copyright © 2024 Texas Instruments Incorporated

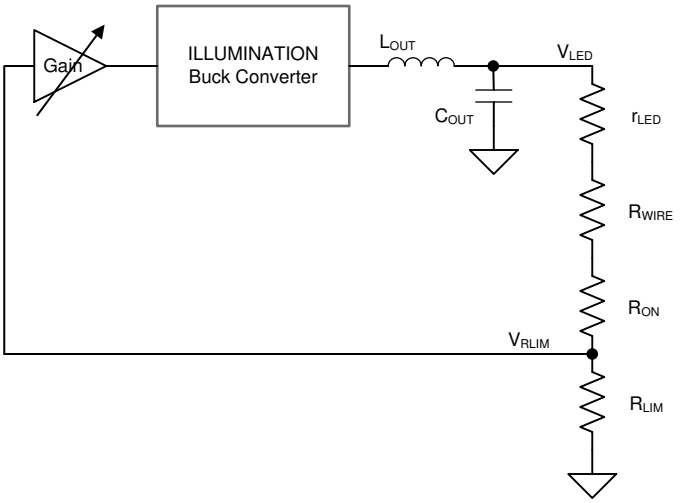


図 6-3. 照明制御ループのプログラマブル ゲイン ブロック

電流が LED に流れると、LED に順方向電圧が発生します。また、LED は、V_{LED} の負荷回路の一部となる (低い) 差動抵抗を示します。この抵抗とともに、FET スイッチの配線抵抗 (R_{WIRE}) および R_{ON} 抵抗が、ILED 制御のループ ゲインの要因である R_{LIM} との組み合わせで分圧器を形成します 。通常の条件下では、このループは、安定化された最大 16A の LED 電流を発生することができます。

この分圧器は制御ループの一部であるため、システムを設計する際には注意が必要です。

たとえば、2 つの LED が直列に接続されている場合、または比較的高い配線抵抗がループ内に存在する場合、r_{LED} + R_{WIRE}+ R_{ON} の直列抵抗の増加による余分な減衰により、ループ ゲインが低下します。その結果、ループ応答時間が短くなります。ループ ゲインは、優れた性能が得られるデフォルト値に設定されているので、それ以上の調整は不要です。

すでに説明したように、配線抵抗は制御ループの性能にも影響を及ぼします。ループ内で不必要に長い配線長を避けることを推奨します。効率上の理由から、配線抵抗をできるだけ低く抑えることは良いことです。配線抵抗が依然としてループの応答時間に影響を与える場合は、ゲイン ブロックの適切な設定を選択できます。コネクタの抵抗と PCB のパターンについても同様です。ミリオーム (mΩ) 単位の抵抗でも影響があることに注意してください。これらの注意事項は、I_{LED} 電流ループを適切に機能させるのに役立ちます 。

6.3.2.2 LDO 照明

このレギュレータは照明ブロック専用であり、内部回路に 5.5V のアナログ電源を供給します。LDO の入力に 1μF コンデンサを使用し、出力に 10μF コンデンサを使用します。

6.3.2.3 照明ドライバ A

DLPA3085 の照明ドライバは、2 つの外付け低抵抗 N チャネル FET を駆動するための降圧コントローラです (図 6-4)。降圧コンバータの動作原理は、アプリケーション ノート『スイッチモード電源の降圧電力段について』(SLVA057)で説明しています。適切に動作させるには、外付け部品、特にインダクタ L_{OUT} および出力コンデンサ C_{OUT} の選択が非常に重要です。最高の効率とリップル性能を得るには、等価直列抵抗 (ESR) が小さいインダクタとコンデンサを選択します。コンデンサの電圧定格は、アプリケーションでコンデンサの両端に印加される電圧の 2 倍以上に設定します。

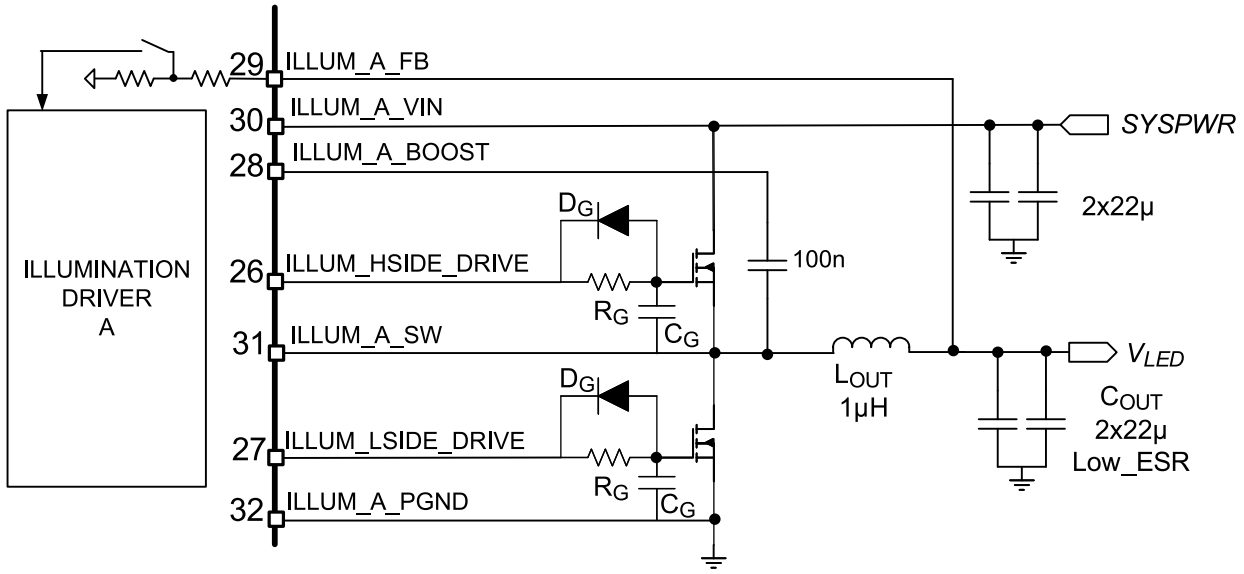


図 6-4. 一般的な照明ドライバ構成

降圧コンバータの部品選択は、入力電圧 (SYSPWR)、必要とされる出力電圧 (V_{LED})、許容される出力電流リップルなど、いくつかの要因によって決まります。構成は、まずインダクタ L_{OUT} の選択から開始します。

降圧電力段のインダクタンスの値は、インダクタに流れるピーク ツー ピーク リップル電流が一定の範囲内に収まるように選択します。ここでは、インダクタの電流リップル k_{I_RIPPLE} が 0.3 (30%) 未満になるように目標を設定します。入力および出力電圧、出力電流、降圧コンバータのスイッチング周波数 (f_{SWITCH} = 600kHz)、インダクタ リップル 0.3 (30%) から、インダクタの最小値を計算できます。

$$L_{OUT} = \frac{\frac{V_{OUT}}{V_{IN}} \cdot (V_{IN} - V_{OUT})}{k_{I_RIPPLE} \cdot I_{OUT} \cdot f_{SWITCH}} \tag{1}$$

例：V_{IN}= 12V、V_{OUT}= 4.3V、I_{OUT}= 16A とすると、インダクタの値は、L_{OUT} = 1µH になります。

インダクタが選択できれば、次に、出力コンデンサ C_{OUT} を決定できます。この値は、照明ループの周波数補償が、15kHz の LC タンク共振周波数に対して設計されているという事実を利用して計算されます。

$$f_{RES} = \frac{1}{2 \cdot \pi \cdot \sqrt{L_{OUT} \cdot C_{OUT}}} = 15\text{kHz} \tag{2}$$

例：L_{OUT} = 1µH とすれば、C_{OUT} = 110µF になります。実用的な値は 2 × 68µF です。ここでは、ESR をさらに低減するために、2 個のコンデンサを並列接続することを選択します。

選択したインダクタおよびコンデンサによって、出力電圧リップルが決まります。結果として得られる出力電圧リップル V_{LED_RIPPLE} は、インダクタのリップル k_{I_RIPPLE}、出力電流 I_{OUT}、スイッチング周波数 f_{SWITCH}、コンデンサの値 C_{OUT} の関数です。

$$V_{LED_RIPPLE} = \frac{k_{I_RIPPLE} \cdot I_{OUT}}{8 \cdot f_{SWITCH} \cdot C_{OUT}} \tag{3}$$

例： k_{I_RIPPLE}= 0.3、I_{OUT}= 16A、f_{SWITCH}= 600kHz、C_{OUT}= 2 x 68µF により、出力電圧リップルは V_{LED_RIPPLE} = 7mVpp となります。

Copyright © 2024 Texas Instruments Incorporated

見てわかるように、これは比較的小さいリップルです。

容量値を小さくすることを強く推奨します。コンデンサの値が大きいほど、より多くのエネルギーが蓄積されます。V_{LED} が下降するときには、蓄積されたエネルギーを消費する必要があります。その結果、放電電流が大きくなる可能性があります。LED 電流が I_1 のときに、V_{LED} が V_1 から V_2 に下降した場合。理論上のピーク逆電流は次のとおりです。

$$I_{2,MAX} = \sqrt{\frac{C_{OUT}}{L_{OUT}} \times \left(V_1^2 - V_2^2\right) + I_1^2} \tag{4}$$

選択した外付け FET によっては、各パワー FET に以下の 3 つの部品を追加する必要があります。

- ゲート直列抵抗 (R_G)
- ゲート直列ダイオード (D_G)
- ゲート並列容量 (C_G)

基板設計では、これらの部品用のプレースホルダ (予備パターン) を用意することをお勧めします。

ゲート直列抵抗は、パワー FET のイネーブル過渡を遅らせることができます。大電流がスイッチングされるので、高速過渡現象が発生するとリンギングの潜在的なリスクがあります。ターンオン過渡を遅くすると、ドレイン電流のエッジの急勾配が減少し、誘導性リンギングが減少します。通常は数 Ω の抵抗で十分です。

このゲート直列抵抗は、パワー FET のターンオフ過渡時にも存在します。これは、オーバーラップなしのタイミングに悪影響を及ぼす可能性があります。パワー FET のターンオフ過渡を高速に維持するため、ゲート直列抵抗とともに並列ダイオードを使用できます。ダイオードのカソードは、高速なゲート プルダウンを実現するために DLPA3085 デバイスに向いている必要があります。

特定の構成と FET の選択に応じて必要になる可能性がある 3 番目の部品は、追加のゲート - ソース間フィルタ容量です。特に電源電圧が高い場合は、この容量を推奨します。ドレイン電圧振幅が大きく、ドレイン - ゲート間静電容量が大きいため、ディセーブルされたパワー FET のゲートが寄生的に High にプルアップされる可能性があります。

ローサイド FET の場合、これは、パワー コンバータが電流を供給しているとき、オーバーラップなしの時間の最後に発生する可能性があります。この場合、オーバーラップなしの時間が終了した時点で、このスイッチ ノードは Low になります。ハイサイド FET がオンになると、スイッチ ノードが High になります。スイッチ ノードのエッジが大きく急勾配なので、ローサイド FET のドレイン - ゲート容量を経由してローサイド FET のゲートに電荷が注入されます。その結果、ローサイド FET が短時間イネーブルになって、貫通電流を発生させる可能性があります。

ハイサイド FET についても、同様の事例が存在します。パワー コンバータが VLED を放電している場合、パワー コンバータの電流は内側に向かっており、オーバーラップなしの時間が終わるとスイッチ ノードは High になります。この時点でローサイド FET がイネーブルになると、ハイサイド FET のゲート - ドレイン間容量を経由してハイサイド FET のゲートに電荷が注入され、デバイスが短時間オンになる可能性があります。この場合も、貫通電流が発生します。

ドレイン - ゲート間容量による電荷注入の影響を低減するために、追加のゲート - ソース間フィルタ容量を使用できます。ゲート - ソース間容量とゲート - ドレイン間容量の間で線形的に電圧が分割されていると仮定すると、電源電圧が 20V の場合、ゲート - ソース間容量とゲート - ドレイン間容量の比率を約 1:10 以上に維持する必要があります。クロス導通の可能性について、ゲート駆動信号およびスイッチ ノードを注意深くテストすることを推奨します。

場合によっては、デュアル FET を使用して消費電力 (熱) を拡散することもあります。寄生ゲート発振を防止するため、図 6-5 に示す構造を推奨します。発振の可能性を抑制するため、各ゲートは R_{ISO} によって絶縁されてい ます。通常は 1Ω の抵抗で十分です。

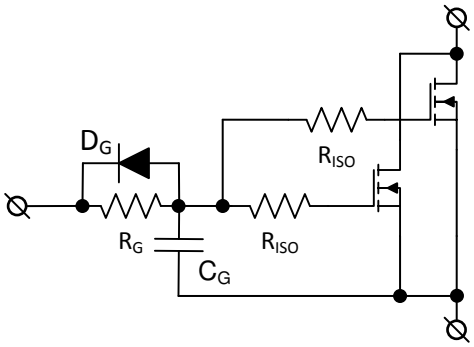


図 6-5. パワー FET の並列使用時、R_{ISO} によるゲート発振防止

最後に、降圧コンバータでは、この他に 2 つの部品を選択する必要があります。入力コンデンサ (ピン ILLUM_A_VIN) の値は、選択した出力容量 C_{OUT} 以上とする必要があります。この場合は、≥ 2 × 68µF です。ILLUM_A_SWITCH と ILLUM_A_BOOST の間にあるコンデンサは、ハイサイド FET を駆動するチャージ ポンプ コンデンサです。推奨値は 100nF です。

6.3.2.4 RGB ストローブ デコーダ

DLPA3085 には、3 つのカラー LED (赤、緑、青) を順に制御する回路が搭載されています。この回路は、外部スイッチを制御する 3 つのドライバ、実際のストローブ デコーダ、LED 電流制御で構成されます (図 6-6)。NMOS スイッチは、外部 LED パッケージのカソード端子に接続され、LED を流れる電流のオンとオフを切り替えます。

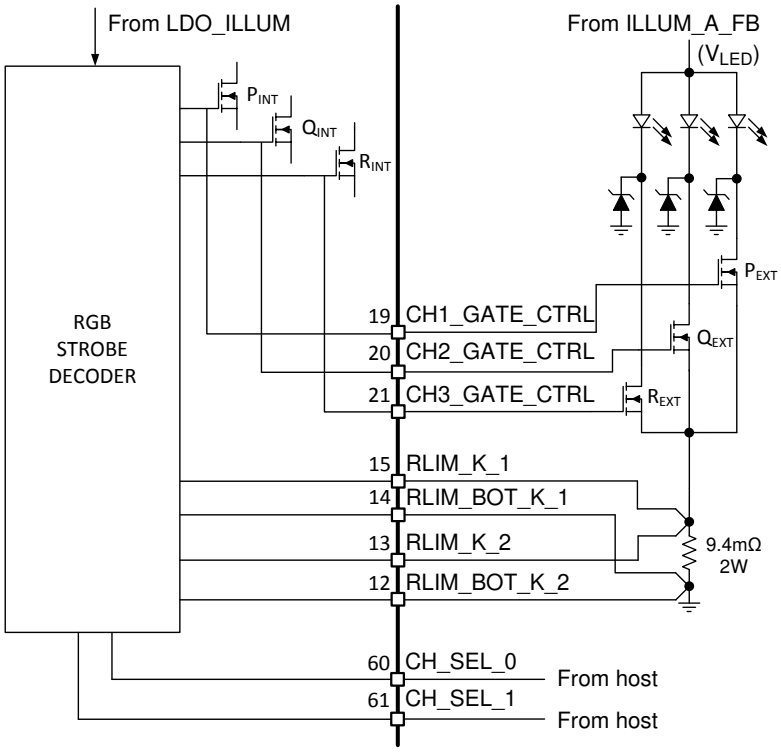


図 6-6. コモン アノード LED アセンブリのスイッチ接続

NMOS FET P、Q、R は、CH_SEL_0 ピンおよび CH_SEL_1 ピンによって制御されます。CH_SEL[1:0] は通常、赤から緑、青へと切り替わって赤に戻るコードを受け取ります。表 6-1 に、CH_SEL[0:1] とどのスイッチが閉じているかの関係を示します。

Copyright © 2024 Texas Instruments Incorporated

表 6-1. コモンアノード RGB LED のスイッチ位置

ピン CH_SEL[1:0]	スイッチ			IDAC レジスタ
	P	Q	R	
00	オープン	オープン	オープン	該当なし
01	クローズド	オープン	オープン	0x03 および 0x04 SW1_IDAC[9:0]
10	オープン	クローズド	オープン	0x05 および 0x06 SW2_IDAC[9:0]
11	オープン	オープン	クローズド	0x07 および 0x08 SW3_IDAC[9:0]

CH_SEL[1:0] は、いずれか 1 つのスイッチをイネーブルするほかに、LED の設定電流として使用される制御 IDAC の 10 ビット電流設定も選択します。この設定電流と、測定された R_{LIM} 経由の電流により、照明ドライバが適切な V_{LED} に制御されます。3 つの LED を流れる電流は、レジスタ SW1_IDAC～SW3_IDAC、0x03～0x08 で個別に設定できます (表 6-1)。

各電流レベルはオフから 150mV/R_{LIM} まで 1023 ステップで設定できます。

$$\text{Led current(A)} = 0 \text{ for bit value} = 0$$

$$\text{Led current(A)} = \frac{\text{Bit value} + 1}{1024} \cdot \frac{150\text{mV}}{R_{LIM}} \text{ for bit value} = 1 \text{ to } 1023 \tag{5}$$

単一 LED の場合、R_{LIM} = 9.4mΩ の最大電流は 16A です。

直列に接続された 2 つの LED の場合、最大電流は 32A であるので、より大きい LED 電流のために、R_{LIM} (たとえば、32A の構成に対応するためには R_{LIM}= 4.7mΩ) を変更する必要があります。

正常に動作させるには、I_{LED_MAX} の 5% 以上の LED 電流が必要です。

6.3.2.4.1 ブレイク ビフォー メイク (BBM)

3 つの LED NMOS スイッチ (P、Q、R) の切り替えは、まず最初のスイッチが開位置に戻ってから、次のスイッチが閉じるように制御されます (BBM)。図 6-7 スイッチの開閉間のデッドタイムは、BBM レジスタ。すでに閉じていて、閉状態のまま維持されるスイッチは、BBM 遅延時間中に開くことはありません。

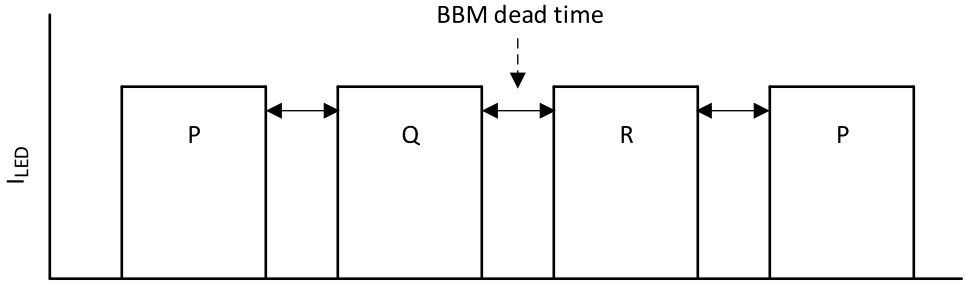


図 6-7. BBM のタイミング

6.3.2.4.2 開ループ電圧

LED を経由した降圧コンバータの制御ループが存在しない状況がいくつかあります。降圧コンバータの出力電圧が「暴走」しないように、内部の抵抗分圧器によってループを閉じています (図 6-2 を参照)。開ループ電圧制御が作動する状況:

- BBM 期間中。ある LED から別の LED に遷移する際には、BBM 期間中にすべての LED がオフになるということを意味します。
- 3 つの LED すべての電流設定が 0 のとき。

6.3.2.4.3 過渡電流制限

一般的に、緑色ダイオードと青色ダイオードの順方向電圧は互いに近い値 (約 3V～5V) ですが、赤色ダイオードの順方向電圧はかなり低くなっています (2V～4V)。これにより、ストローブコントローラが緑色または青色から赤色に切り替わると、赤色ダイオードに電流スパイクが生じる可能性があります。これは、最初の時点で V_{LED} が赤色ダイオードの駆動に必要な電圧より高いために発生します 。DLPA3085 は、遷移時の LED に流れる電流を制限するために、各スイッチに過渡電流制限機能を備えています。過渡電流制限値は、レジスタ ILLUM_ILIM (0x02、ビット [6:3]) によって制御されます 。一般的なアプリケーションでは、これは赤色ダイオードにのみ必要です。ILLUM_ILIM (0x02、ビット [6:3]) の値は、DC レギュレーション電流よりも 20% 以上高く設定する必要があります。レジスタ ILLUM_SW_ILIM_EN (0x02、ビット [2:0]) には、過渡電流制限機能を適用するスイッチを選択する 3 つのビットが含まれています。過渡電流制限が LED 電流に及ぼす影響を 図 6-8 に示します。

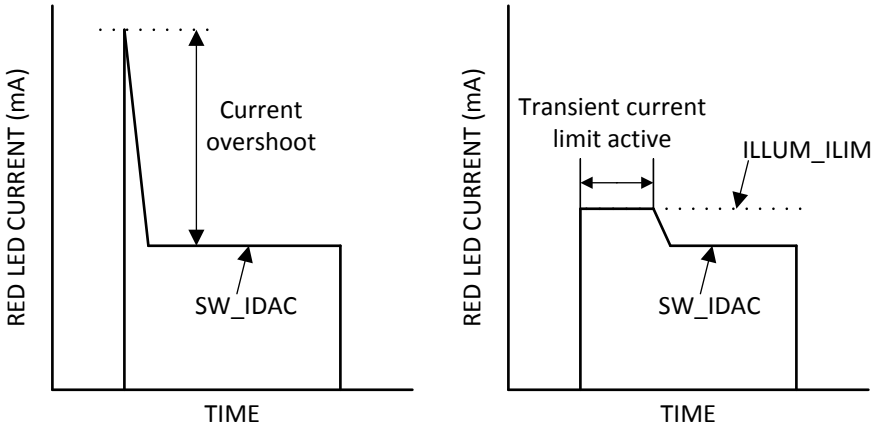


図 6-8. 過渡電流制限なし (左) および過渡電流制限あり (右) の LED 電流

6.3.2.5 照明監視

DLPA3085 および LED の損傷を防止するため、照明ブロックのシステム故障を継続的に監視します。制御ループの欠損や、出力電圧 V_{LED} が高すぎる、または低すぎるなど、発生する可能性のある複数の故障を監視します。全体的な照明フォルト ビットは、メイン ステータス レジスタ (0x0C) (ILLUM_FAULT) にあります。以下のいずれかの故障が発生した場合、ILLUM_FAULT ビットが High にセットされます。

- ILLUM_BC1_PG_FAULT
- ILLUM_BC1_OV_FAULT

ここで、PG = パワー グッド、OV = 過電圧

6.3.2.5.1 パワー グッド

イルミネーション ドライバ は、パワー グッド通知を備えています。ドライバのパワー グッドは、出力電圧 (V_{LED}) が定義されたウィンドウ内にあり、LED 電流が設定点に達したことを示します。LED 電流を所定の値に制御できない場合、このフォルトが発生します。その後、詳細ステータス レジスタ 1 (0x27) の ILLUM_BC1_PG_FAULT / ILLUM_BC2_PG_FAULT ビットが High にセットされます。

6.3.2.5.2 レシオメトリック過電圧保護

DLPA3085 照明ドライバの LED 出力は、開路での使用から保護されています。LED が接続されていない状態で、LED 電流を特定のレベルに設定するように DLPA3085 が指示された場合、LED 電圧 (ILLUM_A_FB) は急速に上昇し、VIN に電圧がレールされる可能性があります。しかし、V_{LED} があらかじめ定義されたレベルを超えると、OVP 保護回路がトリガされます。その結果、DLPA3085 はオフになり、過電圧の発生を防止します。

電源電圧 (VINA) が過度に低くなり、指定された V_{LED} レベルで DLPA3085 が適切に動作できない場合には、同じ保護回路がトリガされます 。この保護回路は、LED 電圧および VINA 電源電圧を検出するコンパレータの周囲に構築されています。分圧された VINA はコンパレータのマイナス入力に接続され、分圧された V_{LED} はプラス入力に接続されます。

Copyright © 2024 Texas Instruments Incorporated

プラス入力がマイナス入力よりも高くなり、OVP フォルトが設定されたときに、トリガが発生します。コンパレータを正常に動作させるには、分圧された VINA を 1V～4V の範囲に設定する必要があります。

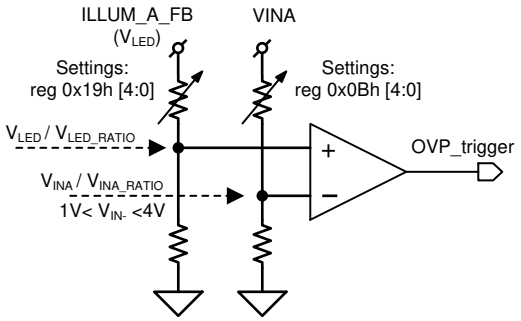


図 6-9. レシオメトリック OVP

一般に、OVP フォルトは以下の場合に発生します。

$$V_{LED}/V_{LED_RATIO} \geq V_{INA}/V_{INA_RATIO}$$

すなわち、以下の場合です。

$$V_{LED} \geq V_{INA} \times V_{LED_RATIO}/V_{INA_RATIO}。$$

6.3.2.6 照明ドライバとパワー FET の効率

図 6-10 に、12V の入力電圧に対する照明ドライバとパワー FET の効率の概要を示します。外部コンポーネント (図 6-4):ハイサイド FET (L) CDS17506Q5A、ローサイド FET (M) CDS17501Q5A、L_{OUT} = 2 × 2.2µH 並列、C_{OUT} = 88µF。いくつかの出力電圧レベル (V_{LED}) について、出力電流と効率との関係を示します。

図 6-11 に、さまざまな出力電圧レベル (V_{LED}) で 16A の出力電流について、効率と入力電圧 ($V_{ILLUM_A_VIN}$) との関係を示します。

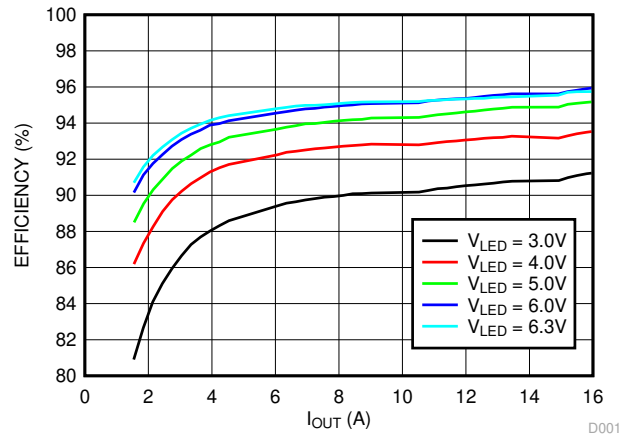


図 6-10. 照明ドライバおよびパワー FET の効率 ($V_{ILLUM_A_IN}$= 12V)

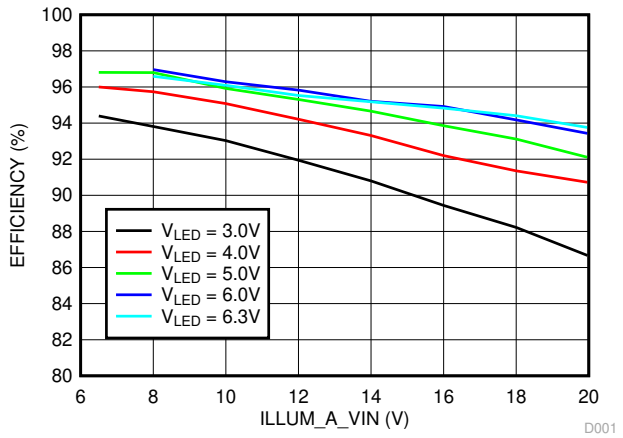


図 6-11. 照明ドライバおよびパワー FET の効率と $V_{ILLUM_A_IN}$ との関係 (I_{OUT} = 16A)

6.3.3 外付けパワー FET の選択

DLPA3085 を適切に動作させるには、外付けの N タイプ パワー FET が 5 個必要です。照明降圧コンバータ セクションに 2 つの FET (図 7-3 に示す FET、L_{EXT} および M_{EXT}) が必要であり、LED 選択スイッチに 3 つの FET (図 7-3 に示す FET、P_{EXT}、Q_{EXT}、および R_{EXT}) が必要です。このセクションでは、これらの FET の選択基準について説明します。

- スレッショルド電圧
- ゲート電荷およびゲートタイミング
- $R_{DS(ON)}$

6.3.3.1 スレッショルド電圧

DLPA3085 には、5 つのパワー FET それぞれに対応する 5 つの駆動出力があります。これらの出力の信号振幅は約 5V です。したがって、ゲート - ソース間電圧 5V で適切にオンになる FET を選択する必要があります。3 つの LED 選択出力 (CHx_GATE_CTRL) およびローサイド駆動 (ILLUM_LSIDE_DRIVE) については、駆動信号はグランドを基準とします。ILLUM_HSIDE_DRIVE 出力については、信号振幅はコンバータのスイッチノード ILLUM_A_SW を基準とします。5 個のパワー FET はすべて N タイプにする必要があります。

6.3.3.2 ゲート電荷およびゲートのタイミング

パワー FET では、通常は FET をオンまたはオフにするために必要な合計ゲート電荷量がパラメータとして指定されます。合計ゲート電荷量に基づいて照明用降圧コンバータ FET を選択するには、主にゲート - ソース間の立ち上がり時間と立ち下がり時間を基準にします。正常に動作させるには、ゲート - ソース間の立ち上がり時間および立ち下がり時間を最大 20ns～30ns のオーダーにします。標準的なハイサイド ドライバ プルアップ抵抗が約 5Ω であると仮定すると、等価最大ゲート容量として 4nF～6nF が適切です。ゲート - ソース間の振幅は約 5V なので、ターンオン / オフ ゲート電荷の合計は、最大 20nC～30nC を推奨します。

DPLA3085 には、オーバーラップのないタイミング機能が組み込まれており、照明用降圧コンバータのハイサイド FET とローサイド FET が同時にオンになるのを防止します。オーバーラップなしの標準タイミングは約 35ns です。ほとんどのアプリケーションでは、これにより十分なマージンが得られます。このオーバーラップのないタイミングに加えて、DLPA3085 は、外付け FET のゲート - ソース間電圧を測定して、FET が実際にオンかオフかを判定します。この測定は、DLPA3085 のピンで行われます。ローサイド FET については、この測定は、ILLUM_LSIDE_DRIVE と ILLUM_A_GND の間で行います。同様に、ハイサイド FET については、ゲート - ソース間電圧は、ILLUM_HSIDE_DRIVE と ILLUM_A_SW の間で測定します。これらの測定ノードの位置は、DLPA3085 と降圧コンバータの外付けパワー FET の間に追加のドライバや回路を常に挿入しないことを前提にしています。回路 (遅延) を挿入すると、FET のオン / オフ検出に誤りが発生し、貫通電流が発生する可能性があります。このような貫通電流は効率に悪影響を及ぼしますが、より深刻な場合はパワー FET の損傷を招く可能性があります。

LED 選択スイッチについては、ゲートの電荷やタイミングに特定の選択基準は存在しません。これは、LED 選択信号のタイミングがナノ秒範囲ではなくマイクロ秒の範囲であるためです。

6.3.3.3 $R_{DS(ON)}$

ドレイン - ソース間オン抵抗 $R_{DS(ON)}$ を基準とした FET の選択には、2 つの側面があります。まず、照明用降圧コンバータのハイサイド FET では、$R_{DS(ON)}$ が過電流検出に寄与しています。第 2 に、他の 4 つの FET では、消費電力に応じて FET の $R_{DS(ON)}$ が選択されます。

過電流状態を検出するため、DLPA3085 はハイサイド FET がオンになったときのドレイン - ソース間電圧降下を測定します。スレッショルド $V_{DC\text{-}Th}$ = 185mV (標準値) に達すると、過電流検出回路がトリガされて、ハイサイド FET がオフになります。したがって、この過電流検出がトリガされる実際の電流 I_{OC} は次の式で与えられます。

$$I_{OC} = \frac{V_{DC-Th}}{R_{DS(ON)}} = \frac{185\ mV}{R_{DS(ON)}} \tag{6}$$

Copyright © 2024 Texas Instruments Incorporated

注

FET データシートから高温時の $R_{DS(ON)}$を求めます。過電流時には FET が高温になる可能性が高いからです。

たとえば、CSD17510Q5A NexFET は、125°C での $R_{DS(ON)}$ が 7mΩ です。この FET を使用すると、過電流レベルは 26A になります。16A アプリケーションであれば、この FET が適しています。

ローサイド FET および 3 つの LED 選択 FET の場合、$R_{DS(ON)}$ の 選択は、主に導通損失による消費電力によって決まります。これらの FET で消費される電力は、次の式で求められます。

$$P_{DISS} = \int_t I_{DS}^2(t) R_{DS(ON)} \tag{7}$$

I_{DS} は、それぞれの FET を流れる電流です。$R_{DS(ON)}$ が小さいほど、消費電力も低くなります。たとえば、CSD17501Q5A は $R_{DS(ON)}$ = 3mΩ です。ドレイン - ソース間電流が 16A、デューティ サイクルが 25% の場合 (FET を LED 選択スイッチとして使用していると仮定)、この FET の消費電力は約 0.2W です。

6.3.4 DMD 電源

このブロックには、DMD および DLPC に必要なすべての電源が含まれています (図 6-12)。このブロックは以下のもので構成されます。

- LDO_DMD:内部電源用
- DMD_HV:高電圧電源を生成するレギュレータ
- 2 つの降圧コンバータ:DLPC/DMD 電圧用

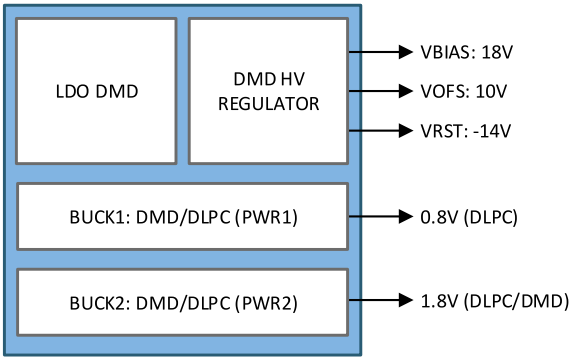


図 6-12. DMD 電源ブロック

DMD 電源ブロックは、DMD および関連する DLPC と組み合わせて動作するように設計されています。DMD には、独自の電源電圧要件があります。3 つの高電圧に加えて、DMD および関連する DLPC (たとえば DLPC84xx ファミリ) に 2 つの電源が必要です。これらの電源は、2 個の降圧コンバータで構成されています。

6.3.4.1 LDO DMD

このレギュレータは DMD 電源ブロック専用であり、内部回路に 5.5V のアナログ電源電圧を供給します。LDO の入力に 1μF コンデンサと 10μF コンデンサを並列に使用し、出力には 10μF コンデンサを使用します。コンデンサの電圧定格は、アプリケーションでコンデンサの両端に印加される電圧の 2 倍以上にします。

6.3.4.2 DMD HV レギュレータ

DMD HV レギュレータは、次の 3 つの高電圧電源を生成します。DMD_VRESET、DMD_VBIAS、DMD_VOFFSET (図 6-13)。DMD HV レギュレータは、スイッチング レギュレータ (スイッチ A～D) を使用し、インダクタは 3 つの電源すべてでタイムシェアリングされます。インダクタは、特定の電流値 (電流制限値) まで充電された後、3 つの電源のいずれかに対して放電されます。いずれかの電源が充電を必要としない場合、その空いている時間は、充電を必要とする電源間

で均等に共有されます。このコンデンサの推奨値は、V_{RST} および V_{OFS} については 1µF、V_{BIAS} については 470nF です。インダクタの値は 10µH です。

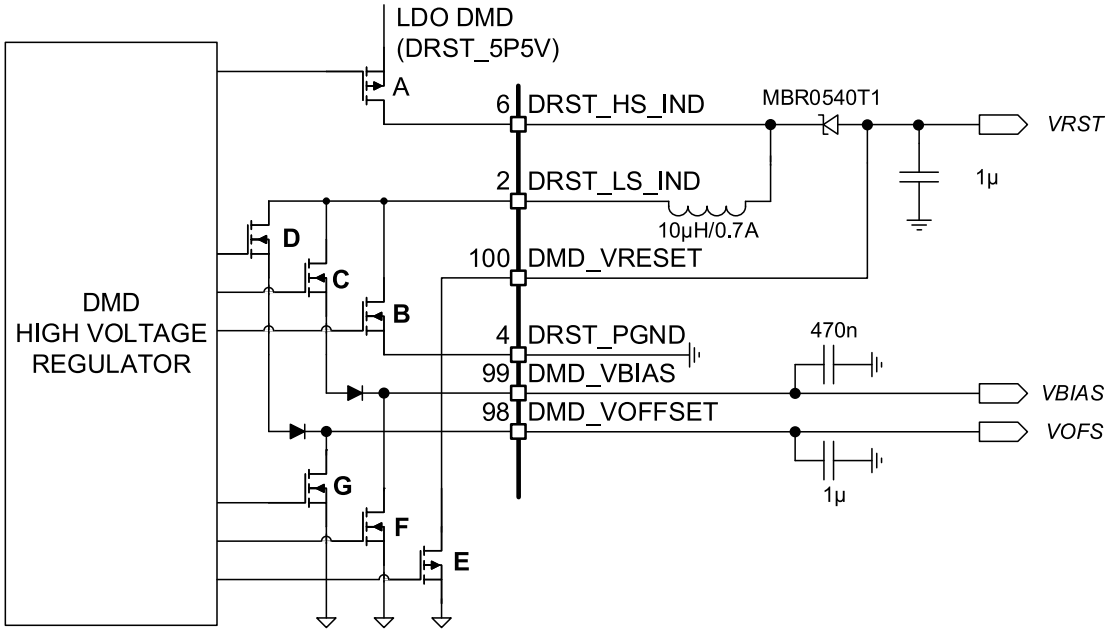


図 6-13. DMD 高電圧レギュレータ

6.3.4.3 DMD / DLPC 降圧コンバータ

2 個の DMD 降圧コンバータはそれぞれ DMD および DLPC 用の電源電圧を生成します。使用される DMD および DLPC の電圧の値。例:

- DMD + DLPC84xx:0.8V (DLPC) および 1.8V (DLPC/ DMD)

降圧コンバータのトポロジは、このドキュメントで後述する汎用降圧コンバータと同じです。インダクタおよびコンデンサの構成方法については、セクション 6.3.5 で説明します。

代表的な構成は、インダクタ 3.3µH と出力コンデンサ 2 × 22µF です。

Copyright © 2024 Texas Instruments Incorporated

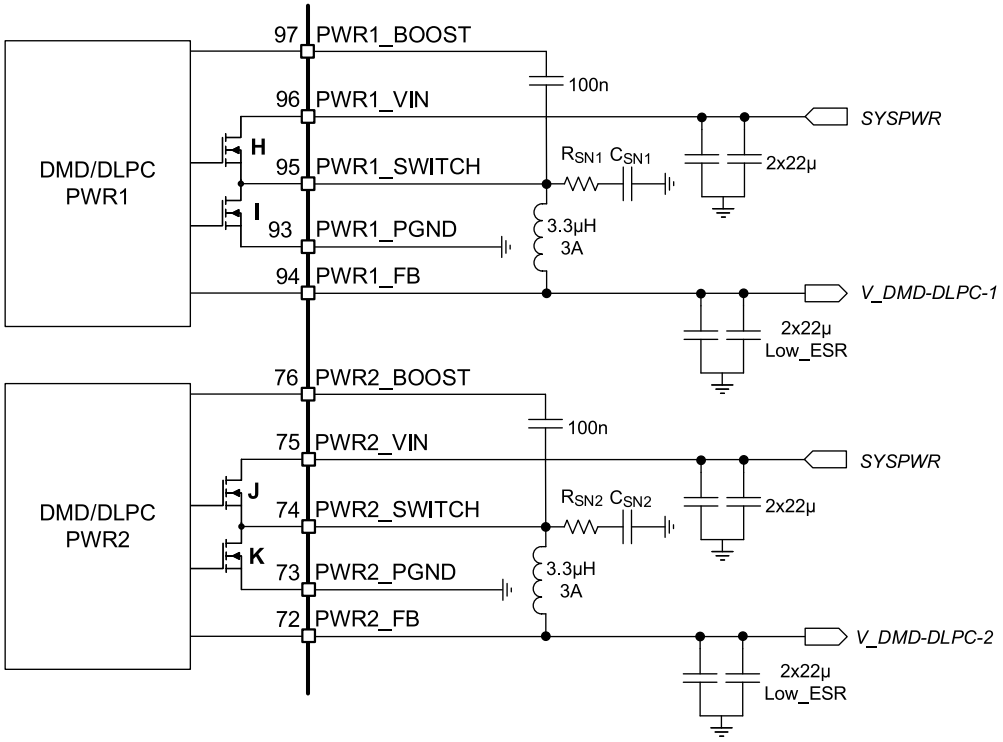


図 6-14. DMD / DLPC 降圧コンバータ

6.3.4.4 DMD 監視

DLPA3085 および DMD の損傷を防止するため、DMD ブロックの故障を継続的に監視します。DMD 電圧を保証できるように、発生する可能性のある複数の故障を監視します。故障には、制御ループの欠損や、コンバータの出力電圧が高すぎる、または低すぎるなどが考えられます。全体的な DMD フォルト ビットは、メイン ステータス レジスタ (0x0C) の DMD_FAULT にあります。表 6-2 に示すいずれかの故障が発生した場合、DMD_FAULT ビットが High にセットされます。

表 6-2. DMD フォルト通知

パワー グッド		
ブロック	レジスタ ビット	スレッショルド
HV レギュレータ	DMD_PG_FAULT	DMD_VRESET:90%、 DMD_VOFFSET および DMD_VBIAS:86% 立ち上がり、66% 立ち下がり
PWR1	BUCK_DMD1_PG_FAULT	比率:72%
PWR2	BUCK_DMD2_PG_FAULT	比率:72%
PWR3 (LDO_2)	LDO_GP2_PG_FAULT / LDO_DMD1_PG_ FAULT	80% 立ち上がり、60% 立ち下がり
PWR4 (LDO_1)	LDO_GP1_PG_FAULT / LDO_DMD1_PG_ FAULT	80% 立ち上がり、60% 立ち下がり
過電圧		
ブロック	レジスタ ビット	スレッショルド (V)
PWR1	BUCK_DMD1_OV_FAULT	比率:120%
PWR2	BUCK_DMD2_OV_FAULT	比率:120%
PWR3 (LDO_2)	LDO_GP2_OV_FAULT / LDO_DMD1_OV_FAULT	7

表 6-2. DMD フォルト通知 (続き)

PWR4 (LDO_1)	LDO_GP1_OV_FAULT / LDO_DMD1_OV_FAULT	7

6.3.4.4.1 パワー グッド

DMD HV レギュレータ、DMD 降圧コンバータ、補助 LDO、および HV レギュレータをサポートする LDO DMD には、すべてパワー グッド通知機能があります。

DMD HV レギュレータは連続的に監視され、出力レール DMD_VRESET、DMD_VOFFSET、DMD_VBIAS がレギュレーション状態にあるかどうかをチェックします。いずれかの出力レールがレギュレーション範囲外に低下した場合 (出力の短絡や過負荷など)、詳細ステータス レジスタ 3 (0x29) の DMD_PG_FAULT ビットがセットされます。DMD_VRESET のスレッショルドは 90%、DMD_VOFFSET/DMD_VBIAS のスレッショルドは 86% (立ち上がりエッジ) および 66% (立ち下がりエッジ)です。

2 つの DMD 降圧コンバータのパワー グッド信号は、出力電圧 (PWR1_FB および PWR2_FB) が定義されたウィンドウ内かどうかを示します。相対パワーグッド比は 72% です。これは、出力電圧が設定出力電圧の 72% を下回ると、パワーグッド ビットがアサートされることを意味します。パワー グッド ビットは、詳細ステータス レジスタ 3 (0x29) の BUCK_DMD1_PG_FAULT ビットと BUCK_DMD2_PG_FAULT ビットです。

LDO_1 および LDO_2 出力電圧も監視されます。LDO のパワー グッド フォルトがアサートされると、LDO 電圧は所定の値の 80% (立ち上がりエッジ) または 60% (立ち下がりエッジ) を下回っていることを意味します。LDO のパワー グッド通知は、詳細ステータス レジスタ 3 (0x29) の LDO_GP1_PG_FAULT / LDO_DMD1_PG_FAULT ビットと LDO_GP2_PG_FAULT / LDO_DMD2_PG_FAULT ビットです。

6.3.4.4.2 過電圧フォルト

過電圧フォルトは、出力電圧があらかじめ定義されたスレッショルドを上回ると発生します。DMD 降圧コンバータ、補助 LDO、および DMD HV レギュレータをサポートする LDO DMD について、過電圧フォルトが通知されます。LDO が汎用 LDO として使用されている場合、LDO_1 および LDO_2 の過電圧フォルトは全体の DMD_FAULT に反映されません。表 6-2 に、発生する可能性のある DMD 過電圧フォルトとそのスレッショルド レベルの概要を示します。

6.3.5 降圧コンバータ

DLPA3085 は、1 つの汎用降圧コンバータおよびサポート用 LDO (LDO_BUCKS) を備えています。プログラマブル 8 ビット降圧コンバータは、1V～5V の電圧を生成し、3A の出力電流制限を備えています。汎用 Buck2 (PWR6) が、現在サポートされています。図 6-15 に、1 つの降圧コンバータと LDO_BUCKS を示します 。

先に セクション 6.3.4 で説明した 2 つの DMD/DLPC 降圧コンバータは、この降圧コンバータと同じアーキテクチャを使用しており、同じ方法で構成できます。

Copyright © 2024 Texas Instruments Incorporated

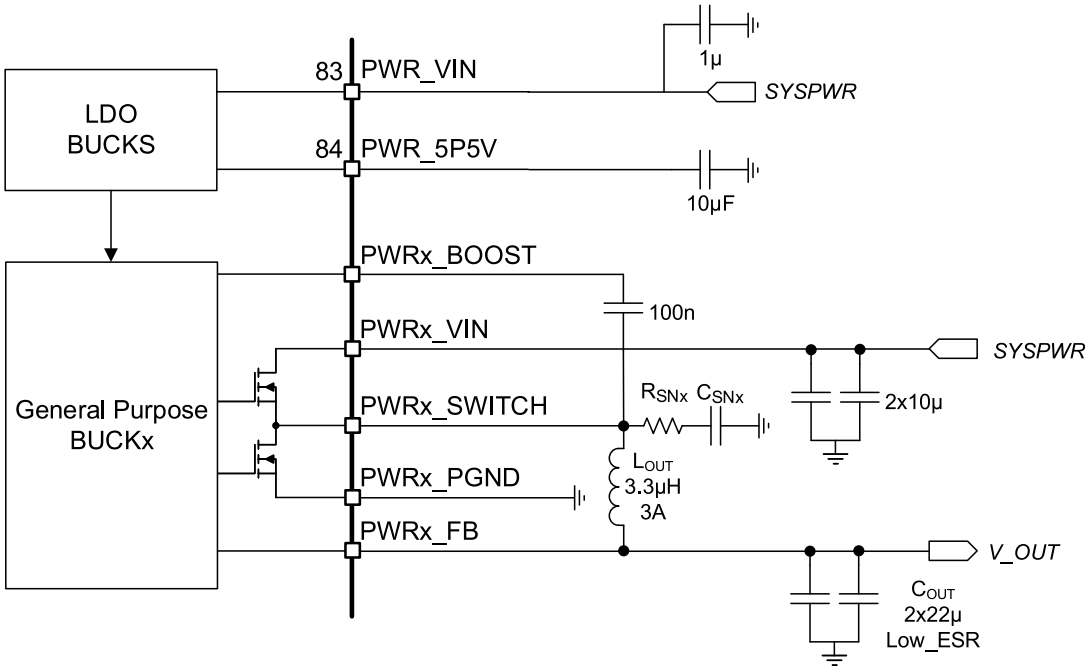


図 6-15. バック コンバータ

6.3.5.1 LDO 降圧

このレギュレータは、汎用降圧コンバータと 2 個の DMD/DLPC 降圧コンバータをサポートしており、5.5V のアナログ電圧を内部回路に供給します。入力に 1µF コンデンサを使用し、LDO の出力に 10µF コンデンサを使用します。

6.3.5.2 汎用降圧コンバータ

降圧コンバータは汎用です(図 6-15)。コンバータは、イネーブル レジスタ(0x01) の BUCK_GP2_EN によりイネーブルまたはディセーブルにできます。

汎用降圧 2 (PWR6) は、2A の電流容量を備えています。

降圧コンバータは、次の 2 つのスイッチング モードで動作できます。通常の 600kHz スイッチング周波数モードおよびスキップ モードです。スキップ モードは、軽負荷時の効率を高めるように設計されています。重負荷状態から出力電流が減少すると、インダクタ電流も減少し、最終的にはそのリップル付きの“谷”がゼロ レベルに達する点まで至ります。これは、連続導通モードと不連続導通モードの境界に当たります。ゼロ インダクタ電流が検出されると、整流 MOSFET がオフになります。負荷電流がさらに減少すると、コンバータは不連続導通モードに入ります。オン時間は連続導通モードのときとほぼ同じに保持されるため、出力コンデンサを小さな負荷電流でリファレンス電圧レベルまで放電するには、より長い時間がかかります。

6.3.5.3 降圧コンバータの監視

DLPA3085 および周辺回路の損傷を防止するため、降圧コンバータ ブロックのシステム故障を継続的に監視します。出力電圧が高すぎる、低すぎるなど、発生する可能性のある複数の故障を監視します。考えられる故障を 表 6-3 にまとめます。

表 6-3. 降圧コンバータのフォルト通知

パワー グッド		
ブロック	レジスタ ビット	スレッショルド (立ち上がりエッジ)
Gen.Buck2	BUCK_GP2_PG_FAULT	比率 72%
過電圧		
Gen.Buck2	BUCK_GP2_OV_FAULT	比率 120%

6.3.5.3.1 パワー グッド

降圧コンバータおよびそれをサポートする LDO_BUCK には、パワー グッド通知機能があります。降圧コンバータには個別の表示機能があります。

降圧コンバータのパワー グッドは、出力電圧 (PWR6_FB) が定義されたウィンドウ内であるかどうかを示します。相対パワーグッド比は 72% です。これは、出力電圧が設定電圧の 72% を下回ると、PG_FAULT ビットが High にセットされることを意味します。BUCK2 (PWR6) の降圧コンバータのパワー グッド ビットは、詳細ステータス レジスタ 1 (0x27) のビット、

- BUCK_GP2_PG_FAULT です。

6.3.5.3.2 過電圧フォルト

過電圧フォルトは、出力電圧があらかじめ定義されたスレッショルドを上回ると発生します。降圧コンバータおよび LDO_BUCKS について、過電圧フォルトが通知されます。LDO 電圧が 7.2V を上回ると、LDO_BUCKS の過電圧フォルトがアサートされます。汎用降圧コンバータの過電圧は、設定値の 120% であり、詳細ステータス レジスタ 2 (0x28) の BUCK_GP2_OV_FAULT ビットで読み出すことができます。

6.3.5.4 降圧コンバータの効率

入力電圧 12V での降圧コンバータの効率の概要を 図 6-16 に示します。いくつかの出力電圧レベルについて、負荷電流を変化させた場合の効率を示しています。

図 6-17 に、さまざまな出力電圧レベル (V_{OUT}) について、負荷電流 (I_{OUT}) が 1A のときの、降圧コンバータの効率と入力電圧 (V_{IN}) との関係を示します。

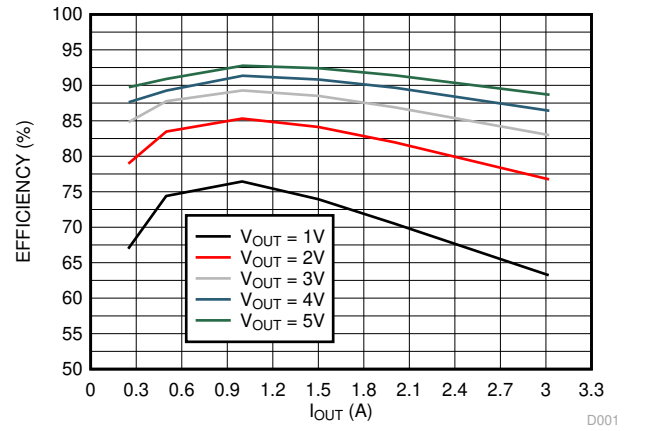


図 6-16. 降圧コンバータの効率と I_{OUT} との関係 (V_{IN} = 12V)

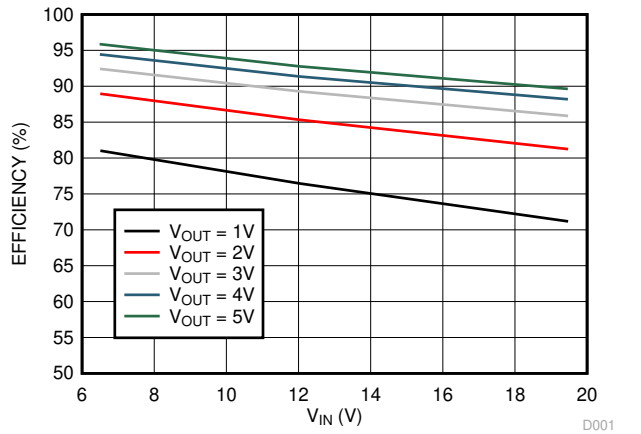


図 6-17. 降圧コンバータの効率と V_{IN} との関係 (I_{OUT} = 1A)

6.3.6 補助 LDO

LDO_1 および LDO_2 は 2 つの補助 LDO であり、追加の外部アプリケーションで使用できます。他の LDO はすべて内部使用のみを目的としており、負荷をかけてはいけません。LDO_1 (PWR4) は 3.3V の固定電圧、LDO_2 (PWR3) は 2.5V の固定電圧です。どちらの LDO も 200mA を供給できます。

6.3.7 測定システム

測定システム (図 6-18) は、内部および外部ノードを検出し、内蔵された AFE コンパレータによってデジタルに変換するように設計されています。このコンパレータの基準信号 ACMPR_REF は、DLPC から送られる PWM 信号をローパス フィルタ処理したものです。幅広い入力信号に対応するため、3 つのゲイン設定 (1x、9.5x、18x) を備えた可変ゲイン アンプ (VGA) が追加されています。VGA の最大入力電圧は 1.5V です。ただし、内部電圧の一部は VGA で処理するには大きすぎるため、先に分圧されます。

Copyright © 2024 Texas Instruments Incorporated

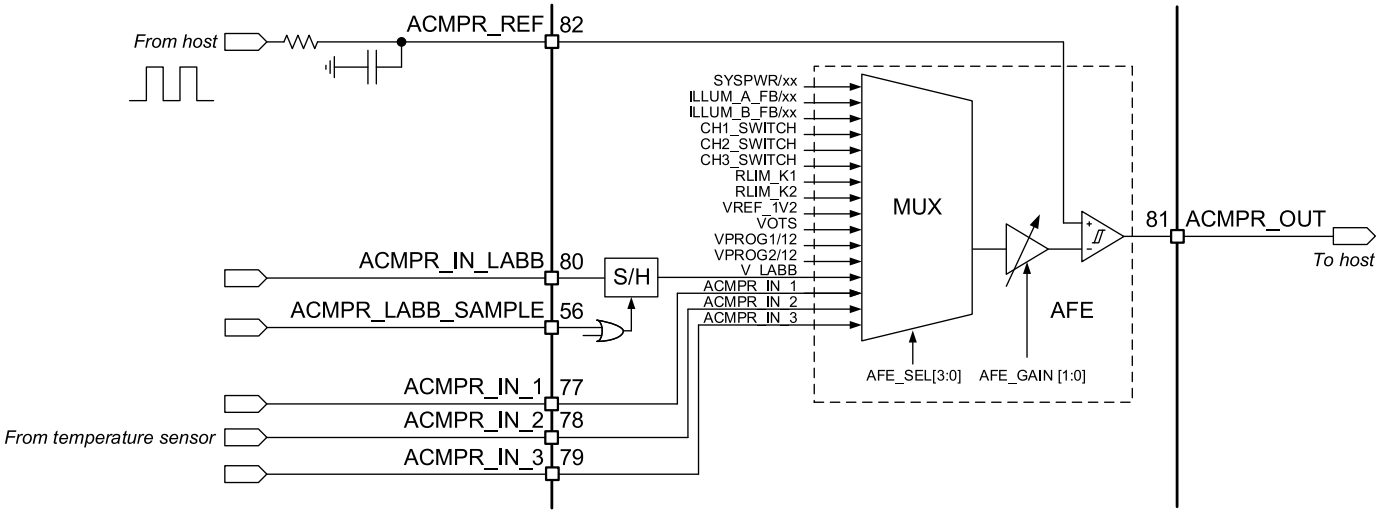


図 6-18. 測定システムの回路図

システム入力電圧 SYSPWR は、MUX の SYSPWR/xx 入力を選択することで測定できます。システム入力電圧を MUX に供給する前に、電圧を分圧する必要があります。これは、可変ゲイン アンプ (VGA) の処理できる電圧が最大 1.5V であるのに対して、システム電圧は最大 20V に達する可能性があるためです。分圧は DLPA3085 の内部で行われます。分圧係数の選択 (VIN 分圧係数) は、照明ドライバの AUTO_LED_TURN_OFF 機能と組み合わされます。

LED 電圧は、LED のコモン アノードでも、各 LED のカソードを個別にでも、測定して監視できます。LED アノード電圧 (V_{LED})は、照明ドライバのフィードバック ピン (ILLUM_A_FB) を検出することで測定されます。SYSPWR と同様に、LED アノード電圧を分圧してから、MUX に供給する必要があります。分圧係数は、照明ドライバの過電圧フォルト レベルと組み合わされます。カソード電圧 CH1、2、3_SWITCH は、分圧係数なしで MUX に直接供給されます。

LED 電流は、検出抵抗 R_{LIM} の値と、抵抗の両端の電圧がわかれば決定できます。センス抵抗の上側の電圧は、MUX 入力 RLIM_K1 によって測定できます。抵抗の下側は GND に接続されています。

VOTS は、オンチップ温度センサに接続されています。この電圧は、チップの接合部温度を測定するものです。温度 (°C) = 300 × VOTS (V) - 270。

LABB は、Local Area Brightness Boost を略した機能です。LABB は、適切なコントラストと彩度を維持しながら、局所的に輝度を上げます。この機能に必要なセンサは、ピン ACMPR_IN_LABB に接続する必要があります。

ACMPR_IN_1、2、3 では、温度センサなどからの外部信号を測定できます。入力電圧が 1.5V を超えないようにしてください。

6.4 デバイスの機能モード

表 6-4. 動作モード

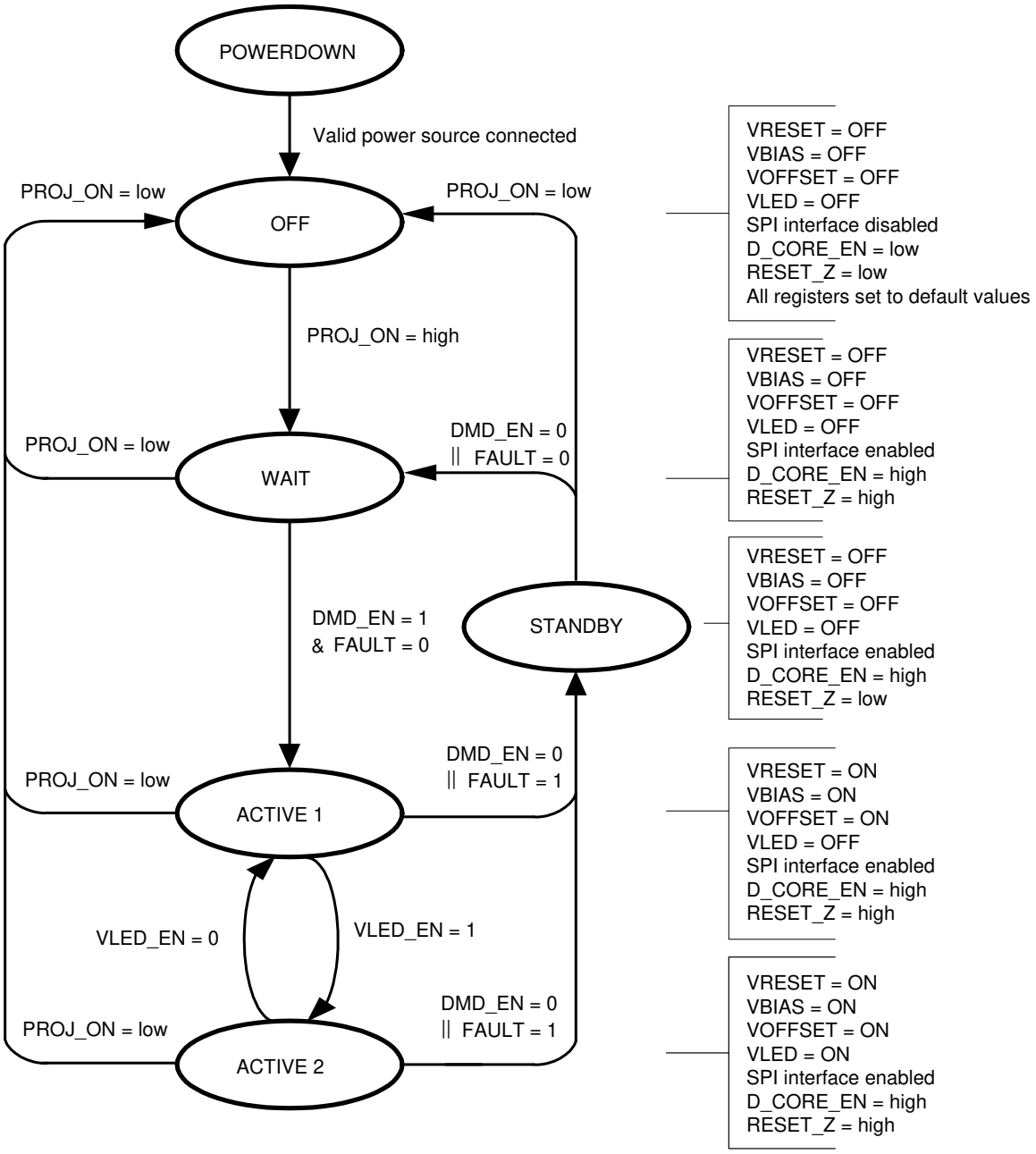
モード	説明
オフ	これは消費電力が最小の動作モードです。すべての電源機能がオフになり、レジスタはデフォルト値にリセットされ、IC は SPI コマンドに応答しません。RESET_Z ピンは Low にプルされます。IC は、PROJ_ON ピンが Low になると必ず OFF モードに移行します。
WAIT	DMD レギュレータと LED 電源 (V_{LED})はオフになりますが、IC は SPI に応答します。PROJ_ON が High になり、DMD_EN [(1)] ビットが 0 になるか、またはフォルトが解決されると、デバイスは WAIT モードに移行します。
STANDBY	本デバイスは、フォルト条件が検出されると STANDBY モードに移行します[(2)]。(セクション 6.5.2 を参照)。フォルト状態が解消されると、WAIT モードに移行します。
ACTIVE1	DMD 電源はイネーブルですが、LED 電源 (V_{LED}) はディセーブルです。PROJ_ON ピンは High、DMD_EN ビットは 1、ILLUM_EN[(3)] ビットは 0 に設定する必要があります。
ACTIVE2	DMD 電源および LED 電源はイネーブルです。PROJ_ON ピンは High で、DMD_EN ビットおよび ILLUM_EN ビットを 1 に設定する必要があります。

(1) 設定は、イネーブル レジスタのビット DMD_EN で行うことができます。

(2) パワー グッド フォルト、過電圧、過熱シャットダウン、低電圧誤動作防止。
(3) 設定は、イネーブル レジスタのビット ILLUM_EN で行うことができます 。

表 6-5. デバイスの状態と制御ピンの状態との関係

PROJ_ON ピン	状態
Low	オフ
High	WAIT STANDBY ACTIVE1 ACTIVE2 (デバイスの状態は、DMD_EN ビットおよび ILLUM_EN ビットによって、また、何らかのフォルト条件が発生しているかどうかによって異なります。)



A. || = OR、& = AND
B. FAULT = いずれかの電源で低電圧、サーマル シャットダウン、または UVLO 検出

Copyright © 2024 Texas Instruments Incorporated

C. UVLO が検出されると、図に示すように、DLPA3085 はスタンバイ状態になります。これは、消費電力が最小の状態ではありません。低消費電力が必要な場合は、PROJ_ON を Low に設定する必要があります。
D. DMD_EN レジスタ ビットは、SPI 書き込みによりリセットまたはセットできます。PROJ_ON が Low から High になると、DMD_EN はデフォルトの 0 になり、その後、DLPC ASIC ソフトウェアによって自動的に 1 に設定されます。また、FAULT = 1 の場合、DMD_EN レジスタビットはリセットされます。
E. D_CORE_EN は DLPA3085 の内部信号です。この信号により、VCORE レギュレータがオンになります。

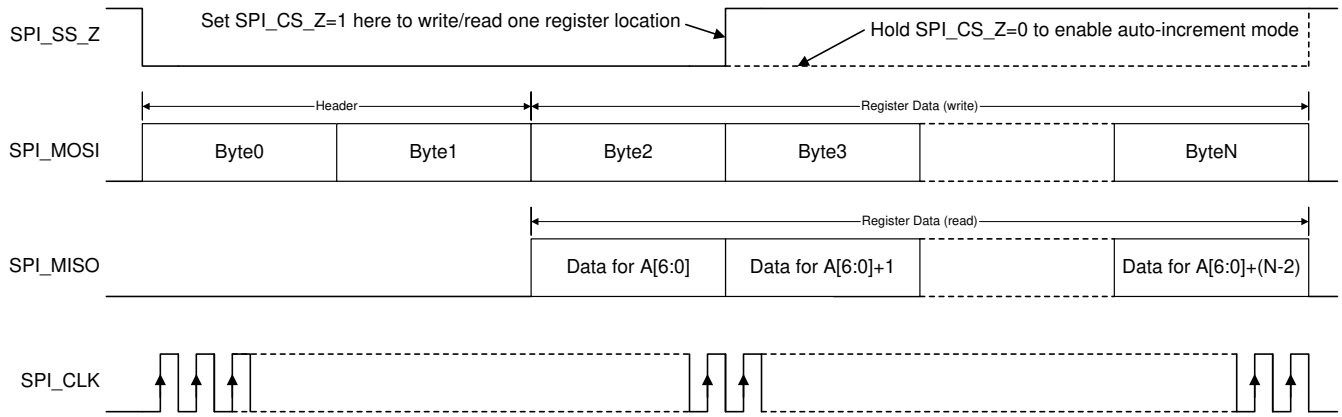
図 6-19. 状態遷移図

6.5 プログラミング

このセクションでは、DLPA3085 のシリアル プロトコル インターフェイス (SPI)、割り込み処理、デバイスのシャットダウン、レジスタ保護について説明します。

6.5.1 SPI

DLPA3085 は、下記の 2 つの SPI クロック周波数モードをサポートする 4 線式 SPI ポートを備えています。0MHz～36MHz および 20MHz～40MHz。クロック周波数モードは、レジスタ DIG_SPI_FAST_SEL で設定できます。このインターフェイスは、読み取りと書き込みの両方の動作をサポートしています。SPI_SS_Z 入力は、SPI ポートのアクティブ Low チップ セレクトとして機能します。レジスタへの書き込みまたはレジスタからの読み出しを行うには、SPI_SS_Z 入力を強制的に Low にする必要があります。SPI_SS_Z を強制的に High にすると、SPI_MOSI 入力のデータは無視され、SPI_MISO 出力は強制的に高インピーダンス状態になります。SPI_MOSI 入力は、ポートのシリアル データ入力として機能し、SPI_MISO 出力はシリアル データ出力として機能します。SPI_CLK 入力は、入力データと出力データの両方のシリアル データ クロックとして機能します。SPI_MOSI 入力のデータは SPI_CLK の立ち上がりエッジでラッチされ、SPI_CLK の立ち下がりエッジで SPI_MISO 出力から出力されます。図 6-20 に、SPI ポート プロトコルを示します。バイト 0 はコマンド バイトと呼ばれ、最上位ビットは書き込み / 非読み取り (W/nR) ビットです。W/nR ビットについては、1 は書き込み動作、0 は読み取り動作を示します。コマンド バイトの残りの 7 ビットは、書き込みまたは読み取り動作の対象となるレジスタ アドレスです。SPI ポートは、自動インクリメント モードの実装により、連続した複数のレジスタ アドレスの書き込みおよび読み取り動作をサポートします。図 6-20 に示すように、自動インクリメント モードは、複数のデータ バイトに対して SPI_SS_Z 入力を Low に保持するだけで起動されます。レジスタ アドレスは、データ バイトが転送されるたびに、コマンド バイトで指定されたアドレスから自動的にインクリメントされます。アドレス 0x7Fh に達すると、アドレス ポインタは 0x00h に戻ります。



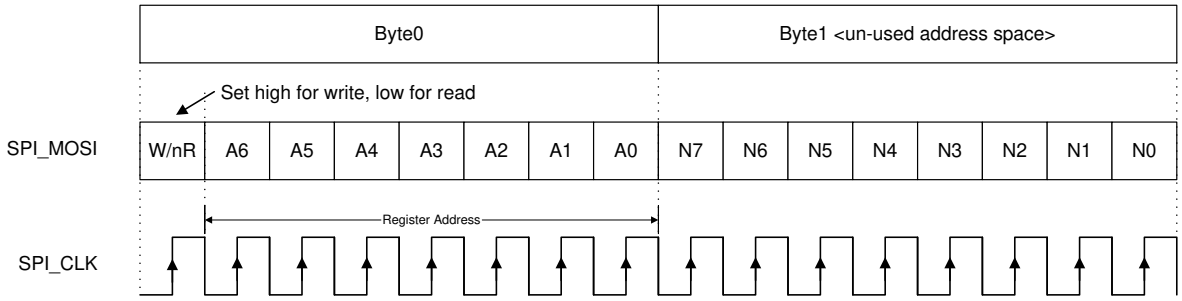


図 6-20. SPI プロトコル

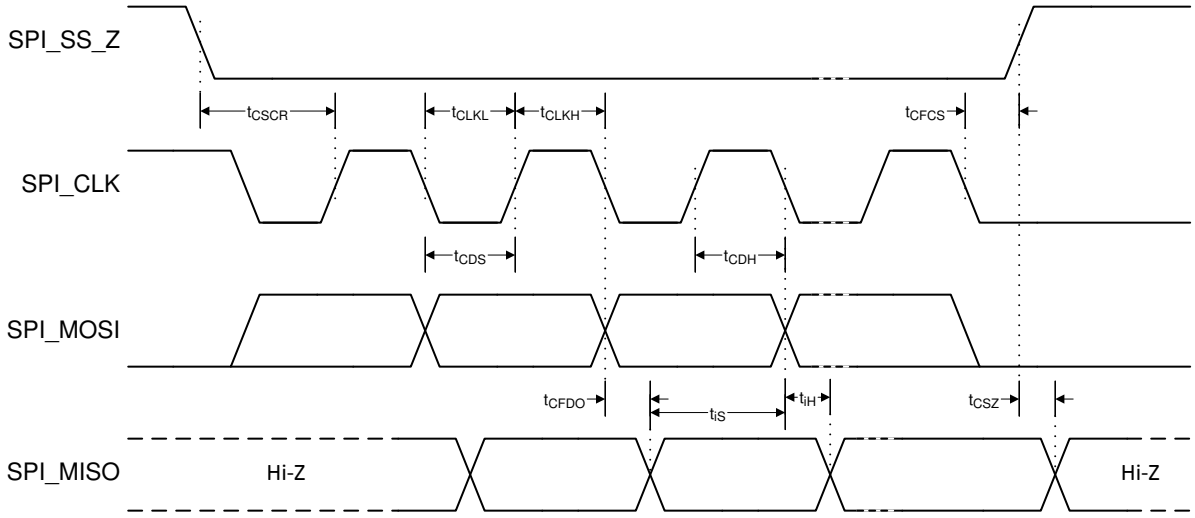


図 6-21. SPI タイミング図

6.5.2 割り込み

DLPA3085 には、過熱、パワー グッド、過電圧フォルトなど、システムのいくつかのフォルトにフラグを立てる機能があります。特定のフォルト条件が発生すると、表 6-6 の 1 つまたは複数のビットがセットされます。メイン ステータス レジスタ (0x0C) のビットをセットすると、割り込みイベントがトリガされ、INT_Z ピンがプルダウンされます。割り込みマスク レジスタ (0x0D) の各 MASK ビットをセットすることで、割り込みをマスクできます 。MASK ビットをセットすると、特定のフォルト状況で INT_Z が Low にプルされることを阻止します。上位レベルのフォルトは、メイン ステータス レジスタ (0x0C) で読み

Copyright © 2024 Texas Instruments Incorporated

出すことができ、下位レベルのフォルトは、詳細ステータス レジスタ 1 (0x27) ～詳細ステータス レジスタ 4 (0x2A) で読み出すことができます。表 6-6 に、フォルトの概要とその関連性を示します。

表 6-6. 割り込みレジスタ

上位レベル	中レベル	下位レベル
SUPPLY_FAULT	DMD_FAULT	DMD_PG_FAULT
		BUCK_DMD1_PG_FAULT
		BUCK_DMD1_OV_FAULT
		BUCK_DMD2_PG_FAULT
		BUCK_DMD2_OV_FAULT
		LDO_GP1_PG_FAULT / LDO_DMD1_PG_FAULT
		LDO_GP1_OV_FAULT / LDO_DMD1_OV_FAULT
		LDO_GP2_PG_FAULT / LDO_DMD2_PG_FAULT
		LDO_GP2_OV_FAULT / LDO_DMD2_OV_FAULT
	BUCK_GP2_PG_FAULT	
	BUCK_GP2_OV_FAULT	
ILLUM_FAULT	ILLUM_BC1_PG_FAULT	
	ILLUM_BC1_OV_FAULT	
	ILLUM_BC2_PG_FAULT	
	ILLUM_BC2_OV_FAULT	
PROJ_ON_INT		
TS_SHUT		
TS_WARN		

6.5.3 フォルト発生時の高速シャットダウン

DLPA3085 には、2 つのシャットダウン モードがあります。PROJ_ON を Low にした後に開始される通常のシャットダウンと、高速パワーダウン モードです。高速パワーダウン機能は、レジスタ メイン ステータス レジスタ (0x01) のビット 7、FAST_SHUTDOWN_EN によりイネーブルまたはディセーブルでき ます。デフォルトでは、このモードが有効になっています。

高速パワーダウン機能がイネーブルのとき、特定のフォルトが発生すると高速シャットダウンが開始されます。このシャットダウンは DLPC とは無関係に独自に実行されます。DLPA3085 は、特定のフォルトに対してのみ高速シャットダウン モードに移行します。DLPA3085 によってフラグが立てられたすべてのフォルトに対してではありません。DLPA3085 が高速シャットダウンに移行するフォルトを 表 6-7 に示します。

表 6-7. 高速シャットダウンをトリガするフォルト

上位レベル	下位レベル
TS_SHUT	
DMD_FAULT	DMD_PG_FAULT
	BUCK_DMD1_PG_FAULT
	BUCK_DMD1_OV_FAULT
	BUCK_DMD2_PG_FAULT
	BUCK_DMD2_OV_FAULT
	LDO_GP1_PG_FAULT / LDO_DMD1_PG_FAULT
	LDO_GP1_OV_FAULT / LDO_DMD1_OV_FAULT
	LDO_GP2_PG_FAULT / LDO_DMD2_PG_FAULT
	LDO_GP2_OV_FAULT / LDO_DMD2_OV_FAULT

表 6-7. 高速シャットダウンをトリガするフォルト (続き)

上位レベル	下位レベル
ILLUM_FAULT	ILLUM_BC1_OV_FAULT
	ILLUM_BC2_OV_FAULT

Copyright © 2024 Texas Instruments Incorporated

6.6 レジスタ マップ

レジスタアドレス、デフォルト、R/W、レジスタ名。**太字** の設定は、ハードワイヤードのデフォルトです。

表 6-8. レジスタ マップ

名称	ビット	説明
0x00、40、R/W、チップ識別		
CHIPID	[7:4]	チップ識別番号:4 (hex)
REVID	[3:0]	リビジョン番号、0 (hex)
0x01、82、R/W、イネーブルレジスタ		
FAST_SHUTDOWN_EN	[7]	0:高速シャットダウン ディセーブル **1:高速シャットダウン イネーブル**
CW_EN	[6]	予約済み
BUCK_GP3_EN	[5]	予約済み。デフォルト値は 0
BUCK_GP2_EN	[4]	**0:汎用 Buck2 ディセーブル** 1:汎用 Buck2 イネーブル
BUCK_GP1_EN	[3]	予約済み。デフォルト値は 0
ILLUM_LED_AUTO_OFF_EN	[2]	**0:ILLUM_LED_AUTO_OFF_EN ディセーブル** 1:ILLUM_LED_AUTO_OFF_EN イネーブル
ILLUM_EN	[1]	0:ILLUM レギュレータ ディセーブル **1:ILLUM レギュレータ イネーブル**
DMD_EN	[0]	**0:DMD レギュレータ ディセーブル** 1:DMD レギュレータ イネーブル
0x02、70、R/W、IREG スイッチ制御		
予約済み	[7]	予約済み、値はドントケア。
ILLUM_ILIM	[6:3]	Rlim 電圧の上側 (mV)。Illum 電流制限値 = Rlim 電圧 / Rlim 0000:17 / 1000:73 0001:20 / 1001:88 0010:23 / 1010:102 0011:25 / 1011:117 0100:29 / 1100:133 0101:37 / 1101:154 0110:44 / **1110:176** 0111:59 / 1111:197
ILLUM_SW_ILIM_EN	[2:0]	ビット 2:CH3、MOSFET R 過渡電流制限 (**0:ディセーブル**、1:イネーブル) ビット 1:CH2、MOSFET Q 過渡電流制限 (**0:ディセーブル**、1:イネーブル) ビット 0:CH1、MOSFET P 過渡電流制限 (**0:ディセーブル**、1:イネーブル)
0x03、00、R/W、SW1_IDAC(1)		
予約済み	[7:2]	予約済み、値はドントケア。
SW1_IDAC<9:8>	[1:0]	CH1 (A) の LED 電流 = (ビット値 + 1)/1024) × (150mV / Rlim)、10 ビット レジスタ (レジスタ 0x03 および 0x04) の最上位ビット。 **00 0000 0000 [オフ]** 00 0011 0011 [(52/1024) × (150mV/Rlim)]、最小コード。 …. 11 1111 1111 [150mV/Rlim]

表 6-8. レジスタ マップ (続き)

名称	ビット	説明
0x04、00、R/W、SW1_IDAC(2)		
SW1_IDAC<7:0>	[7:0]	CH1 (A) の LED 電流 = (ビット値 + 1)/1024) × (150mV/Rlim)、10 ビット レジスタ (レジスタ 0x03 および 0x04) の最下位ビット。 **00 0000 0000 [オフ]** 00 0011 0011 [(52/1024) × (150mV/Rlim)]、最小コード。 …. 11 1111 1111 [150mV/Rlim]
0x05、00、R/W、SW2_IDAC(1)		
予約済み	[7:2]	予約済み、値はドントケア。
SW2_IDAC<9:8>	[1:0]	CH2 (A) の LED 電流 = (ビット値 + 1)/1024) × (150mV / Rlim)、10 ビット レジスタ (レジスタ 0x05 および 0x06) の最上位ビット。 **00 0000 0000 [オフ]** 00 0011 0011 [(52/1024) × (150mV/Rlim)]、最小コード。 …. 11 1111 1111 [150mV/Rlim]
0x06、00、R/W、SW2_IDAC(2)		
SW2_IDAC<7:0>	[7:0]	CH2 (A) の LED 電流 = (ビット値 + 1)/1024) × (150mV/Rlim)、10 ビット レジスタ (レジスタ 0x05 および 0x06) の最下位ビット。 **00 0000 0000 [オフ]** 00 0011 0011 [(52/1024) × (150mV/Rlim)]、最小コード。 …. 11 1111 1111 [150mV/Rlim]
0x07、00、R/W、SW3_IDAC(1)		
予約済み	[7:2]	予約済み、値はドントケア。
SW3_IDAC<9:8>	[1:0]	CH3 (A) の LED 電流 = (ビット値 + 1)/1024) × (150mV / Rlim)、10 ビット レジスタ (レジスタ 0x07 および 0x08) の最上位ビット。 **00 0000 0000 [オフ]** 00 0011 0011 [(52/1024) × (150mV/Rlim)]、最小コード。 …. 11 1111 1111 [150mV/Rlim]
0x08、00、R/W、SW3_IDAC(2)		
SW3_IDAC<7:0>	[7:0]	CH3 (A) の LED 電流 = (ビット値 + 1)/1024) × (150mV/Rlim)、10 ビット レジスタ (レジスタ 0x07 および 0x08) の最下位ビット。 **00 0000 0000 [オフ]** 00 0011 0011 [(52/1024) × (150mV/Rlim)]、最小コード。 …. 11 1111 1111 [150mV/Rlim]
0x0C、00、R、メイン ステータスレジスタ		
SUPPLY_FAULT	[7]	**0:いずれの LV 電源でも PG または OV 故障がない** 1:LV 電源の PG 故障
ILLUM_FAULT	[6]	**0:ILLUM_FAULT = LOW** 1:ILLUM_FAULT = HIGH
PROJ_ON_INT	[5]	**0:PROJ_ON = HIGH** 1:PROJ_ON = LOW
DMD_FAULT	[4]	**0:DMD_FAULT = LOW** 1:DMD_FAULT = HIGH
BAT_LOW_SHUT	[3]	予約済み
BAT_LOW_WARN	[2]	予約済み
TS_SHUT	[1]	**0:チップ温度 < 132.5°C かつ V5V0 で違反なし** 1:チップ温度 > 156.5°C または V5V0 で違反
TS_WARN	[0]	**0:チップ温度 < 121.4°C** 1:チップ温度 > 123.4°C

Copyright © 2024 Texas Instruments Incorporated

表 6-8. レジスタ マップ (続き)

名称	ビット	説明
レジスタ 0x0D、F5、割り込みマスク レジスタ		
SUPPLY_FAULT_MASK	[7]	0:SUPPLY_FAULT 割り込みにマスクなし **1:SUPPLY_FAULT 割り込みにマスク**
ILLUM_FAULT_MASK	[6]	0:ILLUM_FAULT 割り込みにマスクなし **1:ILLUM_FAULT 割り込みにマスク**
PROJ_ON_INT_MASK	[5]	0:PROJ_ON_INT 割り込みにマスクなし **1:PROJ_ON_INT 割り込みにマスク**
DMD_FAULT_MASK	[4]	0:DMD_FAULT 割り込みにマスクなし **1:DMD_FAULT 割り込みにマスク**
BAT_LOW_SHUT_MASK	[3]	**0:BAT_LOW_SHUT 割り込みにマスクなし** 1:BAT_LOW_SHUT 割り込みにマスク
BAT_LOW_WARN_MASK	[2]	0:BAT_LOW_WARN 割り込みにマスクなし **1:BAT_LOW_WARN 割り込みにマスク**
TS_SHUT_MASK	[1]	**0:TS_SHUT 割り込みにマスクなし** 1:TS_SHUT 割り込みにマスク
TS_WARN_MASK	[0]	0:TS_WARN 割り込みにマスクなし **1:TS_WARN 割り込みにマスク**
0x27、00、R、詳細ステータス レジスタ 1 (汎用および ILLUM ブロックのパワー グッド故障)		
BUCK_GP3_PG_FAULT	[7]	**予約済み。デフォルト値は 0**
BUCK_GP1_PG_FAULT	[6]	**予約済み。デフォルト値は 0**
BUCK_GP2_PG_FAULT	[5]	**0:故障なし** 1:汎用 Buck2 パワー グッド故障。高速シャットダウンを開始しません。
予約済み	[4]	
ILLUM_BC1_PG_FAULT	[3]	**0:故障なし** 1:ILLUM 降圧コンバータ 1 パワー グッド故障。高速シャットダウンを開始しません。
ILLUM_BC2_PG_FAULT	[2]	**0:故障なし** 1:ILLUM 降圧コンバータ 2 パワー グッド故障。高速シャットダウンを開始しません。
予約済み	[1]	**予約済み、値は常に 0**
予約済み	[0]	**予約済み、値は常に 0**
0x28、00、R、詳細ステータス レジスタ 2 (汎用および ILLUM ブロックの過電圧故障)		
BUCK_GP3_OV_FAULT	[7]	**予約済み。デフォルト値は 0**
BUCK_GP1_OV_FAULT	[6]	**予約済み。デフォルト値は 0**
BUCK_GP2_OV_FAULT	[5]	**0:故障なし** 1:汎用 Buck 2 過電圧故障。高速シャットダウンを開始しません。
予約済み	[4]	**予約済み、値は常に 0**
ILLUM_BC1_OV_FAULT	[3]	**0:故障なし** 1:ILLUM 降圧コンバータ 1 過電圧故障。高速シャットダウンを開始しません。
ILLUM_BC2_OV_FAULT	[2]	**0:故障なし** 1:ILLUM 降圧コンバータ 2 過電圧故障。高速シャットダウンを開始しません。
予約済み	[1]	**予約済み、値は常に 0**
予約済み	[0]	**予約済み、値は常に 0**
0x29、00、R、詳細ステータス レジスタ 3 (DMD 関連ブロックのパワー グッド故障)		
予約済み	[7]	**予約済み、値は常に 0**
DMD_PG_FAULT	[6]	**0:故障なし** 1:VBIAS、VOFS、VRST のパワーグッド障害。高速シャットダウンを開始します。
BUCK_DMD1_PG_FAULT	[5]	**0:故障なし** 1:Buck1 (DMD 電圧の生成に使用) パワーグッド故障。高速シャットダウンを開始します。

表 6-8. レジスタ マップ (続き)

名称	ビット	説明
BUCK_DMD2_PG_FAULT	[4]	**0**:故障なし 1:Buck2 (DMD 電圧の生成に使用) パワーグッド故障。高速シャットダウンを開始します。
予約済み	[3]	**予約済み、値は常に 0**
予約済み	[2]	**予約済み、値は常に 0**
LDO_GP1_PG_FAULT / LDO_DMD1_PG_FAULT	[1]	**0**:故障なし 1:LDO1 (汎用または DMD 固有の LDO として使用) のパワー グッド故障。高速シャットダウンを開始します。
LDO_GP2_PG_FAULT / LDO_DMD2_PG_FAULT	[0]	**0**:故障なし 1:LDO2 (汎用または DMD 固有の LDO として使用) のパワー グッド故障。高速シャットダウンを開始します。
0x2A、00、R、詳細ステータス レジスタ 4 (DMD 関連ブロックおよびカラー ホイールの過電圧故障)		
予約済み	[7]	**予約済み、値は常に 0**
予約済み	[6]	**予約済み、値は常に 0**
BUCK_DMD1_OV_FAULT	[5]	**0**:故障なし 1:Buck1 (DMD 電圧の生成に使用) 過電圧故障
BUCK_DMD2_OV_FAULT	[4]	**0**:故障なし 1:Buck2 (DMD 電圧の生成に使用) 過電圧故障
予約済み	[3]	**予約済み、値は常に 0**
予約済み	[2]	**予約済み、値は常に 0**
LDO_GP1_OV_FAULT / LDO_DMD1_OV_FAULT	[1]	**0**:故障なし 1:LDO1 (汎用または DMD 固有の LDO として使用) 過電圧故障
LDO_GP2_OV_FAULT / LDO_DMD2_OV_FAULT	[0]	**0**:故障なし 1:LDO2 (汎用または DMD 固有の LDO として使用) 過電圧故障

Copyright © 2024 Texas Instruments Incorporated

7 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 アプリケーション情報

ディスプレイ アプリケーションで DLPA3085 を使用すると、すべてのアナログ電源や RGB LED ドライバ (LED 1 個あたり最大 16A、直列 LED で最大 32A) を含む必要なすべてのアナログ機能を備えており、堅牢で効率的なディスプレイ ソリューションを実現できます。各 DLP アプリケーションは、主にシステムの光学アーキテクチャと、DLPC84xx DLP コントローラ チップが受け入れるデータ形式の違いで派生するものです。

7.2 代表的なアプリケーション

DLPA3085 を使用する一般的なアプリケーションは、0.47 4K DMD (DLP472TP) および DLPC84xx コントローラと組み合わせて、非常にポータブル性能の高い小型プロジェクタを作成することです。プロジェクタにおいて、DLPC84xx は、通常、図 7-1 に示すように、HDMI または VGA アナログを使用して PC またはビデオ プレーヤから画像を受信します。適切なペリフェラル チップを追加すると、カード リーダーおよび Wi-Fi を使用して画像を受信することもできます。DLPA3085 は、アプリケーションの必要に応じて、電源シーケンスを実行するとともに、RGB LED 電流を制御します。

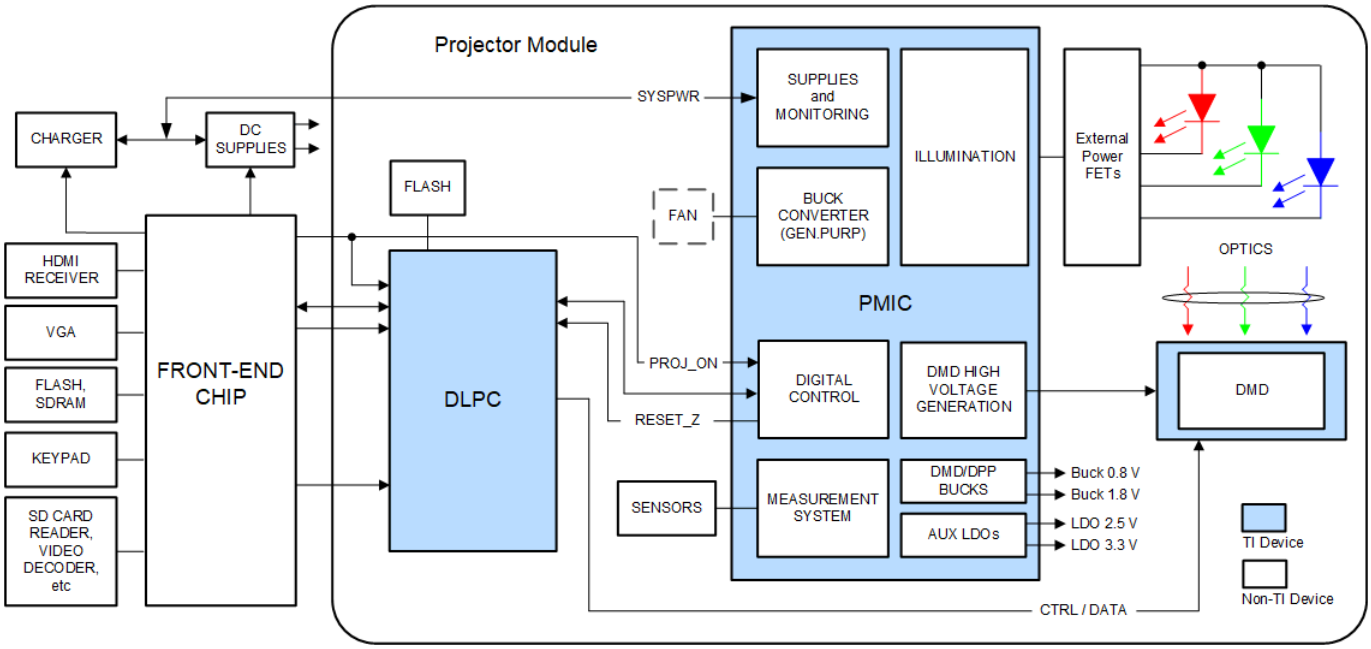


図 7-1. DLPA3085 を使用した代表的なセットアップ

7.2.1 設計要件

DMD、DLPC84xx コントローラ、DLPA3085 PMIC/LED ドライバで構成された DLP チップ セットを使用すると、ポータブル性能が非常に高いプロジェクタを作成できます。DLPC84xx はデジタル画像処理を行い、DLPA3085 はプロジェクタが必要とするアナログ機能を備え、DMD は投影画像を生成するためのディスプレイ デバイスです。チップセットに搭載されている 3 つの DLP チップに加えて、他のチップが必要になることがあります。DLPC84xx を制御するソフトウェアとファームウェアを格納するために、少なくともフラッシュ部品が必要です。DMD に照射される照明光は、通常、赤、緑、青の LED から得られます。これらは多くの場合、3 つの個別のパッケージに収容されていますが、プロジェクタ全体のサイズを

縮小するために、同じパッケージに複数の色の LED ダイを収容することがあります。大きい LED 電流をサポートできるように、DLPA3085 の外部にパワー FET が必要です。 DLPC84xx をフロント エンド チップに接続して画像を受信するためには、通常はパラレル インターフェイスを使用します。パラレル インターフェイスを使用する際に、DLPC84xx にコマンドを入力するためには、I^2C をフロントエンドチップに接続する必要があります。

DLPA3085 は、プロジェクタ システムの電源として機能する 3 つの降圧スイッチング レギュレータを内蔵しています。レギュレータのうち 2 つは、DLP チップセットへの電力供給用に 0.8V と 1.8V に固定されています。残りの 1 個の降圧レギュレータは汎用用途に使用可能であり、その電圧はプログラマブルです。このレギュレータを使用して、可変速ファンを駆動したり、フロントエンド チップなど他のプロジェクタチップに電力を供給したりできます。DLPA3085 の入力で必要な電源は、外部 DC 電源からの SYSPWR のみです。PROJ_ON と呼ばれる 1 つの信号を使用して、プロジェクタ全体のオン / オフを切り替えることができます。PROJ_ON が High のとき、プロジェクタの電源がオンになり、画像の表示が開始されます。PROJ_ON を Low に設定すると、プロジェクタはオフになり、SYSPWR にわずか数マイクロアンペアの電流が流れます。

7.2.2 詳細な設計手順

0.47 4K DMD (DLP472TP)、DLPC84xx、DLPA3085 を接続するには、リファレンス デザインの回路図を参照してください。この回路図によって基板レイアウトを作成すると、基非常に小型の基板を実現できます。リファレンス デザイン データベースには、小型基板レイアウトの例が含まれています。信頼性の高いプロジェクタを動作させるには、レイアウトのガイドラインに従う必要があります。LED パッケージおよび DMD を搭載した光学エンジンは、通常、DLP プロジェクタの光学設計を専門とする光学 OEM から供給されます。

降圧コンバータの部品選択は、主に出力電圧によって決まります。表 7-1 に、与えられた出力電圧に対するインダクタ L_{OUT} およびコンデンサ C_{OUT} の推奨値を示します 。

表 7-1. 推奨する降圧コンバータの L_{OUT} および C_{OUT}

V_{OUT} (V)	L_{OUT} (µH)			C_{OUT} (µF)	
	最小値	代表値	最大値	最小値	最大値
1～1.5	1.0	2.2	4.7	10	132
1.5～3.3	2.2	3.3	4.7	22	68
3.3～5	3.3		4.7	22	68

インダクタのピーク ツー ピーク リップル電流、ピーク電流、および RMS 電流は、それぞれ 式 8、式 9、および 式 10 で計算できます。インダクタの飽和電流定格は、計算されたピーク インダクタ電流よりも大きい必要があります。同様に、インダクタの RMS または加熱電流定格は、RMS 電流の計算値よりも大きい必要があります。降圧コンバータのスイッチング周波数は、約 600kHz (f_{SWITCH}) です。

$$I_{L_OUT_RIPPLE_P-P} = \frac{\frac{V_{OUT}}{V_{IN_MAX}} \cdot (V_{IN_MAX} - V_{OUT})}{L_{OUT} \cdot f_{SWITCH}} \tag{8}$$

$$I_{L_OUT_PEAK} = I_{L_OUT} + \frac{I_{L_OUT_RIPPLE_P-P}}{2} \tag{9}$$

$$I_{L_OUT(RMS)} = \sqrt{I_{L_OUT}^2 + \frac{1}{12} \cdot I_{L_OUT_RIPPLE_P-P}^2} \tag{10}$$

コンデンサの値と ESR によって、出力電圧リップルのレベルが決まります。この降圧コンバータは、セラミックまたは他の低 ESR コンデンサとともに使用するよう設計されています。出力コンデンサに対して必要な RMS 電流定格は、式 11 で求められます。

Copyright © 2024 Texas Instruments Incorporated

$$I_{C_OUT(RMS)} = \frac{V_{OUT} \cdot (V_{IN} - V_{OUT})}{\sqrt{12} \cdot V_{IN} \cdot L_{OUT} \cdot f_{SWITCH}} \quad (11)$$

降圧コンバータの構成では、この他に 2 つの部品を選択する必要があります。入力コンデンサ (PWRx_VIN ピン) の値は、選択した出力容量 C_{OUT} の半分以上である必要があります。この場合、C_{IN} 2 × 10μF で十分です。PWRx_SWITCH と PWRx_BOOST の間にあるコンデンサは、ハイサイド FET を駆動するためのチャージ ポンプ コンデンサです。推奨値は 100nF です。

降圧コンバータのスイッチング エッジは比較的高速なので、電圧オーバーシュートとリンギングが問題になる可能性があります。この問題を克服するために、スナバ回路を使用します。スナバ回路は、スイッチ ノードからグランドに対して、直列に接続される抵抗とコンデンサで構成されます。スナバ回路は、スイッチング遷移中に寄生インダクタンスと寄生容量を減衰させるために使用されます。この回路により、リンギング電圧が低下し、リンギング サイクル数も減少します。このスナバ回路は、RSNx と CSNx によって形成されます。同期整流降圧コンバータのスイッチ ノード リンギングの制御とスナバの構成の詳細については、『Analog Applications Journal』を参照してください。

7.2.2.1 汎用降圧コンバータの部品選定

降圧コンバータの動作原理は、アプリケーション ノート『スイッチモード電源の降圧電力段について』で説明しています。このセクションでは、部品選定に限定して述べます。適切に動作させるには、外付け部品、特にインダクタ L_{OUT} および 出力コンデンサ C_{OUT} の選択が非常に重要です。最高の効率とリップル性能を得るには、等価直列抵抗 (ESR) が小さいインダクタとコンデンサを選択します。

7.2.3 アプリケーション曲線

赤、緑、青の各 LED は、時間を分けて順次駆動されており、LED に流れる電流を大きくすると、プロジェクタの輝度が高くなります。この増加はある程度非線形であり、標準的な白色画面のルーメン曲線は 、図 7-2 に示すように LED 電流に応じて変化します 。ここに示す LED 電流については、赤、緑、青の LED に同じ電流振幅が適用されていると仮定しています。赤、緑、青の LED を放熱するためのサーマル ソリューションによって、図に示す曲線の形状が大きく変化する可能性があります。

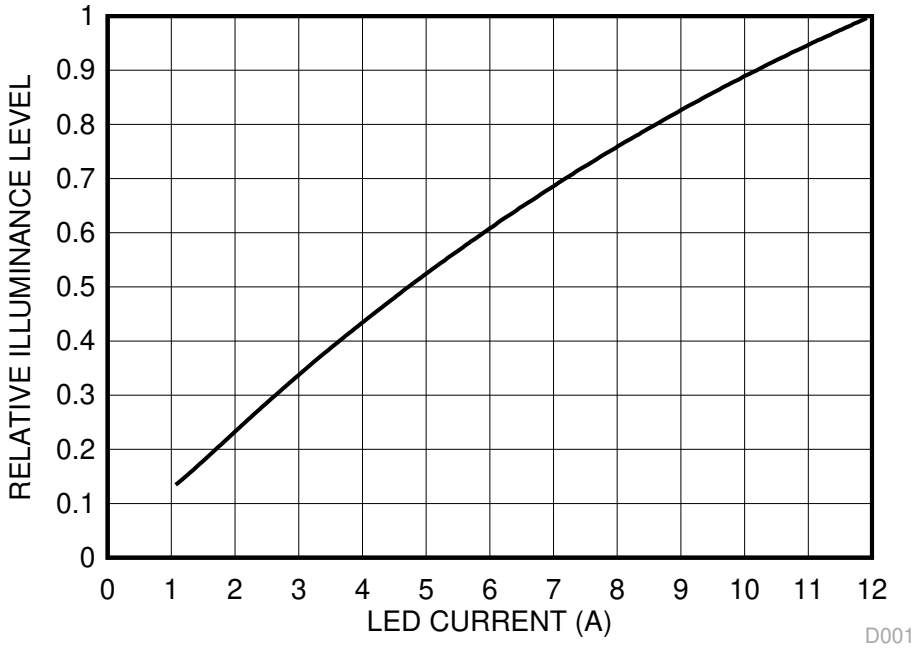


図 7-2. 輝度と LED 電流との関係

7.3 DLPA3085 内部ブロック図を含むシステム例

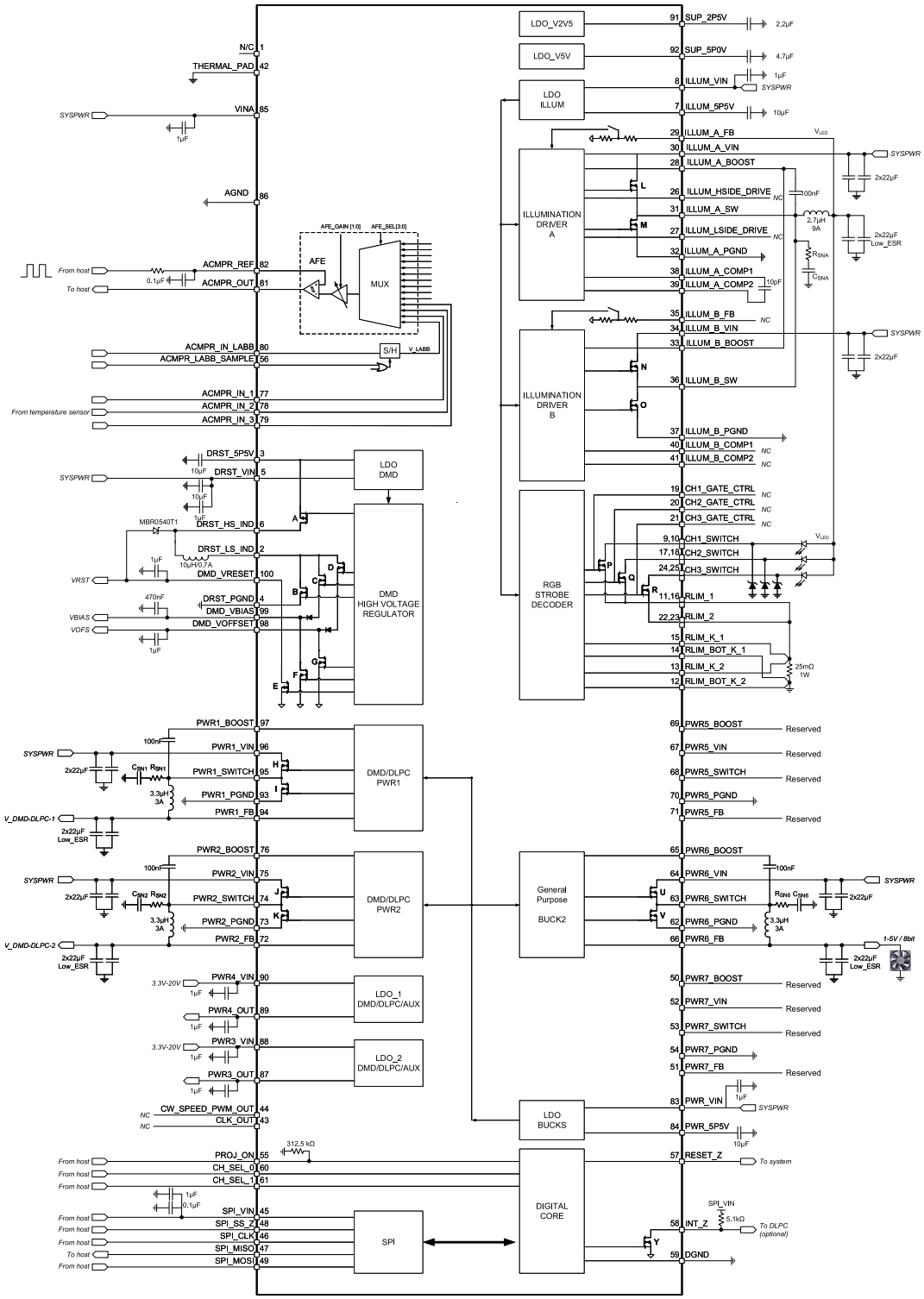


図 7-3. 代表的なアプリケーション：V_{IN} = 12V、I_{OUT} = 16A、LED

Copyright © 2024 Texas Instruments Incorporated

8 電源に関する推奨事項

DLPA3085 は、6V～20V の入力電圧電源で動作するように設計されています。ライン電圧の低下、VIN 端子の配線インダクタンスによるリンギング、または電源ピーク電流の制限に起因する電源電流の不足を避けるため、追加のバルク容量が必要となる場合があります。セラミック入力コンデンサとの相互作用によって発生するリンギングの場合、ダンピングのために電解またはタンタル タイプのコンデンサが必要になることがあります。

必要なバルク容量の大きさは、VOFFSET、VRESET、および VBIAS 電源で適切な高速シャットダウンが行われるのに十分な期間にわたって、入力電圧が仕様内に維持されるように設定する必要があります。外部電源が突然システムから取り除かれた場合など、プログラム可能な UVLO スレッショルドを入力電圧が下回ると、シャットダウンを開始します。

8.1 パワーアップおよびパワーダウン タイミング

DLPA3085 の正常な動作を確保し、DMD の損傷を防止するためにパワーアップおよびパワーダウン シーケンスは重要です。DLPA3085 は、DMD_VRESET、DMD_VBIAS、DMD_VOFFSET の正しいシーケンスを制御して、信頼性の高い DMD 動作を保証します。

電源の一般的なスタートアップ シーケンスについては、電源および監視 を参照してください。DMD の損傷を避けるために、高電圧 DMD ラインのパワーアップ シーケンスが特に重要です。DMD_VBIAS と DMD_VOFFSET の電圧の差が大きすぎると、損傷の原因となる可能性があるので避けてください。

PROJ_ON が High になると、DMD 降圧コンバータおよび LDO に電力が供給され (PWR1-4)、DMD 高電圧ライン (HV) が順次イネーブルになります。まず、DMD_VOFFSET がイネーブルになります。 遅延の後、DMD_VBIAS がイネーブルになります。最後に、さらに 遅延の後、DMD_VRESET がイネーブルになります。これで、DLPA3085 への電力供給が完了し、投影を開始する準備が整いました。

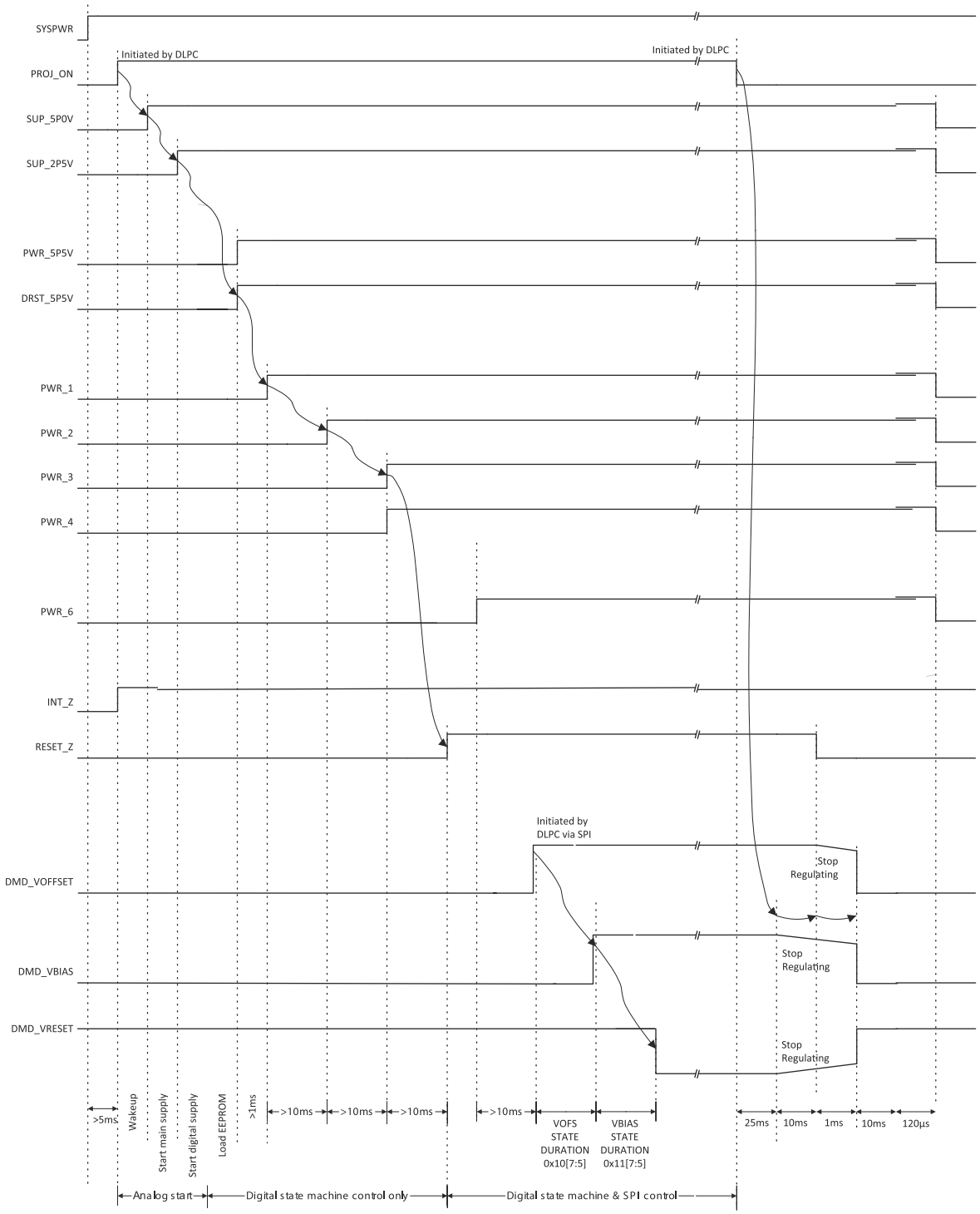
パワー ダウンには、通常のパワー ダウン (図 8-1) と、フォルトが発生した場合に使用されるフォルト高速パワーダウン(図 8-2) の 2 つのシーケンスがあります。

通常のパワーダウン モードでは、PROJ_ON ピンが Low になった後、パワーダウンが開始されます。PROJ_ON が Low になってから 25ms 後、最初に、DMD_VBIAS および DMD_VRESET がレギュレーションを停止します。10ms 後に、DMD_VOFFSET がレギュレーションを停止します。DMD_VOFFSET のレギュレーションが停止すると、RESET_Z が Low にプルされます。DMD_VOFFSET のレギュレーションが停止して 1ms 後、他のすべての電源がオフになります。フォルトが発生していないので、パワーダウン シーケンス中も INT_Z は High に維持されます。パワーダウン時に、HV レベルがこれら 3 つのラインの DMD 仕様に違反しないことが保証されます。そのためには、$C_{VOFFSET}$ が C_{VRESET} と等しく、$C_{VBIAS} \leq C_{VOFFSET}, C_{VRESET}$ となるようにコンデンサを選択することが重要です。

高速パワーダウン モード (図 8-2) は、過熱などでフォルトが発生した場合 (INT_Z が Low にプルされます) に起動します。高速パワーダウン モードは、メイン ステータス レジスタ (0x01) のビット 7、FAST_SHUTDOWN_EN によりイネーブルまたはディセーブルできます。デフォルトではこのモードが有効になっています。フォルト発生後、DMD_VBIAS および DMD_VRESET のレギュレーションは停止します。フォルトとレギュレーション停止の間には、デフォルトで 540µs の遅延時間があります。レギュレーションが停止した後、DMD_VRESET、DMD_VBIAS、DMD_VOFFSET の 3 つの高電圧ラインがすべて放電されて RESET_Z が Low になるまでに、デフォルトで 4µs の遅延時間があります。

このとき、DLPA3085 はスタンバイ状態になっています。フォルトが解消するまで、スタンバイ状態のままです。フォルトが解消した場合は、再起動を開始します。次に、PWR_3 をパワーアップし、図 8-2 に示すように通常のパワーアップに従

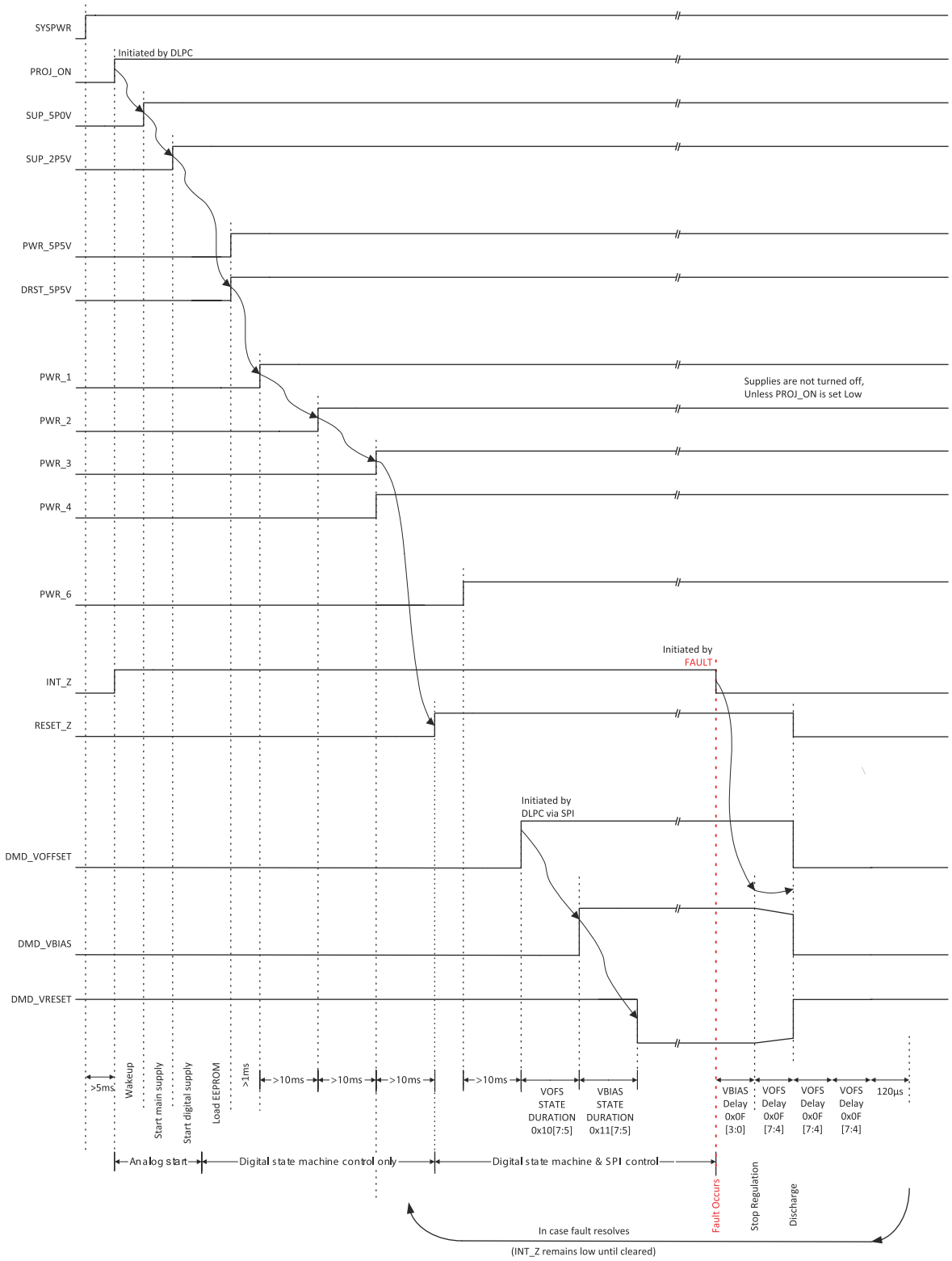
います。ここでも、適切な放電タイミング / レベルを得るには、$C_{VOFFSET}$ が C_{VRESET} と等しく、$C_{VBIAS} \leq C_{VOFFSET}$、$C_{VBIAS}$ となるようにコンデンサを選択することが重要です。



1. 矢印は、デジタル ステート マシンによって自動的に制御されるイベントの順序を示します。その他のイベントは SPI 制御の下で開始されます。
2. SUP_5P0V および SUP_2P5V は、SYSPWR によりプリチャージ レベルまで上昇し、PROJ_ON が High になった後、最大レベルの電圧に達します。

図 8-1. 通常シャットダウン モードの電源シーケンス

Copyright © 2024 Texas Instruments Incorporated



1. 矢印は、デジタル ステート マシンによって自動的に制御されるイベントの順序を示します。その他のイベントは SPI 制御の下で開始されます。
2. SUP_5P0V および SUP_2P5V は、SYSPWR によりプリチャージ レベルまで立ち上がり、PROJ_ON が High になった後、最大レベルの電圧に達します。

図 8-2. 電源シーケンス フォルト高速シャットダウン モード

9 レイアウト

9.1 レイアウトのガイドライン

スイッチング電源において、レイアウトは設計の重要なステップとなります。ピーク電流およびスイッチング電流が大きい場合には、特に重要です。レイアウトが注意深く行われていないと、レギュレータでは EMI の問題および安定性の問題が生じる場合があります。したがって、大電流が流れるパスおよびそのリターン パワー グランド パスには、幅が広く短い配線を使用してください。DMD HV レギュレータについては、入力コンデンサ、出力コンデンサ、およびインダクタを IC のできるだけ近くに配置します。異なる降圧コンバータ間のグランド ノイズ結合を最小限に抑えるには、それぞれのグランドを分離し、部品の下の中央点で接続します。DMD HV レギュレータの場合、コンデンサの推奨値は、VRST および VOFS については 1µF、VBIAS については 470nF です。インダクタの値は 10µH です。

降圧コンバータの大電流は、VIN、SWITCH、PGND ピンの周りに集中します (図 9-1)。VIN、PGNDm、FB ピンの電圧は DC 電圧ですが、SWITCH ピンの電圧は、VIN と PGND の間のスイッチング電圧です。赤い線は、ピン 63 - 64 の間の FET が閉じているときの電流の流れを示し、青い線は、ピン 62 - 63 の間の FET が閉じているときの電流の流れを示します。

これらのパスは最大の電流を流すため、できるだけ短くする必要があります。

LDO DMD については、LDO の入力に 1µF コンデンサと 10µF コンデンサを並列に使用し、出力には 10µF コンデンサを使用します。コンデンサの電圧定格は、アプリケーションでコンデンサの両端に印加される電圧の 2 倍以上にします。

LDO 降圧回路については、LDO の入力に 1µF コンデンサ、出力に 10µF コンデンサを使用します。コンデンサの電圧定格は、アプリケーションでコンデンサの両端に印加される電圧の 2 倍以上にします。

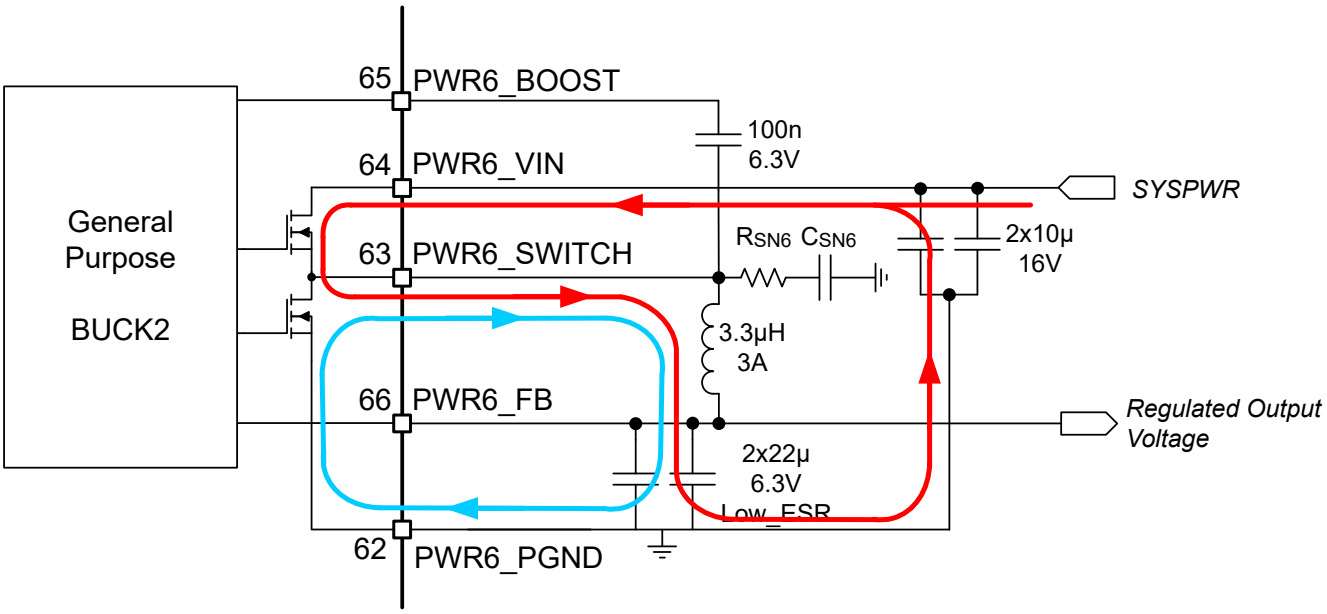


図 9-1. 降圧コンバータの大 AC 電流パス

VIN ピンへのパターンには大きい AC 電流が流れるので、パターンでの電圧降下を防止するために、パターンの抵抗値を小さくする必要があります。また、デカップリング コンデンサは、VIN ピンにできるだけ近付けて配置します。

SWITCH ピンは、VIN または GND と交互に接続されます。これは、SWITCH ピンに VIN の振幅で方形波電圧が存在し、高い周波数を含んでいることを意味します。これを正しく取り扱わないと、EMI の問題につながる可能性があります。EMI の問題を低減するために、SWITCH ピンにスナバ回路 (RSN6 および CSN6) を配置して、スイッチング時の望ましくない高周波リンギングを防止および抑制します。

PGND ピンは大電流をシンクします。PGND ピンはスター接続でグランド ポイントに接続し、他のグランド接続に干渉しないようにします。

Copyright © 2024 Texas Instruments Incorporated

FB ピンは、レギュレートされた出力電圧である DC 電圧の検出接続です。このピンには電流が流れません。FB ピンの電圧が内部基準電圧と比較され、ループを制御します。I • R の電圧降下が検出電圧に影響しないように、負荷側に FB を接続します。

9.1.1 SPI の接続

SPI インターフェイスは、複数のデジタル ラインと SPI 電源で構成されます。インターフェイスラインの配線が適切に行われないと、通信エラーが発生する可能性があります。SPI ラインへのノイズ混入を防止するとともに、干渉源となる可能性のあるものをインターフェイスから遠ざける必要があります。

各ピンへのデジタル ラインとともに SPI グランド ラインをできるだけ近くに配線することで、ノイズの混入を防止できます。SPI インターフェイスは、専用のグランド配線で DLPA3085 の DGND に接続する必要があります (図 9-2)。これにより、システム内の大電流に起因する、DLPA3085 の SPI グランド基準と DLPC の間のグランド ノイズを防止できます。

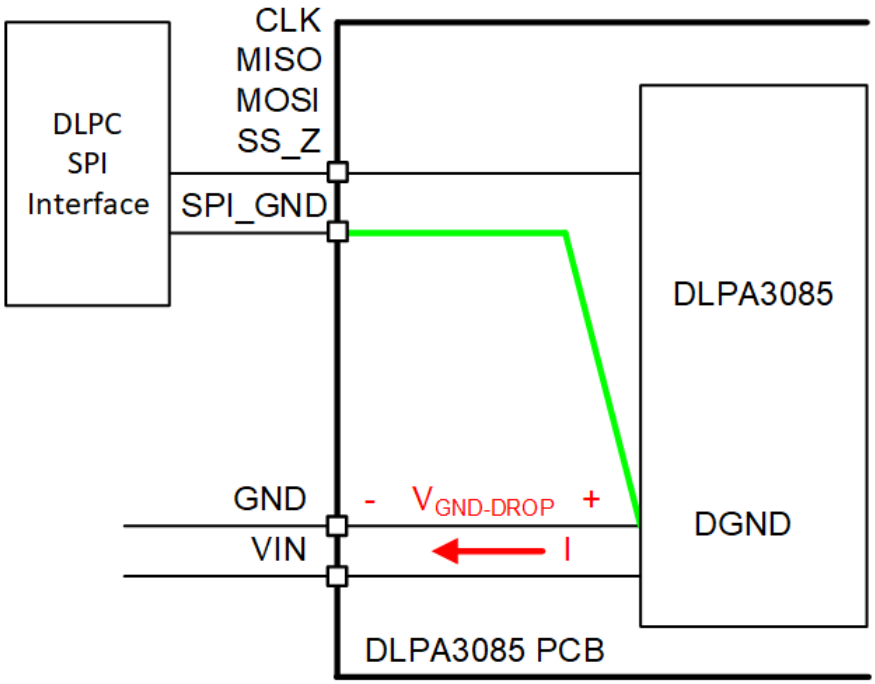


図 9-2. SPI の接続

干渉源をインターフェイス ラインからできる限り離して配置します。いずれかの電力線の配線が SPI_CLK に近すぎると、誤ったクロック パルスが発生して通信エラーの原因となる可能性があります。

9.1.2 R_{LIM} のルーティング

RLIM を使用して LED 電流を検出します。LED 電流を正確に測定するには、RLIM _K_1,2 のラインを測定抵抗 RLIM の上側付近に接続し、RLIM_BOT_K_1,2 を RLIM の下側付近に接続する必要があります。RLIM _K_1,2 および RLIM_BOT_K_1,2 は、すべて IC ピンから RLIM 接続ポイントまでの個別のトレースを持つ必要があります。

スイッチングされた LED 電流は、RLIM を通って流れます。したがって、RLIM の電源およびグランド接続は、抵抗値が小さくなるようにすることを強く推奨します。

9.1.3 LED 接続

外部 RGB スイッチと LED を接続する配線には、大きいスイッチング電流が流れるので特に注意が必要です。LED と RGB スイッチの間の配線には、次の 2 つの観点が適用されます。

1. 配線の抵抗、R_{series}
2. 配線のインダクタンス、L_{series}

図 9-3 に、寄生直列インピーダンスの位置を示します。

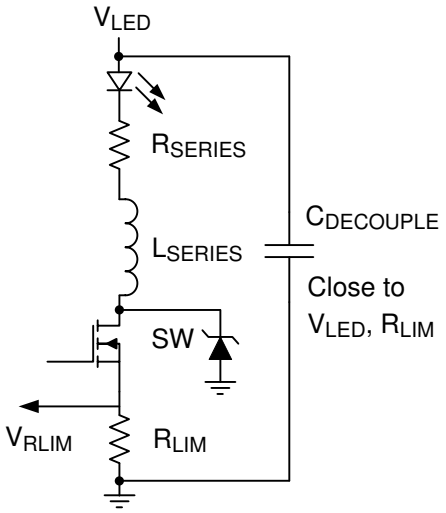


図 9-3. LED と直列に存在する寄生インダクタンス (L_{Series}) および抵抗 (R_{series})

LED と RGB スイッチを接続する電線には、最大 16A の電流が流れます。ある程度顕著な熱放散が発生する可能性があります。16A の平均 LED 電流に対して、直列抵抗が 10mΩ 増えるごとに、寄生消費電力が 2.5W 増えることになります。これにより PCB で熱が発生する可能性がありますが、より重要なことは、システム全体の効率が低下することです。

さらに、配線の抵抗が LED 電流の制御ダイナミクスに影響を与える可能性があります。配線抵抗は LED 電流制御ループの一部であることに注意する必要があります。LED 電流は、V_{LED} によって制御されます。V_{LED} がわずかに変化すると (ΔV_{LED})、結果として生じる LED 電流の変動 (ΔI_{LED}) は、そのパスの合計差動抵抗によって次のように求められます。

$$\Delta I_{LED} = \frac{\Delta V_{LED}}{r_{LED} + R_{series} + R_{on_SW_Q3,Q4,Q5} + R_{LIM}} \tag{12}$$

- r_{RLED} は、LED の差動抵抗です。
- $R_{on_SW_P,Q,R}$ は、ストローブ デコーダ スイッチのオン抵抗。

この式で、L_{series} は無視できます。これは、現実的な値は、通常、十分に小さくて、ダイナミクスに顕著な影響を与えないからです。

差動抵抗を構成する要素は、すべて 12.5mΩ から数百 mΩ の範囲です。特に注意しなければ、直列抵抗は容易に 100mΩ になってしまいます。この直列抵抗は、十分に小さい値、すなわち 10mΩ 以下に維持することを推奨します。

LED 電流のスイッチング特性を考慮する場合、直列インダクタンスは重要な役割を果たします。R、G、B 各 LED の点灯サイクル中に、これらの分岐に流れる電流が短時間でオン / オフになります。特にオフになるのは高速です。16A の電流は、わずか 50ns で 0A になります。これは、5nH の寄生インダクタンスがあれば、約 1V の電圧スパイクが生じることを意味します。LED 配線は、次のようにして、直列インダクタンスを最小限にする必要があります。

- 短い電線
- 太い電線 / 複数の電線を並列接続
- 順方向電流パスと逆方向電流パスの囲む領域を小さくする

インダクタンスを十分に低くできない場合は、ツェナーダイオードを使用して RGB スイッチのドレイン電圧をクランプし、絶対最大定格を超えないようにします。クランプ電圧は、想定される最大 V_{LED} と絶対最大定格の間で選択します 。記載されている最小および最大電圧に対して、クランプ電圧には十分なマージンを確保します。

Copyright © 2024 Texas Instruments Incorporated

9.2 レイアウト例

降圧コンバータのレイアウト例を 図 9-4 に示します。これは、DLPA3085 の周囲の部品の最適な配線と配置を示しています。これは、汎用 Buck2 (PWR6) のリファレンスとして使用できます。このレイアウト例では、インダクタとそれに付随するコンデンサを、可能な限り太いパターンを使用して、対応するピンのできるだけ近くに配置しています。これらのコンデンサは複数のビアをグランド層に接続することで、低抵抗のパスを確保し、出力コンデンサのグランド接続と降圧コンバータのグランド接続との間の距離を最小化します。

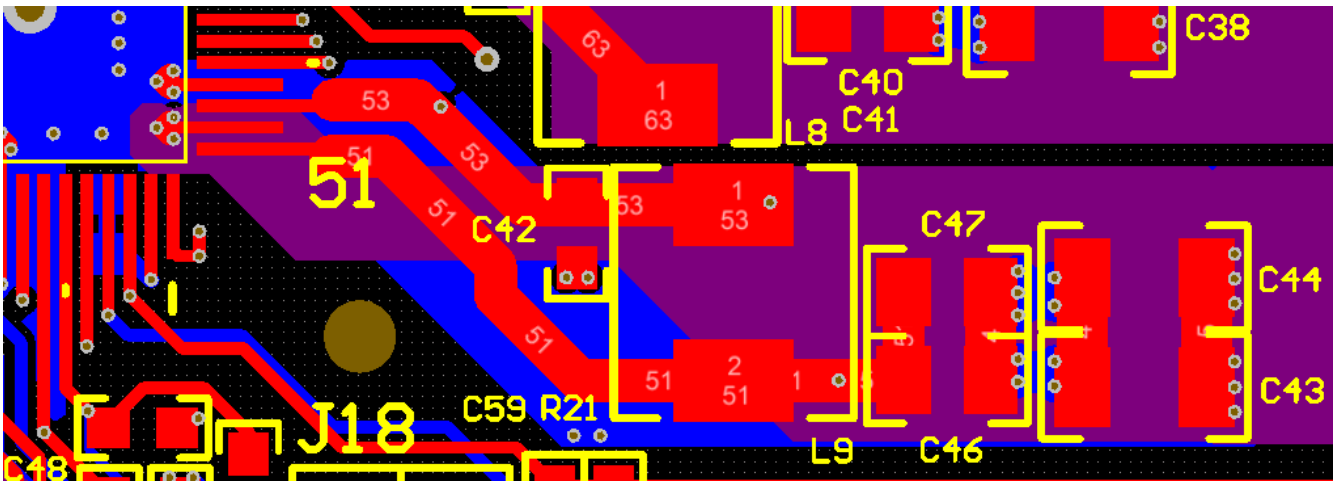


図 9-4. 実用的なレイアウト

適切なレイアウトを行うには、短い配線と、個別の電源グランドが必要です。これは、配線抵抗による損失を防止するとともに、グランドのシフトを防止するためです。コンデンサの損失を最小限に抑え、出力電圧リップルを許容可能な範囲に維持するため、低 ESR で高品質のコンデンサを使用します。

高い周波数で大電流をスイッチングするときに発生する可能性のある EMI を防止するために、RC スナバ回路を使用します。EMI は、スイッチング電圧よりも振幅および周波数が大きい場合があります。

9.3 熱に関する注意事項

低プロファイルでファイン ピッチの表面実装パッケージの IC を実装する場合は、消費電力を考慮する必要があります。熱結合、空気流、ヒートシンクや対流伝熱面の追加、熱を発生する他の部品の存在など、システムに関連する多くの問題が消費電力に影響を及ぼします。一般に、熱性能を向上させるために使用できる 3 つの基本的な方法があります。

- PCB のヒートシンク能力の向上
- パッケージ上にヒートシンク能力を追加または強化することによる、チップ環境に対する熱抵抗の低減
- システム内の空気流の追加または増加

LED に供給される電力は 50W を超えることがあり、DLPA3085 が消費する電力はかなり大きい場合があります。DLPA3085 を適切に動作させるために、DLPA3085 アプリケーションにおける熱に関する考慮事項の概要を以下に示します。

DLPA3085 の推奨接合部温度は、動作中 120°C 未満です。接合部温度 $T_{junction}$ に関係する式は次のとおりです。

$$T_{junction} = T_{ambient} + P_{diss} \times R_{\theta JA} \tag{13}$$

ここで、$T_{ambient}$ は周囲温度、P_{diss} は合計消費電力、$R_{\theta JA}$ は接合部から周囲への熱抵抗です。

合計消費電力は DLPA3085 のアプリケーションによって異なる場合があります。DLPA3085 での主な寄与要因は通常、次のとおりです。

- 降圧コンバータ
- LDO

降圧コンバータについては、消費電力は次の式で与えられます。

$$P_{diss_buck} = P_{in} - P_{out} = P_{out}\left(\frac{1}{\eta_{buck}} - 1\right) \tag{14}$$

ここで、η_{buck} は降圧コンバータの効率、P_{in} は降圧コンバータの入力に供給される電力、P_{out} は降圧コンバータの負荷に供給される電力です。降圧コンバータ PWR1、2、6 については、図 6-16 の曲線を使用して効率を決定できます。

LDO については、消費電力は次の式で与えられます。

$$P_{diss_LDO} = (V_{in} - V_{out}) \times I_{load} \tag{15}$$

ここで、V_{in} は入力電源電圧、V_{out} は LDO の出力電圧、I_{load} は LDO の負荷電流です。LDO の電圧降下 (V_{in}- V_{out}) は、比較的大きくなる可能性があります。小さい負荷電流でも、大きい消費電力が発生する可能性があります。このような状況では、汎用降圧コンバータを使用する方がより効率的なソリューションになります。

LDO DMD は昇圧コンバータに電力を供給し、昇圧コンバータは DMD に高電圧、すなわち V_{BIAS}、V_{OFS}、V_{RST} を供給します。これらのラインの電流負荷は、$I_{load, max}$ = 10mA まで増加する可能性があります。昇圧コンバータの効率 η_{boost} が 80% であると仮定すると、昇圧コンバータの最大消費電力 $P_{diss_DMD_boost, max}$ は、次のように計算できます。

$$P_{diss_DMD_boost,max} = I_{load,max}\left(V_{BIAS} + V_{OFS} + |V_{RST}|\right) \times \left(\frac{1}{\eta_{boost}} - 1\right) \approx 0.1W \tag{16}$$

照明降圧コンバータの消費電力と比較して、昇圧コンバータの消費電力は無視できる範囲です。ただし、電源電圧が高い場合は、LDO DMD の消費電力、$P_{diss_LDO_DMD}$ を考慮する必要があります。LDO のワーストケースの負荷電流は、次の式で求められます。

$$I_{load_LDO,max} = \frac{1}{\eta_{boost}} \frac{\left(V_{BIAS} + V_{OFS} + |V_{RST}|\right)}{V_{DRST_5P5V}} I_{load,max} \approx 100mA \tag{17}$$

ここで、LDO の出力電圧は、V_{DRST_5P5V} = 5.5V です 。

入力電源電圧が 19.5V の場合、LDO DMD のワーストケースの消費電力は約 1.5W です。お客様の特定のアプリケーションについては、LDO の電流レベルを確認してください。したがって、DLPA3085 の合計消費電力は次のように表現できます。

$$P_{diss_DLPA3085} = \sum P_{buck_converter} + \sum P_{LDOs} \tag{18}$$

以下の例では、既知の情報に基づいて最大周囲温度と接合部温度を計算します。

合計消費電力 $P_{diss_DLPA3085}$= 2.5W、$T_{junction,max}$= 120°C、$R_{\theta JA}$= 7°C/W (セクション 5.4 参照) と仮定すると最大周囲温度は、式 13 を使って次のように計算できます。

$$T_{ambient,max} = T_{junction,max} - P_{diss} \times R_{\theta JA} = 120°C - 2.5W \times 7°C/W = 102.5°C \tag{19}$$

全消費電力と周囲温度が次の式で表されるとすれば、

$$T_{ambient}= 50°C,\ R_{\theta JA}= 7°C/W,\ P_{diss_DLPA3085}= 4W. \tag{20}$$

接合部温度は次のように計算できます。

$$T_{junction} = T_{ambient} + P_{diss} \times R_{\theta JA} = 50°C + 4W \times 7°C/W = 78°C \tag{21}$$

Copyright © 2024 Texas Instruments Incorporated

周囲温度と DLPA3085 の総消費電力の組み合わせで許容可能な接合部温度、すなわち < 120°C にならない場合、2 つのアプローチがあります。

1. より大きいヒートシンクの使用または空気流の増加により $R_{\theta JA}$ を低減する
2. DLPA3085 の消費電力を低減する。
   - 内部の汎用降圧コンバータの代わりに、外部降圧コンバータを使用。
   - 降圧コンバータの負荷電流を低減する。

10 デバイスおよびドキュメントのサポート

10.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

10.2 デバイス サポート

10.2.1 デバイス命名規則

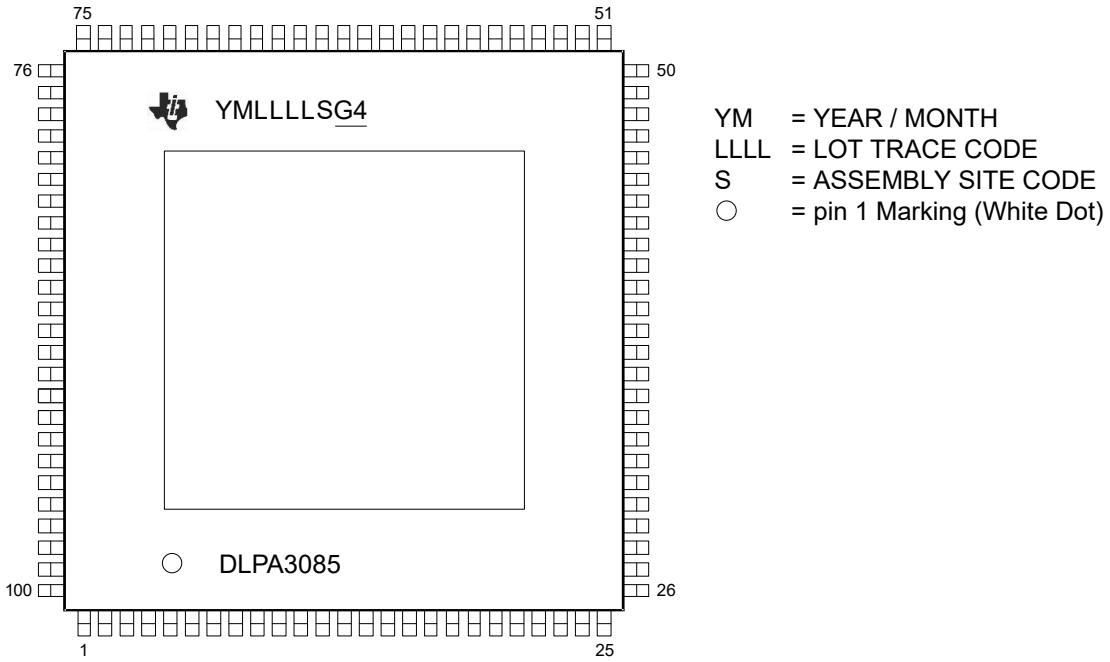


図 10-1. パッケージ マーキング DLPA3085 (上面図)

10.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

10.5 商標

Pico™ is a trademark of Texas Instruments.
テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
DLP® is a registered trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

Copyright © 2024 Texas Instruments Incorporated

10.6 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.7 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (June 2024) to Revision A (August 2024)	Page
• ドキュメントのステータスを「事前情報」から「量産データ」に変更	1

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定したデバイスについて利用可能な最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、テキサス・インスツルメンツの販売条件、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
DLPA3085PFD	Active	Production	HTQFP (PFD) | 100	90 | JEDEC TRAY (10+1)	Yes	NIPDAU	Level-2-260C-1 YEAR	0 to 70	DLPA3085
DLPA3085PFD.B	Active	Production	HTQFP (PFD) | 100	90 | JEDEC TRAY (10+1)	Yes	NIPDAU	Level-2-260C-1 YEAR	0 to 70	DLPA3085
DLPA3085PFDR	Active	Production	HTQFP (PFD) | 100	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	0 to 70	DLPA3085
DLPA3085PFDR.B	Active	Production	HTQFP (PFD) | 100	1000 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	0 to 70	DLPA3085

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

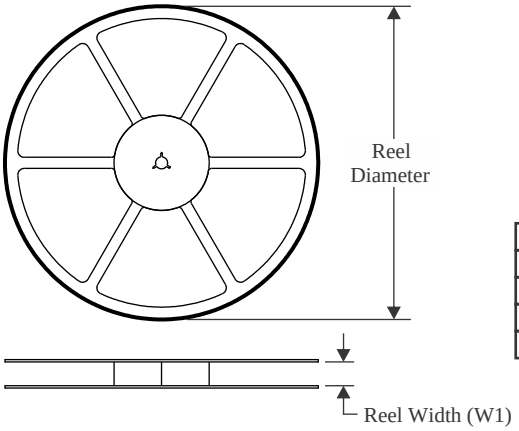
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

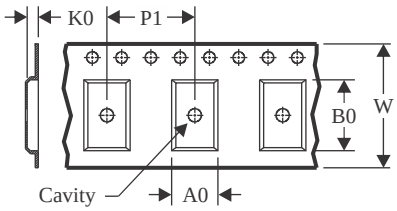
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

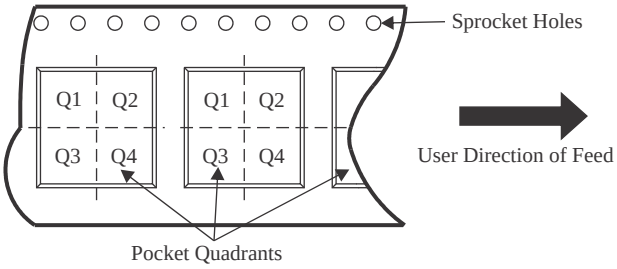


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

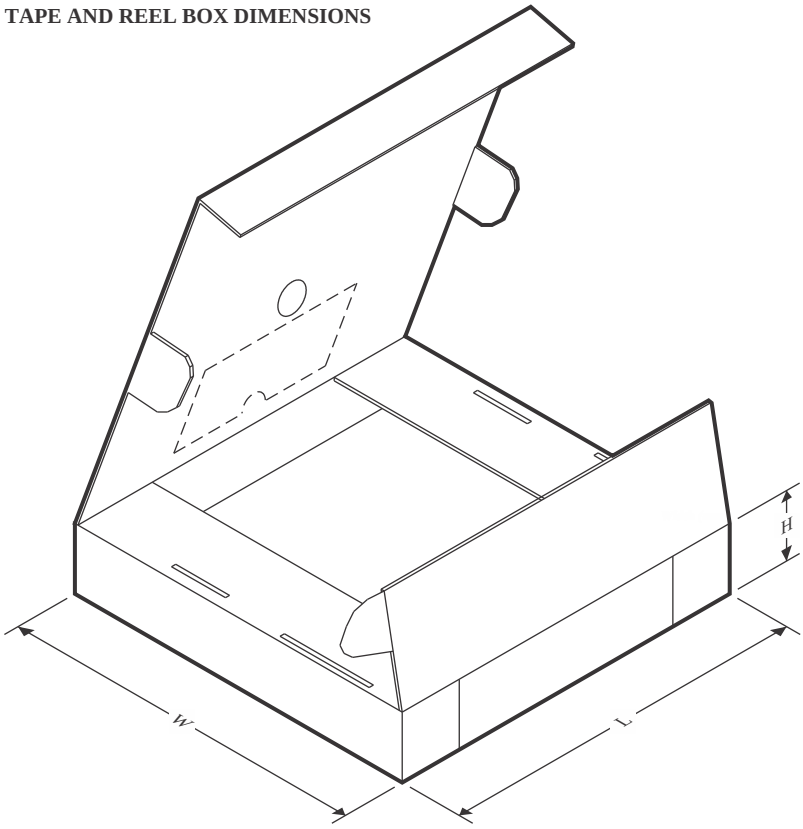
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
DLPA3085PFDR	HTQFP	PFD	100	1000	330.0	24.4	17.0	17.0	1.5	20.0	24.0	Q2

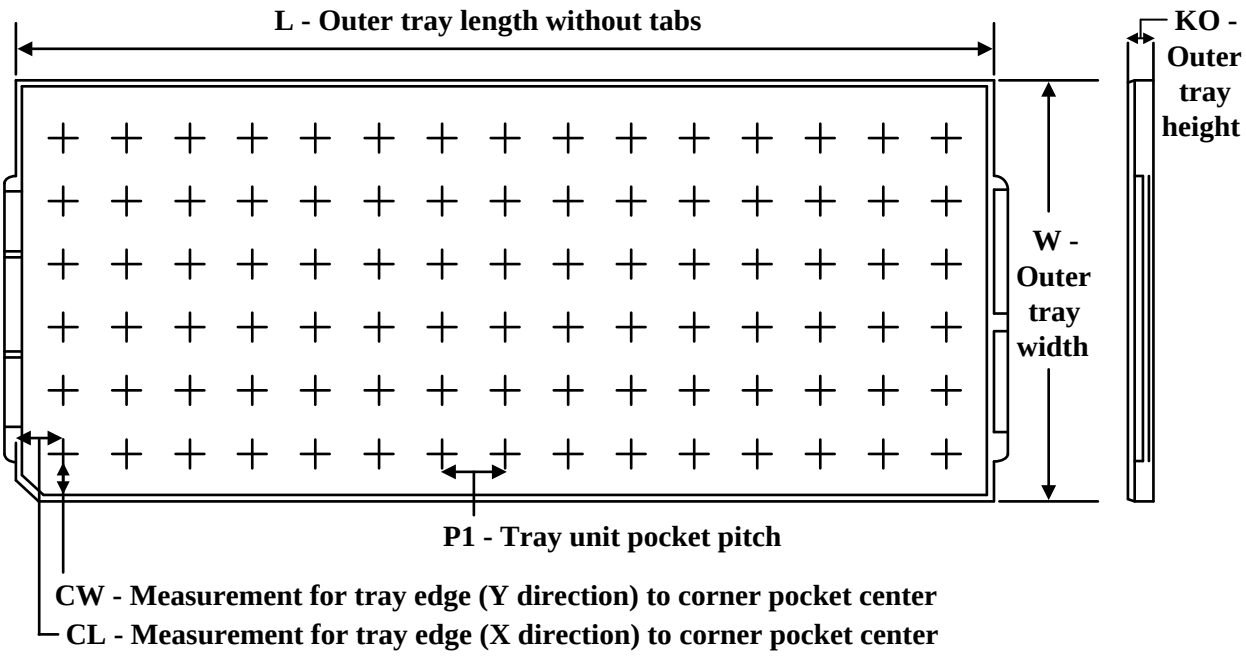
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
DLPA3085PFDR	HTQFP	PFD	100	1000	350.0	350.0	43.0

TRAY

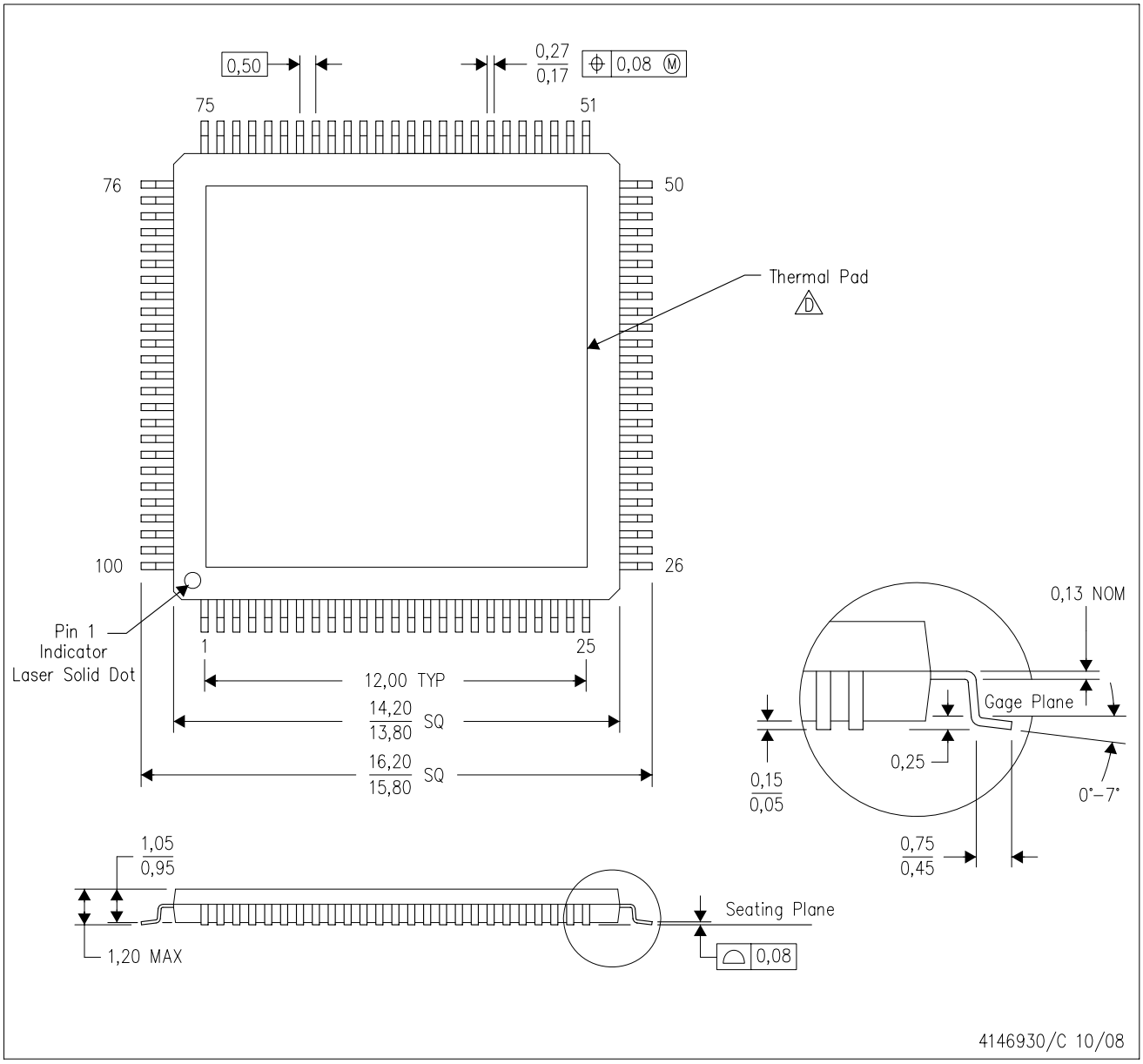


Chamfer on Tray corner indicates Pin 1 orientation of packed units.

*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	Unit array matrix	Max temperature (°C)	L (mm)	W (mm)	K0 (µm)	P1 (mm)	CL (mm)	CW (mm)
DLPA3085PFD	PFD	HTQFP	100	90	6 X 15	150	315	135.9	7620	20.3	15.4	15.45
DLPA3085PFD.B	PFD	HTQFP	100	90	6 X 15	150	315	135.9	7620	20.3	15.4	15.45

PFD (S-PQFP-G100) PowerPAD™ PLASTIC QUAD FLATPACK (DIE DOWN)



NOTES:
A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M–1994.
B. This drawing is subject to change without notice.
C. Body dimensions do not include mold flash or protrusion
D. This package is designed to be attached directly to an external heatsink. Refer to Technical Brief, PowerPad Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 for information regarding recommended board layout. This document is available at www.ti.com <http://www.ti.com>. See the product data sheet for details regarding the exposed thermal pad dimensions.
E. Falls within JEDEC MS-026

PowerPAD is a trademark of Texas Instruments.

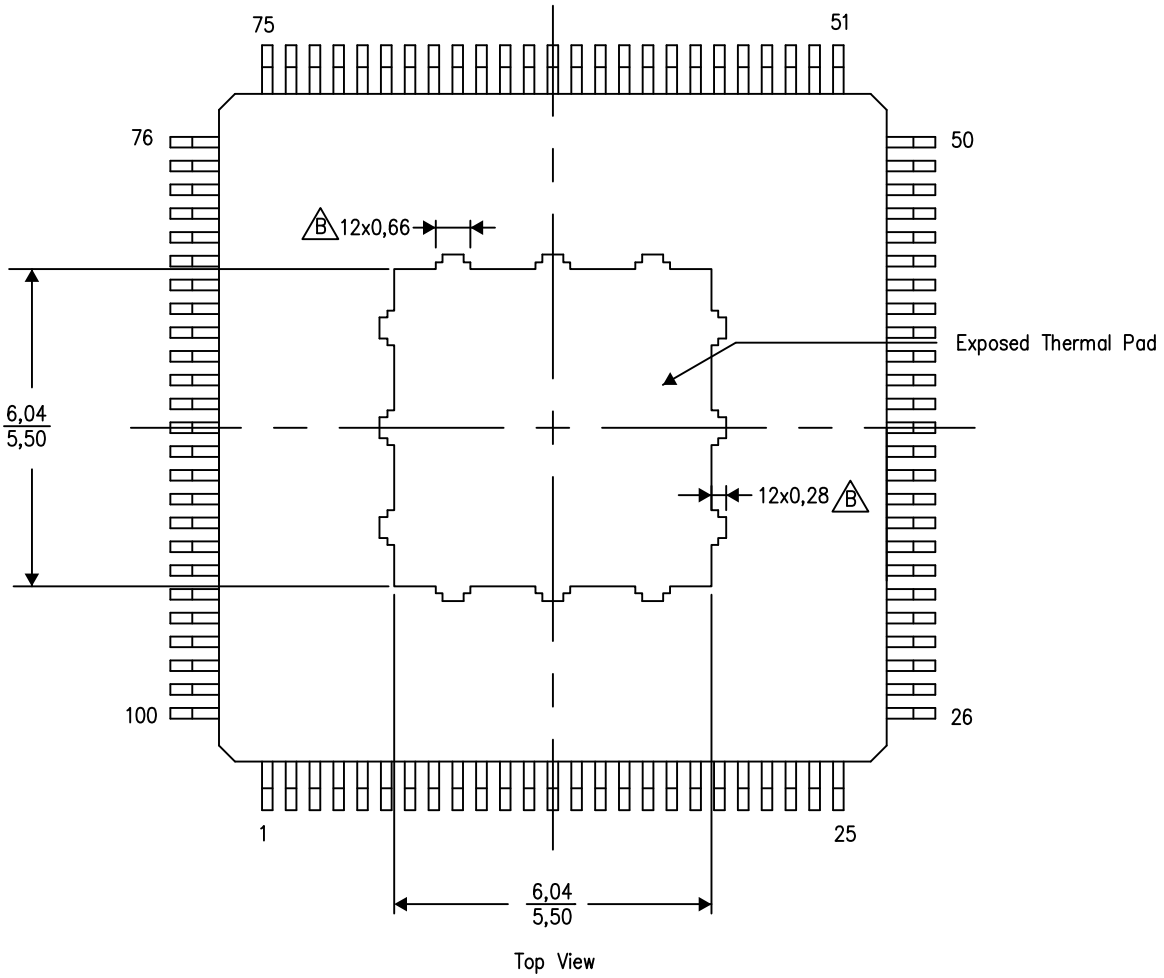
PFD (S–PQFP–G100) PowerPAD™ PLASTIC QUAD FLATPACK

THERMAL INFORMATION

This PowerPAD™ package incorporates an exposed thermal pad that is designed to be attached directly to an external heatsink. This design optimizes the heat transfer from the integrated circuit (IC).

For additional information on the PowerPAD package and how to take advantage of its heat dissipating abilities, refer to Technical Brief, PowerPAD Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 and Application Brief, PowerPAD Made Easy, Texas Instruments Literature No. SLMA004. Both documents are available at www.ti.com.

The exposed thermal pad dimensions for this package are shown in the following illustration.



Exposed Thermal Pad Dimensions

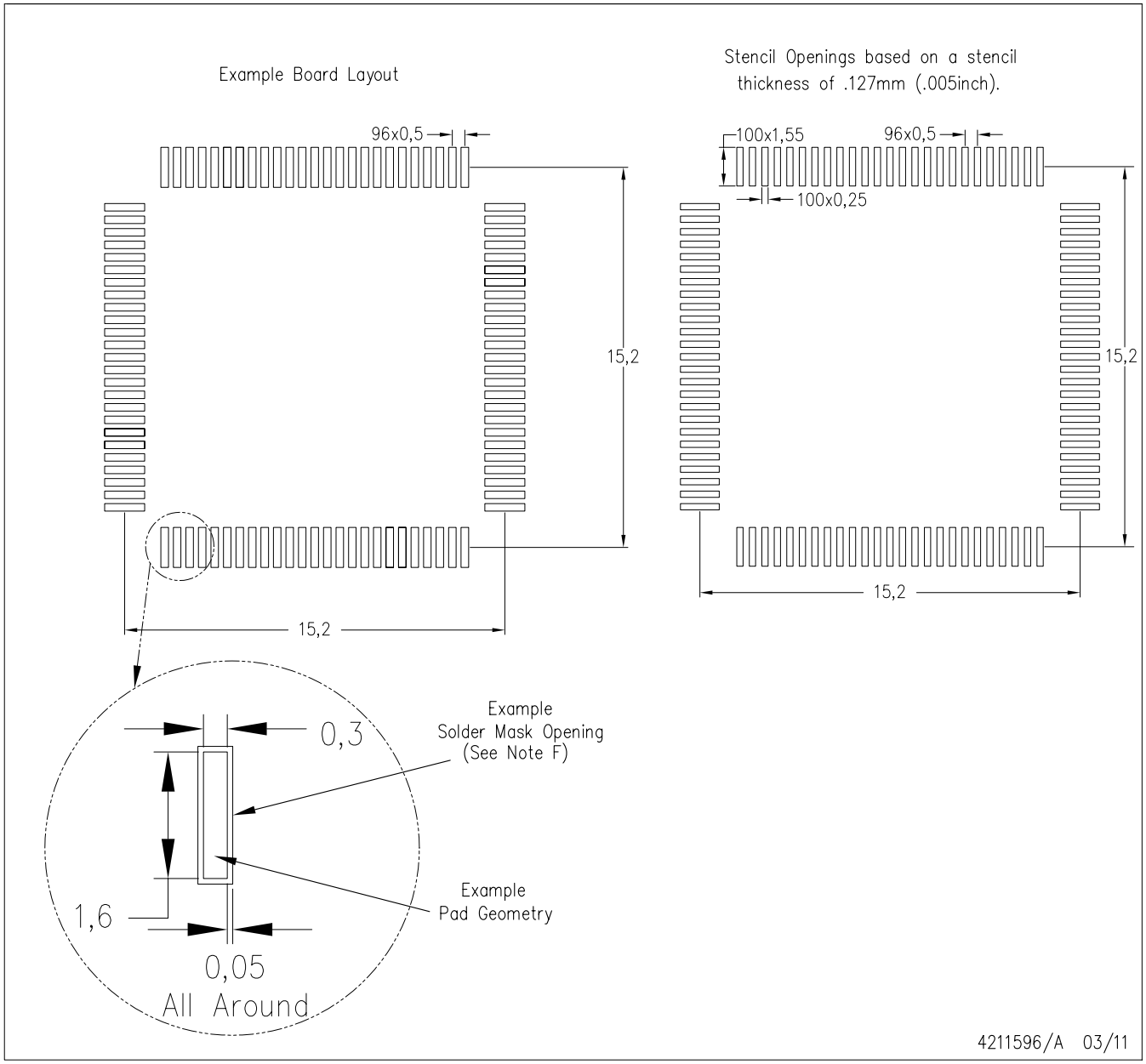
4211595–3/B 06/14

NOTE: A. All linear dimensions are in millimeters

B Tie strap features may not be present.

PowerPAD is a trademark of Texas Instruments

PFD (S–PQFP–G100) PowerPAD™ PLASTIC QUAD FLATPACK



NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Example stencil design based on a 50% volumetric metal load solder paste. Refer to IPC–7525 for other stencil recommendations.
D. Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

PowerPAD is a trademark of Texas Instruments

重要なお知らせと免責事項

テキサス· インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、 テキサス· インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス· インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス· インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、 テキサス· インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。 テキサス· インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、 テキサス· インスツルメンツおよびその代理人を完全に補償するものとし、 テキサス· インスツルメンツは一切の責任を拒否します。

テキサス· インスツルメンツの製品は、 テキサス· インスツルメンツの販売条件、または ti.com やかかる テキサス· インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。 テキサス· インスツルメンツがこれらのリソースを提供することは、適用される テキサス· インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、 テキサス· インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated