

CC2340R5-Q1 SimpleLink™ Bluetooth® Low Energy ワイヤレス MCU

1 特長

ワイヤレス マイクロコントローラ

- 車載アプリケーション向けに AEC-Q100 グレード 2 認定済み
- 最適化された 48MHz Arm® Cortex®-M0+ プロセッサ
- 512 KB のインシステム プログラマブル フラッシュ
- ブートローダーおよびドライバ用の 12KB の ROM
- Bluetooth® 5.4 Low Energy と互換性のある 2.4GHz RF トランシーバ
- 最高 64KB の超低リーク SRAM スタンバイ モードでの RAM の完全保持
- バラン内蔵
- OTA (Over-The-Air) アップグレードに対応
- シリアル ワイヤ デバッグ (SWD)

低消費電力

- MCU の消費電流:
 - 2.6mA (アクティブ モード、CoreMark®)
 - 53µA/MHz (CoreMark® 実行中)
 - 710nA 未満のスタンバイ モード、RTC、64KB RAM
 - 165nA (シャットダウン モード、ウェイクアップ オン ピン)
- 無線の消費電流:
 - 5.3mA (RX)
 - 5.1mA (TX, 0dBm)
 - 11.0mA 未満 (TX, +8dBm)

無線プロトコルのサポート

- Bluetooth® 5.4 Low Energy

高性能の無線

- Bluetooth® Low Energy 125kbps で -102dBm
- Bluetooth® Low Energy 1Mbps で -96.5dBm
- 温度補償付きで最大 +8dBm の出力電力

法規制の順守

- 以下の規格への準拠を目的としたシステムに最適:
 - EN 300 328 (ヨーロッパ)
 - FCC CFR47 Part 15
 - ARIB STD-T66 (日本)

MCU 周辺機器

- 19 個の I/O パッド
 - 2 つの IO パッド SWD、GPIO と多重化
 - 2 つの IO パッド LFXT、GPIO と多重化
 - 15 個の DIO (アナログまたはデジタル IO)

- 3 × 16 ビットおよび 1 × 24 ビット汎用タイマ、直交デコード モードをサポート
- 12 ビット ADC、1.2Msps、外部リファレンス付き、267ksps、内部リファレンス付き、8、個の外部 ADC 入力
- 1 つの低消費電力コンパレータ
- 1 つの UART
- 1 つの SPI
- 1 つの I²C
- リアルタイム クロック (RTC)
- 温度およびバッテリ モニタを内蔵
- ウォッチドッグ タイマ

セキュリティイネーブラ (実現機能)

- AES 128 ビット暗号化アクセラレータ
- オンチップ アナログ ノイズからの乱数発生器

製品のサイバーセキュリティへの準拠

- ISO 21434 準拠 (サイバー セキュリティ保証レベル 2)
- サイバー セキュリティ関連アプリケーション向けに開発さ
- サイバーセキュリティシステム設計に役立つ資料を利
- 用可能

開発ツールとソフトウェア

- LP-EM-CC2340R5 LaunchPad 開発キット
- SimpleLink™ CC23xx ソフトウェア開発キット (SDK)
- SmartRF™ Studio による容易な無線構成
- SysConfig システム コンフィギュレーション ツール

動作範囲

- オンチップの降圧型 DC/DC コンバータ
- 1.71V～3.8V の単一電源電圧
- T_j: -40～+125°C
- HBM ESD 分類レベル 2 (RF ピンの ESD CDM レベル 1C、AEC-Q100 Rev. J 準拠)
- CDM ESD 分類レベル 2A (RF ピンの ESD CDM レベル C1、AEC-Q100 Rev. J 準拠)

RoHS 準拠のパッケージ

- ウェッタブル フランク付きの 5mm × 5mm RHB QFN32 (GPIO 19 本)



このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

2 アプリケーション

- 車載用
 - カー アクセスとセキュリティ システム

- パッシブ エントリ、パッシブ スタート (PEPS)
- リモート キーレス エントリ (RKE)
- 先進運転支援システム (ADAS)
- タイヤ空気圧監視システム (TPMS)

3 説明

SimpleLink™ CC2340R5-Q1 デバイスは、Bluetooth 5 Low Energy 車載用アプリケーションを対象とした AEC-Q100 準拠のワイヤレス マイクロコントローラ (MCU) です。このデバイスは、タイヤ空気圧監視システム (TPMS) や、パッシブ エントリ パッシブ スタート (PEPS) で使用されるキー フォブを含むカー アクセスなどのアプリケーションで低消費電力のワイヤレス通信に最適化されており、やリモート キーレス エントリ (RKE)、ケーブルの代替、スマートフォンの接続をサポートします。の市場における¹。このデバイスの主な特長を以下に示します。

- Bluetooth 5 の以下の機能に対応: ハイスピード モード (2Mbps PHY)、長距離 (LE コードの 125kbps および 500kbps PHY)、Privacy 1.2.1 およびチャネル選択アルゴリズム #2、および Bluetooth 4.2 およびそれ以前の Low Energy 仕様の主要機能に対する下位互換性とサポート
- SimpleLink™ CC23xx ソフトウェア開発キット (SDK) に完全認定済み Bluetooth 5.4 ソフトウェア プロトコル スタックを搭載
- RTC が動作し、RAM 全体を保持しながら 0.71µA 未満の超低スタンバイ電流により、特にスリープ時間が長いアプリケーションで、バッテリ駆動時間を大幅に延長できます。
- バランを内蔵して基板レイアウトの部品表 (BOM) を削減
- Bluetooth Low Energy (内蔵のバランにより 125kbps の LE Coded PHY で -102dBm) に対応する優れた無線感度および堅牢 (選択性、ブロッキング) 性能

CC2340R5-Q1 デバイスは SimpleLink™ MCU プラットフォームに属しています。本プラットフォームは、シングル コア SDK (ソフトウェア開発キット) と豊富なツール セットを備えた使いやすい共通の開発環境を共有する Wi-Fi、Bluetooth Low Energy、Thread、Zigbee、Sub1GHz MCU、ホスト MCU で構成されています。SimpleLink™ プラットフォームは一度で統合を実現でき、製品ラインアップのどのデバイスの組み合わせでも設計に追加できるので、設計要件変更の際もコードの 100% 再利用が可能です。詳細については、SimpleLink™ MCU プラットフォームを参照してください。

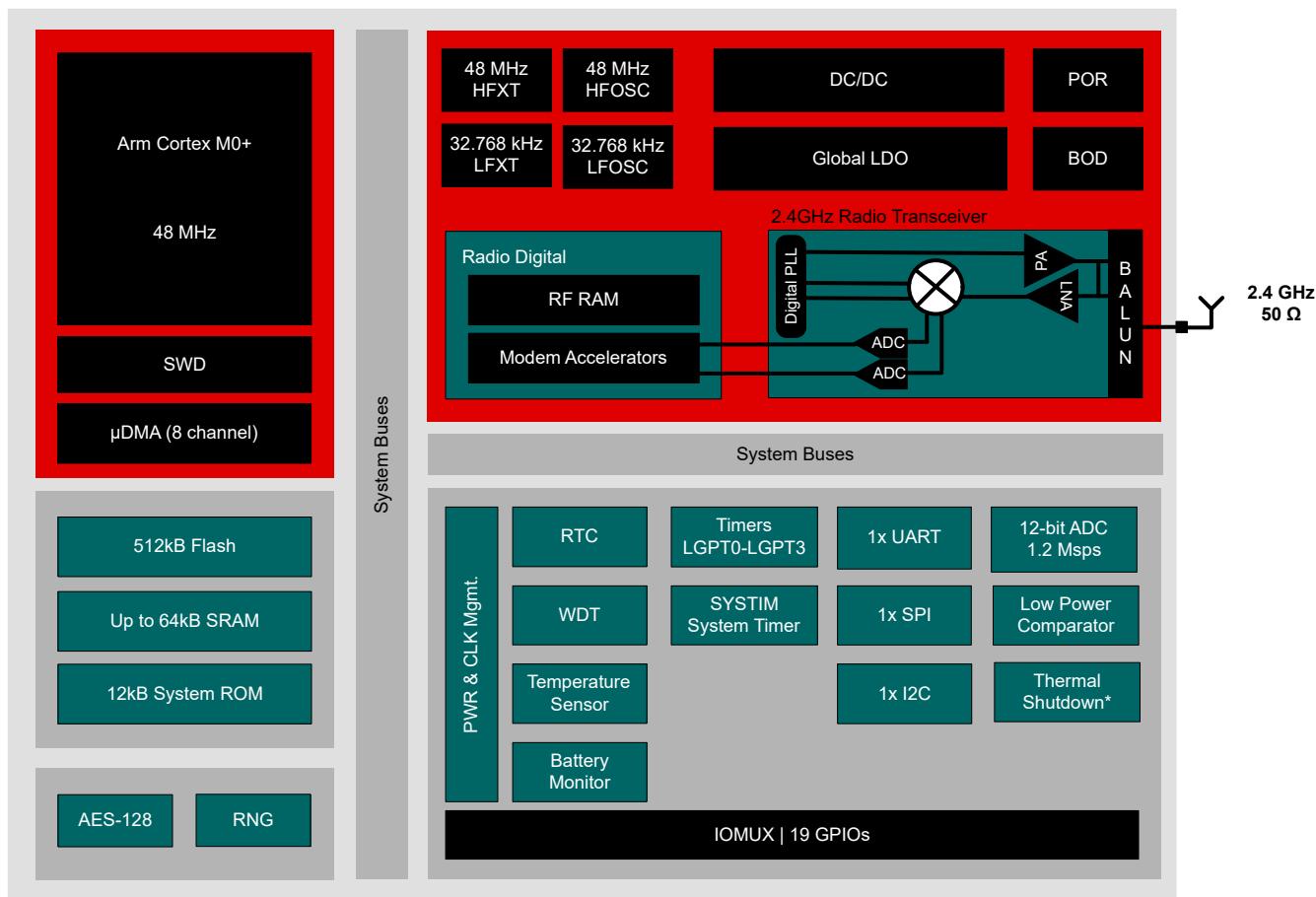
製品情報

部品番号 ⁽¹⁾	フラッシュ	RAM	温度範囲	パッケージ	パッケージ サイズ
CC2340R52E0WRHBRQ1	512KB	36KB	-40°C~125°C	QFN32	5.00mm × 5.00mm
CC2340R53E0WRHBRQ1	512KB	64KB	-40°C~125°C	QFN32	5.00mm × 5.00mm

(1) 詳細については、セクション 12 を参照してください。

¹ 将来の SDK で利用できます

4 機能ブロック図



1. * サーマルシャットダウン機能が利用可能かどうかについては、[デバイス比較表](#)を参照してください。

図 4-1. CC2340R5-Q1 ブロック図

目次

1 特長	1	7.18 タイミングおよびスイッチング特性	24
2 アプリケーション	2	7.19 ペリフェラルのスイッチング特性	26
3 説明	2	7.20 代表的特性	34
4 機能ブロック図	3	8 詳細説明	42
5 デバイスの比較	5	8.1 概要	42
6 ピン構成および機能	6	8.2 システム CPU	42
6.1 ピン配置図 - RHB パッケージ (上面図)	6	8.3 無線 (RF コア)	43
6.2 信号の説明 - RHB パッケージ	7	8.4 メモリ	43
6.3 未使用ピンおよびモジュールの接続 - RHB パッケージ	8	8.5 暗号化	44
6.4 RHB ペリフェラル ピン割り当て	8	8.6 タイマ	44
6.5 RHB ペリフェラル信号の説明	12	8.7 シリアル ペリフェラルと I/O	45
7 仕様	17	8.8 バッテリと温度の監視	46
7.1 絶対最大定格	17	8.9 μ DMA	46
7.2 ESD 定格	17	8.10 デバッグ	46
7.3 推奨動作条件	17	8.11 パワー マネージメント	47
7.4 DCDC	18	8.12 クロック システム	48
7.5 グローバル LDO (GLDO)	18	8.13 ネットワーク プロセッサ	48
7.6 電源およびモジュール	18	9 アプリケーション、実装、およびレイアウト	49
7.7 バッテリ モニタ	18	9.1 リファレンス デザイン	49
7.8 温度センサ	18	9.2 接合部温度の計算	50
7.9 消費電力 - 電力モード	19	10 デバイスおよびドキュメントのサポート	51
7.10 消費電力 - 無線モード	20	10.1 デバイスの命名規則	51
7.11 不揮発性 (フラッシュ) メモリの特性	20	10.2 ツールとソフトウェア	51
7.12 熱抵抗特性	20	10.3 ドキュメントのサポート	53
7.13 サーマル シャットダウン	21	10.4 サポート・リソース	54
7.14 RF 周波数帯域	21	10.5 商標	54
7.15 Bluetooth Low Energy — 受信 (RX)	21	10.6 静電気放電に関する注意事項	54
7.16 Bluetooth Low Energy — 送信 (TX)	23	10.7 用語集	54
7.17 2.4GHz RX/TX CW	23	11 改訂履歴	54
		12 メカニカル、パッケージ、および注文情報	56

5 デバイスの比較

デバイス	無線サポート		FLASH (KB)	RAM + キャッシュ (KB)	GPIO	サーマル シャットダウン	パッケージ サイズ 5mm × 5mm VQFN (32)
	Bluetooth® LE	+20dBm PA					
CC2340R52-Q1	X		512	36	19	X	X
CC2340R53-Q1	X		512	64	19		X

6 ピン構成および機能

6.1 ピン配置図 - RHB パッケージ (上面図)

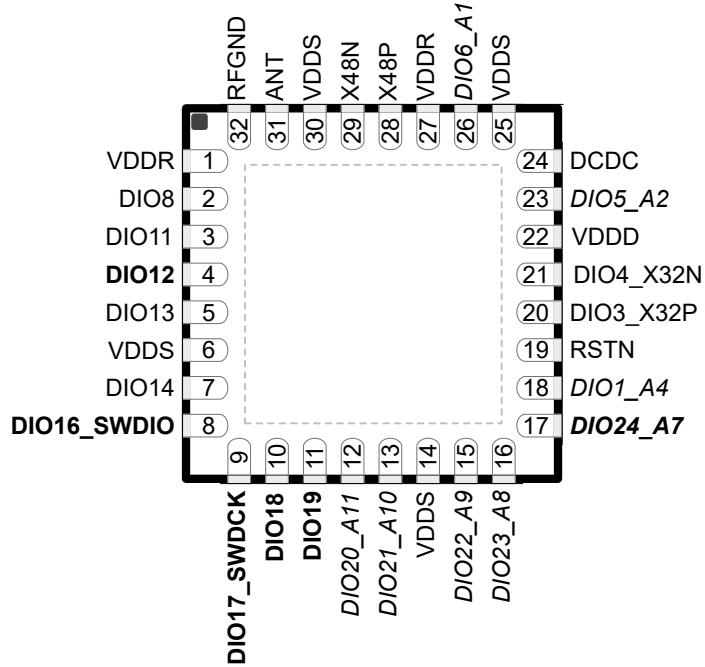


図 6-1. RHB (5mm × 5mm) ピン配置、0.5mm ピッチ (上面図)

図 6-1 で太字で示されている次の I/O ピンは、高ドライブ能力を備えています。

- ピン 4、DIO12
- ピン 8、DIO16_SWDIO
- ピン 9、DIO17_SWDCK
- ピン 10、DIO18
- ピン 11、DIO19
- ピン 17、DIO24_A7

図 6-1 で傾体で示されている次の I/O ピンは、アナログ能力を備えています。

- ピン 12、DIO20_A11
- ピン 13、DIO21_A10
- ピン 15、DIO22_A9
- ピン 16、DIO23_A8
- ピン 17、DIO24_A7
- ピン 18、DIO1_A4
- ピン 23、DIO5_A2
- ピン 26、DIO6_A1

6.2 信号の説明 - RHB パッケージ

表 6-1. 信号の説明 - RHB パッケージ

ピン		I/O	タイプ	説明
名称	番号			
EGP	—	—	GND	グラウンド – 露出グラウンド パッド ⁽¹⁾
VDDR	1	—	電源	内部 1.5V 電源には、内部 DC/DC コンバータまたは内部 LDO から電源を供給する必要があります ^{(2) (3) (4)}
DIO8	2	I/O	デジタル	GPIO
DIO11	3	I/O	デジタル	GPIO
DIO12	4	I/O	デジタル	GPIO、高駆動能力
DIO13	5	I/O	デジタル	GPIO
VDDS	6	—	電源	1.71V ~ 3.8V DIO 電源 ⁽⁵⁾
DIO14	7	I/O	デジタル	GPIO
DIO16_SWDIO	8	I/O	デジタル	GPIO、SWD インターフェイス: モード選択または SWDIO、高駆動機能
DIO17_SWDCK	9	I/O	デジタル	GPIO、SWD インターフェイス: クロック、高駆動機能
DIO18	10	I/O	デジタル	GPIO、高駆動能力
DIO19	11	I/O	デジタル	GPIO、高駆動能力
DIO20_A11	12	I/O	デジタルまたはアナログ	GPIO、アナログ機能
DIO21_A10	13	I/O	デジタルまたはアナログ	GPIO、アナログ機能
VDDS	14	—	電源	1.71V ~ 3.8V DIO 電源 ⁽⁵⁾
DIO22_A9	15	I/O	デジタルまたはアナログ	GPIO、アナログ機能
DIO23_A8	16	I/O	デジタルまたはアナログ	GPIO、アナログ機能
DIO24_A7	17	I/O	デジタルまたはアナログ	GPIO、アナログ能力、高駆動能力
DIO1_A4	18	I/O	デジタルまたはアナログ	GPIO、アナログ機能
RSTN	19	I	デジタル	リセット入力、アクティブ Low 内部プルアップ抵抗なし
DIO3_X32P	20	I/O	デジタルまたはアナログ	GPIO、32kHz 水晶発振器ピン 1、オプションの TCXO 入力
DIO4_X32N	21	I/O	デジタルまたはアナログ	GPIO、32kHz 水晶発振器ピン 2
VDDD	22	—	電源	内部 1.28V レギュレーション済みコア電源のデカップリング用。外部 1μF デカップリング コンデンサを接続します。 ⁽²⁾
DIO5_A2	23	I/O	デジタルまたはアナログ	GPIO、アナログ機能
DCDC	24	—	電源	内部 DC/DC コンバータのスイッチング ノード ⁽⁵⁾
VDDS	25	—	電源	アナログ電源電圧: 1.71V ~ 3.8V ⁽⁵⁾
DIO6_A1	26	I/O	デジタルまたはアナログ	GPIO、アナログ機能
VDDR	27	—	電源	内部 1.5V 電源には、内部 DC/DC コンバータまたは内部 LDO から電源を供給する必要があります。外部 10μF デカップリング コンデンサを接続します。 ^{(2) (3) (4)}
X48P	28	—	アナログ	48MHz 水晶発振器ピン 1
X48N	29	—	アナログ	48MHz 水晶発振器ピン 2
VDDS	30	—	電源	アナログ電源電圧: 1.71V ~ 3.8V ⁽⁵⁾
ANT	31	I/O	RF	2.4GHz TX、RX
RFGND	32	—	RFGND	RF グラウンド

(1) EPG は、このデバイスにおける唯一の非 RF 接地端子です。デバイスを適切に動作させるには、プリント基板 (PCB) 上のデバイスのグラウンドに対する良好な電気的接続が不可欠です。

(2) このピンには外部回路を供給しないでください。

(3) VDDR ピン 1 および 27 は、PCB 上で互いに接続する必要があります。

(4) 内部 DC/DC および LDO からの出力は、1.5V に調整されています。

- (5) 詳細については、セクション 10.3 に記載されているテクニカル リファレンス マニュアルを参照してください。

6.3 未使用ピンおよびモジュールの接続 - RHB パッケージ

表 6-2. 未使用ピンの接続 - RHB パッケージ

機能	信号名	ピン番号	許容される処置 ⁽¹⁾	好ましい方法 ⁽¹⁾
GPIO (デジタル)	DION	2–5 7 10–11	NC、GND、または VDDS	NC
SWD	DIO16_SWDIO	8	NC、GND、または VDDS	GND または VDD
	DIO17_SWDCK	9	NC、GND、または VDDS	GND または VDD
GPIO (デジタルまたはアナログ)	DION_Am	12–13 15–18 23 26	NC、GND、または VDDS	NC
32.768kHz の水晶振動子	DIO3_X32P	20	NC または GND	NC
	DIO4_X32N	21		
DC/DC コンバータ ⁽²⁾	DCDC	24	NC	NC
	VDDS	6、14、25、30	VDDS	VDDS

(1) NC = 接続なし

(2) DC/DC コンバータを使用しない場合は、DCDC と VDDR の間のインダクタを取り除くことができます。VDDR は引き続き接続し、10μF DCDC コンデンサを VDDR ネットに維持する必要があります。

6.4 RHB ペリフェラル ピン割り当て

表 6-3. RHB (QFN32) ペリフェラル ピン割り当て

ピン番号	ピン名	信号名	信号のタイプ	PIN MUX エンコード	信号の方向
QFN32					
1	VDDR	VDDR	—	該当なし	該当なし
2	DIO8	GPIO8	I/O	0	I/O
		SPI0SCLK		1	I/O
		UART0RTS		2	O
		T1C0N		3	O
		I2C0SDA		4	I/O
		T0C0N		5	O
		DTB3		7	O
		GPIO11		0	I/O
3	DIO11	SPI0CSN	I/O	1	I/O
		T1C2N		2	O
		T0C0		3	O
		LRFD0		4	O
		SPI0POCI		5	I/O
		DTB9		7	O

表 6-3. RHB (QFN32) ペリフェラル ピン割り当て (続き)

ピン番号	ピン名	信号名	信号のタイプ	PIN MUX エンコード	信号の方向
	QFN32				
4	DIO12	GPIO12	I/O	0	I/O
		SPI0POCI		1	I/O
		SPI0PICO		2	I/O
		UART0RXD		3	I
		T1C1		4	O
		I2C0SDA		5	I/O
		DTB13		7	O
5	DIO13	GPIO13	I/O	0	I/O
		SPI0POCI		1	I/O
		SPI0PICO		2	I/O
		UART0TXD		3	O
		T0C0N		4	O
		T1F		5	O
		DTB4		7	O
6	VDDS	VDDS	—	該当なし	該当なし
7	DIO14	DIO14	I/O	0	該当なし
		T3C2		1	O
		T1C2N		2	O
		LRFD5		3	O
		T1F		4	O
8	DIO16_SWDI_O	GPIO16	I/O	0	I/O
		SPI0PICO		1	I/O
		UART0RXD		2	I
		I2C0SDA		3	I/O
		T1C2		4	O
		T1C0N		5	O
		DTB10		7	O
9	DIO17_SWDC_K	GPIO17	I/O	0	I/O
		SPI0SCLK		1	I/O
		UART0TXD		2	O
		I2C0SCL		3	I/O
		T1C1N		4	O
		T0C2		5	O
		DTB11		7	O
10	DIO18	GPIO18	I/O	0	I/O
		T3C0		1	O
		LPC0		2	O
		UART0TXD		3	O
		SPI0SCLK		4	I/O
		DTB12		7	O

表 6-3. RHB (QFN32) ペリフェラル ピン割り当て (続き)

ピン番号	ピン名	信号名	信号のタイプ	PIN MUX エンコード	信号の方向
		QFN32			
11	DIO19	GPIO19	I/O	0	I/O
		T3C1		1	O
		T2PE		2	O
		SPI0PICO		4	I/O
		DTB0		7	O
12	DIO20_A11	GPIO20	I/O	0	I/O
		LPC0		1	O
		UART0TXD		2	O
		UART0RXD		3	I
		T1C0		4	O
		SPI0POCI		5	I/O
		ADC11		6	I
		DTB14		7	O
13	DIO21_A10	GPIO21	I/O	0	I/O
		UART0CTS		1	I
		T1C1N		2	O
		T0C1		3	O
		SPI0POCI		4	I/O
		LRFD1		5	O
		ADC10/LPC+		6	I
		DTB15		7	O
14	VDDS	VDDS	—	該当なし	該当なし
15	DIO22_A9	GPIO22	I/O	0	I/O
		T2C0		1	O
		UART0RXD		2	I
		T3C1N		3	O
		ADC9		6	I
		DTB1		7	O
16	DIO23_A8	GPIO23	I/O	0	I/O
		T2C1		1	O
		T3C2N		3	O
		ADC8/LPC+/LPC-		6	I
17	DIO24_A7	GPIO24	I/O	0	I/O
		SPI0SCLK		1	I/O
		T1C0		2	O
		T3C0		3	O
		T0PE		4	O
		I2C0SCL		5	I/O
		ADC7/LPC+/LPC-		6	I
		DTB5		7	O

表 6-3. RHB (QFN32) ペリフェラル ピン割り当て (続き)

ピン番号	ピン名	信号名	信号のタイプ	PIN MUX エンコード	信号の方向
		QFN32			
18	DIO1_A4	GPIO1	I/O	0	I/O
		T3C1		1	O
		LRFD7		2	O
		T1F		3	O
		UART0RTS		4	O
		ADC4		5	I
		DTB2		6	O
19	RTSN	RSTN	—	該当なし	該当なし
20	DIO3_X32P	GPIO3	I/O	0	I/O
		LFCI		1	I
		T0C1N		2	O
		LRFD0		3	O
		T3C1		4	O
		T1C2		5	O
		LFXT_P		6	I
		DTB7		7	O
21	DIO4_X32N	GPIO4	—	0	I/O
		T0C2N	—	1	O
		UART0TXD	—	2	O
		LRFD1	—	3	O
		SPI0PICO	—	4	I/O
		T0C2	—	5	O
		LFXT_N	—	6	I
		DTB8	—	7	O
22	VDDD	VDDD	—	該当なし	該当なし
23	DIO5_A2	GPIO5	I/O	1	I/O
		T2C2		2	O
		LRFD6		3	O
		ADC2		6	I
24	DCDC	DCDC	—	該当なし	該当なし
25	VDDS	VDDS	—	該当なし	該当なし
26	DIO6_A1	GPIO6	I/O	0	I/O
		SPI0CSN		1	I/O
		I2C0SCL		2	I/O
		T1C2		3	O
		LRFD2		4	O
		UART0TXD		5	O
		ADC1/AREF+		6	I
		DTB6		7	O
27	VDDR	VDDR	—	該当なし	該当なし
28	X48P	X48P	—	該当なし	該当なし
29	X48N	X48N	—	該当なし	該当なし
30	VDDS	VDDS	—	該当なし	該当なし
31	ANT	ANT	—	該当なし	該当なし

表 6-3. RHB (QFN32) ペリフェラル ピン割り当て (続き)

ピン番号	ピン名	信号名	信号のタイプ	PIN MUX エンコード	信号の方向
QFN32					
32	RFGND	RFGND	—	該当なし	該当なし
		GND_TAB	—	該当なし	該当なし

6.5 RHB ペリフェラル信号の説明

表 6-4. RHB (QFN32) ペリフェラル信号の説明

機能	信号名	ピン番号	ピンのタイプ	信号の方向	説明
		QFN32			
ADC	ADC11	12	I/O	I	HP ADC チャネル 11 入力
	ADC10	13			HP ADC チャネル 10 入力
	ADC9	15			HP ADC チャネル 9 入力
	ADC8	16			HP ADC チャネル 8 入力
	ADC7	17			HP ADC チャネル 7 入力
	ADC6	—			ADC チャネル 6 入力
	ADC5	—			ADC チャネル 5 入力
	ADC4	18			ADC チャネル 4 入力
	ADC3	—			ADC チャネル 3 入力
	ADC2	23			ADC チャネル 2 入力
	ADC1	26			HP ADC チャネル 1 入力
	ADC0	—			HP ADC チャネル 0 入力
ADC リファレンス	AREF+	26	I/O	I	ADC 外部電圧リファレンス、正端子
	AREF-	0			ADC 外部電圧リファレンス、負端子
アナログ テスト バス	ATEST0	12	I/O	O	アナログ テスト バス出力 0
	ATEST1	13			アナログ テスト バス出力 1
	FLTP3	13	I/O	O	フラッシュ テスト パッド出力 3
	FLTP1	19			フラッシュ テスト パッド出力 1
クロック	X32P	20	I/O	I	32kHz 水晶発振器ピン 1、オプションの TCXO 入力
	X32N	21	I/O	I	32kHz 水晶発振器ピン 2
	X48P	28	—	I	48MHz 水晶発振器ピン 1
	X48N	29	—	I	48MHz 水晶発振器ピン 2
	CLKMIN	—	I/O	I	TDC または HFOSC トランシッキング ループ 基準クロック入力
	LFCI	20	I/O	I	低周波数クロック入力 (ピンからの LFXT バイパス クロック)
コンパレータ	LPC0	—	I/O	O	低消費電力コンパレータ出力
		10			
		12			
コンパレータ入力	LPC+	13	I/O	I	低消費電力コンパレータ正入力端子
		16			
		17			
	LPC-	16			低消費電力コンパレータ負入力端子
		17			

表 6-4. RHB (QFN32) ペリフェラル信号の説明 (続き)

機能	信号名	ピン番号 QFN32	ピンのタイプ	信号の方向	説明
デジタル テスト バス	DTB3	2	I/O	O	デジタル テスト バス出力 3
	DTB9	3			デジタル テスト バス出力 9
	DTB0	11			デジタル テスト バス出力 0
	DTB4	5			デジタル テスト バス出力 4
	DTB10	8			デジタル テスト バス出力 10
	DTB11	9			デジタル テスト バス出力 11
	DTB12	10			デジタル テスト バス出力 12
	DTB13	4			デジタル テスト バス出力 13
	DTB1	15			デジタル テスト バス出力 1
	DTB2	18			デジタル テスト バス出力 2
	DTB14	12			デジタル テスト バス出力 14
	DTB5	17			デジタル テスト バス出力 5
	DTB15	13			デジタル テスト バス出力 15
	DTB7	20			デジタル テスト バス出力 7
	DTB8	21			デジタル テスト バス出力 8
	DTB6	26			デジタル テスト バス出力 6
GPIO	GPIO8	2	I/O	I/O	汎用入出力
	GPIO9	—			
	GPIO10	—			
	GPIO11	3			
	GPIO12	4			
	GPIO13	5			
	GPIO14	7			
	GPIO15	—			
	GPIO16	8			
	GPIO27	9			
	GPIO18	10			
	GPIO19	11			
	GPIO20	12			
	GPIO21	13			
	GPIO22	15			
	GPIO23	16			
	GPIO24	17			
	GPIO25	—			
	GPIO0	—			
	GPIO1	18			
	GPIO2	—			
	GPIO3	20			
	GPIO4	21			
	GPIO5	23			
	GPIO6	26			
	GPIO7	—			

表 6-4. RHB (QFN32) ペリフェラル信号の説明 (続き)

機能	信号名	ピン番号	ピンのタイプ	信号の方向	説明
		QFN32			
I ² C	I2C0_SCL	9	I/O	I/O	I ² C クロック データ
		17			
		—			
		26			
	I2C0_SDA	2		I/O	I ² C データ
		4			
		8			
		—			
LRF デジタル出力	LRFD3	—	I/O	O	LRF デジタル出力 3
	LRFD0	3			LRF デジタル出力 0
		20			LRF デジタル出力 5
	LRFD5	7			LRF デジタル出力 1
	LRFD1	13			LRF デジタル出力 7
		21			LRF デジタル出力 6
	LRFD7	18			LRF デジタル出力 2
	LRFD6	23			LRF デジタル出力 4
	LRFD2	26			
	LRFD4	—			
電源	VDDR	1	—	—	内部電源
		27			
	VDDS	6			1.71V ~ 3.8V DIO 電源
		14			
		25			
		30			
	VDDD	22			内部 1.28V レギュレーション済みコア電源のデカップリング用。
	DCDC	24			内部 DC/DC コンバータのスイッチング ノード
リセット	RSTN	19			グローバル メイン デバイス リセット (アクティブ Low)
RF	ANT	31			50Ω RF ポート
RF グランド	RFGND	32			RF グランド基準

表 6-4. RHB (QFN32) ペリフェラル信号の説明 (続き)

機能	信号名	ピン番号	ピンのタイプ	信号の方向	説明
		QFN32			
SPI	SPI0SCLK	2	I/O	I/O	汎用 SPI クロック
		9			
		10			
		17			
	SPI0POCI	3	I/O	I/O	SPI POCI
		4			
		5			
		12			
		13			
		—			
	SPI0CSN	3	I/O	I/O	SPI chip select
		—			
		26			
	SPI0PICO	4	I/O	I/O	SPI PICO
		5			
		8			
		11			
		21			
SWD	SWDIO	8	I/O	I/O	SWD IO
	SWDCK	9	I/O	I	SWD クロック
タイマ - キャプチャ / 比較	T0C0	3	I/O	I/O	タイマ - 0 からのキャプチャ / 比較出力 -0
	T0C1	13			タイマ - 0 からのキャプチャ / 比較出力 -1
	T0C2	9			タイマ - 0 からのキャプチャ / 比較出力 -2
	—	21			
	T1C0	12	I/O	I/O	タイマ - 1 からのキャプチャ / 比較出力 -0
		17			
	T1C1	4			タイマ - 1 からのキャプチャ / 比較出力 -1
		8			
	T1C2	20			タイマ - 1 からのキャプチャ / 比較出力 -2
		26			
		—			
	T2C0	15	I/O	I/O	タイマ - 2 からのキャプチャ / 比較出力 -0
		16			タイマ - 2 からのキャプチャ / 比較出力 -1
		23			タイマ - 2 からのキャプチャ / 比較出力 -2
	T3C0	—	I/O	I/O	タイマ - 3 からのキャプチャ / 比較出力 -0
		10			
		17			
	T3C1	11			タイマ - 3 からのキャプチャ / 比較出力 -1
		18			
		20			
		—			
	T3C2	7			タイマ - 3 からのキャプチャ / 比較出力 -2
		—			

表 6-4. RHB (QFN32) ペリフェラル信号の説明 (続き)

機能	信号名	ピン番号	ピンのタイプ	信号の方向	説明
		QFN32			
タイマ - 相補キャプチャ/ 比較	T0C0N	2	I/O	O	タイマ-0 からの相補比較/ PWM 出力-0
		5			タイマ-0 からの相補比較 / PWM 出力-1
	T0C1N	20			タイマ-0 からの相補比較 / PWM 出力-2
	T0C2N	21		O	タイマ-1 からの相補比較 / PWM 出力-0
	T1C0N	2			タイマ-1 からの相補比較 / PWM 出力-1
		8			タイマ-1 からの相補比較 / PWM 出力-2
	T1C1N	9		O	タイマ-2 からの相補比較 / PWM 出力-0
		13			タイマ-2 からの相補比較 / PWM 出力-1
	T1C2N	3			タイマ-2 からの相補比較 / PWM 出力-2
	T2C0N	—		O	タイマ-3 からの相補比較 / PWM 出力-0
	T2C1N	—			タイマ-3 からの相補比較 / PWM 出力-1
	T2C2N	—			タイマ-3 からの相補比較 / PWM 出力-2
タイマ - フォルト入力	T3C0N	—	I/O	O	タイマ-4 からの相補比較 / PWM 出力-0
	T3C1N	15			タイマ-4 からの相補比較 / PWM 出力-1
	T3C2N	16			タイマ-4 からの相補比較 / PWM 出力-2
タイマ - プリスケーラ イベント	T1F	5	I/O	I	タイマ-1 のフォルト入力
		7			
		18			
タイマ - プリスケーラ イベント	T2PE	—	I/O	O	タイマ-2 からのプリスケーラ イベント出力
		11			
UART	UART0TXD	17	I/O	O	タイマ-0 からのプリスケーラ イベント出力
		—			
		5			UART0 TX データ
		9			
		10			
		12			
		21			
		26			
	UART0RXD	4	I/O	I	UART0 RX データ
		—			
		8			
		12			
		15			
UART	UART0CTS	13	I/O	I	UART0 CTS (Clear to Send) 入力 (アクティブ Low)
		—			
	UART0RTS	2	I/O	O	UART0 RTS (Request to Send) (アクティブ Low)
		18			

7 仕様

7.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)^{(1) (2)}

		最小値	最大値	単位
VDDS	電源電圧	-0.3	4.1	V
	デジタル ピンの電圧 ⁽³⁾	-0.3	VDDS + 0.3、最大 4.1	V
	水晶発振器ピンの電圧 X48P および X48N	-0.3	1.24	V
V _{in_adc}	ADC 入力での電圧	0	VDDS	V
	入力レベル、RF ピン		5	dBm
P _{max}	環境圧力		1400	kPa
A _{max}	静的加速度		2000	g
T _{stg}	保存温度	-40	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
- (2) すべての電圧値は、特に記述のない限り、グラウンド端子を基準とします。
- (3) アナログ対応 DIO が含まれます

7.2 ESD 定格

			値	単位
V _{ESD}	人体モデル (HBM)、AEC Q100-002 に準拠 ^{(1) (3) (4)}	ANT ピンを除くすべてのピン	±2000	V
		ANT ピン	±1000	V
	荷電デバイス モデル (CDM)、AEC Q100-011 準拠 ^{(2) (4)}	ANT ピンを除くすべてのピン	±500	V
		ANT ピン	±250	V

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
- (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
- (3) AEC Q100-002 は、ANSI/ESDA/JEDEC JS-001 仕様に従って HBM ストレス試験を実施することを示しています。
- (4) ANT ピンは RF タイプのピンであり、「絶対最大定格」に準拠しており、上記に記載された JEP および AEC 規格に基づく推奨 ESD 限界にも適合しています。

7.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

	最小値	最大値	単位	
CC2340xxxExxxxx デバイス (125°C パーツ)	動作時周囲温度 ^{(1) (2)}	-40	125	°C
	動作時接合部温度 ^{(1) (2)}	-40	125	°C
動作電源電圧 (VDDS)	1.71	3.8	V	
立ち上がり電源電圧のスルーレート	0	100	mV/μs	
立ち下がり電源電圧のスルーレート ⁽³⁾	0	1	mV/μs	

- (1) 最大動作温度またはそれに近い温度で長時間動作させると、寿命が短縮されます。
- (2) 熱抵抗の詳細については、このドキュメントの「熱抵抗特性」表を参照してください。
- (3) 小型のコイン電池の場合、ワースト ケースの等価ソース抵抗が大きいため、このスルーレートに確実に準拠するために、10μF VDDS 入力コンデンサを使用する必要があります。

7.4 DCDC

特に記述のない限り、 $T_c = 25^\circ\text{C}$ および DCDC の CC2340R5 リファレンス デザインで測定されています。

パラメータ	テスト条件	最小値	標準値	最大値	単位
DCDC 動作に必要な VDDS 電源電圧 ⁽¹⁾ ⁽²⁾		2.2	3.0	3.8	V

- (1) 電源電圧が DCDC 動作最小電圧を下回ると、デバイスは自動的にオンチップ GLDO レギュレータを使用するように遷移します。
 (2) VDDR 電圧レールには、 $10\mu\text{H}$ および $10\mu\text{F}$ の負荷コンデンサが必要です。それらは DCDC 出力ピンの近くに配置する必要があります。

7.5 グローバル LDO (GLDO)

CC2340R5 リファレンス デザイン、 $T_c = 25^\circ\text{C}$ で測定された場合。

パラメータ	テスト条件	最小値	標準値	最大値	単位
GLDO 動作に必要な VDDS 電源電圧 ⁽¹⁾		1.71	3.0	3.8	V

- (1) VDDR ピンには、 $10\mu\text{F}$ コンデンサを推奨します。

7.6 電源およびモジュール

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
VDDS_BOD					
トリムされたブラウンアウト立ち上がりスレッショルド ⁽¹⁾		1.68			V
トリムされたブラウンアウト立ち下がりスレッショルド ⁽¹⁾		1.67			V
POR					
パワークリードのパワーアップ レベル		1.5			V
パワークリードのパワーダウン レベル		1.45			V

- (1) 電圧低下検出器は初期ブート時にトリムされ、POR リセットまたは RSTN ピンによってデバイスがリセットされるまでの間、値が保持されます。

7.7 バッテリ モニタ

特に記述のない限り、 $T_c = 25^\circ\text{C}$ の CC2340R5 リファレンス デザインで測定されています。

パラメータ	テスト条件	最小値	標準値	最大値	単位
分解能		22			mV
範囲		1.7	3.8		V
精度	VDDS = 3.0V	30			mV

7.8 温度センサ

特に記述のない限り、 $T_c = 25^\circ\text{C}$ 、 $V_{DDS} = 3.0\text{V}$ の CC2340R5 リファレンス デザインで測定されています。

パラメータ	テスト条件	最小値	標準値	最大値	単位
精度	$-40^\circ\text{C} \sim 125^\circ\text{C}$	-15/+9 ⁽¹⁾			°C

- (1) PMUD レジスタからの Raw 出力

7.9 消費電力 - 電力モード

特に記載のない限り、 $T_c = 25^\circ\text{C}$ 、 $V_{\text{DDS}} = 3.0\text{V}$ 、DCDC がイネーブル、GLDO がディスエーブルの条件で、CC2340R5 リファレンス デザイン上で測定。

パラメータ	テスト条件		最小値	標準値	最大値	単位
DCDC によるコア消費電流						
I_{core}	アクティブ	MCU が CoreMark をフラッシュから実行中 (48MHz,)	2.6			mA
I_{core}	アクティブ	MCU が CoreMark をフラッシュから実行中 (48MHz,)	53			$\mu\text{A}/\text{MHz}$
I_{core}	アイドル	電源システムおよび RAM が動作中、フラッシュがディスエーブル、DMA がディスエーブル、	0.8			mA
I_{core}	アイドル	電源システムおよび RAM が動作中、フラッシュがディスエーブル、DMA がイネーブル、	0.8			mA
I_{core}	アイドル	電源システムおよび RAM が動作中、フラッシュがイネーブル、DMA がディスエーブル、	1.1			mA
I_{core}	アイドル	電源システムと RAM が動作中、フラッシュがイネーブル、DMA がイネーブル	1.2			mA
I_{core}	スタンバイ	RTC 動作中、フル RAM リテンション LFOSC、DCDC の再充電電流設定 ($i_{\text{peak}} = 1$)	0.71			μA
I_{core}	スタンバイ	RTC 動作中、フル RAM リテンション LFXT、DCDC 再充電電流設定 ($i_{\text{peak}} = 1$)	0.74			μA
GLDO によるコア消費電流						
I_{core}	アクティブ	MCU が 48MHz の	4.1			mA
I_{core}	アイドル	電源システムおよび RAM が動作中、フラッシュがディスエーブル、DMA がディスエーブル、	1.2			mA
I_{core}	アイドル	電源システムおよび RAM が動作中、フラッシュがディスエーブル、DMA がイネーブル、	1.3			mA
I_{core}	アイドル	電源システムおよび RAM が動作中、フラッシュがイネーブル、DMA がディスエーブル、	1.5			mA
I_{core}	アイドル	電源システムおよび RAM が動作中、フラッシュがイネーブル、DMA がイネーブル、	1.7			mA
I_{core}	スタンバイ	RTC が動作中、フル RAM 保持 LFOSC、デフォルトの GLDO 再充電電流設定	1.1			μA
I_{core}	スタンバイ	RTC が動作中、フル RAM 保持 LFXT、デフォルトの GLDO 再充電電流設定	1.15			μA
リセット、シャットダウン時の消費電流						
I_{core}	リセット	リセット: RSTN ピンがアサートされるか、VDDS がパワーオン リセット レッショルドを下回っています	165			nA
I_{core}	シャットダウン	定常状態でシャットダウンを測定。動作中クロックなし、保持なし、IO ウエークアップがイネーブル	165			nA
ペリフェラルの消費電流						
I_{peri}	RF	デルタ電流、クロックがイネーブル、RF サブシステムはアイドル状態	40			μA
I_{peri}	タイマ	クロックがイネーブルのときのデルタ電流、モジュールがアイドル状態、1 つの LGPT タイマ	2.4			μA
I_{peri}	I ² C	デルタ電流クロックがイネーブルの場合、モジュールはアイドル状態です	10.6			μA
I_{peri}	SPI	デルタ電流クロックがイネーブルの場合、モジュールはアイドル状態です	3.4			μA
I_{peri}	UART	デルタ電流クロックがイネーブルの場合、モジュールはアイドル状態です	24.5			μA
I_{peri}	暗号化 (AES)	デルタ電流クロックがイネーブルの場合、モジュールはアイドル状態です	3.8			μA

7.10 消費電力 - 無線モード

CC2340R5 リファレンス デザインで測定した場合: $T_c = 25^\circ\text{C}$, $V_{DD} = 3.0\text{V}$, DCDC イネーブル (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{RX}	無線受信電流	2440MHz, 1Mbps, GFSK、システムバスオフ ⁽¹⁾		5.3		mA
I_{RX}	無線受信電流	2440MHz, 1Mbps, GFSK, DCDC オフ、システムバスオフ ⁽¹⁾		9		mA
I_{TX}	無線送信電流	-8dBm 出力電力設定 2440MHz システムバスオフ ⁽¹⁾		4.5		mA
I_{TX}	無線送信電流	0dBm 出力電力設定 2440MHz システムバスオフ ⁽¹⁾		5.1		mA
I_{TX}	無線送信電流	0dBm 出力電力設定 2440MHz DCDC OFF、システムバスオフ ⁽¹⁾		9.0		mA
I_{TX}	無線送信電流	+4dBm 出力電力設定 2440MHz システムバスオフ ⁽¹⁾		7.9		mA
I_{TX}	無線送信電流	+6dBm 出力電力設定 2440MHz システムバスオフ ⁽¹⁾		8.9		mA
I_{TX}	無線送信電流	+8dBm 出力電力設定 2440MHz システムバスオフ ⁽¹⁾		10.7		mA
I_{TX}	無線送信電流	+8dBm 出力電力設定 2440MHz DCDC OFF、システムバスオフ ⁽¹⁾		19		mA

(1) システムバスがオフとは、デバイスのアイドルモード、DMA ディスエーブル、フラッシュディスエーブルを指しています。

7.11 不揮発性 (フラッシュ) メモリの特性

自由気流での動作温度範囲内、 $V_{DD} = 3.0\text{V}$ (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
フラッシュセクタサイズ		2			KB
故障前、バンク全体でフラッシュ消去サイクルをサポート ^{(1) (2)}		30			k サイクル
障害発生前のフラッシュ消去サイクルをサポート、単一セクタ ⁽³⁾		60			k サイクル
セクタ消去までの行あたりの書き込み動作の最大数 ⁽⁴⁾			83		書き込み動作
フラッシュ保持	105°C	11.4			年
フラッシュ保持	125°C	10			年
フラッシュセクタの消去電流	平均デルタ電流	1.2			mA
フラッシュセクタの消去時間 ⁽⁵⁾	0 消去サイクル	2.2			ms
フラッシュ書き込み電流	平均デルタ電流、一度にフルセクタ	1.7			mA
フラッシュ書き込み時間 ⁽⁵⁾	一度にフルセクタ (2kB) を処理、0 消去サイクル	8.3			ms

- (1) バンクの完全消去は、各セクタで 1 つの消去サイクルとしてカウントされます。
- (2) 消去またはプログラムモード中にフラッシュを中止することは、安全な動作ではありません。
- (3) 最大 16 つの顧客指定セクタを個別に消去でき、30K サイクルのベースラインバンク制限を超えてさらに 30K 回消去できます
- (4) 各ワードラインの幅は 2048 ビット (または 256 バイト) です。この制限は、ワードライン全体の 1 回の書き込みあたり最小 4 (3.1) バイトのシーケンシャルメモリ書き込みに対応します。同じワード線への追加書き込みが必要な場合、行あたりの書き込み動作の最大回数に達すると、セクタ消去が必要です。
- (5) この値はフラッシュの経年劣化に依存し、時間の経過および消去サイクルの経過とともに増加します

7.12 热抵抗特性

热評価基準	热評価基準	パッケージ	単位
		RHB (VQFN)	
		32 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	32.6	°C/W ⁽¹⁾
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	22.8	°C/W ⁽¹⁾
$R_{\theta JB}$	接合部から基板への熱抵抗	12.7	°C/W ⁽¹⁾

7.12 热抵抗特性 (続き)

热評価基準	热評価基準	パッケージ	単位
		RHB (VQFN)	
		32 ピン	
Ψ_{JT}	接合部から上面への特性パラメータ	0.3	°C/W ⁽¹⁾
Ψ_{JB}	接合部から基板への特性パラメータ	12.6	°C/W ⁽¹⁾
$R_{\theta JC(bot)}$	接合部からケース(底面)への热抵抗	3.3	°C/W ⁽¹⁾

(1) °C/W = 摂氏温度 / ワット。

7.13 サーマルシャットダウン

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
V_{OP}	動作電源電圧	1.71	3.8		V
T_{JUN}	動作時接合部温度	96	150		°C
T_{rstrel}	リセット解放温度	101.8	114		°C
I_{core_TSD}	サーマルシャットダウンモードでの電流消費 (最大 150°C)		100		μA

7.14 RF 周波数帯域

自由気流での動作温度範囲内 (特に記述のない限り)。

パラメータ	最小値	標準値	最大値	単位
周波数帯域	2360	2510		MHz

7.15 Bluetooth Low Energy — 受信 (RX)

CC2340R5 リファレンス デザインで測定した場合: $T_c = 25^\circ\text{C}$, $V_{DDS} = 3.0\text{V}$, $f_{RF} = 2440\text{MHz}$ で, DCDC イネーブル (特に記述のない限り)。すべての測定は、RX パスと TX パスを組み合わせたアンテナ入力で行われます。すべての測定が行われます。

パラメータ	テスト条件	最小値	標準値	最大値	単位
125kbps (LE 符号化)					
レシーバ感度	BER = 10^{-3}		-102		dBm
レシーバの飽和	BER = 10^{-3}		5		dBm
周波数許容誤差	受信キャリア周波数と内部で生成されるキャリア周波数の差。		> (-250/ 250) ⁽¹⁾		kHz
データレート許容誤差	受信データレートと内部で生成されるデータレートの差 (37 バイト パケット)。		> (-90/ 90) ⁽¹⁾		ppm
データレート許容誤差	受信データレートと内部で生成されるデータレートの差 (255 バイト パケット)。		> (-90/ 90) ⁽¹⁾		ppm
同一チャネル除去 ⁽²⁾	必要な信号: -79dBm、チャネル内の変調干渉、BER = 10^{-3}		-6		dB
選択性、 $\pm 1\text{MHz}$ ⁽²⁾	必要な信号: -79dBm, $\pm 1\text{MHz}$ での変調干渉、BER = 10^{-3}		9 / 5 ⁽³⁾		dB
選択性、 $\pm 2\text{MHz}$ ⁽²⁾	必要な信号: -79dBm, $\pm 2\text{MHz}$ での変調干渉、BER = 10^{-3}		44 / 31 ⁽³⁾		dB
選択性、 $\pm 3\text{MHz}$ ⁽²⁾	必要な信号: -79dBm, $\pm 3\text{MHz}$ での変調干渉、BER = 10^{-3}		47 / 42 ⁽³⁾		dB
選択性、 $\pm 4\text{MHz}$ ⁽²⁾	必要な信号: -79dBm, $\pm 4\text{MHz}$ での変調干渉、BER = 10^{-3}		49 / 45 ⁽³⁾		dB
選択性、 $\pm 6\text{MHz}$ ⁽²⁾	必要な信号: -79dBm, $\pm 6\text{MHz}$ での変調干渉、BER = 10^{-3}		52 / 48 ⁽³⁾		dB
選択性、 $\pm 7\text{MHz}$	必要な信号: -79dBm, $\pm 7\text{MHz}$ での変調干渉、BER = 10^{-3}		54 / 49 ⁽³⁾		dB
選択性、イメージ周波数 ⁽²⁾	必要な信号: -79dBm、イメージ周波数での変調干渉、BER = 10^{-3}		31		dB
選択性、イメージ周波数 $\pm 1\text{MHz}$ ⁽²⁾	イメージ周波数 1MHz は同一チャネル -1MHz であることに注意してください。必要な信号 -79dBm、イメージ周波数から $\pm 1\text{MHz}$ での変調干渉、BER = 10^{-3}		5 / 42 ⁽³⁾		dB

7.15 Bluetooth Low Energy — 受信 (RX) (続き)

CC2340R5 リファレンス デザインで測定した場合: $T_c = 25^\circ\text{C}$ 、 $V_{DD5} = 3.0\text{V}$ 、 $f_{RF} = 2440\text{MHz}$ で、DCDC イネーブル (特に記述のない限り)。すべての測定は、RX パスと TX パスを組み合わせたアンテナ入力で行われます。すべての測定が行われます。

パラメータ	テスト条件	最小値	標準値	最大値	単位
500kbps (LE 符号化)					
レシーバ感度	BER = 10^{-3}	-99			dBm
レシーバの飽和	BER = 10^{-3}	5			dBm
周波数許容誤差	受信キャリア周波数と内部で生成されるキャリア周波数の差	> (-250 / 250) ⁽¹⁾			kHz
データレート許容誤差	受信データレートと内部で生成されるデータレートの差 (37 バイト パケット)。	> (-90 / 90) ⁽¹⁾			ppm
データレート許容誤差	受信データレートと内部で生成されるデータレートの差 (255 バイト パケット)	> (-90 / 90) ⁽¹⁾			ppm
同一チャネル除去 ⁽²⁾	必要な信号: -72dBm、チャネル内の変調干渉、BER = 10^{-3}	-4.5			dB
選択性、 $\pm 1\text{MHz}$ ⁽²⁾	必要な信号: -72dBm、 $\pm 1\text{MHz}$ での変調干渉、BER = 10^{-3}	9 / 5 ⁽³⁾			dB
選択性、 $\pm 2\text{MHz}$ ⁽²⁾	必要な信号: -72dBm、 $\pm 2\text{MHz}$ での変調干渉、BER = 10^{-3}	42 / 31 ⁽³⁾			dB
選択性、 $\pm 3\text{MHz}$ ⁽²⁾	必要な信号: -72dBm、 $\pm 3\text{MHz}$ での変調干渉、BER = 10^{-3}	45 / 41 ⁽³⁾			dB
選択性、 $\pm 4\text{MHz}$ ⁽²⁾	必要な信号: -72dBm、 $\pm 4\text{MHz}$ での変調干渉、BER = 10^{-3}	46 / 42 ⁽³⁾			dB
選択性、 $\pm 6\text{MHz}$ ⁽²⁾	必要な信号: -72dBm、 $\geq \pm 6\text{MHz}$ での変調干渉、BER = 10^{-3}	50 / 45 ⁽³⁾			dB
選択性、 $\pm 7\text{MHz}$	必要な信号: -72dBm、 $\geq \pm 7\text{MHz}$ での変調干渉、BER = 10^{-3}	51 / 46 ⁽³⁾			dB
選択性、イメージ周波数 ⁽²⁾	必要な信号: -72dBm、イメージ周波数での変調干渉、BER = 10^{-3}	31			dB
選択性、イメージ周波数 $\pm 1\text{MHz}$ ⁽²⁾	イメージ周波数 1MHz は同一チャネル -1MHz であることに注意してください。必要な信号: -72dBm、イメージ周波数から $\pm 1\text{MHz}$ での変調干渉、BER = 10^{-3}	5 / 41 ⁽³⁾			dB
1Mbps (LE 1M)					
レシーバ感度	BER = 10^{-3}	-96.5			dBm
レシーバの飽和	BER = 10^{-3}	5			dBm
周波数許容誤差	受信キャリア周波数と内部で生成されるキャリア周波数の差。	> (-250/250) ⁽¹⁾			kHz
データレート許容誤差	受信データレートと内部で生成されるデータレートの差 (37 バイト パケット)。	> (-90 / 90) ⁽¹⁾			ppm
同一チャネル除去 ⁽²⁾	必要な信号: -67dBm、チャネル内の変調干渉、BER = 10^{-3}	-6			dB
選択性、 $\pm 1\text{MHz}$ ⁽²⁾	必要な信号: -67dBm、 $\pm 1\text{MHz}$ での変調干渉、BER = 10^{-3}	7 / 5 ⁽³⁾			dB
選択性、 $\pm 2\text{MHz}$ ⁽²⁾	必要な信号: -67dBm、 $\pm 2\text{MHz}$ での変調干渉、BER = 10^{-3}	39 / 28 ⁽³⁾			dB
選択性、 $\pm 3\text{MHz}$ ⁽²⁾	必要な信号: -67dBm、 $\pm 3\text{MHz}$ での変調干渉、BER = 10^{-3}	38 / 38 ⁽³⁾			dB
選択性、 $\pm 4\text{MHz}$ ⁽²⁾	必要な信号: -67dBm、 $\pm 4\text{MHz}$ での変調干渉、BER = 10^{-3}	47 / 35 ⁽³⁾			dB
選択性、 $\pm 5\text{MHz}$ 以上 ⁽²⁾	必要な信号: -67dBm、 $\geq \pm 5\text{MHz}$ の変調干渉、BER = 10^{-3}	40			dB
選択性、イメージ周波数 ⁽²⁾	必要な信号: -67dBm、イメージ周波数での変調干渉、BER = 10^{-3}	28			dB
選択性、イメージ周波数 $\pm 1\text{MHz}$ ⁽²⁾	イメージ周波数 1MHz は同一チャネル -1MHz であることに注意してください。必要な信号: -67dBm、イメージ周波数から $\pm 1\text{MHz}$ での変調干渉、BER = 10^{-3}	5 / 38 ⁽³⁾			dB
帯域外ブロッキング ⁽⁴⁾	30MHz ~ 2000MHz	-10			dBm
帯域外ブロッキング	2003MHz ~ 2399MHz	-10			dBm
帯域外ブロッキング	2484MHz ~ 2997MHz	-10			dBm
帯域外ブロッキング	3000MHz ~ 12.75GHz (VCO 周波数を除く)	-2			dBm
相互変調	必要な信号 2402MHz、-64dBm、2405MHz および 2408MHz に 2 つの干渉源、所定の電力レベル	-37			dBm
スプリアス発射、 30 ~ 1000MHz ⁽⁵⁾	50Ω シングルエンド負荷で測定。	< -59			dBm
スプリアス発射、 1 ~ 12.75GHz ⁽⁵⁾	50Ω シングルエンド負荷で測定。	< -47			dBm

7.15 Bluetooth Low Energy — 受信 (RX) (続き)

CC2340R5 リファレンス デザインで測定した場合: $T_c = 25^\circ\text{C}$ 、 $V_{\text{DDS}} = 3.0\text{V}$ 、 $f_{\text{RF}} = 2440\text{MHz}$ で、DCDC イネーブル (特に記述のない限り)。すべての測定は、RX パスと TX パスを組み合わせたアンテナ入力で行われます。すべての測定が行われます。

パラメータ	テスト条件	最小値	標準値	最大値	単位
RSSI ダイナミック レンジ ⁽⁶⁾		70			dB
RSSI の精度		±4			dB
RSSI の分解能		1			dB
2Mbps (LE 2M)					
レシーバ感度	SMA コネクタで測定、BER = 10^{-3}	-92			dBm
レシーバの飽和	SMA コネクタで測定、BER = 10^{-3}	2			dBm
周波数許容誤差	受信キャリア周波数と内部で生成されるキャリア周波数の差	> (-250 / 250) ⁽¹⁾			kHz
データレート許容誤差	受信データレートと内部で生成されるデータレートの差 (37 バイト パケット)	> (-90 / 90) ⁽¹⁾			ppm
同一チャネル除去 ⁽²⁾	必要な信号: -67dBm、チャネル内の変調干渉、BER = 10^{-3}	-8			dB
選択性、±2MHz ⁽²⁾	必要な信号: -67dBm、±2MHz での変調干渉、イメージ周波数: -2MHz、BER = 10^{-3}	9 / 5 ⁽³⁾			dB
選択性、±4MHz ⁽²⁾	必要な信号 -67dBm、±4MHz での変調干渉、BER = -3	40 / 32 ⁽³⁾			dB
選択性、±6MHz ⁽²⁾	必要な信号 -67dBm、±6MHz での変調干渉、BER = -3	46 / 40 ⁽³⁾			dB
選択性、イメージ周波数 ⁽²⁾	必要な信号: -67dBm、イメージ周波数での変調干渉、BER = 10^{-3}	5			dB
選択性、イメージ周波数 ±2MHz ⁽²⁾	イメージ周波数 2MHz は同一チャネルであることに注意してください。必要な信号 -67dBm、イメージ周波数から ±2MHz での変調干渉、BER = 10^{-3}	-8 / 32 ⁽³⁾			dB
帯域外ブロッキング ⁽⁴⁾	30MHz ~ 2000MHz	-10			dBm
帯域外ブロッキング	2003MHz ~ 2399MHz	-10			dBm
帯域外ブロッキング	2484MHz ~ 2997MHz	-12			dBm
帯域外ブロッキング	3000MHz ~ 12.75 GHz (VCO 周波数を除く)	-10			dBm
相互変調	必要な信号 2402MHz、-64dBm、2408 および 2414MHz に 2 つの干渉源、所定の電力レベル	-38			dBm

(1) Bluetooth 仕様を超える実際の性能

(2) I/CdB として与えられる数値

(3) X/Y。ここで、X は +MHz、Y は -MHz です

(4) Bluetooth 仕様に準拠した $F_{\text{wanted}} / 2$ での 1 つの例外を除外

(5) 國際的な無線周波数規制 ETSI EN 300 328 および EN 300 440 Class 2 (欧州)、FCC CFR47 Part 15 (米国)、および ARIB STD-T66 (日本) への準拠を目標とするシステムに好適

(6) RSSI 測定は -30dBm で飽和

7.16 Bluetooth Low Energy — 送信 (TX)

CC2340R5 リファレンス デザイン、 $T_c = 25^\circ\text{C}$ 、 $V_{\text{DDS}} = 3.0\text{V}$ 、 $f_{\text{RF}} = 2440\text{MHz}$ 、DCDC イネーブルで測定されたものです (特に記述のない限り)。すべての測定は、RX パスと TX パスを組み合わせたアンテナ入力で行われます。すべての測定が行われます。

パラメータ	テスト条件	最小値	標準値	最大値	単位
一般パラメータ					
最大出力電力	シングルエンドの 50Ω 負荷に内蔵バランを通じて供給	8			dBm
出力電力プログラマブル範囲	シングルエンドの 50Ω 負荷に内蔵バランを通じて供給	28			dB

7.17 2.4GHz RX/TX CW

CC2340R5 リファレンス デザインで測定した場合: $T_c = 25^\circ\text{C}$ 、 $V_{\text{DDS}} = 3.0\text{V}$ 、 $f_{\text{RF}} = 2440\text{MHz}$ で、DCDC イネーブル (特に記述のない限り)。すべての測定は、RX パスと TX パスを組み合わせたアンテナ入力で行われます。すべての測定が行われます。

パラメータ	テスト条件	最小値	標準値	最大値	単位
スプリアス電磁波と高調波					

7.17 2.4GHz RX/TX CW (続き)

CC2340R5 リファレンス デザインで測定した場合: $T_c = 25^\circ\text{C}$, $V_{DDS} = 3.0\text{V}$, $f_{RF} = 2440\text{MHz}$ で, DCDC イネーブル (特に記述のない限り)。すべての測定は、RX パスと TX パスを組み合わせたアンテナ入力で行われます。すべての測定が行われます。

パラメータ	テスト条件	最小値	標準値	最大値	単位
スプリアス放射 ⁽¹⁾	F < 1GHz、制限帯域外	< -36	dBm	< -55	dBm
	f < 1GHz、制限帯域 ETSI				
	f < 1GHz、制限帯域 FCC				
	f > 1GHz、高調波を含む (ETSI)				
高調波 ⁽¹⁾	2 次高調波	< -30	dBm	< -42	dBm
	3 次高調波				

(1) 世界的な無線周波数規制 ETSI EN 300 328 および EN 300 440 クラス 2 (ヨーロッパ), FCC CFR47 Part 15 (米国)、および ARIB STD-T66 (日本) への準拠をターゲットとするシステムに最適です。

7.18 タイミングおよびスイッチング特性

7.18.1 リセットタイミング

パラメータ	最小値	標準値	最大値	単位
RSTN Low 期間	1			μs

7.18.2 ウェイクアップタイミング

自由気流温度での動作温度範囲内、 $V_{DDS} = 3.0\text{V}$ (特に記述のない限り)ここに記載されている時間には、ソフトウェアのオーバーヘッドは含まれていません (特に記述のない限り)。

パラメータ	テスト条件	最小値	標準値	最大値	単位
MCU、リセット / シャットダウンからアクティブへ ⁽¹⁾	GLDO のデフォルト充電電流設定、VDDR コンデンサはフル充電 ⁽²⁾	350-450			μs
MCU、スタンバイからアクティブへ	MCU、スタンバイからアクティブ (フラッシュからコードを実行する準備完了)。DCDC オン、デフォルトの再充電電流構成	33-43 ⁽³⁾			μs
MCU、スタンバイからアクティブへ	MCU、スタンバイからアクティブ (フラッシュからコードを実行する準備完了)。GLDO ON、デフォルトの再充電電流設定のために	33-50 ⁽³⁾			μs
MCU、アイドルからアクティブへ	アイドル モードでフラッシュはイネーブル	3			μs
MCU、アイドルからアクティブへ	アイドル モードでフラッシュがディスエーブル	14			μs

- (1) ウェイクアップ時間には、デバイスの ROM ブートコード実行時間が含まれます。ウェイクアップ時間は、デバイスを起動するときの VDDR コンデンサの残り電荷量、およびデバイスがリセットまたはシャットダウン状態になってから再度起動するまでの時間に依存します。
- (2) これは、リセット / シャットダウンからアクティブ状態への最短時間 (ROM ブートコードの実行時間に含む) を示しており、指定された GLDO の充電電流設定において、VDDR コンデンサが完全に充電されており、リセットおよびシャットダウン時に放電されない場合、つまりデバイスがリセット / シャットダウン モードに非常に短時間しかとどまらない場合の値です
- (3) VDDR コンデンサ電圧レベルに依存します。

7.18.3 クロック仕様

7.18.3.1 48MHz の水晶発振器 (HFXT)

特に記述のない限り、 $T_c = 25^\circ\text{C}$ 、 $V_{\text{DDS}} = 3.0\text{V}$ の CC2340R5 リファレンス デザインで測定されています。⁽⁴⁾

	パラメータ	最小値	標準値	最大値	単位
	水晶周波数		48		MHz
ESR	等価直列抵抗 ^{(5) (6)} $C_L = 9\text{pF}$			35	Ω
	等価直列抵抗 ^{(5) (6)} $C_L = 8\text{pF}$			50	Ω
	等価直列抵抗 ^{(5) (6)} $C_L = 7\text{pF}$			60	Ω
	等価直列抵抗 ^{(5) (6)} $5\text{pF} \leq C_L \leq 6\text{pF}$			80	Ω
C_L	水晶振動子の負荷容量 ⁽¹⁾	5	7 ⁽²⁾	9	pF
起動時間 ⁽³⁾	クロックが認証されるまで		200		μs

- (1) このデバイスには、調整可能な負荷容量が内蔵されています。特定の規制に準拠する必要があるシステムには、外付け負荷コンデンサが必要です。
- (2) リファレンス デザインの寄生容量を含む、オンチップのデフォルト接続静電容量。接続された内部容量は、SysConfig のソフトウェアにより変更されます。
- (3) TI から提供されるパワー ドライバを使用した起動時間。ドライバを使用しない場合、起動時間が長くなることがあります。
- (4) Tai-Saw TZ3908AAAO43 は CC2340R5 設計向けに検証済みです。
- (5) 水晶振動子のシャント容量が $C_0 > 1\text{pF}$ である場合、最大 ESR 値は減少します
- (6) 起動マージン ≥ 10

7.18.3.2 48MHz の RC 発振器 (HFOSC)

特に記述のない限り、 $T_c = 25^\circ\text{C}$ 、 $V_{\text{DDS}} = 3.0\text{V}$ の CC2340R5 リファレンス デザインで測定されています。

	最小値	標準値	最大値	単位
周波数	48			MHz
キャリブレーションなしの周波数精度	± 3			%
キャリブレーション済みの周波数精度 ⁽¹⁾	± 0.25			%

- (1) 較正源 (HFXT) に対する精度

7.18.3.3 32kHz の水晶発振器 (LFXT)

特に記述のない限り、 $T_c = 25^\circ\text{C}$ 、 $V_{\text{DDS}} = 3.0\text{V}$ の CC2340R5 リファレンス デザインで測定されています。

	最小値	標準値	最大値	単位
水晶周波数	32.768			kHz
水晶振動子の負荷容量をサポート	6		12	pF
ESR	30		100	$\text{k}\Omega$

7.18.3.4 32kHz の RC 発振器 (LFOSC)

特に記述のない限り、 $T_c = 25^\circ\text{C}$ 、 $V_{\text{DDS}} = 3.0\text{V}$ の CC2340R5 リファレンス デザインで測定されています。

	最小値	標準値	最大値	単位
較正済みの周波数	32.768			kHz

7.19 ペリフェラルのスイッチング特性

7.19.1 UART

7.19.1.1 UART の特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	最小値	標準値	最大値	単位
UART レート			3	MBAud

7.19.2 SPI

7.19.2.1 SPI の特性

TI SPI ドライバを使用、自由気流での動作温度範囲内 (特に記述のない限り)。

パラメータ	テスト条件	最小値	標準値	最大値	単位
fSCLK 1/tsclk	コントローラ モードおよびペリフェラル モード ⁽¹⁾ 2.7V ≤ VDDS < 3.8V			12	MHz
	コントローラ モードおよびペリフェラル モード ⁽¹⁾ VDDS < 2.7V			8	MHz
DC _{SCK}	SCK のデューティ サイクル	45	50	55	%

(1) 理想的な SPI コントローラおよび SPI ペリフェラル デバイスとのインターフェイスを想定しています

7.19.2.2 SPI コントローラ モード

TI SPI ドライバを使用、自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
t _{SCLK_H/L}	SCLK High または Low 時間	(t _{SPI} /2) - 1	t _{SPI} /2	(t _{SPI} /2) + 1	ns
t _{CS.LEAD}	CS 進み時間、CS アクティブから クロックまで	1/2			SCLK
t _{CS.LAG}	CS 遅れ時間、最後のクロックから CS 非アクティブまで	1/2			SCLK
t _{CS.ACC}	CS アクセス時間、CS アクティブから PICO データ出力まで			1	SCLK
t _{CS.DIS}	CS ディセーブル時間、CS 非アクティブから PICO 高インピーダンス まで			1	SCLK
t _{VALID.CO}	PICO 出力データの有効時間 ⁽¹⁾	SCLK エッジから PICO 有効まで、C _L = 20pF		13	ns
t _{HD.CO}	PICO 出力データのホールド時間 ⁽²⁾	C _L = 20pF	0		ns

(1) 出力が SCLK クロック エッジを変更した後、次の有効なデータを出力に駆動する時間を規定します。

(2) 出力が SCLK クロック エッジを変更した後、出力のデータが有効である間の時間を規定します。

7.19.2.3 SPI のタイミング図 – コントローラ モード

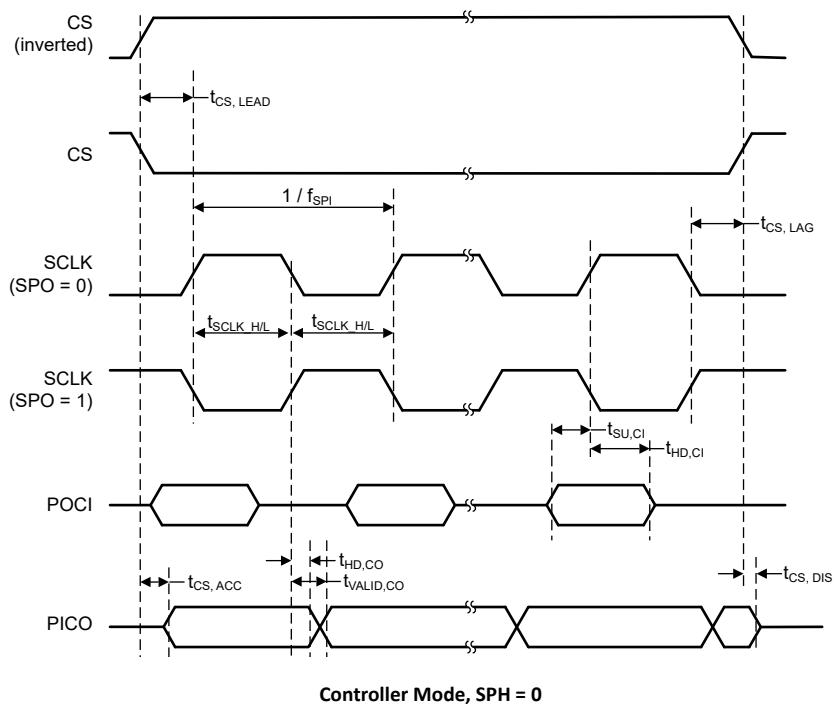


図 7-1. SPI のタイミング図 – コントローラ モード、SPH = 0

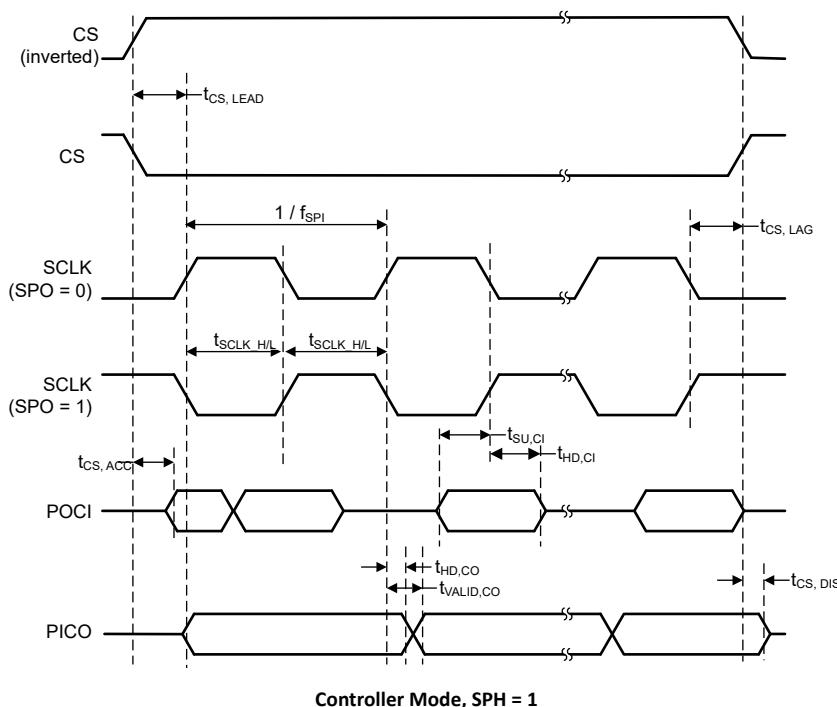


図 7-2. SPI のタイミング図 – コントローラ モード、SPH = 1

7.19.2.4 SPI ペリフェラル モード

TI SPI ドライバを使用、自由気流での動作温度範囲内 (特に記述のない限り)、

パラメータ	テスト条件	最小値	標準値	最大値	単位
$t_{CS.LEAD}$	CS 進み時間、CS アクティブからクロックまで		1/2		SCLK
$t_{CS.LAG}$	CS 遅れ時間、最後のクロックから CS 非アクティブまで		1/2		SCLK
$t_{CS.ACC}$	CS アクセス時間、CS アクティブから POCI データ出力まで	VDDS = 3.3V		35	ns
$t_{CS.ACC}$	CS アクセス時間、CS アクティブから POCI データ出力まで	VDDS = 1.8V		50	ns
$t_{CS.DIS}$	CS ディセーブル時間、CS 非アクティブから POCI 高インピーダンスまで	VDDS = 3.3V		35	ns
$t_{CS.DIS}$	CS ディセーブル時間、CS 非アクティブから POCI 高インピーダンスまで	VDDS = 1.8V		50	ns
$t_{SU.PI}$	PICO 入力データセットアップ時間		13		ns
$t_{HD.PI}$	PICO 入力データホールド時間		0		ns
$t_{VALID.PO}$	POCI 出力データの有効時間 ⁽¹⁾	SCLK エッジから POCI 有効まで、 $C_L = 20\text{pF}$ 、3.3V		35	ns
$t_{VALID.PO}$	POCI 出力データの有効時間 ⁽¹⁾	SCLK エッジから POCI 有効まで、 $C_L = 20\text{pF}$ 、1.8V		50	ns
$t_{HD.PO}$	POCI 出力データのホールド時間 ⁽²⁾	$C_L = 20\text{pF}$	0		ns

(1) 出力が SCLK クロック エッジを変更した後、次の有効なデータを出力に駆動する時間を規定します。

(2) 出力が SCLK クロック エッジを変更した後、出力のデータが有効である間の時間を規定します。

7.19.2.5 SPI のタイミング図 – ペリフェラル モード

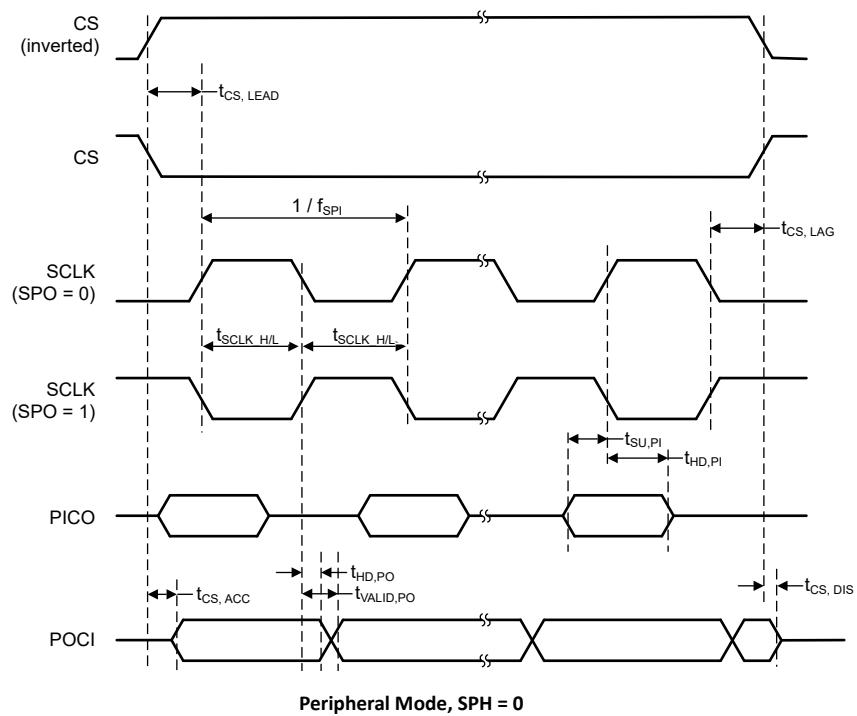


図 7-3. SPI のタイミング図 – ペリフェラル モード、SPH = 0

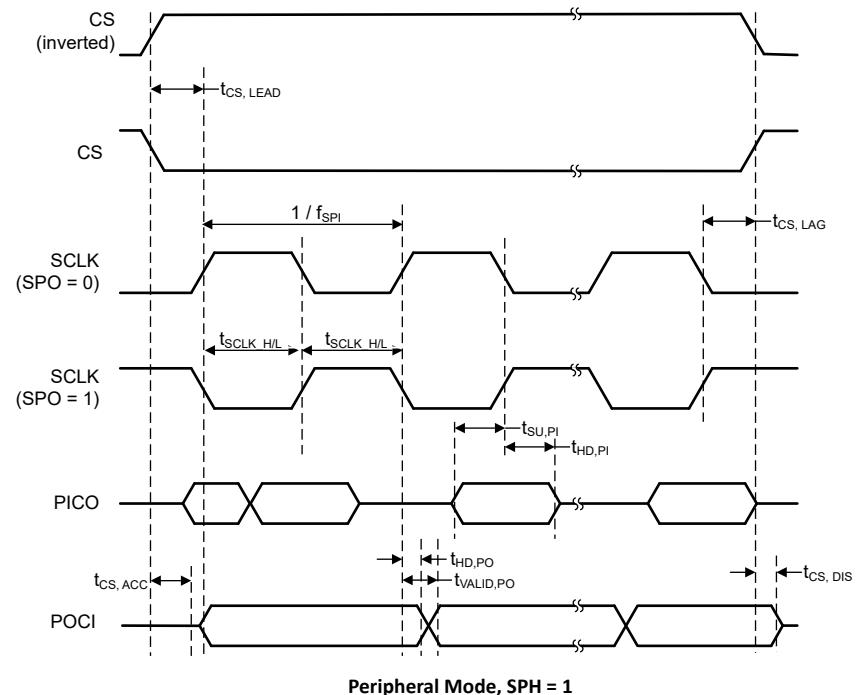


図 7-4. SPI のタイミング図 – ペリフェラル モード、SPH = 1

7.19.3 I²C

7.19.3.1 I²C

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
f_{SCL}	SCL クロック周波数	0	400		kHz
$t_{HD,STA}$	(リピート) スタート ホールド時間	$f_{SCL} = 100\text{kHz}$	4.0		μs
$t_{HD,STA}$	(リピート) スタート ホールド時間	$f_{SCL} > 100\text{kHz}$	0.6		μs
$t_{SU,STA}$	リピート スタート セットアップ時間	$f_{SCL} = 100\text{kHz}$	4.7		μs
$t_{SU,STA}$	リピート スタート セットアップ時間	$f_{SCL} > 100\text{kHz}$	0.6		μs
$t_{HD,DAT}$	データ ホールド時間	0			μs
$t_{SU,DAT}$	データ セットアップ時間	$f_{SCL} = 100\text{kHz}$	250		ns
$t_{SU,DAT}$	データ セットアップ時間	$f_{SCL} > 100\text{kHz}$	100		ns
$t_{SU,STO}$	ストップ セットアップ時間	$f_{SCL} = 100\text{kHz}$	4.0		μs
$t_{SU,STO}$	ストップ セットアップ時間	$f_{SCL} > 100\text{kHz}$	0.6		μs
t_{BUF}	STOP 条件と START 条件間のバス開放時間	$f_{SCL} = 100\text{kHz}$	4.7		μs
t_{BUF}	STOP 条件と START 条件間のバス開放時間	$f_{SCL} > 100\text{kHz}$	1.3		μs
t_{SP}	入力グリッチ除去フィルタにより抑制されるスパイクのパルス持続時間		50		ns

7.19.3.2 I²C のタイミング図

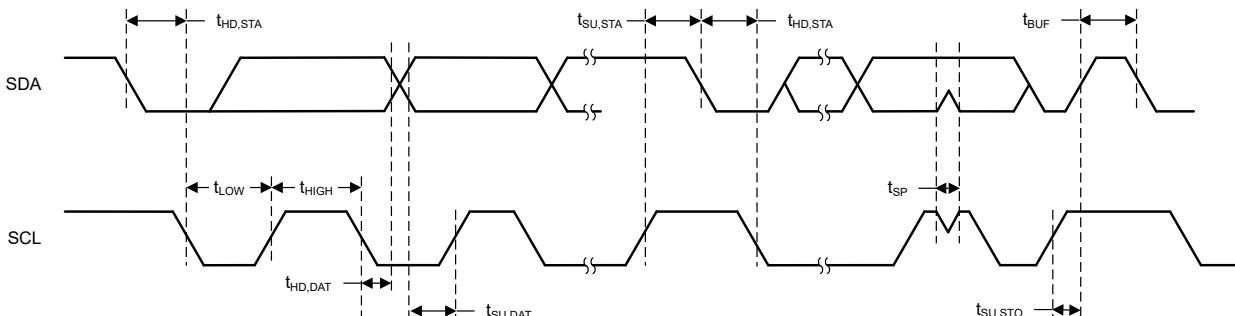


図 7-5. I²C のタイミング図

7.19.4 GPIO

7.19.4.1 GPIO の DC 特性

パラメータ	テスト条件	最小値	標準値	最大値	単位
$T_A = 25^\circ\text{C}$ 、 $V_{DDS} = 1.8\text{ V}$					
10mA 負荷時の GPIO VOH	高駆動 GPIO のみ、最大駆動設定	1.15	1.54		V
10mA 負荷時の GPIO VOL	高駆動 GPIO のみ、最大駆動設定		0.25	0.50	V
2mA 負荷時の GPIO VOH	標準駆動 GPIO	1.27	1.60		V
2mA 負荷時の GPIO VOL	標準駆動 GPIO		0.19	0.35	V
GPIO プルアップ電流	入力モード、プルアップ イネーブル、VPAD = 0V	39	66	109	μA
GPIO プルダウン電流	入力モード、プルダウン イネーブル、VPAD = VDDS	10	21	40	μA
GPIO の Low から High への入力遷移、ヒステリシス付き	$I_H = 1$ 、入力読み出しで 0→1 としての遷移電圧	0.91	1.11	1.27	V
GPIO の High から Low への入力遷移、ヒステリシスつき	$I_H = 1$ 、入力読み出しで 1→0 としての遷移電圧	0.59	0.75	0.91	V

7.19.4.1 GPIO の DC 特性(続き)

パラメータ	テスト条件	最小値	標準値	最大値	単位
GPIO 入力ヒステリシス	$I_H = 1, 0 \rightarrow 1$ と $1 \rightarrow 0$ 点の差	0.26	0.35	0.44	V
$T_A = 25^\circ\text{C}, V_{DDS} = 3.0 \text{ V}$					
10mA 負荷時の GPIO VOH	高駆動 GPIO のみ、最大駆動設定	2.47			V
10mA 負荷時の GPIO VOL	高駆動 GPIO のみ、最大駆動設定			0.25	V
2mA 負荷時の GPIO VOH	標準駆動 GPIO	2.52			V
2mA 負荷時の GPIO VOL	標準駆動 GPIO			0.20	V
$T_A = 25^\circ\text{C}, V_{DDS} = 3.8 \text{ V}$					
GPIO ブルアップ電流	入力モード、ブルアップ イネーブル、VPAD = 0V	170	262	393	μA
GPIO ブルダウン電流	入力モード、ブルダウン イネーブル、VPAD = VDDS	60	110	172	μA
GPIO の Low から High への入力遷移、ヒステリシス付き	$I_H = 1$ 、入力読み出しで $0 \rightarrow 1$ としての遷移電圧	1.76	1.98	2.27	V
GPIO の High から Low への入力遷移、ヒステリシスつき	$I_H = 1$ 、入力読み出しで $1 \rightarrow 0$ としての遷移電圧	1.26	1.52	1.79	V
GPIO 入力ヒステリシス	$I_H = 1, 0 \rightarrow 1$ と $1 \rightarrow 0$ 点の差	0.40	0.47	0.54	V
$T_A = 25^\circ\text{C}$					
VIH	最小 GPIO 入力電圧が、High と確実に解釈可能	0.8* V_{DDS}			V
VIL	最高の GPIO 入力電圧が、Low と確実に解釈可能			0.2* V_{DDS}	V

7.19.5 ADC

7.19.5.1 A/D コンバータ (ADC) の特性

特に明記しない限り、 $T_c = 25^\circ\text{C}$ 、 $V_{\text{DDS}} = 3.0\text{V}$ です。⁽²⁾

性能値を求めるには、テキサス インスツルメンツの ADC ドライバがソフトウェアで調整するオフセットとゲインを使用する必要があります。

パラメータ		テスト条件	最小値	標準値	最大値	単位
ADC の電源および入力範囲の条件						
$V_{(\text{Ax})}$	アナログ入力電圧範囲	すべての ADC アナログ入力ピン Ax	0	V_{DDS}		V
$I_{(\text{ADC})}$ シングルエンド モード	VDDS 端子に流れ込む動作電源電流	RES = 0x0 (12 ビットモード)、 $F_s = 1.2\text{MSPS}$ 、内部リファレンスは OFF (ADCREF_EN = 0)、 $V_{\text{REF}} = V_{\text{DDS}}$	480	μA	365	
		RES = 0x0 (12 ビットモード)、 $F_s = 266\text{ksps}$ 、内部リファレンスは ON (ADCREF_EN = 0)、 $ADCREF = 2.5\text{V}$				
$C_{I_{\text{GPIO}}}$	シングル端子の入力容量		5	7		pF
$R_{I_{\text{GPIO}}}$	入力マルチプレクサのオン抵抗		0.5	1		$\text{k}\Omega$
ADC スイッチング特性						
F_s ADCREF	内部 ADC リファレンス電圧を使用する場合の ADC サンプリング周波数	ADCREF_EN = 1、RES = 0x0 (12 ビット)、 $V_{\text{DDS}} = 1.71\text{V} \sim V_{\text{DDSmax}}$	267 ⁽¹⁾			ksps
F_s ADCREF	内部 ADC リファレンス電圧を使用する場合の ADC サンプリング周波数	ADCREF_EN = 1、RES = 0x1 (10 ビット)、 $V_{\text{DDS}} = 1.71\text{V} \sim V_{\text{DDSmax}}$	308 ⁽¹⁾			ksps
F_s ADCREF	内部 ADC リファレンス電圧を使用する場合の ADC サンプリング周波数	ADCREF_EN = 1、RES = 0x2 (8 ビット)、 $V_{\text{DDS}} = 1.71\text{V} \sim V_{\text{DDSmax}}$	400 ⁽¹⁾			ksps
F_s EXTREF	外部 ADC リファレンス電圧を使用する場合の ADC サンプリング周波数	ADCREF_EN = 0、 $V_{\text{REF}} = V_{\text{DDS}}$ 、RES = 0x0 (12 ビット)、 $V_{\text{DDS}} = 1.71\text{V} \sim V_{\text{DDSmax}}$	1.2 ⁽¹⁾			Msps
F_s EXTREF	外部 ADC リファレンス電圧を使用する場合の ADC サンプリング周波数	ADCREF_EN = 0、 $V_{\text{REF}} = V_{\text{DDS}}$ 、RES = 0x1 (10 ビット)、 $V_{\text{DDS}} = 1.71\text{V} \sim V_{\text{DDSmax}}$	1.33 ⁽¹⁾			Msps
F_s EXTREF	外部 ADC リファレンス電圧を使用する場合の ADC サンプリング周波数	ADCREF_EN = 0、 $V_{\text{REF}} = V_{\text{DDS}}$ 、RES = 0x2 (8 ビット)、 $V_{\text{DDS}} = 1.71\text{V} \sim V_{\text{DDSmax}}$	1.6 ⁽¹⁾			Msps
N_{CONVERT}	変換に使用するクロック サイクル	RES = 0x0 (12 ビット)	14			サイクル
N_{CONVERT}	変換に使用するクロック サイクル	RES = 0x1 (10 ビット)	12			サイクル
N_{CONVERT}	変換に使用するクロック サイクル	RES = 0x2 (8 ビット)	9			サイクル
t_{Sample}	サンプリング時間	RES = 0x0 (12 ビット)、 $R_s = 25\Omega$ 、 $C_{\text{pext}} = 10\text{pF} \pm 0.5\text{ LSB}$ のセッティング	250			ns
$t_{\text{VSUPPLY/3(sample)}}$	$V_{\text{SUPPLY/3}}$ チャネルを選択した場合に必要なサンプリング時間		20			μs
ADC の直線性パラメータ						
E_I	シングルエンド入力の積分直線性誤差 (INL)	12 ビット モード、 $V_{R+} = V_{\text{REF}} = V_{\text{DDS}}$ 、 $V_{\text{DDS}} = 1.71 \rightarrow 3.8$	± 2			LSB
E_D	微分直線性誤差 (DNL)	12 ビット モード、 $V_{R+} = V_{\text{REF}} = V_{\text{DDS}}$ 、 $V_{\text{DDS}} = 1.71 \rightarrow 3.8$	± 1			LSB
E_o	オフセット エラー	12 ビット モード、外部リファレンス、 $V_{R+} = V_{\text{REF}} = V_{\text{DDS}}$ 、 $V_{\text{DDS}} = 1.71 \rightarrow 3.8$	1.98			LSB
E_o	オフセット エラー	12 ビット モード、内部リファレンス、 $V_{R+} = ADCREF = 2.5\text{V}$	1.02			LSB
E_G	ゲイン誤差	外部リファレンス電圧、 $V_{R+} = V_{\text{REF}} = V_{\text{DDS}}$ 、 $V_{\text{DD}} = 1.71 \rightarrow 3.8$	± 2			LSB
E_G	ゲイン誤差	内部リファレンス電圧、 $V_{R+} = ADCREF = 2.5\text{V}$	± 40			LSB
ADC の動的パラメータ						

7.19.5.1 A/D コンバータ (ADC) の特性 (続き)

特に明記しない限り、 $T_c = 25^\circ\text{C}$ 、 $V_{\text{DDS}} = 3.0\text{V}$ です。⁽²⁾

性能値を求めるには、テキサス インスツルメンツの ADC ドライバがソフトウェアで調整するオフセットとゲインを使用する必要があります。

パラメータ		テスト条件	最小値	標準値	最大値	単位
ENOB	有効ビット数	ADCREF_EN = 0, VeREF+ = VDDS = 3.3V, VeREF- = 0V, RES = 0x2 (8 ビット)		8		ビット
ENOB	有効ビット数	ADCREF_EN = 0, VeREF+ = VDDS = 3.3V, VeREF- = 0V, RES = 0x1 (10 ビット)		9.9		ビット
ENOB	有効ビット数	ADCREF_EN = 0, VeREF+ = VDDS = 3.3V, VeREF- = 0V, RES = 0x0 (12 ビット)		11.2		ビット
ENOB	有効ビット数	ADCREF_EN = 1, ADCREF_VSEL = {2.5V, 1.4V}, RES = 0x2 (8 ビット)		8		ビット
ENOB	有効ビット数	ADCREF_EN = 1, ADCREF_VSEL = {2.5V, 1.4V}, RES = 0x1 (10 ビット)		9.6		ビット
ENOB	有効ビット数	ADCREF_EN = 1, ADCREF_VSEL = {2.5V, 1.4V}, RES = 0x0 (12 ビット)		10.4		ビット
ENOB	有効ビット数	VDDS リファレンス、RES = 0x0 (12 ビット)		11.2		ビット
SINAD	信号対雑音と歪み比	ADCREF_EN = 0, VeREF+ = VDDS = 3.3V, VeREF- = 0V, RES = 0x0 (12 ビット)		69.18		dB
SINAD	信号対雑音と歪み比	ADCREF_EN = 1, ADCREF_VSEL = {2.5V, 1.4V}, RES = 0x0 (12 ビット)		64.37		dB
SINAD	信号対雑音と歪み比	VDDS リファレンス、RES = 0x0 (12 ビット)		69.18		dB
ADC 外部リファレンス電圧						
EXTREF	正の外部リファレンス電圧入力	ADCREF_EN = 0、外部リファレンスピン (VeREF+) から供給される ADC リファレンス	1.4	VDDS		V
EXTREF	負の外部リファレンス電圧入力	ADCREF_EN = 0、外部リファレンスピン (VeREF-) から供給される ADC リファレンス		0		V
ADC 温度ダイオード、電源モニタ						
Temp_diode の精度	温度誤差	ADC の入力チャネル: 温度ダイオード電圧、温度範囲で計算された誤差: $-30^\circ\text{C} \sim +40^\circ\text{C}$ 、シングル ポイント キャリブレーションあり ⁽²⁾		± 3		C
ADC 内部入力: $V_{\text{SUPPLY}}/3$ の精度	電源監視用の V_{supply} 分圧器の精度	ADC の入力チャネル: V_{supply} モニタ		± 1		%
ADC 内部入力: $I_{V_{\text{supply}}/3}$	V_{supply} 分圧器の消費電流	ADC 入力チャネル V_{supply} モニタ。 $V_{\text{supply}} = V_{\text{DDS}} = 3.3\text{V}$		10		μA
ADC 内部および VDDS リファレンス						
VDDSREF	正の ADC リファレンス電圧	VDDS から供給される ADC リファレンス		VDDS		V
ADCREF	内部 ADC リファレンス電圧	ADCREF_EN = 1, ADCREF_VSEL = 0, VDDS = 1.71V - VDDSmax		1.4		V
		ADCREF_EN = 1, ADCREF_VSEL = 1, VDDS = 2.7V - VDDSmax		2.5		V
I_{ADCREF}	内部リファレンスがオンのときの VDDA 端子に流れ込む動作電源電流	ADCREF_EN = 1, VDDA = 1.7V ~ VDDAmax, ADCREF_VSEL = {0, 1}		80		μA
t_{ON}	内部 ADC リファレンス電圧のパワーオン時間	ADCREF_EN = 1		2		μs

(1) 48MHz HFOSC で測定

(2) 用語とテスト方法に IEEE Std 1241-2010 を使用

7.19.6 コンパレータ

7.19.6.1 超低消費電力コンパレータ

$T_c = 25^\circ\text{C}$ 、 $V_{\text{DDS}} = 3.0\text{V}$ (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
入力電圧範囲		0	V_{DDS}		V
クロック周波数			32		KHz
分圧器の精度	入力電圧範囲は $V_{\text{DDS}}/4 \sim V_{\text{DDS}}$		98		%
オフセット	$V_{\text{DDS}}/2$ で測定 (2つの外部入力を使用したときの誤差)		± 27.3		mV
決定時間	$-50\text{ mV} \sim 50\text{ mV}$ のステップ		1	3	クロック サイクル
コンパレータイネーブル時間	COMP_LP ディスエーブル → イネーブル、ピンからの $V_{\text{IN}+}$ 、 $V_{\text{IN}-}$ 、オーバードライブ $\geq 20\text{mV}$		70		μs
消費電流	V_{IN} コンパレータ端子で内部基準電圧として $V_{\text{DDS}}/2$ を使用する場合を含む		370		nA

7.20 代表的特性

このセクションの測定はすべて、特に記述のない限り、 $T_c = 25^\circ\text{C}$ および $V_{\text{DDS}} = 3.0\text{V}$ で行われます。デバイスの限界値については、『推奨動作条件』を参照してください。これらの限界値を超える値は参考値です。

7.20.1 MCU 電流

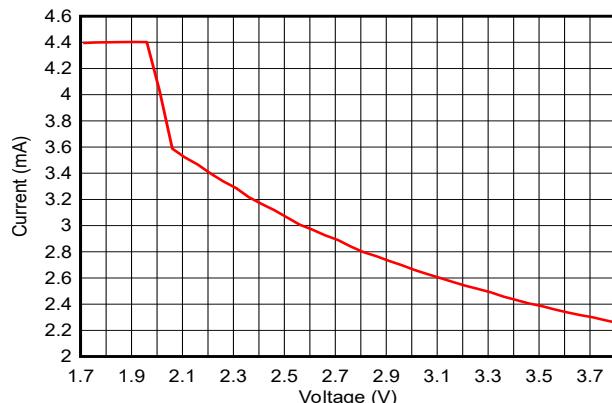


図 7-6. アクティブ モード (マイコン) 電流と電源電圧 (V_{DDS}) との関係 (Core Mark 実行)

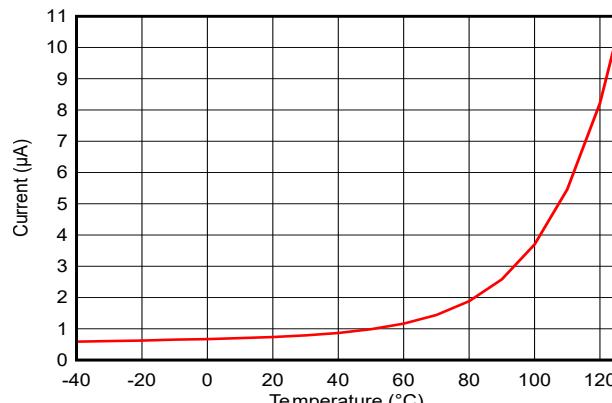


図 7-7. スタンバイ モード (MCU) の電流と温度との関係 (RAM および部分的レジスタ保持、RTC)

7.20.2 RX 電流

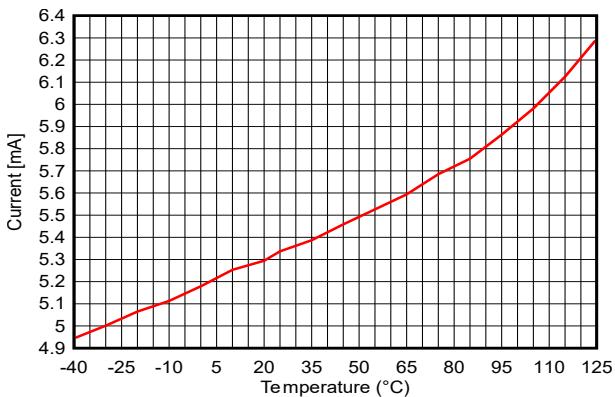


図 7-8. RX 電流と温度との関係 (BLE 1Mbps、
2.44GHz)

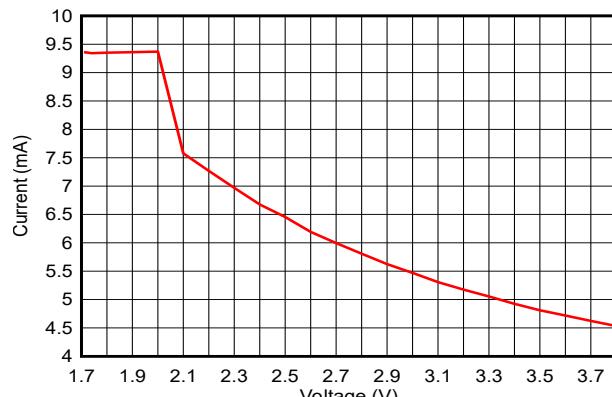


図 7-9. RX 電流と電源電圧との関係 (VDDS) (BLE
1Mbps、2.44GHz)

7.20.3 TX 電流

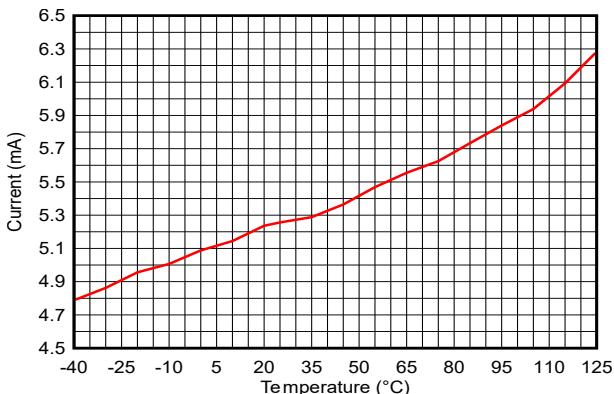


図 7-10. TX 電流と温度との関係 (BLE 1Mbps、
2.44GHz、0dBm)

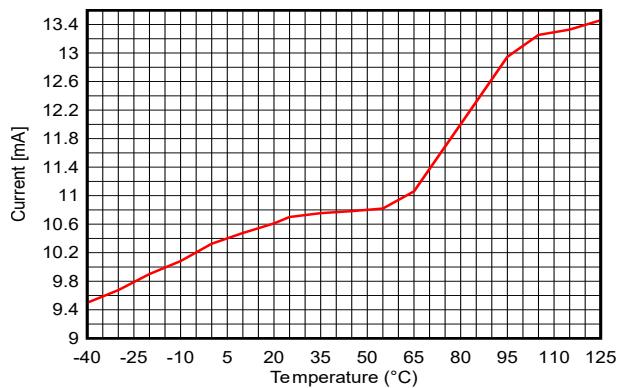


図 7-11. TX 電流と温度との関係 (BLE 1Mbps、
2.44GHz、+8dBm)

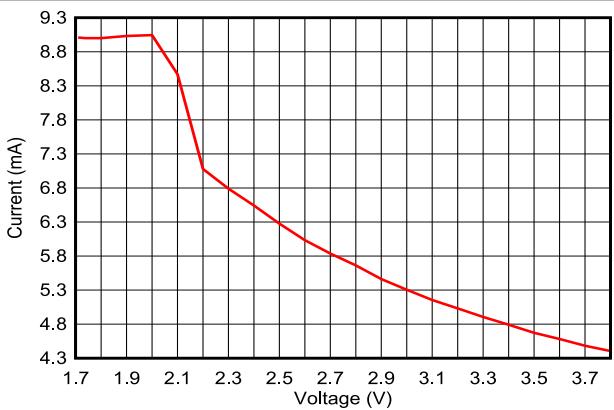


図 7-12. TX 電流と電源電圧 (VDDSS) との関係 (BLE
1Mbps、2.44GHz、0dBm)

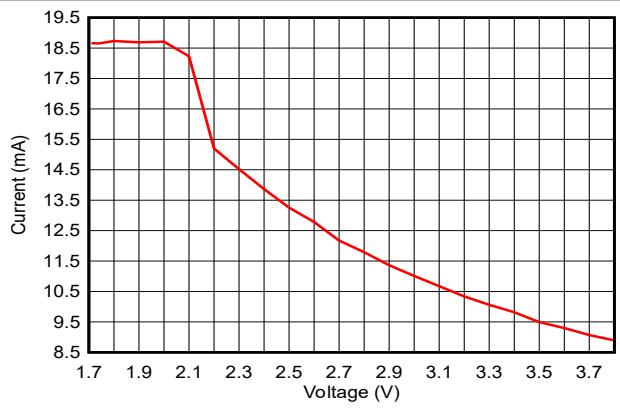


図 7-13. TX 電流と電源電圧 (VDDSS) との関係 (BLE
1Mbps、2.44GHz、+8dBm)

表 7-1 に、さまざまな出力電力設定に対する標準的な TX 電流と出力電力を示しています。

表 7-1. 標準的な TX 電流と出力電力

2.4GHz、VDDS = 3.0V、DCDC = On、温度 = 25°C (LP-EM-CC2340R5 で測定)			
txPowerTable インデックス	TX 電力設定 [dBm] (SmartRF Studio)	標準的な出力電力 [dBm]	標準消費電流 [mA]
13	8	7.7	10.7
12	7	7.1	9.5
11	6	6.3	8.9
10	5	5.5	8.3
9	4	4.5	7.9
8	3	3.7	7.5
7	2	2.4	7.1
6	1	1.0	5.4
5	0	0.4	5.1
4	-4	-3.1	4.8
3	-8	-7.3	4.5
2	-12	-10.9	4.2
1	-16	-15.1	4.0
0	-20	-19.0	3.8

7.20.4 RX 性能

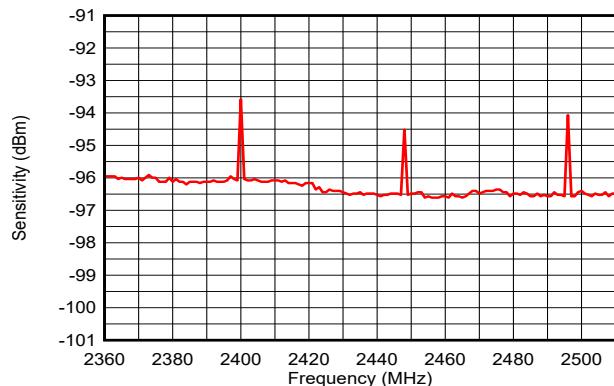


図 7-14. 感度と周波数との関係 (BLE 1Mbps)

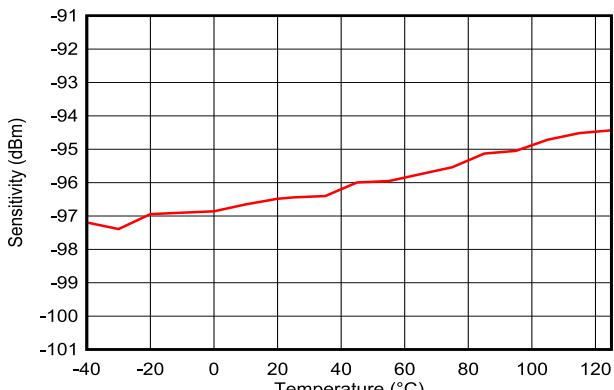


図 7-15. 感度と温度との関係 (BLE 1Mbps、2.44GHz)

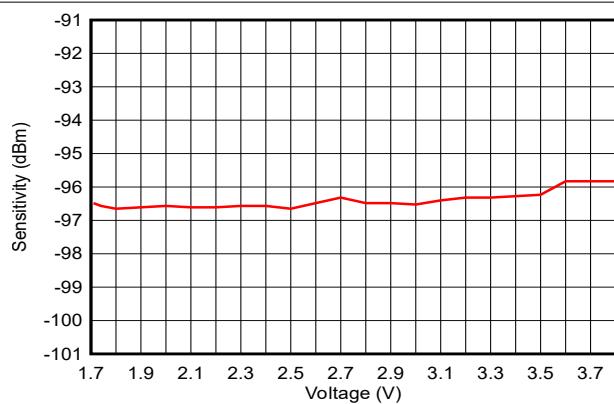


図 7-16. 感度と電源電圧との関係 (VDDS) (BLE 1Mbps、2.44GHz)

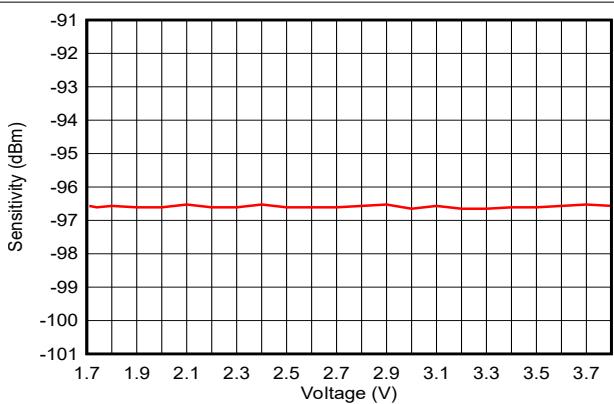


図 7-17. 感度と電源電圧 (VDDS) との関係 (BLE 1Mbps、2.44GHz、DCDC オフ)

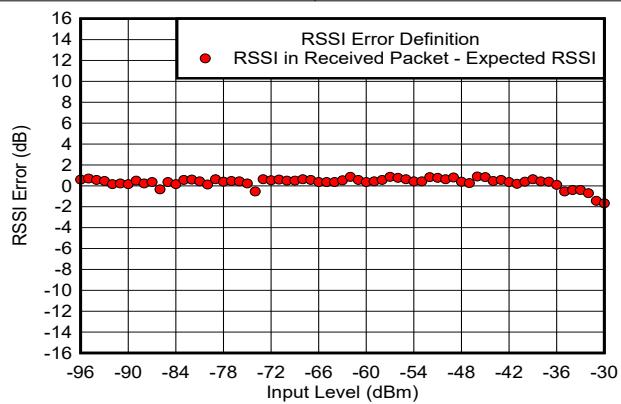


図 7-18. RSSI エラーと入力レベルとの関係 (dBm)

7.20.5 TX 性能

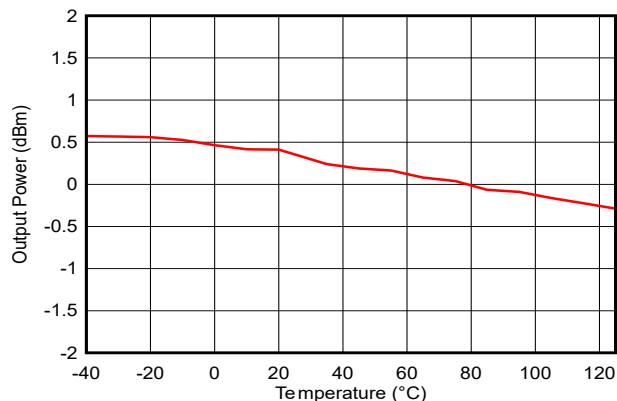


図 7-19. 出力電力と温度との関係 (BLE 1Mbps、
2.44GHz、0dBm)

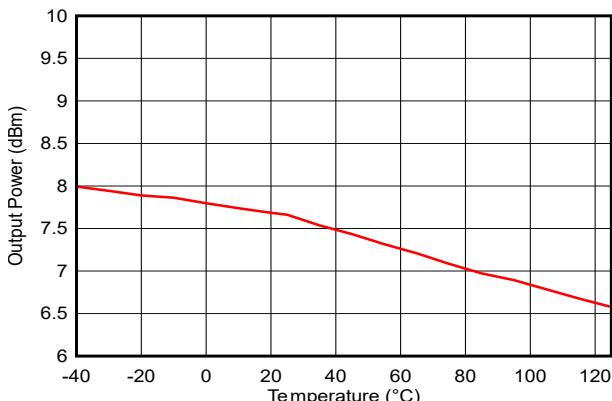


図 7-20. 出力電力と温度との関係 (BLE 1Mbps、
2.44GHz、+8dBm)

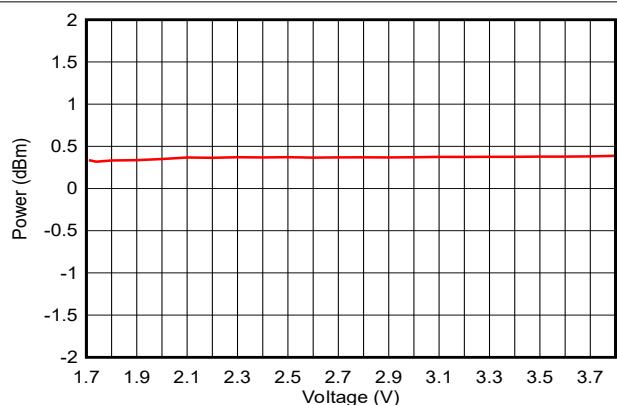


図 7-21. 出力電力と電源電圧 (VDDS) との関係 (BLE
1Mbps、2.44GHz、0dBm)

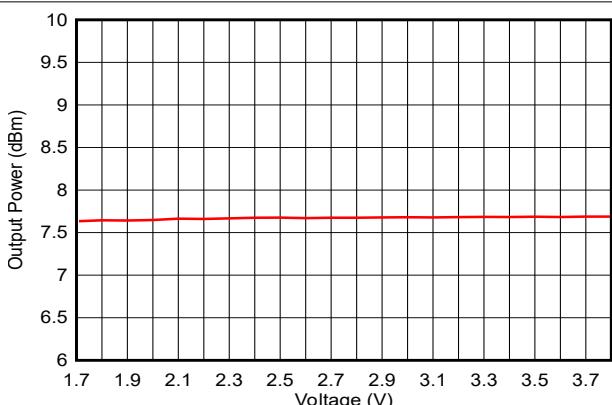


図 7-22. 出力電力と電源電圧 (VDDS) との関係 (BLE
1Mbps、2.44GHz、+8dBm)

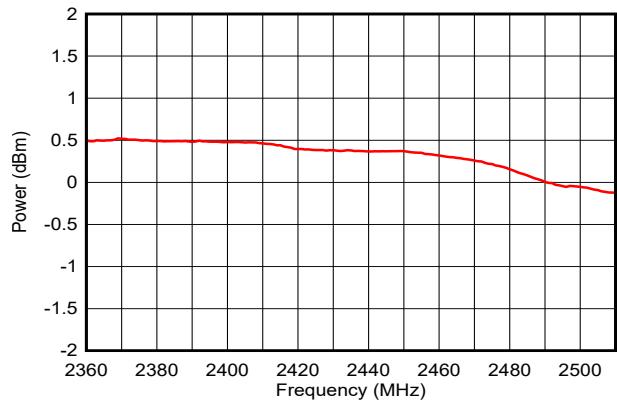


図 7-23. 出力電力と周波数との関係 (BLE 1Mbps、
0dBm)

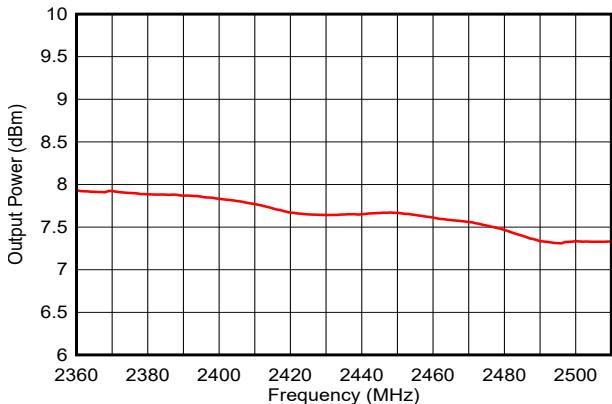


図 7-24. 出力電力と周波数との関係 (BLE 1Mbps、
+8dBm)

7.20.6 ADC 性能

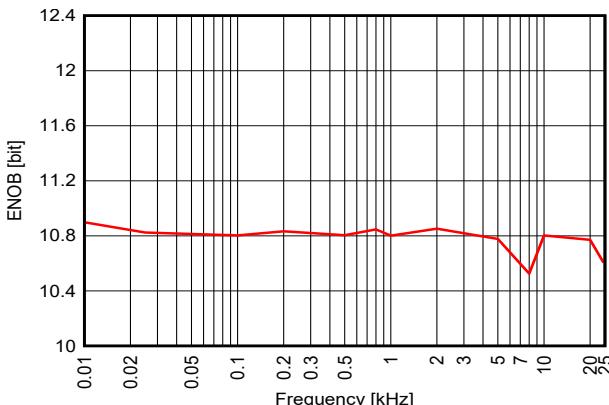


図 7-25. ENOB と入力周波数との関係 (内部リファレンス)



図 7-26. ENOB とサンプリング周波数との関係 ($V_{in} = 3V$ 正弦波、内部リファレンス、 $F_{in} = F_s/10$)

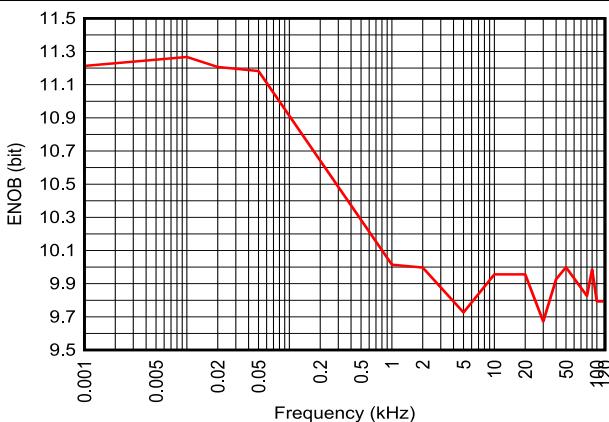


図 7-27. ENOB と入力周波数との関係 (外部リファレンス = 3.0V)

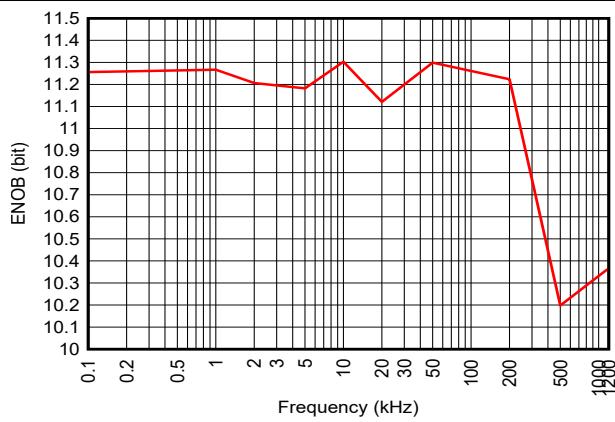


図 7-28. ENOB とサンプリング周波数との関係 ($V_{in} = 3V$ 正弦波、外部リファレンス = 3.0V、 $F_{in} = F_s/10$)

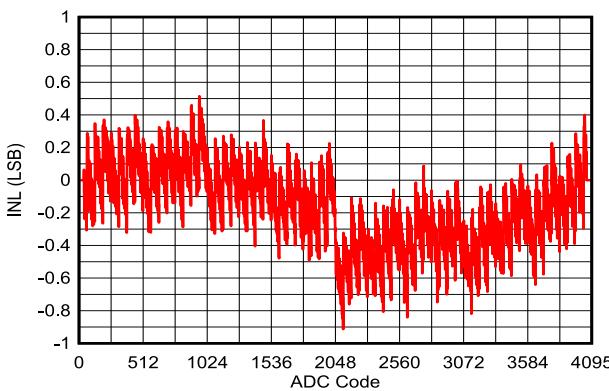


図 7-29. INL と ADC コードとの関係 ($V_{in} = 3V$ 正弦波、内部リファレンス、200ksps)

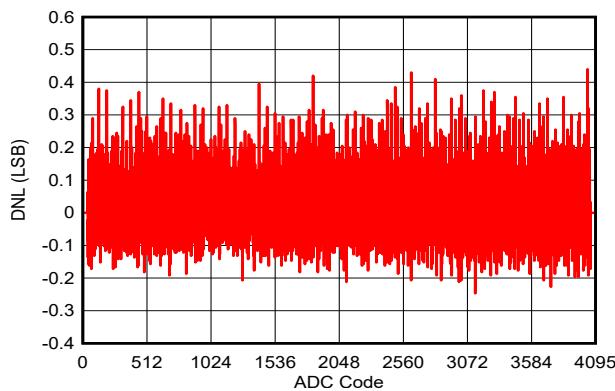


図 7-30. DNL と ADC コードとの関係 ($V_{in} = 3V$ 正弦波、内部リファレンス、200ksps)

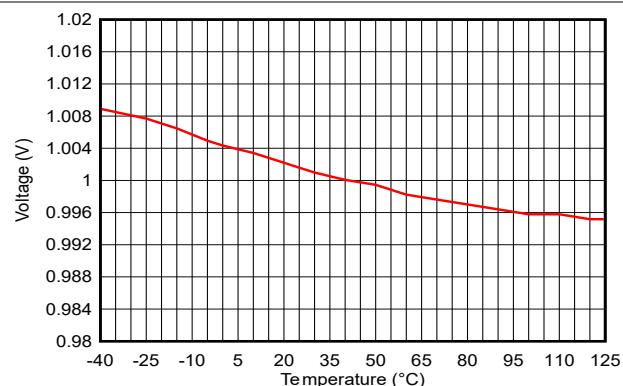


図 7-31. ADC の精度と温度との関係 ($V_{in} = 1V$ 、内部リファレンス、200ksps)

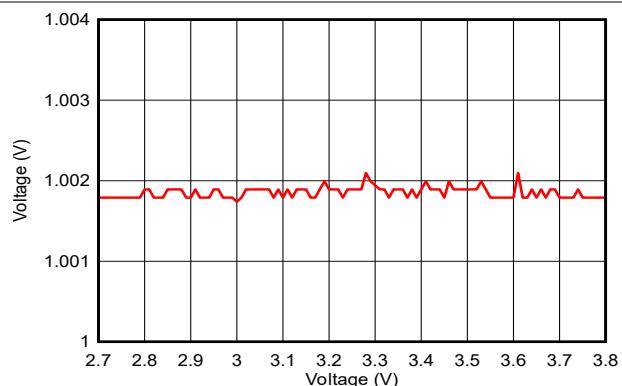


図 7-32. ADC 精度と電源電圧との関係 ($V_{in} = 1V$ 、内部リファレンス、200ksps)

8 詳細説明

8.1 概要

セクション 4 は、CC2340R5-Q1 デバイスの コア モジュールを示しています。

8.2 システム CPU

CC2340R5-Q1 SimpleLink™ ワイヤレス MCU には Arm® Cortex®-M0 システム CPU が搭載されており、アプリケーション、プロトコル スタック、無線を実行します。Cortex-M0+ プロセッサは、高度に面積および電力最適化された 32 ビット プロセッサ コアをベースにしており、2 段パイプラインの Von Neumann アーキテクチャを採用しています。このプロセッサは、小規模ながら高性能な命令セットと徹底的に最適化された設計により卓越したエネルギー効率を実現し、シングルサイクル乗算器を含む高性能な処理ハードウェアを提供します。Cortex-M0+ プロセッサにより、開発者は以下のよう複数の利点が得られます：

- 超低消費電力、エネルギー効率の高い動作
- タイムクリティカルなアプリケーション向けの確定的で高性能な割り込み処理
- Cortex-M プロセッサ ファミリとの上位互換性

Cortex-M0+ プロセッサは、最新の 32 ビット アーキテクチャコアに期待される優れた性能を提供し、他の 8 ビットおよび 16 ビット マイコンよりも高いコード密度を実現します。機能には、以下のものがあります。

- 小フットプリントの組み込みアプリケーション用に最適化された ARMv6-M アーキテクチャ
- Arm Thumb/Thumb-2 の 16 ビットおよび 32 ビット混在命令のサブセットにより、32 ビット Arm に期待される高い性能を発揮します
- シングル サイクル乗算命令
- VTOR は、ベクタ テーブルのベース アドレスのオフセットをサポート
- HW ブレークポイントコンパレータを搭載したシリアル ワイヤ デバッグ
- スリープ モードを内蔵した超低消費電力
- SysTick タイマ
- 48MHz 動作
- 0.99DMIPS/MHz

さらに、CC2340Rx デバイスは、すべての ARM ツールとソフトウェアと互換性があります。

8.3 無線 (RF コア)

ローパワー RF コア (LRF) は、ソフトウェア定義のデジタル無線 (LRFD) に加えて、RF 回路とベースバンド回路を含む、高性能で柔軟性の高い RF サブシステムを実装します。LRFD はハイレベルのコマンド ベース API をメイン CPU に提供し、さまざまな無線 PHY のタイミング重視とローレベルの詳細をすべて処理します。RF スイッチやレンジ エクステンダなどの外部回路を制御するため、複数の信号が利用可能です。

ソフトウェア定義のモデムは、お客様がプログラムすることはできませんが、代わりに、CC23xx デバイス向け SimpleLink™ 低消費電力 F3 ソフトウェア開発キット (SDK) の無線ドライバで提供される事前コンパイル済みのイメージがロードされます。このメカニズムにより、同じシリコンを使用しながらワイヤレス (OTA) 更新を使用しても、将来のバージョンの規格をサポートできるように無線プラットフォームを更新できます。LRFD は RF SRAM にコード イメージを保存し、ROM メモリを使用しません。そのため、NV メモリからのイメージのロードは、ブート後に 1 回のみ行われ、電力モードを終了する際にパッチを適用する必要はありません。

8.3.1 Bluetooth 5.4 Low Energy

RF コアは、TI 提供の Bluetooth 5.4 スタックまたは高レベルの Bluetooth API を通じて、高速 2Mbps 物理層および 500kbps と 125kbps の長距離 PHY (コードド PHY) を含む Bluetooth 5.4 Low Energy を完全にサポートします。

新しい高速モードでは、Bluetooth 4.2 の 2 倍、Bluetooth 4.0 の 5 倍の速度である最大 2Mbps のデータ転送が可能でありながら、消費電力は増加しません。高速化に加えて、このモードは無線通信時間の短縮により、エネルギー効率と無線共存性の大幅な向上を提供します。

Bluetooth 5.4 は、アプリケーションのニーズに応じて速度と通信距離を調整できる比類なき柔軟性も提供し、それぞれ高速モードまたは長距離モードを活用します。データ転送速度が 2Mbps に達し、従来の Bluetooth Low Energy では難しかった音声、オーディオ、画像、データ ロギングを活用したアプリケーションの開発が可能になりました。高速モードを使用する既存のアプリケーションでは、高速応答、リッチなエンゲージメント、バッテリ寿命の延長を実現できます。Bluetooth 5.4 を使用すると、高速で信頼性の高いファームウェア更新が可能です。

8.4 メモリ

最大 512KB の不揮発性 (フラッシュ) メモリにより、コードとデータを保存できます。フラッシュ メモリは、インシステム プログラマブルで消去可能です。特別なフラッシュ メモリ セクタには、ブート ROM および TI が提供するドライバがデバイスを構成するために使用する顧客構成セクション (CCFG) が含まれている必要があります。この構成は、TI が提供するすべてのサンプルに含まれる `cfg.c` ソース ファイルを使用して行われます。

最大 64KB の超低リーク システム スタティック RAM (SRAM) は、データの保存とコードの実行の両方に使用できます。スタンバイ電力モードでの SRAM 内容の保持はデフォルトで有効化され、スタンバイ モードの消費電力の数値に含まれます。システム SRAM は、ブート中にコード実行時に常にゼロに初期化されます。

ROM には、初期のデバイストリミング処理、セキュリティ構成、デバイス ライフサイクル管理を行うデバイスのブートコード ファームウェアが含まれています。また、ROM にはシリアル (SPI および UART) ブートローダーが含まれており、デバイスの初期プログラミングに使用できます。

8.5 暗号化

この CC2340R5-Q1 デバイスには AES-128 暗号ハードウェア アクセラレータが搭載されており、暗号処理におけるコードのフットプリントと実行時間を削減します。また、暗号化操作はバックグラウンド ハードウェア スレッドで実行されるため、消費電力を低減し、システムの可用性と応答性を向上させるという利点もあります。AES ハードウェア アクセラレータは、以下のブロック暗号モードとメッセージ認証コードをサポートしています：

- AES ECB 暗号化
- AES CBC 暗号化
- AES CTR 暗号化 / 復号化
- AES CBC-MAC
- AES GCM
- AEC CCM (ソフトウェアドライバ経由で CTR + CBC-MAC ハードウェアの組み合わせを使用)

AES ハードウェア アクセラレータは、CPU または DMA から取得した平文/暗号文を使用して供給できます。23 サイクルごとに 1 つの 16 バイト ECB ブロックの持続的なスループットが可能であり、これは 30Mbps を超える速度に対応します。

この CC2340R5-Q1 デバイスは、オンチップのアナログ ノイズを非決定的なノイズ源として利用するランダム数生成 (RNG) をサポートしており、これにより暗号的に安全なカウンタ決定論的ランダムビット生成器 (CTR-DRBG) のシードを生成します。これは、鍵、初期化ベクトル (IV)、その他のランダム数の要件に使用されるランダム数を生成するために用いられます。AES CTR DRBG のハードウェア アクセラレーションがサポートされています。

この CC2340R5-Q1 デバイスは、完全な SHA-256 ライブライアリを ROM に内蔵しているため、アプリケーションのコードのフットプリントを低減できます。使用例には、デジタル署名アルゴリズムで使用するダイジェストの生成、データ整合性チェック、パスワード保存などが含まれます。

ソフトウェア開発キット (SDK) に含まれる豊富なオープン ソースの暗号ライブライアリと組み合わせることで、このプラットフォーム上にセキュアで将来性のある IoT アプリケーションを容易に構築できます。

8.6 タイマ

CC2340R5-Q1 デバイスの一部として、さまざまなタイマを選択できます。これらのタイマは、

- **リアルタイム クロック (RTC)**

RTC は 67 ビット、2 チャネルのタイマで、LFCLK システム クロックで動作します。RTC はスタンバイおよびアクティブの電力状態でアクティブになります。デバイスがリセット状態またはシャットダウン状態に移行すると、RTC はリセットされます。

RTC は、各 LFCLK ごとにリセット以降の経過時間を蓄積します。RTC カウンタは、LFINC によって 32.768kHz のレートで増加します。LFINC は LFCLK の周期を μ s 単位で示し、さらに 16 ビットの小数部による細分化がされています。

カウンタは 2 つの 32 ビット レジスタから読み出すことができます。RTC.TIME8U の範囲は約 9.5 時間で、 LSB は 8 マイクロ秒を表します。RTC.TIME524M の範囲は約 71.4 年で、 LSB は 524 ミリ秒を表します。

システム タイマ (SYSTIM) と RTC の間でハードウェア同期が行われるため、マルチチャネルと高分解能の SYSTIM は RTC のタイム ベースと同期し続けます。

RTC には 2 つのチャネルがあります。1 つの比較チャネルと 1 つのキャプチャチャネルで、デバイスをスタンバイ電力状態からウェークアップできます。RTC 比較チャネルは、通常、システム ソフトウェアによってのみ使用され、スタンバイ電力状態時にのみ使用されます。

- **システム タイマ (SYSTIM)**

SYSTIM は 34 ビット、5 チャネルのラップアラウンド タイマで、チャネルごとに 32 ビットのタイム スライスを選択でき、1 μ s の分解能と 1h11m35s の範囲、または 250ns の分解能と 17m54s の範囲のいずれかを選択できます。すべての使用可能なチャネルは、キャプチャ操作とシングルショット比較 (イベントの投稿) 操作の両方をサポートしています。

す。1つのチャネルはシステムソフトウェア用に、3つのチャネルは無線ソフトウェア用に予約されており、1つのチャネルはユーザーアプリケーションで自由に使用できます。

ソフトウェアの利便性を高めるため、ハードウェア同期メカニズムにより、RTC と SYSTIM が自動的に共通のタイムベースを共有するようになります(ただし、解像度やスパンは異なります)。もう1つのソフトウェア便利機能は、SYSTIM が送信された比較値を認定し、送信されたイベントが直前(分解能 1 μ s で 4.294s、分解能 250ns で 1.049s)の場合に、タイマチャネルが直ちにトリガされるようにできることです。

- 汎用 タイマ (LGPT)

CC2340R5-Q1 デバイスは、3 × 16 ビット タイマと 1 × 24 ビット タイマを備えた 4 つの LGPT を提供し、すべて最大 48MHz で動作します。LGPT は、以下のような幅広い機能をサポートしています。

- 3つのキャプチャ / 比較チャネル
- ワンショットまたは定期的なカウント
- パルス幅変調 (PWM)
- エッジとエッジ カウント間の時間カウント
- すべてのタイマのチャネルに実装された入力フィルタ
- タイマ-0 とタイマ-1 で利用可能な IR 生成機能
- タイマ-1 で利用可能なデッドバンド機能

タイマキャプチャ / 比較および PWM 信号は、IO コントローラモジュール (IOC) 経由で IO に接続され、CPU、DMA、および他のペリフェラルへの内部タイマイベント接続は、イベントファブリック経由で行われるため、タイマは GPIO 入力、他のタイマ、DMA、ADC などの信号と相互作用できます。2つの LGPT (2x 16 ビット タイマ) は直交デコーダ モードをサポートし、直交エンコードセンサ信号のバッファ デコードを可能にします。LGPT は、デバイスアクティブおよびアイドル電力モードで使用できます。

表 8-1. タイマの比較

機能	タイマ 0	タイマ 1	タイマ 2	タイマ 3
カウンタ幅	16 ビット	16 ビット	16 ビット	24 ビット
直交デコーダ	あり	なし	あり	なし
フォルト時のパーク モード	なし	あり	なし	なし
プログラム可能なデッドバンド挿入	なし	あり	なし	なし

- ウォッチドッグ タイマ

ウォッチドッグ タイマを使用して、ソフトウェア エラーが原因でシステムが正常に動作しない場合に、制御を回復します。カウンタが満了すると、ウォッチドッグ タイマは、システム部品の定期的な監視とタスクが正常な機能を検証できない場合にデバイスをリセットします。ウォッチドッグ タイマは 32kHz のクロック レートで動作し、デバイスのアクティブ、アイドル、スタンバイ モードで稼働できます。これは、一旦有効になると停止できません。

8.7 シリアル ペリフェラルと I/O

CC2340R5-Q1 デバイスは、1つの UART、1つの SPI、および 1つの I²C シリアル周辺機器を提供します

SPI モジュールは SPI コントローラと 12MHz までのペリフェラルの両方をサポートし、位相と極性を構成できます。

UART モジュールは、汎用非同期レシーバおよびトランシミッタ機能を実装しています。これらのデバイスは、最大 3Mbps の柔軟なボーレート生成と IRDA SIR 動作モードをサポートしています。

また、I²C モジュールは、I²C 標準と互換性のあるデバイスとの通信にも使用されます。I²C インターフェイスは 100kHz と 400kHz での動作を処理でき、コントローラとターゲットの両方として機能します。

I/O コントローラ (IOC) はデジタル I/O ピンを制御し、マルチプレクサ回路を内蔵しているため、DIO 経由で一連のペリフェラルを I/O ピンに柔軟に割り当てるすることができます。すべてのデジタル I/O は割り込みおよびウェークアップ対応で、プ

ログラム可能なプルアップおよびプルダウン機能を備えており、負または正のエッジで割り込みを生成できます (構成可能)。出力として構成した場合、ピンはプッシュプル、オープンドレイン、またはオープンソースのいずれかとして機能できます。いくつかの GPIO は高駆動機能を備えており、[セクション 6](#) に太字で示されています。

詳細については、『[CC23xx SimpleLink™ ワイヤレス MCU テクニカル リファレンス マニュアル](#)』を参照してください。

8.8 バッテリと温度の監視

CC2340R5-Q1 デバイスには、温度とバッテリ電圧を組み合わせたモニタが搭載されています。バッテリおよび温度モニタにより、アプリケーションはオンチップの温度と電源電圧を継続的に監視し、必要に応じて環境条件の変化に対応できます。このモジュールには、温度または電源電圧が定義されたウインドウから外れたときに、システム CPU に割り込みを発生させるためのウインドウ コンパレータが搭載されています。これらのイベントを使用して、常時オン (AON) イベント フアブリックによりデバイスをスタンバイ モードからウェークアップすることもできます。

8.9 μDMA

デバイスはダイレクトメモリアクセス (μDMA) コントローラを搭載しています。μDMA コントローラによりシステム CPU によるデータ転送の負荷を軽減することができますので、プロセッサの効率が上がり、バス帯域幅を有効活用できます。μDMA コントローラは、メモリとペリフェラル間の転送を実行できます。μDMA コントローラには、これをサポートする各オンチップ モジュール用の専用チャネルがあり、ペリフェラルがデータを転送できるようになったときに、ペリフェラルとメモリ間の転送を自動的に実行するようにプログラムすることができます。

μDMA コントローラの機能には次のものがあります (これは完全なリストではありません)。

- 最大 8 チャネルのチャネル動作。専用のペリフェラル インターフェイスを備えた 6 つのチャネル、構成可能なイベントを通じてトリガーできる 2 つのチャネル。
- メモリとメモリ間、メモリとペリフェラル間、ペリフェラルとメモリ間、ペリフェラルとペリフェラル間の転送モード
- 8 ビット、16 ビット、32 ビットのデータ サイズ
- ピンポン モードを使用してデータを連続的にストリーミングできます

8.10 デバッグ

オンチップ デバッグは、シリアル ワイヤ デバッグ (SWD) インターフェイスを通じてサポートされ、ARM の双向 2 線式プロトコルで、JTAG テスト用アクセス ポート (TAP) コントローラと通信し、完全なデバッグ機能を提供します。SWD には、テキサス インスツルメンツの XDS デバッグ プローブ ファミリとの包括的な互換性があります。

8.11 パワー マネージメント

消費電力を最小限に抑えるため、CC2340R5-Q1 は多くの電力モードと電力管理機能をサポートしています (表 8-2 を参照)。

表 8-2. 電力モード

モード	ソフトウェアで構成可能な電力モード ⁽¹⁾				リセット PIN を保持します
	アクティブ	IDLE	STANDBY	シャットダウン	
CPU	アクティブ	オフ	オフ	オフ	オフ
フラッシュ	オン	使用可能	オフ	オフ	オフ
SRAM	オン	オン	保持	オフ	オフ
無線	使用可能	使用可能	オフ	オフ	オフ
供給システム	オン	オン	デューティサイクル	オフ	オフ
CPU レジスタの保持	フル	フル	フル ⁽²⁾	なし	なし
SRAM の保持	フル	フル	フル	オフ	オフ
48MHz 高速クロック (HFCLK)	HFOSC (HFXT のトラッキング)	HFOSC (HFXT のトラッキング)	オフ	オフ	オフ
32kHz 低速クロック (LFCLK)	LFXT または LFOSC	LFXT または LFOSC	LFXT または LFOSC	オフ	オフ
周辺機器	使用可能	使用可能	IOC、 BATMON、 RTC、LPCOMP	オフ	オフ
RTC によるウェークアップ	該当なし	使用可能	使用可能	オフ	オフ
ピンのエッジでウェークアップ	該当なし	使用可能	使用可能	使用可能	オフ
リセットピンでウェークアップ	オン	オン	オン	オン	オン
ブラウンアウト検出器 (BOD)	オン	オン	デューティサイクル	オフ	オフ
パワーオンリセット (POR)	オン	オン	オン	オン	オン
ウォッチドッグ タイマ (WDT)	使用可能	使用可能	使用可能	オフ	オフ

- (1) 「利用可能」は、特定の IP または機能を、対応するデバイスの動作モードで、ユーザー アプリケーションによって有効化できることを示しています。「オン」は、対応するデバイスの動作モードにおけるデバイスのユーザー アプリケーション構成に関係なく、特定の IP または機能がオンになっていることを示しています。「オフ」は、特定の IP または機能がオフになっており、対応するデバイスの動作モードで、ユーザー アプリケーションによって使用できないことを示しています。
- (2) スタンバイ電源モードの開始時および終了時の CPU レジスタのソフトウェアベースによる保持 (コンテキストの保存と復元あり)

アクティブ モードでは、MCU と AON の両方の電源ドメインに電力が供給されます。クロック ゲーティングを使用して、消費電力を最小限に抑えます。ペリフェラル / サブシステムへのクロック ゲーティングは、CPU によって手動で制御されます。

アイドル モードでは、CPU はスリープ状態にありますが、選択されたペリフェラルおよびサブシステム (無線など) はアクティブにできます。インフラストラクチャ (フラッシュ、ROM、SRAM、バス) のクロック ゲーティングは、DMA およびデバッグサブシステムの状態によって可能です。

スタンバイ モードでは、常時オン (AON) ドメインのみがアクティブになります。デバイスをアクティブ モードに戻すには、外部ウェークアップ イベント、RTC イベント、またはコンパレータ イベント (LP-COMP) が必要です。また、ピン リセットは、デバイスをスタンバイからアクティブに駆動します。保持機能を備えた MCU ペリフェラルを再度ウェークアップするときに再構成する必要はなく、CPU はスタンバイ モードに移行した時点から実行を継続します。すべての GPIO はスタンバイ モードでラッチされます。

シャットダウン モードでは、デバイスは完全にオフになり (AON ドメインを含む)、シャットダウン モードに移行する前に与えた値で I/O がラッチされます。シャットダウン ピンからのウェイクとして定義されている任意の I/O ピンの状態が変化する

と、デバイスはウェークアップし、リセットトリガとして機能します。CPUは、この方法でリセットと、リセット単位のリセットピンとパワーONリセットを、またはリセットステータスレジスタを読み取ることで、サーマルシャットダウンリセットを区別することができます。このモードで保持される状態は、ラッチされたI/O状態、3Vレジスタバンク、およびフラッシュメモリの内容のみです。

注

CC2340R5-Q1デバイスの電力、RF、クロック管理には、性能を最適化するためにソフトウェアによる特定の構成と処理が必要です。この構成および処理は、CC2340R5-Q1ソフトウェア開発キット(SDK)の一部であるTIが提供するドライバで実装されています。したがって、デバイス上のすべてのアプリケーション開発に、このソフトウェアフレームワークを使用することを強く推奨します。FreeRTOS、デバイスドライバ、およびサンプルを含む完全なSDKは、ソースコード形式で無償で提供されます。

8.12 クロック システム

このCC2340R5-Q1デバイスには、複数の内部システムクロックがあります。

48MHz HFCLKは、メインシステム(マイコンおよびペリフェラル)クロックとして使用されます。これは、外部48MHz水晶振動子(HFXT)に対して精度を追跡できる内蔵の48MHz RC発振器(HFOSC)によって駆動されます。無線動作には、外部48MHz水晶振動子が必要です。

32.768kHz LFCLKは、内部の低周波システムクロックとして使用されます。RTC、スタンバイ電源モードで有効になっている場合のウォッチドッグタイマ、スタンバイ電源モードの前後における無線タイマの同期に使用されます。LFCLKは、内部32.8kHz RC発振器(LFOSC)、32.768kHzウォッチ型水晶振動子、またはLFXTバイパスモードのクロック入力により駆動できます。水晶振動子または内蔵RC発振器を使用する場合、デバイスは32kHz LFCLK信号を他のデバイスに出力できるため、システム全体のコストを削減できます。

8.13 ネットワーク プロセッサ

製品構成によっては、CC2340R5-Q1デバイスはワイヤレスネットワークプロセッサ(WNP)、アプリケーションを別のホストMCUで実行するワイヤレスプロトコルスタックを実行するデバイスとして、またはデバイス内部のシステムCPU上でアプリケーションとプロトコルスタックが実行されるシステムオンチップ(SoC)として機能できます。

最初のケースでは、外部ホストMCUがSPIまたはUARTを使用してデバイスと通信します。2番目の場合は、ワイヤレスプロトコルスタックとともに提供されるアプリケーションフレームワークに従ってアプリケーションを作成する必要があります。

9 アプリケーション、実装、およびレイアウト

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 リファレンス デザイン

CC2340R5-Q1 を使用した設計を実装するときは本デバイス以下のリファレンス デザインに従う必要があります。

RF 部品の配置、デカッピング コンデンサ、DC/DC レギュレータの各部品、およびこれらすべてのグランド接続には、特に注意を払う必要があります。

LP-EM-CC2340R5 の設計ファイル CC2340R5 LaunchPad 設計ファイルには、CC2340R5-Q1 デバイスを使用してアプリケーション固有のボードを構築するための詳細な回路図とレイアウトが掲載されています。

LaunchPad™ 開発キットおよび SensorTag 用 Sub-1GHz/2.4GHz アンテナ キット このアンテナ キットを使用して実環境でテストすることにより、個々のアプリケーションに最適なアンテナを選ぶことができます。アンテナ キットには、169MHz～2.4GHz の周波数に対応する次のようなアンテナが 16 個あります。

- PCB アンテナ
- ヘリカル アンテナ
- チップ アンテナ
- 868/915MHz と 2.4GHz を組み合わせたデュアルバンド アンテナ

アンテナ キットには、ワイヤレス MCU LaunchPad 開発キットと SensorTag を接続する JSC ケーブルが付属しています。

9.2 接合部温度の計算

このセクションでは、さまざまな動作条件で接合部温度を計算するための各種の手法を示します。詳細については、『半導体および IC パッケージの熱評価基準』を参照してください。

他の測定温度から接合部温度を求めるには、2 つの推奨方法があります。

1. パッケージの温度から:

$$T_J = \psi_{JT} \times P + T_{case} \quad (1)$$

2. 基板の温度から:

$$T_J = \psi_{JB} \times P + T_{board} \quad (2)$$

P はデバイスから消費される電力で、消費電流と電源電圧を乗算して計算できます。熱抵抗係数については、「熱抵抗特性」を参照してください。

例:

この例では、無線が 0dBm の出力電力で連続的に送信を行う簡単な使用事例について考えます。接合部温度を 85°C 以下に維持し、電源電圧は 3V であると想定します。式 1 を使用して、ケース上部と接合部温度の温度差を計算します。P を計算するには、85°C における送信時 (Tx) の電流消費を確認します。85°C では、電流消費はおよそ 5.5mA です。これは、P が $5.5\text{mA} \times 3\text{V} = 16.5\text{mW}$ であることを意味します。

維持するケースの最大温度と 85°C の接合部温度は、次のように計算されます:

$$T_{case} < T_J - 0.4^\circ\text{C}/\text{W} \times 16.5\text{mW} = 84.99^\circ\text{C} \quad (3)$$

さまざまなアプリケーションの使用事例では、適切な消費電力を計算するために、他のモジュールの消費電流を追加する必要があります。たとえば、無線とペリフェラル モジュールをイネーブルにするなどして、MCU が同時に動作している場合があります。通常、ピーク消費電流とデバイスのピーク消費電力を特定する最も簡単な方法は、『CC13xx および CC26xx 消費電流の測定』アプリケーション レポートで説明されているように測定することです。

10 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

10.1 デバイスの命名規則

製品開発サイクルの段階を示すために、TI ではすべての型番や日付コードに接頭辞を割り当てます。各デバイスには次の 3 つのいずれかの接頭辞/識別子があります:X、P、空白 (接頭辞なし) (たとえば、X はプレビュー中なので、X という接頭辞/識別子が割り当てられます)。

デバイスの開発進展フロー:

- X** 実験的デバイス。最終デバイスの電気的特性を必ずしも表さず、量産アセンブリフローを使用しない可能性があります。
- P** プロトタイプ デバイス。最終的なシリコンダイとは限らず、最終的な電気的特性を満たさない可能性があります。
- 空白** 認定済みのシリコンダイの量産バージョン。

量産デバイスの特性は完全に明確化されており、デバイスの品質と信頼性が十分に示されています。テキサス・インスツルメンツの標準保証が適用されます。

プロトタイプ デバイス(X または P)の方が標準的な量産デバイスに比べて故障率が大きいと予測されます。これらのデバイスは予測される最終使用時の故障率が未定義であるため、テキサス・インスツルメンツではそれらのデバイスを量産システムで使用しないよう推奨しています。認定済みの量産デバイスのみを使用する必要があります。

TI デバイスの項目表記には、デバイス ファミリ名の接尾辞も含まれます。この接尾辞はパッケージ タイプを示します(例: RHB)。

RHB (5mm × 5mm) パッケージ タイプのデバイスの注文可能な型番については、このドキュメントの「パッケージ オプションについての付録」、セクション 3 のデバイス情報、または TI Web サイト (www.ti.com) を参照するか、お近くの TI 販売代理店にお問い合わせください。

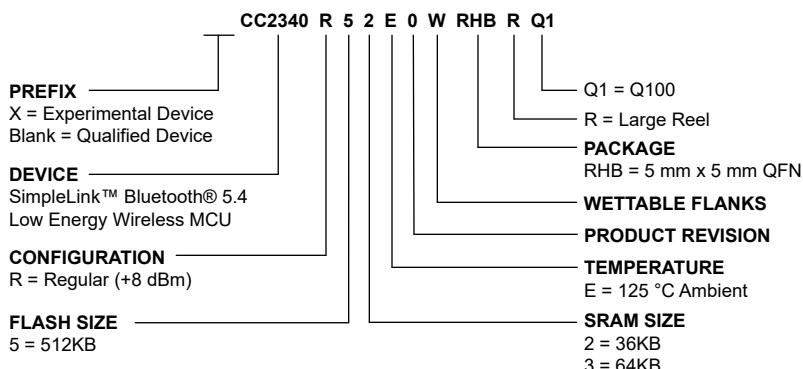


図 10-1. デバイスの命名規則

10.2 ツールとソフトウェア

CC2340R5-Q1 デバイスは、さまざまなソフトウェアとハードウェア開発ツールによりサポートされています。

開発キット

**CC2340R5
LaunchPad™ 開
発キット**

CC2340R5 LaunchPad™ 開発キットにより、低消費電力で動作する高性能なワイヤレス アプリケーションを開発できます。CC2340R5 SimpleLink ワイヤレス MCU を採用しているため、Bluetooth 5 Low Energy や Zigbee、Thread、またこれらを組み合わせた 2.4GHz ワイヤレス アプリケーション

の評価とプロトタイプ製作を短時間で行うことができます。LaunchPad エコシステムを利用できるので、センサやディスプレイなどの追加機能も簡単に実現します。

ソフトウェア

SimpleLink™ CC23xx ソフトウェア開発キット (SDK)

SimpleLink CC23xx ソフトウェア開発キット (SDK) は、CC23xx ファミリのデバイスでワイヤレス アプリケーションを開発するための完全なパッケージです。この SDK には、CC2340R5-Q1 デバイス用の包括的なソフトウェア パッケージが、次のプロトコル スタックも含めて付属しています。

- Bluetooth Low Energy 5.4

SimpleLink CC23xx SDK は、TI の SimpleLink MCU プラットフォームの一部であり、単一の開発環境でハードウェア、ソフトウェア、ツールを柔軟に選択して、有線およびワイヤレス アプリケーションを開発できます。SimpleLink マイコン プラットフォームの詳細については、<https://www.ti.com/simplelink> を参照してください。

開発ツール

Code Composer Studio™ 統合開発 環境 (IDE)

Code Composer Studio は、TI のマイクロコントローラと組み込みプロセッサ ポートフォリオをサポートする統合開発環境(IDE)です。Code Composer Studio は、組み込みアプリケーションの開発およびデバッグに必要な一連のツールで構成されています。最適化 C/C++コンパイラ、ソース コード エディタ、プロジェクト ビルド環境、デバッガ、プロファイラなど、多数の機能が含まれています。IDE は直感的で、アプリケーションの開発フローの各段階を、すべて同一のユーザー インターフェイスで実行できます。使い慣れたツールとインターフェイスにより、ユーザーは従来より迅速に作業を開始できます。Code Composer Studio は、Eclipse® ソフトウェア フレームワークの利点と、TI の先進的な組み込みデバッグ機能の利点を組み合わせて、組み込み製品の開発者向けの魅力的で機能豊富な開発環境を実現します。

CCS は、すべての SimpleLink ワイヤレス MCU をサポートしており、EnergyTrace™ ソフトウェア (アプリケーションの消費電力プロファイリング) もサポートしています。SimpleLink SDK の一部である TI-RTOS では、リアルタイム オブジェクト ビューア プラグインを利用できます。

LaunchPad 開発キットに搭載されている XDS デバッガと組み合わせて使用する場合、Code Composer Studio は無償で提供されます。

Code Composer Studio™ Cloud IDE

Code Composer Studio (CCS) Cloud は、Web ベースの IDE で、CCS と Energia™ の各プロジェクトの作成、編集、ビルトを実行することができます。プロジェクトのビルトに成功した後、接続先の LaunchPad にプロジェクトをダウンロード (転送) し、実行することができます。ブレークポイントの設定や、変数の値の表示など、基本的なデバッグ機能が CCS Cloud でサポートされるようになりました。

アーム®用 IAR Embedded Workbench ®

IAR Embedded Workbench ®は、アセンブラー、C および C++ を使用する組み込みシステムの構築とデバッグを行うための開発ツール セットです。プロジェクト マネージャ、エディタ、ビルト ツールを備えた完全統合開発環境を提供します。IAR はすべての SimpleLink ワイヤレス マイコンをサポートしています。XDS110、IAR I-jet™、Segger J-Link™ など、幅広いデバッガ サポートを提供しています。SimpleLink SDK の一部である TI-RTOS では、リアルタイム オブジェクト ビューア プラグインを利用できます。また、IAR は SimpleLink SDK の一部として提供されるほとんどのソフトウェア サンプルですぐに使えます。

30 日間評価版または 32KB 限定版を iar.com から入手できます。

SmartRF™ Studio

SmartRF™ Studio は、テキサス インスツルメンツの SimpleLink ワイヤレス マイコンの評価や設定に使用できる Windows® アプリケーションです。このアプリケーションは、RF システムの設計者が設計プロセスの初期段階で無線を簡単に評価するのに役立ちます。特にコンフィギュレーション レジスタ値の生成や RF システムの実用テストおよびデバッグに役立ちます。スタンダードアロン アプリケーションとしての使用、あるいは RF 製品に対応する評価ボードやデバッグ プローブとの併用が可能です。SmartRF Studio には次のような特長があります。

- リンク テストノード間でパケットを送受信
- アンテナおよび放射線テストでは、無線を連続波 TX および RX 状態に設定します
- TI SimpleLink SDK RF ドライバで使用できるように無線構成コードをエクスポートします
- 信号伝達および外部スイッチ制御用のカスタム GPIO 構成

CCS UniFlash

CCS UniFlash は、TI MCU 上のオンチップ フラッシュ メモリのプログラミングに使用するスタンダードアロン ツールです。UniFlash は、GUI、コマンド ライン、スクリプト インターフェイスを備えています。CCS UniFlash は無料で利用できます。

10.2.1 SimpleLink™ マイコン プラットフォーム

SimpleLink マイコン プラットフォームは、有線およびワイヤレス Arm® MCU (システム オン チップ) の最も幅広いラインアップを 1 つのソフトウェア開発環境で開発するための新しい基準を打ち立てます。IoT アプリケーション向けのフレキシブルなハードウェア、ソフトウェア、ツール オプションを提供します。SimpleLink ソフトウェア開発キットに投資を 1 回行うだけで、製品ラインアップ全体を通して使用できます。詳細については、ti.com/simplelink をご覧ください。

10.3 ドキュメントのサポート

データシート、正誤表、アプリケーション ノートなど、ドキュメントの更新についての通知を受け取るには、デバイス製品 フォルダ (CC2340R5-Q1) を開いてください。右上の [アラートを受け取る] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

MCU、関連ペリフェラル、その他の技術的事項を説明した最新のドキュメントを以下に示します。

TI Resource Explorer

TI Resource Explorer

選択したデバイスおよび開発ボードに対応するソフトウェア サンプル、ライブラリ、実行ファイル、資料をご利用になれます。

エラッタ

CC2340R5-Q1 シリコン エラッタ

シリコン エラッタには、デバイスのシリコンの各リビジョンについて、機能的仕様に対する既知の例外事項と、デバイスのリビジョンを確認する方法についての説明が記載されています。

アプリケーション レポート

CC2340R5-Q1 デバイスのすべてのアプリケーション レポートは、デバイスの製品 フォルダ (CC2340R5-Q1) にあります。

テクニカル リファレンス マニュアル (TRM)

CC23xx SimpleLink ワイヤレス MCU テクニカル リファレンス マニュアル

TRM では、このデバイス ファミリで使用可能なすべてのモジュールおよびペリフェラルについて詳細に説明します。

10.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの [使用条件](#) を参照してください。

10.5 商標

SimpleLink™, LaunchPad™, Code Composer Studio™, EnergyTrace™, and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

™ is a trademark of TI.

I-jet™ is a trademark of IAR Systems AB.

J-Link™ is a trademark of SEGGER Microcontroller Systeme GmbH.

Arm®, Cortex®, and Corte® are registered trademarks of Arm Limited (or its subsidiaries) in the US and/or elsewhere.

Bluetooth® is a registered trademark of Bluetooth SIG.

CoreMark® is a registered trademark of Embedded Microprocessor Benchmark Consortium Corporation.

Eclipse® is a registered trademark of Eclipse Foundation.

IAR Embedded Workbench® is a registered trademark of IAR Systems AB.

Windows® is a registered trademark of Microsoft Corporation.

is a registered trademark of Arm Limited.

すべての商標は、それぞれの所有者に帰属します。

10.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことをお勧めします。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.7 用語集

テキサス・インスツルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from DECEMBER 4, 2023 to JULY 31, 2025 (from Revision * (December 2023) to Revision A (July 2025))

	Page
• RAM、Bluetooth 仕様、サイバーセキュリティ準拠、ESD 分類を更新.....	1
• CC2340R53E0WRHBRQ1 デバイスを追加し、Bluetooth 仕様を更新.....	2
• ブロック図の SRAM を更新し、サーマル シャットダウンの注を追加.....	3
• CC2340R53-Q1 を追加し、不要なパラメータと部品を表から削除。また、サーマル シャットダウンの列を追加.....	5
• SPI 信号名を PICO、POCI、DTB 割り当てに更新.....	8
• DTB ピン配置を更新.....	12
• DCDC 使用時のスタンバイ電流消費の試験条件を更新.....	19
• GLDO 使用時のスタンバイ電流消費の試験条件を更新.....	19
• 125kbps BLE PHY の「周波数誤差の許容範囲」を変更.....	21
• 500kbps BLE PHY の「周波数誤差の許容範囲」を変更.....	21
• 1Mbps BLE PHY の「周波数誤差の許容範囲」を変更.....	21

• (6)を明確化するために表の注を更新.....	21
• 2Mbps BLE PHY の「周波数誤差の許容範囲」を変更.....	21
• LFOSC 表の下に記載されていた誤った表の注を削除.....	25
• SPI コントローラ チップ セレクトリード時間の最小仕様を変更.....	26
• SPI コントローラ チップ セレクトラグ時間の最小仕様を変更.....	26
• SPI ペリフェラル チップ セレクトリード時間の最小仕様を変更.....	28
• SPI ペリフェラル チップ セレクトラグ時間の最小仕様を変更.....	28
• Bluetooth 仕様バージョンを更新.....	43
• RAM のサイズを更新.....	43
• T_{case} 温度の計算例を修正.....	50
• 図の Bluetooth 仕様バージョンを更新.....	51
• Bluetooth 仕様バージョンを更新.....	51
• CC2340R5-Q1 のデバイス製品フォルダ リンクを追加.....	53

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいづれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
CC2340R52E0WRHBRQ1	Active	Production	VQFN (RHB) 32	5000 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	CC2340Q R52
CC2340R52E0WRHBRQ1.A	Active	Production	VQFN (RHB) 32	5000 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	CC2340Q R52
CC2340R52E0WRHBRQ1.B	Active	Production	VQFN (RHB) 32	5000 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	CC2340Q R52
CC2340R53E0WRHBRQ1	Active	Production	VQFN (RHB) 32	5000 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	CC2340Q R53

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a " ~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF CC2340R5-Q1 :

- Catalog : [CC2340R5](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

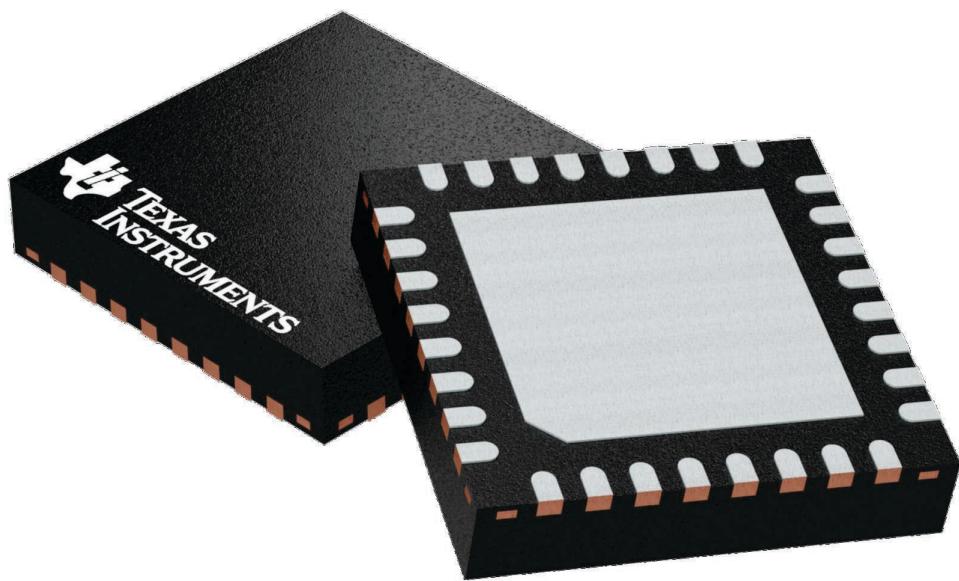
GENERIC PACKAGE VIEW

RHB 32

VQFN - 1 mm max height

5 x 5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

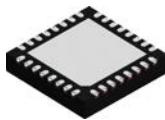


Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4224745/A

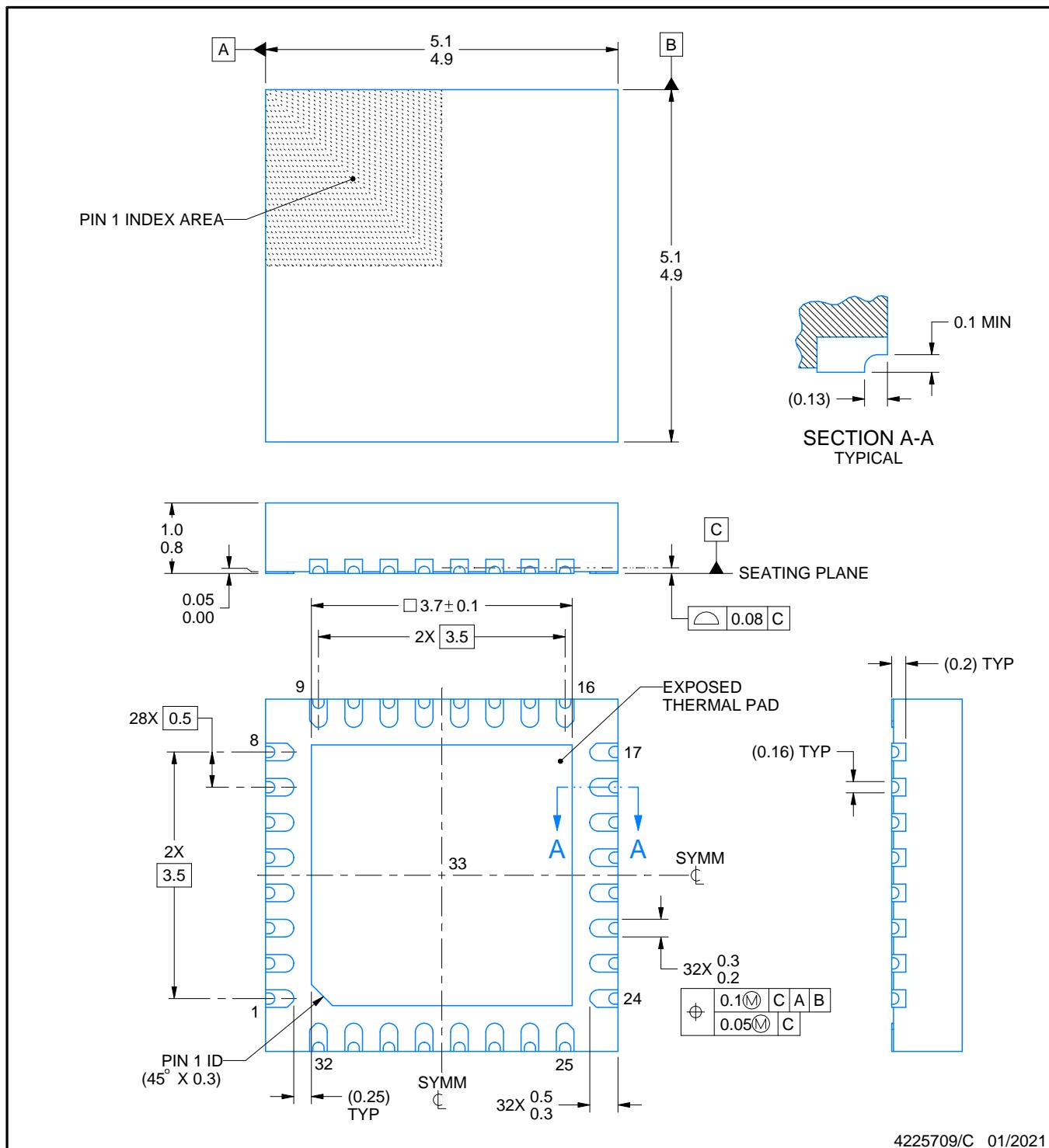
PACKAGE OUTLINE

RHB0032U



VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4225709/C 01/2021

NOTES:

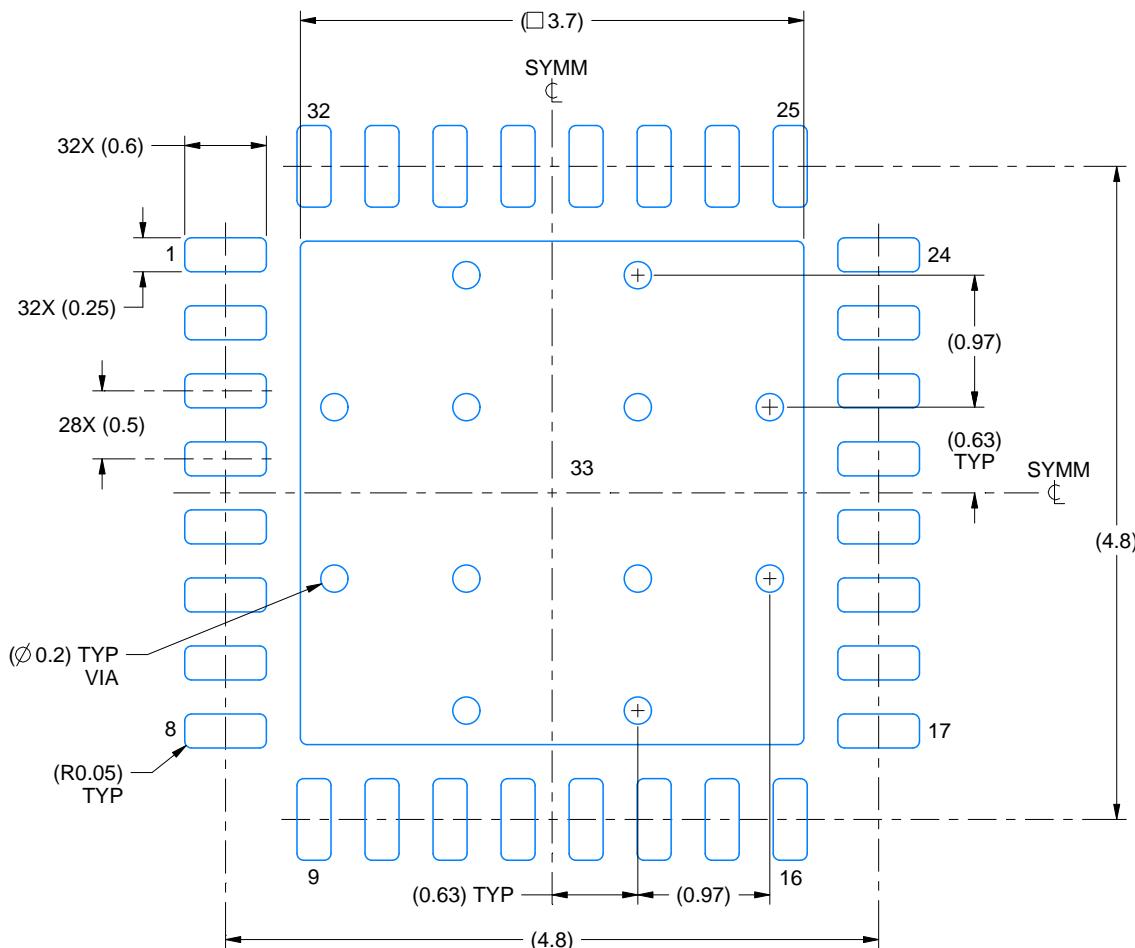
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

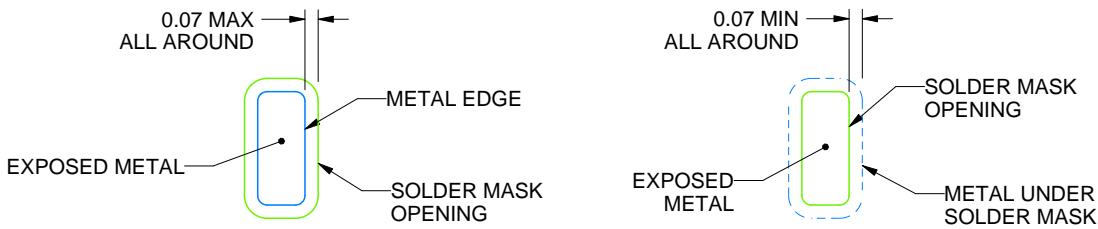
RHB0032U

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



**LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X**



SOLDER MASK DETAILS

4225709/C 01/2021

NOTES: (continued)

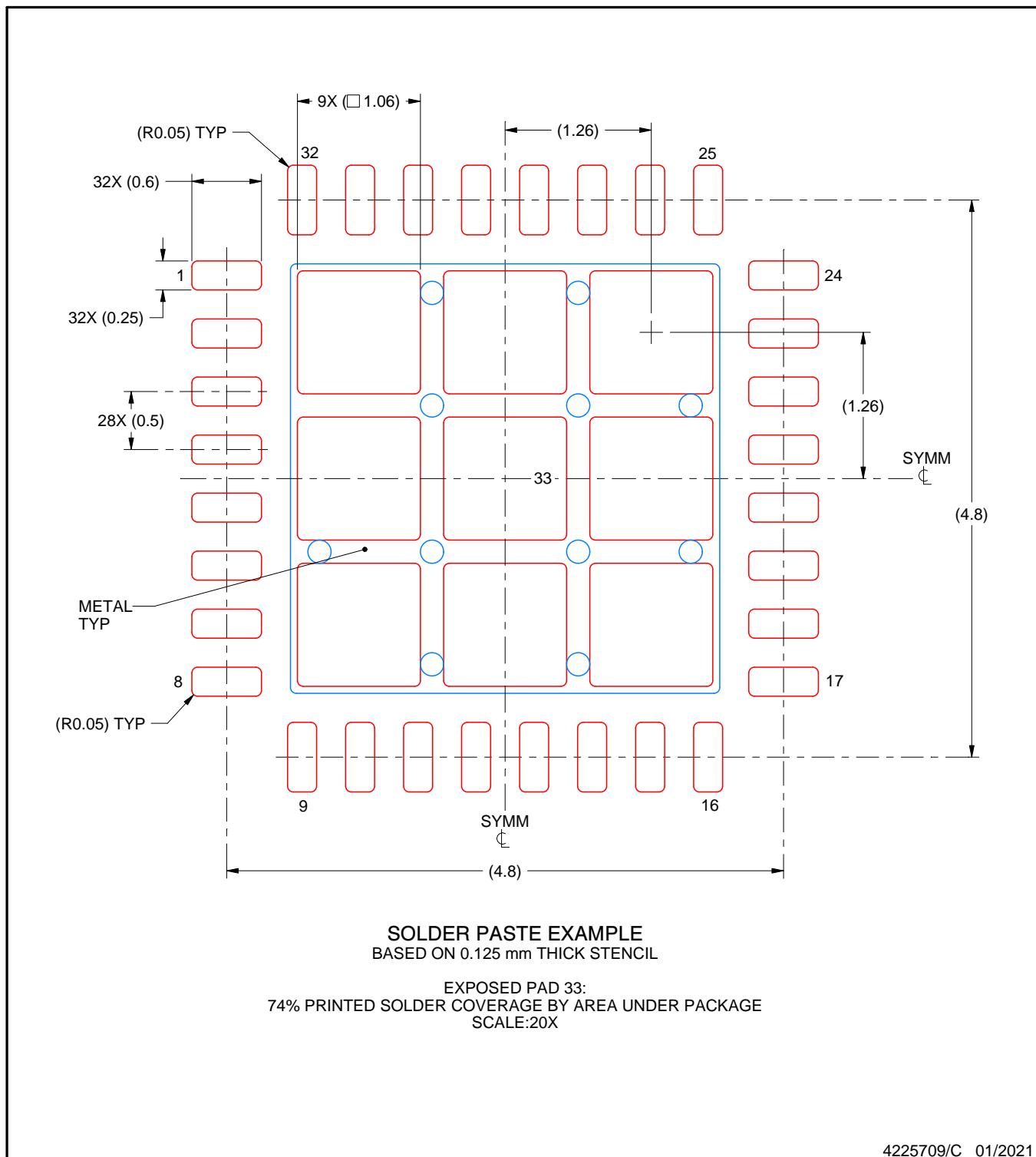
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
 5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RHB0032U

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4225709/C 01/2021

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月