

# BQ27Z746 1 シリーズ (1 個の直列) セル・リチウムイオン・バッテリー・パック向け、Impedance Track™ テクノロジー・バッテリー残量計および保護ソリューション

## 1 特長

- 統合型バッテリー残量計および保護機能
- フラッシュ プログラマブル カスタム BQBMP RISC CPU
  - SHA-256 認証
  - 400kHz I<sup>2</sup>C バス通信インターフェイス
- 低電圧 (2.0V) での動作
- 2 つの独立した高精度 16 ビット A/D コンバータ
  - 最小 1mΩ の電流センス抵抗を使用したクーロンカウント ADC
  - セル電圧と外部および内部温度センサのための電圧 ADC
- 特許取得済みの Impedance Track™ テクノロジーに基づくバッテリー残量計
  - バッテリー放電曲線をモデリングし、バッテリーが空になるまでの時間を正確に予測
  - 経年変化、温度、レートがバッテリーに及ぼす影響を自動的に調整
- 保護機能付きバッテリー ケルビン検出差動アナログ出力ピン
- ハイサイドまたはローサイド電流センシング
- プログラマブルなハードウェア ベース保護
  - ハイサイド FET ゲートドライバ
  - 過電圧保護および低電圧保護 (OVP と UVP)
  - 放電時の過電流と充電時の過電流 (OCD と OCC)
  - 放電時の短絡 (SCD)
  - ファームウェア ベースの過熱 (OT)
- 低消費電力モード (標準値)
  - スリープ モード: 20μA
  - シップ モード: 10μA
  - シェルフ モード: 5μA
  - シャットダウン モード: 0.2μA
- 超小型、15 ボールの NanoFree™ DSBGA

## 2 アプリケーション

- 1 シリーズ (1 個の直列) の充電電池を使ったすべての最終製品:
  - スマートフォン
  - タブレット
  - カメラ
  - ポータブル・ウェアラブル / 医療
  - 産業用ハンドヘルド

## 3 説明

テキサス・インスツルメンツの BQ27Z746 Impedance Track™ バッテリー残量計ソリューションは、高集積、高精度の 1 シリーズ セル残量計および保護ソリューションです。

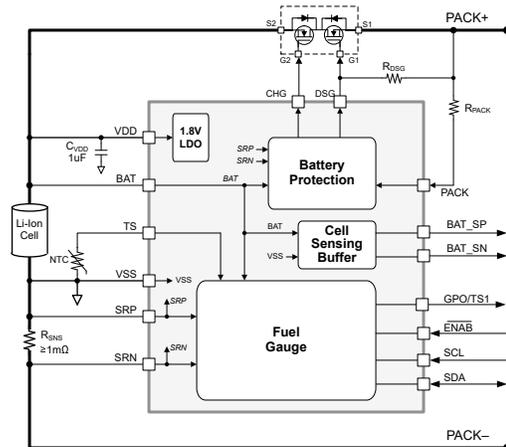
BQ27Z746 は、フラッシュ プログラマブル カスタム RISC (Reduced Instruction Set CPU)、安全保護機能、差動バッテリー センシング アナログ出力、1 シリーズ セル リチウムイオンおよびリチウムポリマー バッテリー パック認証機能を備えた完全統合型パック ベース ソリューションです。

BQ27Z746 バッテリー残量計は、I<sup>2</sup>C 互換のインターフェイスで通信を行い、超低消費電力 TI BQBMP プロセッサ、高精度アナログ測定機能、内蔵フラッシュ メモリ、N-CH ハイサイド FET ドライバ、SHA-2 認証変換レスポンスを組み合わせて完全に高性能なバッテリー管理ソリューションに統合しています。

### パッケージ情報

部品番号	パッケージ (1)	本体サイズ (公称)
BQ27Z746	YAH (15)	1.69mm × 2.57mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



BQ27Z746 の概略回路図



## 目次

<b>1 特長</b> .....	<b>1</b>	<b>7 アプリケーションと実装</b> .....	<b>23</b>
<b>2 アプリケーション</b> .....	<b>1</b>	7.1 アプリケーション情報.....	23
<b>3 説明</b> .....	<b>1</b>	7.2 代表的なアプリケーション.....	23
<b>4 ピン構成および機能</b> .....	<b>3</b>	<b>8 電源に関する推奨事項</b> .....	<b>28</b>
<b>5 仕様</b> .....	<b>4</b>	<b>9 レイアウト</b> .....	<b>28</b>
5.1 絶対最大定格.....	4	9.1 レイアウトのガイドライン.....	28
5.2 ESD 定格.....	4	9.2 レイアウト例.....	29
5.3 推奨動作条件.....	5	<b>10 デバイスおよびドキュメントのサポート</b> .....	<b>30</b>
5.4 熱に関する情報.....	5	10.1 サード・パーティ製品に関する免責事項.....	30
5.5 電気的特性.....	5	10.2 ドキュメントのサポート.....	30
5.6 デジタル I/O:DC の特性.....	13	10.3 ドキュメントの更新通知を受け取る方法.....	30
5.7 デジタル I/O:タイミング特性.....	13	10.4 サポート・リソース.....	30
5.8 代表的特性.....	16	10.5 商標.....	30
<b>6 詳細説明</b> .....	<b>17</b>	10.6 静電気放電に関する注意事項.....	30
6.1 概要.....	17	10.7 用語集.....	30
6.2 機能ブロック図.....	17	<b>11 改訂履歴</b> .....	<b>31</b>
6.3 機能説明.....	18	<b>12 メカニカル、パッケージ、および注文情報</b> .....	<b>31</b>
6.4 デバイスの機能モード.....	21		

## 4 ピン構成および機能

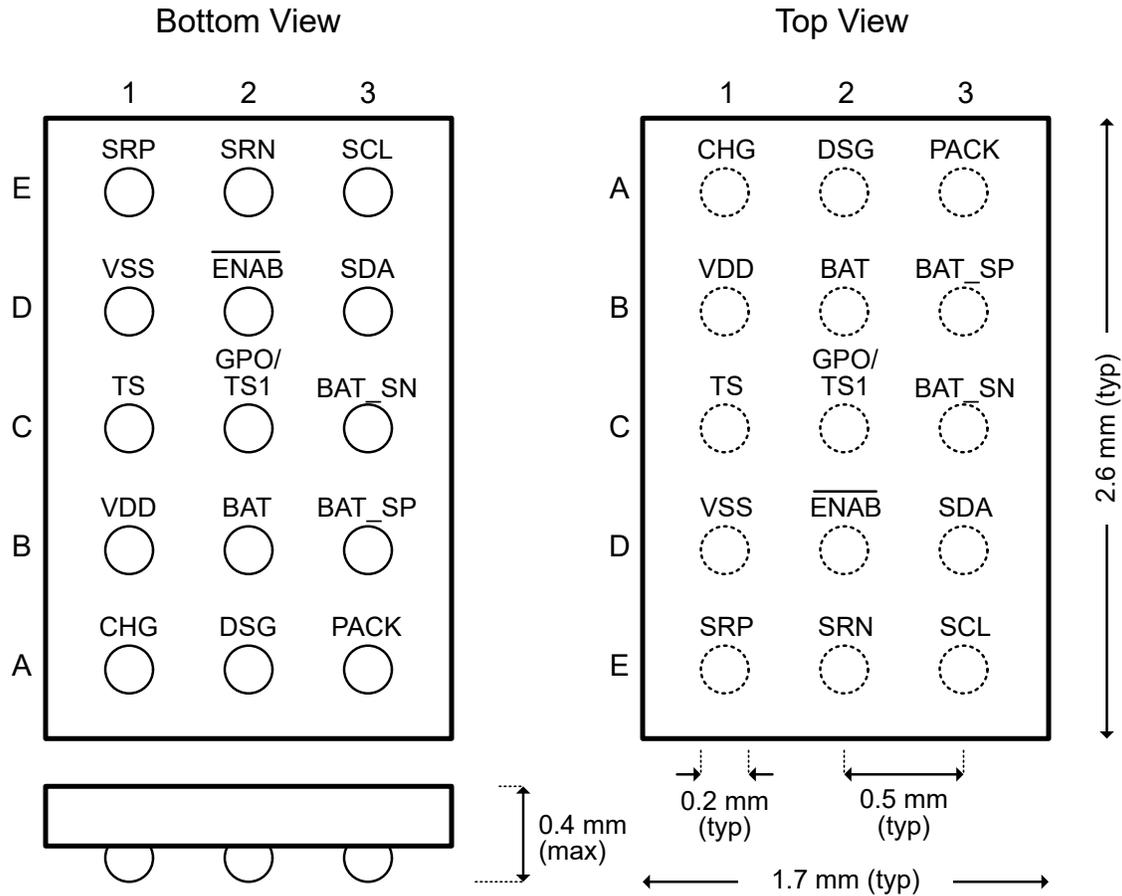


図 4-1. ピン配置図

表 4-1. ピンの機能

ピン			説明
名称	番号	種類 <sup>(1)</sup>	
CHG	A1	AO	充電 FET (CHG) ドライバ
DSG	A2	AO	放電 FET (DSG) ドライバ DSG ピンと PACK+ の正端子との間に、10M $\Omega$ の直列標準抵抗 (R <sub>DSG</sub> ) を接続します。
PACK	A3	IA	PACK 入力電圧ピン。PACK ピンと PACK+ の正端子との間に直列 5k $\Omega$ の標準抵抗 (R <sub>PACK</sub> ) を接続します。
VDD	B1	P	LDO レギュレータ入力。VDD と VSS の間に 1- $\mu$ F の標準コンデンサ (C <sub>VDD</sub> ) を接続します。そのコンデンサは、ゲージの近くに配置します。
BAT	B2	IA	バッテリー電圧測定 of センス入力
BAT_SP	B3	OA	セルセンス出力、正
BAT_SN	C3	OA	セルセンス出力、負
TS	C1	IA	ADC へのサーミスタ入力と内部 18-k $\Omega$ プルアップ抵抗
GPO/TS1	C2	I/O	汎用出力。 オプションの TS1 ADC 入力チャンネルに、18-k $\Omega$ プルアップ抵抗を内蔵
VSS	D1	P	デバイスのグラウンド
ENAB	D2	I	VDD への弱い内部プルアップ、アクティブ low デジタル入力。超低消費電力シブモードがイネーブルの場合、この信号を PACK- 負端子に駆動すると、デバイスはウェークアップされます。

表 4-1. ピンの機能 (続き)

ピン			説明
名称	番号	種類 <sup>(1)</sup>	
SDA	D3	I/O	I <sup>2</sup> C シリアル データ用のデジタル入力、オープンドレイン出力。標準的な 10-kΩ プルアップ抵抗を使用します。
SCL	E3	I/O	I <sup>2</sup> C シリアル クロック用のデジタル入力、オープンドレイン出力。標準的な 10-kΩ プルアップ抵抗を使用します。
SRP	E1	IA	これは、SRP (正側) と SRN (負側) の間に小さな電圧を統合するための、内部クーロンカウンタ パリフェラルに接続された正のアナログ入力ピンです。
SRN	E2	IA	これは、SRP (正側) と SRN (負側) の間に小さな電圧を統合するための、内部クーロンカウンタ パリフェラルに接続された負のアナログ入力ピンです。

(1) I/O = デジタル入力、IA = アナログ入力、AO = アナログ出力、P = 電源接続

## 5 仕様

### 5.1 絶対最大定格

動作周囲温度範囲を超える場合 (特に記述のない限り)<sup>(1)</sup>

		最小値	最大値	単位
電源電圧範囲	VDD	-0.3	6	V
入力電圧範囲	PACK (最大 4mA に制限)	-0.3	8	V
	PACK+ 外部バッテリーパック入力端子。デバイスの PACK 入力ピンに 5kΩ の抵抗が直列接続	-0.3	24	
	PACK+ 外部バッテリーパック入力端子。デバイスの PACK ピンに 5kΩ の抵抗 (R <sub>PACK</sub> ) が、デバイスの DSG ピンに 10MΩ の抵抗 (R <sub>DSG</sub> ) が直列接続	-12	24	
	BAT	-0.3	6	
	SDA, SCL, $\overline{\text{ENAB}}$	-0.3	6	
	TS	-0.3	2	
	SRP, SRN	-0.3	V <sub>BAT</sub> + 0.3	
出力電圧範囲	BAT_SP, BAT_SN	-0.3	6	V
	CHG, DSG	-0.3	12	
動作時の接合部温度、T <sub>J</sub>		-40	85	°C
保管温度、T <sub>stg</sub>		-65	150	°C

(1) 「絶対最大定格」外での操作は、デバイスに恒久的な損傷を引き起こす可能性があります。絶対最大定格は、これらの条件において、または推奨動作条件に示された値を超える他のいかなる条件でも、本デバイスが動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

### 5.2 ESD 定格

			値	単位
V <sub>(ESD)</sub>	静電放電	すべてのピンに対する人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠 <sup>(1)</sup>	±2000	V
		すべてのピンに対する荷電デバイス モデル (CDM)、ANSI/ESDA/JEDEC JS-002 に準拠 <sup>(2)</sup>	±500	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

### 5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
電源電圧範囲	VDD	2.0		5.5	V
入力電圧範囲	PACK (5kΩ R <sub>PACK</sub> 電流制限付き)	0		12	V
	PACK (R <sub>PACK</sub> 電流制限なし)	0		5.5	
	BAT	1.5		5.5	
	SDA, SCL, ENAB	-0.3		VDD	
	TS	VSS		1.8	
	SRN, SRP	V <sub>CC_CM</sub> - 0.1		V <sub>CC_CM</sub> + 0.1	
出力電圧範囲	BAT_SP, BAT_SN	2		VDD + V <sub>OFFS</sub>	V
	GPO	VSS		1.8	
	CHG, DSG	VSS		VDD+ (VDD × A <sub>FETON</sub> )	
VDD ピン、C <sub>VDD</sub> の外付けデカップリング コンデンサ		1			μF
TS ピン、C <sub>TS</sub> の外付けデカップリング コンデンサ				0.01	μF
PACK+ 端子からデバイス PACK ピン R <sub>PACK</sub> への外付けセンス抵抗		5			kΩ
PACK+ 端子とデバイス R <sub>DSG</sub> ピンとの間の外付けセンス抵抗		10			MΩ
SRN から SRP ピンへの外付け検出抵抗、R <sub>SNS</sub>		1		20	mΩ
動作温度、T <sub>A</sub>		-40		85	°C

### 5.4 熱に関する情報

自由気流での動作温度範囲内 (特に記述のない限り)

熱評価基準 <sup>(1)</sup>		YAH (DSBGA)	単位
		(15 PINS)	
R <sub>θJA</sub>	接合部から周囲への熱抵抗	70	°C/W
R <sub>θJC(top)</sub>	接合部からケース (上面) への熱抵抗	17	
R <sub>θJB</sub>	接合部から基板への熱抵抗	20	
ψ <sub>JT</sub>	接合部から上面への特性パラメータ	1	
ψ <sub>JB</sub>	接合部から基板への特性パラメータ	18	
R <sub>θJC(bot)</sub>	接合部からケース (底面) への熱抵抗	該当なし	

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーションレポートを参照してください。

### 5.5 電気的特性

#### 5.5.1 電源電流

特に記述のない限り、T<sub>A</sub> = -40°C ~ 85°C、ホスト通信なし、PROT オン<sup>(1)</sup>、V<sub>CHG</sub> および V<sub>DSG</sub> > 5V、C<sub>LOAD</sub> = 8nF (標準値 20nA)、VDD = 4V、30 秒を超える平均電流 (デフォルトのファームウェア設定) の条件下での特性

パラメータ	テスト条件	最小値	標準値	最大値	単位
I <sub>NORMAL</sub>	標準的な動作条件		86		μA
I <sub>SLEEP</sub>	測定された電流 ≤ スリープ電流スレッショルド		20		μA
I <sub>SHIP</sub>	V <sub>BAT</sub> = 3.0V、ファームウェア SHIP モードが有効。60s 平均		10		μA
I <sub>SHELF</sub>	V <sub>BAT</sub> = 3.0V、ファームウェア SHELF モードが有効。PROT オフ。60s 平均		5		μA

### 5.5.1 電源電流 (続き)

特に記述のない限り、 $T_A = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ 、ホスト通信なし、PROT オン<sup>(1)</sup>、 $V_{\text{CHG}}$  および  $V_{\text{DSG}} > 5\text{V}$ 、 $C_{\text{LOAD}} = 8\text{nF}$  (標準値 20nA)、 $V_{\text{DD}} = 4\text{V}$ 、30 秒を超える平均電流 (デフォルトのファームウェア設定) の条件下での特性

パラメータ	テスト条件	最小値	標準値	最大値	単位
$I_{\text{SHUT}}$	ファームウェア シャットダウン モードが有効、または $V_{\text{BAT}} \leq V_{\text{SHUT}}$ 、PROT オフ		0.2	1	$\mu\text{A}$

(1) PROT のオン/オフ。DSG ピンおよび CHG ピンがオンでもオフでも、保護ブロックは有効です。

### 5.5.2 共通アナログ (LDO、LFO、HFO、REF1、REF2、I-WAKE)

特記のない限り、 $T_A = -40 \sim 85^{\circ}\text{C}$  の条件下での特性を記載しています

パラメータ	テスト条件	最小値	標準値	最大値	単位
<b>内部 1.8V LDO (REG18)</b>					
$V_{\text{REG18}}$	レギュレータ出力電圧	1.6	1.8	2.0	V
$\Delta V_{\text{REG18TEMP}}$	温度によるレギュレータ出力の変化	$\Delta V_{\text{BAT}}/\Delta T_A$ 、 $I_{\text{REG18}} = 10\text{mA}$		+1.2%	
$\Delta V_{\text{REG18LINE}}$	ラインレギュレーション	-0.8%		0.8%	
$\Delta V_{\text{REG18LOAD}}$	ロードレギュレーション	$I_{\text{REG18}} = 16\text{mA}$		1.5%	
$I_{\text{SHORT}}$	短絡電流制限	$V_{\text{REG18}} = 0\text{V}$		60	mA
$\text{PSRR}_{\text{REG18}}$	電源除去比	$\Delta V_{\text{BAT}}/\Delta V_{\text{REG18}}$ 、 $I_{\text{REG18}} = 10\text{mA}$ 、 $V_{\text{BAT}} > 2.5\text{V}$ 、 $f = 10\text{Hz}$		50	dB
$V_{\text{PORth}}$	POR スレッショルド	立ち上がりスレッショルド		1.75	V
$V_{\text{PORhy}}$	POR ヒステリシス		0.1		V
$V_{\text{ENAB}}$	LDO の $\overline{\text{ENAB}}$ ターンオン電圧 <sup>(1)</sup>	アクティブ Low 立ち下がりスレッショルド		0.4	V
$R_{\text{ENAB}}$	$\overline{\text{ENAB}}$ ピン プルアップ抵抗 <sup>(1)</sup>	VDD への内部プルアップ		1.3	M $\Omega$
<b>低周波数内部発振器 (LFO)</b>					
$f_{\text{LFO}}$	LFO 動作周波数	通常動作モード		65.536	KHz
$f_{\text{LFO(ERR)}}$	LFO 周波数誤差	-2.5%		+2.5%	
$f_{\text{LFO32}}$	LFO 動作周波数	低消費電力モード		32.768	KHz
$f_{\text{LFO32(ERR)}}$	LFO 周波数誤差	-5%		+5%	
<b>高周波内部発振器 (HFO)</b>					
$f_{\text{HFO}}$	HFO 動作周波数			16.78	MHz
$f_{\text{HFO(ERR)}}$	HFO 周波数誤差	$T_A = -20^{\circ}\text{C} \sim 70^{\circ}\text{C}$		2.5%	
		$T_A = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$		3.5%	
$t_{\text{HFOSTART}}$	HFO スタートアップ時間	$T_A = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ 、 $\text{CLKCTL}[\text{HFRAMP}] = 1$ 、発振器の周波数は公称周波数の $\pm 3\%$ 以内、またはパワーオンリセット		4	ms
<b>電圧リファレンス 1 (VREF1)</b>					
$V_{\text{REF1}}$	内部リファレンス電圧	REF1 は保護回路、LDO、CC 用		1.227	V
$V_{\text{REF1\_DRIFT}}$	内部リファレンス電圧ドリフト	-80		+80	PPM/ $^{\circ}\text{C}$
<b>電圧リファレンス 2 (VREF2)</b>					
$V_{\text{REF2}}$	内部リファレンス電圧	REF2 は ADC 用		1.22	V
$V_{\text{REF2\_DRIFT}}$	内部リファレンス電圧ドリフト	-20		+20	PPM/ $^{\circ}\text{C}$
<b>ウェークアップ コンパレータ (I-WAKE)</b>					

### 5.5.2 共通アナログ (LDO、LFO、HFO、REF1、REF2、I-WAKE) (続き)

特記のない限り、 $T_A = -40 \sim 85^\circ\text{C}$  の条件下での特性を記載しています

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{WAKE}$	低消費電力状態から残量計をウェークアップさせるための、センス抵抗電圧スレッシュホールド範囲(2)	500 $\mu\text{V}$ ステップデータフラッシュファームウェアのデフォルトは 2mV (標準値)	-1.5	-2.0	-2.5	mV
$I_{WAKE}$	実効ウェークアップ電流スレッシュホールド範囲	理想値 $R_{SNS} = 1\text{m}\Omega$	-1000		-3000	mA
		理想値 $R_{SNS} = 2\text{m}\Omega$	-500		-1500	
		理想値 $R_{SNS} = 5\text{m}\Omega$	-200		-600	
$V_{WAKE\_ACC}$	ウェークアップ検出の精度 (2)		-250		250	$\mu\text{V}$
$t_{WAKE}$	I-WAKE 検出遅延オプション (1)	2 つの遅延オプションで構成可能データフラッシュファームウェアのデフォルトは 12ms (標準値)	9.6	12	14.4	ms
			19.2	24	28.8	

- (1) 設計により規定されています。  
 (2) データフラッシュはフルアクセスモードで構成でき、密閉された状態にロックされます。規定されたデフォルトのスレッシュホールドでの工場出荷時調整により精度が保証されています。工場出荷時のスレッシュホールドを変更するには、フィールドでデバイスのキャリブレーションが必要です。

### 5.5.3 バッテリ保護 (CHG、DSG)

自由気流での温度範囲内で動作する保護ハードウェア回路 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
<b>N-CH FET ドライバ、CHG および DSG</b>						
$V_{DRIVER}$	ゲートドライバ電圧、 $V_{CHG}$ または $V_{DSG}$	$C_{LOAD} = 8\text{nF}$	$2 \times V_{DD}$			V
$A_{FETON}$	FET ドライバのゲイン係数、VGS 電圧から FET へ	$A_{FETON} = (V_{driver} - V_{DD})/V_{DD}$ 、 $C_{LOAD} = 8\text{nF}$ 、 $UVP < V_{DD} < 3.8\text{V}$	0.9	1.0	1.2	V/V
$V_{DSG\text{OFF}}$	DSG FET ドライバのオフ出力電圧	$V_{DSG\text{OFF}} = V_{DSG} - \text{PACK}$ 、 $C_L = 8\text{nF}$			0.2	V
$V_{CHG\text{OFF}}$	CHG FET ドライバのオフ出力電圧	$V_{CHG\text{OFF}} = V_{CHG} - V_{SS}$ 、 $C_L = 8\text{nF}$			0.2	V
$t_{rise}$	FET ドライバ立ち上がり時間 (1)	$C_L = 8\text{nF}$ 、 $(V_{driver} - V_{DD})/V_{DD} = 1 \times$ $V_{FETON}$ は $V_{DD}$ から $2 \times V_{DD}$ に変更		400	800	us
$t_{fall}$	FET ドライバ立ち下がり時間 (1)	$C_L = 8\text{nF}$ 、 $V_{FETON}$ を $V_{FETMAX}$ から $V_{FETOFF}$ に変更		50	200	us
$V_{FET\_SHUT}$	ファームウェア FET ドライバのシャットダウン電圧 (2) (4)	1mV ステップで構成可能	2000	2100	5000	mV
$V_{FET\_SHUT\_REL}$	ファームウェア FET ドライバのシャットダウン リリース (2) (4)		2000	2300	5000	mV
$I_{LOAD}$	FET ドライバの最大負荷				10	$\mu\text{A}$
<b>電圧保護</b>						
$V_{OVP}$	ハードウェア過電圧保護 (OVP) 検出範囲 (3)	推奨のスレッシュホールド範囲。50mV ステップで工場出荷時調整済み	3500		5000	mV
	工場出荷時デフォルト調整済みスレッシュホールド (3)			4525		
$V_{OVP\_ACC}$	ハードウェア OVP 検出精度 (3)	$T_A = 25^\circ\text{C}$ 、CHG/DSG における $C_{LOAD} < 1\mu\text{A}$	-15		15	mV
		$T_A = 0^\circ\text{C} \sim 60^\circ\text{C}$ 、 CHG/DSG における $C_{LOAD} < 1\mu\text{A}$	-25		25	mV
		$T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$ 、 CHG/DSG における $C_{LOAD} < 1\mu\text{A}$	-50		50	mV
$V_{FW\_OVP}$	ファームウェア OVP 検出範囲 (4)	1mV ステップで構成可能	2000	4490	5000	mV
$V_{FW\_OVP\_REL}$	ファームウェアの OVP リリース範囲 (4)		2000	4290	5000	mV

### 5.5.3 バッテリ保護 (CHG、DSG) (続き)

自由気流での温度範囲内で動作する保護ハードウェア回路 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V <sub>UVP</sub>	ハードウェア低電圧 (UVP) 検出範囲 (3)	推奨のスレッシュホールド範囲。50mV ステップで工場出荷時調整済み	2000		4000	mV
	工場出荷時デフォルト調整済みスレッシュホールド (3)			2300		
V <sub>UVP_ACC</sub>	ハードウェア UVP 検出精度 (3)	TA = 25°C、CHG/DSG における C <sub>LOAD</sub> < 1μA	-20		20	mV
		TA = 0°C ~ 60°C、CHG/DSG における C <sub>LOAD</sub> < 1μA	-30		30	mV
		TA = -40°C ~ 85°C、CHG/DSG における C <sub>LOAD</sub> < 1μA	-50		50	mV
V <sub>FW_UVP</sub>	ファームウェア UVP 検出範囲 (4)	1mV ステップで構成可能	2000	2500	5000	
V <sub>FW_UVP_REL</sub>	ファームウェアの UVP リリース範囲 (4)		2000	2900	5000	mV
R <sub>PACK-VSS</sub>	PACK と VSS の間の抵抗	シャットダウン モードのみ	100	300	550	kΩ
V <sub>RCP</sub>	逆充電保護制限	連続動作: -10V、絶対最大定格: -12V	-10			V
<b>電流保護</b>						
V <sub>OCC</sub>	充電時過電流 (OCC) のセンス電圧スレッシュホールド範囲 (3) (4)	推奨のスレッシュホールド範囲。1mV ステップで工場出荷時調整済み	4		100	mV
	工場出荷時デフォルト調整済みスレッシュホールド (3)			14		
V <sub>OCC</sub>	OCC 2mV ステップ設計オプション	2mV ステップ構成オプション	2		256	mV
I <sub>OCC</sub>	V <sub>OCC</sub> の実効 OCC 電流スレッシュホールド範囲 (1) (4)	理想値 R <sub>SNS</sub> = 1mΩ	4	14	100	A
		理想値 R <sub>SNS</sub> = 2mΩ	2	7	50	
		理想値 R <sub>SNS</sub> = 5mΩ	0.8	2.8	20	
I <sub>FW_OCC</sub>	ファームウェア OCC 検出範囲 (4)	1mA ステップで構成可能	0	12000	+I <sub>CC_IN</sub>	mA
V <sub>OCD</sub>	放電時過電流 (OCD) のセンス電圧スレッシュホールド範囲 (3) (4)	推奨のスレッシュホールド範囲。1mV ステップで工場出荷時調整済み	-4		-100	mV
	工場出荷時デフォルト調整済みスレッシュホールド (3)			-16		
V <sub>OCD</sub>	OCD 2mV ステップ設計オプション	±2mV のステップ構成オプション	-2		-256	mV
I <sub>OCD</sub>	V <sub>OCD</sub> の実効 OCD 電流スレッシュホールド範囲 (1) (4)	理想値 R <sub>SNS</sub> = 1mΩ	-4	-16	-100	A
		理想値 R <sub>SNS</sub> = 2mΩ	-2	-8	-50	
		理想値 R <sub>SNS</sub> = 5mΩ	-0.8	-3.2	-20	
I <sub>FW_OCD</sub>	ファームウェア OCD 検出範囲 (4)	1mA ステップで構成可能	-I <sub>CC_IN</sub>	-7000	0	mA
V <sub>SCD</sub>	放電時短絡電流 (SCD) のセンス電圧スレッシュホールド範囲 (3) (4)	1mV ステップで工場出荷時調整済みスレッシュホールド	-5		-120	mV
	工場出荷時デフォルト調整済みスレッシュホールド (3)			-20		
I <sub>SCD</sub>	V <sub>SCD</sub> の実効 SCD 電流スレッシュホールド範囲 (1) (4)	理想値 R <sub>SNS</sub> = 1mΩ	-5	-20	-120	A
		理想値 R <sub>SNS</sub> = 2mΩ	-2.5	-10	-60	
		理想値 R <sub>SNS</sub> = 5mΩ	-1	-4	-24	
V <sub>OC_ACC</sub>	過電流 (OCC、OCD、SCD) の検出精度 (3)	<20mV、TA = -25°C ~ 60°C	-2.1		2.1	mV
		<20mV	-2.1		2.1	
		20 mV ~ 55mV	-3		3	
		56 mV ~ 100mV	-5		5	
		> 100 mV	-12		12	

### 5.5.3 バッテリ保護 (CHG、DSG) (続き)

自由気流での温度範囲内で動作する保護ハードウェア回路 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I <sub>PACK-VDD</sub>	電流故障時の PACK と VDD との間の電流シンク	ファームウェアでの負荷除去検出		15		μA
V <sub>OC_REL</sub>	OCC 故障リリース スレッシュホールド	(V <sub>PACK</sub> – V <sub>BAT</sub> )		100		mV
	OCD、SCD 故障リリース スレッシュホールド			-400		mV
<b>過熱保護</b>						
T <sub>OTC_TRIP</sub>	OTC トリップ / リリースのスレッシュホールド (2) (4)	ファームウェア ベース、0.1°C ステップで構成可能	-40.0	55.0	150.0	°C
T <sub>OTC_REL</sub>			-40.0	50.0	150.0	°C
T <sub>OTD_TRIP</sub>	OTD トリップ / リリースのスレッシュホールド (2) (4)		-40.0	60.0	150.0	°C
T <sub>OTD_REL</sub>			-40.0	55.0	150.0	°C
T <sub>UTC_TRIP</sub>	UTC トリップ / リリースのスレッシュホールド (2) (4)		-40.0	0.0	150.0	°C
T <sub>UTC_REL</sub>			-40.0	5.0	150.0	°C
T <sub>UTD_TRIP</sub>	UTD トリップ / リリースのスレッシュホールド (2) (4)		-40.0	0.0	150.0	°C
T <sub>UTD_REL</sub>			-40.0	5.0	150.0	°C
<b>保護遅延 (1)</b>						
t <sub>OVP</sub>	OVP 検出遅延 (デバウンス) オプション (1) (4)	1.953ms ステップで 4095 の遅延オプションを構成可能。工場出荷時デフォルト = 1000ms (512 カウント) 標準値	1.953	1000	7998	ms
t <sub>UVP</sub>	UVP 検出遅延 (デバウンス) オプション (1) (4)	1.953ms ステップで 127 の遅延オプションを構成可能。工場出荷時デフォルト = 127ms (65 カウント) 標準値	1.953	127	248	ms
t <sub>OCC</sub>	OCC 検出遅延 (デバウンス) オプション (1) (4)	1.953ms ステップで 31 の遅延オプションを構成可能。工場出荷時デフォルト = 7.8ms (4 カウント) 標準値	1.953	7.8	60.5	ms
t <sub>OCD</sub>	OCD 検出遅延 (デバウンス) オプション (1) (4)	0.244ms ステップで 255 の遅延オプションを構成可能。工場出荷時デフォルト = 15.9ms (65 カウント) 標準値	0.244	15.9	62.3	ms
t <sub>SCD</sub>	SCD 検出遅延 (デバウンス) オプション (1) (4)	122μs ステップで 7 つの遅延オプションを構成可能。工場出荷時デフォルト = 244μs (2 カウント) 標準値	122	244	854	μs
T <sub>OTC_DLY</sub>	OTC トリップ遅延(2) (4)	ファームウェア ベースであり、1 秒ステップで構成可能。標準値は、データ フラッシュの工場出荷時デフォルト。	0	2	255	s
T <sub>OTD_DLY</sub>	OTD トリップ遅延(2) (4)		0	2	255	s
T <sub>UTC_DLY</sub>	UTC トリップ遅延(2) (4)		0	2	255	s
T <sub>UTD_DLY</sub>	UTD トリップ遅延(2) (4)		0	2	255	s
<b>ゼロボルト (低電圧) 充電</b>						
V <sub>0CHGR</sub>	チャージャの電圧は 0V 充電を開始する必要があります	V <sub>PACK</sub> – V <sub>SS</sub>	1.6			V
V <sub>0INH</sub>	ゼロボルトの充電を禁止するバッテリー電圧	V <sub>DD</sub> – V <sub>SS</sub>		1.0	1.1	V

- (1) 設計により規定されています。実製品の検査は行っていません。
- (2) ファームウェア ベースのパラメータ。実製品の検査は行っていません。
- (3) 規定されたデフォルトのスレッシュホールドでの工場出荷時調整により精度が保証されています。デフォルトのスレッシュホールドから変更するには、現場でデバイスのキャリブレーションが必要です。『[BQ27Z746 テクニカルリファレンス マニュアル](#)』を参照してください。
- (4) 規定された標準値は工場出荷時デフォルトです。実製品の検査は行っていません。データ フラッシュの構成値はフルアクセス モードで変更でき、シールド モードでロックされます。『[BQ27Z746 テクニカルリファレンス マニュアル](#)』を参照してください。

### 5.5.4 セル センシング出力 (BAT\_SP、BAT\_SN)

特記のない限り、 $T_A = -40 \sim 85^\circ\text{C}$  の条件下での特性を記載しています

パラメータ		テスト条件	最小値	標準値	最大値	単位	
<b>静的応答</b>							
$V_{\text{BUFACC}}$	バッファ精度 (BAT_SP - BAT_SN)	$V_{\text{BAT}}$ : 1500mV および 2400mV DC、 PACK-BAT_SP $\geq$ 200mV、 BAT_SP 負荷: Hi-Z $\sim$ 1k $\Omega$ 、 BAT_SN 負荷: 1k $\Omega$ $\sim$ 10k $\Omega$	1450	1500	1550	mV	
			2350	2400	2450		
$V_{\text{BUFOFFS}}$	BAT_SN 同相シフト (BAT_SN - VSS)	400mV オプション、 $V_{\text{BAT}} = 1.5\text{V} \sim 2.5\text{V}$	370	400	430	mV	
			200mV オプション、 $V_{\text{BAT}} = 2.0\text{V} \sim 2.5\text{V}$	170	200		230
			0mV オプション、 $V_{\text{BAT}} = 2.0\text{V} \sim 2.5\text{V}$	-30	0		30
			600mV オプション、 $V_{\text{BAT}} = 2.0 \sim 2.5\text{V}$	550	600		650
$\Delta V_{\text{BUF\_LINE}}$	バッファラインレギュレーション	$V_{\text{BAT}} = 1.5 \sim 2.5\text{V}$ 、無負荷、BAT_SP - BAT_SN、 $V_{\text{PACK}} - V_{\text{BAT}} = 1.0\text{V}$		10		mV	
$\Delta V_{\text{BUF\_LOAD}}$	バッファロードレギュレーション	$V_{\text{BAT}} = 2.4\text{V}$ 、負荷 = 1mA、BAT_SP - BAT_SN、 $V_{\text{PACK}} - V_{\text{BAT}} = 1.0\text{V}$		1.2		mV	
$V_{\text{RLOACC}}$	RLO モードの精度 (BAT_SP - BAT_SN)	$V_{\text{BAT}} = 3000\text{mV} \sim 5000\text{mV}$ DC、 安定性のため、0mV のバッファオプションが有効、 BAT_SP 負荷: Hi-Z $\sim$ 1k $\Omega$ 、 BAT_SN 負荷: 1k $\Omega$ $\sim$ 10k $\Omega$	-7		+7	mV	
$V_{\text{RLOACCP}}$	RLO モードの精度 (BAT_SP - VSS)		-5		+5		
$V_{\text{RLOACCN}}$	RLO モードの精度 (BAT_SN - VSS)		-5		+5		
$R_{\text{LO\_SP}}$	BAT_SP 低抵抗モード	200 $\Omega$ オプション、DSG FET = ON	160	200	260	$\Omega$	
			510 $\Omega$ オプション、DSG FET = ON	459	510		561
$R_{\text{LO\_SN}}$	BAT_SN 低抵抗モード	200 $\Omega$ オプション、DSG FET = ON	160	200	260	$\Omega$	
			510 $\Omega$ オプション、DSG FET = ON	459	510		561
$R_{\text{HIZ\_SP}}$	BAT_SP ハイインピーダンスモード	CHG FET = オフ	0.6	1.0	1.3	M $\Omega$	
$R_{\text{HIZ\_SN}}$	BAT_SN ハイインピーダンスモード		0.6	1.0	1.3		
$t_{\text{BUF\_OFF}}$	バッファターンオフ時間 (1)	DSG FET のターンオンに関するバッファデイスエーブルタイミング		500		us	
$C_{\text{BUF\_SP}}$	安定動作のための最大外部容量 (1)	BAT_SP から SRN (PACK-)			150	pF	
$C_{\text{BUF\_SN}}$		BAT_SN から SRN (PACK-)			150		
$B_{\text{BUF\_BW}}$	バッファユニティゲイン帯域幅 (1)	バッファ有効		30		kHz	
$V_{\text{BCP}}$	BAT_SP - BAT - 故障検出 (BCP) スレッショルド範囲 (1)	推奨のスレッショルド範囲。 約 2mV ステップで工場出荷時に調整済み	+100		+250	mV	
	工場出荷時デフォルト調整済みスレッショルド (3)			+200			
$V_{\text{BCP\_ACC}}$	BAT_SP - BAT + 故障検出精度 (3)	RLO モードが有効、ステップサイズ 10mV	-10		+10		
$V_{\text{BDP}}$	BAT_SP - BAT - 故障検出 (BDP) スレッショルド範囲 (1)	推奨のスレッショルド範囲。 約 2mV ステップで工場出荷時に調整済み	-250		-100	mV	
	工場出荷時デフォルト調整済みスレッショルド (3)			-200			
$V_{\text{BDP\_ACC}}$	BAT_SP - BAT - 故障検出精度 (3)	RLO モードが有効、ステップサイズ 10mV	-10		+10		

### 5.5.4 セル センシング出力 (BAT\_SP、BAT\_SN) (続き)

特記のない限り、 $T_A = -40 \sim 85^\circ\text{C}$  の条件下での特性を記載しています

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{BCN}$	BAT_SN – VSS + 故障検出 (BCN) スレッシュホールド範囲(1)	推奨のスレッシュホールド範囲。 約 2mV ステップで工場出荷時に調整済み	+100		+250	mV
	工場出荷時デフォルト調整済みスレッシュホールド (3)			+200		
$V_{BCN\_ACC}$	BAT_SN – VSS + 故障検出精度(3)	RLO モードが有効、 ステップ サイズ 10mV	-10		+10	
$V_{BDN}$	BAT_SN – VSS - 故障検出 (BDN) スレッシュホールド範囲(1)	推奨のスレッシュホールド範囲。 約 2mV ステップで工場出荷時に調整済み	-250		-100	mV
	工場出荷時デフォルト調整済みスレッシュホールド (3)			-200		
$V_{BDN\_ACC}$	BAT_SN – VSS - 故障検出精度(3)	RLO モードが有効、 ステップ サイズ 10mV	-10		+10	
$t_{LO\_FAULT\_DLY}$	BAT_SP / BAT_SN 故障検出コンパレータの遅延(1)	8ms の遅延		8		ms
		100ms の遅延		100		ms
$t_{LO\_FAULT\_STRT}$	BAT_SP / BAT_SN 故障検出再起動時間(1) (2)			1000		ms
<b>過渡応答</b>						
$V_{LOAD\_SP}$	BAT_SP 負荷過渡(1)	無負荷 $\geq 1\text{K}\Omega \geq$ 無負荷、 遷移時間 1 $\mu\text{s}$	-300		300	mV
$V_{LOAD\_SN}$	BAT_SN 負荷過渡(1)		-200		200	mV
$V_{LINE\_SN}$	BAT_SN ライン過渡(1)	$V_{BAT} = 1.5\text{V} \geq 2.4\text{V} \geq 1.5\text{V}$ 、 遷移スロープ 500mV/10 $\mu\text{s}$	-30		30	mV
$V_{TRANS}$	(BAT_SP - BAT_SN) の遷移過渡(1)	ファームウェアの指示による BUF モード から RLO モードへの遷移	-700		50	mV

- (1) 設計により規定されています。実製品の検査は行っていません。  
(2) ファームウェア ベースのパラメータ。実製品の検査は行っていません。  
(3) 規定されたデフォルトのスレッシュホールドでの工場出荷時調整により精度が保証されています。デフォルトのスレッシュホールドから変更するには、現場でデバイスのキャリブレーションが必要です。『BQ27Z746 テクニカルリファレンス マニュアル』を参照してください。

### 5.5.5 残量計の測定 (ADC、CC、温度)

特記のない限り、 $T_A = -40 \sim 85^\circ\text{C}$  の条件下での特性を記載しています

パラメータ		テスト条件	最小値	標準値	最大値	単位
<b>アナログ デジタル コンバータ (ADC)</b>						
$V_{BAT\_RES}$	バッテリー電圧 ADC 分解能 (ビット)	符号付きデータ フォーマット、 $\pm 15$ ビット		16		ビット
$V_{BAT\_FS}$	バッテリー測定フルスケールレンジ		-0.2		5.5	V
$V_{BAT\_ERR}$	バッテリー電圧 ADC 誤差	$T_A = +25^\circ\text{C}$ 、 $V_{BAT} = 4.0\text{VDC}$		$\pm 1$		mV
		$V_{BAT} = 2.5 \sim 5.0\text{VDC}$		$\pm 2$		
$R_{BAT}$	実効入力抵抗		8			$\text{M}\Omega$
$t_{BAT}$	バッテリー電圧変換時間			11.7		ms
$V_{ADC\_RES}$	有効分解能	$V_{BAT}$	14	15		ビット
<b>クーロン カウンタ (CC)</b>						
$V_{CC\_CM}$	同相電圧範囲	$V_{SS} = 0\text{V}$ 、 $2\text{V} \leq V_{BAT} \leq 5\text{V}$	$V_{SS}$		$V_{BAT}$	V
$V_{CC\_IN}$	入力電圧範囲		$V_{CC\_CM} - 0.1$		$V_{CC\_CM} + 0.1$	V

### 5.5.5 残量計の測定 (ADC、CC、温度) (続き)

特記のない限り、 $T_A = -40 \sim 85^\circ\text{C}$  の条件下での特性を記載しています

パラメータ		テスト条件	最小値	標準値	最大値	単位
$I_{CC\_IN}$	実効入力電流センス範囲 <sup>(1) (2)</sup>	理想的な $R_{SNS} = 1\text{m}\Omega$ (16 ビットのデータ制限)		$\pm 32,768$		mA
		理想的な $R_{SNS} = 2\text{m}\Omega$ (16 ビットのデータ制限)				
		理想値 $R_{SNS} = 5\text{m}\Omega$		$\pm 20,000$		
$t_{CC\_CONV}$	変換時間	シングル変換		1000		ms
$CC_{ADC\_RES}$	有効分解能			16		ビット
		$1\text{LSB} = V_{REF1}/10/(\pm 2^{15})$		$\pm 3.7$		$\mu\text{V}$
$I_{CC\_ERR}$	実効電流測定誤差	理想的な $R_{SNS} = 1.0\text{m}\Omega$ 、 $10.0\text{A}$ 、 $T_A = 25^\circ\text{C}$		26		mA
		理想的な $R_{SNS} = 1.0\text{m}\Omega$ 、 $-10.0\text{A}$ 、 $T_A = 25^\circ\text{C}$		29		
$CC_{OSE}$	オフセット誤差	16 ビット、ポスト キャリブレーション	-2.6	1.3	+2.6	LSB
$CC_{OSE\_DRIFT}$	オフセット誤差のドリフト	15 ビット + 符号、ポスト キャリブレーション		0.04	0.07	LSB/ $^\circ\text{C}$
$CC_{GE}$	ゲイン誤差	15 ビット + 符号、入力電圧範囲全体	-492	131	+492	LSB
$R_{CC\_IN}$	実効入力抵抗		7			$\text{M}\Omega$
<b>NTC サーミスタ測定</b>						
$R_{NTC(PU)}$	内部ブルアップ抵抗	工場出荷時調整済み、ファームウェア補償	14.4	18	21.6	k $\Omega$
$R_{NTC(DRIFT)}$	温度範囲での抵抗ドリフト	ファームウェア補正	-250	-120	0	PPM/ $^\circ\text{C}$
$R_{NTC\_ERR}$	外部 NTC サーミスタ温度測定誤差 (線形化あり)	理想的な 10k $\Omega$ 103AT NTC、 $T_A = -10 \sim 70^\circ\text{C}$	-2	$\pm 1$	+2	$^\circ\text{C}$
		理想的な 10k $\Omega$ 103AT NTC、 $T_A = -40 \sim 85^\circ\text{C}$	-3	$\pm 2$	+3	
<b>内部温度センサ</b>						
$V_{(TEMP)}$	内部温度センサ電圧ドリフト	$V_{TEMPP}$	1.65	1.73	1.8	mV/ $^\circ\text{C}$
$V_{(TEMP)}$	内部温度センサ電圧ドリフト	$V_{TEMPP} - V_{TEMPN}$ (設計により規定)	0.17	0.18	0.19	mV/ $^\circ\text{C}$

(1) ファームウェア ベースのパラメータ。実製品の検査は行っていません。

(2) 16 ビットの 2 の補数の数値形式で制限されています

### 5.5.6 フラッシュ メモリ

特記のない限り、 $T_A = -40 \sim 85^\circ\text{C}$  の条件下での特性を記載しています

パラメータ		テスト条件	最小値	標準値	最大値	単位
	データ保持期間		10	100		年
	フラッシュプログラミングの書き込みサイクル	データフラッシュ	20000			サイクル
		命令フラッシュ	1000			サイクル
$t_{(ROWPROG)}$	行のプログラミング時間				40	$\mu\text{s}$
$t_{(MASSERASE)}$	一括消去時間	$T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$			40	ms
$t_{(PAGEERASE)}$	ページ消去時間	$T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$			40	ms
$I_{FLASHREAD}$	フラッシュ読み取り電流	$T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$			1	mA
$I_{FLASHWRITE}$	フラッシュ書き込み電流	$T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$			5	mA
$I_{FLASHERASE}$	フラッシュ消去電流	$T_A = -40^\circ\text{C} \sim 85^\circ\text{C}$			15	mA

## 5.6 デジタル I/O : DC の特性

特に記述のない限り、 $T_A = -40 \sim 85^\circ\text{C}$ 、 $V_{\text{REG18}} = 1.8\text{V}$  の条件下での特性を記載しています

パラメータ		テスト条件	最小値	標準値	最大値	単位
<b>I<sup>2</sup>C ピン (SCL, SDA/HQDQ)</b>						
$V_{\text{IH}}$	High レベル入力電圧	SCL, SDA ピン	1.26			V
$V_{\text{IL}}$	Low レベル入力電圧 Low	SCL, SDA ピン			0.54	V
$V_{\text{OL}}$	Low レベル出力電圧	SCL, SDA ピン、 $I_{\text{OL}} = 1\text{mA}$			0.36	V
$C_{\text{I}}$	入力容量	SCL, SDA ピン			10	pF
$I_{\text{Ikg}}$	入力リーク電流	SCL, SDA ピン		1		$\mu\text{A}$
<b>プッシュプルピン (GPO)</b>						
$V_{\text{IH}}$	High レベル入力電圧	プッシュプルピン	1.15			V
$V_{\text{IL}}$	Low レベル入力電圧 Low	プッシュプルピン			0.54	V
$V_{\text{OH}}$	出力電圧 High	プッシュプルピン、 $I_{\text{OH}} = -1\text{mA}$	1.08			V
$V_{\text{OL}}$	出力電圧 Low	プッシュプルピン、 $I_{\text{OL}} = -1\text{mA}$			0.36	V
$C_{\text{I}}$	入力容量	プッシュプルピン			10	pF
$I_{\text{Ikg}}$	入力リーク電流	プッシュプルピン		1		$\mu\text{A}$

## 5.7 デジタル I/O : タイミング特性

パラメータ		テスト条件	最小値	公称値	最大値	単位
<b>I<sup>2</sup>C のタイミング - 100kHz</b>						
$f_{\text{SCL}}$	クロック動作周波数	SCL デューティ サイクル = 50%			100	kHz
$t_{\text{HD:STA}}$	START 条件のホールド時間		4.0			$\mu\text{s}$
$t_{\text{LOW}}$	SCL クロックの Low 期間		4.7			$\mu\text{s}$
$t_{\text{HIGH}}$	SCL クロックの High 期間		4.0			$\mu\text{s}$
$t_{\text{SU:STA}}$	繰り返し START のセットアップ		4.7			$\mu\text{s}$
$t_{\text{HD:DAT}}$	データ ホールド時間 (SDA 入力)		0			ns
$t_{\text{SU:DAT}}$	データ セットアップ時間 (SDA 入力)		250			ns
$t_{\text{r}}$	クロック立ち上がり時間	10%~90%			1000	ns
$t_{\text{f}}$	クロック立ち下がり時間	90%~10%			300	ns
$t_{\text{SU:STO}}$	STOP 条件のセットアップ時間		4.0			$\mu\text{s}$
$t_{\text{BUF}}$	STOP から START のバス解放時間		4.7			$\mu\text{s}$
<b>I<sup>2</sup>C タイミング - 400kHz</b>						
$f_{\text{SCL}}$	クロック動作周波数	SCL デューティ サイクル = 50%			400	kHz
$t_{\text{HD:STA}}$	START 条件のホールド時間		0.6			$\mu\text{s}$
$t_{\text{LOW}}$	SCL クロックの Low 期間		1.3			$\mu\text{s}$
$t_{\text{HIGH}}$	SCL クロックの High 期間		600			ns
$t_{\text{SU:STA}}$	繰り返し START のセットアップ		600			ns
$t_{\text{HD:DAT}}$	データ ホールド時間 (SDA 入力)		0			ns
$t_{\text{SU:DAT}}$	データ セットアップ時間 (SDA 入力)		100			ns
$t_{\text{r}}$	クロック立ち上がり時間	10%~90%			300	ns

### 5.7 デジタル I/O : タイミング特性 (続き)

パラメータ	テスト条件	最小値	公称値	最大値	単位	
$t_f$	クロック立ち下がり時間	90%~10%		300	ns	
$t_{SU:STO}$	STOP 条件のセットアップ時間	0.6			$\mu$ s	
$t_{BUF}$	STOP から START のバス解放時間	1.3			$\mu$ s	
<b>HDQ のタイミング</b>						
$t_B$	ブ레이크時間	190			$\mu$ s	
$t_{BR}$	ブ레이크復帰時間	40			$\mu$ s	
$t_{HW1}$	ホスト書き込み 1 の時間	ホストが HDQ を駆動	0.5	50	$\mu$ s	
$t_{HW0}$	ホスト書き込み 0 の時間	ホストが HDQ を駆動	86	145	$\mu$ s	
$T_{CYCH}$	サイクル時間、ホストからデバイス	デバイスが HDQ を駆動	190		$\mu$ s	
$t_{CYCD}$	サイクル時間、デバイスからホスト	デバイスが HDQ を駆動	190	205	250	$\mu$ s
$t_{DW1}$	デバイス書き込み 1 の時間	デバイスが HDQ を駆動	32	50	$\mu$ s	
$t_{DW0}$	デバイス書き込み 0 の時間	デバイスが HDQ を駆動	80	145	$\mu$ s	
$t_{RSPS}$	デバイスの応答時間	デバイスが HDQ を駆動	190	950	$\mu$ s	
$t_{TRND}$	ホストのターンアラウンド時間	デバイスが HDQ を駆動した後、ホストが HDQ を駆動	250		$\mu$ s	
$t_{RISE}$	HDQ ラインの立ち上がり時間からロジック 1			1.8	$\mu$ s	
$t_{RST}$	HDQ のリセット	デバイスのリセット前にホストが HDQ を Low に駆動	2.2		s	

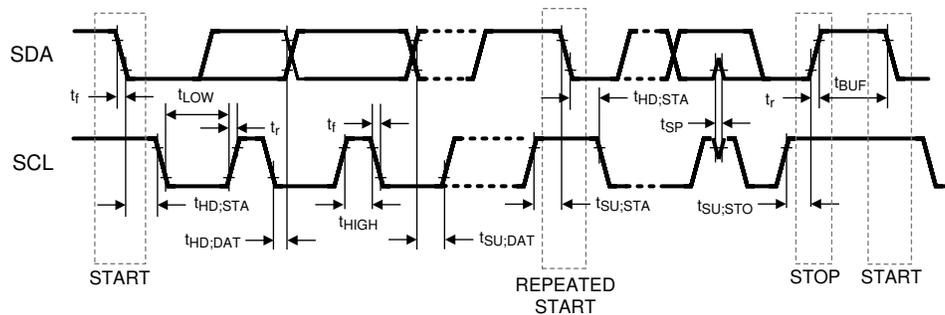
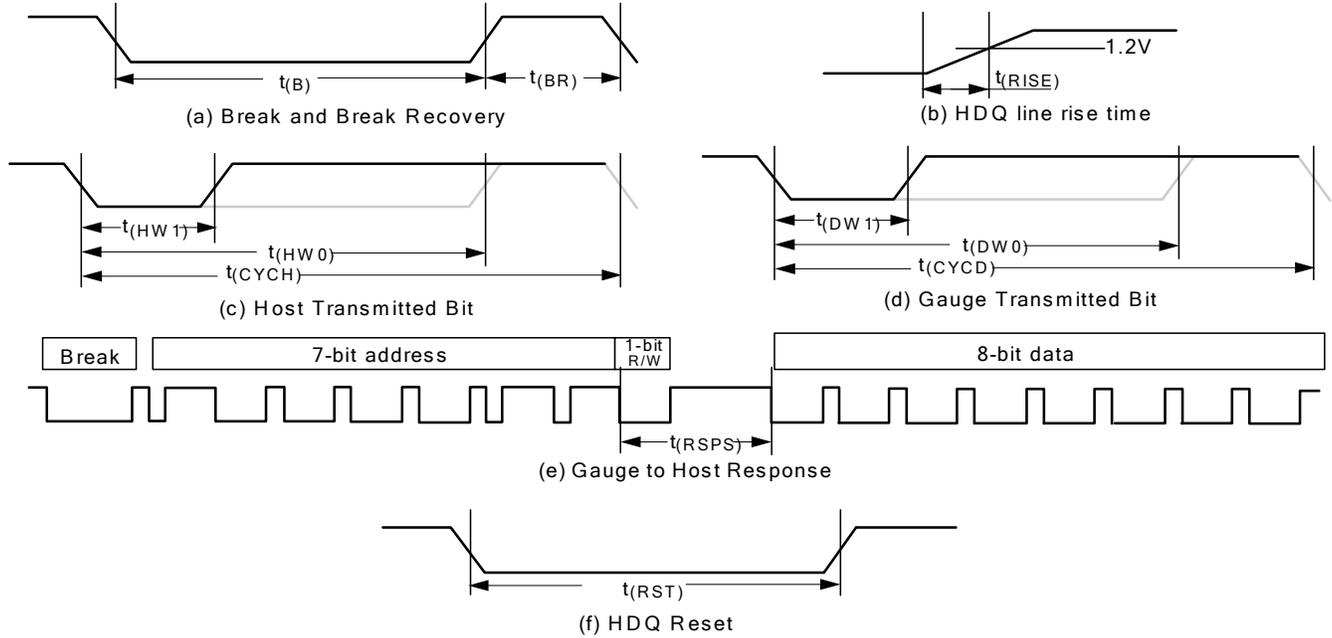


図 5-1. I<sup>2</sup>C タイミング



- a. HDQ Breaking
- b. Rise time of HDQ line
- c. HDQ Host to fuel gauge communication
- d. Fuel gauge to Host communication
- e. Fuel gauge to Host response format
- f. HDQ Host to fuel gauge

図 5-2. HDQ のタイミング

## 5.8 代表的特性

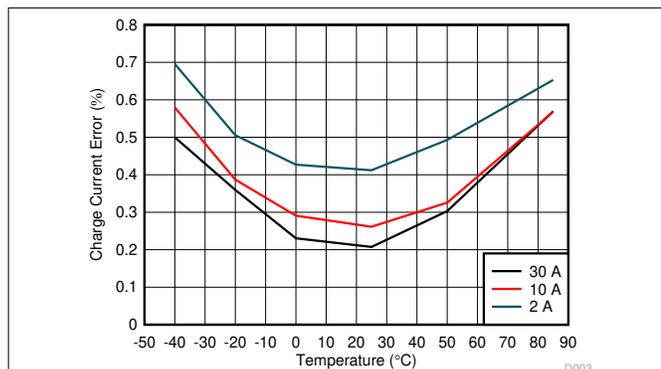


図 5-3. 充電電流誤差と温度との関係、および充電器電流 (1mΩ センス付き、キャリブレーションなし)

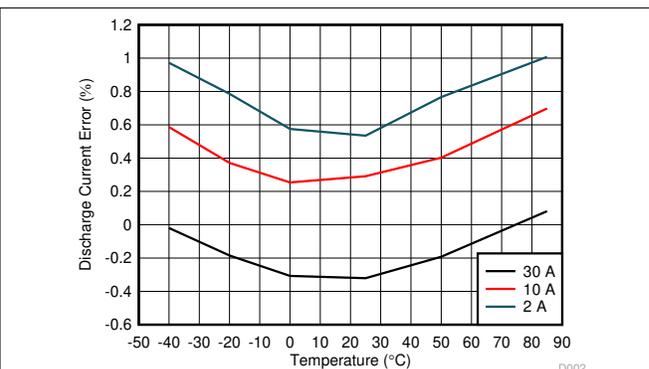


図 5-4. 1mΩ センスによる放電電流誤差と温度および負荷電流との関係、キャリブレーションなし

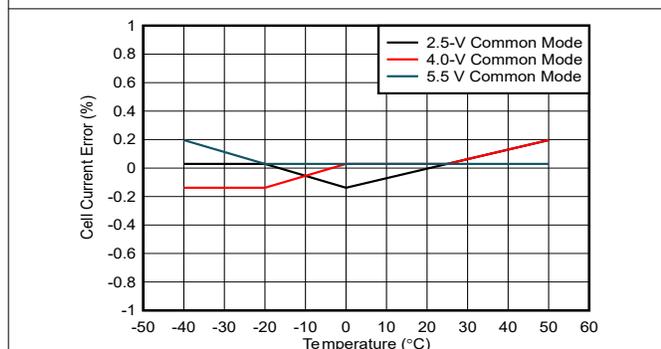


図 5-5. 2.2A 電流誤差と CC ADC 入力コモンモード電圧および温度との関係、キャリブレーションなし

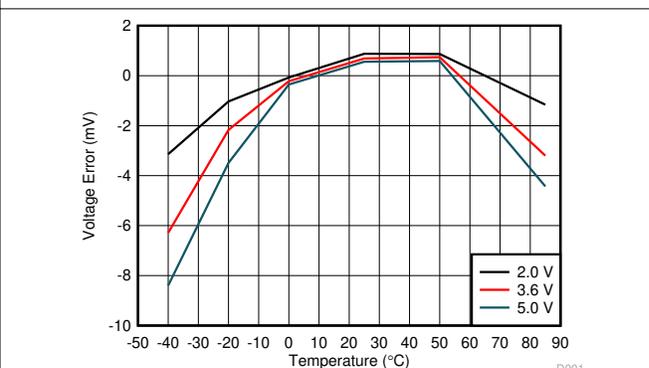


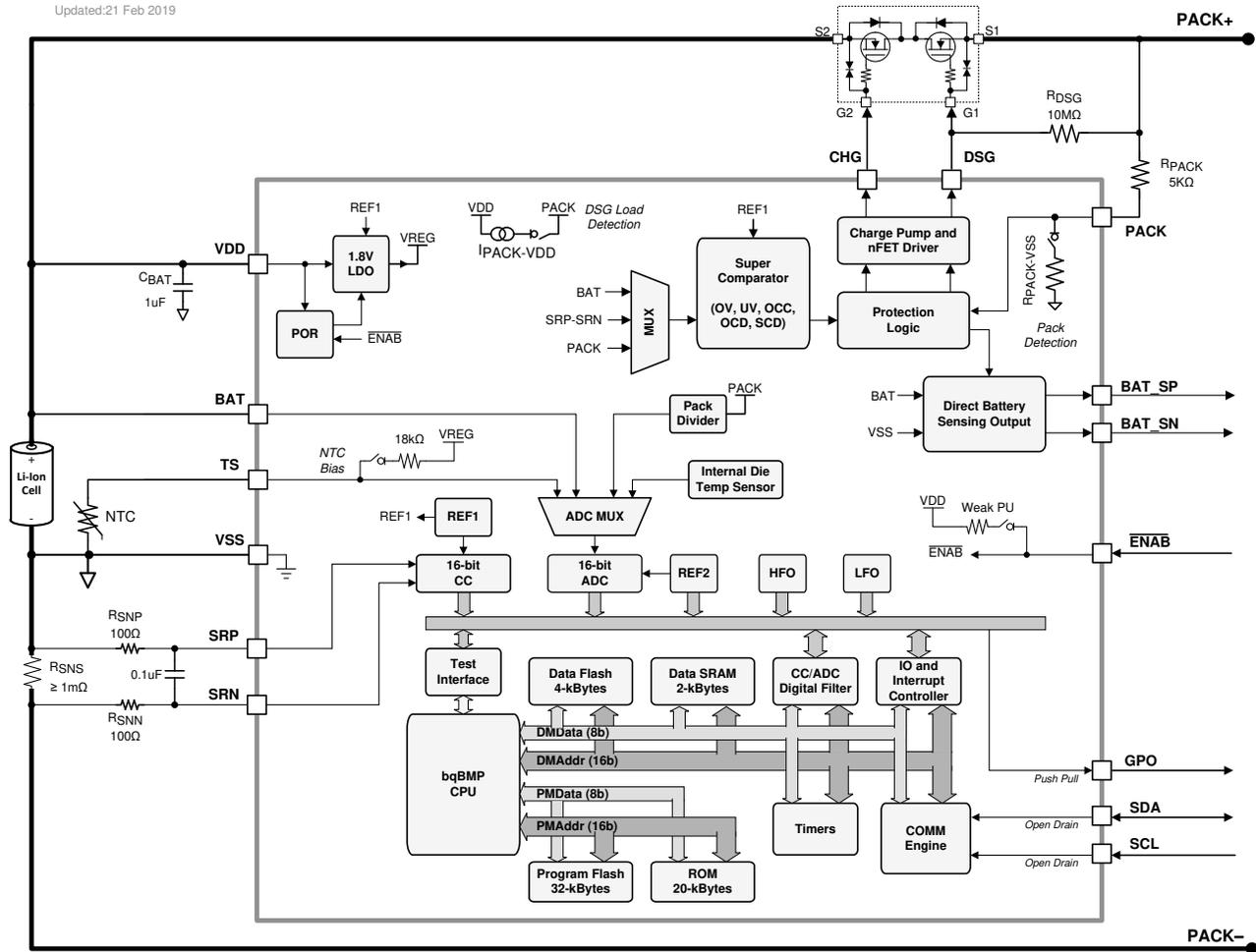
図 5-6. セル電圧誤差とバッテリーの電圧および温度との関係

## 6 詳細説明

### 6.1 概要

BQ27Z746 バッテリ残量計は、フラッシュ ベースのファームウェアを採用した完全統合型 バッテリ マネージャであり、1 直列セルで構成される バッテリ スタック アーキテクチャ向けの包括的なソリューションを提供します。BQ27Z746 デバイスは、I<sup>2</sup>C または HDQ プロトコルにより、ホスト システムと接続します。高性能の統合型アナログ ペリフェラルにより、1mΩ までのセンス抵抗をサポートし、電流/電圧データの同時変換により、瞬間的な電力計算を可能にします。以下のセクションでは、BQ27Z746 デバイスの一部として含まれる主要な部品ブロックについて詳しく説明します。

### 6.2 機能ブロック図



## 6.3 機能説明

### 6.3.1 BQ27Z746 プロセッサ

BQ27Z746 デバイスはハーバードアーキテクチャを採用し、最高 4.2MHz の周波数で動作するテキサス・インスツルメンツ独自のカスタム プロセッサ設計を採用しています。BQ27Z746 プロセッサは、適応型の 3 段命令パイプラインを使用しており、8 ビット、16 ビット、24 ビットの変換命令長をサポートしています。

### 6.3.2 バッテリパラメータの測定値

BQ27Z746 デバイスは、セルの電圧と電流を同時に測定し、温度を測定して残りの容量、完全な充電容量、健全性状態、その他の残量計パラメータに関する情報を計算します。

#### 6.3.2.1 クーロンカウンタ (CC) とデジタルフィルタ

第 1 の ADC は、再充電バッテリーの充放電アクティビティ、つまりクーロンカウントを追跡するために特別に設計された積分型 A/D コンバータです。これはシングルチャネルの差動入力を採用しており、SRP 端子と SRN 端子の間にあるセンス抵抗の両端間の電圧差を 3.74 $\mu$ V の分解能で変換します。差動入力同相電圧範囲は  $V_{SS} \sim V_{BAT}$  で、入力範囲  $\pm 0.1V$  の 1 直列セルのハイサイドまたはローサイドの検出オプションをサポートしています。CC デジタルフィルタは、デルタシグマ CC フロントエンドから 16 ビットの変換値を生成します。新しい変換は 1 秒ごとに利用できます。

#### 6.3.2.2 ADC マルチプレクサ

ADC マルチプレクサは、外部ピン、BAT および TS、内部温度センサへの接続を選択できます。さらに、マルチプレクサは、内部のサーミスタのバイアス回路への TS 入力接続を独立して有効にでき、テストおよびキャリブレーションのためにマルチプレクサ入力を短絡することもできます。

#### 6.3.2.3 A/D コンバータ (ADC)

2 番目の ADC は汎用測定向けに設計された 16 ビット デルタシグマ コンバータです。ADC は、チャンネル選択に基づいて、サンプリング中に入力電圧範囲を自動的にスケールリングします。コンバータの分解能は、フルスケール範囲とビット数の関数で表され、分解能は 38 $\mu$ V です。

#### 6.3.2.4 内部温度センサ

内部温度センサは BQ27Z746 デバイスで使用でき、温度の測定に必要な外部部品のコスト、消費電力、サイズを削減できます。この信号はマルチプレクサを介して ADC に接続可能であり、さまざまな動作条件下でパック温度を迅速に判定できるよう設計されています。

#### 6.3.2.5 外部温度センサのサポート

TS 入力は、内部 18k $\Omega$  (標準) 線形化プルアップ抵抗が有効化され、Semitec 103AT-2 などの 10k $\Omega$  (25 $^{\circ}$ C) NTC 外部サーミスタの使用に対応しています。NTC サーミスタは、VSS と個別の TS ピンの間に接続する必要があります。次に、入力マルチプレクサを介して ADC がアナログ測定値を取得します。別のタイプのサーミスタが必要な場合は、構成を変更する必要があります。

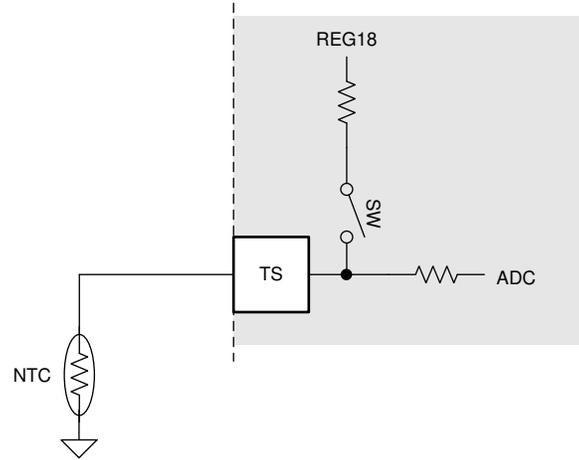


図 6-1. 外部サーミスタのバイアス印加

### 6.3.3 電源制御

BQ27Z746 デバイスは、VDD ピンを電源として使用します。VDD は、デバイスの基準電圧を供給する内部電圧源に電力を供給します。BAT ピンは電流の流れないパスであり、バッテリーセルへのケルビン センス接続として使用されます。

### 6.3.4 ENAB Pin

BQ27Z746 デバイスは、アクティブ low のデジタル入力  $\overline{\text{ENAB}}$  ピンを使用して、デバイスのシェルフおよびシャットダウン電力モードを終了できます。デジタル入力は、VDD への弱い内部プルアップに接続されています。プッシュ ボタンを  $\overline{\text{ENAB}}$  ピンに接続してピンを low 状態に駆動し、デバイスがシェルフ モードまたはシャットダウン モードを終了できます。

$\overline{\text{ENAB}}$  ピンをデバイスの GND リファレンス (VSS) に直接接続している場合、BQ27Z746 デバイスはシェルフ モードまたはシャットダウン モードに移行できません。

プッシュ ボタンを使用してシェルフを終了するか、シャットダウン モードを終了する必要がない場合は、 $\overline{\text{ENAB}}$  ピンをフローティングのままにできます。また、デバイスが SHELF モードまたは SHUTDOWN モードに移行する必要がある場合は、 $\overline{\text{ENAB}}$  ピンをフローティングのままにすることもできます。

### 6.3.5 バス通信インターフェイス

BQ27Z746 デバイスには、I<sup>2</sup>C バス通信インターフェイスが搭載されています。または、HDQ ピン (SDA と共有) を使用して通信するようにデバイスを構成することもできます。デバイスのファームウェアがアクティブに実行されていない状態 (認証キーやファームウェアをデバイスにプログラミングするなど) で操作を実行する場合、100kHz の I2C クロック周波数でデバイスと通信します。

#### 注

いったんデバイスを HDQ プロトコルに切り替えると、元に戻すことはできません。

### 6.3.6 低周波発振器

BQ27Z746 デバイスには、65.536kHz で動作する低周波数発振器 (LFO) が搭載されています。

### 6.3.7 高周波発振器

BQ27Z746 は、16.78MHz で動作する高周波発振器 (HFO) を搭載しています。これは、周波数が LFO 出力に固定され、デューティ サイクル 50% で 8.388MHz に下げられます。

### 6.3.8 1.8V 低ドロップアウトレギュレータ

BQ27Z746 デバイスにはコンデンサレス 1.8V LDO (REG18) が内蔵され、デバイスの CPU および内部デジタル ロジック用にレギュレートされた電源電圧を供給します。

### 6.3.9 内部基準電圧

BQ27Z746 デバイスには 2 つの内部電圧リファレンスがあります。REF1 は REG18、発振器、CC で使用されます。REF2 は ADC によって使用されます。

### 6.3.10 放電時の過電流保護

放電時の過電流 (OCD) 機能は、放電方向の異常に大きい電流を検出します。放電スレッシュホールドおよび遅延時間内の過負荷は、ファームウェアレジスタにより構成できます。より低い抵抗またはより広い許容誤差を持つセンス抵抗を使用して、スレッシュホールドとタイミングをさらに微調整することができます。OCD イベントが発生すると、**安全ステータス** フラグは 1 に設定され、クリアされてフォルト条件 **h** が解消されるまでラッチされます。

### 6.3.11 充電時の過電流保護

充電時短絡電流 (OCC) 機能は、充電方向の致命的な電流状態を検出します。充電スレッシュホールドおよび遅延時間における短絡は、ファームウェアレジスタで構成できます。より低い抵抗またはより広い許容誤差を持つセンス抵抗を使用して、スレッシュホールドとタイミングをさらに微調整することができます。検出回路には、**CHG** および **DSG FET** を無効にする前のブランキング遅延も組み込まれています。OCC イベントが発生すると、**安全ステータス** フラグビットは 1 に設定され、クリアされてフォルト状態が解消されるまでラッチされます。

### 6.3.12 放電時の短絡電流保護

放電時の短絡電流 (SCD) 機能は、放電方向で致命的な電流状態を検出します。放電スレッシュホールドおよび遅延時間における短絡は、ファームウェアレジスタで構成できます。より低い抵抗または広い許容誤差とキャリブレーション付きのセンス抵抗を使用して、スレッシュホールドとタイミングをさらに微調整することができます。検出回路には、**CHG** および **DSG FET** を無効にする前の遅延も組み込まれています。SCD イベントが発生すると、**安全ステータス** フラグビットは 1 に設定され、クリアされてフォルト状態が解消されるまでラッチされます。

### 6.3.13 1 次保護機能

BQ27Z746 バッテリ残量計は、以下に示すバッテリーおよびシステム レベル保護機能をサポートしています。これらの機能は、ファームウェアを使用して構成できます。

- セル低電圧の保護
- セル過電圧の保護
- 充電モードでの過電流
- 放電モードでの過電流
- 放電モードでの過負荷
- 放電モードでの短絡
- 充電モードでの過熱保護
- 放電モードでの過熱保護
- プリチャージ タイムアウト
- 高速充電タイムアウト

### 6.3.14 バッテリ検出

BQ27Z746 は、差動バッテリー検出ピン **BAT\_SP** および **BAT\_SN** により直接バッテリー検出を行え、正確なバッテリー電圧測定と検出が可能です。BQ27Z746 バッテリ検出パスには、リーケージとカップリングの問題を最小限に抑えるための保護機能と絶縁機能が搭載されています。セル絶縁には、バッファ付きオプションと抵抗性オプションの組み合わせが含まれます。ファームウェアの構成により、2 つの検出方式の間のシームレスな自動遷移が可能です。バッテリー検出バッファは、PACK ピンから電力が供給されます。

センシング バッファを使用する際に正確なバッテリー電圧センシングを行うためには、PACK ピンに電力を供給し、VPACK > VBAT + 0.7V とする必要があります。センシング保護スレッショルド (BCP、BCN、BDP、BDN) は、バッテリー センシング出力ピンの短絡を検出し、トリガされたときにバッテリー検出力ピンを高インピーダンス状態にします。BQ27Z746 バッテリー検出機能は、入力範囲の制限を克服するために差動出力電圧をシフトする必要のあるアプリケーション向けに、ファームウェア プログラマブルなオフセット オプションを提供しています。選択したオフセット電圧は、検出保護スレッショルドを絶対に超えないようにする必要があります。これは、誤ったバッテリー検出フォルトを引き起こすためです。

### 6.3.15 バッテリー残量計

このデバイスはインピーダンストラック™テクノロジーを使用して、バッテリー セルで利用可能な充電量を測定および判定します。詳細については、『インピーダンストラック バッテリー残量測定アルゴリズムの理論と実装』アプリケーション レポートを参照してください。

### 6.3.16 ゼロボルト充電 (ZVCHG)

ZVCHG (0V 充電) は、FET ドライバ チャージ ポンプ シャットダウン電圧 ( $V_{FET\_SHUT}$ ) を下回るほど著しく消耗したバッテリーを充電できる特殊機能です。BQ27Z746 は、ZVCHG をイネーブルにしています。 $V_{BAT} > V_{OINH}$  かつ  $V_{BAT} < V_{FET\_SHUT}$  で、PACK+ での充電器電圧が  $V_{0CHGR}$  を超えると、CHG 出力が PACK ピンの電圧まで駆動され、充電が可能になります。BQ27Z746 の ZVCHG モードは、 $V_{BAT} > V_{FET\_SHUT\_REL}$  になると終了します。この時点でチャージポンプが有効になり、CHG はチャージ ポンプによる駆動に遷移します。BQ27Z746 の場合、VDD の電圧が  $V_{OINH}$  を下回ると、CHG 出力は高インピーダンスになり、CHG FET を流れるリーク電流によって、この電圧が上昇して、再充電が可能になる可能性があります。これが望ましくない場合は、CHG FET ゲートとソースの間に高インピーダンス抵抗を入れることで、あらゆるリークageを解消し、この場合は FET がディスエーブルに維持されるようにできます。この抵抗は、FET が確実に無効化されることを保証しつつ、可能な限り高い値に設定する必要があります。なぜなら、CHG ドライバが有効なとき、この抵抗によってデバイスの動作電流が増加するためです。ゲートリーク電流は通常非常に小さいため、50MΩ ~ 100MΩ のゲートソース抵抗でリークageを十分に打ち消すことができます。

### 6.3.17 充電制御機能

このデバイスは、次のような充電制御機能をサポートしています。

- アクティブ温度範囲 (JEITA 温度範囲 T1、T2、T3、T4、T5、T6) に基づいて、充電電圧と充電電流を報告します
- 標準温度範囲内のサブレンジなど、より複雑な充電プロファイルを提供
- 通信インターフェースを使用して、定電流充電に必要な適切な充電電流と、定電圧充電に必要な適切な充電電圧を報告します
- インピーダンストラック法を使用して、各バッテリーセルの化学的な充電状態を選択します
- プリチャージ/ゼロボルト充電を実現します
- バッテリーパックの温度がプログラムされた範囲外の場合、充電禁止と充電中断を採用します
- 充電アラームと放電アラームを有効にして、充電障害を検出し、充電ステータスを示します

### 6.3.18 認証

このデバイスは次の機能を備えたセキュリティをサポートしており、必要に応じてイネーブルにできます。

- SHA-256 方式を使用したホストによる認証
- バッテリー残量計では、デバイスの保護を解除するか、フル アクセスを許可する前に、SHA-256 認証が必要です。

## 6.4 デバイスの機能モード

このデバイスは 5 つのモードをサポートしていますが、特定の機能と動作モードのファームウェア制御に基づいて、消費電流は異なります。

- 通常モード: このモードでは、デバイスは 250ms の間隔で、測定、計算、保護、データ更新を実行します。この間隔の間、デバイスは低電力段で動作して総平均消費電流を最小限に抑えます。バッテリー保護機能は継続的に監視され、両方の保護 NFET は通常オンになっています。

- **スリープモード:**このモードでは、デバイスは調整可能な時間間隔で、測定、計算、データ更新を実行します。この間隔の間、デバイスは低電力段で動作して総平均消費電流を最小限に抑えます。バッテリー保護機能は継続的に監視され、両方の保護 **NFET** は通常オンになっています。
- **シップモード:**このモードでは、本デバイスは電圧と温度をごくまれに測定し、その際の **ADC** 変換時間は短くなります。また、電流の測定やクーロンカウントは行われません。電流は **0mA** と推定され、報告されます。したがって、デバイスは **OCV** からバッテリーの充電状態を追跡します。各周期の測定は、セル電圧、温度、パック電圧 (**4** 回目ごと) です。計算回数を減らすことで、処理を最小限に抑えます。一部の計算は、電圧と温度の測定後にのみ実行され、実行頻度も低くなります。実行頻度が低いときの計算には、ファームウェアベースの保護機能、寿命データ、高度な充電アルゴリズムの電圧範囲と温度範囲の更新が含まれます。**RemainingCapacity ()** や **FullChargeCapacity ()** の更新などの他の計算はまったく実行されません。これは、システムがオフで残量計と通信しないことを前提としています。バッテリー保護を継続的に監視し、通常は両方の保護 **NFET** がオンに維持されます。
- **SHELF モード:**このモードでは、**CHG** および **DSG NFET** とすべてのハードウェアベースの保護をオフにすることで、**SHIP** モードからさらに消費電力が低減されます。このため、**SHELF** モードではシステムに外部電源が供給されません。このデバイスは電圧と温度をごくまれに測定し、その際の **ADC** 変換時間は短くなります。また、電流の測定やクーロンカウントは行われません。電流は **0mA** と推定され、報告されます。したがって、デバイスは電圧測定からバッテリーの充電状態を追跡します。各周期の測定は、セル電圧、温度、パック電圧 (**4** 回目ごと) です。計算回数を減らすことで、処理を最小限に抑えます。一部の計算は、電圧と温度の測定後にのみ実行され、実行頻度も低くなります。実行頻度が低いときの計算には、ファームウェアベースの保護機能、寿命データ、高度な充電アルゴリズムの電圧範囲と温度範囲の更新が含まれます。**RemainingCapacity ()** や **FullChargeCapacity ()** の更新などの他の計算はまったく実行されません。これは、システムがオフで残量計と通信しないことを前提としています。
- **シャットダウンモード:**このモードでは、消費電力を最小限に抑え、バッテリーの消耗を避けるため、本デバイスは完全に無効化されます。

#### 6.4.1 寿命に関する記録機能

このデバイスは、保証および分析のため、次のいくつかの主要なパラメータのデータロギングをサポートしています。

- 最大および最小 温度
- 充電モードまたは放電モード時の最大電流
- 最大および **m** 個の セル電圧
- 安全イベントと発生件数

#### 6.4.2 構成

このデバイスは、高精度のデータ測定と、複数の主要パラメータのデータロギングに対応しています。

##### 6.4.2.1 クーロン カウント

このデバイスは、電流測定用に積分型デルタ シグマ **A/D** コンバータ (**ADC**) を使用します。**ADC** は、非常に小さな外付けセンス抵抗の両端の電圧を測定することで、バッテリーの充電 / 放電フローを測定します。積分型 **ADC** は **-100mV ~ 100mV** の範囲のバイポーラ信号を測定し、 $V_{(SRP)} - V_{(SRN)}$  が正の値で充電電流を示し、負の場合は放電電流を示します。

電流測定は外付けセンス抵抗の両端での電圧降下を測定することにより行われ、この抵抗は最低 **1mΩ** まで設定可能です。また、差動電圧の極性によって、セルが充電モードか放電モードかが決まります。

##### 6.4.2.2 セルの電圧測定

**BQ27Z746** バッテリー残量計は、**ADC** を使用して **1** 秒間隔でセル電圧を測定します。この測定値は **ADC** のために内部でスケールされ、オフセットによる誤差を低減するためキャリブレーションされています。また、このデータを使用して、インピーダンストラック バッテリー残量計のセルのインピーダンスを計算します。

##### 6.4.2.3 自動キャリブレーション

自動キャリブレーション機能は、**SRP** および **SRN** ピンの間の電圧オフセットをキャンセルして、セル電圧、充電 / 放電電流、サーミスタ温度を正確に測定するのに役立ちます。自動キャリブレーションは、バスライン上に少なくとも **5** 秒間通信アクティビティがない場合に実行されます。

#### 6.4.2.4 温度測定

このデバイスは、オンダイ温度測定用の内部センサと TS ピンの外付け NTC を介した外部温度測定をサポートします。これら 2 つの測定は、個別にイネーブルおよび構成されます。

## 7 アプリケーションと実装

### 注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

### 7.1 アプリケーション情報

BQ27Z746 は、1 シリーズのリチウム i イオン/リチウムポリマ バッテリー パックと組み合わせて使用できます。特定のバッテリーパック用の包括的なパラメータ セットを実装および設計設計するため、開発時に、PC にインストールされたグラフィカル ユーザー インターフェイス ツールであるバッテリー マネジメント スタジオ (BQStudio) を使用できます。製品に搭載されているファームウェアにはデフォルト値があり、それらに関連する [BQ27Z746 テクニカル リファレンス マニュアル](#)にまとめています。BQStudio ツールを使用すると、システム パラメータ (操作の特定の機能の有効化または無効化、セル構成、使用するセルに最適な化学物質など) を変更することで、開発中に特定のアプリケーション要件に合わせてこれらのデフォルト値を変更できます。構成とテストが完了した時点で抽出された最終的なフラッシュイメージは、量産に使用され、「ゴールデン イメージ」と呼ばれています。

### 7.2 代表的なアプリケーション

以下は、シングルセル バッテリー パック用の BQ27Z746 アプリケーション回路図の例です。

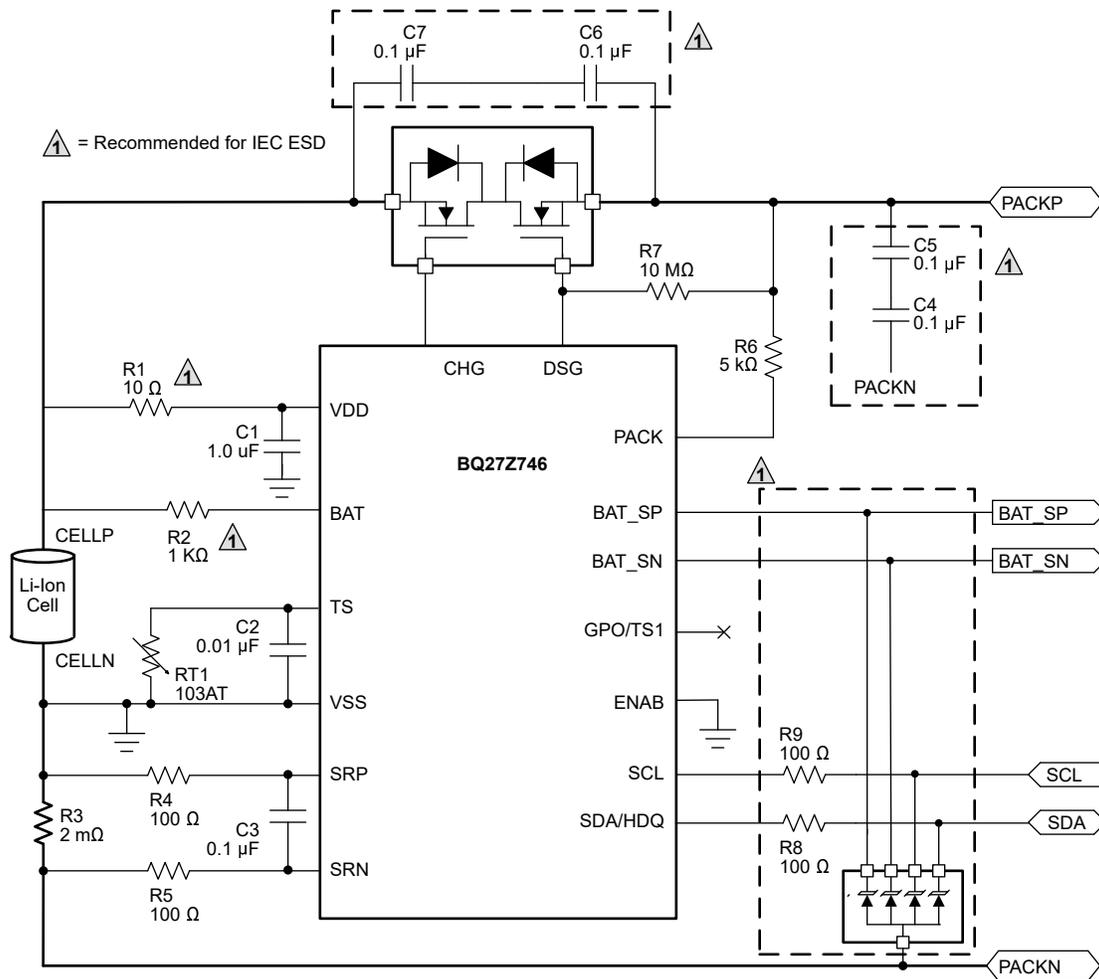


図 7-1. BQ27Z746 1 シリーズ セル ローサイド電流センシングの代表的な実装



- 設計電圧を設定するには、**ガス ゲージ:設計:設計電圧**レジスタ。
- セル **低電圧**を設定するか、セル **低電圧**をクリアするには、**設定:を使用します構成:初期電圧下限設定**または**クリア**。これは、**割り込みステータスレジスタ**の **[VOLT\_LO]** ビットをセット (クリア) するセル電圧レベルを設定するために使用されます。
- 内部温度と外部温度センサを有効にするには、次の手順に従います。**設定:構成:温度イネーブル**:内部センサの場合はビット 0 (Tslnt) = 1、外部センサの場合はビット 1 (TS1) = 1 に設定します。

### 7.2.3 キャリブレーション手順

電流、電圧、温度の読み取り値の較正には、**ManufacturerAccess ()** に 0xF081 または 0xF082 を書き込むことでアクセスできます。詳細な手順については、『**BQ27Z746 テクニカル リファレンス マニュアル**』の「**キャリブレーション**」セクションを参照してください。説明では、内部および外部センサのセル電圧測定オフセット、バッテリー電圧、電流キャリブレーション、クーロンカウンタ オフセット、PCB オフセット、CC ゲイン/容量ゲイン、温度測定の較正が可能です。

### 7.2.4 残量計データの更新

BQ27Z746 バッテリ残量計で有効になっているバッテリー パックをサイクルすると、充電または放電の開始、充電終了、温度デルタ、放電中の抵抗値の更新、緩和を含め、**FullChargeCapacity()** の値が数回更新されます。図 7-3 これらの更新の一部が単一のアプリケーション サイクル中に発生した場合、実際のバッテリー電圧、負荷電流、および **FullChargeCapacity()** を示します。

プロットからの更新点には次のものが含まれます。

- 7900 秒で充電終了
- 9900 秒でリラクゼーション
- 抵抗値を 11500 秒で更新

### 7.2.4.1 アプリケーション曲線

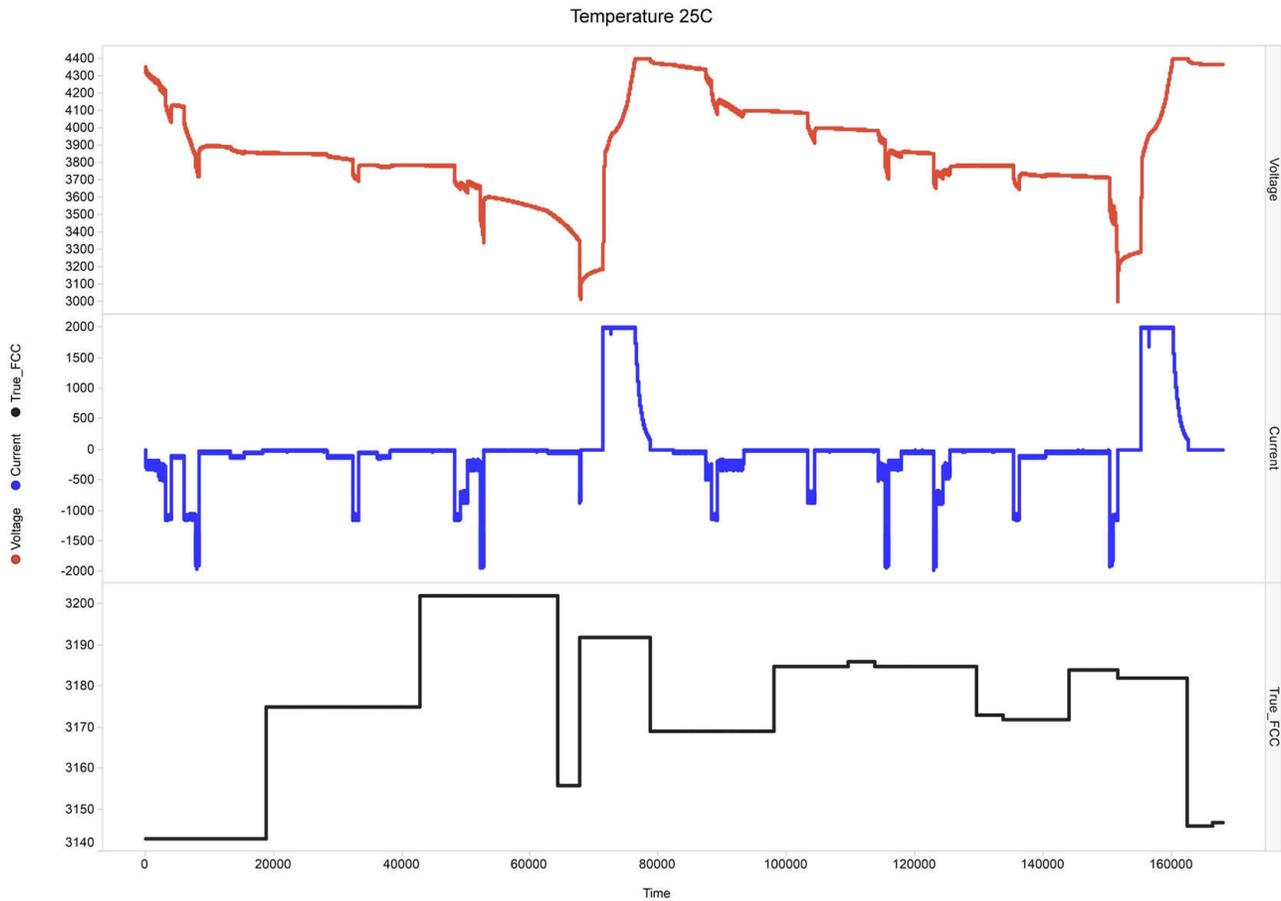


図 7-3. フル充電容量トラッキング (X 軸は秒)

#### 7.2.4.1.1 ESD 軽減

オプションとして、ハイサイド電流センシング構成で BQ27Z746 デバイスを使用する場合、ESD 性能を向上させる可能性があるため、クーロンカウンタフィルタ抵抗 (R4 および R5) には 100Ω ではなく 500Ω の抵抗を使用することを推奨します。

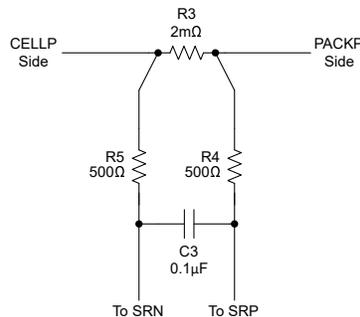


図 7-4. ESD 低減のために推奨 500Ω 抵抗を使用したクーロンカウンタフィルタ

## 8 電源に関する推奨事項

BQ27Z746 デバイスは、電源として VDD ピンを使用します。VDD ピンは、デバイスのリファレンス電圧を供給する内部電圧源に電力を供給します。VDD ピンは、1 直列バッテリーセルの正端子に接続され、最小 2V (最大 5V) をサポートします。BAT ピンは非電流搬送パスであり、1 直列バッテリーセルの正極端子へのバッテリー電圧ケルビン センス接続として使用されます。

## 9 レイアウト

### 9.1 レイアウトのガイドライン

- センス抵抗でのケルビン接続の品質は重要です。温度による電流測定ドリフトを最小限に抑えるため、センス抵抗の温度係数を 50ppm 以下にする必要があります。センス抵抗の値は、BQ27Z746 バッテリー残量計で許容できる過電流および短絡範囲に対応するように選択してください。放熱を最小限に抑えつつ、必要な測定精度を維持するため、可能な限り小さな値を選択します。センス抵抗の値は、短絡時に BQ27Z746 の SRP および SRN ノードの間に発生する差動電圧に影響を与えます。通常動作を維持するには、これらのピンの差動電圧が  $V_{CC\_IN} \pm 0.1V$  を超えないようにする必要があります。良好なケルビン検出が維持されていれば、並列センス抵抗を使用できます。このデバイスは、1mΩ から 20mΩ への検出抵抗をサポートするよう設計されています。
- BAT は、直列 1kΩ 抵抗を使用して、バッテリーの正の接続に直接接続する必要があります。VDD ピン、およびその 10Ω 直列抵抗とパスを共有しないでください。
- バッテリー残量計回路に関しては、部品の配置とレイアウトに関して、以下の機能に注意する必要があります。VDD バイパスコンデンサ、SRN および SRP 差動ローパスフィルタ、I<sup>2</sup>C 通信 ESD 外部保護。
- BQ27Z746 バッテリー残量計は、電流測定に積分型デルタ シグマ ADC を使用します。デバイスの SRP および SRN 入力へ、センス抵抗から 100Ω の抵抗を追加します。SRP と SRN 入力との間に、0.1μF のフィルタリングコンデンサを配置します。フィルタ回路の部品はすべて、各デバイスピンのできるだけ近くに配置します。センス抵抗からのトレースは、差動ペアとしてフィルタ回路に配線します。フィルタ回路の周囲にグランドプレーンを追加すると、ノイズ耐性を高めることができます。
- BQ27Z746 には、内部的に補償された LDO が内蔵されており、外付けのデカップリングコンデンサは必要ありません。
- I<sup>2</sup>C クロックとデータピンには高電圧 ESD 保護回路が内蔵されていますが、ツェナーダイオードと直列抵抗を追加すると、より堅牢な ESD 性能が得られます。I<sup>2</sup>C クロックおよびデータラインは、内部プルダウンを備えています。バッテリー残量計が両方のラインが Low であることを検出すると (パックの取り外し時など)、デバイスは自動オフセットキャリブレーションを実行し、その後電力節約のためにスリープモードに移行します。

## 9.2 レイアウト例

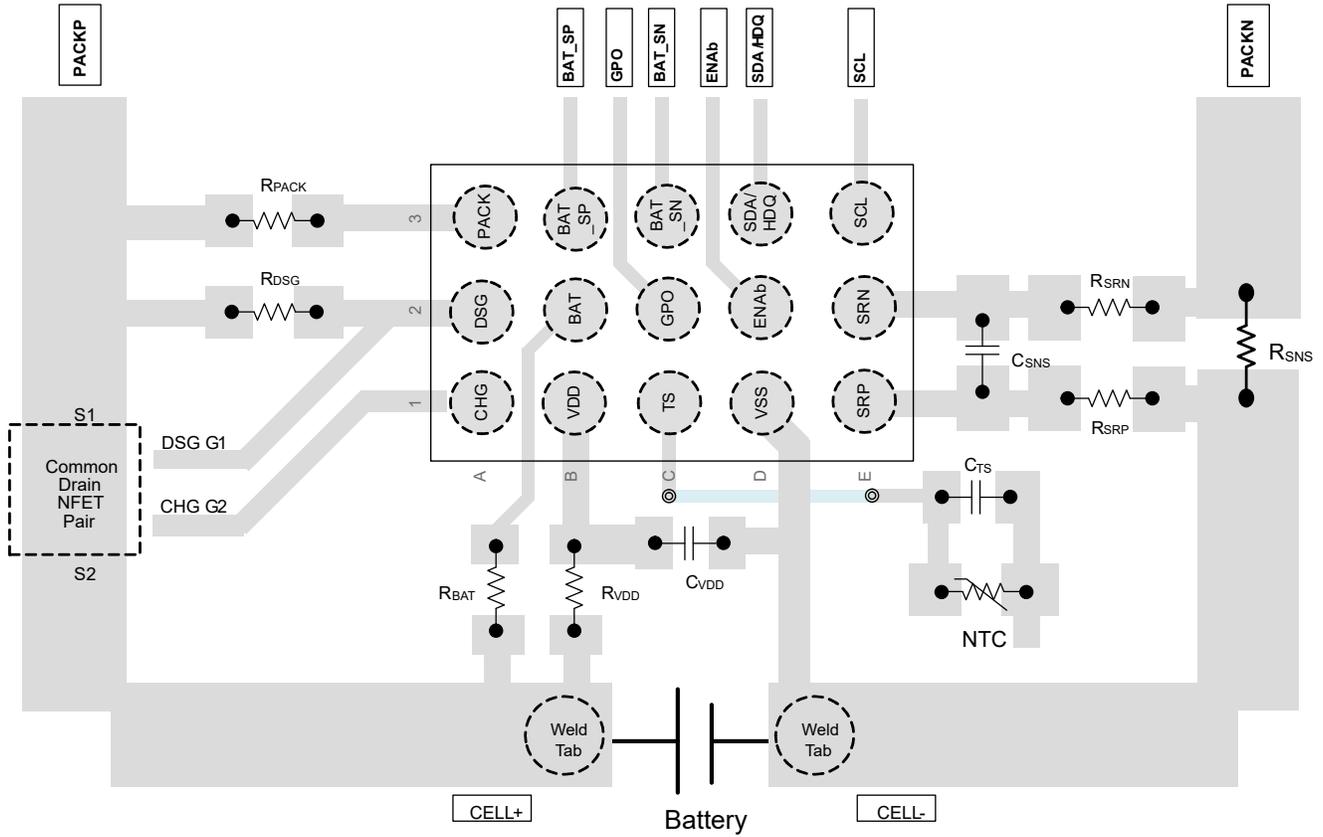


図 9-1. BQ27Z746 の主要トレース基板レイアウト

## 10 デバイスおよびドキュメントのサポート

### 10.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

### 10.2 ドキュメントのサポート

#### 10.2.1 関連資料

- 『BQ27Z746 テクニカルリファレンス マニュアル』
- 『インピーダンストラック バッテリー残量測定アルゴリズムの理論と実装』アプリケーションレポート

### 10.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[www.tij.co.jp](http://www.tij.co.jp) のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

### 10.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

### 10.5 商標

Impedance Track™, NanoFree™, インピーダンストラック™, and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

### 10.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

### 10.7 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

## 11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

### Changes from Revision C (May 2025) to Revision D (February 2026) Page

- ESD に関する推奨事項を追加.....27

### Changes from Revision B (May 2025) to Revision C (May 2025) Page

- 「...100kHz I2C クロック周波数」の文を追加.....19
- 「システムレベルの ESD に関する推奨事項」セクションを追加 .....27

### Changes from Revision A (February 2022) to Revision B (May 2025) Page

- 「パッケージ情報」表の 本体サイズを 1.7mm x 2.6mm から 1.69mm x 2.57mm に更新.....1
- I<sub>NORMAL</sub> を更新.....5
- V<sub>OCC</sub> の最小スレッショルドを 1mV から 4mV に更新.....7
- t<sub>OCC</sub> および t<sub>OCD</sub> の行の誤字を訂正.....7
- ENAB ピンの説明を追加.....19

### Changes from Revision \* (November 2021) to Revision A (February 2022) Page

- セクション 1 を更新.....1
- C2 ピンの名前を GPO/TS1 に更新 ピン構成および機能 .....3
- 共通アナログ (LDO、LFO、HFO、REF1、REF2、I-WAKE) を更新.....6
- 残量計の測定 (ADC、CC、温度) を更新.....11
- デジタル I/O:DC の特性 を更新.....13
- 代表的特性 を更新.....16
- バッテリ検出 を更新.....20
- 更新 代表的なアプリケーション .....23
- レイアウトのガイドライン を更新.....28

## 12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、注文、およびパッケージに関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">BQ27Z746Yahr</a>	Active	Production	DSBGA (YAH)   15	3000   LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	BQ27Z746
BQ27Z746Yahr.A	Active	Production	DSBGA (YAH)   15	3000   LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	BQ27Z746
BQ27Z746Yahr.B	Active	Production	DSBGA (YAH)   15	3000   LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	BQ27Z746

**(1) Status:** For more details on status, see our [product life cycle](#).

**(2) Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

**(3) RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

**(4) Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

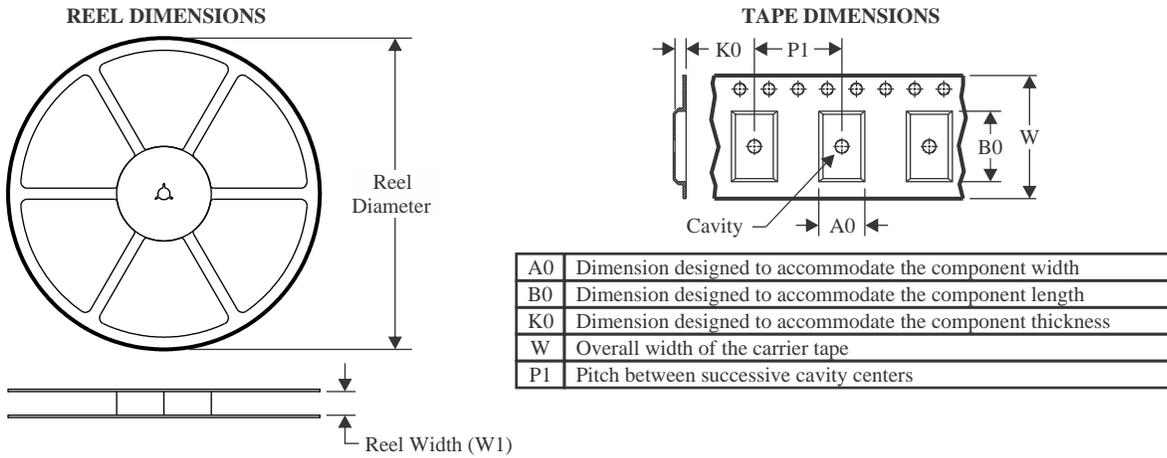
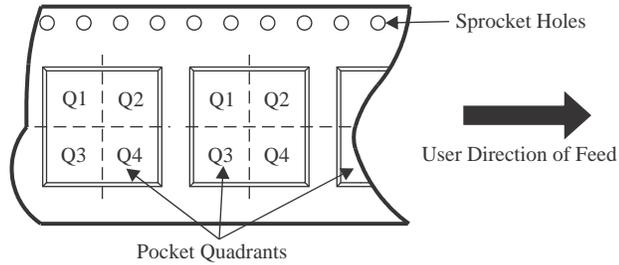
**(5) MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

**(6) Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**TAPE AND REEL INFORMATION**

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**


\*All dimensions are nominal

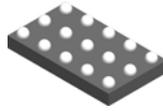
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
BQ27Z746YAHR	DSBGA	YAH	15	3000	180.0	12.4	1.88	2.76	0.55	4.0	12.0	Q1

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
BQ27Z746YAHR	DSBGA	YAH	15	3000	182.0	182.0	20.0

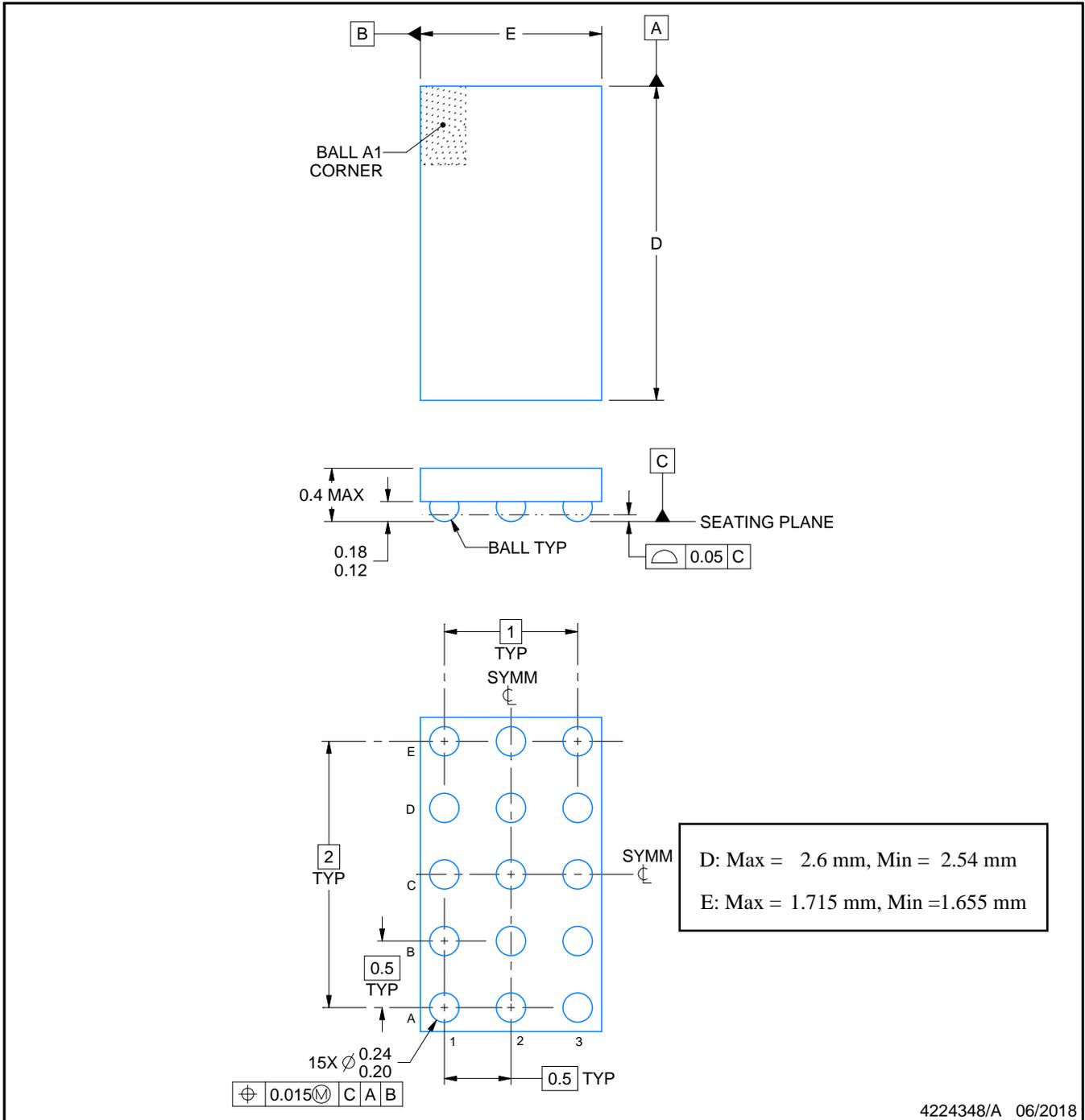
YAH0015



PACKAGE OUTLINE

DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY



NOTES:

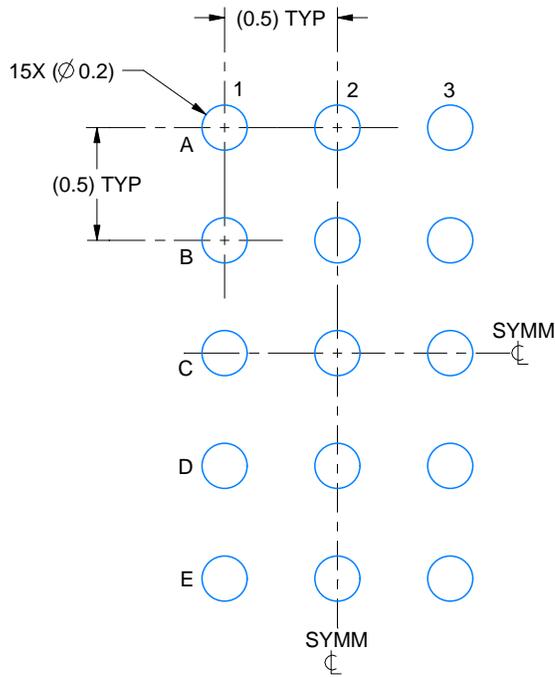
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

# EXAMPLE BOARD LAYOUT

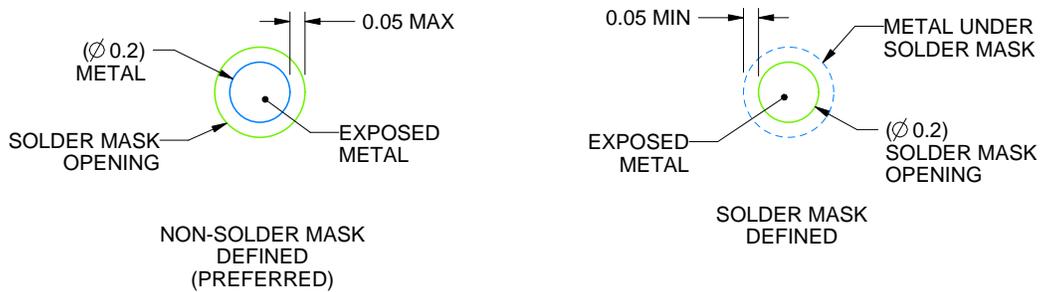
YAH0015

DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE: 30X



SOLDER MASK DETAILS  
NOT TO SCALE

4224348/A 06/2018

NOTES: (continued)

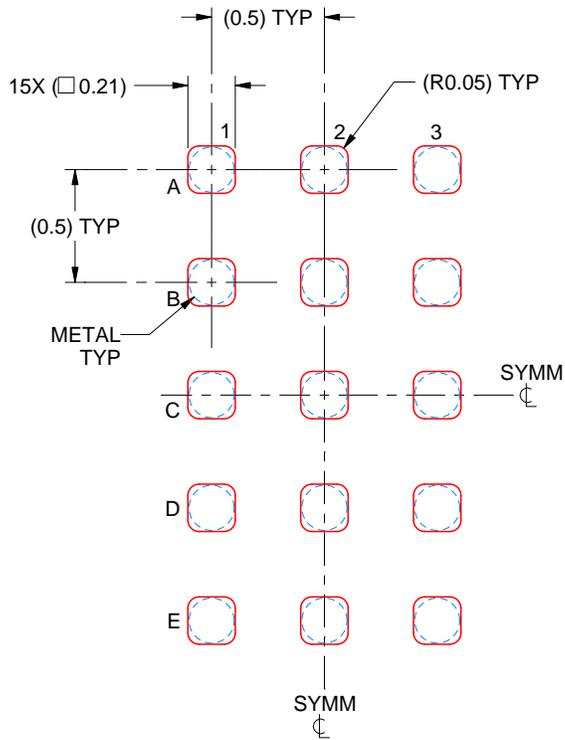
- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. See Texas Instruments Literature No. SNVA009 ([www.ti.com/lit/snva009](http://www.ti.com/lit/snva009)).

# EXAMPLE STENCIL DESIGN

YAH0015

DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY



SOLDER PASTE EXAMPLE  
BASED ON 0.075 mm THICK STENCIL  
SCALE: 30X

4224348/A 06/2018

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月