

34V入力、5Vシステム用 デジタル・センサ入力シリアライザ

特長

- 8本のデジタル・センサ入力
 - 高入力電圧：最大34V
 - 選択可能なデバウンス・フィルタ：0ms ~ 3ms
 - 調整可能な入力電流制限：-0.2mA ~ 5.2mA
 - フィールド入力保護：15kV ESD
- 単一5V電源
- 外部ステータスLED出力ドライバ
- カスケード接続で入力の追加が可能（8本単位）
- SPI互換インターフェイス
- 過熱インジケータ

アプリケーション

- 産業用PC
- デジタルI/Oカード
- 多チャンネル・デジタル入力モジュール
- 分散型I/Oモジュール

概要

SN65HVS885は、工場やビルのオートメーションで使用される高チャンネル密度のデジタル入力モジュールに最適な、8チャンネルのデジタル入力シリアライザです。5V電源で動作し、最大34Vのフィールド入力電圧を受け付けます。高耐圧アイソレータと組み合わせることで、フィールド側の高電圧信号とコントローラ側の低電圧信号との間に絶縁されたインターフェイスを提供します。入力信号は電流制限され、信号エッジは内部のデバウンス（チャタリング防止）・フィルタにより確定されます。

数個の外部部品を追加することで、入力スイッチング特性を、タイプ1、2、3センサ・スイッチに対しIEC61131-2標準に準拠した構成ができます。

ロード信号とクロック信号を印加すると、入力データがシフト・レジスタにパラレルでラッチされた後、シリアルでクロック・アウトされます。

1つのデバイスのシリアル出力を別のデバイスのシリアル入力に接続することで、複数デバイスのカスケード接続が可能です。それにより、チャンネル数の多い入力モジュールを構成できます。1つのシリアル・ポートを通して複数のデバイスをカスケード接続できるため、必要な絶縁チャンネルおよびコントローラの入力ポート数を減らすことができます。

定電流LED出力を使用して、入力ステータスが可視的に表示されます。入力の電流制限は、1個の外付け高精度抵抗によって設定します。内蔵の温度センサから提供される診断情報により、適切なシャットダウンおよびシステムの安全性が確保されます。

SN65HVS885は、28ピンのPWP PowerPAD™パッケージで提供され、高い放熱効率を備えています。SN65HVS885は、-40°C ~ 125°Cで仕様が規定されています。

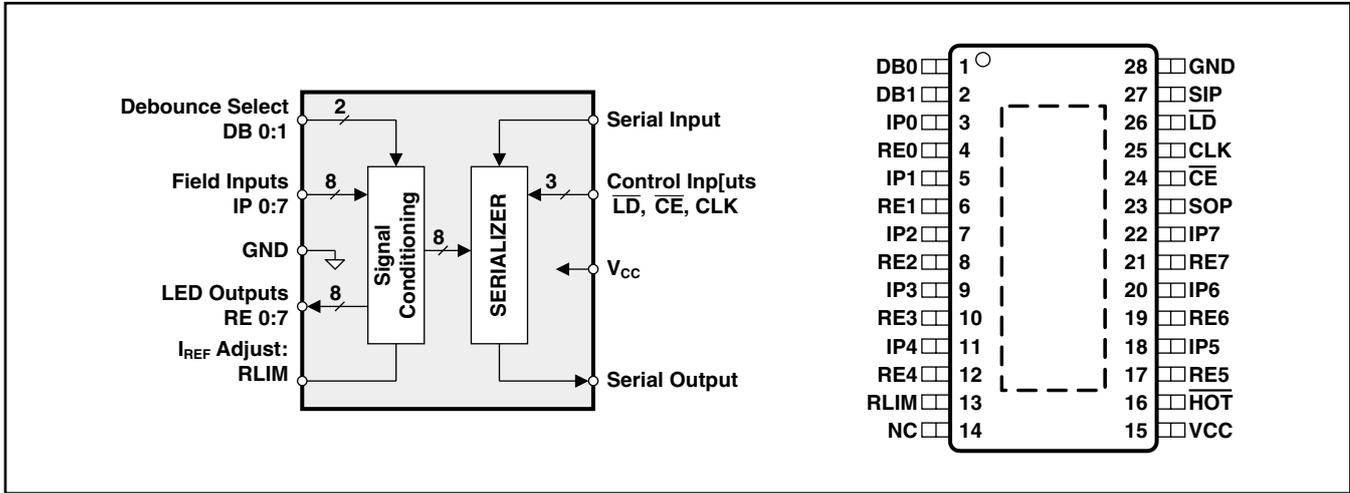
PowerPADは、テキサス・インスツルメンツの登録商標です。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

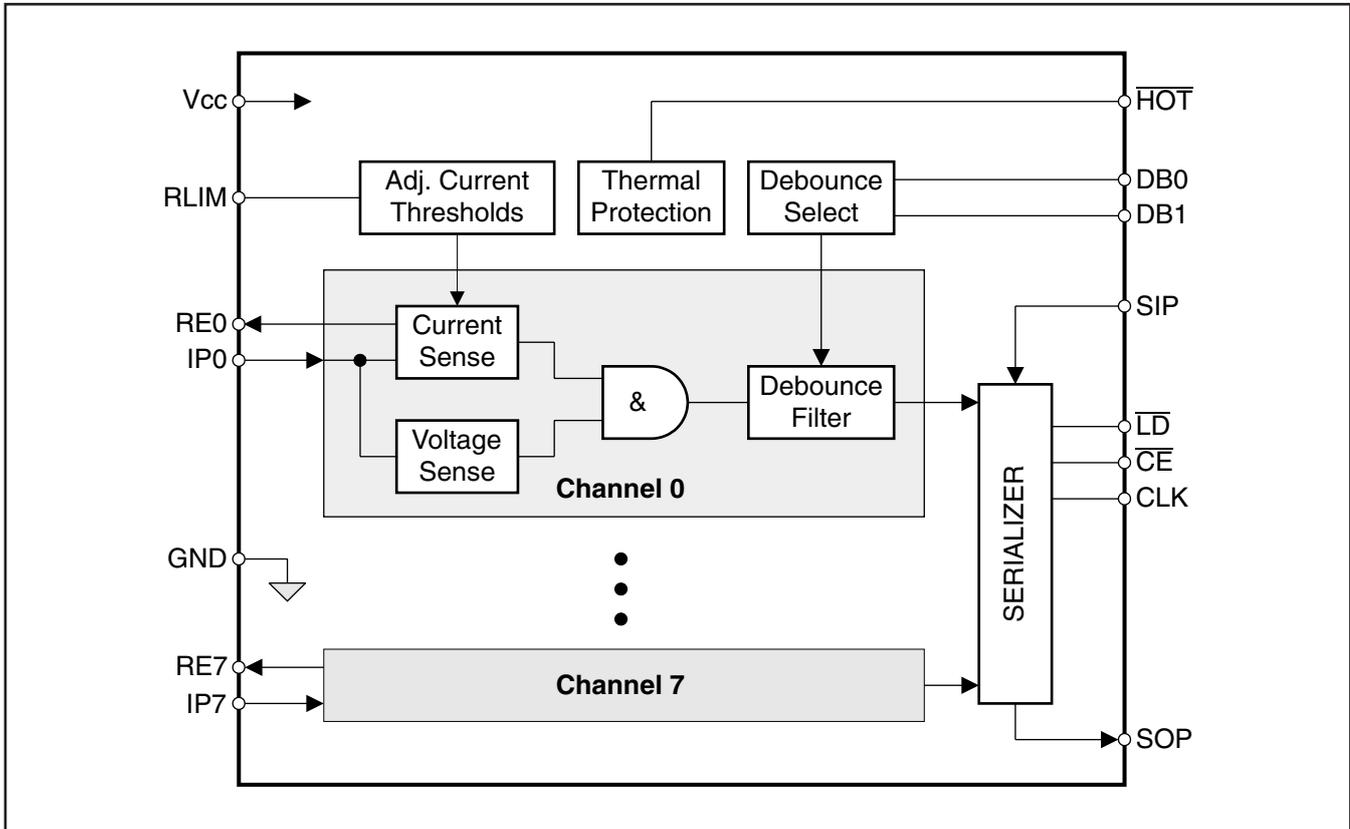


静電気放電対策

これらのデバイスは、限定的なESD (静電破壊) 保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。



機能ブロック図



端子機能

端子		説明
ピン番号	名前	
1, 2	DB0, DB1	デバウンス選択入力
3, 5, 7, 9, 11, 18, 20, 22	IPx	入力チャンネルx
4, 6, 8, 10, 12, 17, 19, 21	REx	リターン・パスx(LEDドライブ)
13	RLIM	電流制限抵抗
14	NC	接続なし
15	V _{CC}	5Vデバイス電源
16	$\overline{\text{HOT}}$	過熱フラグ
23	SOP	シリアル・データ出力
24	$\overline{\text{CE}}$	クロック・イネーブル入力
25	CLK	シリアル・クロック入力
26	$\overline{\text{LD}}$	ロード・パルス入力
27	SIP	シリアル・データ入力
28	GND	デバイス・グラウンド

絶対最大定格

動作温度範囲内(特に記述のない限り)⁽¹⁾

		VALUE	単位		
V _{CC}	デバイス電源入力	V _{CC}	-0.5 ~ 6 V		
V _{IPx}	フィールド・デジタル入力	IPx	-0.3 ~ 36 V		
V _{ID}	すべての論理入力の電圧	DB0, DB1, CLK, SIP, \overline{CE} , \overline{LD}	-0.5 ~ 6 V		
I _O	出力電流	HOT, SOP	±8 mA		
V _{ESD}	静電気放電	人体モデル ⁽²⁾	すべてのピン	±4	kV
			IPx	±15	
		デバイス帯電モデル ⁽³⁾	すべてのピン	±1	kV
		マシン・モデル ⁽⁴⁾	すべてのピン	±100	V
P _{TOT}	連続全消費電力	熱特性の表を参照			
T _J	接合部温度	170	°C		

(1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

(2) JEDEC Standard 22、Method A114-A

(3) JEDEC Standard 22、Method C101

(4) JEDEC Standard 22、Method A115-A

熱特性

パラメータ	測定条件	MIN	TYP	MAX	単位	
θ _{JA}	接合部-大気間熱抵抗	High-K熱抵抗			35	°C/W
θ _{JB}	接合部-基板間熱抵抗				15	°C/W
θ _{JC}	接合部-ケース間熱抵抗				4.27	°C/W
P _D	デバイス消費電力	V _{CC} = 5 V, R _{IN} = 0Ω, R _{LIM} = 25 kΩ, RE0 - RE7 = GND, f _{CLK} = 100 MHz	IP0-IP7 = 34V	1100	mW	
			IP0-IP7 = 30V			
			IP0-IP7 = 24V			
			IP0-IP7 = 12V			

推奨動作条件

	MIN	TYP	MAX	単位	
V _{CC}	デバイス電源電圧	4.5	5	5.5	V
V _{IPL}	フィールド入力の“Low”入力電圧	0		4	V
V _{IPH}	フィールド入力の“High”入力電圧	5.5		34	V
V _{IL}	論理“Low”入力電圧	0		0.8	V
V _{IH}	論理“High”入力電圧	2.0		5.5	V
R _{LIM}	電流制限抵抗	17	25	500	kΩ
f _{IP} ⁽¹⁾	入力データ・レート	0		1	Mbps
T _A	デバイス	-40		125	°C
T _J				150	°C

(1) 最大データ・レートは、0msのデバウンス(接点チャタリング)時間(DB0 = オープン、DB1 = GND)およびR_{IN} = 0Ωに対応します。

電気的特性

推奨動作条件の全範囲（特に記述のない限り）、すべての電圧はデバイス・グラウンドを基準、図9を参照

パラメータ		端子	測定条件	MIN	TYP	MAX	単位
フィールド入力							
$V_{TH-(IP)}$	“Low” レベル・デバイス入力スレッショルド電圧	IP0-IP7	$R_{LIM} = 25\text{ k}\Omega$	4.0	4.3		V
$V_{TH+(IP)}$	“High” レベル・デバイス入力スレッショルド電圧			5.2	5.5		V
$V_{HYS(IP)}$	デバイス入力ヒステリシス			0.9			V
$V_{TH-(IN)}$	“Low” レベル・フィールド入力スレッショルド電圧	R_{IN} のフィールド側で測定	$4.5\text{ V} < V_{CC} < 5.5\text{ V}$, $R_{IN} = 1.2\text{ k}\Omega \pm 5\%$, $R_{LIM} = 25\text{ k}\Omega$, $T_A \leq 125^\circ\text{C}$	6	8.4		V
$V_{TH+(IN)}$	“High” レベル・フィールド入力スレッショルド電圧			9.4	10		V
$V_{HYS(IN)}$	フィールド入力ヒステリシス			1			V
R_{IP}	入力抵抗			IP0-IP7	$3\text{ V} < V_{IPx} < 6\text{ V}$, $R_{LIM} = 25\text{ k}\Omega$	0.2	0.63
I_{IP-LIM}	入力電流制限	IP0-IP7	$R_{LIM} = 25\text{ k}\Omega$	3.15	3.6	4	mA
t_{DB}	入力チャネルのデバウンス時間	IP0-IP7	DB0 = オープン、DB1 = GND	0			ms
			DB0 = GND、DB1 = オープン	1			
			DB0 = DB1 = オープン	3			
I_{RE-on}	REオン電流	RE0-RE7	$R_{LIM} = 25\text{ k}\Omega$, $RE_x = \text{GND}$	2.8	3.15	3.5	mA
デバイス電源							
$I_{CC(VCC)}$	電源電流	V_{CC}	IP0-IP7 = 24V、 $RE_x = \text{GND}$ 、 すべての論理入力がオープン	6.5	10		mA
論理入出力							
V_{OL}	論理“Low”レベル出力電圧	SOP, $\overline{\text{HOT}}$	$I_{OL} = 20\text{ }\mu\text{A}$	0.4			V
V_{OH}	論理“High”レベル出力電圧			$I_{OH} = -20\text{ }\mu\text{A}$	4		
I_{IL}	論理入力リーク電流	DB0, DB1, SIP, LD, CE, CLK		-50	50		μA
T_{OVER}	過熱通知			150			$^\circ\text{C}$
T_{SHDN}	シャットダウン温度			170			$^\circ\text{C}$

タイミング要件

動作温度範囲内（特に記述のない限り）

パラメータ			MIN	TYP	MAX	単位
t_{W1}	CLKパルス幅	図6を参照	4			ns
t_{W2}	$\overline{\text{LD}}$ パルス幅	図4を参照	6			ns
t_{SU1}	SIP~CLKセットアップ時間	図7を参照	4			ns
t_{H1}	SIP~CLKホールド時間	図7を参照	2			ns
t_{SU2}	立ち下がりエッジ~立ち上がりエッジ($\overline{\text{CE}}$ ~CLK)セットアップ時間	図8を参照	4			ns
t_{REC}	$\overline{\text{LD}}$ ~CLK回復時間	図5を参照	2			ns
f_{CLK}	クロック・パルス周波数	図6を参照	DC		100	MHz

スイッチング特性

動作周囲温度範囲内（特に記述のない限り）

パラメータ		測定条件	MIN	TYP	MAX	単位
t_{PLH1} , t_{PHL1}	CLK~SOP	$C_L = 15\text{ pF}$ 、図6を参照			10	ns
t_{PLH2} , t_{PHL2}	$\overline{\text{LD}}$ ~SOP	$C_L = 15\text{ pF}$ 、図4を参照			14	ns
t_r , t_f	立ち上がりおよび立ち下がり時間	$C_L = 15\text{ pF}$ 、図6を参照			6	ns

入力特性

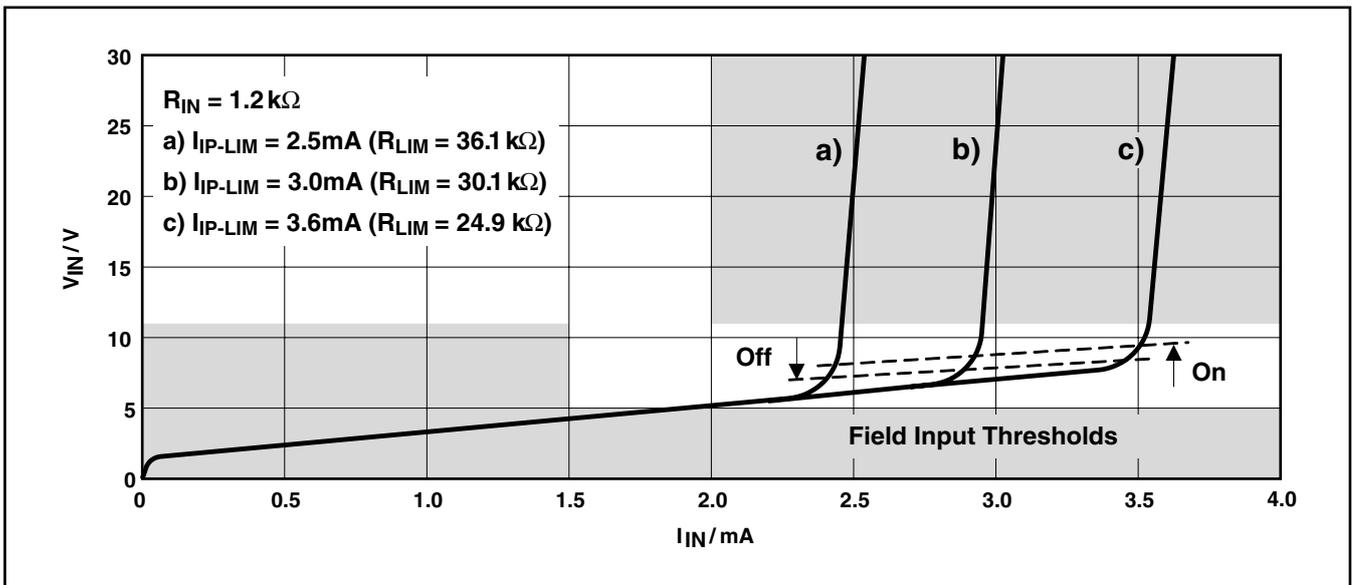


図 1. 代表的入力特性

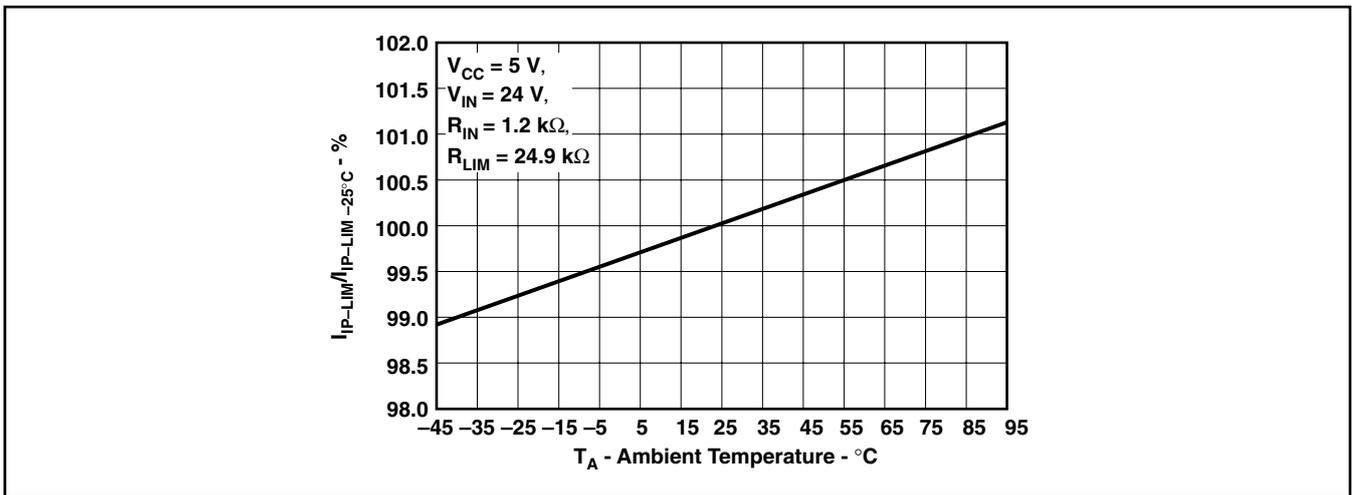


図 2. 代表的電流制限変動 vs 周囲温度

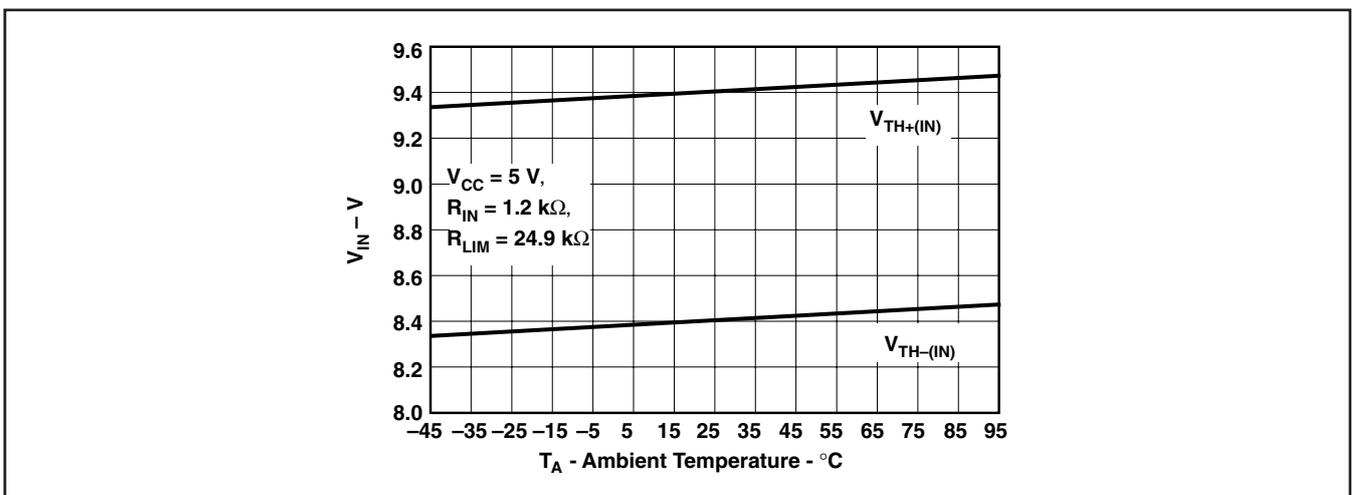


図 3. 代表的制限スレッシュヨルド電圧変動 vs 周囲温度

パラメータ測定情報 波形

詳細なシリアル・インターフェイス・タイミングについては、図17を参照してください。

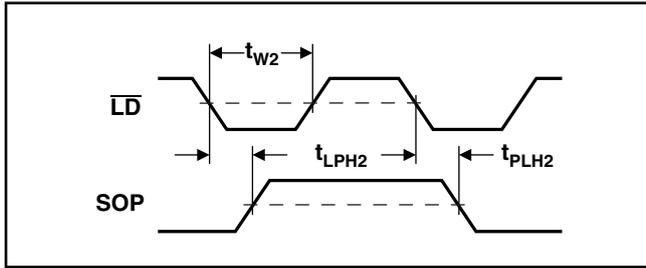


図 4. パラレル・ロード・モード

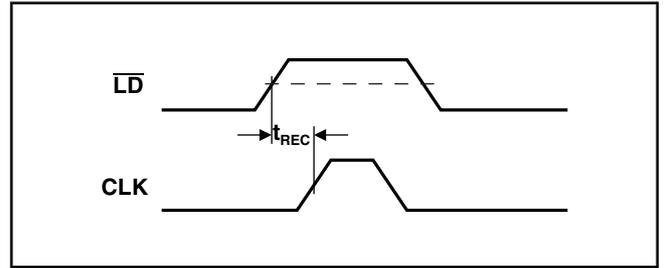


図 5. シリアル・シフト・モード

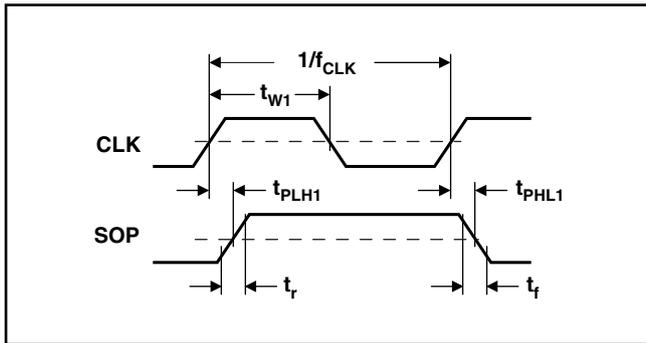


図 6. シリアル・シフト・モード

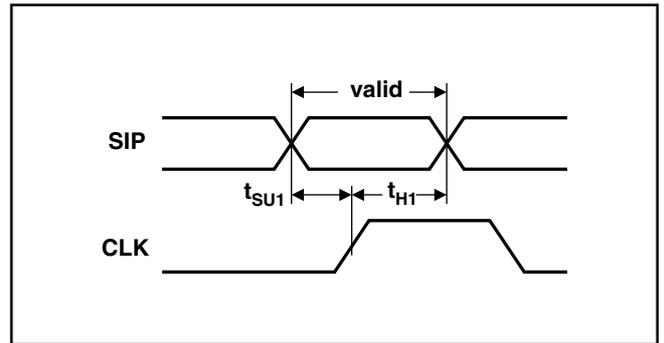


図 7. シリアル・シフト・モード

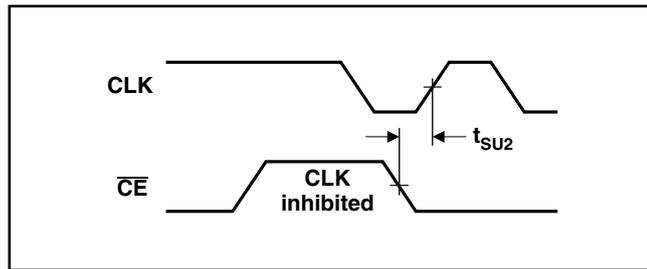


図 8. シリアル・シフト・クロック禁止モード

信号規約

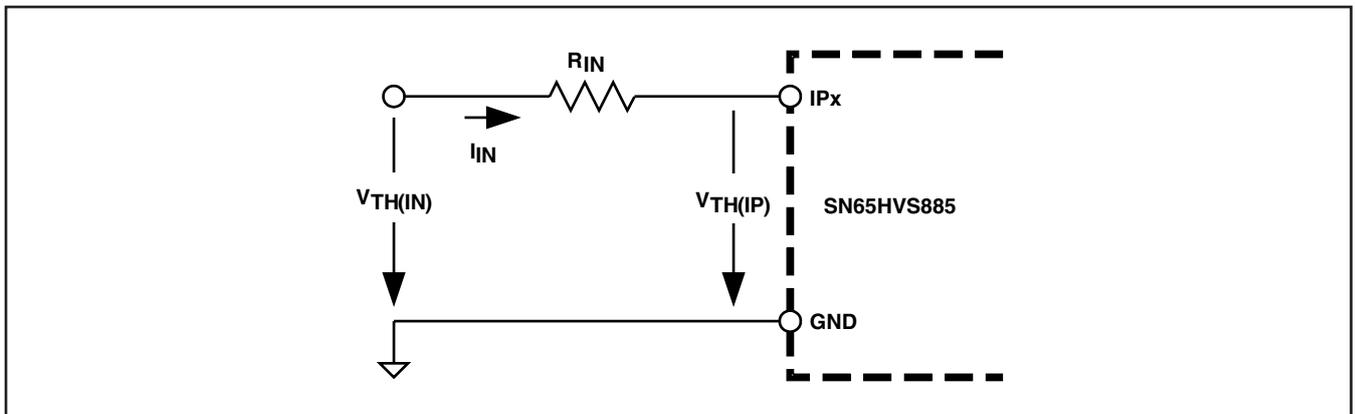


図 9. オン/オフ・スレッシュホールド電圧の測定

製品情報

デジタル入力

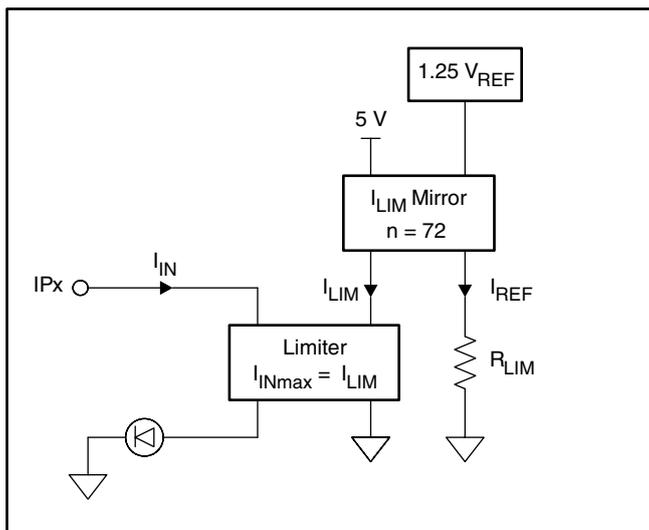


図 10. デジタル入力段

各デジタル入力は、制御された電流シンクとして動作し、入力電流は最大値 I_{LIM} に制限されます(図10)。この電流制限は、 $I_{LIM} = n \times I_{REF}$ としてリファレンス電流から得られます。ここで、 $I_{REF} = V_{REF}/R_{LIM}$ です。したがって、電流制限を変更するには、 R_{LIM} を異なる値に変更する必要があります。これは、 $R_{LIM} = n \times V_{REF}/I_{LIM}$ で与えられます。

n および V_{REF} の実際の値を挿入すると、 $R_{LIM} = 90V/I_{LIM}$ となります。

電流制限の仕様は**3.6mA** ($R_{LIM} = 25k\Omega$ の場合)ですが、消費電力を減らすために電流制限をさらに低くすることも簡単にできます。例えば、電流制限を**2.5mA**にするには、単純に次のように計算します。

$$R_{LIM} = \frac{90\text{ V}}{I_{LIM}} = \frac{90\text{ V}}{2.5\text{ mA}} = 36\text{ k}\Omega$$

デバウンス(チャタリング防止)フィルタ

HVS885では、単純なアナログ/デジタル・フィルタリング手法を適用して、接点バウンスや他の機械的影響による予期しない信号遷移を低減します。シフト・レジスタに有効な状態としてラッチされるためには、新しい入力(“Low”または“High”)が選択したデバウンス時間内に安定する必要があります(チャタリング時間の制限)。

制御入力(内部のデバウンス選択ロジックのDB0およびDB1)の論理信号レベルによって、次の真理値表(表1)に示される各デバウンス時間が選択されます。

DB1	DB0	機能
オープン	オープン	3msの遅延時間
オープン	GND	1msの遅延時間
GND	オープン	0msの遅延時間 (フィルタをバイパス)
GND	GND	Reserved

表 1. デバウンス時間

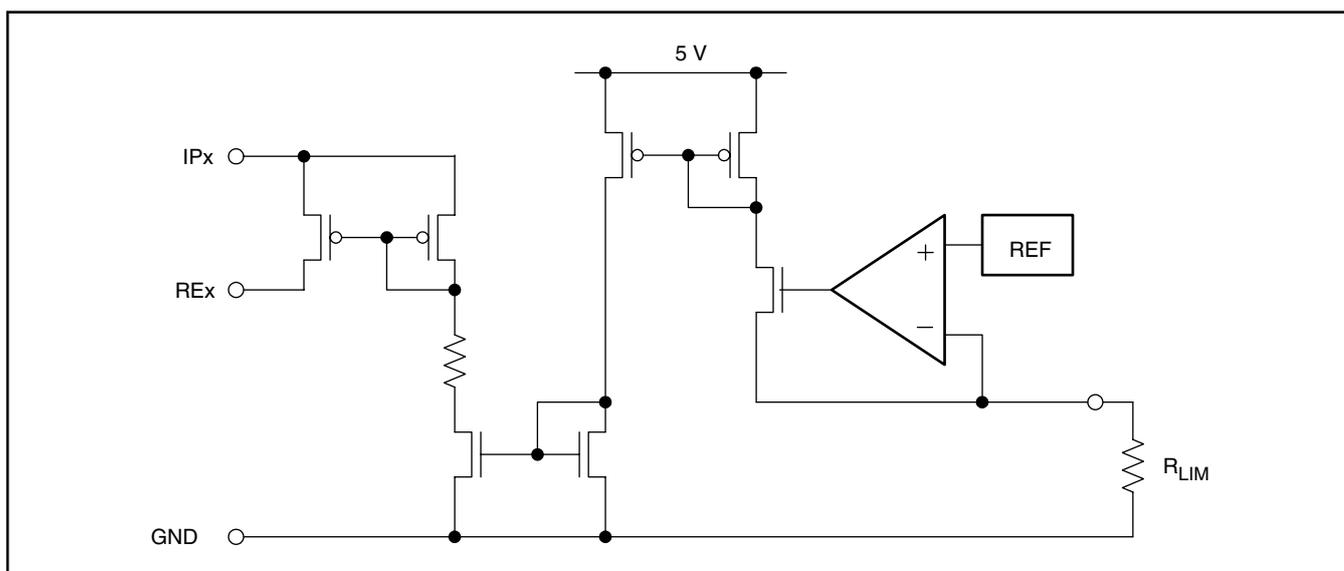


図 11. 等価入力図

シフト・レジスタ

パラレル入力からシリアル出力データへの変換は、8チャンネルのパラレル入力/シリアル出力シフト・レジスタによって行われます(図12)。パラレル入力へのアクセスは内部入力PIP0-PIP7を通して行われ、これらのピンはロード入力(\overline{LD})が“Low”のときにイネーブルになります。クロッキングされると、ラッチ入力データがシリアル出力(SOP)へとシフトされます。シフト・レジスタには、クロック・イネーブル機能もあります。

クロッキングは、 \overline{LD} が“High”、クロック・イネーブル(\overline{CE})入力が“Low”に保持されている間に、クロック(CLK)入力が“Low”から“High”に遷移することで達成されます。 \overline{LD} が“High”のときは、パラレル入力が禁止されます。レジスタへのパラレル入力は、CLK、 \overline{CE} 、またはシリアル(SIP)入力のレベルとは独立に、 \overline{LD} が“Low”のときにイネーブルとなります。

これらを表2に示します。

温度センサ

2ページの機能ブロック図においてチップ内蔵の温度センサは、デバイスの温度を監視し、温度が第1トリップ点である150°Cを超えると、 \overline{HOT} 出力を“Low”にすることで障害状態を通知します。接合部温度が引き続き上昇し、第2トリップ点の170°Cを超えた場合、すべてのデバイス出力がハイ・インピーダンス状態になります。

出力の短絡によってチップ温度が第2トリップ点を超えた場合には、特別な処理が行われます。 \overline{HOT} 出力バッファがハイ・インピーダンスとなり、バッファが外部回路から切り離されます。 \overline{HOT} ピンとグランド間に接続している内部の100k Ω プルダウン抵抗は、“冷却状態”を表すソース抵抗として使用され、外部回路に引き続き“Low”レベルを出力します。

入力			機能
\overline{LD}	CLK	\overline{CE}	
L	X	X	パラレル入力
H	X	H	変化なし
H	↑	L	シフト ⁽¹⁾

表 2. 機能表 (1) シフト = 各内部レジスタの内容がシリアル出力にシフトされます。SIPのデータが最初のレジスタにシフトされます。

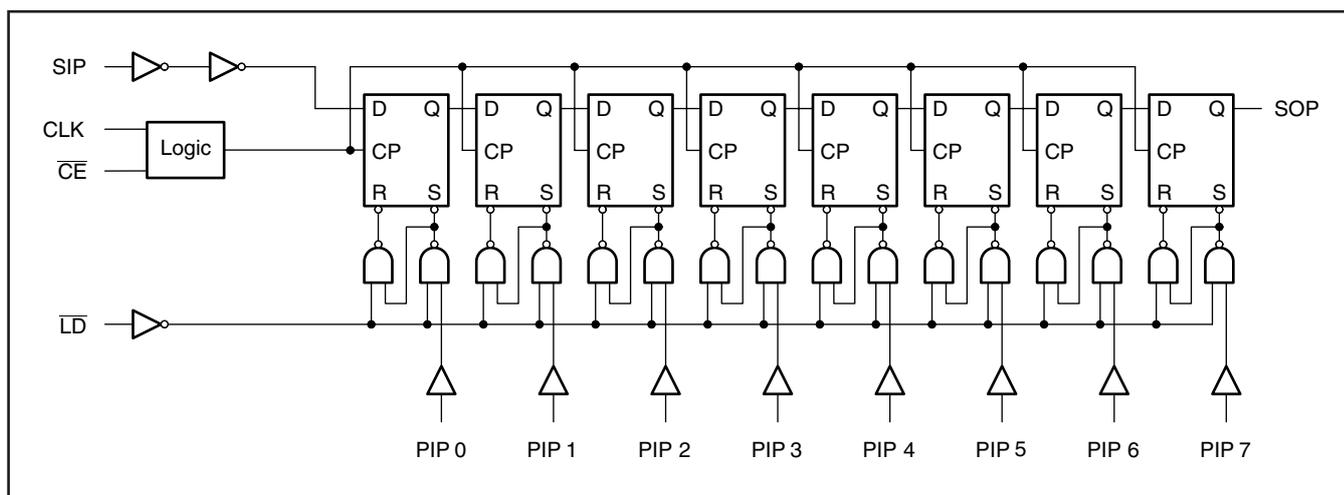


図 12. シフト・レジスタの論理構造

アプリケーション情報

システム・レベルのEMC

SN65HVS885は、条件の厳しい産業環境でも高い信頼性で動作できるように設計されています。システム・レベルでは、いくつかの国際的な電磁環境適合性(EMC)標準に従ってテスト済みです。

デバイスの内部ESD保護構造に加え、図13に示す外部保護回路を使用することで、バーストやサージによるエネルギーをできる限り吸収できます。

内部チャンネルのスイッチング特性

HVS885の入力段は、入力抵抗 $R_{IN} = 1.2k\Omega$ に対して、オン状態を通知するトリップ点が $3.6mA$ で $9.4V$ となるよう設計されて

います。このトリップ点は、IEC61131-2のタイプ1およびタイプ3スイッチのスイッチング要件を満足しています(図14)。

タイプ2のスイッチ・アプリケーションの場合は、2つの入力 が並列に接続されます。その場合、電流制限が加算され、合計最大電流が $7.2mA$ となります。1つの入力のリターン・パス(REピン)をインジケータLEDの駆動に使用する場合は、もう一方の入力チャンネルのREピンはグランド(GND)に接続する必要があります(図15)。

入力チャンネルを並列に接続することで、オクタル(8チャンネル)のタイプ1またはタイプ3入力からクアッド(4チャンネル)のタイプ2入力デバイスへと使用可能な入力チャンネル数が減ります。この構成では、入力チャンネルの出力データが2つのシフト・レジスタ・ビットで表されることに注意してください。

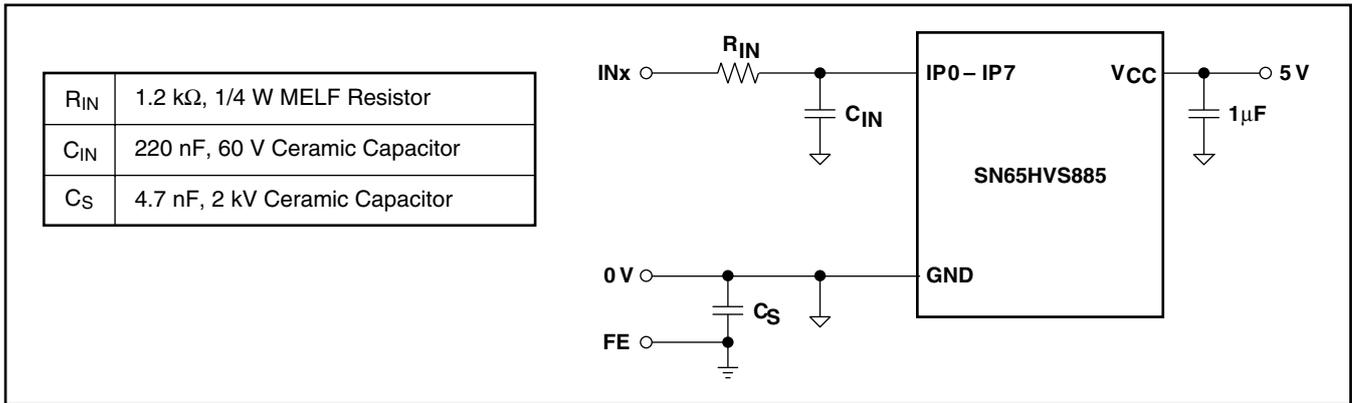


図 13. 電源および信号入力に対する標準的なEMC保護回路

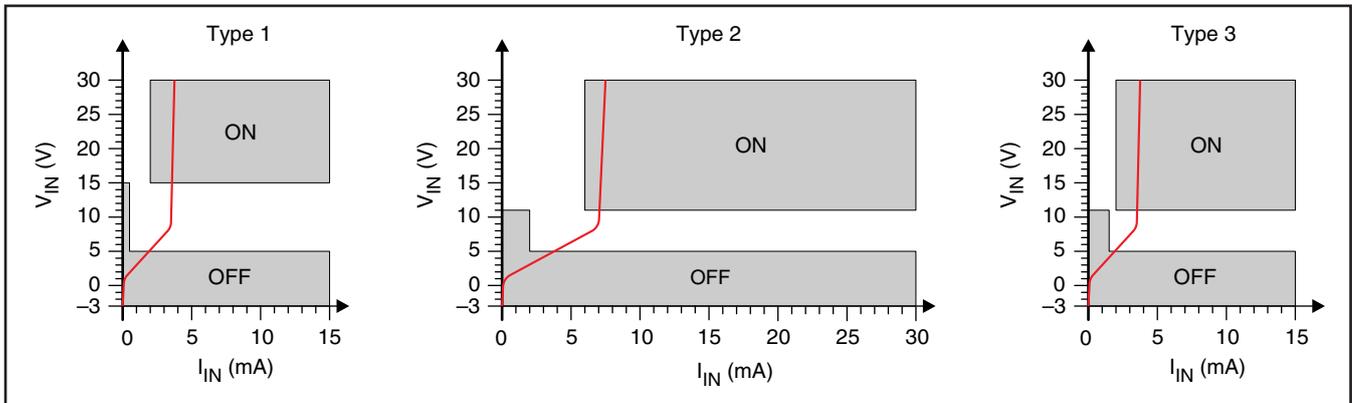


図 14. IEC61131-2タイプ1、2、3近接スイッチのスイッチング特性

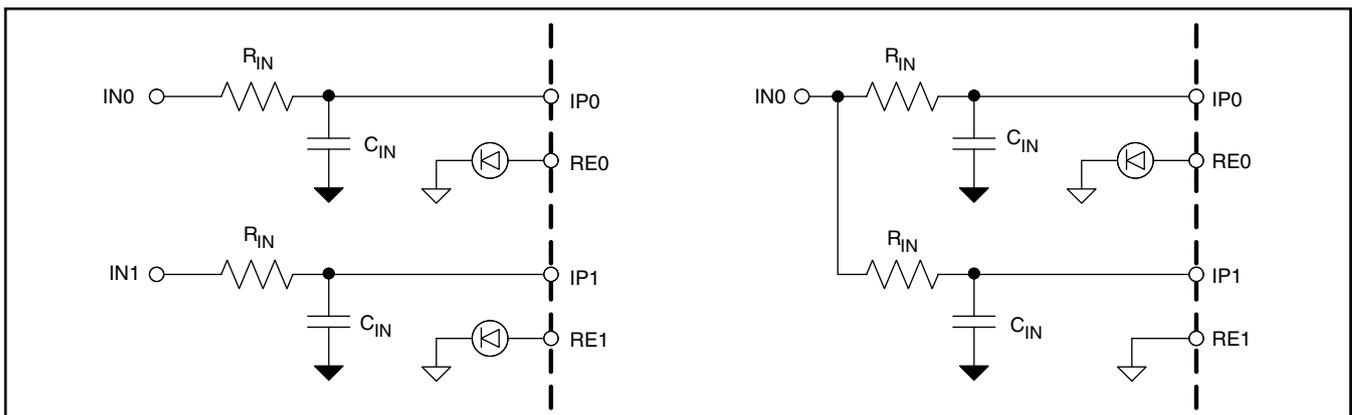


図 15. 2つのタイプ1またはタイプ3入力を1つのタイプ2入力に並列接続

デジタル・インターフェイス・タイミング

SN65HVS885のデジタル・インターフェイスは、SPI互換であり、幅広い種類の標準マイクロコントローラに対して絶縁または非絶縁のインターフェイスを提供します(図16は絶縁の例)。

ロード入力“Low”レベルになると、フィールド入力IP0～IP7の情報がシフト・レジスタにラッチされます。 \overline{LD} を再度“High”にすると、シフト・レジスタの平行入力がフィールド入力からブロックされます。クロック・イネーブル入力 \overline{CE} が

“Low”レベルになると、クロック信号CLKによって、データがシリアル出力SOPにシリアルにシフトされます。データは、CLKの立ち上がりエッジでクロッキングされます。したがって、連続8クロック・サイクル経過すると、すべてのフィールド入力がシフト・レジスタからクロック・アウトされ、シリアル入力SIPの情報がシリアル出力SOPに移動されます(図17)。

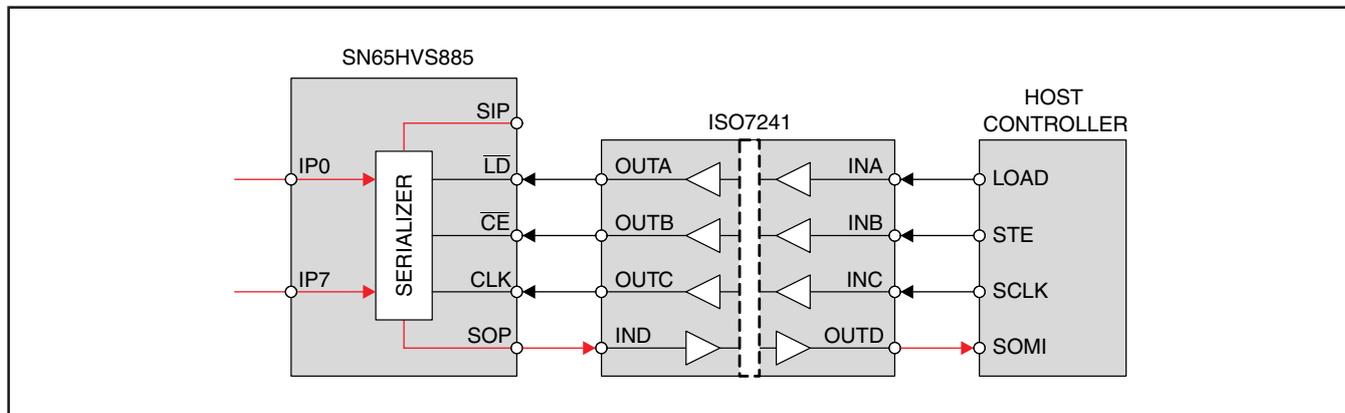


図 16. シフト・レジスタ・インターフェイスの簡単な絶縁

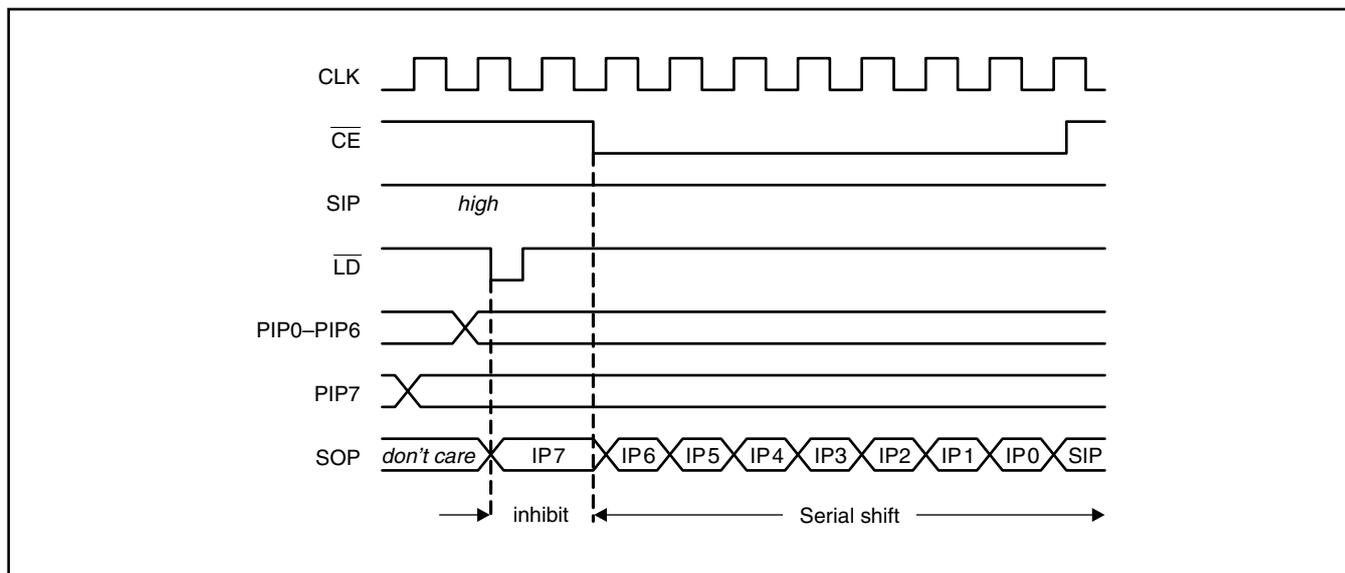


図 17. シフト・レジスタの平行・ロード/シリアル・シフト動作のインターフェイス・タイミング

多チャンネル入力モジュール用のカスケード接続

多チャンネル・モジュールを構成するには、複数のSN65HVS885デバイスをカスケード接続する必要があります(図18)。プロセッサ・インターフェイスを変更することなく、単純に先行するデバイスのシリアル出力(SOP)を後続デバイスのシリアル入力(SIP)に接続できます。図19には標準的な絶縁型デジタル入力モジュールの例を示します。

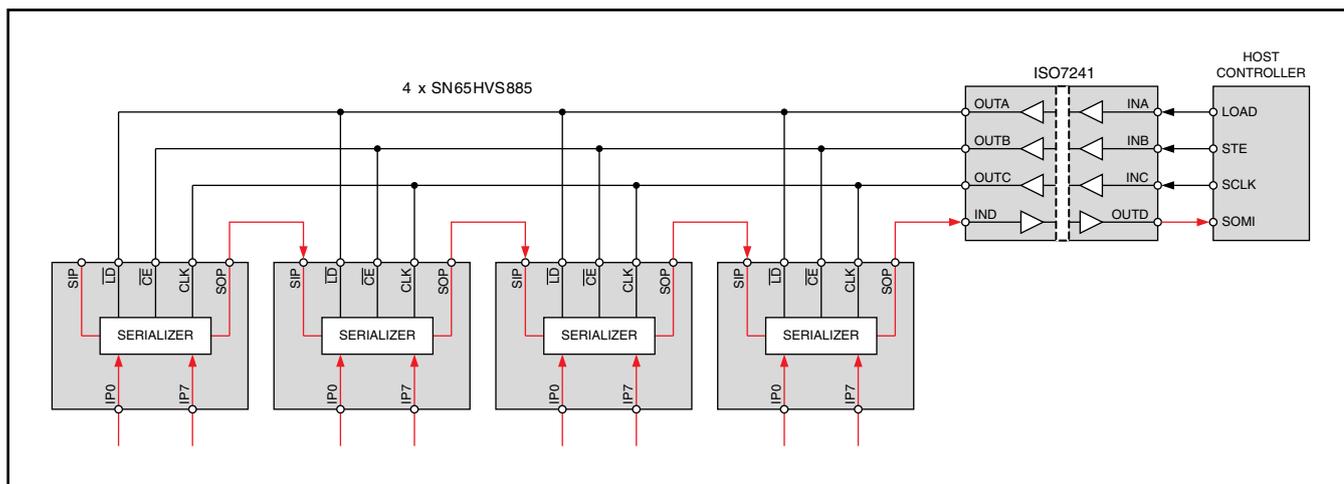


図 18. 32チャンネル入力モジュールに対する4個のSN65HVS885のカスケード接続

標準的な絶縁型デジタル入力モジュール・アプリケーション

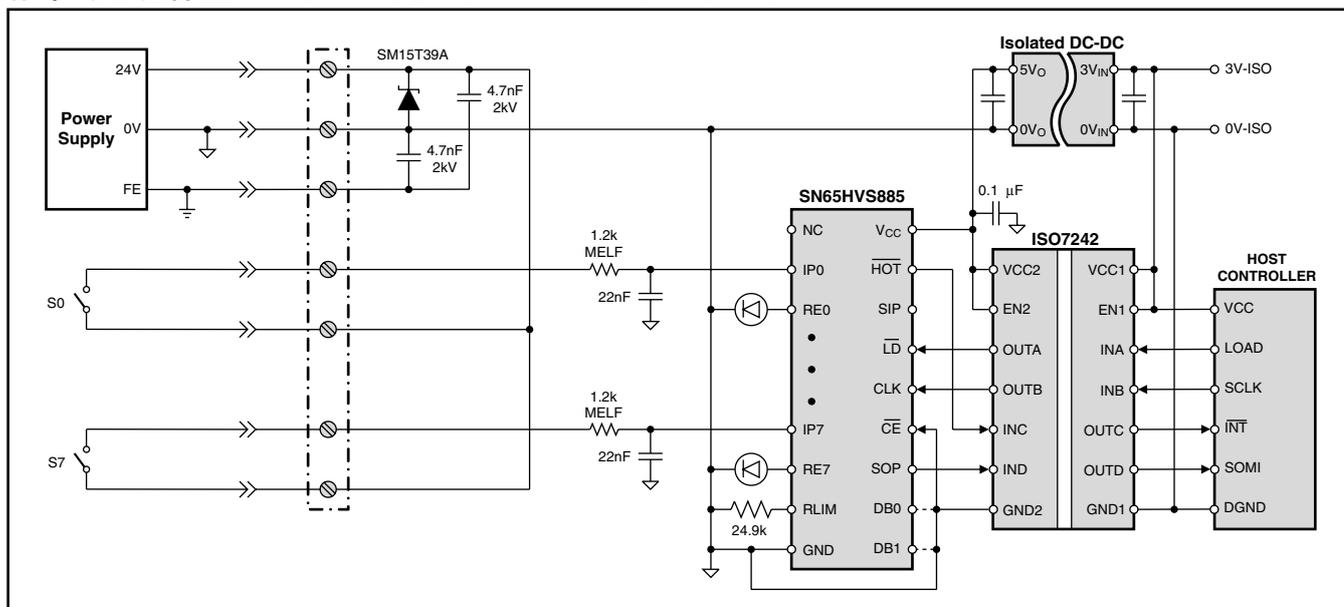


図 19. 標準的なデジタル入力モジュール・アプリケーション

パッケージ情報

製品情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
SN65HVS885PWP	ACTIVE	HTSSOP	PWP	28	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
SN65HVS885PWPR	ACTIVE	HTSSOP	PWP	28	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

⁽¹⁾ マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBsolete：TIによりデバイスの生産が中止されました。

⁽²⁾ エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt)：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素(Br)およびアンチモン(Sb)をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

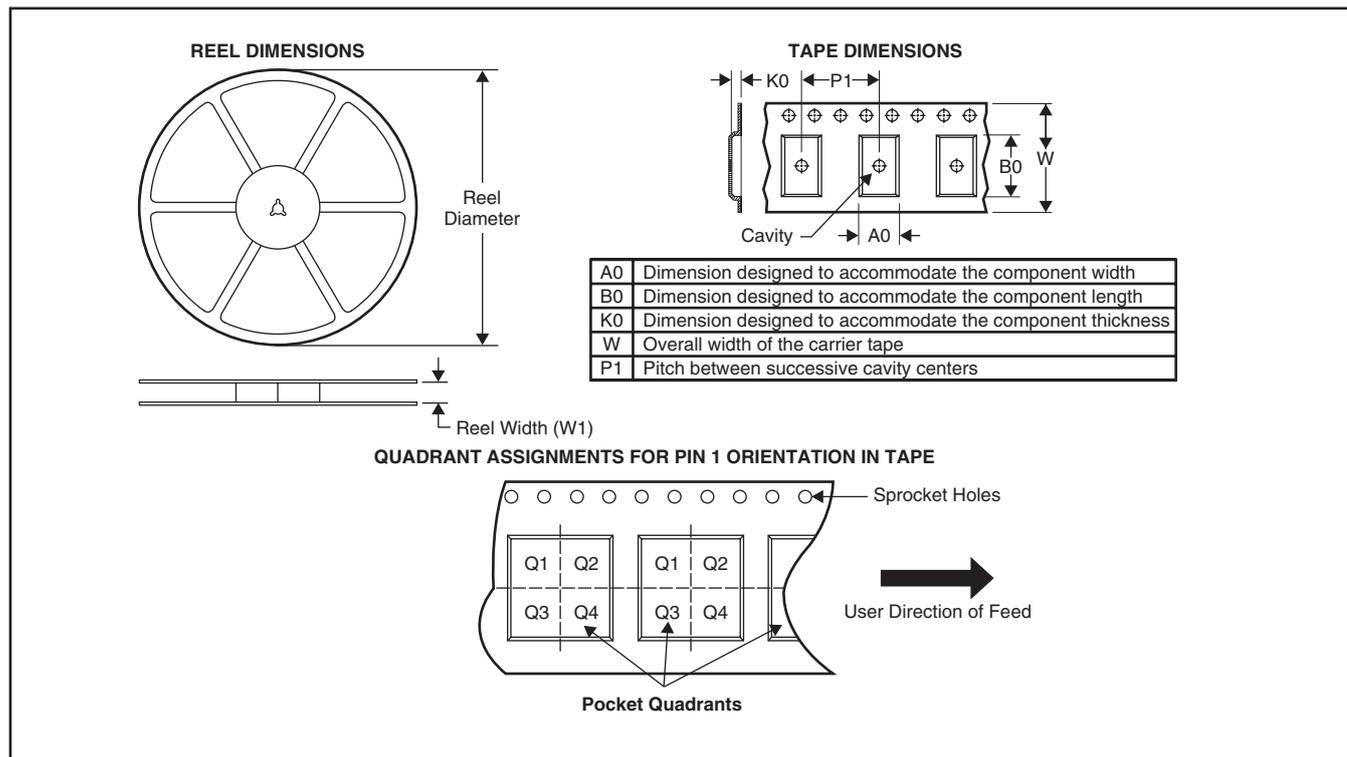
⁽³⁾ MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

パッケージ・マテリアル情報

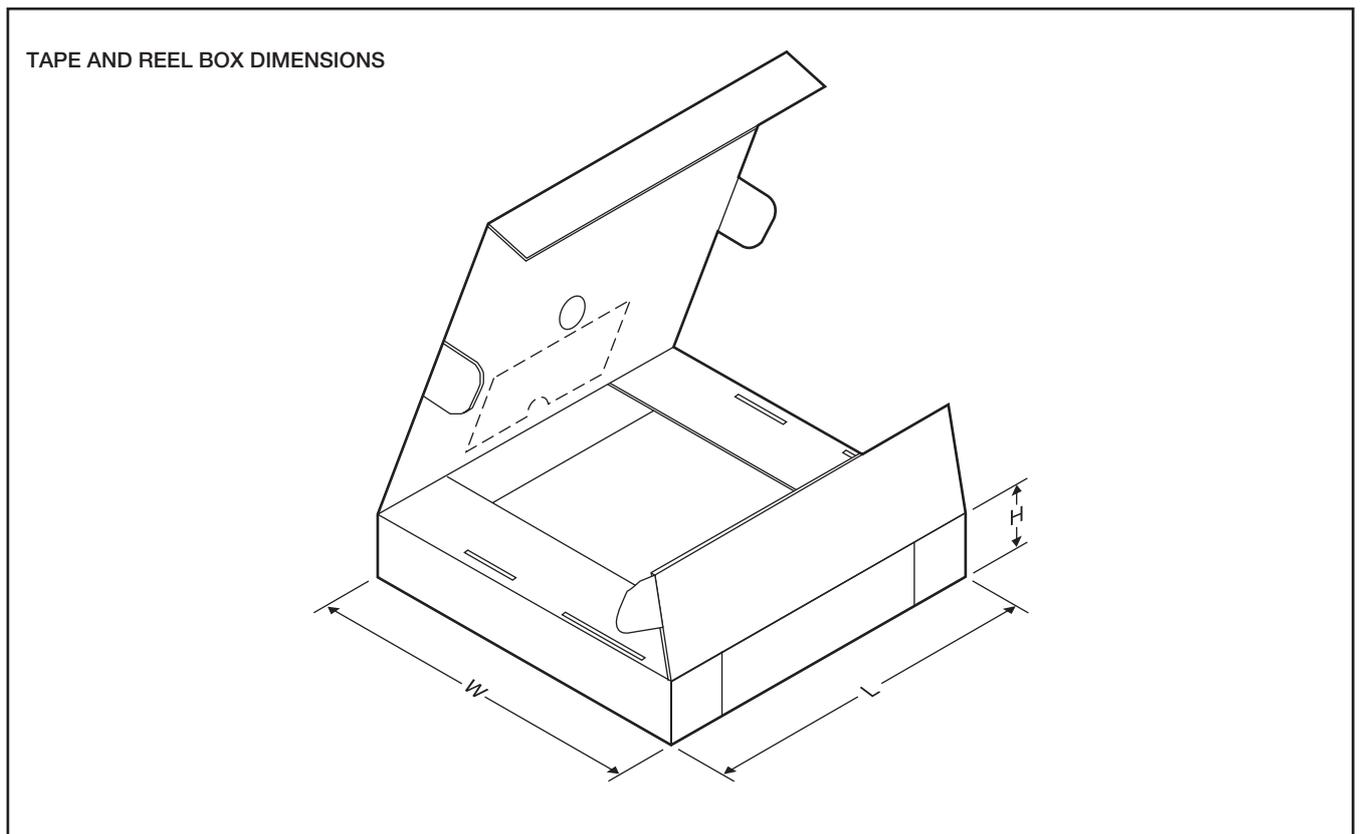
テープおよびリール・ボックス情報



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN65HVS885PWPR	HTSSOP	PWP	28	2000	330.0	16.4	6.9	10.2	1.8	12.0	16.0	Q1

パッケージ・マテリアル情報



*All dimensions are nominal

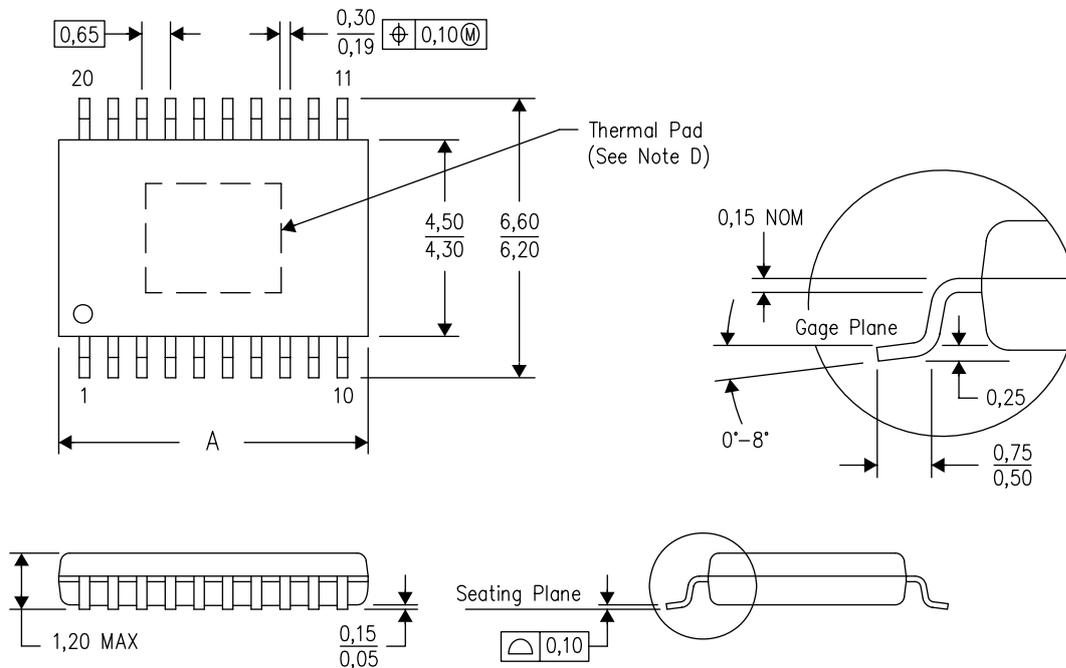
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN65HVS885PWPR	HTSSOP	PWP	28	2000	346.0	346.0	33.0

メカニカル・データ

PWP (R-PDSO-G**)

PowerPAD™ PLASTIC SMALL-OUTLINE PACKAGE

14 PINS SHOWN



PINS **	14	16	20	24	28
DIM					
A MAX	5,10	5,10	6,60	7,90	9,80
A MIN	4,90	4,90	6,40	7,70	9,60

4073225/H 12/05

- 注： A. 寸法はすべてミリメートルです。
 B. 本図は予告なく変更することがあります。
 C. ボディ寸法には、0,15mmを超えるモールド・フラッシュや突起は含まれません。
 D. このパッケージは、基板上的サーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』(TI文献番号SLMA002)を参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。
 E. JEDEC MO-153に準拠

サーマルパッド・メカニカル・データ

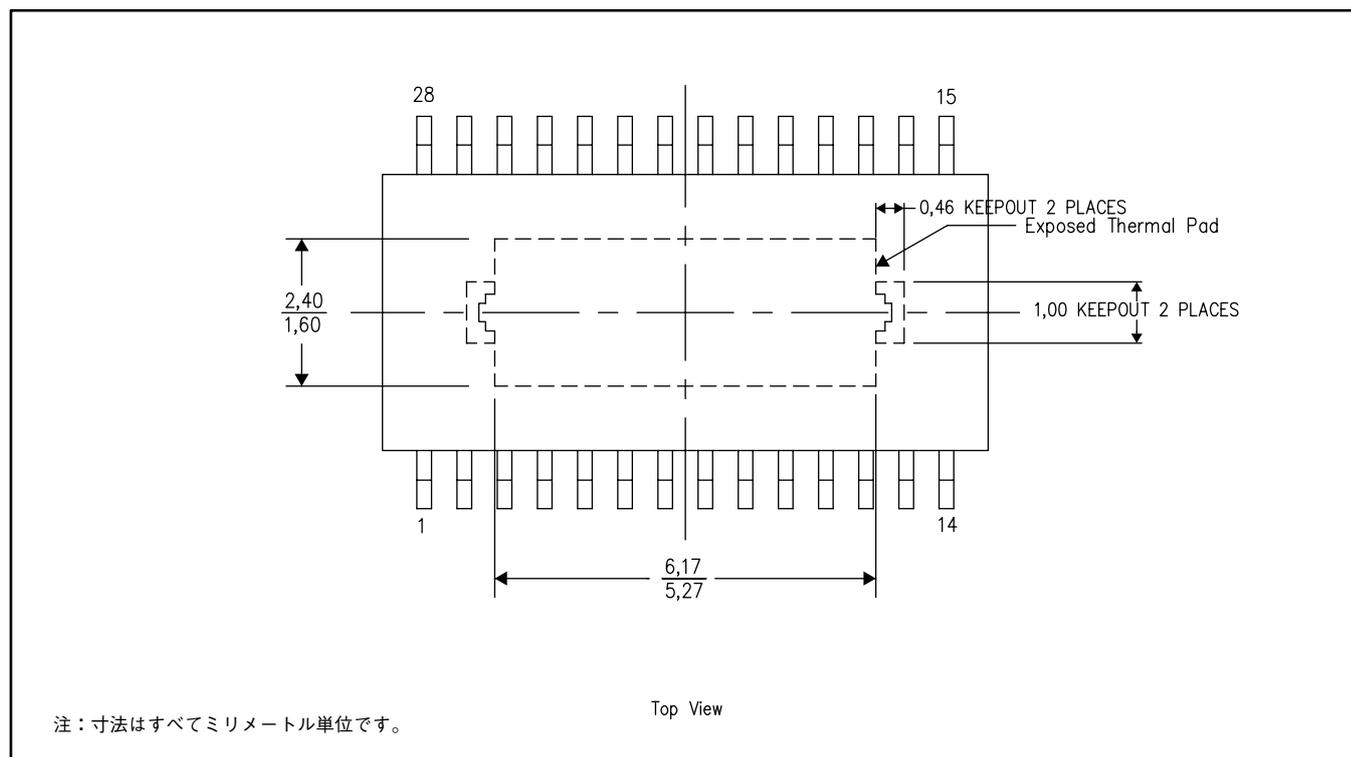
PWP (S-PDSO-G28)

熱特性について

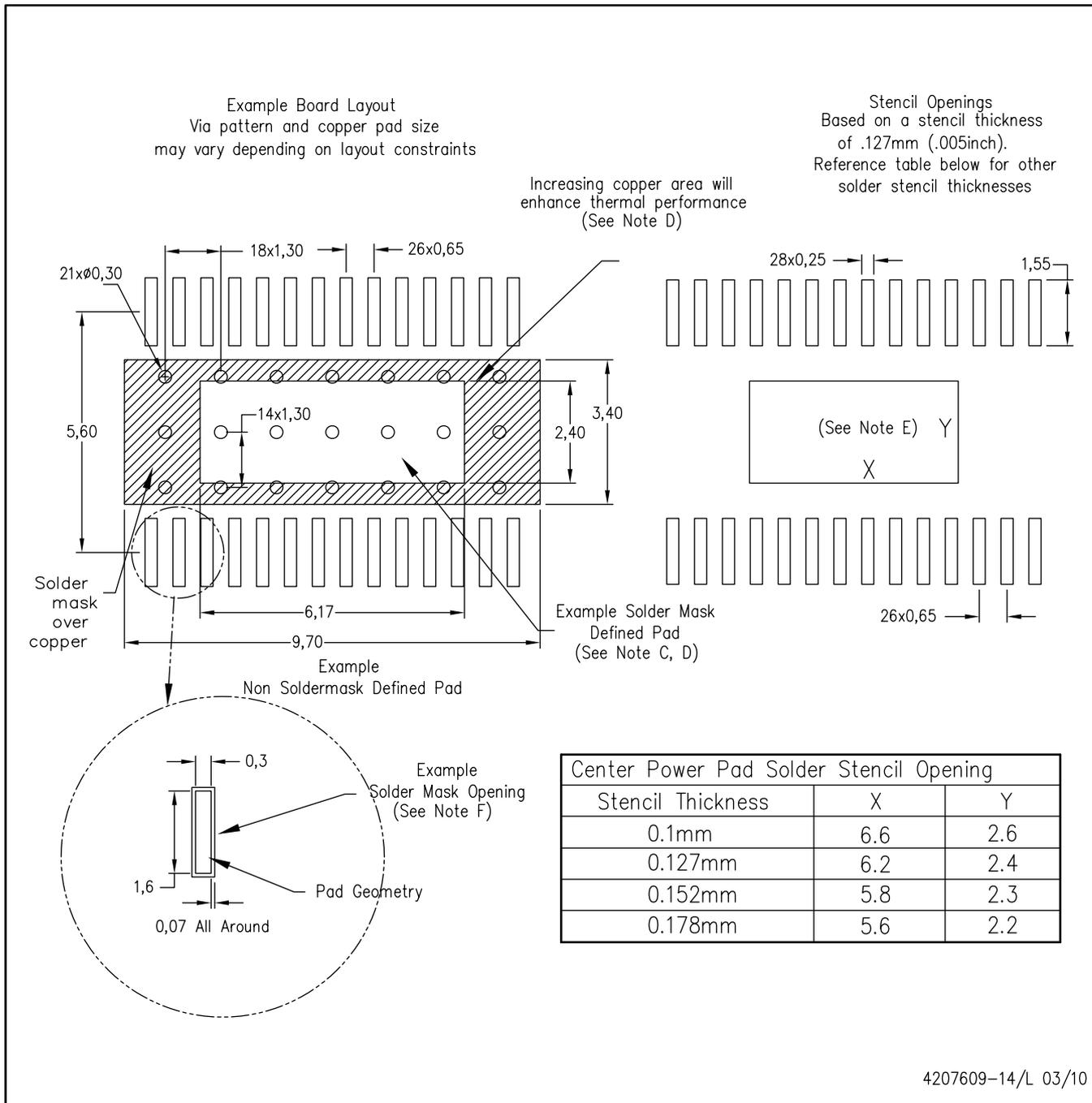
このPowerPAD™パッケージには、外部ヒートシンクに直接接続するように設計された、露出したサーマル・パッドが装備されています。このサーマル・パッドは、プリント基板(PCB)に直接半田付けする必要があります。半田付け後は、PCBをヒートシンクとして使用できます。また、サーマル・ビアを使用して、サーマル・パッドをデバイスの回路図に示された適切な銅プレーンに直接接続するか、あるいはPCB内に設計された特別なヒートシンク構造に接続することができます。この設計により、ICからの熱伝導が最適化されます。

PowerPAD™パッケージについての追加情報およびその熱放散能力の利用法については、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』(TI文献番号SLMA002)およびアプリケーション・ブリーフ『PowerPAD Made Easy』(TI文献番号SLMA004)を参照してください。いずれもホームページ www.ti.com で入手できます。

このパッケージの露出したサーマル・パッドの寸法を次の図に示します。



露出サーマル・パッドの寸法



- 注：A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. 代替設計については、資料IPC-7351を推奨します。
 D. このパッケージは、基板上的のサーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ「PowerPAD Thermally Enhanced Package」(TI文献番号SCBA017, SLUA271)を参照してください。これらのドキュメントは、ホームページ www.ti.com で入手できます。
 E. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。例に示したステンシル設計は、50%容積のメタルロード半田ペーストに基づいています。ステンシルに関する他の推奨事項については、IPC-7525を参照してください。
 F. 信号パッド間および信号パッド周囲の半田マスク許容差については、基板組み立て拠点にお問い合わせください。

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといひます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0~40、相対湿度: 40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上