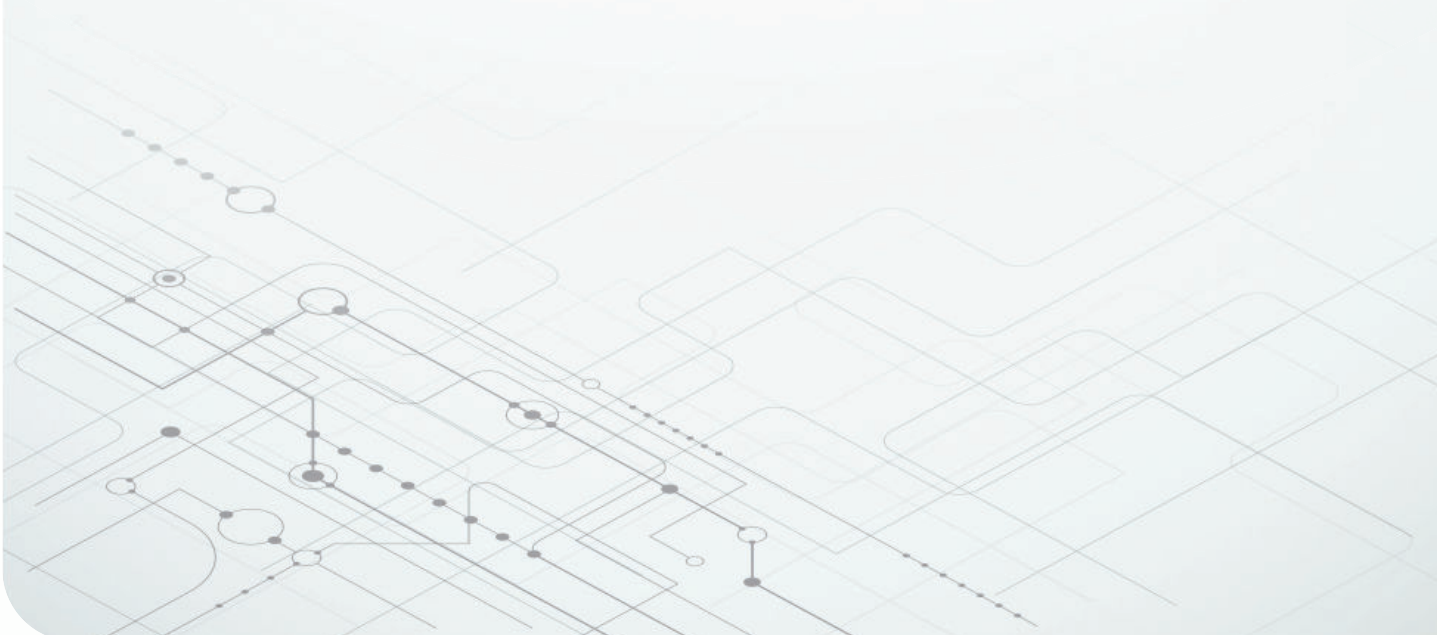


借助在封装方面取得的突破，加速模拟性能提升



Les Stark
Director of Package Development

Sreenivasan Koduri
TI Fellow



内容概览

-  **1 引言**
此白皮书探讨了业界通用封装类型与模拟半导体芯片和模块封装技术的最新创新成果，范围涵盖电源管理器件、运算放大器、数据转换器以及其他模拟集成电路 (IC)。
-  **2 封装变体如何满足市场需求**
为了了解市场对可靠性、成本效益和供应链弹性的要求，需要重点关注高效可靠的封装。
-  **3 电源效率**
在系统、子系统（板级）和封装（包括多个裸片和无源元件）级检查集成情况，以此说明封装技术是如何提高功效和功率密度的。
-  **4 使微型产品成为可能**
探索模拟封装技术的预期进步及其潜在影响。

引言

半导体几乎渗透到生活的方方面面，经过优化的器件可用于您能想到的每种应用。在摩尔定律的指引下，互补金属氧化物半导体 (CMOS) 技术推动了数字计算的发展，而双极半导体的各种变体则催生了能够将数字处理器与物理世界相连的模拟产品，这些模拟产品可以检测温度、压力、运动、光、声音以及触摸信号。

每个晶圆都包含数千个集成电路 (IC)，这些集成电路被分成单独的单元（即半导体芯片或裸片）。这些芯片易碎，需要采用保护性封装才能满足智能手表和工业机器人等产品的日常使用需求。如 [图 1](#) 中所示，除其他影响外，封装可以保护半导体芯片，提供与印刷电路板 (PCB) 的电气连接，并提供散热途径。随着半导体器件应用的发展，封装功能和外形尺寸也在不断演变，以满足不同的需求。

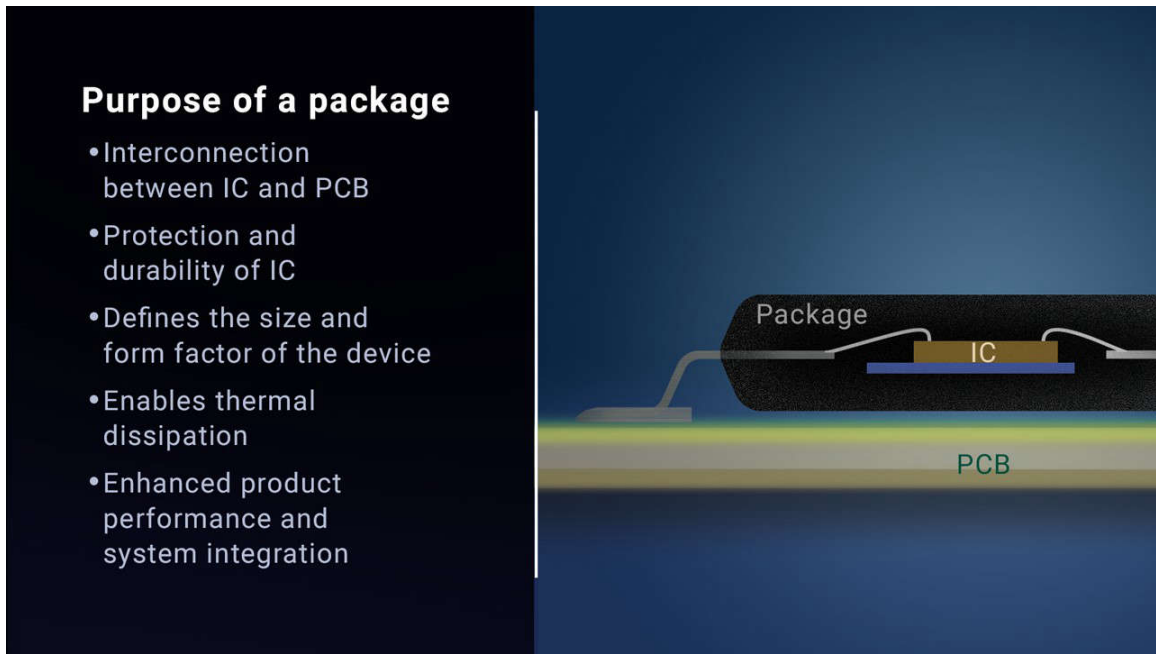


图 1. 典型模拟封装的内部图以及封装所起的作用。

半导体器件采用可优化性能并保护芯片的封装。每个封装都包含图 2 中所述的几个元件，包括引脚（或引线）、树脂、接合线和芯片本身。引脚或引线是器件和外部电路之间的接口，有助于传输信号和功率。树脂会覆盖芯片和接合线，使其免遭潮湿、灰尘、振动和冲击等因素影响。通过接合线将芯片连接到封装引线，从而在 PCB 上实现芯片和外部电路之间的电气连接。

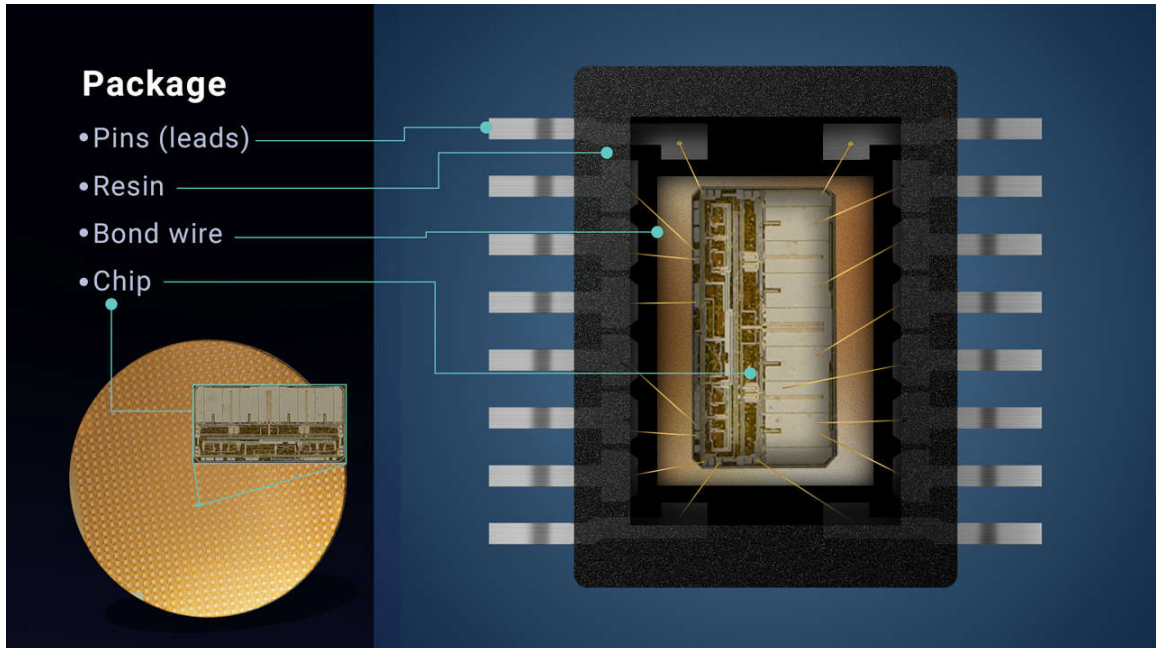


图 2. 封装的范围包括引脚（或引线）、树脂、接合线、芯片贴装环氧树脂和半导体芯片本身。

在当今快速变化的电子领域，设计工程师承受着巨大的压力，他们需要设计出能够满足严格的性能、成本和上市时间要求的模拟半导体。依靠具有不同封装选项的产品系列，设计人员能够灵活利用不同的封装类型和技术来优化性能、外形尺寸、热

管理和成本效益，从而帮助他们进行创新并缩短上市时间。数十年来，工程师一直依赖于业界通用的封装选项。图 3 显示了用于模拟和电源管理 IC 的几种常见和塑料封装。



图 3. 用于模拟和电源管理 IC 的常见封装类型和微型塑料封装。

封装变体如何满足市场需求

由于没有任何一种封装类型可以满足每个电子器件的设计要求，多年来，各种封装类型不断发展，以满足特定的需求，例如可靠性、电气性能、热性能、成本、供应链注意事项和尺寸。

例如，从小型玩具中的简单电子元件到汽车制动系统中的重要元件，可靠性要求因应用而存在很大差异。工业实现需要持久耐用的 IC，而迪拜、新加坡或阿拉斯加等气候地区的通信塔则需要能够承受极端温度、湿度和腐蚀性环境的器件。安装在航天器中的 IC 必须能经受发射冲击并能承受空间辐射。

在高速通信或高功率应用中，封装的电气阻抗会显著影响系统性能，因此需要优化芯片和封装之间以及封装和 PCB 之间的连接。虽然传统半导体器件在这些初始连接中依赖于细金键合线（直径通常为 $15\mu\text{m}$ 至 $50\mu\text{m}$ ），但现代器件也可以采用铜线键合、带状键合、高密度键合、铜接线柱、铜夹、焊锡凸点和硅通孔等方法来满足特定的电阻抗要求。

我们来了解一下催生多样化封装选项的市场要求。

成本效益

在优化 PCB、封装和器件的成本时，最大限度地减小器件的尺寸将降低成本；然而，许多应用可能需要输入/输出 (I/O) 间距较大的封装。在图 4 中，器件上的 I/O 焊盘间距小于 $100\mu\text{m}$ ，以实现较小的芯片尺寸，而这些相同的 I/O 扇出到大于 $650\mu\text{m}$ ，以满足低成本 PCB 的设计限制。

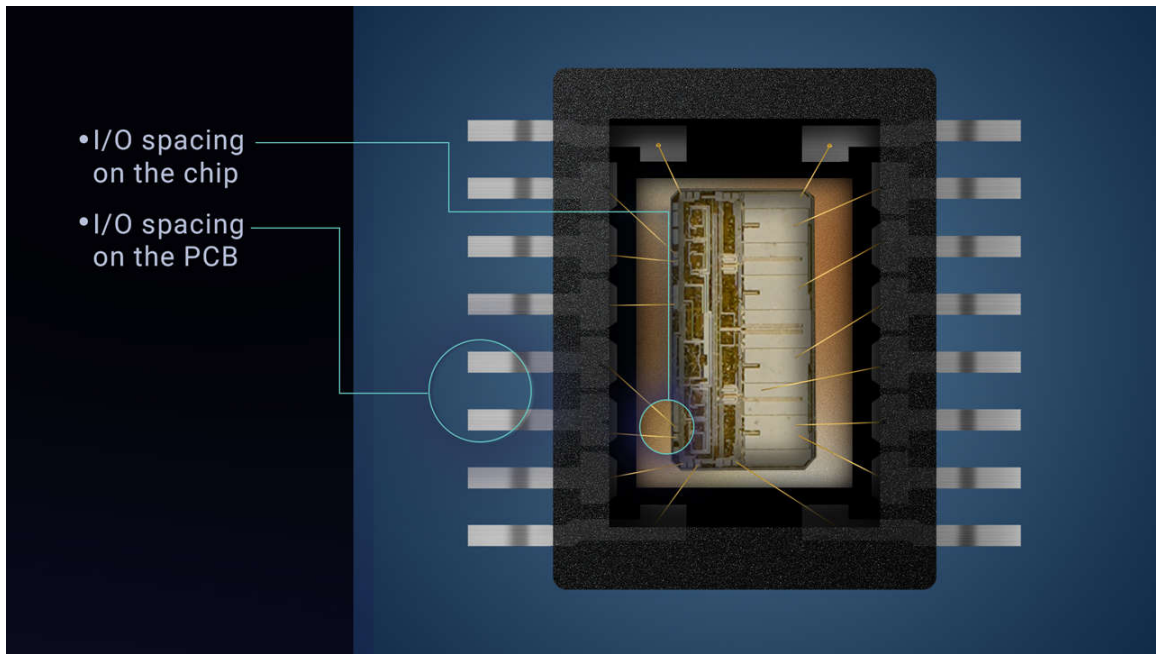


图4. I/O 间距小于 $100\mu\text{m}$ 是紧凑型芯片设计的典型值，而 I/O 间距大于 $650\mu\text{m}$ 则适合低成本 PCB 设计。

针对通用产品将 PCB 尺寸和封装尺寸标准化可实现从多家供应商处购买相同的器件。此外，此类封装具备灵活性，能够让器件尺寸持续缩小（这同样也能降低成本），同时又不会影响其在终端应用中的适配性。在某些情况下，封装可能会缩小，同时仍能满足**行业标准尺寸**的要求。这使得产品能够朝着采用微型封装的方向发展，同时对现有的 PCB 布局保持向后兼容性。

电源效率

对于设计高功率解决方案而言，效率是最重要的指标。虽然 TI 可以提供分立式场效应晶体管 (FET) 和稳压器，但在许多电源设计中，将 FET 与控制器集成非常重要。早期的设计依赖于许多金引线键合（如 图 5 所示）来最大限度地降低 FET 中的电阻，但导线成本有时会超过封装中芯片的成本。为了降低成本并提高功耗和性能，TI 开发了兼容铜引线的硅技术。

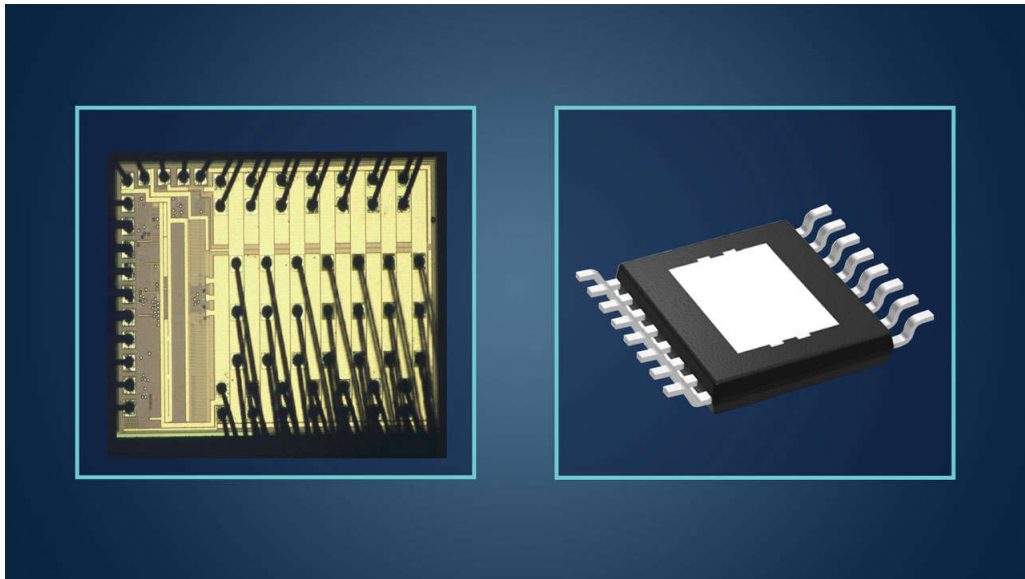


图5. 尽管 HTSSOP 封装可能只使用几个外部引脚，但为了满足集成 FET 在电流和电阻方面的要求，仍需要几十条粗规格的键合线。

随着功率密度的提高，TI 采用了垂直 FET 技术和铜夹（如 图 6 所示），以便在高电流封装中保持 FET 的低电阻。

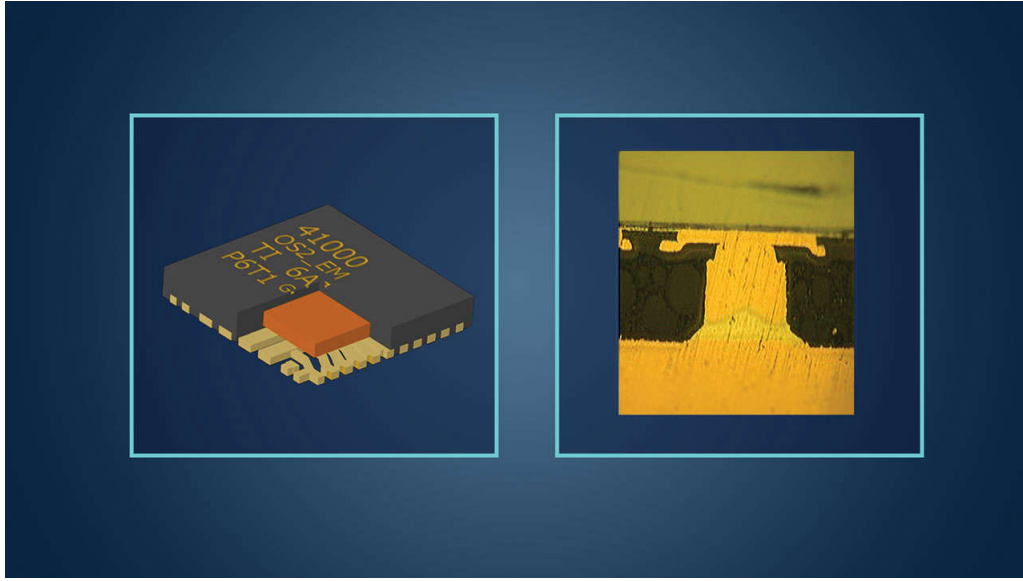


图 6. 与图 5 所示的多根键合线相比，高电流封装中使用铜夹可降低电阻。

半导体制造领域的创新包括：在同一芯片上集成了 CMOS 和双极晶体管技术，促进了具有集成控制器的高性能 FET 的发展。为了满足低电阻和先进控制器的要求，TI 开发了 HotRod™ 技术，该技术使用低电阻铜凸点将 PCB 上的电源电路紧密连接到芯片上，如 图 7 所示。

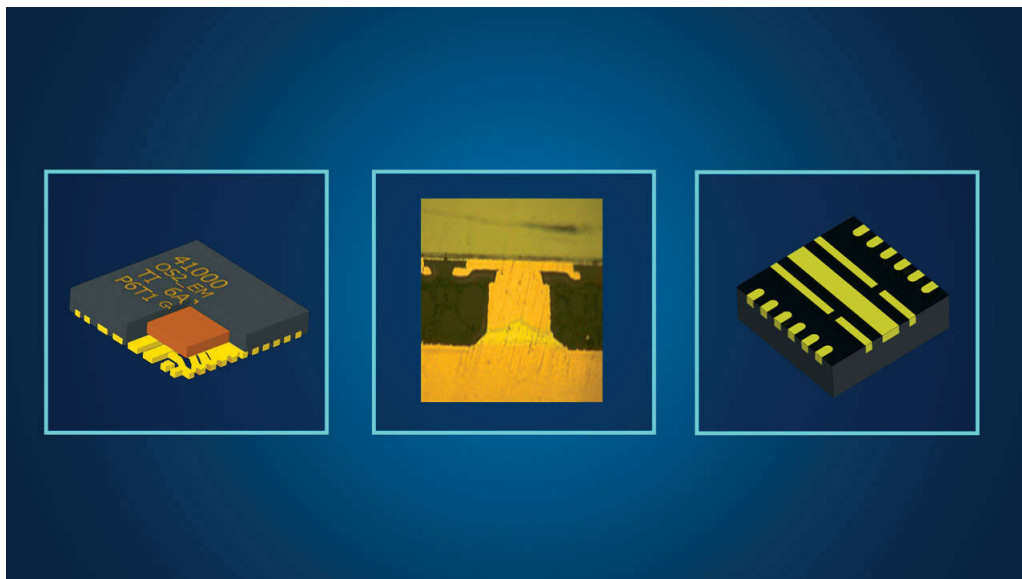


图 7. 在封装中，铜凸点直接将裸晶连接到铜，从而实现从 FET 几乎直接到 PCB 的路径。

对于需要采用业界通用封装尺寸的设计人员而言，TI 的**增强型 HotRod QFN 封装技术**可提供在整个封装内路由信号的灵活性（如 图 8 所示），同时保持超低电阻的连接，从而高效地为终端设备供电。

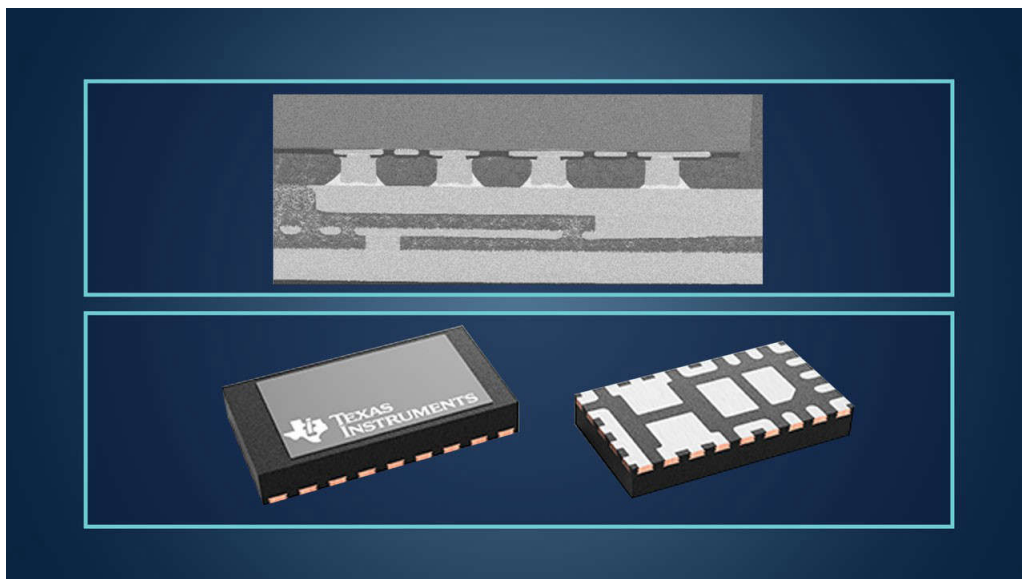


图 8. 增强型 HotRod 技术将器件连接到厚铜布线层。这种方法可使 PCB 的电阻非常低，同时允许灵活地使用散热焊盘或匹配标准化封装尺寸。

有许多应用（例如电子手写笔）都需要极度微型化。如图 9 和图 10 所示，将电感器集成到封装中有助于解决小尺寸限制问题，以便设计人员能够在过去不适合的地方实现高效率开关稳压器。除了实现微型化外，TI 的 **MicroSiP™ 封装**（如 图 9 和 图 10 所示）还旨在通过将芯片紧密耦合到 PCB 内的较厚铜层，从而将所有模块热量传递到 PCB。

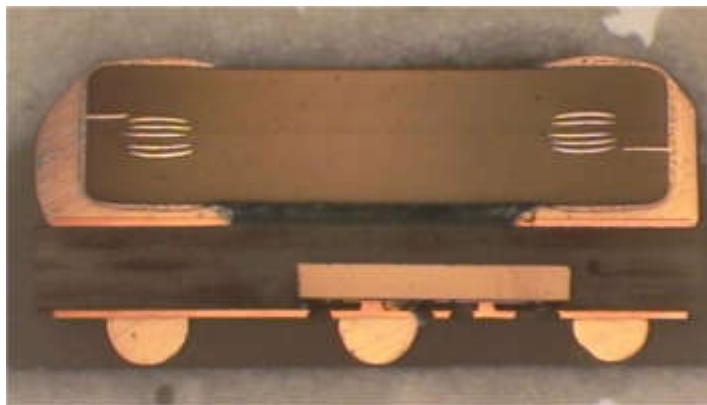


图9. 采用 MicroSiP™ 封装的 TI TPS82670 降压转换器的横截面。嵌入式硅电路位于其电感器下方

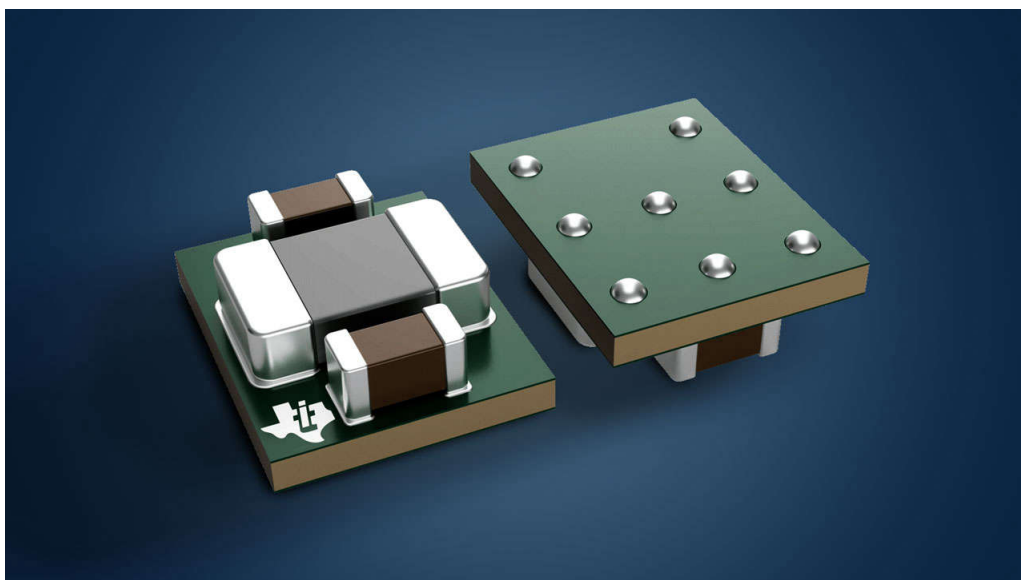


图10. 采用 MicroSiP 封装的 TPS82670 降压转换器的顶视图和底视图。

设计工程师还需要利用更大功率的模块，将高效电感器直接集成到封装中，同时提高功率密度的限制。TI 新的电源模块采用 MagPack™ 技术，这是我们新推出的专有集成磁性封装，可以提高功率密度和效率、降低温度和辐射，同时最大限度地减小布板空间并降低系统功率损耗。采用 MagPack 技术的模块（例如 **TPSM82866A** 6A 降压转换器）的功率密度接近 $1\text{A}/1\text{mm}^2$ ，如 图 11 和 图 12 所示。

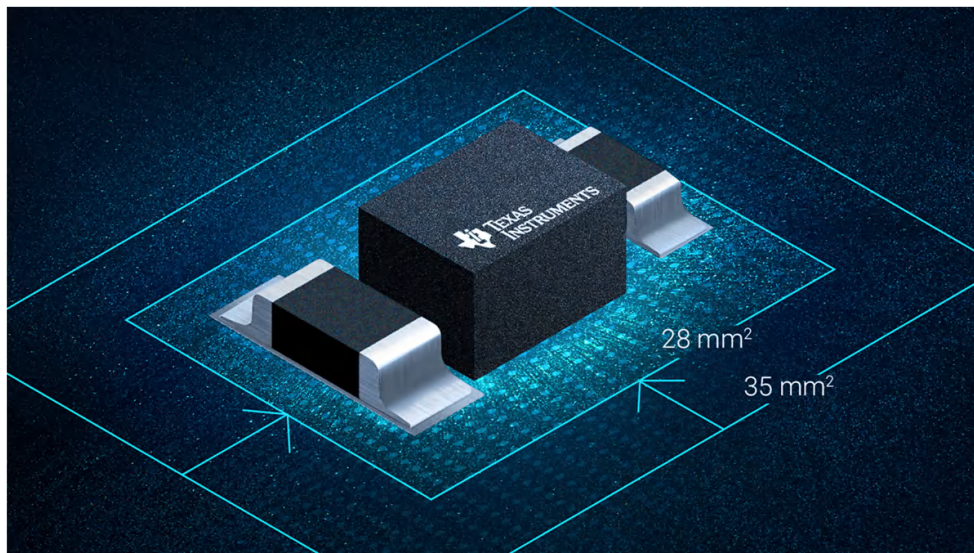


图 11. 采用 $2.3\text{mm} \times 3\text{mm}$ MagPack 封装的 TPSM82866A 6A 降压转换器可实现 28mm^2 的总解决方案尺寸。

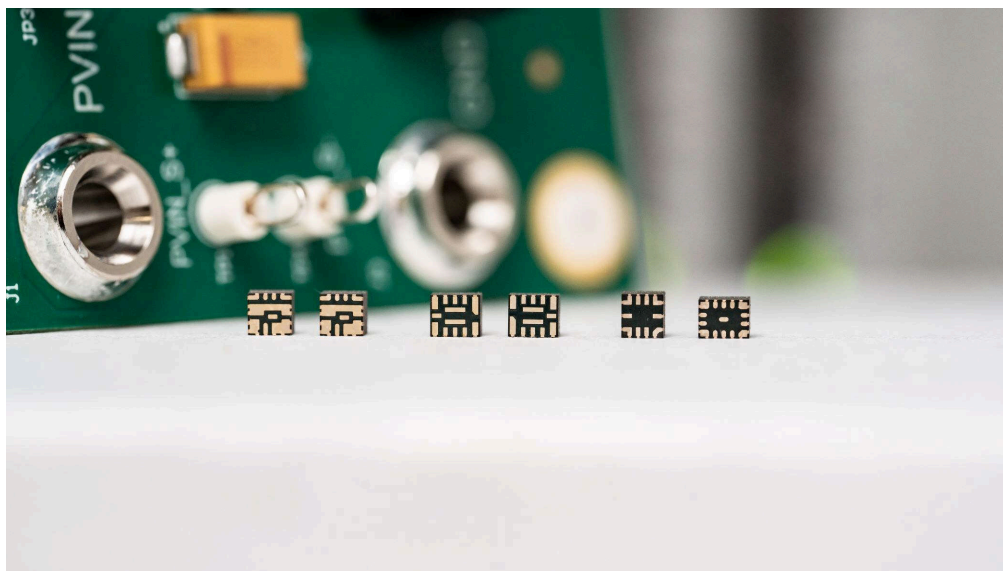


图 12. 采用 MagPack 技术的电源模块比同类 3A 和 6A 模块小 20%。

因具有高功率密度并能够在更高的电压下运行，氮化镓 (GaN) 功率级在电池充电和太阳能等市场中越来越受欢迎。如 图 13 所示，TI 的 **100V LMG3100 GaN FET** 采用增强型 HotRod 封装技术，能够在接近输入电压的位置放置散热过孔，同时电源焊盘可优化封装的功耗。

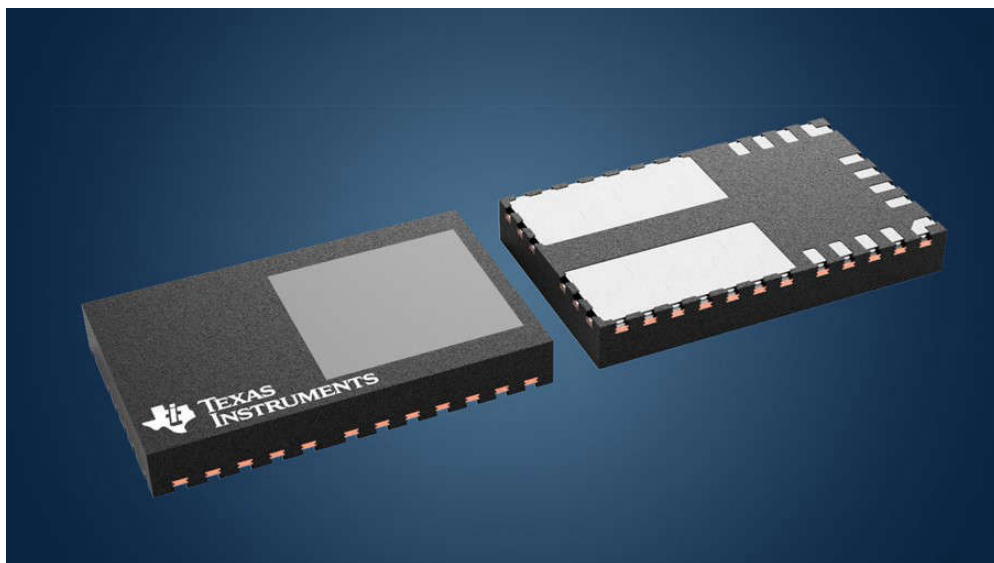


图 13. 采用 15 引脚 very thin quad flat no-lead (VQFN) 封装的 LMG3100 GaN FET 功率级。GaN 器件采用大型源极和漏极焊盘以及外露芯片来改进热管理。

TI 的三相 **DRV7308 GaN 智能电源模块 (IPM)** 是另一款基于 GaN 的器件，采用业界通用的 quad flat no-lead (QFN) 12mm x 12mm 封装，尺寸比同类 250W IPM 小 55%，并且使 PCB 尺寸缩小超过 65%，如 图 14 所示。

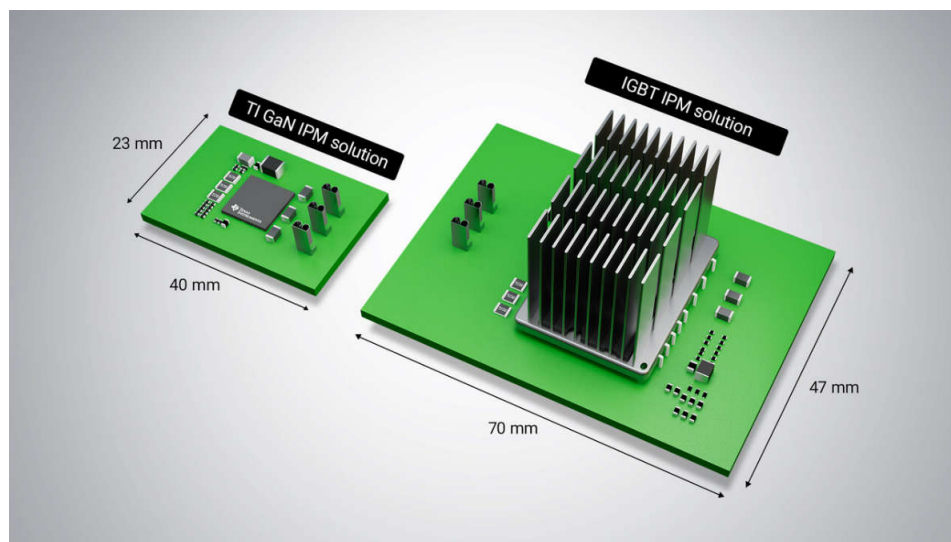


图 14. DRV7308 GaN IPM PCB 与 250W 绝缘栅双极晶体管解决方案相比。

使微型产品成为可能

如果智能手机、助听器或相机镜头等产品所需的器件必须非常小或非常薄，晶圆芯片级封装 (WCSP) 无疑是最佳选择。这些封装直接在晶圆上构建，I/O 则在硅表面创建。尽管尺寸紧凑，但图 15 中所示的超小型电流检测放大器等 WCSP 需要经过增强才能帮助确保可靠性。特制的覆层可保护芯片免受 PCB 上的机械应力影响，同时经过优化的冶金能够承受热应力以及弯曲和掉落等潜在的机械挑战。阅读公司博客《[封装的力量](#)》，了解 TI 如何帮助工程师创建更小的设计。

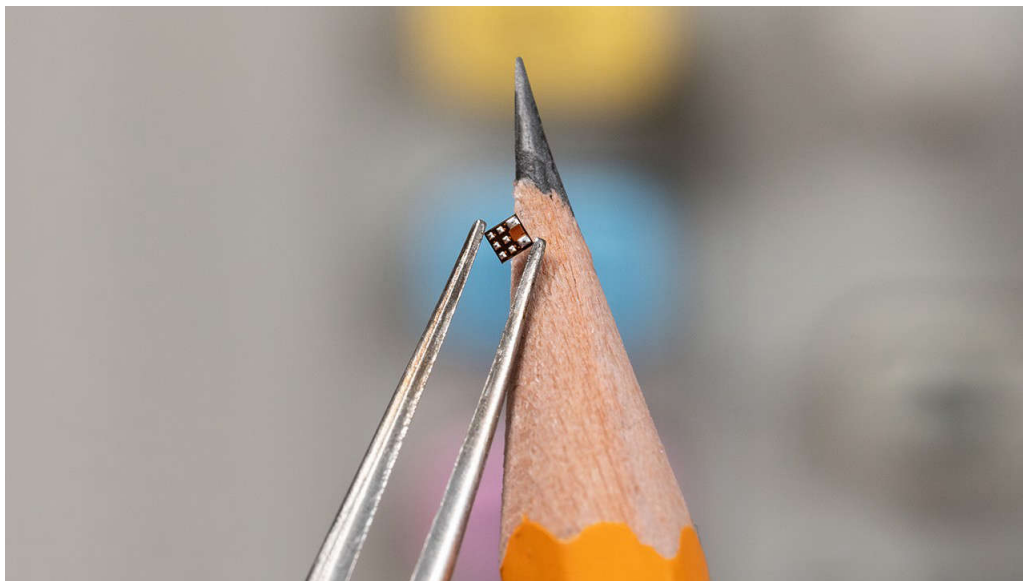


图 15. 对于采用 EZShunt™ 封装技术的 INA700 电流检测放大器，有 1.2mm × 1.33mm WCSP 这一封装选项可供选择，总面积仅为 1.637mm²。集成的 2mΩ 铜引线框用作分流电阻器。

高精度解决方案

过去，电压基准或时钟等精密器件采用昂贵的低应力陶瓷封装。如今，TI 可生产采用更实惠的塑料封装（例如薄型紧缩小外形封装 (TSSOP)）的精密器件，同时保持高水平的精度和性能。此外，低应力成型化合物和硅上的缓冲层进一步提高了性能。在振荡器、时钟和计时电路中，TI 的**体声波 (BAW) 技术**可节省布板空间，同时在较高频率下提高计时精度。

图 16 突出显示了采用低模量材料和 BAW 技术制成的时钟的横截面，该时钟可对封装应力进行去耦以实现高精度。

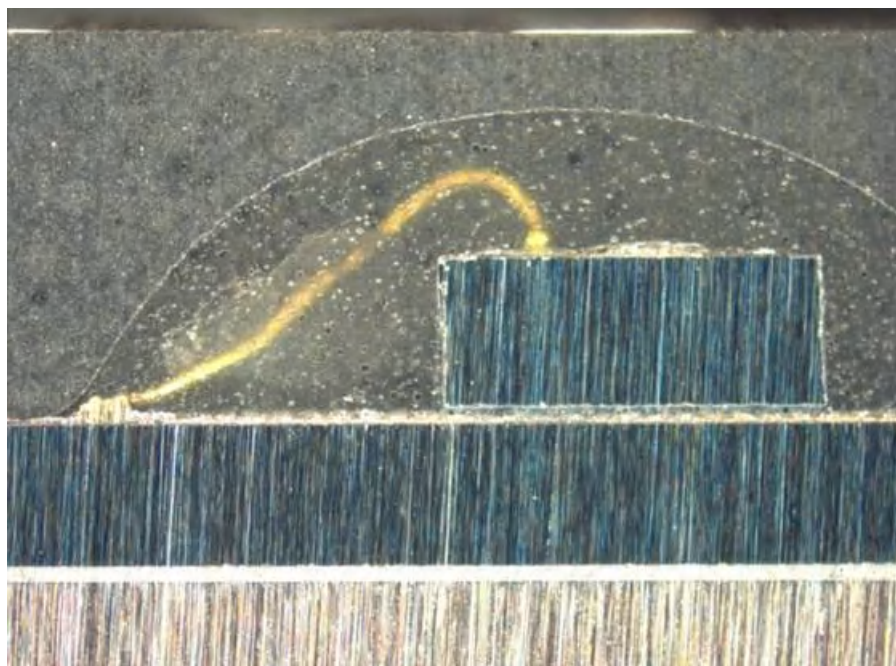


图 16. 采用低模量材料和 TI BAW 技术制成的敏感时钟芯片的横截面图，该时钟芯片可将封装应力与硅电路分离，从而在宽温度范围内实现一致且精确的计时性能。

高压

生产工作电压超过 650V 的器件存在一个特殊的挑战。严格遵守有关引线间距和封装设计的行业标准才能防止封装外部产生电弧。在封装内部，专用的模塑化合物等材料必须能够在长时间的高温、高湿和大偏置电压条件下防止电介质击穿。对封装结构进行精确的电场分析有助于防止封装内部产生电弧。

图 17 显示了采用 QFN 封装的 LMG3624 650V、170mΩ GaN FET，它使用特殊的高压塑料和引线间距。此外，集成了驱动器和保护功能的 **LMG3650R035 650V、35mΩ GaN FET** 采用带有散热焊盘的晶体管外形无引线 (TOLL) 封装，可支持高达 36A 的电流，而且具有更出色的散热性能。

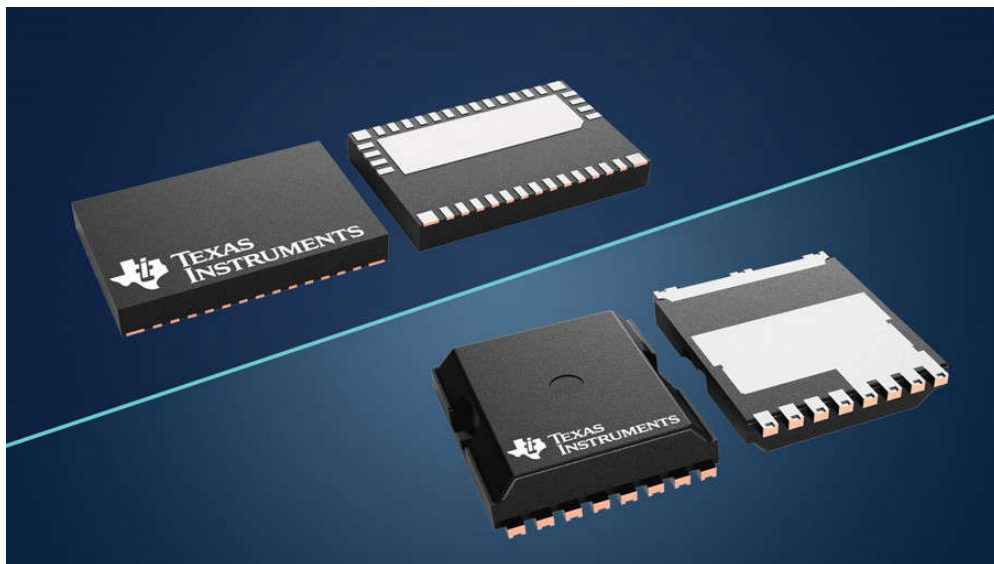


图 17. 650V、170mΩ GaN FET 采用 QFN 封装，可在实现微型化的同时保持引线间距，以支持高电压。TI 带散热焊盘的 TOLL 封装中的 650V 35mΩ GaN FET 支持更高的电流，并改善了热管理。

隔离

对于电动汽车、机器人和其他电压可能超过数千伏的应用，电子产品设计中的隔离特性至关重要。隔离封装有助于提高安全性并确保系统受到保护。对于 200V 以上的电压，引线键合的形状和导线相对于器件的轨迹很重要。导线离器件太近可能会跨隔离栅产生电弧路径。图 18 显示的 **TPSI3050-Q1 隔离式开关驱动器** 会在整个封装中共享信号和电源，而封装会通过隔离栅隔离电压。

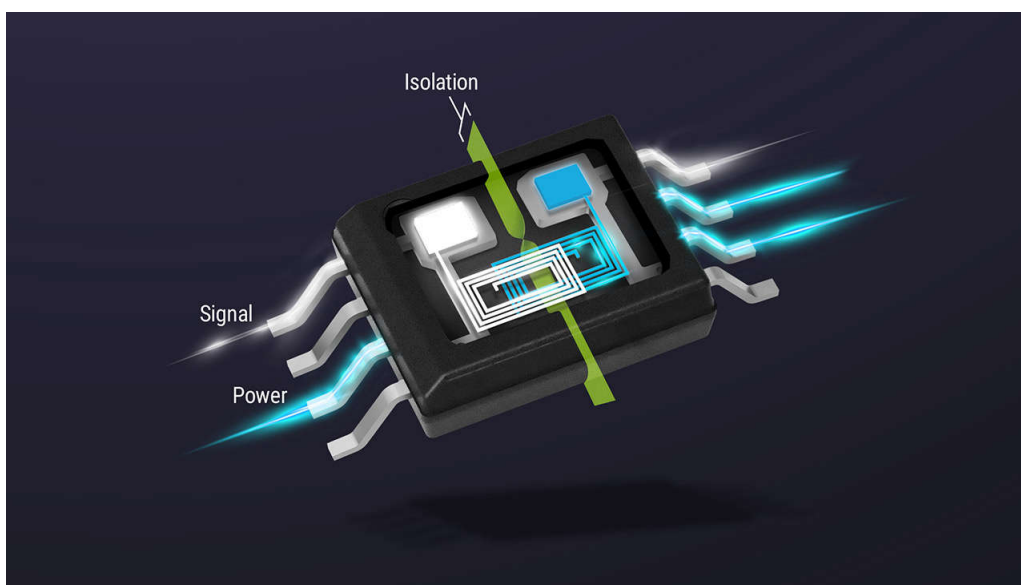


图 18. 使用磁隔离通过隔离栅可靠地发送电源和信号。

一个封装中包含多个芯片

某些设计能够从将多个硅节点集成到单个封装中受益。例如，BQ40Z50-R2（请参阅图 19）等电池管理芯片通过堆叠硅，将低成本逻辑电平与闪存存储器和高精度电压测量结合在一起。

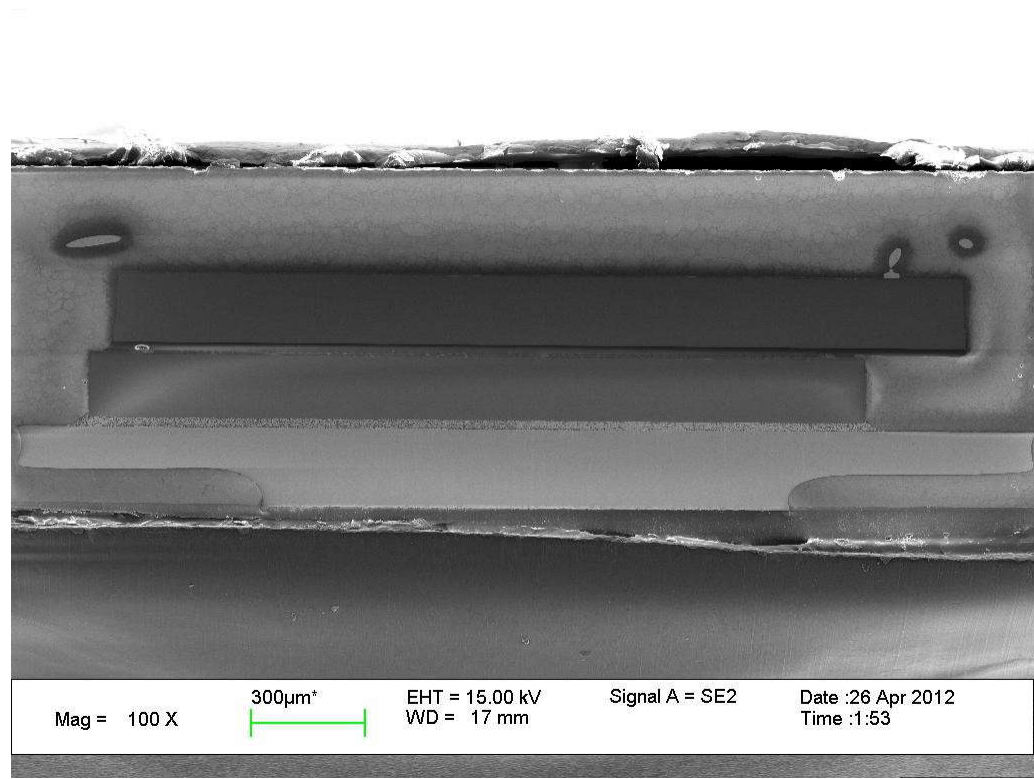


图 19. TI 的 BQ40Z50-R2 电池管理 IC 在单个封装中采用了两种硅技术。

多芯片封装还可以提高器件中的硅密度。图 20 展示了硅面积如何通过堆叠多个芯片和在模拟前端器件中使可用通道增加一倍，以超过封装的物理尺寸。



图 20. 通过硅堆叠提高密度的多芯片模拟前端封装。

图 21 显示了模拟前端封装的顶视图，该封装通过两根导线将每个芯片连接到每条引线。

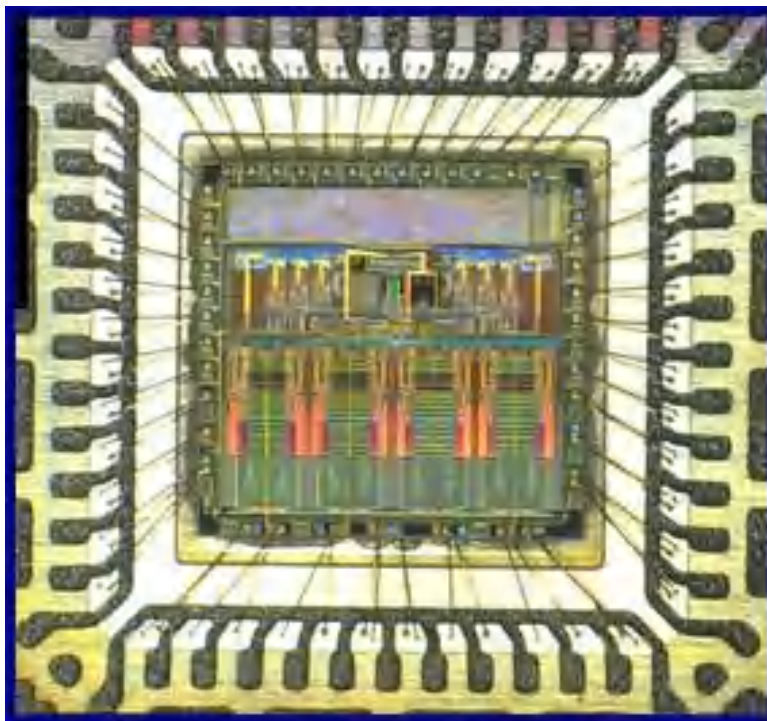


图 21. 模拟前端封装的顶视图。

封装可靠性测试

可靠性直接影响产品寿命、性能和整体系统成本。TI 实施了符合电子器件工程联合委员会 (JEDEC)、汽车电子委员会 (AEC) 和合格制造商列表 (QML) 等行业标准的**严格可靠性测试**，以推出可在汽车、工厂自动化和航天等应用中长时间稳定运行的优质产品。

TI 在制造模拟产品方面拥有深厚的专业知识，并且可以提供各种封装技术，专为满足不同市场和应用的需求而定制。无论是为具有极端温差的汽车环境、工业工厂机器人还是超小型个人电子产品进行设计，设计工程师都需要能够承受环境应力的 IC 封装。TI 开发可满足严格设计和安全要求的封装，包括具有热性能和长期可靠性的封装。

图 22 显示多个正在进行高温工作寿命测试的封装。

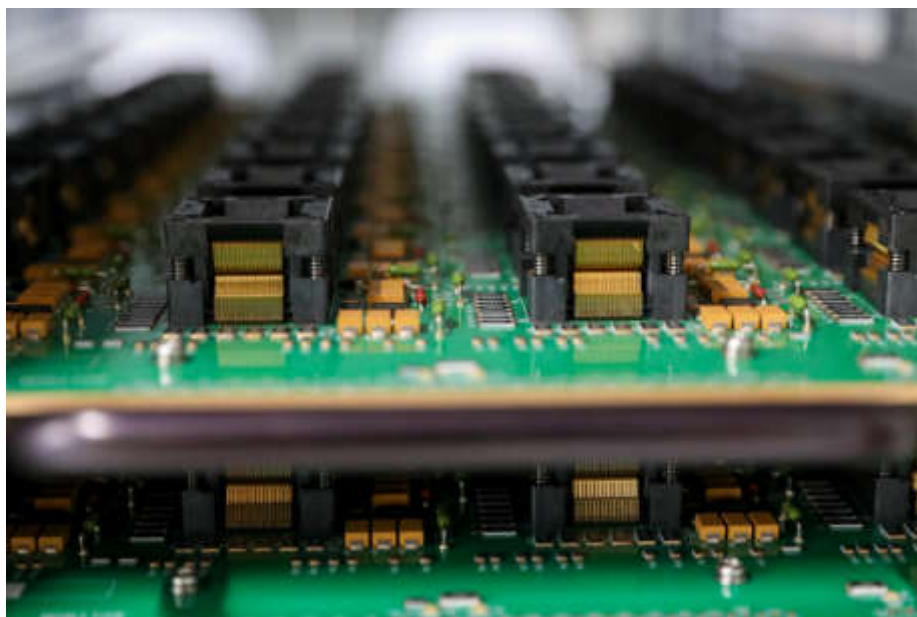


图 22. TI 的一家封装和测试工厂正在进行高温测试，其中电路板上采用多种封装形式的测试插座用于检测高温环境下的工作寿命。

航天级封装

航天级器件采用 QML 认证的封装进行设计，包括专为在极端太空条件下运行而设计的 QML V 类 (QML-V) 陶瓷封装和 QML P 类 (QML-P) 塑料封装。图 23 所示为 QML-V 陶瓷封装和 QML-P 塑料封装。

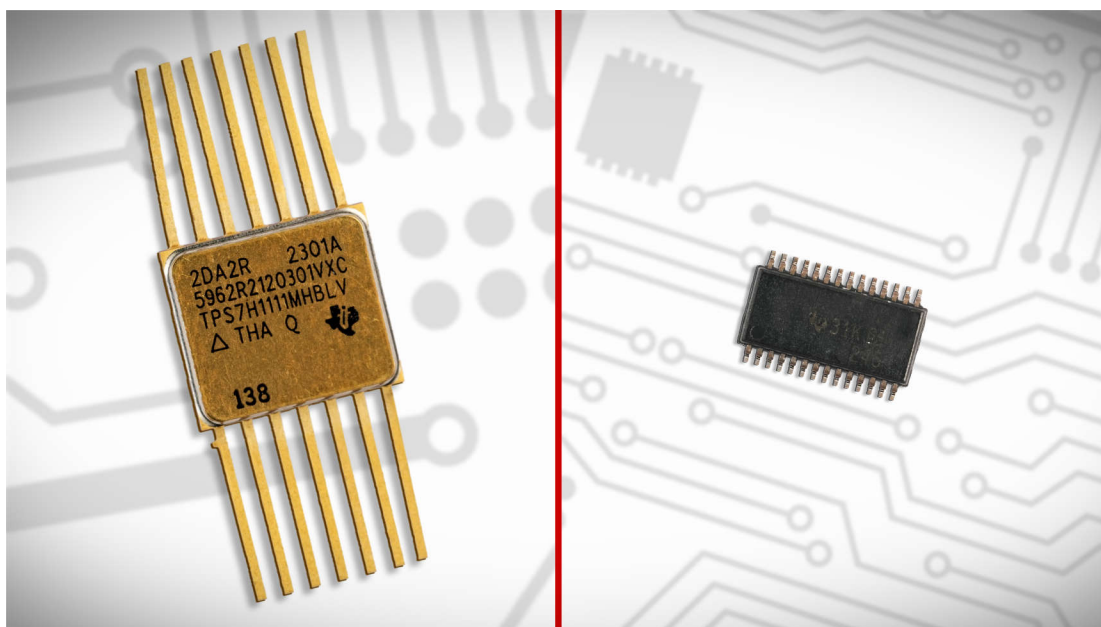


图 23. 由于具备 QML 封装能力，TI 得以销售适用于航天级设计的模拟产品，包括 QML-V 陶瓷封装和 QML-P 塑料封装。

借助耐辐射技术（包括扩展的老化测试和逐批次鉴定），航天级元件可满足 QML 认证的严格要求。图 24 所示为如何对航天级封装进行耐辐射测试。

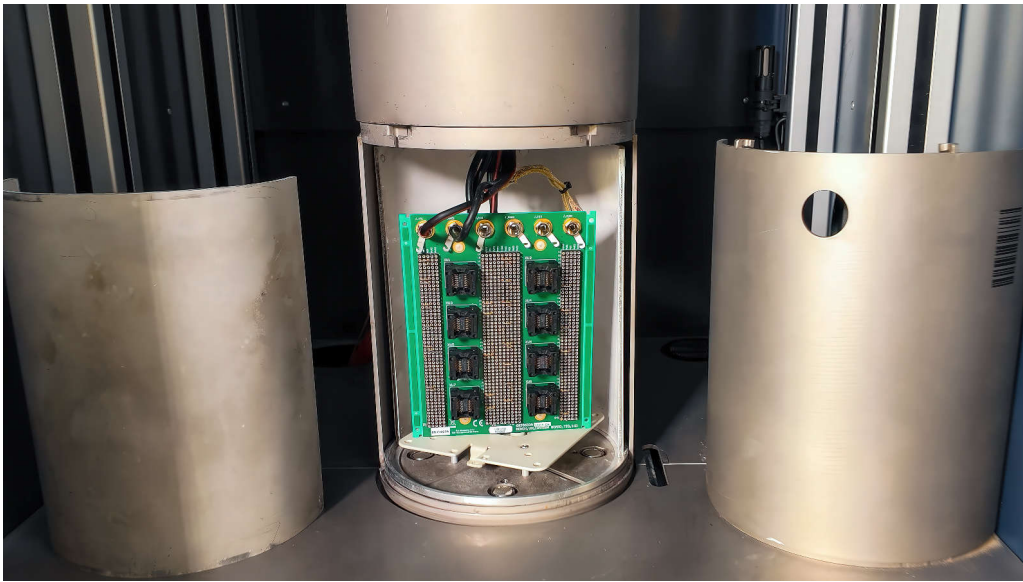


图 24. 高可靠性封装的耐辐射测试。

考虑哪些器件和封装在 PCB 上的表现最佳时，了解如何平衡可靠性要求非常重要。最终，产品和封装测试可帮助 TI 准备好要发货给全球客户的产品。图 25 所示为公司将产品送到产品配送中心之前在 TI 工厂进行的最终测试。

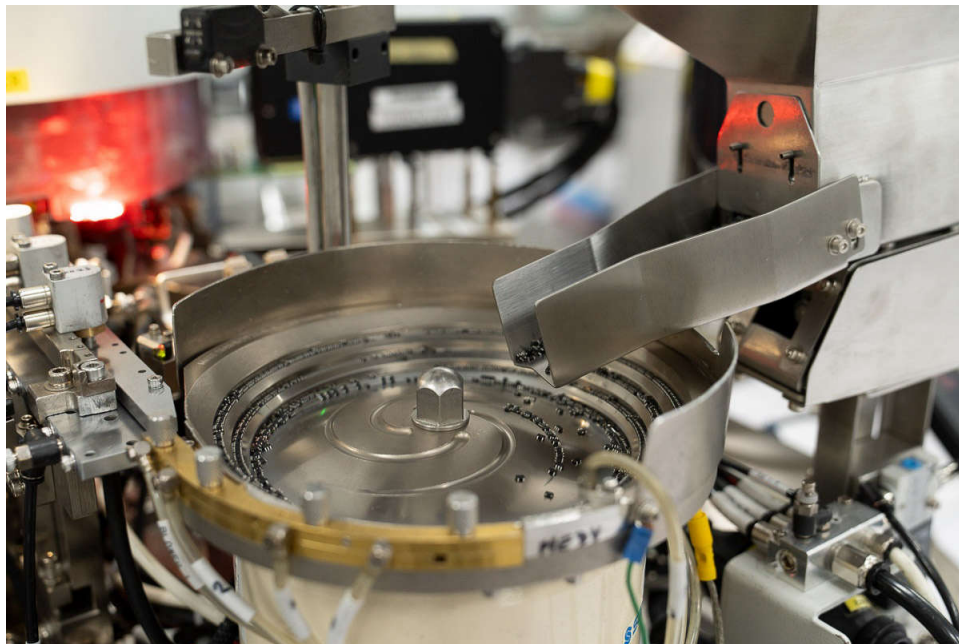


图 25. 在封装的最后一步，我们对每个 TI 产品进行测试，以做好发货准备。

结语

尺寸更小、更紧凑的设计趋势将继续增长。模拟封装的进步使工程师能够将更多功能集成到更小的外形尺寸中，同时保持高精度和性能，以增强用户体验并创造新的设计可能性。能源和计算系统现在需要器件以专用的模塑化合物进行封装，这些模塑化合物能够承受超过 650V 的电压，并在高温、高湿度和大偏置电压条件下长时间保持高效运行。汽车系统、工业自动化

和医疗保健器件都依赖于更为可靠的半导体解决方案，这些方案所采用的封装需要能够承受一系列环境条件，比如恶劣条件、极端温度、振动以及电磁干扰。

TI 对内部制造和技术的投资使公司能够更好地控制整个制造流程，同时还降低了成本。通过优化封装解决方案以满足特定的应用需求，TI 可以探索新的设计方法和技术，同时实现最高水平的质量和可靠性，从而推动创新并满足不断变化的行业需求。

其他资源

- 查找 TI [封装](#)。
- 详细了解[我们的创新封装方法](#)。
- 阅读公司博客《[封装的力量](#)》。

重要声明: 本文所提及德州仪器 (TI) 及其子公司的产品和服务均依照 TI 标准销售条款和条件进行销售。建议客户在订购之前获取有关 TI 产品和服务的最新和完整信息。TI 对应用帮助、客户的应用或产品设计、软件性能或侵犯专利不负任何责任。有关任何其它公司产品或服务的发布信息均不构成 TI 因此对其的认可、保证或授权。

HotRod™ and MagPack™ are trademarks of Texas Instruments.
所有商标均为其各自所有者的财产。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司