

了解隔离器的失效模式

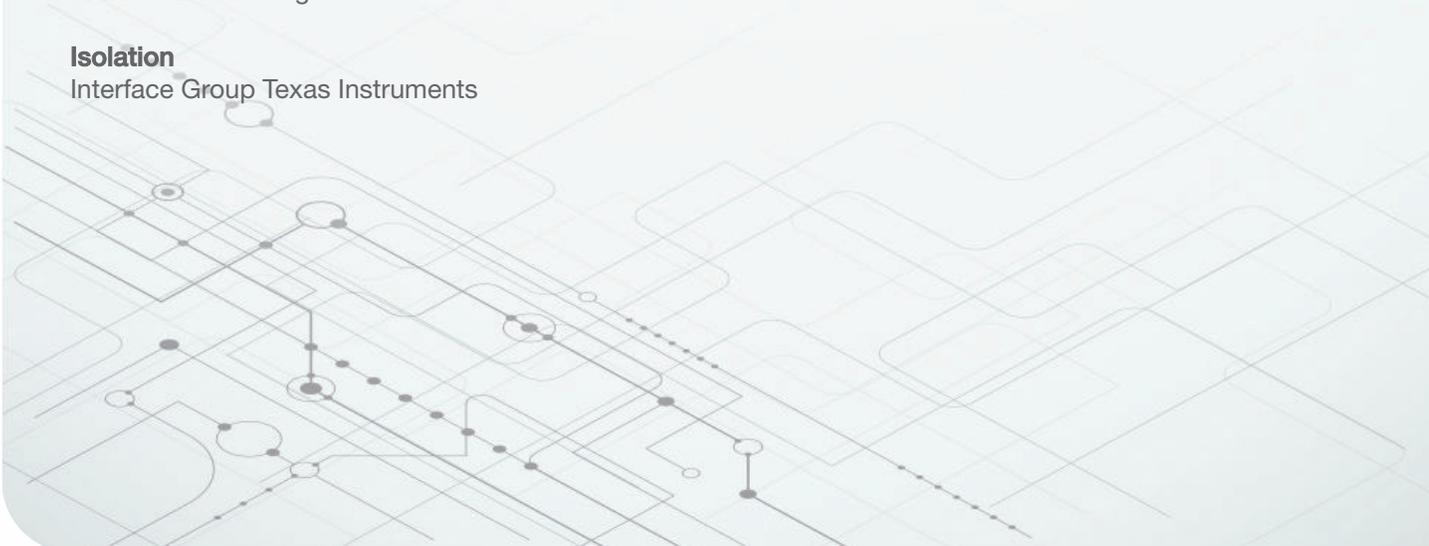


Anant S. Kamath
Systems Engineering Manager

Neeraj Bhardwaj
Applications Engineer

Kannan Soundarapandian
Product Line Manager

Isolation
Interface Group Texas Instruments



分析隔离器在高压、高电流应力故障条件下的失效情况非常重要，从而确定是否需要采取额外措施来防止电气危险。

隔离器是一种器件，可更大限度地减少两个系统或电路之间的直流 (DC) 和不需要的瞬态电流，同时允许在两者之间传输数据和动力传动。在大多数应用中，除了使系统正常运行外，隔离器还充当抑制高电压的屏障。例如，在图 1 所示的电机驱动系统中，隔离式绝缘栅双极晶体管 (IGBT) 栅极驱动器将低电压信号从控制模块电平转换为以逆变器输出为基准的 IGBT 栅极驱动控制。同时，它们还会在高压（直流总线、逆变器输出和输入电源线）和控制模块（可能具有人可触及的连接器和接口）之间形成保护屏障。

在高电压应用中，隔离栅发生故障可能会对操作人员造成潜在危害，或对敏感控制电路造成损坏，从而进一步导致系统故障。因此，在正常和故障条件下，了解导致隔离器

失效的原因非常重要。您还需要了解每种情况下的故障性质，以检查是否需要采取额外措施来防止发生电气危险。

在本文中，我们将讨论隔离器的两种可能的失效模式。第一种情况是当隔离栅上的电压超过隔离器的额定限值时。第二种情况是集成在隔离栅附近的隔离器中的电路或元件因高电压和高电流组合而受损。这可能会导致隔离栅损坏。在我们的分析中，我们以 TI 的全新增强型隔离技术和传统光耦合器为例。我们展示了虽然所有隔离器都在首次失效模式时发生“失效短路”，但 TI 隔离器会由于更高的隔离性能而降低失效的可能性。我们还通过分析和测试结果表明，TI 增强型隔离器会在第二种失效模式下“失效断开”。

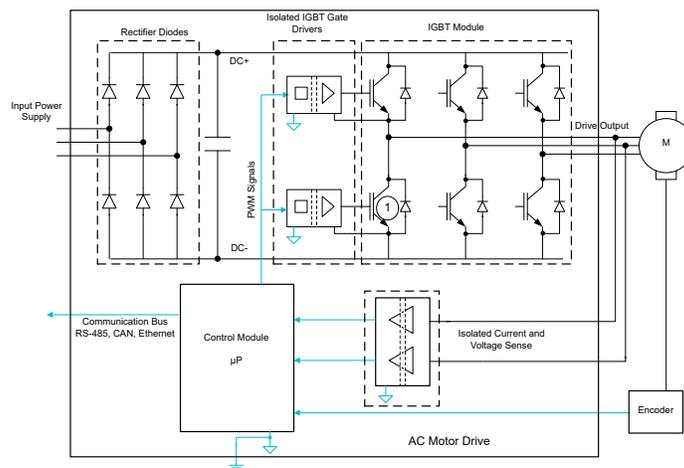


图 1. 交流电机驱动的简化方框图。

失效模式 1：跨隔离栅的高电压

隔离器配置的示例如图 2 所示。隔离器具有两组引脚。一组在 1 侧，另一组在 2 侧。在正常运行时，1 侧的引脚都是相对于 GND1 的低电压；2 侧的引脚都是相对于 GND2 的低电压。隔离器中耗散的功率取决于施加到隔离器引脚上的电压和电流。在正常运行时，功率保持在隔离器数据表中规定的最大限值以下。GND1 和 GND2 之间可能存在非常高的电压。该电压出现在隔离器的内部隔离栅上。

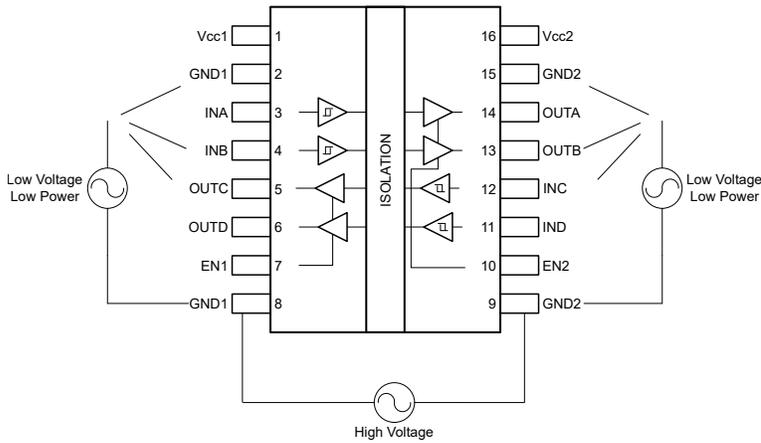


图2. 隔离器的正常运行配置示例。

隔离器可承受不同幅度和持续时间的高电压瞬态曲线。相应地，隔离器的隔离性能可通过多个参数进行量化。60秒隔离耐受电压（ V_{ISO} 和 V_{IOTM} ）表示可承受因切换负载或故障而在系统电源线上引起的短时过压。重复峰值或工作电压（ V_{IOWM} 和 V_{IORM} ）是隔离器在其整个工作寿命期间可以连续承受的电压。浪涌耐受电压（ V_{IOSM} ）是对特定瞬态曲线的耐受度（1.2/50 μ s，请参见 IEC 61000-4-5），表示在直接和间接雷击期间电源线路中的感应电压。

对于每个参数，都通过电压值设置了限值，该电压值会导致隔离栅断开，从而在隔离器的一侧与另一侧之间形成短路。这些参数在隔离器的数据表中给出，反映了隔离器在不损坏的情况下处理高电压的能力。参考 [1] 中详细讨论了这些参数。在系统级别，例如对于图 1 所示的电机驱动系统，电源进线确实会遇到上述不同的过压曲线。隔离式栅极驱动器的一端电连接到交流线路，另一端以接地端为基准，很明显，栅极驱动器中的隔离栅直接面临这些应力。

图 3 和图 4 显示了这些穿过隔离栅的高压应力，例如，使用 TI 的一个光耦合器和一个串联电容器增强型隔离器时。当应力电压上升到超过隔离器的安全限值时，隔离栅可能会降级，从而在 1 侧和 2 侧之间形成低电阻路径。对于光耦合器，隔离栅是硅酮和绝缘胶带的组合；而对于 TI 的隔离器，隔离栅是两个高压 SiO_2 电容器的串联组合。在每种情况下，由于额定限值是通过使隔离栅失效而获得的，因此根据定义，两个隔离器都会发生“短路故障”。

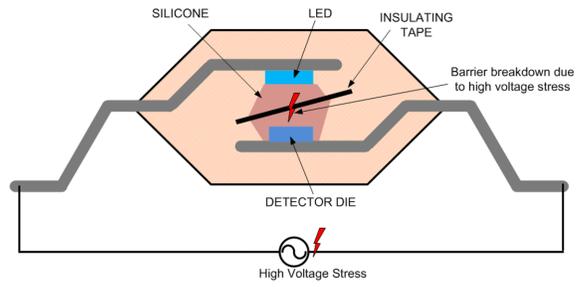


图3. 光耦合器上的高电压应力。

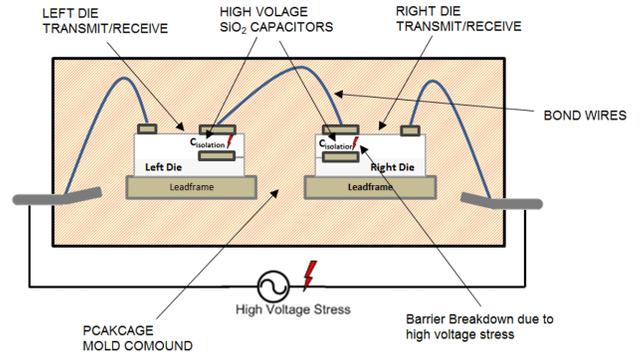


图4. 串联电容器隔离器上的高电压应力。

根据具体应用，终端设备标准决定了系统中所用隔离器的规格。这些标准可确保隔离器比实际用例中它们在隔离栅上可能遇到的电压应力水平更强。例如，IEC 61800-5-1 规定了交流电机驱动应用中使用的隔离器的要求。选择符合终端设备标准的隔离器可更大程度地降低实际运行期间隔离栅因过压而击穿的风险。但是，如果隔离器超过标准要求，则可以进一步降低风险。

本文所述的 TI 增强型隔离器件使用 SiO_2 作为绝缘材料，其击穿强度 (500V/ μ m) 远高于竞争解决方案所使用的击穿强度。例如，传统光耦合器中使用的硅酮和塑封的击穿强度为 30V/ μ m 至 50V/ μ m。TI 增强型隔离器还采用精密半导体制造工艺制造而成，能够严格控制尺寸和间距。由于这两个因素，TI 器件在给定封装下具有很高的隔离性能。它们可以有效解决暂时性的电压和浪涌问题以及长达多年的持续高压运行问题。例如，采用 16-SOIC 封装的 TI 隔离器的工作电压比同类竞争解决方案高 50%。有关 TI 隔离器隔离性能的更多详细信息，请参见相应的产品数据表和参考资料 [1]。

对于给定应用，TI 增强型隔离器件可以提供临界裕度，甚至超出终端设备标准规定的要求，从而更大幅度地降低发

生失效模式 1 的可能性。参考 [2] 中讨论了 IEC 61800-5-1 标准以及 TI 隔离器与此标准要求性能对比。

失效模式 2: 靠近隔离栅的高电压和高电流组合

在异常或故障事件下，隔离器一侧的电压或电流可能相对于同一侧的接地非常高（请参见图 5）。这方面的一个示例是低阻抗输出引脚上的短路事件。另一个示例是任何引脚对高压直流总线短路，导致电气击穿。这些是大功率事件，因为高电压和高电流同时存在。

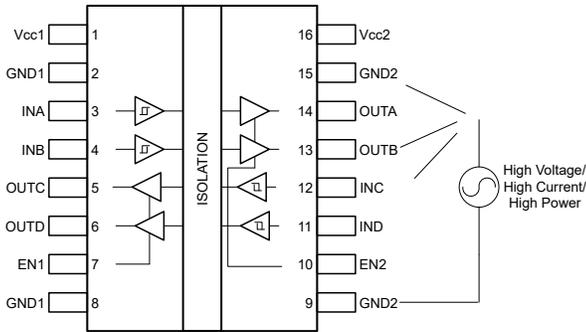


图 5. 隔离器一侧的高功率耗散。

当发生这些事件时，电过应力 (EOS) 或内部发热会导致隔离栅性能下降。例如，如果图 6 中的光耦合器在 2 侧发生大功率事件，则会导致检测器芯片上发热或发生 EOS。这种损坏很容易延伸到绝缘材料中，从而降低隔离性能。可以假定绝缘层没有完全损坏，但同时很难准确量化剩余的绝缘层量。

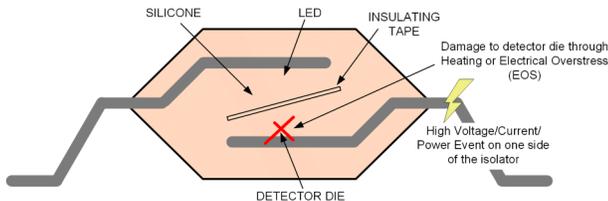


图 6. 隔离器一侧的高功率耗散。

观察图 7，对于基于串联电容器的隔离器，2 侧的高压/大功率事件可能会损坏右芯片，包括作为右芯片一部分的隔离电容器。但是，由于相互交错的塑封，损坏不会延伸到左芯片，也不会延伸到放置在该芯片上的隔离电容器。这样可以保持隔离，同时保留大约一半的原始绝缘层。例如，如果原始隔离器的额定值为增强型隔离，则在大功率事件后，预计它会保留一个电容器的完全隔离额定值。因

此，虽然隔离器“失效断开”，但“基本绝缘”仍保持不变。

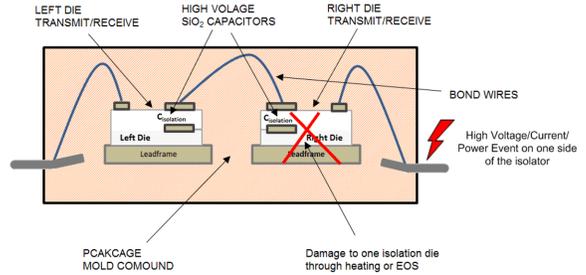


图 7. 隔离器一侧的高功率耗散。

防止失效模式 2 的一种方法是通过外部方式，例如通过限流电源，确保即使发生故障，隔离器内部散发的热量也限制为一定的安全限值。该限值是通过隔离器数据表中电流和功率的“安全限值”指定的，低于该限值，隔离性能保持不变。

但是，这样的电流限制并不总是可行的。返回至图 1，如果 IGBT (1) 受到集电极到栅极击穿的影响，直流总线的高电压出现在栅极驱动器输出引脚上，并在连接到该引脚的电路板上产生电过应力。没有一种简单的方法可以在系统级别防止这种情况发生。在此类情况下，以下各项的“失效断开”行为：

TI 增强型隔离器可以极大地提高系统的电气安全性。

失效模式 2: 测试结果

为了验证 TI 增强型隔离技术在违反安全限制电流或功率参数的应力条件下是否表现出“失效开路”行为，执行了多项测试。实验 1 和实验 2 选择了增强型隔离式栅极驱动器 ISO5851 和增强型四通道数字隔离器 ISO7841。

在实验 1 中，隔离器的输出引脚被短路，同时升高隔离器的电源电压，直到隔离器不再起作用。

在实验 2 中，使用浪涌发生器对隔离器的一侧施加重复的高压冲击 (1kV 和 2kV)。其目的是模拟短路对电机驱动器、光伏逆变器和其他类似应用中高压直流总线的影响。

TI 还针对 ISOM8710 光耦仿真器等产品在输入芯片上实现了新的“失效断开”功能，其中隔离基于图 8 中所示的 3 芯片解决方案。这一新特性确保绝缘栅和输出芯片受到输

入侧 EOS 事件的保护。图 9 提供了具有输入失效断开 IP 的 3 芯片光耦仿真器的截面视图。

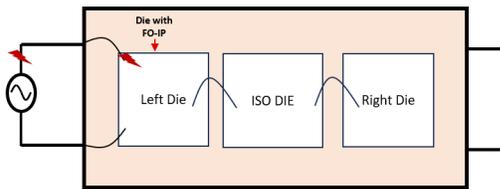


图 8. 在 3 芯片隔离器的一侧施加高压应力。采用失效断开 (FO) IP 设计的左芯片可确保 ISO 芯片和右芯片在 EOS 事件下的完整性。

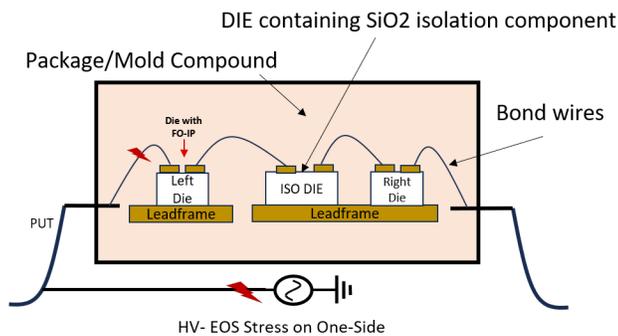


图 9. 具有失效断开 IP 的 3 芯片光耦仿真器的截面视图。

为了演示失效断开特性，在实验 3-5 中对具有三种 EOS 类型的输入芯片施加了应力，并查看了施加应力后的隔离完整性。

在实验 3 中，使用直流电源通过不同的源阻抗在室温和高温下向输入侧（阳极和阴极之间）施加 EOS 电压长达 10 分钟，这会导致输入芯片失效断开。这模拟了可以持续到系统关断的 DC-EOS 事件。接下来，施加 EOS 12 小时，以确保输入芯片保持失效断开，即使对于开路器件上的持续 EOS 应力也是如此。最后，在绝缘栅上执行缓升至击穿测试 (RTB)，以检查左侧芯片上的 EOS 事件导致功能故障后的隔离完整性。图 10 显示了我们为隔离栅施加高压应力的 RTB 设置。

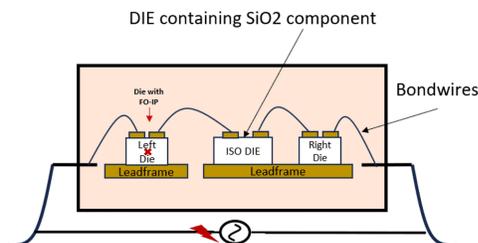


图 10. 整个隔离栅的高压斜升至击穿电压 (RTB)。

在实验 4 中，使用类似的测试程序更改实验 3 的 EOS 输入。我们连接了预充电的电容器，以研究电容器放电对隔离输入侧的影响。

在实验 5 中，向输入侧施加了电流源，并斜升直至输入侧失效断开。实验 3 至 5 模拟上述应用中直流电源总线对输入侧的短路。

在 ISO 比较器（例如 AMC23C10）的输出芯片引脚（VDD、OUT1 和 OUT2）上也实现了失效断开功能，其中隔离基于单芯片增强型隔离电容器方法，如图 6 所示。还对这些器件进行了实验 3-5，以确保输入芯片和隔离在 EOS 事件导致输出芯片发生功能故障后完好无损。表 1 中总结了这些结果。

表 1 列出了这些实验的结果。在所有情况下，在高功率应力之后，所有隔离器都在 1 侧和 2 侧之间保持高阻抗。也就是说，它们“失效断开”。此外，针对 3kVrms 的基本隔离额定值对 ISO5851 和 ISO7841 进行了进一步测试，测试时间为 60 秒。所有器件都能够承受这种电压而不发生击穿。ISOM8710 在施加应力后在油中缓升至击穿情况下进行了进一步测试。换句话说，在高功率测试后保留基本隔离。作为一项极端测试，将正负极性的 50 2kV 浪涌脉冲施加到栅极驱动器和数字隔离器的两个单元中。即使在承受如此严重的应力后，隔离器也会在 1 侧和 2 侧之间保持高阻抗，保持基本隔离，并“失效断开”。

实验编号	器件	测试说明	器件数	观察结果	施加应力之后的 RIO	施加应力之后的 VISO 60s 测试, 3kVRMS
1、2	ISO5851	栅极驱动器输出短接至 2 侧接地。电源电压升至 50V, 直至器件损坏	5	芯片 3 损坏	>1TΩ	通过
		栅极驱动器输出上的 2kV 浪涌, 每个极性 (+ve 和 -ve) 5 次	5	芯片 3 损坏	>1TΩ	通过
		栅极驱动器输出上的 2kV 浪涌, 每个极性 (+ve 和 -ve) 50 次	2	芯片 3 损坏	>1TΩ	通过
1、2	ISO7841	所有 2 侧引脚短接至侧 2 接地或电源, 或保持悬空。电源电压升至 25V, 直至器件损坏。	5	芯片 2 损坏	>1TΩ	通过
		所有 2 侧引脚上均为 1kV 或 2kV 浪涌, 每个极性 (+ve 和 -ve) 5 次	4	芯片 2 损坏	>1TΩ	通过
		所有 1 侧引脚上均为 2kV 浪涌, 每个极性 (+ve 和 -ve) 5 次	2	芯片 1 损坏	>1TΩ	通过
		所有 1 侧引脚上均为 2kV 浪涌, 每个极性 (+ve 和 -ve) 50 次	2	芯片 1 损坏	>1TΩ	通过
		所有 1 侧引脚上均为 2kV 浪涌, 每个极性 (+ve 和 -ve) 500 次	1	芯片 2 损坏	>1TΩ	通过
3、4、5	ISOM8710	EOS 施加到引脚 1 与接地之间的输入侧, 输出侧开路。高达 43V 的不同电源电压值和电流经过测试, 直到输入芯片上出现失效断开。在发生故障后, 施加了 12 小时的 EOS, 并测量了输入芯片电阻。使用 RTB 对施加应力后的隔离完整性进行了测试。	270	隔离性能不会下降, 无法正常工作	>1TΩ	通过
		在引脚 1 与接地之间连接一个预充电的 2.2mF 电容 (30V, 3A)。如果发生短路故障, 则继续驱动高达 3A 的电流, 直到输入芯片失效断开。使用 RTB 对施加应力后的隔离完整性进行了测试。	5	隔离性能不会下降, 无法正常工作	>1TΩ	通过
		向初级施加逐渐升至高达 3A 的电流, 直到输入芯片失效断开。在短路故障中, 继续馈送直至开路。使用 RTB 对施加应力后的隔离完整性进行了测试。	5	隔离性能不会下降, 无法正常工作	>1TΩ	通过
3、4、5	AMC23C10	EOS 施加到引脚 1 与接地之间的输入侧, 输出侧开路。高达 36V 的不同电源电压值和电流经过测试, 直到输入芯片上出现失效断开。在发生故障后, 施加了 24 小时的 EOS, 并测量了输入芯片电阻。使用 RTB 对施加应力后的隔离完整性进行了测试。	每个引脚 20 总共 60	隔离性能不会下降, 无法正常工作	>1TΩ	通过
		在引脚 1 与接地之间连接一个预充电的 2.2mF 电容 (30V, 3A)。如果发生短路故障, 则继续驱动高达 3A 的电流, 直到输入芯片失效断开。使用 RTB 对施加应力后的隔离完整性进行了测试。	5	隔离性能不会下降, 无法正常工作	>1TΩ	通过
		向初级施加逐渐升至高达 3A 的电流, 直到输入芯片失效断开。在短路故障中, 继续馈送直至开路。使用 RTB 对施加应力后的隔离完整性进行了测试。	5	隔离性能不会下降, 无法正常工作	>1TΩ	通过

表 1. 在 TI 增强型隔离器 (栅极驱动器和隔离式比较器) 和 TI 光耦仿真器上执行的测试的汇总, 这些测试用于检查器件在施加 EOS 应力之后是否出现“失效断开”。

在施加大功率应力后，其中一些器件被拆封并拍照，以检查每个器件的内部状态（请参见图 11 和图 12）。结果符合我们对失效分析的预期。虽然面向高功率应力的芯片受到严重损坏，但至少完全保留了带有一个隔离电容器的一个芯片。该芯片负责观测到的“失效断开”性质。如果使用 ISO5851 作为三芯片模块，则仅对栅极驱动器芯片造成损坏，对隔离栅的损坏非常小。

其他 TI 增强型隔离器

本文中提供的分析和结果同样适用于 TI 的其他增强型隔离器，包括 ISO77xx 数字隔离器、ISO1042 隔离式 CAN 收发器、UCC21520 和 UCC53xx 隔离式栅极驱动器以及 AMC13xx 隔离式 $\Delta\Sigma$ 调制器和隔离式放大器。

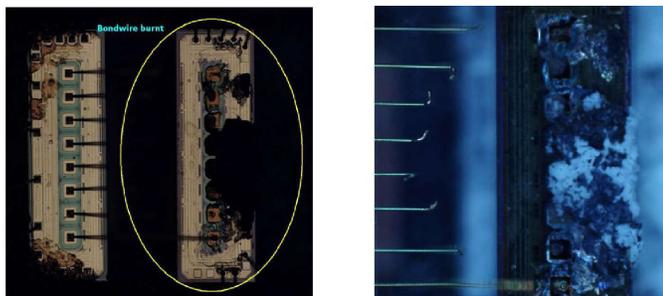


图 11. EOS 损坏仅限于发生高功率事件 (ISO7841) 的芯片。

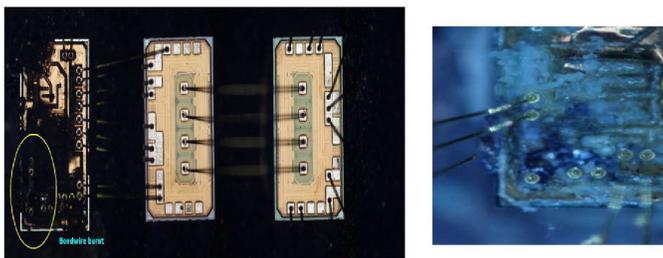


图 12. EOS 损坏仅限于发生高功率事件 (ISO5841) 的驱动器芯片。

结语

为了确定是否需要采取其他预防措施来防止系统级别的电气危险，请务必充分了解高压系统中所用隔离器在正常和故障条件下的失效模式。根据定义，当隔离栅上的电压超

过额定限值时，隔离器会发生“短路故障”（失效模式 1）。通过选择符合相关终端设备电气安全标准规定的规格（最好是留有裕度）的隔离器，可以避免这种失效模式。由于 TI 增强型隔离器可提供超高的隔离性能，因此它们针对此类失效模式提供了最高的裕度。当超出隔离器的安全限制电流或功率限值（失效模式 2）时，隔离器的隔离栅可能会受到影响。对于使用串联电容器隔离的 TI 增强型隔离器，此模式下的损坏仅限于一个电容器。这就使得另一个电容器完好无损，这些隔离器会“在失效时断开”，而保持基本的隔离功能。

参考资料

- 德州仪器 (TI): Anant S Kamath、Kannan Soundarapandian。 [高电压增强型隔离：定义和测试方法](#)
- 德州仪器 (TI): Anant S Kamath, [Isolation in AC Motor Drives: Understanding the IEC 61800-5-1 Safety Standard](#)
- 61800-5-1 Ed.2.0., Adjustable speed electrical power drive systems, safety requirements, electrical, thermal and energy, International Electrotechnical Commission (IEC), 2007 年 7 月。
- 60060-1:2010 Ed 3.0, High-voltage test techniques – Part 1: General definitions and test requirements. International Electrotechnical Commission (IEC), 2010 年 9 月。
- 下载这些数据表: [ISO5851](#)、[ISO7841](#)。

重要声明: 本文所提及德州仪器 (TI) 及其子公司的产品和服务均依照 TI 标准销售条款和条件进行销售。建议客户在订购之前获取有关 TI 产品和服务的最新和完整信息。TI 对应用帮助、客户的应用或产品设计、软件性能或侵犯专利不负任何责任。有关任何其它公司产品或服务的发布信息均不构成 TI 因此对其的认可、保证或授权。

所有商标均为其各自所有者的财产。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司