

TMS320F2802x、TMS320F2803x 和 F28E12x 之间的迁移指南



摘要

本应用报告介绍德州仪器 (TI) TMS320F2802x/TMS320F2803x 和 F28E12x 微控制器之间的差异，目的是协助进行应用迁移。由于没有必要，报告中未涵盖两个器件的相同功能。本报告已尽可能全面地列出 C2000™ 产品系列中两代器件之间的区别；但是，具体描述内容仅强调了从一个器件迁移到另一个器件时需要注意之处。有关每个器件的具体特性的详细说明，请参阅最新的器件特定数据表、技术参考手册、勘误表、用户指南和软件包。

内容

1 简介.....	2
1.1 缩写.....	2
2 中央处理单元 (CPU).....	3
3 开发工具.....	3
3.1 驱动程序库 (Driverlib)	3
3.2 在 IQ_Math 和原生浮点之间迁移.....	4
3.3 嵌入式应用程序二进制接口 (EABI) 支持.....	4
4 封装和引脚分配.....	5
5 工作频率和电源管理.....	5
6 电源时序.....	6
7 存储器映射.....	6
7.1 随机存取存储器 (RAM)	6
7.2 闪存和 OTP.....	6
7.3 引导 ROM.....	8
8 架构增强.....	9
8.1 时钟源和域.....	9
8.2 双时钟比较器 (DCC) 模块.....	10
8.3 看门狗计时器.....	10
8.4 外设中断扩展 (PIE).....	10
8.5 锁定保护寄存器.....	10
8.6 通用输入/输出 (GPIO)	10
8.7 外部中断.....	10
8.8 纵横制 (X-BAR)	10
9 外设.....	11
9.1 新外设.....	11
9.2 控制外设.....	12
9.3 模拟外设.....	13
9.4 通信外设.....	14
10 仿真 - JTAG 端口.....	15
11 器件勘误表.....	15
12 器件比较概要.....	15
13 参考资料.....	16

表格清单

表 3-1. 段名.....	5
表 7-1. F28E12x RAM 地址和存储块大小.....	6
表 7-2. 各器件的闪存扇区配置.....	7

表 7-3. 闪存入口点.....	7
表 7-4. 引导 ROM 内容.....	8
表 7-5. 引导模式选项比较.....	9
表 8-1. LOCK 寄存器.....	10
表 12-1. 器件比较矩阵.....	15

商标

C2000™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

1 简介

TMS320F2802x/TMS320F2803x 和 F28E12x 器件是 C2000™ MCU 产品系列的成员。这些器件最常用于嵌入式控制应用。F28E12x 器件更新了 TMS320F2802x/TMS320F2803x 上的增强型控制外设，因此具有更大的灵活性，并改善了应用性能。此外，F28E12x 器件有一个可支持更多引导选项的引导模式流程，因此允许使用替代方案，减少甚至完全消除引导模式选择引脚，还有一个模拟子系统互连模块，可实现非常灵活的引脚使用方式，从而允许使用更小的器件封装。模拟子系统互连模块的核心是多个模拟比较器子系统 (CMPSS)。增强功能包括在 CPU 上增加了浮点单元 (FPU)、直接存储器存取 (DMA) 控制器和三个交叉开关 (XBAR)，提供了灵活的方式来互连多个输入、输出和内部资源。

为了迁移，TMS320F2802x 和 TMS320F2803x - 这些器件分别被称为 F2802x 和 F2803x。同时引用 F2802x 和 F2803x 时，这个器件组合可以被称为 F2802x/03x。如果某个特性为特定器件类型所独有，则将其称为 F2802x 或 F2803x。

如需查看 F2802x、F2803x 和 F28E12x 系列中当前可用器件的完整列表，请访问 TI 网站：<http://www.ti.com/c2000>。

由于本文档的重点是介绍两个器件组之间的差异，因此，具体描述内容倾向于强调将应用从一个器件迁移到另一个器件时需要注意之处。有关每个器件的特定特性的详细说明，请参阅 TI 网站 <http://www.ti.com/c2000> 上提供的器件特定技术参考手册和用户指南。本应用报告未涵盖每个器件可能存在的例外情况或问题。

有关具体的问题和权变措施，请参考以下器件勘误表：

- [TMS320F28E12x MCU 器件勘误表](#)
- [TMS320F2803x MCU 器件勘误表](#)
- [TMS320F2802x、TMS320F2802xx MCU 器件勘误表](#)

备注

有关任何电气规格的信息，请始终参阅 TMS 数据表。

1.1 缩写

本文档中使用了以下缩写词：

- F2802x：指 TMS320F2802x 器件。例如，TMS320F28027、TMS320F28026、TMS320F28023、TMS320F28022、TMS320F28021、TMS320F28020 和 TMS320F280200。该组中的各个器件缩写为 F28027、F28026、F28023、F28022、F28021、F28020 和 F280200。
- F2803x：指 TMS320F2803x 器件。例如，TMS320F28035、TMS320F28034、TMS320F28033、TMS320F28032、TMS320F28031 和 TMS320F28030。该组中的各个器件缩写为 F28035、F28034、F28033、F28032、F28031 和 F28030。
- F28E12x：指 F28E12x 器件。例如 F28E120SC 和 F28E120SB。此组中的各器件缩写为 F28E12x。

如需查看 F2802x、F2803x 和 F28E12x 系列中当前可用器件的完整列表，请访问 TI 网站：<http://www.ti.com/c2000>。

2 中央处理单元 (CPU)

F28E12x 器件通过添加浮点单元 (FPU) 来扩展现有 TI C28x 32 位定点 CPU 架构的功能。现有的指令、流水线和存储器总线架构未进行任何更改；同时，为 C28x CPU 编写的程序与架构的这些增强功能完全兼容。

这些器件为 C28x 定点 CPU 内核添加了浮点单元 (FPU)，因此可支持硬件 IEEE-754 单精度浮点格式运算。FPU 添加了一组浮点寄存器 (R0H 至 R7H、STF、RB) 和指令来扩展标准的 C28x 架构，从而将浮点硬件无缝集成到 CPU 中。在流水线解码阶段会对指令进行解码以确定它是标准 C28x 指令还是 FPU 指令，并进行相应路由。由于 FPU 指令是标准 C28x 指令集的扩展，因此大多数指令在一个或两个流水线周期中运行，而某些指令还可以并行完成。同样，FPU 锁存的上溢和下溢标志被连接到外设中断扩展 (ePIE) 块，有助于调试上溢和下溢问题。

以下参考指南介绍了 C28x CPU 和 FPU 架构和指令集：

- [TMS320C28x CPU 和指令集参考指南](#)
- [TMS320C28x 扩展指令集技术参考手册](#)
- [C2000 实时控制外设参考指南](#)
 - 此文档介绍了上述“单元”类型的区别；其中类型变化表示重大的功能特性差异。
- [F28E12x 微控制器技术参考手册](#)

3 开发工具

F28E12x 器件有一组新的位域头文件、一个新的驱动程序库和若干新的代码示例 (可在 C2000Ware 中获取)。C2000Ware 是 controlSUITE 的后继产品，充当软件和文档的集中存储库。此存储库具有新的结构，所有新的内容更新只能通过 C2000Ware 和软件开发套件 (SDK) 提供。请注意，与 controlSUITE 不同，C2000Ware 在软件包级别进行版本控制，因此会为每个修订版本单独安装目录。可从以下位置下载 C2000Ware：

- <http://www.ti.com/tool/C2000WARE>

这些 SDK 并不包含在基本的 C2000Ware 下载包中，而是需要单独下载和安装。每个 SDK 均包含与特定应用解决方案相关的开发套件文件和配套资料。这些 SDK 还包含完整版本的 C2000Ware 包。有关更多信息，请参阅 [controlSUITE™ 至 C2000Ware 过渡指南](#)。

3.1 驱动程序库 (Driverlib)

驱动程序库 (Driverlib) 包含一组用于存取外设和器件配置寄存器的驱动程序。虽然 Driverlib 并不是纯粹操作系统意义上的驱动程序 (没有通用接口，也不连接到全局器件驱动程序)，但其却提供了一个软件层来促进稍微更高级别的编程。Driverlib 提供了一种更具可读性和可移植性的外设寄存器编程方法。这样的可移植性可以更轻松地移植到将来的器件系列，因为即使控制位可能在寄存器内和寄存器间发生变化，功能调用也可以保持不变。

3.2 在 IQ_Math 和原生浮点之间迁移

必须采取以下步骤才能将以 IQmath 格式编写的项目转换为原生浮点格式：

1. 在 IQmath 头文件中选择 `FLOAT_MATH`。此头文件会将所有 IQmath 函数调用转换为等效的浮点格式。
2. 将浮点数写入器件寄存器时，将浮点数转换为整数。同样，从寄存器读取值时，需要将该值转换为浮点格式。在两种情况下，都可以通过将数字乘以换算系数来实现目标。例如，要将浮点数转换为 IQ15，请乘以 32768.0，如下所示：

```
#if MATH_TYPE == IQ_MATH
    PwmReg = (int16)_IQtoIQ15(Var1);
#else // MATH_TYPE is FLOAT_MATH
    PwmReg = (int16)(32768.0L*Var1);
#endif
```

要将 IQ15 值转换为浮点值，请乘以 1/32768.0 (即 0.000030518)。

3. 执行以下操作以利用片上浮点单元：
 - a. 将 Code Composer Studio 与 C28x 代码生成工具版本 19.6.0 或更高版本搭配使用。
 - b. 设置编译器以使其能够生成原生 C28x 浮点代码。为此，请使用 `-v28 --float_support=fpu32` 编译器开关。在 Code Composer Studio 中，`float_support` 开关位于 **Compiler Options** → **Processor Options** 下。
 - c. 对原生 32 位浮点格式使用正确的运行时支持库。建议包含 `libc.a`，而不是直接包含 RTS 库。请注意，`libc.a` 是一个索引，它会根据项目属性自动选择正确的 `.lib`。
 - d. 考虑使用 C28x FPU Fast RTS Library (C2000Ware → **libraries** → **math** → **FPUfastRTS**) 通过 `sin`、`cos`、`div`、`sqrt` 和 `atan` 等数学函数获得性能提升。可在正常运行时支持库之前链接 Fast RTS Library。

3.3 嵌入式应用程序二进制接口 (EABI) 支持

F28E12x 是从通用目标文件格式 (COFF) 迁移到嵌入式应用程序二进制接口 (EABI) 的 C2000 器件系列之一。EABI 克服了 COFF 的一些限制，其中包括符号调试信息不支持 C/C++，以及关于最大段数和段名及源文件长度的限制。请注意，EABI 与 COFF 不兼容，因此，两种格式之间无法相互转换。下面简单总结了 EABI 与 COFF 相比的差异。

- 直接初始化
 - 在 EABI 中，未初始化的数据默认为 0。
 - 在 EABI 中，原始数据初始化是通过链接器生成的压缩副本表完成的。
- C++ 语言支持
 - C++ 内联函数语义：在 COFF 中，会将内联函数视为静态内联函数，这会导致无法内联的函数或含有静态数据的函数出现问题。在 EABI 中，没有“静态”限定符的内联函数具有外部链接。
 - 更好的模板实例化：COFF 使用一种名为晚期模板实例化的方法，而 EABI 使用早期模板实例化方法。晚期模板实例化可能会出现库代码问题，从而导致链接时间较长。早期实例化使用 ELF COMDAT 来保证模板始终得到正确实例化，并且在最终可执行文件中最多存在每个实例化的一个版本。
 - 表驱动的异常处理 (TDEH)：相比于 COFF，TDEH 对代码性能的影响几乎为零。COFF 使用 `setjmp/longjmp` 来实现由 EABI 实现的 C++ 异常特性。
- 由 EABI 实现的特性
 - **Location** 属性：指定符号在 C 源代码中的运行时地址。
 - **Noinit/persistent** 属性：指定是否不能在 C 自动初始化期间初始化符号。
 - **Weak** 属性：弱符号定义被强定义取代。在链接时，不需要解析弱符号引用。未解析的弱符号解析为 0。

- 外部别名：在 COFF 中，如果对 A 的所有调用都可由 B 替代，编译器会使 A 成为 B 的别名。必须在同一个文件中定义 A 和 B。在 EABI 中，编译器会使 A 成为 B 的别名，即使 B 是外部属性。
- 调用约定
 - COFF 和 EABI 之间的标量调用约定相同。
 - 结构调用约定 (EABI) :
 - 单字段结构由对应于基础标量类型的值传递/返回。
 - 对于 FPU32，小于 128 位的同质浮点结构将由值传递。
 - 在 R0H-R3H 中传递，然后由值在堆栈上传递。
 - 由值传递的结构也是寄存器分配的候选项。
 - 对于 FPU64，相同的原理适用于 64 位双精度值 (R0-R3)。
- 双精度内存大小
 - 在 EABI 中，双精度是 64 位大小，而在 COFF 中，双精度仍表示为 32 位大小。
 - C/C++ 要求双精度能够表示整数类型，并具有至少 10 个十进制数字，这就需要 64 位双精度值。

表 3-1 总结了 COFF 和 EABI 使用的由编译器生成的段名。

表 3-1. 段名

说明	COFF	EABI
只读段		
常量数据	.econst	.const
22 位以上的常量数据	.farconst	.farconst
代码	.text	.text
预主构造函数	.pinit	.init_array
异常处理	不适用	.c28xabi.exidx/.c28xabi.exstab
读写段		
未初始化数据	.ebss	.bss
初始化数据	不适用	.data
22 位以上的未初始化数据	.farbss	.farbss
22 位以上的初始化数据	不适用	.fardata
堆	.esysmem	.sysmem
栈	.stack	.stack
CIO 缓冲器	.cio	.bss:cio

有关 EABI 和迁移过程的更多信息，请参阅以下参考指南：

- [TMS320C28x 汇编语言工具用户指南](#)
- [TMS320C28x 优化 C/C++ 编译器用户指南](#)
- [C28x 嵌入式应用程序二进制接口](#)
- C2000 从 COFF 迁移到 EABI https://software-dl.ti.com/ccs/esd/documents/C2000_c28x_migration_from_coff_to_eabi.html

4 封装和引脚分配

F2802x 和 F28E12x 器件均采用 48 引脚薄型四方扁平封装 (LQFP) 封装；但是它们不具有引脚兼容性。F2802x/03x 和 F28E12x 器件的所有其他封装选项既不具有封装兼容性，也不具有引脚兼容性。从 F2802x/03x 迁移到 F28E12x 的任何应用都将需要新的电路板布局，以适应引脚排列和/或封装的变化。如需更多信息，请参阅 [F28E12x 微控制器数据表](#)。

5 工作频率和电源管理

F28E12x 器件的最大工作频率为 160MHz。相比之下，F2802x 器件的最大工作频率为 60MHz、50MHz 或 40MHz（取决于具体的器件系列成员），而 F2803x 器件的最大工作频率为 60MHz。

F28E12x 器件由 3.3V 电源供电，并使用内部 1.2V LDO 稳压器 (VREG) 向内核 (VDD) 提供所需的 1.2V 电源。F28E12x 器件没有 VREGENZ 引脚，因此内部 VREG 始终处于使能状态。F2802x 和 F2803x 器件由 3.3V 电源供电，并可以选择从外部还是通过内部 LDO 稳压器 (VREG) 为 1.8V 内核 (VDD) 供电。与 F28E12x 器件不同，F2802x 和 F2803x 器件具有 VREGENZ 引脚。F28E12x 和 F2802x/03x 器件上的 POR 和 BOR 电路在功能上相同。有关电源管理的详细信息，请参阅 [F28E12x 微控制器数据表](#)。

6 电源时序

在为 F28E12x 器件供电之前，不能对任何数字引脚施加比 VDDIO 高 0.3V 以上的电压，也不能对任何模拟引脚（包括 VREFHI）施加比 VDDA 高 0.3V 以上的电压。3.3V 电源 VDDIO 和 VDDA 应一起上电，在正常工作期间彼此之间的差值应保持在 0.3V 以内。VDD 时序要求由器件负责处理。F2802x 和 F2803x 器件没有特定的电源排序要求。有关任何电气规格的信息，请参阅 [F28E12x 微控制器数据表](#)。

7 存储器映射

F28E12x 和 F2802x/03x 之间的存储器映射不同，必须相应地重建代码。此部分将介绍主要差异。有关存储器映射的具体详细信息，请参阅 [F28E12x 微控制器数据表](#)。

7.1 随机存取存储器 (RAM)

此部分将重点介绍 RAM 存储器的重大差异。各种存储块地址和大小在 F28E12x 器件和 F2802x/03x 器件之间是不同的，但存储块 M0 和 M1 除外。此外，F28E12x 上的存储块 M0 和 M1 具有 ECC 保护。

- F28E12x 具有 8K x 16 字的 RAM (奇偶校验保护)。此存储器分为 2K x 16 字的专用 (M0 - M1) 和 6K x 16 字的全局共享 (GS0) RAM。相比之下，F2802x 最多可提供 6K x 16 字的 RAM，而 F2803x 最多可提供 10K x 16 字的 RAM。
- F28E12x GS0 RAM 块可用作两个 DMA 通道中每个通道的源和/或目标。DMA 在 F2802x/03x 器件上不可用。

[表 7-1](#) 汇总了各 F28E12x RAM 存储块的大小、地址范围、存取和保护/安全性信息。

表 7-1. F28E12x RAM 地址和存储块大小

存储器	尺寸	地址范围	DMA 存取	ECC/ 奇偶校验	访问 保护	安全性
M0 RAM	1K x 16	0x0000 0000-0x0000 03FF	-	奇偶校验	是	-
M1 RAM	1K x 16	0x0000 0400-0x0000 07FF	-	奇偶校验	是	-
GS0 RAM	6K x 16	0x0000 C000-0x0000 D7FF	是	奇偶校验	是	-

7.2 闪存和 OTP

本部分将重点介绍闪存和 OTP 存储器的主要差异。

7.2.1 扇区大小和数量

扇区的大小和数量已更改，因此必须相应地重建代码。具体的闪存大小以及扇区配置因器件而异。相关详细信息，请参阅表 7-2。请注意，对闪存进行编程的代码可以在 RAM 之外执行，并且，在进行擦除或编程操作时，不能以任何形式访问闪存组。

表 7-2. 各器件的闪存扇区配置

	F280200	F28026 F28022 F28020	F28027 F28023 F28021	F28030	F28033 F28032 F28031	F28035 F28034	F28E120SC	F28E120SB
扇区	2	4	4	4	8	8	64	32
尺寸	4K x 16	4K x 16	8K x 16	4K x 16	4K x 16	8K x 16	64K x 16	32K x 16
总计	8K x 16	16K x 16	32K x 16	16K x 16	32K x 16	64K x 16	64K x 16	32K x 16

7.2.2 闪存参数

F28E12x 和 F2802x/03x 的闪存参数不同。有关详细信息，请参阅 [F28E12x 微控制器数据表](#)。

7.2.3 闪存入口点

闪存入口点可以设置为四个预定义地址选项之一。分配要使用的特定输入地址由用户可配置的引导定义表 BOOTDEF 寄存器 Z1-BOOTDEF/Z1-BOOTDEF OTP-BOOTDEF-LOW 决定 (请注意，在配置 Z2-OTP-BOOTPIN-CONFIG 时使用 BOOTDEF 寄存器 Z2-OTP-BOOTDEF-HIGH/Z2-OTP-BOOTDEF-LOW)。这些寄存器位于 DCSM OTP 中。在开发和调试过程中，仿真等效的 BOOTDEF 寄存器 EMU-BOOTDEF-HIGH/EMU-BOOTDEF-LOW 允许在不对 OTP 进行编程的情况下尝试使用不同的引导模式选项。

表 7-3 汇总了闪存入口点。

表 7-3. 闪存入口点

选项	BOOTDEF 值	闪存入口点	闪存扇区
0 (默认值)	0x03	0x0008 0000	组 0 扇区 0
1	0x23	0x0008 8000	组 0 扇区 32

7.2.4 双代码安全模块 (DCSM) 和密码位置

DCSM 为两个区域 (区域 1 和区域 2) 提供保护，旨在阻止对各种片上存储器资源的访问和可见性，从而防止对专有代码进行复现和反向工程。这两个区域的选项是完全相同的，并且可以将每个存储器资源分配给任何一个区域。这两个区域可以分别保护每个闪存扇区、每个 LSx 存储块、用户 OTP 和安全 ROM。

每个区域均由自身的 128 位 (四个 32 位的字) 用户定义的 CSM 密码进行保护，该密码基于区域特定的链接指针存储在其专用的 OTP 位置中。用户可存取的 CSMKEY 寄存器用于保护器件的安全以及取消安全保护，默认情况下，新的或未编程的器件将解锁。由于无法擦除 OTP，因此可以通过使用链接指针选择 OTP 块内部活动区域的位置来提供灵活性，从而使用户最多可以对配置进行三十次修改。这是基于以下事实实现的：OTP 中的每个位可以按照一次一个位的方式编程，并且“1”可以编程为“0”，但不能通过擦除恢复为“1”。链接指针中被编程为“0”的最高有效位位置定义了 OTP 块内部活动区域的有效偏移基地址。这与 F2802x/03x 器件不同，后者的 128 位 (八个 16 位字) 密码存储在闪存的最后八个位置。

7.2.5 OTP

整个 OTP 都被保留，并与 F2802x/F2803x 不同，它不可用于用户代码/数据（即，不存在进入 OTP 的引导 ROM 入口点）。它包含两个 1K x 16 位纠错码（ECC）保护的扇区。TI OTP 扇区被保留仅供 TI 内部使用，包含由闪存状态机用于擦除和编程操作的器件校准/修整数据和设置。DCSM OTP（也称为用户 OTP）扇区包含用于安全性和引导过程的用户可配置位置。

7.2.6 闪存编程

F28E12x 器件采用的闪存技术与 F2802x/03x 器件采用的闪存技术不同。F28E12x 闪存支持更快的擦除和编程操作。出于安全原因，其还支持 ECC。正是由于支持 ECC，F28E12x 闪存 API 允许用户以四种模式进行编程：Fapi_DataOnly、Fapi_AutoEccGeneration、Fapi_DataAndEcc 和 Fapi_EccOnly。此外，F28E12x 闪存一次可以编程 128 位，而 F2802x/03x 一次只能编程 16 位。F28E12x 闪存 API 支持所有这些增强功能，因此，其 API 原型与 F2802x/3x 的 API 原型不兼容。有关更多详细信息，请参阅 [F28E12x 闪存 API 参考指南](#)。

7.3 引导 ROM

此部分将重点介绍 F28E12x 器件的引导 ROM 增强特性。引导 ROM 的大小已从 F2802x/03x 上的 8K x 16 字增加到 F28E12x 上的 64K x 16 字。F28E12x 引导 ROM 的原始地址从 0x003F 0000 开始，包含表 7-4 的内容。

表 7-4. 引导 ROM 内容

引导 ROM 内容
区域 1 安全闪存引导
区域 1 CRC 代码
ROM 签名
版本
FPU32 快速表
FPU32 Twiddle 表
引导代码
闪存 API 表
AES 表
RTS 库
IQmath 表
中断处理程序
矢量表

为了利用 F28E12x FPU，引导 ROM 包含由 C28x FPU Fast RTS Library（位于 C2000Ware 中的 C2000Ware → libraries → math → FPUfastRTS 下）使用的浮点数学表。有关引导 ROM 的更多信息，请参阅 [F28E12x 微控制器技术参考手册](#)。

7.3.1 引导 ROM 保留的 RAM

在 F28E12x 器件上，引导 ROM 保留的存储器是从 0x0002 开始的前 0x01BE 个字。本部分包含引导状态、引导模式和引导堆栈。在引导加载完成之前，请勿将代码或数据分配给这些内存位置。

7.3.2 引导模式选择

F28E12x 器件通过对 BOOTPIN_CONFIG 寄存器进行编程，能够使用替代方案，减少或完全消除引导模式选择引脚，具有极大的灵活性，而 F2802x/03x 引导模式引脚则采用硬编码，提供有限的引导选项和灵活性。表 7-5 比较了适用于各自器件系列的两个引导模式选项。

表 7-5. 引导模式选项比较

	F2802x/F2803x	F28E12x
引导模式引脚	GPIO37 和 GPIO34 是该器件的引导引脚。 无法修改引导模式引脚。	GPIO24 和 GPIO32 是该器件的默认引导模式引脚。 通过将 Z1/Z2-OTP-BOOTPIN-CONFIG 配置为独立模式并将 EMU-BOOTPIN-CONFIG 配置为仿真模式，可以配置其他 GPIO 以用作引导模式引脚。
引导加载程序选项	独立模式： 可以配置 OTP_KEY 和 OTP_BMODE 以选择下方可用的引导模式。 仿真模式： 可以配置 EMU_KEY 和 EMU_BMODE 以选择下方可用的引导模式。	独立模式： 可以配置 Z1/Z2-OTP-BOOTDEF-LOW 和 Z1/Z2-OTP-BOOTDEF-HIGH 以选择下方可用的引导模式。 仿真模式： 可以配置 EMU-BOOTDEF-LOW 和 EMU-BOOTDEF-HIGH 以选择下方可用的引导模式。
	引导模式	引导模式
	可用选项数量	可用选项数量
	并行引导	并行引导
	SCI 引导	SCI 引导
	SPI 引导	SPI 引导
	I2C 引导	I2C 引导
	RAM 引导	RAM 引导
	闪存引导	闪存引导
	安全闪存引导	安全闪存引导
	OTP 引导	OTP 引导
	等待引导	等待引导

有关引导模式选择的更多信息，请参阅 [F28E12x 微控制器技术参考手册](#)。

7.3.3 引导加载程序

使用外设引导加载程序时，F28E12x 支持灵活的 GPIO 分配选择（例如 SCI、SPI 或 I2C）。与 F2802x/03x 不同，F28E12x 不支持 OTP 引导模式，但支持安全闪存引导。

8 架构增强

F28E12x 器件包括许多新的架构增强特性。此部分将简要介绍从 F2802x/F2803x 器件到 F28E12x 器件的架构变化。有关更多信息，请参阅 [F28E12x 微控制器技术参考手册](#)。

8.1 时钟源和域

F28E12x 器件对时钟源和其他时钟域进行了许多增强和更改。这些主要增强和更改包括：

- 增加了外设时钟门控寄存器的数量以处理更多和新增的外设
- SYSOSC 是主要的内部时钟源，并且是复位时的默认系统时钟
- WROSC 是一个备用时钟源，通常仅为看门狗计时器和时钟丢失检测电路 (MCD) 提供时钟
- 外部时钟源 (XTAL) 可用作主系统；可在 [TMS320F28E12x 微控制器数据表](#) 中找到频率限制和时序要求
- 外部时钟输出 (XCLKOUT) 可以连接到 GPIO16 或 GPIO18，可用的时钟源为 PLLSYSCLK、PLLRAWCLK、SYSCLK、SYSOSC、WROSC 和 XTAL
- 系统 PLL 具有反馈环路，其中包括：
 - SYSPLL 基准分频器 (PDIV) 可以是 /1、/2、/4 或 /8
 - SYSPLL 整数乘法器 (QDIV) 的值可以是 /2 到 /128
 - SYSPLL 输出分频器 (RDIVCLK0) 的值可以是 /2 到 /32
- PLLSYSCLK 分频选择 (PLLSYSCLKDIV) 的值可以是 /1 到 /64

- XCLKOUT 分频选择 (XCLKOUTDIVSEL) 的值为 /8 (复位时的默认值)，此外还可以是 /1、/2 和 /4

8.2 双时钟比较器 (DCC) 模块

F28E12x 具有双时钟比较器 (DCC) 模块。DCC 用于根据第二个时钟评估和监测时钟输入，第二个时钟可以是更准确和可靠的版本。该仪器用于检测时钟源或时钟结构中的故障，从而增强系统的安全性指标。

8.3 看门狗计时器

F28E12x 看门狗计时器除看门狗预分频器外还包括 WDCLK 分频器以及一个可选的“窗口化”功能，该功能用于设置计数器复位之间的最小延迟。利用 WDCLK 分频器，可以将 INTOSC1 派生的 WDCLK 除以 2 到 4096 (2 的幂次方)。这与看门狗预分频器一起为安全关键型应用提供了非常宽的超时值范围。为实现向后兼容，WDCLK 分频器默认为 512 分频。在 F2802x/03x 器件上，WDCLK 分频器固定为 512 分频。最小窗口检查特性是对超时机制的补充，有助于防止错误情况绕过正常程序流的大部分，但仍包括看门狗处理。WDWCR 寄存器包含所需的最小看门狗计数。当 WDCNTR 小于 WDWCR 时，任何对看门狗进行维护的尝试都会触发看门狗中断或复位。当 WDCNTR 大于或等于 WDWCR 时，可以正常维护看门狗。重置时，窗口最小值为零，这将禁用窗口化特性。

8.4 外设中断扩展 (PIE)

F28E12x PIE 模块将多达四个外设中断复用到十二个 CPU 中断组线路的每条线路中，从而进一步扩展到对多达 48 个外设中断信号的支持。中断向量表寻址实际上可以有效地拆分为两个表，其中外设组中断 1 至 4 的范围为 0x0D40 至 0x0D7F。这为较低范围的外设中断向量地址提供了向后兼容性。PIE 向量表已更新，以容纳其他外设发出的中断。相比之下，F2802x/03x 将多达八个外设中断复用到十二组的每一组中，产生多达 96 个外设中断信号。

8.5 锁定保护寄存器

F28E12x 器件利用“LOCK”保护和多个配置寄存器来防止伪造的 CPU 写操作。一旦设置了这些相关的 LOCK 寄存器位，就无法再通过软件修改各个锁定的寄存器。表 8-1 汇总了可用的 LOCK 寄存器。有关更多信息，请参阅 [F28E12x 微控制器技术参考手册](#)。

表 8-1. LOCK 寄存器

CLKCFGLOCK1	CPUSYSLOCK2	SYNCSOCLOCK	RX_LOCK_CTRL
CPUSYSLOCK1	DMACHSRCSELLOCK	INPUTSELECTLOCK	TX_LOCK_CTRL

8.6 通用输入/输出 (GPIO)

除了 CPU 控制的 I/O 功能之外，F28E12x 还允许在单个 GPIO 使能的引脚上多路复用多达十二个独立的外设信号。每个引脚都可以由外设或 CPU 控制。此器件上的模拟信号与数字输入进行多路复用。这些模拟 I/O (AIO) 引脚不具有数字输出功能，并且被分配给单个端口：端口 H 包含 GPIO224-GPIO247。有关更多信息，请参阅 [TMS320F28E12x 微控制器技术参考手册](#)。

备注

GPIO18/X2 和 GPIO19/X1 由振荡器电路施加了负载，因此它们的时序有所不同。有关使用 GPIO18/X2 和 GPIO19/X1 作为 GPIO 的信息，请参阅《TMS320F28E12x 微控制器数据表》。

8.7 外部中断

F28E12x 具有五个外部中断 (比 F2802x/03x 多两个)。每个外部中断 (XINT1-5) 都可以通过输入 X-BAR 映射到任何 GPIO 引脚。像 F2802x/03x 一样，XINT1-3 具有一个自由运行的 16 位计数器，该计数器可以测量中断之间的经历时间。

8.8 纵横制 (X-BAR)

X-BAR 提供了一种灵活的方法，允许在各种配置中互连多个输入、输出和内部资源。F28E12x 器件包含三个 X-BAR：输入 X-BAR、输出 X-BAR 和 PWM X-BAR。

- 输入 X-BAR - 用于将外部 GPIO 信号路由到器件。它可以访问每个 GPIO 引脚，其中的每个信号都可以路由到任何或多个目的地，包括 ADC、eCAP、PWM、输出 X-BAR 和外部中断。F28E12x 输入 X-BAR 具有十六个输入 (INPUT1 至 INPUT16)，并且可以选择十六个输入中的任何一个作为每个 eCAP 模块的外部输入。

备注

这与 F2802x/03x 器件不同，F2802x/03x 使用 GPIO 多路复用器选择特定的专用输入引脚来存取 eCAP 模块。

- 输出 X-BAR - 用于将各种内部信号路由到器件之外。它包含八个输出，这些输出被路由到 GPIO 结构，其中的每个输出都具有一个或多个分配的引脚位置，标记为 OUTPUTXBARx。此外，输出 X-BAR 可以选择单个信号，也可以逻辑或 (OR) 最多 32 个信号。
- PWM X-BAR - 用于将信号路由到每个 MCPWM 模块的 MCPWM 数字比较子模块，以进行跳闸区和同步等操作。它包含八个输出，这些输出作为 TZx 信号路由到每个 MCPWM 模块。同样，MCPWM X-Bar 可以选择单个信号，也可以逻辑或 (OR) 最多 32 个信号。

9 外设

添加了新的外设，并更新了大多数现有外设。F28E12x 器件上不提供控制律加速器。此部分将简要介绍从 F2802x/F2803x 器件到 F28E12x 器件的新增特性和变化。如需概要了解可用的外设，请参阅 [C2000 实时控制外设参考指南](#)。

9.1 新外设

F28E12x 器件包含 F2802x/F2803x 器件上未提供的新外设。有关更多信息，请参阅 [F28E12x 微控制器技术参考手册](#)。

9.1.1 直接存储器存取 (DMA)

直接存储器存取 (DMA) 模块是基于事件的机器，它提供了一种在外设和/或存储器之间传输数据而无需 CPU 干预的硬件方法，因而有效释放了 CPU 资源给其他功能使用。当应用需要花费大量时间来移动大量数据时，使用 DMA 是理想的解决方案。此外，DMA 能够在将数据传输到块中对数据进行正交重排，经过“乒乓”缓冲和合并，从而实现最优化的 CPU 处理。

DMA 传输由外设或软件触发器启动。共有六个独立的 DMA 通道，其中每个通道都可以单独配置，并有自身的唯一 PIE 中断用于 CPU 处理。所有六个 DMA 通道都以相同的方式运行，但通道 1 可以配置比其他五个通道更高的优先级。在最基本的层面上，DMA 是一种状态机，包含两个嵌套循环和紧密耦合的地址控制逻辑，这使得 DMA 能够在传输过程中重新排列数据块以便进行后处理。DMA 的主要特性包括：

- 六个具有独立 PIE 中断的通道
- 可从多个外设触发源独立触发每个 DMA 通道
- 字大小：16 位或 32 位（SPI 限制到 16 位）
- 吞吐量：3 个周期/字，无仲裁

9.1.2 模拟子系统互连

F28E12x 利用模拟子系统互连，因此可以非常灵活地使用引脚，从而减小器件封装。CMPSS 输入和数字输入与 ADC 输入进行多路复用。这种互连允许单个引脚将信号路由到多个模拟模块。模拟引脚围绕 CMPSS 模块形成模拟组，并在模拟引脚和内部连接表中定义了路由。

9.1.3 比较器子系统 (CMPSS)

F28E12x CMPSS 相对于在 F2802x/03x 器件上集成了 10 位参考数模 (DAC) 电路的简单模拟比较器，进行了大幅增强。F28E12x 器件上提供了四个可用的 CMPSS 模块。每个模块包含两个比较器、两个参考 12 位 DAC 和两个数字滤波器。CMPSS 模块可用于电压跳闸监测，用于开关模式功率控制和功率因数校正等应用。该模块围绕一对模拟比较器进行设计，可以生成一个数字输出，用于指示正输入端的电压是否大于负输入端的电压。比较器的正输入始终由外部引脚驱动。负输入可由外部引脚或内部可编程的 12 位 DAC 作为参考电压进行驱动。写入 DAC 的值可以立即生效或与 ePWM 事件同步。每个比较器输出均通过可编程的数字滤波器进行馈送，可防止电气开关噪声引起伪跳闸信号。CMPSS 的输出端生成一些提供给 MCPWM 事件触发子模块和 GPIO 结构的跳闸信号。此外，CMPSS 具有 PWM 消隐功能，可以清除和重置 MCPWM 周期边界附近的现有或即将发生的跳闸条件。此外，通过使用模拟子系统互连方案，可以独立选择 CMPSS 比较器的正输入信号和负输入信号。值得一提的是，CMPSS1 模块中 DACL 的输出可以在引脚上输出。

9.1.4 可编程增益放大器 (PGA)

F28E12x 增加了一个与 ADC 内联的可编程增益放大器 (PGA)。PGA 支持单位增益和从 2 到 64 的 2 的倍数增益，可用于放大小信号源，以利用片上 ADC 的全动态范围。还支持后增益滤波。有关支持的完整功能集，请参阅 F28E12x 文档。

9.2 控制外设

此部分将介绍 F28E12x 器件控制外设的变化和新增特性。如需更多信息，请参阅以下参考指南：

- [F28E12x 微控制器技术参考手册](#)
- [C2000 实时控制外设参考指南](#)

9.2.1 增强型脉宽调制器 (MCPWM)

MCPWM 模块是其他 C2000 器件上采用的 4 类 EPWM 模块的简化版本。

与 4 类 EPWM 相比，MCPWM 具有以下增强/消除功能：

- **内存映射活动/影子寄存器**：已添加其他寄存器以分别查看 CMPx、TBPRD、DBRED、DBFED、AQCTLA 和 AQCTLB 的活动寄存器和影子寄存器的内容。
- **每个 MCPWM 模块 6 个通道**：与 EPWM 相比，MCPWM 模块在单个模块上最多可具有 6 个通道。6 个通道被视为 3 对信号，类似于 3 个 EPWM 模块；但是，某些设置可在全部 3 个通道对之间共享，例如 TBPRD、DBRED、DBFED 和 TBPHS。与 3 个独立的 EPWM 模块相比，这会降低设计灵活性。
- **删除了子模块/特性**：与 4 类 EPWM 相比，MCPWM 上删除了以下特性/子模块：
 - HRPWM
 - TZ 事件的独立中断
 - 向下计数模式
 - 数字比较子模块
 - 斩波器模块

- EPWMXLINK
- T1/T2 动作限定器事件
- 死区半周期时钟模式。了解有关特性变化以及从 EPWM 迁移到 MCPWM 时后续权变措施的更多详细信息，请参阅 EPWM 到 MCPWM 迁移指南。

MCPWM 外设能够以最小的 CPU 开销或干预生成复杂的脉冲宽度波形。与 4 类 EPWM 类似，MCPWM 分为单独的模块，每个模块都有独立的功能。本章按每个 MCPWM 子模块分为几个单独的部分。对于大多数 PWM 应用，必须了解 MCPWM 中的所有模块并将其用于生成所需的 PWM 输出。在本文档中，信号或子模块名称中的字母 x 和 y 用于指示器件上的通用 MCPWM 实例和通道对。例如，输出信号 MCPWMx_yA 和 MCPWMx_yB 是指来自 MCPWMx 实例和 y 通道对的输出信号（请注意，每个 MCPWM 实例最多有 3 个通道对）。因此，MCPWM1_1A 和 MCPWM1_1B 属于 MCPWM1 通道对 1，同样，MCPWM2_3A 和 MCPWM2_3B 属于 MCPWM2 通道对 3。

9.2.2 增强型捕获模块 (eCAP)

F28E12x 器件具有一个 eCAP 模块。eCAP 模块的增强特性包括：

- 输入多路复用器 - 选择 128 个信号之一，这些信号可以来自内部或外部信号源。任何 GPIO 引脚都可以通过输入 X-BAR 用作输入源。输入源由 ECCTL0 寄存器中的 INPUTSEL 位字段选择。

备注

F2802x/03x 器件使用 GPIO 多路复用器选择特定的专用输入引脚来存取 eCAP 模块。

- 事件过滤器复位位 - ECCTL2 寄存器中的 CTRFILTRESET 位字段会清除事件过滤器、模数计数器和任何中断挂起标志。复位该位对于初始化和调试很有用。
- 模数计数器状态位 - ECCTL2 寄存器中的 MODCNTRSTS 位字段指示接下来将加载哪个捕捉寄存器。通过 F2802x/03x eCAP 模块无法得知模数计数器的当前状态。
- DMA 触发源 - CEVT[1-4] 可以配置为 eCAPxDMA 的源。
- EALLOW 保护 - 已添加到关键寄存器。为了维持与 F2802x/03x 器件的软件兼容性，请配置 DEV_CFG_REGS.ECAPTYPE 以使这些寄存器不受保护。
- ECAPxSYNCSINSEL 寄存器 - 为每个 eCAP 添加了该寄存器以选择外部 SYNCIN。每个 eCAP 模块可以有一个单独的 SYNCIN 信号。

9.2.3 增强型正交编码脉冲模块 (eQEP)

F28E12x 器件具有一个 eQEP 模块。F2803x 器件有一个 eQEP 模块，该 eQEP 模块在 F2802x 器件上不可用。F28E12x eQEP 模块的增强特性包括：

- QEP 模式适配器 (QMA) - QMA 可以评估外部 EQEPA 和 EQEPB 信号线路上的转换，并产生方向和时钟信号以支持工业驱动应用。要使用 QMA，需要将 eQEP 模块配置为方向计数 (Direction-Count) 模式。
- 锁存位置计数器 - 当 ePWM 模块产生 ADCSOCA/ADCSOCB 事件时。
- SinCos - 支持解码来自 SinCos 传感器的信号。

9.3 模拟外设

此部分将介绍 F28E12x 器件模拟外设的变化和新增特性。如需更多信息，请参阅以下参考指南：

- [F28E12x 微控制器技术参考手册](#)
- [C2000 实时控制外设参考指南](#)

9.3.1 模数转换器 (ADC)

F2802x/03x 上的单个 ADC 具有两个采样保持 (S/H) 电路，与之不同的是，F28E12x 利用一个具有 S/H 电路的 ADC。这使得 F28E12x 可以高效管理多个模拟信号，从而提高整体系统吞吐量。ADC 模块是使用分辨率为 12 位的逐次逼近型 ADC 来实现的，其吞吐量为 8MSPS。

与 F2802x/03x 一样，ADC 触发和转换序列由一系列转换开始 (SOCx) 配置寄存器进行管理。但是，F28E12x 器件上实现了轮询模式和高优先级模式。此外，F28E12x 具有四个灵活的 PIE 中断，而不是 F2802x/03x 上的九个。

为了进一步增强 F28E12x ADC 的功能，ADC 模块包含了三个后处理块 (PPB)，而每个 PPB 都可以链接到任何 ADC 结果寄存器。PPB 可用于硬件过采样，偏移校正，从设定点计算误差，检测极限和过零，以及捕获触发到采样的延迟：

- 过采样模式使得应用可以从单个触发脉冲轻松执行多个背对背采样。
当与后处理块中的聚合选项结合使用时，此模式可启用过采样和均值计算。
- 偏移校正可以同时消除与 ADCIN 通道相关的偏移（该偏移可能是由外部传感器或零开销的信号源引起的），从而节省处理器周期。
- 误差计算可以自动从设定点或预期结果寄存器值中减去计算出的误差，从而减少采样到输出的延迟以及软件开销。
- 极限和过零检测会自动检查上限/下限或过零，并可以触发 MCPWM 跳闸和/或产生中断。这可以降低采样到 MCPWM 的延迟，并减少软件开销。此外，还可以基于超出范围的 ADC 转换使 MCPWM 跳闸，且无需任何 CPU 干预，这对于注重安全性的应用很有用。
- 采样延迟捕捉可以记录从触发 SOCx 到开始采样之间的延迟。因此，可以使用软件技术减少延迟误差。
- 该器件中的 12 位 ADC 模块包括采样电容器复位功能，有助于减少存储器串扰。

9.4 通信外设

此部分将介绍 F28E12x 器件通信外设的变化和新增特性。如需更多信息，请参阅以下参考指南：

- [F28E12x 微控制器技术参考手册](#)
- [C2000 实时控制外设参考指南](#)

9.4.1 SPI

F28E12x SPI 包含以下增强特性：

- 发送和接收 FIFO 从 4 级增加到 16 级
- 高速模式
- 延迟的发送控制
- DMA 支持

还包括在有两个 SPI 模块 (在 F2803x 上有, 但在 F2802x 上没有) 的器件上用于数字音频接口接收模式的 STEINV 反转位。F28E12x 有一个 SPI 模块, 而 F2803x 最多有两个 SPI 模块 (具体取决于器件封装), F2802x 仅有一个 SPI 模块。

9.4.2 SCI

F28E12x SCI 模块在功能上与 F2802x/03x 相同, 但其发送和接收 FIFO 从 4 级增加到了 16 级。

9.4.3 UART

F28E12x 有一个 UART 模块, 用于执行并行至串行和串行至并行转换的功能。UART 模块的功能与 SCI 相似, 但不兼容寄存器。UART 模块在 F2802x/F2803x 上不可用。

9.4.4 I2C

与 F2802x/03x 器件类似, F28E12x 具有一个 I2C 模块。发送和接收 FIFO 已从 4 级增加到 16 级, 并修复了与 XRDY 发送中断的时序有关的错误。

10 仿真 - JTAG 端口

F28E12x 器件支持两种 JTAG 模式:

- IEEE 1149.1 标准 JTAG 模式, 该模式使用 TCK、TMS、TDI 和 TDO 引脚; 请注意, F28E12x 器件上没有 TRSTn 引脚
- IEEE 1149.7 紧凑型 JTAG (cJTAG) 模式, 该模式使用 TCK 和 TMS 引脚; 在这种模式下, TMS 引脚是双向的, 并承载 TDI、TMS 和 TDO 信息

如需更多信息, 请参阅 [F28E12x 微控制器数据表](#)。

11 器件勘误表

有关功能规格的最新已知例外 (已知问题) 和使用说明 (器件的行为可能与预期或文档记录的行为不匹配), 请参阅以下文档:

- [F28E12x MCU 器件勘误表](#)

12 器件比较概要

在此部分, [表 12-1](#) 提供了 F28E12x、F2803x 和 F2802x 器件系列之间的一般功能比较。有关器件特性、最大时钟频率、存储器大小以及外设可用性和数量的具体详细信息, 请参阅器件特定数据表。

表 12-1. 器件比较矩阵

	F28E12x	F2803x	F2802x
时钟	160MHz	60MHz	60MHz
FPU	是	-	-
CLA	-	有 (0 类) ⁽¹⁾	-
2 通道 DMA	有 (0 类)	-	-
闪存	64K x 16	64K x 16	32K x 16
RAM	8K x 16	10K x 16	6K x 16
32 位 CPU 计时器	是	是	是
看门狗计时器	是	是	是
片上振荡器	是	是	是
DCC	有 (1 类)	-	-
ADC	有 (7 类)	有 (3 类)	有 (3 类)
CMPSS_LITE (带 2 个 DAC)	有 (0 类)	-	-
CMP (带 DAC)	-	有 (0 类)	有 (0 类)
MCPWM	有 (0 类)	-	-
ePWM	-	有 (1 类)	有 (1 类)

表 12-1. 器件比较矩阵 (续)

	F28E12x	F2803x	F2802x
eCAP	有 (2 类)	有 (0 类)	有 (0 类)
HRCAP	-	有 (0 类)	-
eQEP	有 (2 类)	有 (0 类)	-
PGA	有 (3 类)	-	-
CAN ⁽²⁾	-	有 (eCAN)	有 (eCAN)
UART	有 (0 类)	-	-
I2C	有 (2 类)	有 (0 类)	有 (0 类)
SCI	有 (0 类)	有 (0 类)	有 (0 类)
SPI	有 (2 类)	有 (1 类)	有 (1 类)
LIN	-	有 (0 类)	-
X-BAR	有 (0 类)	-	-

- (1) 一个类型变化代表一个外设模块中的主要功能特性差异。在外设类型中，器件之间可能存在细微差异，但不会影响模块的基本功能。TRM 中列出了这些器件特定的差异。
- (2) DCAN 和 eCAN 不具有软件兼容性。

有关器件的更多详细信息，请参阅以下数据表：

- [F28E12x 微控制器数据表](#)
- [TMS320F2803x 微控制器数据表](#)
- [TMS320F2802x 微控制器数据表](#)

13 参考资料

- 德州仪器 (TI) : [F28E12x 微控制器数据表](#)
- 德州仪器 (TI) : [F28E12x 微控制器技术参考手册](#)
- 德州仪器 (TI) : [F28E12x MCU 器件勘误表](#)
- 德州仪器 (TI) : [TMS320F2803x 微控制器数据表](#)
- 德州仪器 (TI) : [TMS320F2803x 微控制器技术参考手册](#)
- 德州仪器 (TI) : [TMS320F2803x MCU 器件勘误表](#)
- 德州仪器 (TI) : [TMS320F2802x 微控制器数据表](#)
- 德州仪器 (TI) : [TMS320F2802x、TMS320F2802xx 技术参考手册](#)
- 德州仪器 (TI) : [TMS320F2802x、TMS320F2802xx MCU 器件勘误表](#)
- 德州仪器 (TI) : [TMS320C28x CPU 和指令集参考指南](#)
- 德州仪器 (TI) : [TMS320C28x 扩展指令集技术参考手册](#)
- 德州仪器 (TI) : [C2000 实时控制外设参考指南](#)
- 德州仪器 (TI) : [TMS320C28x 汇编语言工具用户指南](#)
- 德州仪器 (TI) : [TMS320C28x 优化 C/C++ 编译器用户指南](#)
- 德州仪器 (TI) : [controlSUITE™ 至 C2000Ware 过渡指南](#)
- <http://www.ti.com/tool/C2000WARE>
- 德州仪器 (TI) : [C28x 嵌入式应用程序二进制接口](#)
- C2000 从 COFF 迁移到 EABI https://software-dl.ti.com/ccs/esd/documents/C2000_c28x_migration_from_coff_to_eabi.html
- 德州仪器 (TI) : [F28E12x 闪存 API 参考指南](#)
- 德州仪器 (TI) : [DCAN 模块的编程示例和调试策略](#)

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司