

EVM User's Guide: TRF-LSC-AFE7950EVM

TRF-LSC-AFE7950 评估模块



说明

TRF-LSC-AFE7950EVM 评估模块用于评估 TI [AFE79xx](#) 系列集成射频采样收发器的性能, 该收发器在 RX 上具有 TI [TRF1208](#) 单端转差分放大器, 在 TX 上具有 [TRF1108](#) 差分转单端放大器。AFE79xx 器件支持多达四个发送通道、四个接收通道和两个反馈通道 (4T4R2F), 并集成了一个锁相环 (PLL) 和压控振荡器 (VCO), 用于生成数据转换器时钟。AFE79xx 集成了八个兼容 JESD204B 和 JESD204C 的串行器或解串器 (SerDes) 收发器。这些收发器能够以高达 29.5Gbps 的速率运行, 并通过板载 FPGA 夹层卡 (FMC) 连接器发送和接收数字数据。

该 EVM 包括 [LMK04828](#) 时钟发生器, 用于为模拟前端 (AFE) 和采集卡 (现场可编程门阵列, FPGA) 提供参考时钟和 SYSREF。该评估模块 (EVM) 具有单个 5.5V 输入, 而且包含完整的电源管理电路。外部时钟选项包括对馈送参考时钟 (用于片上 PLL) 提供支持。该设计可与 TI 图形和采集卡解决方案 (TSW14J56EVM、TSW14J57EVM) 以及许多 FPGA 开发套件相连接。

开始使用

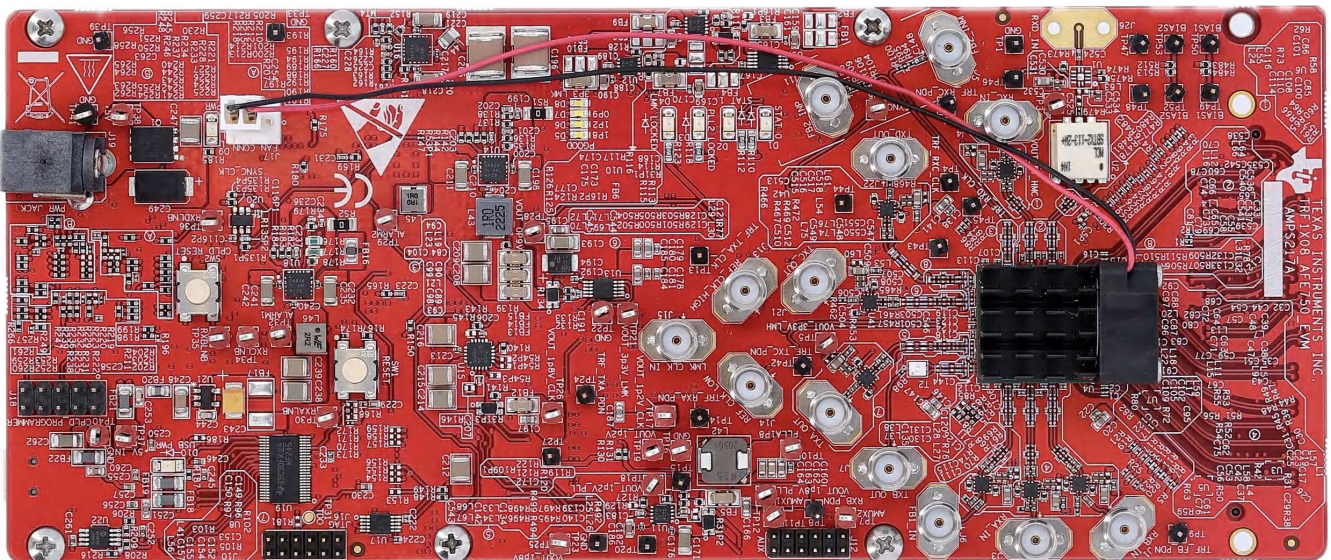
1. 订购 TRF-LSC-AFE7950EVM
2. 订购 [TSW14J56EVM](#) 或 [TSW14J57EVM](#)
3. 下载最新软件和库。
4. 下载全面的参考设计文件。
5. 有关最新信息, 请参阅 [AFE79XX-HSC-DESIGN](#) 文件夹。

特性

- 5.5V 单电源供电
- 包括板载时钟生成
- 具有大于 8GHz 的 S2D 和 D2S 放大器的射频前端

应用

- [导引头前端](#)
- [雷达](#)
- [国防无线电](#)
- [战术通信基础设施](#)
- [无线通信测试](#)



TRF-LSC-AFE7950EVM 电路板

1 评估模块概述

TRF-LSC-AFE7950EVM 包括一个时钟和电源解决方案，并采用 5.5V 单电源供电。图 1-1 显示，使用 SMA 连接器的射频输入和输出位于 EVM 顶部。通过 SMA J15 (LMK_CLKIN) 连接器使用 10MHz 参考时钟，以使用 LMK04828 锁定板载压控晶体振荡器 (VCXO)。通常，实验室设备具有 10MHz 振荡器输出，用于同步多个实验室系统。板载 LMK04828 接受来自外部实验室设备的 10MHz 时钟，以保持数据采集和生成与 TRF-LSC-AFE7950EVM 同步和一致。

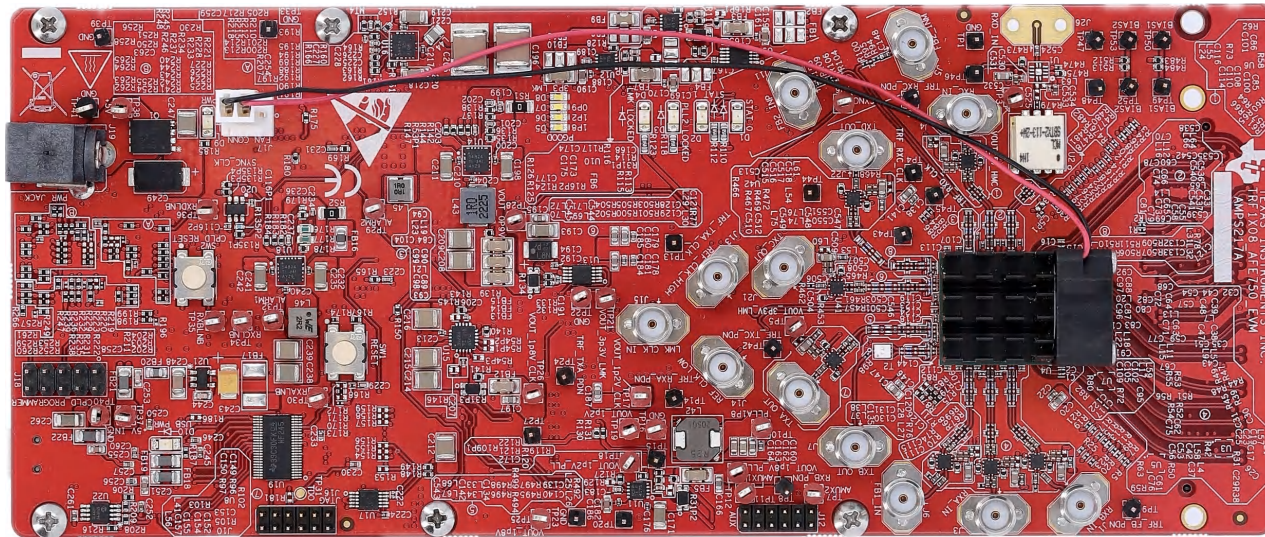


图 1-1. TRF-LSC-AFE7950EVM 顶视图

要馈送外部参考时钟以锁定 AFE79xx 中的 PLL，可使用 SMA J13 (REF_CLK_HIGH) 或 SMA J14 (REF_CLK_LOW)。USB 连接器和 5.5V 连接器位于电路板右侧。

图 1-2 显示了 TRF-LSC-AFE7950EVM 的底视图。

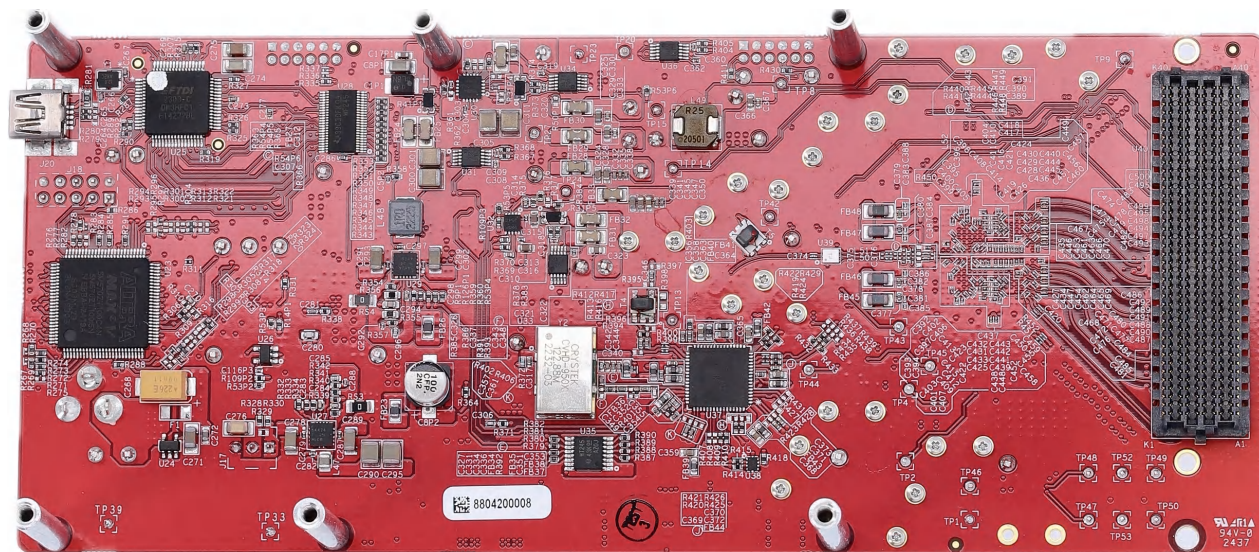


图 1-2. TRF-LSC-AFE7950EVM 底视图

与 TRF-LSC-AFE7950EVM 一同使用的采集卡通常是 TSW14J56EVM 或 TSW14J57EVM。TSW14J56EVM 支持高达 12.5Gbps 的 SerDes 速率，TSW14J57EVM 支持高达 15Gbps 的速率。选择 TSW14J56EVM 还是 TSW14J57EVM 取决于 AFE79xx JESD204 配置和相关的 SerDes 速率。

1.1 简介

TRF-LSC-AFE7950EVM 评估模块支持多达四个发送通道、四个接收通道和两个反馈通道 (4T4R2F)，这些通道可调频至 L、S 和 C 频带中的各种频率。

小心



表面高温。接触会导致烫伤。请勿触摸。

警告



活动器件。在运行过程中，请勿触摸旋转盘或电机。

1.2 套件内容

包装中包含：

- TRF-LSC-AFE7950EVM
- USB Type Mini-B 电缆
- 电源线

包装中不含：

此套件不含本文档中使用的 TSW14J56EVM 或 TSW14J57EVM 采集卡。可从 <https://www.ti.com/tool/TSW14J57EVM> 订购此采集卡。

1.3 规格

图 1-3 显示了该板的信号链。

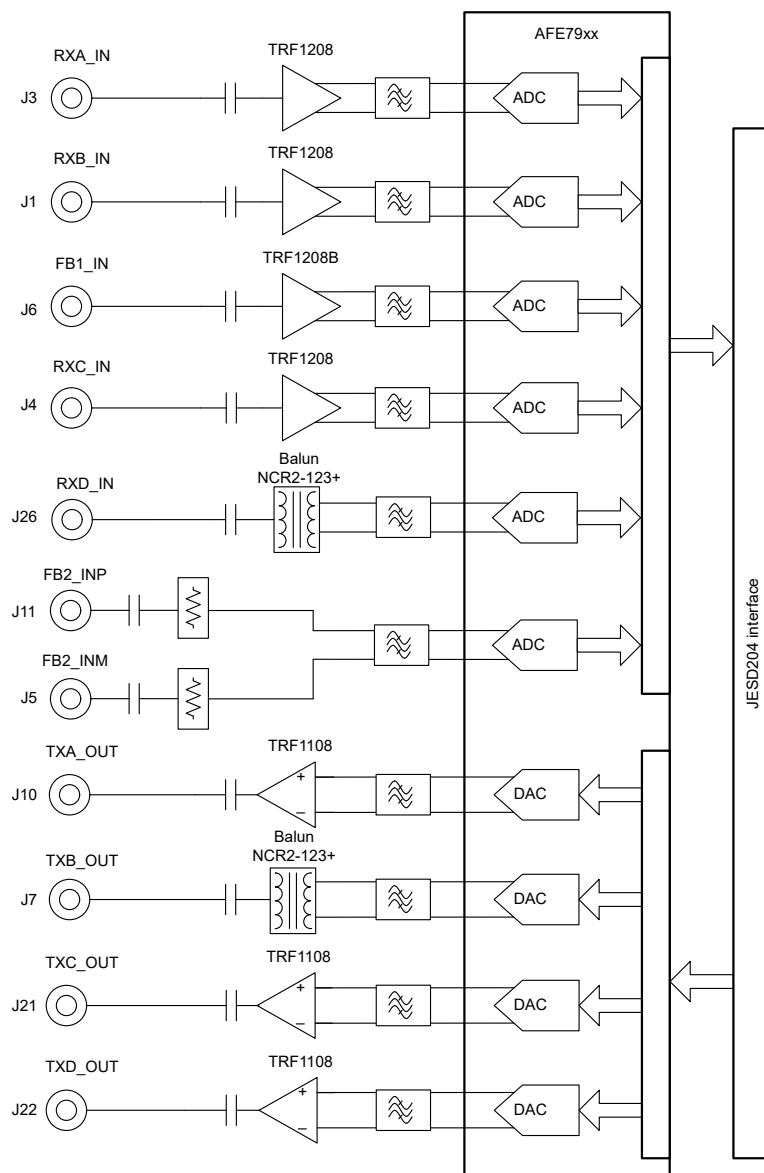


图 1-3. TRF-LSC-AFE7950EVM 方框图

1.4 器件信息

AFE7950 是一款高性能、高带宽、多通道收发器，集成了四个射频采样发送链、四个射频采样接收链和两个射频采样反馈链（总计六个射频采样 ADC）。此器件具有高达 12GHz 的工作频率，支持直接在 L、S、C 和 X 频带频率范围内进行射频采样，无需额外的频率转换级。

TRF1208 器件是一款全差分放大器，用于驱动接收路径的 ADC（采用 S2D 配置）。TRF1108 器件是一款差分转单端 (D2S) 射频放大器，由发送路径的 DAC 驱动。

LMK0482x 系列是一款符合 JESD204B 标准且集成 VCO 的超低噪声时钟抖动清除器。

2 硬件

2.1 电源要求

按照以下步骤设置电源：

1. 将 5.5V 电源连接到 TRF-LSC-AFE7950EVM 的电源插孔 (PWR_JACK) 连接器 (J19)。
2. 检查 D9 (PWR) LED 灯是否亮起。电源应消耗约 550mA 至 650mA 电流。
3. 将 USB Type Mini-B 电缆从 PC 连接到 TRF-LSC-AFE7950EVM 的 USB 端口 (J20)。
4. 检查 D10 (USB_PWR) LED 灯是否亮起。LED 灯的亮度取决于 USB 电缆的长度。如果 LED 灯未亮起，则使用较短的 USB 电缆。TI 在此设置中测试了三英尺长的 USB 电缆。
5. TRF-LSC-AFE7950EVM 上的电源序列显示了每个电源轨的电源状态。如果电源正常 (PGOOD) 引脚处于逻辑高电平，则相应的电源轨已正确供电。相应的 LED 灯会亮起。检查以下 LED 灯是否亮起。
 - D5 (1P8) LED
 - D6 (1P2) LED
 - D7 (0p9) LED
 - D8 (3p3_LMK) LED

2.2 设置

射频测试设置需要射频信号发生器、频谱分析仪、衰减器垫、功率组合器、电缆等。根据测试类型使用适当的设置。[TRF1208 评估模块用户指南](#)提供了射频测试设置的示例。

2.3 接口

按照以下步骤连接 TRF-LSC-AFE7950EVM 和 TSW14J56EVM：

1. 将 TRF-LSC-AFE7950EVM 的 FMC 连接器 U40 连接到 TSW14J56EVM 的 FMC 连接器 J4。
2. 在电源处于断电模式时，将最大电压和电流分别为 5.5V 和 4A 的电源连接到 TSW14J56EVM 的 J11 +5V IN 连接器。
3. 将 USB 3.0 电缆从 PC 连接到 TSW14J56EVM 的 J9 连接器。
4. 在电源处于断电模式时，将最大电压和电流分别为 5.5V 和 5A 的电源连接到 TRF-LSC-AFE7950EVM 的 J19 CONN JACK PWR 连接器。
5. 将 USB 2.0 电缆从 PC 连接到 TRF-LSC-AFE7950EVM 的 J20 连接器。
6. (可选) 将 10MHz 实验室设备参考连接到 J15 (LMK_CLK_IN) 连接器。

3 软件

高速数据转换器专业软件 (DATA CONVERTER PRO-SW) 可控制 TSW14J5x。在本用户指南中，DATA CONVERTER PRO-SW 称为 HSDC PRO，这两个术语可互换。从 www.ti.com/tool/dataconverterpro-sw 下载 5.0 版或更高版本。

Latte 软件会配置 TRF-LSC-AFE7950EVM。最新版本的 Latte 可从 TI 的 MySecure 网站下载。在 [登录页面](#) 登录 myTI 后申请该软件。安装程序文件名为 AFE79xx_EVM_GUI_Vxxxxxx，其中 xxxxxx 是版本号。

3.1 软件安装

1. 安装 **HSDC PRO** 软件。按照安装程序执行过程中的所有说明进行操作。
 - 默认 HSDC PRO 软件路径为于：
C:\Program Files (x86)\Texas Instruments\High Speed Data Converter Pro
2. 安装 AFE79xxEVM_GUI_Vxxxxxx.exe。按照 [图 3-1](#) 中所示的安装程序执行过程中的所有说明进行操作。将安装以下应用程序：
 - Latte 5.x.x
 - AFE79xx Latte Library Vx.xx
 - 在整个产品开发过程中，基本 Latte 软件和 AFE79xx Latte Library 都将根据需要进行更新。
 - National Instruments LabVIEW™ Runtime Engine 2014
 - TRF-LSC-AFE7950EVM 所需的关联 HSDC PRO .ini 文件。

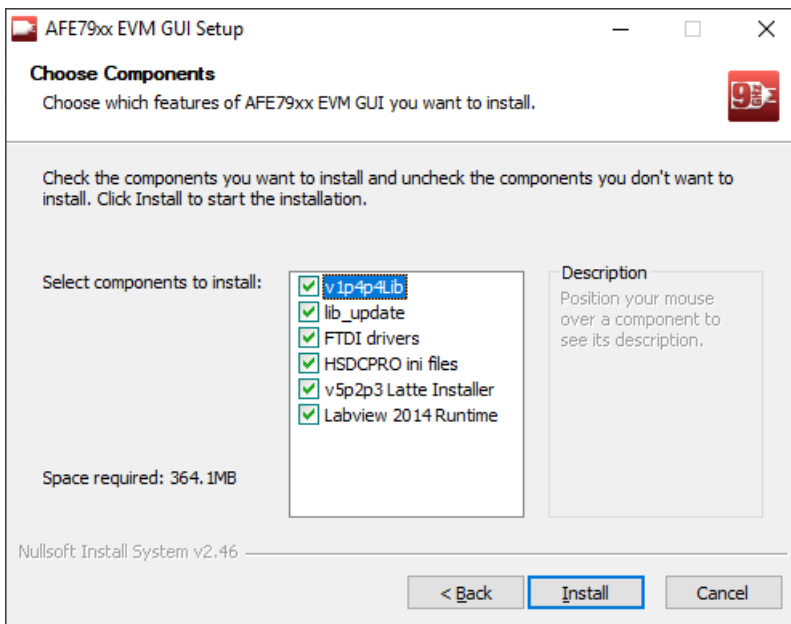


图 3-1. Latte 安装程序选项

3. 默认 Latte 软件目录安装在 C:\Users\User ID\Documents\Texas Instruments\Latte。将 User ID 替换为相应的 Windows® 登录 ID。

3.2 软件说明

3.2.1 HSDC Pro 概览

有关 HSDC Pro 软件用法的信息，请参阅 [高速数据转换器专业版 GUI 用户指南](#)。

3.2.2 Latte 概述

从桌面快捷方式或者从 All Programs > Texas Instruments 启动 Latte GUI。图 3-2 展示了 Latte GUI。

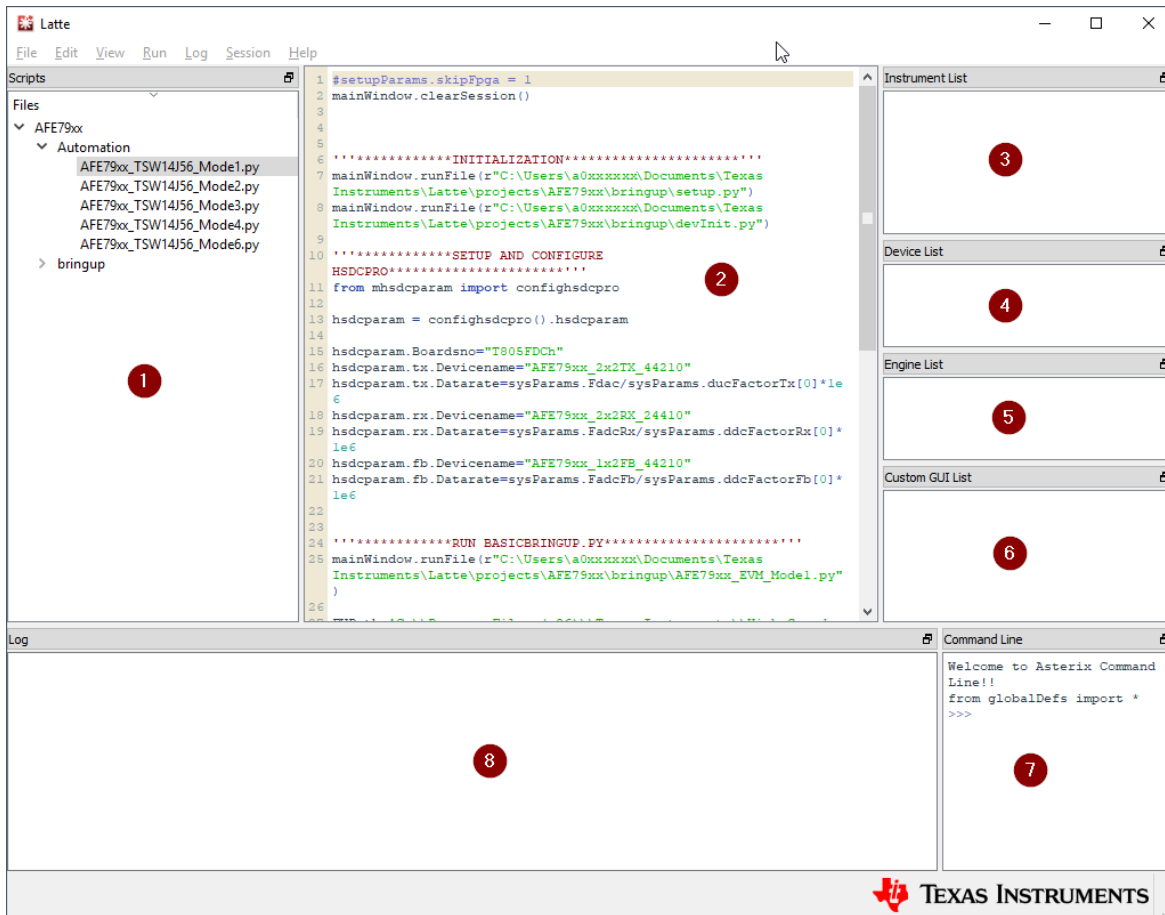


图 3-2. Latte GUI

图 3-2 展示了 Latte GUI 划分的 8 个窗口 (标记为 1 到 8)，其功能如下：

- 窗口 1：此窗口 (也称为 *Scripts*) 显示了可用的 Python 脚本列表，这些脚本可生成用于配置 TRF-LSC-AFE7950EVM 的寄存器命令。脚本文件位于 `..\Documents\Texas Instruments\Latte\projects\AFE79xx\bringup` 文件夹中。根据需要修改和创建新脚本，这些脚本会在 Latte 重新启动时出现在该子窗口中。
- 窗口 2：此窗口 (也被称为 *Editor*) 会显示当前所选脚本中的代码，用于根据需要修改和保存代码。
- 窗口 3 至 6：当脚本运行以配置 TRF-LSC-AFE7950EVM 时，这些窗口会更新，主要用于提供信息。
- 窗口 7：此窗口 (也被称为 *Command Line*) 用于输入和运行各个命令。此类命令的示例包括更改 TX、RX 和 FBRX DSA、NCO 等。
- 窗口 8：此窗口 (也被称为 *Log*) 会在脚本执行期间显示消息以显示当前状态。此窗口也用于故障排除。

3.2.2.1 Latte 快捷方式

运行脚本文件：要运行脚本文件，首先在 *Scripts* 窗口中选择文件，然后按 F5 (或依次选择菜单栏中的 *Run* 和 *Buffer*)。

运行部分脚本：要运行部分脚本文件，在 *Editor* 窗口中选择相关行，然后按 F7 (或依次选择菜单栏中的 *Run* 和 *Run Selection*)。

停止执行：要停止当前执行，按 F10 (或依次选择菜单栏中的 *Run* 和 *Stop*)。

清除会话：要清除当前会话以将 Latte GUI 重置为初始状态，按 Ctrl+T (或依次选择菜单栏中的 *Session* 和 *Clear Session*)。此过程相当于重新启动，可用于在不关闭 GUI 的情况下重新启动会话。

4 实现结果

4.1 评估设置 TRF-LSC-AFE7950EVM 自动配置

本节将指导用户通过自动化 Python 例程完成自动启动 TRF-LSC-AFE7950EVM 的一系列步骤。其中使用的示例默认为 TRF-LSC-AFE7950EVM 模式 1。表 4-1 概述了默认模式 1 的配置。

表 4-1. TRF-LSC-AFE7950EVM 模式 1 配置概览概述

模式	默认编程
TX (发送器)	启用 4 个 TXDAC , DSA = 0 , LMFSHd_2TX = 44210 , 6 次内插 , 491.52MSPS 数据速率
RX (接收器)	启用 4 个 RXADC , DSA = 0 , LMFSHd_2RX = 24410 , 12 次内插 , 245.76MSPS 数据速率
FBRX (反馈接收器)	启用 2 个 FBADC , DSA = 0 , LMFSHd_1FB = 22210 , 6 次内插 , 491.52MSPS 数据速率
串行器/解串器	八个通道在 9830.4Mbps 下运行
数据转换器时钟速率	F _{RXADC} = 2949.12MSPS , F _{FBADC} = 2949.12MSPS , F _{TXDAC} = 8847.36MSPS
状态	RX AGC 被禁用 , RX、TX DSA 阶跃损伤未校正 , DAC 处于交错模式

表 4-2、表 4-3 和 表 4-4 列出了用于评估 AFE79xx 的 RXADC、FBADC 和 TXDAC 部分的 TSW14J5x .ini 文件。这些表还列出了针对 TRF-LSC-AFE7950EVM 的相关通道映射。

**表 4-2. RXADC TSW14J56EVM / TSW14J57EVM INI 映射
(AFE79xx_2x2RX_24410)**

HSDC PRO ADC 面板中的 ADC 通道数量 ⁽¹⁾	TRF-LSC-AFE7950EVM 连接器	关联的 AFE79xx 输入
1.2	J3 , RXA_IN	1RX
3.4	J1 , RXB_IN	2RX
5.6	J4 , RXC_IN	3RX
7.8	J26 , RXD_IN	4RX

(1) 对于 RXADC 的复合正交输出 (I/Q), 奇数为实通道, 偶数为虚通道。

表 4-3. FBADC TW14J5x INI 映射 (AFE79xx_1x2FB_44210)

HSDC PRO ADC 面板中的 ADC 通道数量 ⁽¹⁾	TRF-LSC-AFE7950EVM 连接器	关联的 AFE79xx 输入
1.2	J6、FB1_IN	1FB
3.4	J5 和 J11 , FB2_IN	2FB

(1) 对于 FBADC 的复合正交输出 (I/Q), 奇数为实通道, 偶数为虚通道。

表 4-4. TXDAC TSW14J5x INI 映射 (AFE79xx_2x2TX_44210)

HSDC PRO DAC 面板中的 DAC 通道数量 ⁽¹⁾	AFE79xx EVM 连接器	关联的 AFE79xx 输入
1.2	J10 , TXA_OUT	1TX
3.4	J7 , TXB_OUT	2TX
5.6	J21 , TXC_OUT	3TX
7.8	J22 , TXD_OUT	4TX

(1) 对于 TXDAC 的复合正交输出 (I/Q), 奇数为实通道, 偶数为虚通道。

4.1.1 建议的测试环境

TRF-LSC-AFE7950EVM 的建议测试环境如下：

- 最大电压和电流分别为 5.5V 和 5A 的电源，用于为 TRF-LSC-AFE7950EVM 供电
- 最大电压和电流分别为 5.5V 和 4A 的电源，用于为 TSW14J56EVM 供电
- 最大电压和电流分别为 12V 和 3A 的电源，用于为 TSW14J57EVM 供电 (可选评估)。请参阅 [AFE79XX-HSC-DESIGN](#) 文件夹
- 支持 USB 3.0 的 PC，用于通过 ADC 采集和 DAC 图形加载实现文件的快速传输
- 高质量的射频信号发生器，支持用于评估的相关射频频率。示例设置使用 Keysight PSG 系列信号发生器。
- 高质量的射频频谱分析仪，支持用于评估的相关射频频率。示例设置使用 Rohde & Schwarz FSQ-26 系列频谱分析仪。

4.1.2 所需硬件

TRF-LSC-AFE7950EVM 所需的硬件为：

- TSW14J56 EVM (可选：TSW14J57EVM)
- TRF-LSC-AFE7950EVM
- USB 3.0 电缆
- USB 2.0 微型 B 线缆
- 两根电源线

需要两个台式电源来为 TRF-LSC-AFE7950EVM 和 TSW14J5xEVM 供电。需要一台个人计算机 (PC) 来对 EVM 和采集卡进行编程。另请参阅节 4.1.1。所有实验室设备要求 (例如信号源、信号分析仪等) 由用户自行决定。

备注

通常使用额定电压为 5.5V 的台式电源为 TRF-LSC-AFE7950EVM 供电。标称 EVM 电源电压为 5V。因为 TRF-LSC-AFE7950EVM 和 TSW14J56/TSW14J57 配置为完全工作模式以适应与电源线损耗相关的电压降，因此增加了额外的 0.5V 开销来补偿电源线损耗。

4.1.3 启动自动配置的步骤

1. 依次访问 *Start > Texas Instruments > High Speed Data Converter Pro* 来启动 HSDC PRO 软件。图 4-1 显示 HSDC PRO 应用程序已正确启动。器件建立连接后，记下 TSW14J56EVM 的 *Serial Numbers* (序列号)。

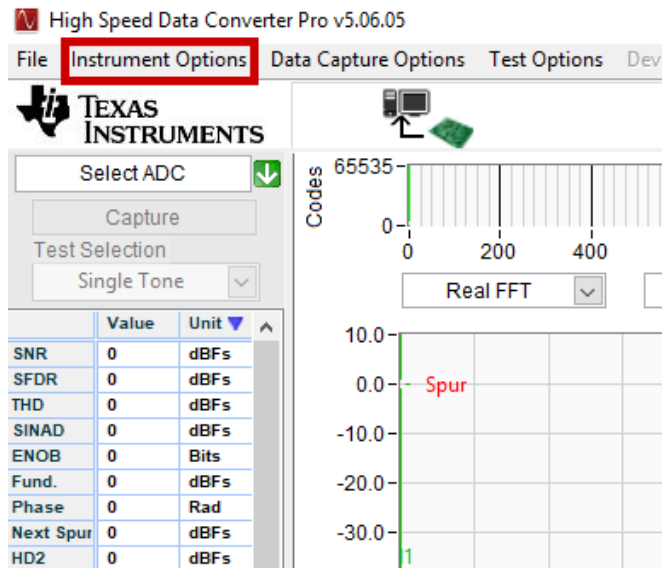


图 4-1. 从 HSDC PRO 连接到 TSW14J56

2. 按下 OK 按钮以继续将 TSW14J56 EVM 连接到 PC。

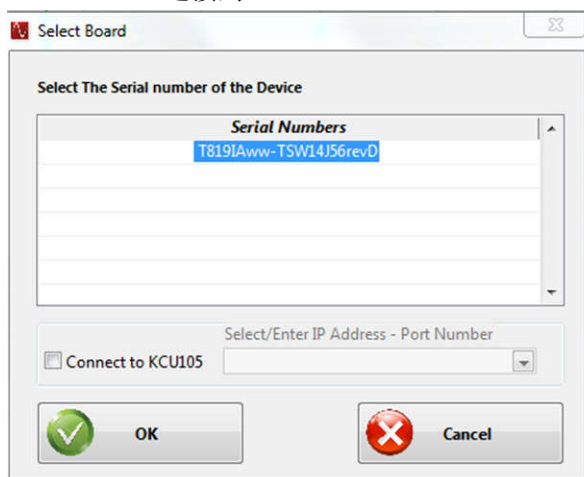


图 4-2. HSDC PRO 连接到电路板

3. 依次访问 *Start > Texas Instruments > Latte* 来启动 Latte 软件。确保 Latte 软件已正确启动。

4. 在 Latte 应用程序左侧的 *Scripts* 窗口中，依次展开 *AFE79xx > Automation > AFE79xx_TSW14J56_Mode1.py*。图 4-3 显示了 Python 脚本。

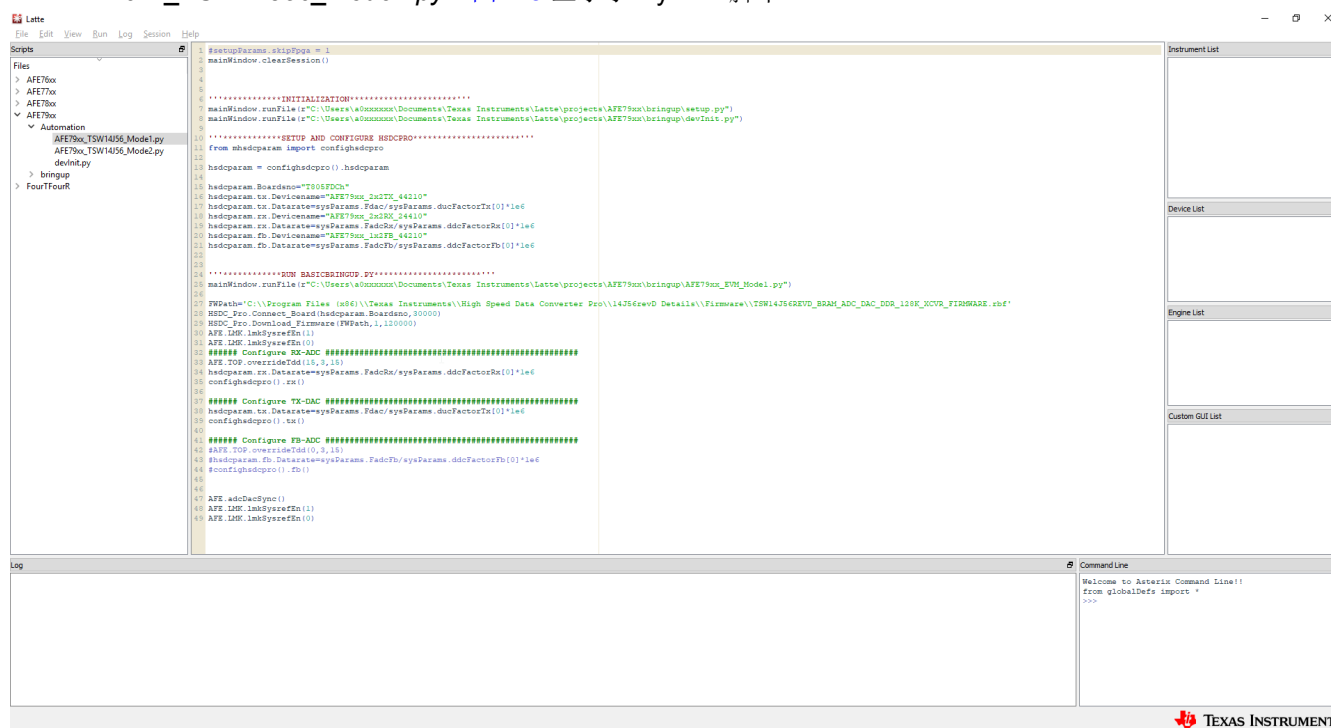


图 4-3. AFE79xx 模式 1 自动配置脚本

- 根据 HSDC PRO 和 Latte 软件使用的目录，更改 AFE79xx_TSW14J56_Mode1.py 中的三个参数。
- 图 4-4 显示了在何处更改项目 1 和 2，以反映 setup.py 和 devInit.py 的 Latte 安装目录位置。通常将 a0xxxxxx 替换为 Windows 用户登录 ID。

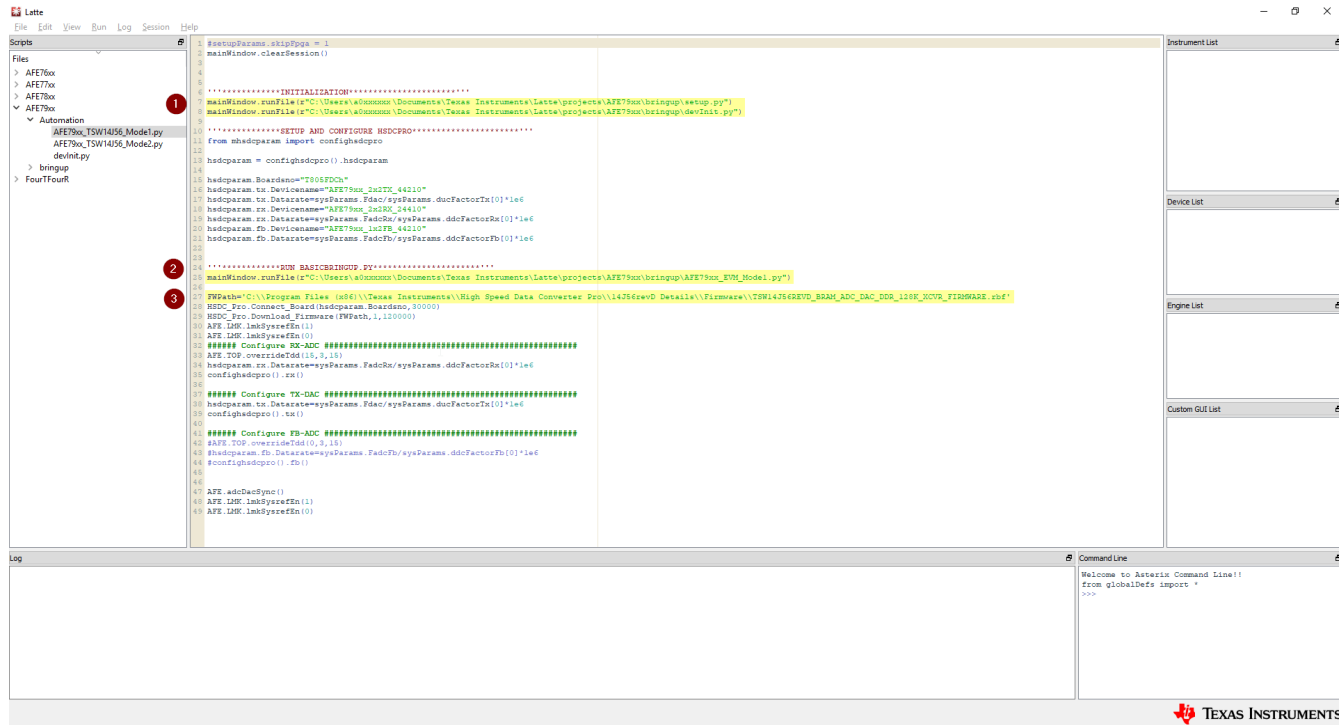


图 4-4. 要在自动化脚本中更改的目录参数

- 图 4-4 显示了在何处更改项目 3，以反映 TSW14J56 固件的 *High-Speed Data Converter Pro* 目录位置。
- 图 4-5 显示了根据突出显示的行输入 TSW14J56 EVM 序列号的位置。

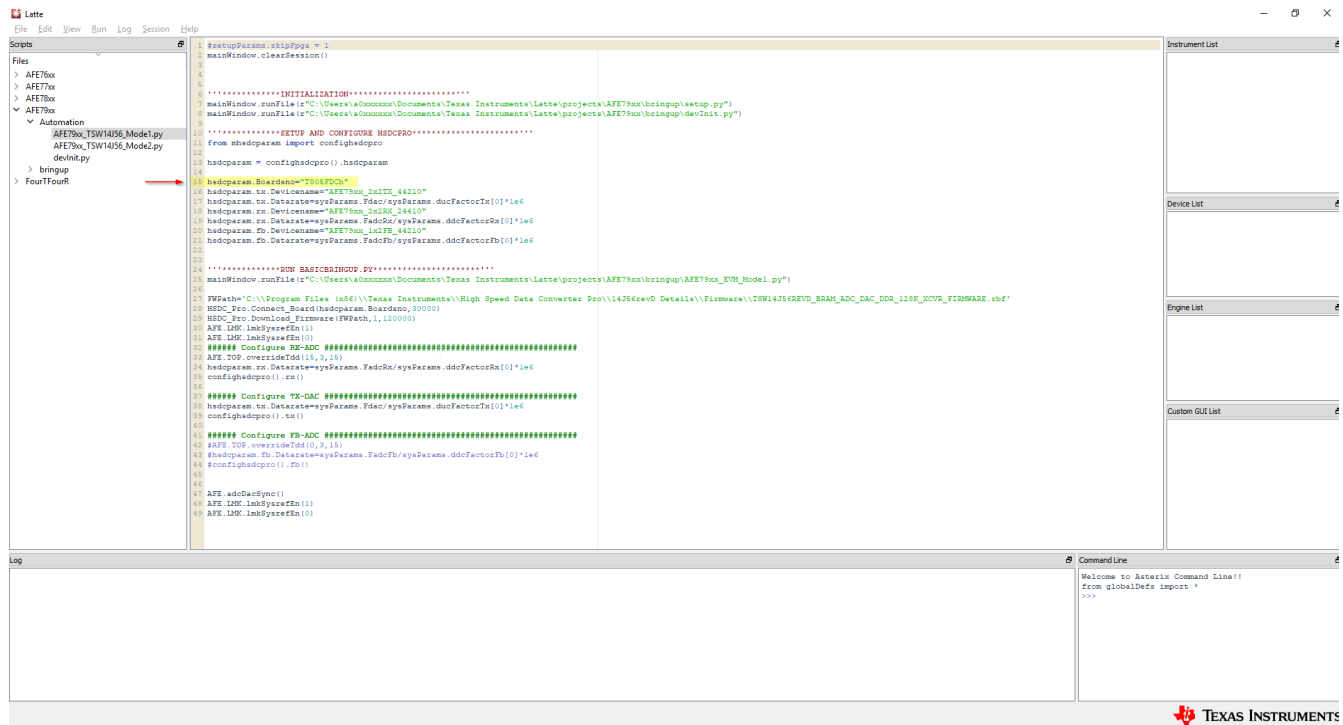


图 4-5. TSW14J56 EVM 序列号位置

- 突出显示 AFE79xx_TSW14J56_Mode1.py 后，按下 F5 按钮执行脚本。该脚本将自动运行 HSDC PRO 和 Latte 软件，以自动启动 JESD204B 链接。

10. 如 图 4-6 和 图 4-7 所示，在脚本运行之后应该会显示以下两条错误消息。

```
Log
Starting normal capture..
Selecting ADC Device : AFE79xx_2x2RX_24410_B
Error Status = 7005
Selecting DAC Device : AFE79xx_2x2TX_44210
Using HSDC Ready function to check if the GUI is Ready...
Setting DAC Data Rate = 491520000.0
Setting DAC Option = 0
Setting DAC Preamble = 0
Generating Data from DAC Tone Generation..
Sending Data to DAC..
Selecting DAC Device : AFE79xx_2x2TX_44210_B
Error Status = 7005
SPIA has got control of PLL pages
PLL Pages SPI control relinquished.
#####Device DAC JESD-RX 0 Link Status#####
```

图 4-6. Latte 错误 1

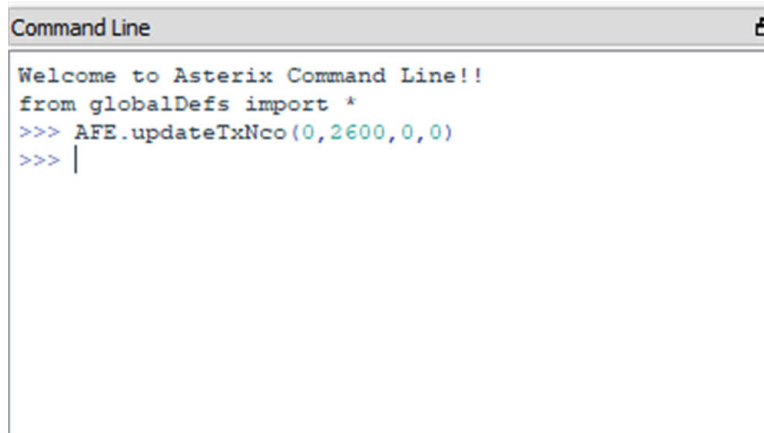
```
Log
#####Device DAC JESD-RX 0 Link Status#####
CS State TX0: 0b10101010 . It is expected to be 0b10101010
FS State TX0: 0b01010101 . It is expected to be 0b01010101
Could get the link up for device RX: 0
#####
#####Device DAC JESD-RX 1 Link Status#####
CS State TX0: 0b10101010 . It is expected to be 0b10101010
FS State TX0: 0b01010101 . It is expected to be 0b01010101
Could get the link up for device RX: 1
#####
#Done executing .. AFE79xx/Automation/AFE79xx_TSW14J56_Mode1.py
#End Time 2019-08-30 15:57:56.910000
#Execution Time = 163.04700017 s
#===== ERRORS:2, WARNINGS:0 =====#
```

图 4-7. Latte 错误 2

11. 默认 TRF-LSC-AFE7950EVM 具有以下射频频率匹配网络：
- a. RXA (TRF1208) : 1.8GHz - 2.3GHz
 - b. RXB (TRF1208) : 4.8GHz - 5.5GHz
 - c. RXC (TRF1208) : 7.3GHz - 7.8GHz
 - d. RXD (平衡-非平衡变压器) : 无
 - e. FB1 (TRF1208) : 5.8GHz - 6.2GHz
 - f. FB2 (差分连接器) : 6GHz
 - g. TXA (TRF1108) : 1GHz - 5GHz
 - h. TXB (平衡-非平衡变压器) : 3.9GHz - 4.3GHz
 - i. TXC (TRF1108) : 700MHz-8GHz
 - j. TXD (TRF1108) : 2.5GHz - 4.5GHz
12. 下面所示为更改 NCO 以匹配默认射频频率匹配网络的示例脚本：

```
AFE.updateTxNco(0,200,0,0)
AFE.updateTxNco(1,5000,0,0)
AFE.updateTxNco(2,7500,0,0)
AFE.updateTxNco(3,3000,0,0)
AFE.updateRxNco(0,2100,0,0)
AFE.updateRxNco(1,5200,0,0)
AFE.updateRxNco(2,7800,0,0)
AFE.updateRxNco(3,6000,0,0)
AFE.updateFbNco(0,6000,0)
AFE.updateFbNco(1,6000,0)
```

13. 图 4-8 显示了在命令行提示符下的何处输入相关命令，或使用 F5 键在 Latte 中执行 AFE79xx_DC101_NCO_Setup.py (AFE79xx > Automation 文件夹下)。



```
Command Line
Welcome to Asterix Command Line!!
from globalDefs import *
>>> AFE.updateTxNco(0,2600,0,0)
>>> |
```

图 4-8. 用于更新 TXNCO 的 Latte 命令提示符

4.1.4 TXDAC 评估

将频谱分析仪连接到 J10 (TXA)、J7 (TXB)、J21 (TXC) 或 J22 (TXD) 以监控 TXDAC 输出。建立连接后，可以更改 DAC 图形，也可以通过外部文件加载自定义 DAC 图形 (另请参阅节 4.1.7.1) 。

4.1.5 RXADC 和 FBADC 评估

1. 在开始采集 RXADC 和 FBADC 性能之前，请设置 HSDC PRO 测试选项。转到 **Test Options** 以进入 **Filter Parameters** 菜单。默认情况下，需要在基波任一侧删除 25 个频段并在直流附近删除 25 个频段。根据图 4-9，将要在基波任一侧删除的频段数量更改为 100。
 - a. 由于 RXADC 在 16384 采样点处的数据速率为 245.76MSPS，因此消除了基波任一侧的 1.5MHz 频段。
 - b. 由于 FBADC 在 16384 采样点处的数据速率为 491.52MSPS，因此消除了基波任一侧的 3.0MHz 频段。
 - c. 要消除的频段数量为 TI 的标准建议。该建议用于消除 ADC 采样时钟带内相位噪声对宽带噪声 (用于通过 FFT 引擎计算 SNR) 的影响。请根据最终应用标准调整频段数量。

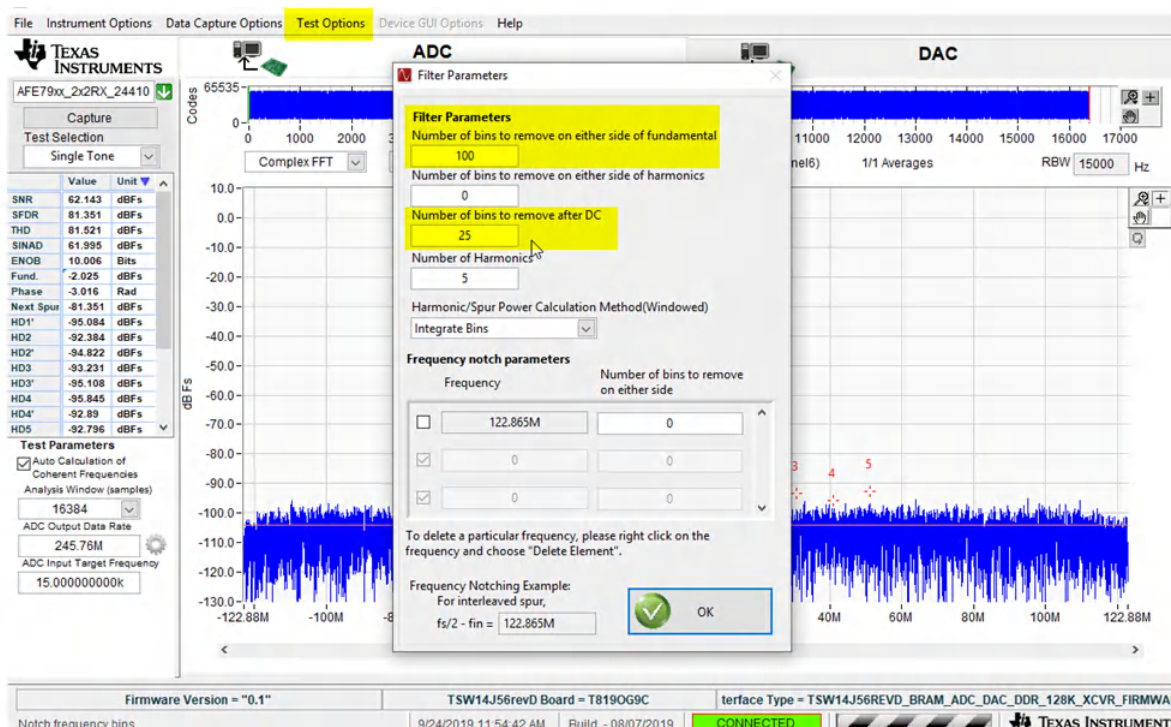


图 4-9. HSDC PRO ADC 性能 FFT 频段配置

2. 将射频信号发生器输出连接到 J3 (RXA_IN)、J1 (RXB_IN) 和 J4 (RXC_IN)，以捕获 ADC 的射频输入。在 HSDC PRO 应用程序上，按 **Capture** 按钮采集 ADC 数据。

3. 馈入相对于通道频率的偏移为 10MHz 的音调。例如，将 2210MHz 馈送到 RXA_IN，将 5010MHz 馈送到 RXB_IN，将 6010MHz 馈送到 FB1_IN。设置信号电平以在 ADC 输出端获取约 -4dBFS。由于不同通道的增益不同，因此信号发生器输出电平会有所不同。
 - a. 在 FFT 通道选择中，RXA_IN 是通道 1 和 2
 - b. 在 FFT 通道选择中，RXB_IN 是通道 3 和 4
 - c. 在 FB 模式 FFT 通道选择中，FB1_IN 是通道 1 和 2
4. 同样，将 7510MHz 馈送到 RXC_IN，将 6010MHz 馈送到 FB2_IN。设置信号电平以在 ADC 输出端获取约 -4dBFS。
 - a. 在 FFT 通道选择中，RXC_IN 是通道 5 和 6
 - b. 在 FB 模式 FFT 通道选择中，FB2_IN 是通道 3 和 4
5. 对于反馈 ADC，执行以下命令或通过 F5 键执行 AFE79xx_FB_Capture.py。
 - a.

```
##### Configure FB-ADC
#####
AFE.TOP.overrideTdd(0,3,0)
hsdcparam.fb.Datarate=sysParams.FadcFb/sysParams.ddcFactorFb[0]*1e6confighsdcpro().fb()
```

4.1.6 TRF-LSC-AFE7950EVM 手动配置

本节将指导用户完成手动启动 TRF-LSC-AFE7950EVM 的一系列步骤。本节对自动设置过程进行了细分，以便用户了解该过程并进行相应的修改。

4.1.6.1 TSW14J5x DAC 图形设置

配置 HSDC PRO GUI 以从 TSW14J5x 板发送 DAC 图形。如果需要，请参阅节 4.1.7.1 和节 4.1.7.2。

备注

在配置 EVM 之前向 TRF-LSC-AFE7950EVM 发送数模转换器 (DAC) 图形，以便为 AFE79xx SerDes RX 均衡器的自适应算法提供正确的训练 SERDES 信号。可以从通过 HSDC PRO GUI 控制的 TSW14J5x 板发送 DAC 图形。

4.1.6.2 将 Latte 连接到板

这一步会在运行 Latte 的 PC 和 TRF-LSC-AFE7950EVM 之间建立连接。

1. 在 *Scripts* 窗口中，选择 *setup.py* 然后按 F5 来运行该程序。
2. 检查 *Log* 窗口以确保没有错误。以下行将显示四次：*Kintex RegProgrammer - USB Instrument created*。
3. TRF-LSC-AFE7950EVM 中 FT4232H 芯片的驱动程序缺失或过时是常见的错误源。利用设备管理器通过检查 USB 实例来验证 PC 和 EVM 之间的连接。
4. 如有必要，利用适当的驱动程序更新 PC。

4.1.6.3 编译库

在这一步中，将编译与 Latte GUI 一同打包的脚本库，大约需要运行半分钟。

1. 在脚本窗口中选择 *devlinit.py*。
2. 按 F5 运行程序。
3. 在日志窗口中查看状态和错误。

4.1.6.4 对 TRF-LSC-AFE7950EVM 进行编程

在此步骤中，对 TRF-LSC-AFE7950EVM 上的 AFE79xx 进行编程。

1. 点击名为 *AFE79xx_EVM_Mode1.py* 的脚本，然后按下 F5。预计不会出现错误；忽略有关 SPI 控制、撤回和重置属性的警告。此步骤需要几分钟。

2. 检查 **Log** 窗口以监控任何错误。此步骤完成 TRF-LSC-AFE7950EVM 配置。TRF-LSC-AFE7950EVM 中的电流消耗约为 4A。
3. LOS 错误表示 SerDes RX 电气空闲，在这种情况下，TX 输出将不正常。要解决此错误，可以重新发送数据（DAC 图形）并重新配置 TRF-LSC-AFE7950EVM（即再次运行 *basicbring-up.py*）。
4. GPIO 警告或 SYSREF 错误通常表示电源电压或电流限制。验证 TRF-LSC-AFE7950EVM 的电源并确保使用 5.5V 电源电压和 5A 电流限制。重新启动 Latte GUI 并重新运行脚本。

4.1.6.5 修改配置

前面几节中的示例说明了如何使用 Latte 脚本中设置的默认模式配置 AFE79xx。可以通过修改一组参数来更改模式。

4.1.7 使用 HSDC PRO 设置 TSW14J5x

本章旨在为不熟悉 TSW14J5x 和 HSDC PRO GUI 的用户提供快速入门指南。如需了解更多详情，请参阅 [High Speed Data Converter Pro GUI 用户指南](#)。

4.1.7.1 DAC 图形设置和发送

本节列出了从 TSW14J5x 板创建和发送 DAC 图形的步骤。

1. 点击 HSDC PRO “DAC” 选项卡。图 4-10 简单介绍了“DAC”选项卡。

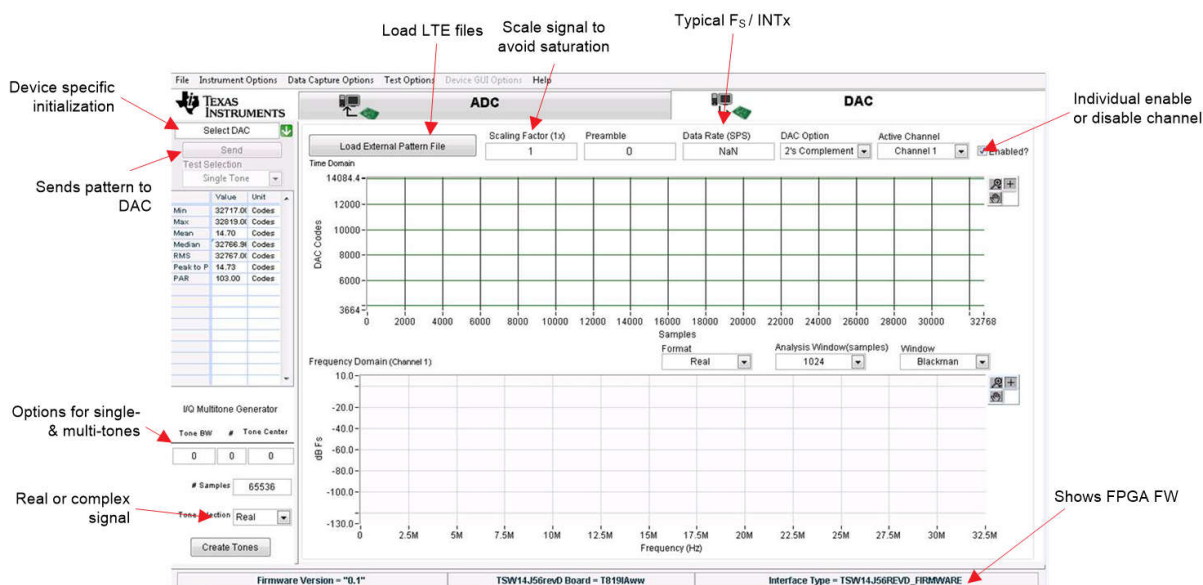


图 4-10. HSDC PRO “DAC” 选项卡概览

2. 图 4-11 显示了创建和发送正弦信号的图形表示。

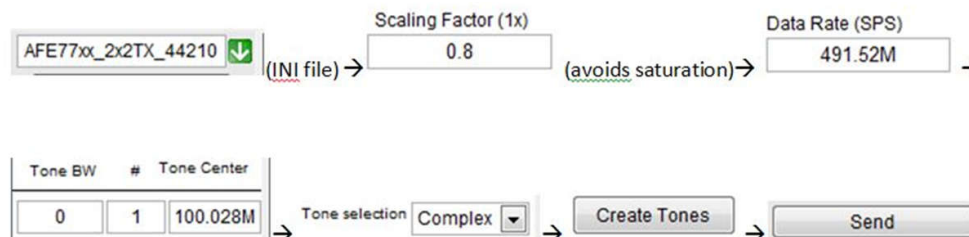


图 4-11. 设置正弦信号

3. 以下步骤概述了如何创建和发送正弦信号：

- 在特定于器件的初始化选项中选择 **AFE79xx_2x2TX_44210**。如果系统提示下载固件 (FW)，请点击 **Yes**。默认选项是在收发器运行模式下运行电路板，这样可以同时运行 TX 和 RX 以及 FBRX。收发器模式中使用的固件名称包含字母 **XCVR**。
- 输入 **491.52 M** 作为数据速率，输入 **0.9** 作为比例因子。
- 在 HSDC PRO 窗口的 **Tone Generator** 部分中输入频率，以创建正弦信号。
- 按 **Send** 将 DAC 图形传输到 TRF-LSC-AFE7950EVM。图 4-12 显示了生成的消息，其中包含 FPGA 中预期的通道速率和参考时钟。点击 **OK**。

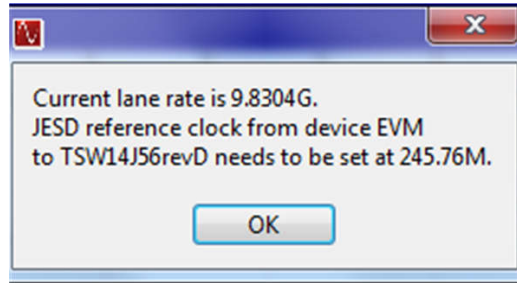


图 4-12. HSDC PRO 通道和参考时钟速率弹出窗口

图 4-13 显示了 100MHz 正弦信号的示例设置。

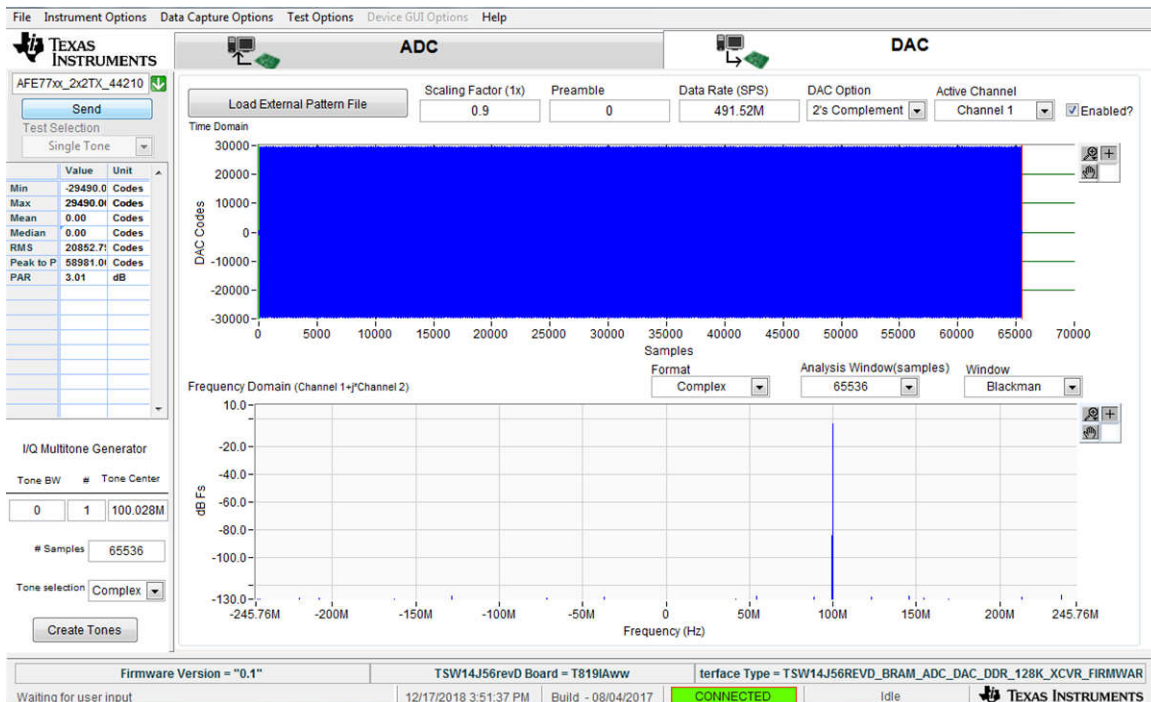


图 4-13. HSDC PRO CW

或者，可使用 **Load External Pattern File** 按钮加载和发送图形文件（例如 LTE）。

DAC 设置现已完成。

4.1.7.2 DAC 同步检查

检查 DAC 同步的步骤如下：

1. TSW14J56 板上的 LED 灯 D2 闪烁，指示 DAC 端的 JESD204 链接成功。
2. 如果 LED 不闪烁，则再次发送 DAC 图形。

4.1.7.3 ADC 数据采集

捕获 ADC 输出的步骤如下：

1. 点击 HSDC PRO ADC 选项卡。图 4-14 简单介绍了“ADC”选项卡。

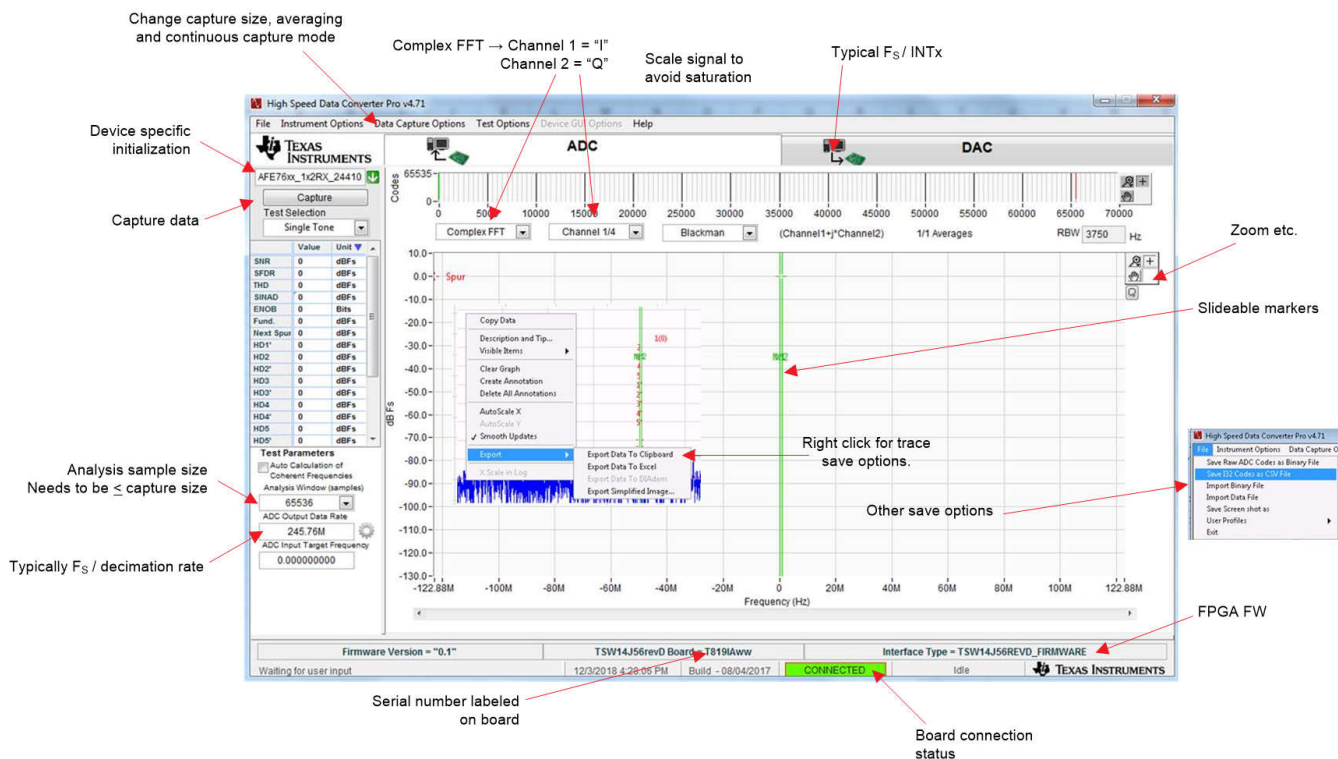


图 4-14. HSDC PRO “ADC” 选项卡概览

2. 选择 AFE79xx_2x2RX_24410 作为器件。
3. 转到菜单栏中的 *Data Capture Options*，然后选择 *Capture* 选项。将采样数（每个通道）设为 16384。点击 OK 按钮。
4. 选择 16384（在 *Analysis* 窗口中，位于 GUI 左下角）。
5. 输入 245.76 M 作为 ADC 输出数据速率。
6. 点击 *Capture* 按钮。

由于 FPGA 中可用的 BRAM 内存有限，将捕获大小设置为较低的值（例如 16K）。

4.1.7.4 ADC 同步检查

在 ADC 端成功采集后，TSW14J56EVM 板上的 LED D4 将闪烁，指示 ADC 端的 JESD204 链接成功。FFT 输出也可以在 HSDC PRO ADC 选项卡中看到。ADC 捕获超时表示 AFE79xx 启动失败。重新运行 AFE79xx 配置后再试一次。

4.2 状态检查和故障排除指南

本节提供有关 TRF-LSC-AFE7950EVM 状态指示灯的通用指南以及相应的故障排除指南。

4.2.1 EVM 状态指示灯

此时绿色 LED 灯 D3 亮起。D3 表示 TRF-LSC-AFE7950EVM 的 PLL 环路 2 已锁定。(可选) LED D4 表示 TRF-LSC-AFE7950EVM 的 PLL 环路 1 已锁定。如果有外部设备为 TRF-LSC-AFE7950EVM 提供 10MHz 参考时钟, 以进行实验室设备同步, 则 LED 灯 D4 将亮起。EVM 在没有运行 PLL 环路 1 的情况下仍可以工作, 但需要 PLL 环路 2 才能成功启动。

- 如果 PLL 环路 1 未运行, 请检查 10MHz 参考时钟。此项检查对于通过信号发生器和频谱分析仪实现信号一致性非常必要。
- 如果 PLL 环路 2 未锁定, 则联系 TI 应用以获得更多支持。

4.2.2 TSW14J56 EVM

TSW14J56EVM 的 D1 和 D3 未亮起。D2 和 D4 闪烁。这些是 JESD204B 收发器模式正常工作的必要要求。D2 闪烁表示 TXDAC-JESD204B 链路已建立, 而 D4 闪烁表示 RXADC 或 FBADC JESD204B 链路已建立。

此时应启用 DAC 上的 TRF-LSC-AFE7950EVM 数据传输功能和 ADC 上的数据采集功能。现在可以调整 RXNCO、FBNCO 和 TXNCO。

也可以调整 RXDSA、FBDSA 和 TXDSA。

```
##RXDSA Adjustment
setting in dB      AFE.DSA.setRxDsa(chNo,dsaSetting) ##chNo: ranges 0-3. dsaSetting: DSA

##FBDSA Adjustment
setting in dB      AFE.DSA.setFbDsa(chNo,dsaSetting) ##chNo: ranges 0-1. dsaSetting: DSA

##TXDSA Adjustment
setting in dB      AFE.DSA.setTxDsa(chNo,dsaSetting) ##chNo: ranges 0-3. dsaSetting: DSA
```

4.3 性能数据和结果

请参阅[设计和支持文件](#)页面。

5 硬件设计文件

5.1 原理图

要下载原理图, 请参阅[设计文件](#)页面。

5.2 PCB 布局

如需下载 PCB 指南和示例布局, 请参阅[设计文件](#)页面。

5.3 物料清单 (BOM)

如需下载物料清单 (BOM), 请参阅[设计文件](#)文件夹。

6 其他信息

6.1 商标

LabVIEW™ is a trademark of National Instruments Corporation.

Windows® is a registered trademark of Microsoft Corporation.

所有商标均为其各自所有者的财产。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司