参考文献

EVM User's Guide: TMDS62LEVM

AM62L 评估模块

说明

TMDS62LEVM 评估模块 (EVM) 专为低成本的性能优化型 AM62L 系列应用处理器而设计。AM62L 具有可扩展的 Arm® Cortex®-A53 内核性能和嵌入式特性，例如：多媒体 DSI 支持、片上集成 ADC、高级低功耗管理模式，以及用于 IP 保护和安全引导的广泛安全选项。AM62L 系列器件支持使用 Linux® 和 FreeRTOS™ 进行开发。

TMDS62LEVM 包含大量外设，是非常适合各种工业应用的通用器件，同时还提供智能功能和优化的电源架构。此外，AM62L 中包含大量外设，可实现系统级连接，例如：USB、MMC/SD、OSPI、CAN-FD 和 ADC 以及其他接口，有助于轻松进行原型设计。此外，它还有两个板载温度传感器，用于监测 SoC 和 LPDDR4 热条件。

开始使用

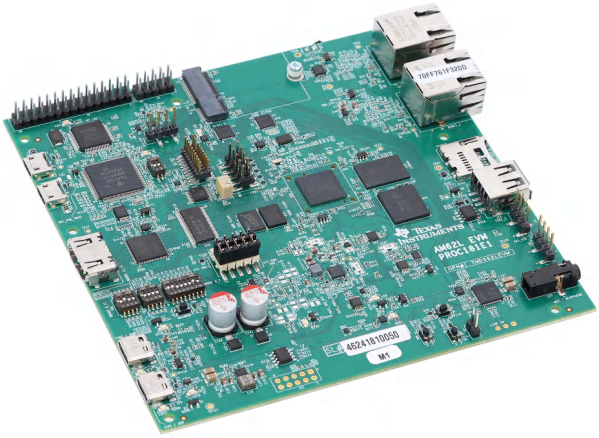
1. 在 TMDS62LEVM 上订购该 EVM。
2. 下载 EVM 设计文件。
3. 从 TMDS62LEVM 下载该软件。
4. 阅读该 EVM 用户指南

特性

- 2 个千兆位以太网 RJ45 连接器
- 2GB LPDDR4 存储器
- 512Mb OSPI 闪存存储器
- 1GB QSPI 闪存存储器
- 32GB eMMC 闪存存储器
- MicroSD 卡插槽
- 1 个 USB 2.0 Type-C®
- 1 个 USB 2.0 Type-A
- 3 个 MCAN 接头
- 1 个 3.5mm TRRS 音频插孔
- 用于 Wi-Fi/BT 模块的 M.2 连接器
- 用于外部显示器的 HDMI™ 连接器
- 2 个 GPIO 扩展连接器
- ADC 接头
- DSI 显示器连接器

应用

- **楼宇自动化：**智能家居器件、HVAC 控制器、物联网器件
- **能源基础设施：**电动汽车充电和供电设备、智能电表
- **工业自动化：**工厂自动化、机器人、工业 HMI
- **医疗：**医疗设备、患者监护系统



TMDS62LEVM 硬件板

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

内容

说明 1
开始使用 1
特性 1
应用 1
1 评估模块概述 4
1.1 简介 4
1.2 套件内容 4
1.3 规格 4
1.4 器件信息 5
1.5 EVM 版本和组件型号 5
2 硬件 6
2.1 其他图像 6
2.2 主要特性 7
2.3 电源要求 8
2.4 设置和配置 9
2.5 上电/断电过程 14
2.6 接口 16
2.7 电源 39
2.8 时钟 44
2.9 复位 46
2.10 扩展接头 47
2.11 中断 49
2.12 I2C 地址映射 49
3 硬件设计文件 52
3.1 原理图 52
3.2 PCB 布局 52
3.3 物料清单 (BOM) 52
4 合规信息 53
4.1 合规性和认证 53
5 其他信息 54
5.1 已知硬件或软件问题 54
5.2 商标 54
6 相关文档 55

插图清单

图 1-1. AM62L EVM 的功能方框图 5
图 2-1. AM62L EVM 顶部 6
图 2-2. AM62L EVM 底部 7
图 2-3. 示例引导模式开关（完整引脚数 - SD 卡引导） 9
图 2-4. MMCSD/UART 备份的引导模式开关配置 12
图 2-5. xSPI/UART 备份的引导模式开关配置 12
图 2-6. NOBOOT 的引导模式开关配置 (DEVBOOT = 0)/无备份 13
图 2-7. GPMC NAND/USB 备份的引导模式开关配置 13
图 2-8. GPMC NAND/UART 备份的引导模式开关配置 13
图 2-9. eMMC/MMCSD 备份的引导模式开关配置 13
图 2-10. 完整引脚数引导模式示例（SD 卡引导） 14
图 2-11. RTC 电源选择接头 15
图 2-12. DSI 接口方框图 18
图 2-13. 音频编解码器接口方框图 19
图 2-14. HDMI 接口方框图 20
图 2-15. JTAG 接口方框图 21
图 2-16. 测试自动化接口方框图 23
图 2-17. UART 接口方框图 24
图 2-18. USB 2.0 Type-A 接口方框图 25
图 2-19. USB 2.0 Type-C 接口方框图 26
图 2-20. MCAN 接口方框图 27

Copyright © 2025 Texas Instruments Incorporated

图 2-21. ADC 接口方框图....28
图 2-22. LPDDR4 接口方框图....29
图 2-23. OSPI 方框图....30
图 2-24. eMMC 接口方框图....32
图 2-25. MicroSD 接口方框图....33
图 2-26. M.2 接口方框图....34
图 2-27. 电路板 ID EEPROM 接口方框图....35
图 2-28. 以太网接口方框图....36
图 2-29. 电源输入方框图....40
图 2-30. 电源架构....41
图 2-31. 生成 5V 和 3.3V 的使能逻辑....42
图 2-32. 电源序列....43
图 2-33. 时钟架构....45
图 2-34. SoC RTC 域时钟....46
图 2-35. 复位方框图....47
图 2-36. I2C 接口树....50

表格清单

表 1-1. EVM PCB 设计版本和组件型号....5
表 2-1. Type-C 端口电源角色....8
表 2-2. 建议的外部电源....9
表 2-3. 完整与精简引导模式引脚映射对比....10
表 2-4. 引导模式引脚映射（减少引脚数）....10
表 2-5. 引导模式引脚映射（完整引脚数）....11
表 2-6. PLL 参考时钟选择，引导模式 [2:0]....11
表 2-7. 引导器件选择 BOOTMODE[6:3]....11
表 2-8. 主引导介质配置 BOOTMODE[9:7]....11
表 2-9. 备份引导模式选择 BOOTMODE[13:10]....12
表 2-10. 用户测试 LED....13
表 2-11. 15 引脚 RTC 电源选择接头 (J14)....15
表 2-12. 电源测试点....16
表 2-13. 接口映射....16
表 2-14. DSI 显示连接器引脚排列 (J23)....18
表 2-15. JTAG 连接器 (J10) 引脚排列....21
表 2-16. UART 端口接口....24
表 2-17. CPSW 以太网 PHY1 默认配置....37
表 2-18. CPSW 以太网 PHY2 默认配置....37
表 2-19. I/O 扩展器信号详细信息....37
表 2-20. AM62D 低功耗 SoC 与 AM62L 低功耗 SK EVM 外设的映射....38
表 2-21. SoC 电源....43
表 2-22. INA I2C 器件地址....44
表 2-23. 时钟表....46
表 2-24. 10 引脚 GPIO 扩展连接器 (J3)....48
表 2-25. 30 引脚 GPIO 扩展连接器 (J2)....48
表 2-26. EVM 按钮....49
表 2-27. I2C 映射表....50

Copyright © 2025 Texas Instruments Incorporated

1 评估模块概述

1.1 简介

本技术用户指南介绍了 AM62L EVM 的硬件架构，这是德州仪器 (TI™) 推出的基于 AM62L 片上系统 (SoC) 构建的低成本 EVM。AM62L 处理器包含一个双核 64 位 Arm®-Cortex® A53 微处理器，能够运行嵌入式 Linux 和 RTOS 操作系统。AM62L 以更低的成本提供可扩展的性能、高级安全性和高能效计算，使您能够加快开发速度，并部署在注重成本的多功能低功耗通用解决方案中。

用户可使用 AM62L EVM 评估通过 HDMI（通过 DPI）和 MIPI DSI 实现的高分辨率显示功能，以及使用串行、以太网、USB 和其他接口的工业通信解决方案。该 AM62L EVM 可以与其他处理器或系统通信，并充当通信网关。AM62L EVM 还可直接用作连接工业通信网络的标准远程 I/O 系统或简单传感器。嵌入式仿真逻辑允许使用标准开发工具（例如德州仪器 (TI™) 的 Code Composer Studio™ IDE）进行仿真和调试。

1.2 套件内容

该软件包包括：

- “TMDS62LEVM”EVM
- EVM 用户指南手册
- EVM 免责声明和标准条款

1.3 规格

图 1-1 展示了 AM62L EVM 的功能方框图。

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

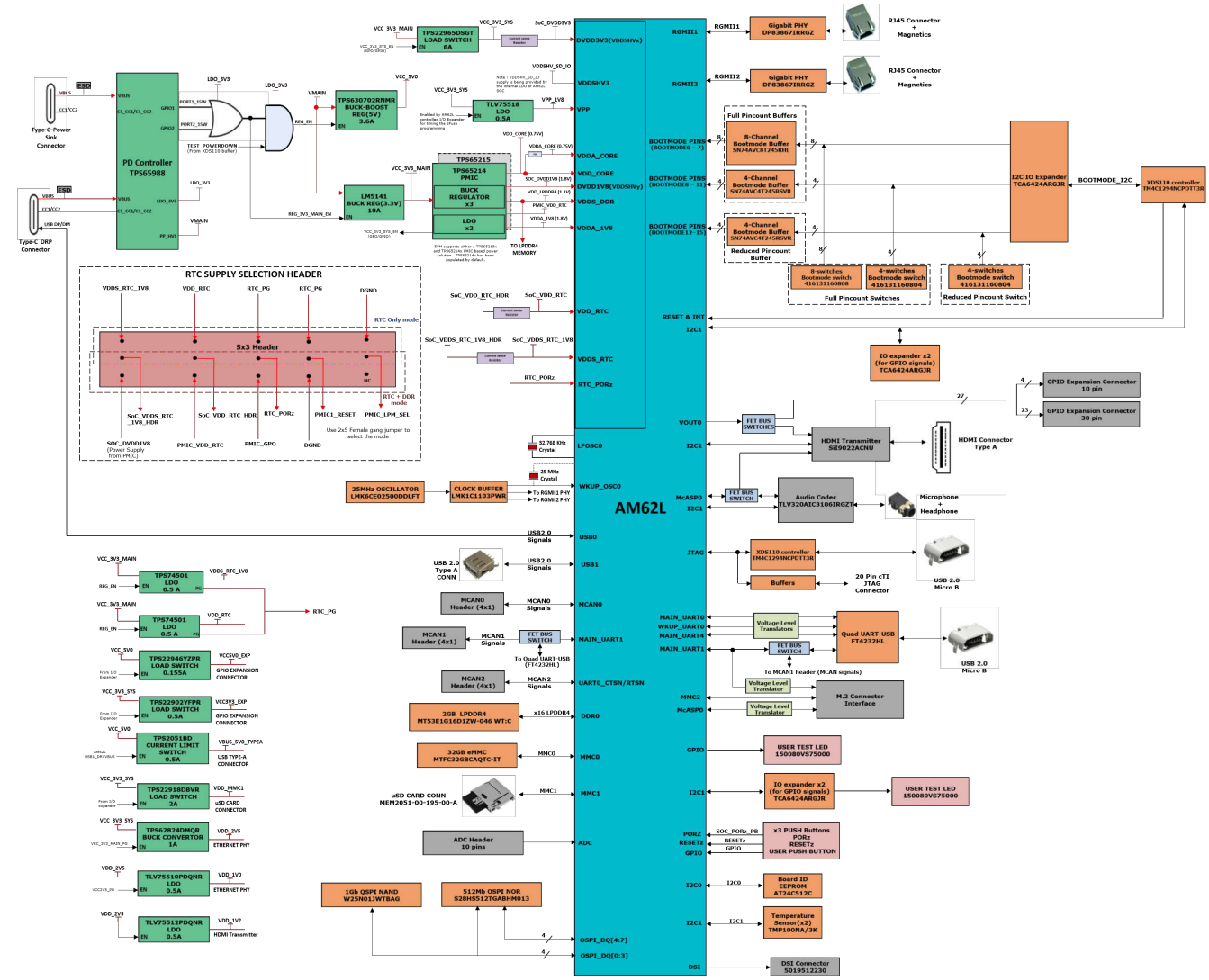


图 1-1. AM62L EVM 的功能方框图

1.4 器件信息

AM62L EVM 支持使用功能丰富的软件开发套件 (SDK) 进行 Linux 和 FreeRTOS 开发。利用片上仿真逻辑，可以使用标准开发工具（例如 TI™ 的 Code Composer Studio™ IDE）进行仿真和调试，还可使用直观的开箱即用用户指南快速开始设计评估。

1.5 EVM 版本和组件型号

各种 AM62L EVM PCB 设计版本以及组件型号在表 1-1 中列出。具体 PCB 版本如 PCB 上的丝印所示，具体组件型号也会在另外的贴纸标签上标示。

表 1-1. EVM PCB 设计版本和组件型号

OPN	PCB 版本	组件型号	版本和组件型号描述
TMDS62LEVM	PROC181E1	不适用 （生产单个型号）	第一款原型，AM62L EVM 的提前发布版本。TPS65215x (PMIC-1) 已组装。
TMDS62LEVM	PROC181E1-1	不适用	第二款原型，AM62L EVM 的提前发布版本。实现了多处更改和错误修复。TPS65214x (PMIC-2) 已组装。

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

2 硬件

2.1 其他图像

图 2-1 和 图 2-2 显示了 AM62L EVM 的顶部和底部图像，以及电路板上各个块的位置。

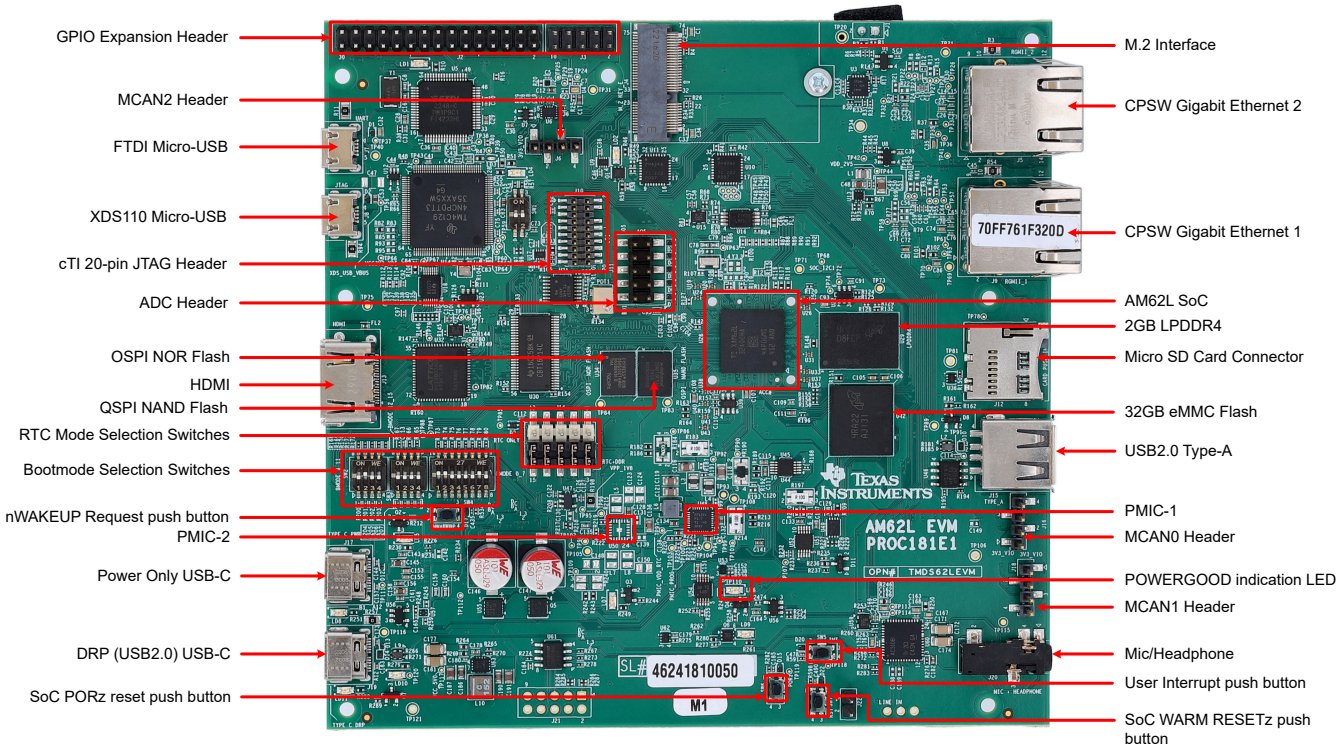


图 2-1. AM62L EVM 顶部

Copyright © 2025 Texas Instruments Incorporated

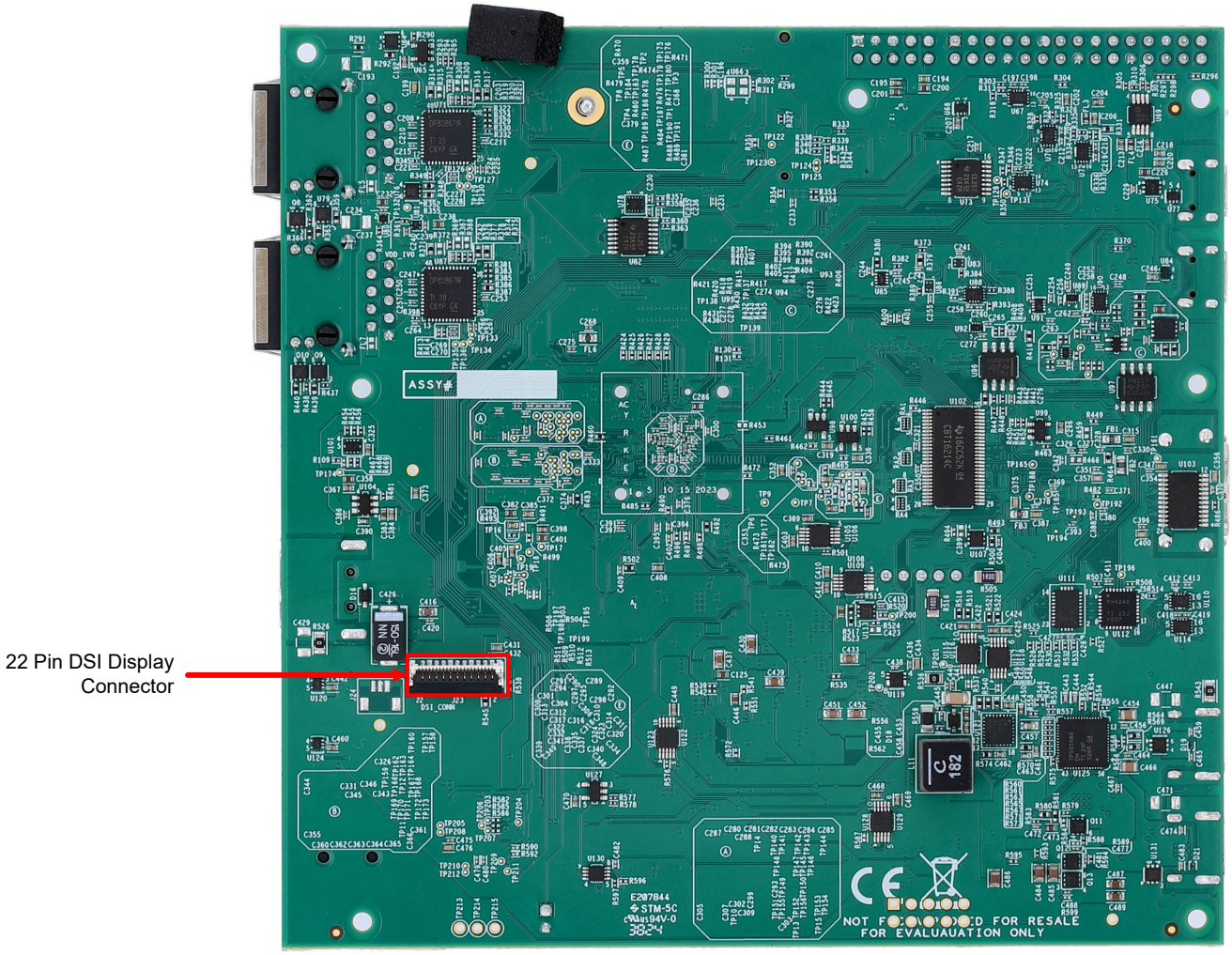


图 2-2. AM62L EVM 底部

2.2 主要特性

AM62L EVM 是一个独立的高性能开发平台，用户可以利用该平台评估和开发面向德州仪器 (TI) AM62L 片上系统 (SoC) 的工业应用。

以下各节讨论 AM62L EVM 的主要特性：

2.2.1 处理器

- AM62L SoC、11.9mm x 11.9mm、373 引脚 BGA。

2.2.2 电源

- 两个 USB Type-C 端口（5V-12V 输入范围）
- 采用 PMIC、分立式稳压器和 LDO 优化处理器和外围设备的电源解决方案
- 支持在仅 RTC 模式和 RTC + xDDR 模式之间进行选择的 RTC 电源选择接头（5X3 接头）和跳线 (5x2)

2.2.3 存储器

- 1 个 2GB (16Gb) LPDDR4，支持高达 1600Mbps 的数据速率
- 支持 UHS-1 的 Micro SD® 卡插槽
- 1 个 512Mbit 八通道 SPI NOR 闪存存储器
- 1 个 1Gbit 四通道 SPI NAND 闪存存储器

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

- 512Kbit 内部集成电路 (I2C) 板 ID EEPROM
- 32GB eMMC 闪存，支持 HS200 模式

2.2.4 JTAG/仿真器

- XDS110 板载仿真器
- 支持外部仿真器的 20 引脚 JTAG 连接

2.2.5 支持的接口和外设

- 1 个 USB 2.0 Type-C 接口，支持 DFP 和 UFP 模式（数据）和 DRP 模式（电源）
- 1 个 USB 2.0 主机接口，Type-A
- 1 个 HDMI 接口
- 音频线路输入和 MIC + 耳机输出
- 为 Wi-Fi 和蓝牙模块提供 M.2 Key E 接口支持
- 2 个千兆位以太网端口，支持在 RJ45 连接器上实现 10/100/1000Mbps 数据速率
- 通过 micro-B USB 连接器实现的四端口 UART 转 USB 电路
- 用户测试 LED
- 8 个用于 SoC 电源监控的 INA 器件
- 2 个靠近 SoC 和 LPDDR4 的温度传感器，用于热监测

2.2.6 扩展连接器/接头，可支持应用特定附加电路板

- 1 个 DSI 显示连接器
- 2 个 GPIO 扩展连接器
- 3 个 MCAN 接头
- 1 个 ADC 接头

2.3 电源要求

AM62L EVM 可通过两个 USB Type-C 连接器中的任何一个供电：

- 连接器 1 (J17) – 电源角色 – 接受端，无数据角色
- 连接器 2 (J19) – 电源角色 – DRP，数据角色 – USB 2.0 DFP 或 UFP

AM62L EVM 支持 5V-15V 的电压输入范围和 3A 的电流。一个 USB PD 控制器（制造商器件型号为 TPS65988DHRSHR）用于在执行电缆检测时进行 PD 协商，以获得电路板所需的电源。连接器 1 配置为 UFP 端口，没有数据角色。连接器 2 配置为 DRP 端口。仅当电路板由连接器 1 供电时，连接器 2 才能用作 DFP。当两个连接器都连接到外部电源时，选择具有最高 PD 功率合约的端口为电路板供电。

PD 控制器配置为检测外部电源，并判断电源是否能够在 5V 电压下提供大于 15W 的功率。如果外部电源可以在 5V 电压下提供低于或等于 15W 的电源，则 AM62L EVM 进入断电状态。当外部电源在 5V 电压下的功率大于 15W 时，则 AM62L EVM 可以上电。

表 2-1. Type-C 端口电源角色

J24 (UFP)	J25 (DRP)	电路板电源	备注
插入	NC	ON – J17	J17 是 UFP，仅灌入功率；如果连接外设，J19 可用作 DFP
NC	插入	ON – J19	J19 是 UFP，只能灌入功率
插入	插入	ON – J17 或 J19	电路板由具有最高 PD 功率合约的端口供电

PD IC 使用 SPI EEPROM 在上电时加载必要的配置，这样 PD 就可以与兼容的电源协商功率合约。

使用接头 J21 将配置文件加载到 EEPROM 中。对 EEPROM 进行编程之后，PD 通过 SPI 通信获取配置文件。加载配置文件后，PD 与电源协商以满足必要的功率要求。

Copyright © 2025 Texas Instruments Incorporated

备注

EEPROM 已使用用于运行 PD 控制器的配置文件进行了预编程。

为两个 Type-C 连接器提供了电源指示 LED，以便用户识别哪个连接器正在为 EVM 板供电。外部电源（Type-C 输出）可用于为 EVM 供电，但不包含在 EVM 套件中。

外部电源要求 (Type-C) 如下：

表 2-2. 建议的外部电源

DigiKey 器件型号	制造商	制造商器件型号
1939-1794-ND	GlobTek, Inc.	TR9CZ3000USBCG2R6BF2
Q1251-ND	Qualtek	QADC-65-20-08CB

备注

最小电压：5VDC，建议的最小电流：3000mA
最大电压：12VDC，最大电流：5000mA

由于 AM62L EVM 实现了 USB PD 供电，因此该器件能够协商使用器件和电源适配器支持的最高电压/电流组合，这样可以确保只要电源适配器符合 USB-C PD 规范，便可以接受电源超过上文列出的最大电压和电流要求。

2.4 设置和配置

2.4.1 EVM DIP 开关

AM62L EVM 具有一个八位置和一个四位置 DIP 开关，用于设置所需的 SoC 引导模式。

2.4.2 引导模式

引导模式引脚提供了在器件通电之前选择引导模式和选项的方式。每次上电复位之后，引导模式引脚作为填充引导参数表的主要来源。EVM 的引导模式由三组开关 SW2、SW3 和 SW4 定义（如 图 2-3 所示），或由连接到测试自动化 (XDS110) 的 I2C 缓冲器定义。这样可以让 AM62L SoC 引导模式由用户（DIP 开关控制）或测试自动化 (XDS110) 控制。

开关（SW2、SW3 和 SW4）的所有位都具有弱下拉电阻器和强上拉电阻器。请注意，“关闭”设置提供低逻辑电平（“0”），“开启”设置提供高逻辑电平（“1”）。

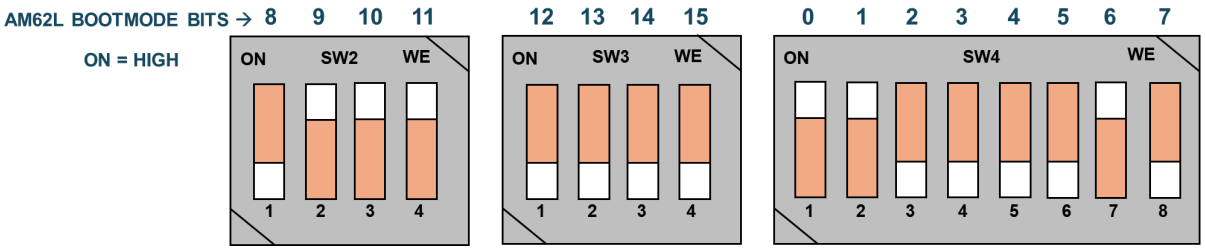


图 2-3. 示例引导模式开关（完整引脚数 - SD 卡引导）

SoC 的引导模式引脚在正常运行期间可提供关联的替代功能。因此使用缓冲器 IC 提供隔离可满足替代引脚功能。缓冲器输出连接到 AM62L SoC 上的引导模式引脚，仅在复位周期中需要引导模式时会启用此输出。

缓冲器的输入连接到 DIP 开关电路，并连接到测试自动化电路设置的 I2C I/O 扩展器的输出。如果测试自动化电路控制引导模式，则可以手动将所有开关设置到 OFF 位置。引导模式缓冲器由常开电源供电，以确保即使 SoC 重新下电上电，引导模式仍然存在。

开关 SW4 (BOOTMODE[7:0])、SW2 (BOOTMODE[11:8]) 和 SW3 (BOOTMODE[15:12]) 用于设置 SoC 引导模式。

- BOOTMODE[2:0] - 向 PLL 配置的 ROM 代码指示系统时钟频率 (WKUP_OSC0_XI/XO)。

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

- BOOTMODE[6:3] – 提供主引导模式配置，在上电复位之后选择请求的引导模式，即从主引导器件选择详情引导的外设/存储器。
- BOOTMODE[9:7] – 这些引脚为主引导提供可选配置，并与所选的引导模式配合使用。
- BOOTMODE[12:10] – 选择备用引导模式，即主引导器件出现故障时，要从中引导的外设/存储器。
- BOOTMODE[13] – 此引脚为备用引导器件提供可选配置。开关 SW3.7 在 ON 时设为 1、OFF 时设为 0，请参阅器件特定 TRM。
- BOOTMODE[15:14] - 选择全引脚数或减少引脚数引导模式映射。

2.4.2.1 引导模式引脚映射选项

该器件支持两个不同的引导模式引脚映射选项：

1. 减少引脚数 — 仅使用四个自举引脚 BOOTMODE[15:12]
2. 完整引脚数 — 使用全部 16 个自举引脚 BOOTMODE[15:0]

选择完整引脚数引导模式选项时，必须上拉或下拉所有 BOOTMODE[15:0] 引脚。该引脚不得保持悬空。选择减少引脚数选项后，这仅适用于 BOOTMODE[15:12] 引脚。

表 2-3. 完整与精简引导模式引脚映射对比

BOOTMODE[15] SW3.4	BOOTMODE[14] SW3.3	引导模式映射
关闭	关闭	完整引脚数
关闭	打开	减少引脚数
打开	关闭	
打开	打开	

2.4.2.2 引导模式引脚映射（减少引脚数）

精简版映射的优势是需要更少的自举引脚，从而减少所需的上拉或下拉元件。但这样做的代价是会减少可选择的引导模式选项引脚。

为了减少上拉/下拉元件，在 POR 期间会禁用引脚 BOOTMODE[11:0] 的输入缓冲器，除非 BOOTMODE[15:14] 为“00”。如果使用更少的引脚数选项，这样可以避免因为这些引脚上的悬空输入而产生功耗。

表 2-4. 引导模式引脚映射（减少引脚数）

BOOTMODE[15] SW3.4	BOOTMODE[14] SW3.3	BOOTMODE[13] SW3.2	BOOTMODE[12] SW3.1	初级	备份	PLL Config
关闭	关闭	x	x	选择“完整引脚数”选项，启用 BOOTMODE[15:0] 输入缓冲器		
关闭	打开	关闭	关闭	保留		
关闭	打开	关闭	打开	保留		
关闭	打开	打开	关闭	无引导/开发引导	无	25MHz
关闭	打开	打开	打开	USB0	UART	25MHz
打开	关闭	关闭	关闭	eMMC	USB DFU	25MHz
打开	关闭	关闭	打开	QSPI	UART	25MHz
打开	关闭	打开	关闭	MMC/SD 卡	UART	25MHz
打开	关闭	打开	打开	eMMC	MMC1/SD 卡	25MHz
打开	打开	关闭	关闭	OSPI	UART	25MHz
打开	打开	关闭	打开	SPI	UART	25MHz
打开	打开	打开	关闭	UART	MMC1/SD 卡	25MHz
打开	打开	打开	打开	USB DFU	MMC1/SD 卡	25MHz

2.4.2.3 引导模式引脚映射（完整引脚数）

这种映射将提升灵活性，并增加可用于引导的外设。

Copyright © 2025 Texas Instruments Incorporated

下表提供了引导模式功能（完整引脚数）的开关映射。

表 2-5. 引导模式引脚映射（完整引脚数）

位 15	位 14	位 13	位 12	位 11	位 10	位 9	位 8	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0	0	备用引导模式配置	备用引导模式			主引导模式配置			主引导模式				PLL 配置		

表 2-6 详细介绍了 PLL 参考时钟选择。

表 2-6. PLL 参考时钟选择，引导模式 [2:0]

BOOTMODE[2] SW4.3	BOOTMODE[1] SW4.2	BOOTMODE[0] SW4.1	PLL REF CLK (MHz)
关闭	关闭	关闭	保留
关闭	关闭	打开	保留
关闭	打开	关闭	24
关闭	打开	打开	25
打开	关闭	关闭	26
打开	关闭	打开	保留
打开	打开	关闭	保留
打开	打开	打开	保留

提供了主引导介质配置详情。

表 2-7. 引导器件选择 BOOTMODE[6:3]

BOOTMODE[6] SW4.7	BOOTMODE[5] SW4.6	BOOTMODE[4] SW4.5	BOOTMODE[3] SW4.4	所选的主引导器件
关闭	关闭	关闭	关闭	串行与非门
关闭	关闭	关闭	打开	OSPI
关闭	关闭	打开	关闭	QSPI
关闭	关闭	打开	打开	SPI
关闭	打开	打开	打开	UART
打开	关闭	关闭	关闭	MMCSD 引导 （使用 UDA 的 SD 卡引导 或 eMMC 引导）
打开	关闭	关闭	打开	eMMC 引导
打开	关闭	打开	关闭	USB
打开	关闭	打开	打开	GPMC NAND
打开	打开	关闭	打开	Fast-xSPI
打开	打开	打开	关闭	xSPI
打开	打开	打开	打开	无引导/开发引导

表 2-8 提供了主引导介质配置详情。

表 2-8. 主引导介质配置 BOOTMODE[9:7]

BOOTMODE[9] SW2.2	BOOTMODE[8] SW2.1	BOOTMODE[7] SW4.8	引导器件
保留	读取模式 2	读取模式 1	串行与非门
保留	保留	Csel	OSPI
保留	保留	Csel	QSPI
保留	模式	Csel	SPI
保留	保留	保留	UART

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

表 2-8. 主引导介质配置 BOOTMODE[9:7]（续）

BOOTMODE[9] SW2.2	BOOTMODE[8] SW2.1	BOOTMODE[7] SW4.8	引导器件
端口	保留	Fs/raw	MMCSD 引导 （使用 UDA 的 SD 卡引导或 eMMC 引导）
保留	保留	保留	eMMC 引导
保留	模式	通道交换	USB
保留	保留	保留	GPMC NAND
保留	保留	保留	Fast-xSPI
SFPD	读取命令	模式	xSPI
保留	保留	无/开发	无引导/开发引导

表 2-9 提供备用引导模式选择详情。

表 2-9. 备份引导模式选择 BOOTMODE[13:10]

BOOTMODE[13] SW3.2	BOOTMODE[12] SW3.1	BOOTMODE[11] SW2.4	BOOTMODE[10] SW2.3	所选的备用引导器件
保留	关闭	关闭	关闭	无（无备用模式）
模式	关闭	关闭	打开	USB
保留	关闭	打开	关闭	保留
保留	关闭	打开	打开	UART
端口	打开	关闭	打开	MMC/SD
保留	打开	打开	关闭	SPI

2.4.2.4 引导模式 DIP 开关配置（完整引脚数）

2.4.2.4.1 初级：SD 卡，备份：UART_0x0E43

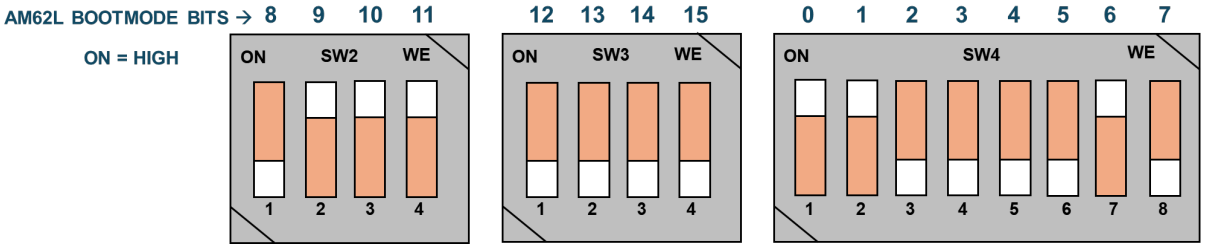


图 2-4. MMCSD/UART 备份的引导模式开关配置

2.4.2.4.2 主存储器：xSPI SFPD 1，备份：UART_0x0E73

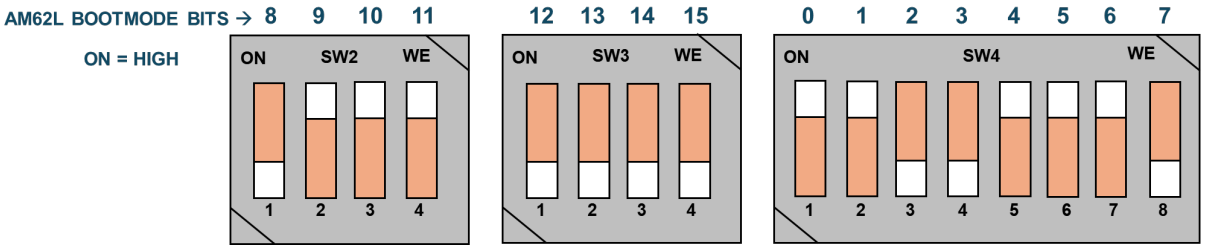


图 2-5. xSPI/UART 备份的引导模式开关配置

2.4.2.4.3 初级：NOBOOT，备份：None_0x00FB

Copyright © 2025 Texas Instruments Incorporated

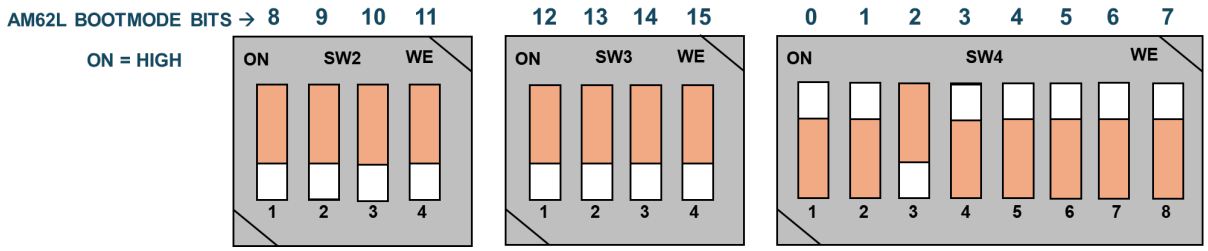


图 2-6. NOBOOT 的引导模式开关配置 (DEVBOOT = 0)/无备份

2.4.2.4.4 初级：GPMC NAND 原始时序，备份：USB_DFU_0x04DB

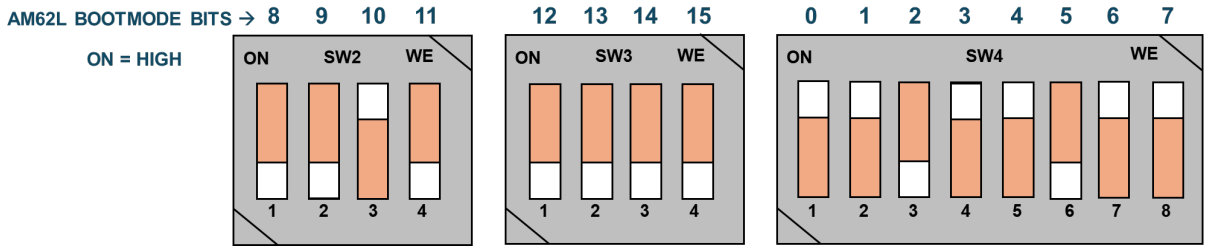


图 2-7. GPMC NAND/USB 备份的引导模式开关配置

2.4.2.4.5 初级：GPMC NAND 原始时序，备份：UART_0x0CDB

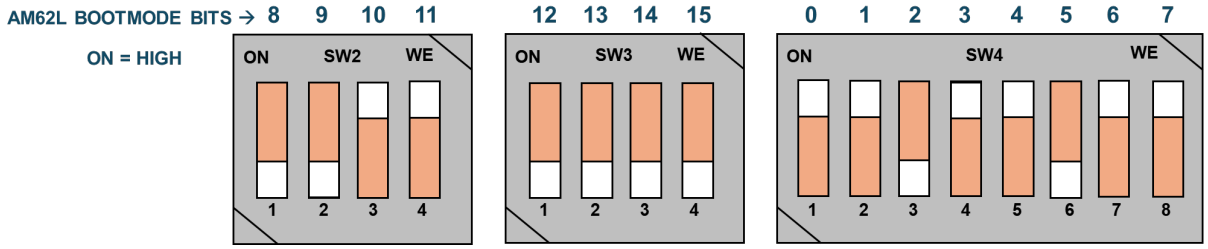


图 2-8. GPMC NAND/UART 备份的引导模式开关配置

2.4.2.4.6 主存储器：eMMC，备份：SD_card_0x344B

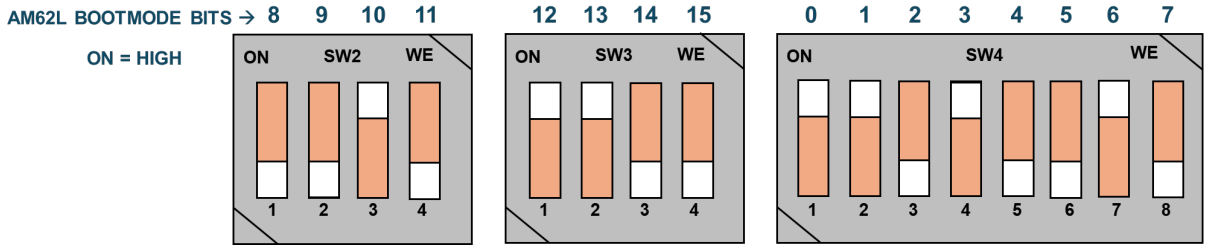


图 2-9. eMMC/MMCSD 备份的引导模式开关配置

2.4.3 用户测试 LED

AM62L EVM 板包含两个用于用户定义功能的 LED。

表 2-10 显示了用户测试 LED 以及用于控制这些 LED 的相关 GPIO。

表 2-10. 用户测试 LED

SI 编号	LED	使用的 GPIO	SCH 网络名称
1	LD8	GPIO0_123	SOC_GPIO0_123

Copyright © 2025 Texas Instruments Incorporated

表 2-10. 用户测试 LED （续）

SI 编号	LED	使用的 GPIO	SCH 网络名称
2	LD2	U11.24(P27)	IO_EXP_TEST_LED

2.5 上电/断电过程

EVM 的电源通过具有 PD 功能的外部电源提供给两个 USB Type-C® 端口中的任一个。

备注

TI 建议 I/O 电缆的最大长度不超过 3 米。

2.5.1 加电过程

1. 将 EVM 引导开关选择器（SW4、SW3 和 SW2）置于所选的引导模式。图 2-10 显示了 SD 卡的完整引脚数引导模式示例。
2. 连接引导介质（如果适用）。
3. 将支持 PD 的 USB Type-C 电缆连接到 EVM Type-C（J17 或 J19）连接器。
4. 将 Type-C 电缆的另一端连接到电源：交流电源适配器或 Type C 源设备（例如笔记本电脑）。
5. 目视检查 LD6 LED 是否亮起，以及 LD8 或 LD11 LED 是否亮起。
6. XDS110 JTAG 和 UART 调试控制台输出分别路由到 Micro-USB 端口 J8 和 J7。

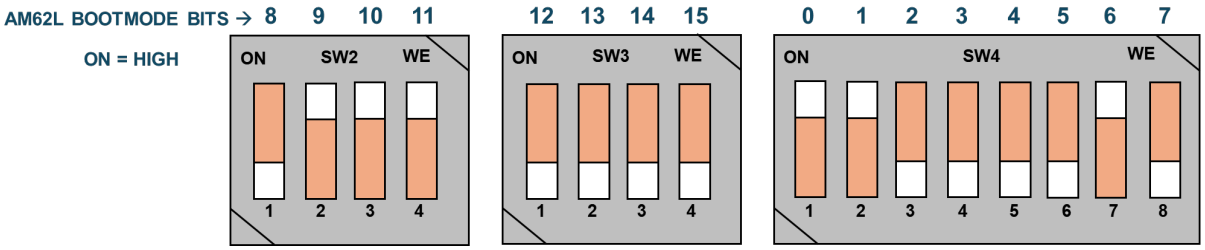


图 2-10. 完整引脚数引导模式示例（SD 卡引导）

2.5.2 断电过程

1. 从交流/直流转换器断开交流电源。
2. 从 EVM 移除 USB Type-C 电缆。

2.5.3 RTC 电源选择接头

RTC 电源选择接头是一个 5X3 接头，可用于选择仅 RTC 模式或使用 5x2 母头 GANG 跳线选择 RTC + DDR 模式，如 图 2-11 所示。

备注

有关支持低功耗模式所需连接的更多信息，请参阅 AM62L 电源实现应用手册（AM62L 电源实现）。

Copyright © 2025 Texas Instruments Incorporated

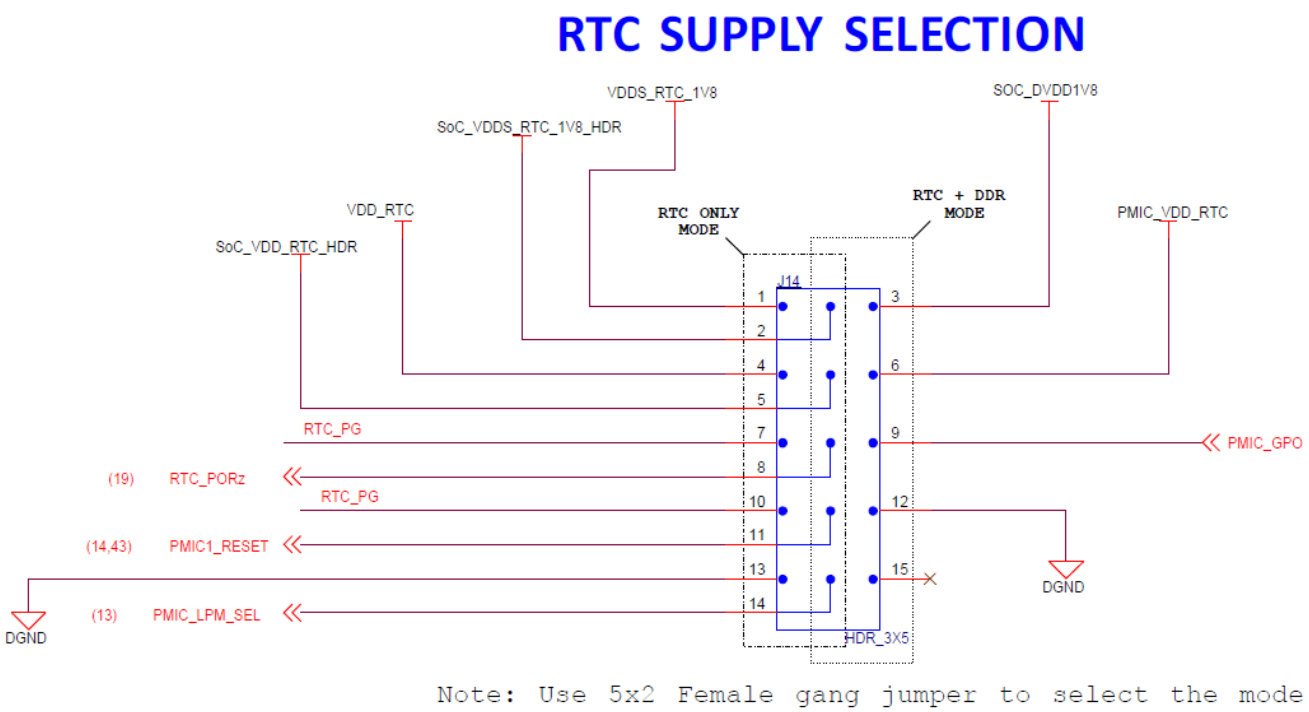


图 2-11. RTC 电源选择接头

表 2-11 中列出了 RTC 电源选择接头的引脚排列详情。

表 2-11. 15 引脚 RTC 电源选择接头 (J14)

引脚编号	网络名称
1	VDDS_RTC_1V8
4	VDD_RTC
7	RTC_PG
10	RTC_PG
13	DGND
2	SoC_VDDS_RTC_1V8_HDR
5	SoC_VDD_RTC_HDR
8	RTC_PORz
11	PMIC1_RESET （至 PMIC 1）
14	PMIC_LPM_SEL
3	SOC_DVDD1V8
6	PMIC_VDD_RTC
9	PMIC_GPO
12	DGND
15	NC

2.5.4 仅 RTC 模式

仅 RTC 模式是低功耗模式，在该模式下，只有器件的 RTC 域处于活动状态，主域处于非活动状态。

在仅 RTC 模式下，SoC 的 RTC 电源和 RTC_PORz 通过外部分立式 LDO 和用于控制 PMIC_EN 以关闭 PMIC 的 SoC 的 PMIC_LPM_EN0 信号输出供电。

仅 RTC 模式允许维护时间和日历信息。

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

2.5.5 RTC + DDR 模式

在 RTC + DDR 模式下，主 I/O 域和 RTC 电源域都保持活动状态。来自 SoC 的 PMIC_LPM_EN0 信号输出用于启用/禁用 PMIC 的待机模式。启用待机模式后，PMIC 会禁用来自 VDD_CORE 和 VDDA_1V8 的输出。PMIC 的 RTC、DDR 和 I/O 电源保持活动状态。禁用待机模式后，所有 PMIC 输出均处于活动状态。

2.5.6 电源测试点

表 2-12 中列出了电路板上每个电源输出的测试点。

表 2-12. 电源测试点

SI 编号	电源	测试点	电压
1	VCC5V0_EXP	TP24	5
2	VCC3V3_EXP	TP25	3.3
3	VDD_1V0	TP132	1
4	VDD_1V2	TP41	1.2
5	VDDS_RTC_1V8	TP200	1.8
6	VDD_RTC	TP85	0.75
7	VPP_1V8	TP95	1.8
8	VDD_2V5	TP44	2.5
9	VDD_CORE	TP86	0.75
10	PMIC_VDD_RTC	TP97	0.75
11	VCC1V8_SYS	TP92	1.8
12	VDDA_1V8	TP101	1.8
13	VDD_LPDDR4	TP90	1.1
14	VCC_3V3_SYS	TP202	3.3
15	VCC_3V3_MAIN	TP102	3.3
16	VMAIN	TP112	12
17	VCC_5V0	TP117	5
18	VCC3V3_XDS	TP66	3.3
19	XDS_USB_VBUS	TP56	5
20	VCC3V3_TA	TP201	3.3
21	VBUS_5V0_TYPEA	TP91	5
22	VBUS_TYPEC1	TP111	12
23	VBUS_TYPEC2	TP120	12
24	FT4232_USB_VBUS	TP37	5
25	LDO_3V3	U61.8	3.3
26	VCC_3V3_FT4232	C20.2	3.3
27	VDD_MMC1_SD	TP174	3.3
28	VCC_5V0_HDMICONN	TP161	5

2.6 接口

以下各节概述了 AM62L EVM 上的不同接口和电路。表 2-13 展示了 AM62L EVM 的接口映射。

2.6.1 AM62L EVM 接口映射

表 2-13. 接口映射

接口名称	SoC 上的端口	器件型号
存储器 - LPDDR4	DDR0	MT53E1G16D1ZW-046 WT:C
存储器 - OSPI NOR	OSPI0	S28HS512TGABHM013
存储器 - QSPI NAND	OSPI0	W25N01JWTBAG

Copyright © 2025 Texas Instruments Incorporated

表 2-13. 接口映射（续）

接口名称	SoC 上的端口	器件型号
存储器 - Micro SD 插槽	MMC1	MEM2051-00-195-00-A
存储器 - eMMC	MMC0	MTFC32GBCAQTC-IT
存储器 – 电路板 ID EEPROM	SoC_I2C0	AT24C512C-MAHM-T
以太网 1 - RGMII	SoC_RGMII1	DP83867IRRGZ
以太网 2 - RGMII	SoC_RGMII2	DP83867IRRGZ
GPIO 端口扩展器 1	SoC_I2C1	TCA6424ARGJR
GPIO 扩展连接器 - 2x5 HDR	UART2、VCC3V3、VCC5V0 和 GPIO	67997-410HLF
GPIO 扩展连接器 - 2x15 HDR	SPI1、SPI3、UART4、I2C3 和 GPIO	PREC015DAAN-RC
USB - 2.0 Type C	USB0	2012670005
USB - 2.0 Type A	USB1	629104151021
DSI 接口	DSI0-TX	5019512230
3 个 MCAN 接口：	MCAN0、MCAN1 和 MCAN2	TSM-104-02-L-SV
HDMI	VOUT0，McASP0and SoC_I2C1	Sil9022ACNU + TPD12S016PWR + DC04S019JA1R600
音频编解码器	McASP0 和 SoC_I2C1	TLV320AIC3106IRGZT + SJ-43514-SM
GPIO 端口扩展器 2	SoC_I2C1	TCA6424ARGJR
UART 终端（UART 转 USB）	SoC_UAR SoC_UART[1:0]、WKUP_UART0 和 SoC_UART4	FT4232HL + 629105150521
温度传感器	SoC_I2C1	TMP100NA/3K
电流监测器	SoC_I2C1	INA228AIDGSR
连接 - M.2 Key E	MMC2、McASP0 和 SoC_UART1	2199119-4

2.6.2 DSI 接口

AM62L SoC 的 DSI 显示接口连接到 Molex 的 22 引脚显示连接器 (J23)（制造商器件型号为 5019512230）。AM62L EVM 支持四个 DSI-TX 通道，适用于分辨率高达 1920x1080p 像素（60fps 帧率时）的高速视频链路和低功耗命令链路。除了这四个通道外，22 引脚连接器还具有 3.3V 电源（供电能力可达 500mA）、用于任何预初始化的 I2C0 和两个 GPIO（用于处理中断和复位至接口显示屏）。

Copyright © 2025 Texas Instruments Incorporated

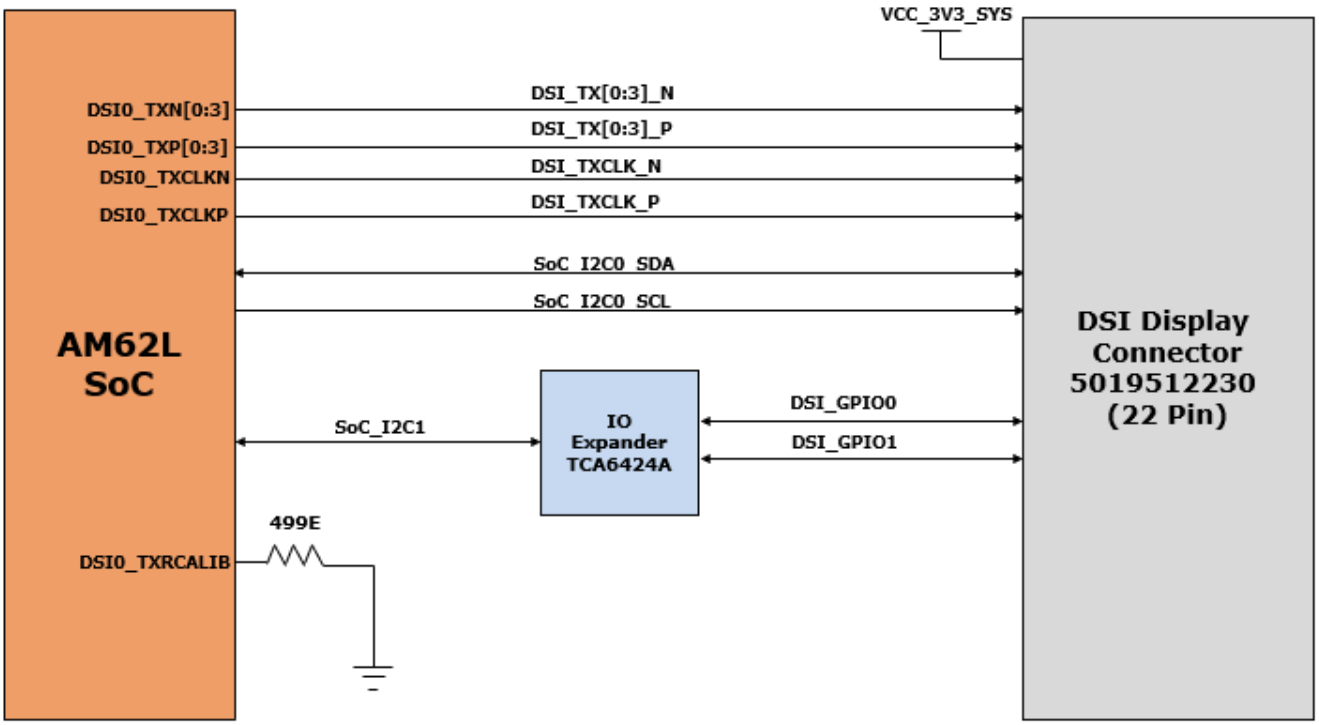


图 2-12. DSI 接口方框图

表 2-14 以列表形式展示了显示连接器的引脚排列详细信息。

表 2-14. DSI 显示连接器引脚排列 (J23)

引脚编号	信号
1	VCC_3V3_SYS
2	SOC_I2C0_SDA
3	SOC_I2C0_SCL
4	DGND
5	DSI_GPIO1
6	DSI_GPIO0
7	DGND
8	DSI_TX3_P
9	DSI_TX3_N
10	DGND
11	DSI_TX2_P
12	DSI_TX2_N
13	DGND
14	DSI_TXCLK_P
15	DSI_TXCLK_N
16	DGND
17	DSI_TX1_P
18	DSI_TX1_N
19	DGND
20	DSI_TX0_P
21	DSI_TX0_N

Copyright © 2025 Texas Instruments Incorporated

表 2-14. DSI 显示连接器引脚排列 (J23) （续）

引脚编号	信号
22	DGND

2.6.3 音频编解码器接口

AM62L EVM 包含 TI 的 TLV320AIC3106 立体声音频编解码器，可通过 McASP0 信号组与 AM62L 连接。

TLV320AIC3106 是一款低功耗立体声音频编解码器，具有立体声耳机放大器，以及在单端或全差分配置下可编程的多个输入和输出。TLV320AIC3106 的录音路径包含集成式麦克风偏置、数控立体声麦克风前置放大器和自动增益控制 (AGC)，并在多个模拟输入中提供混频器/多路复用器功能。立体声音频 DAC 支持 8kHz 至 96kHz 的采样率。

为 MIC IN 和耳机输出提供一个标准 3.5mm TRRS 音频插孔连接器 (J20)（制造商器件型号为 SJ-43514）。音频编解码器的线路输入端接至测试点。编解码器可以通过 I2C1 进行配置，器件地址设置为 0x1B。

音频编解码器的控制器时钟输入 MCLK 通过 12.288MHz 振荡器提供。音频串行数据总线位时钟 (BCLK) 和音频串行数据总线输入和输出（DIN 和 DOUT）通过多路复用器/多路信号分离器连接到 SoC 的 MCASP0 实例。RESETSTATz 和源自 I/O 扩展器的 GPIO 的与运算输出用于重置音频编解码器。

TLV320AIC3106 由 3.3V 模拟电源、1.8V 数字核心电源和 3.3V 数字 I/O 电源供电。

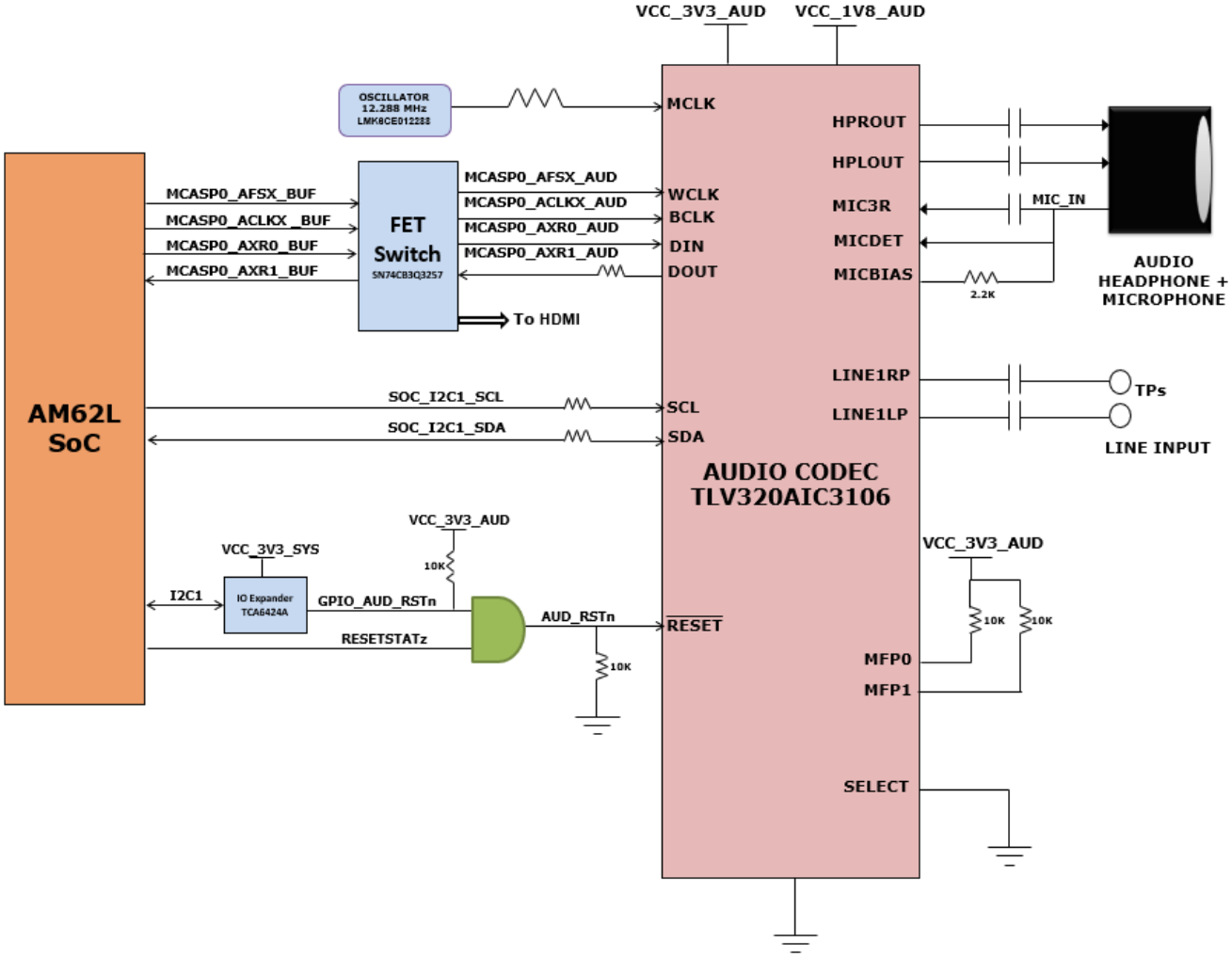


图 2-13. 音频编解码器接口方框图

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

2.6.4 HDMI 显示接口

该 EVM 使用 AM62L SoC 的 DSS（显示子系统）通过标准 Type-A 连接器提供 HDMI 接口。该 EVM 采用 Lattice Semiconductor 的 SiI9022A HDMI 发送器，可将 24 位并行 RGB DSS 输出流以及 McASP0 信号转换为符合 HDMI 标准的数字音频和视频信号。

要使用 SiI9022A，SoC 需要设置器件。这通过 SoC 和 SiI9022A 之间的 I2C1 接口来完成。连接到 HDMI 发送器的 SoC_I2C1 实例访问兼容模式寄存器、TPI 寄存器和 CPI 寄存器。音频数据通过 McASP0 实例从 SoC 发送到 HDMI 发送器。HDMI_I2C 总线访问所连接灌电流器件上的 EDID 和 HDCP 数据。

TMDS 差分数据对连同来自发送器的差分时钟信号通过 HDMI ESD 器件（制造商器件型号为 TPD12S016PWR）连接到 HDMI 连接器，该器件还充当负载开关以限制从板载 5V 电源提供给 HDMI 连接器的电流。

HDMI 成帧器由 3.3V 板 I/O 电源供电，而 AVCC 和 DVCC 电源由专用 LDO（制造商器件型号为 TLV75512PDQNR）以 1.2V 电压供电。

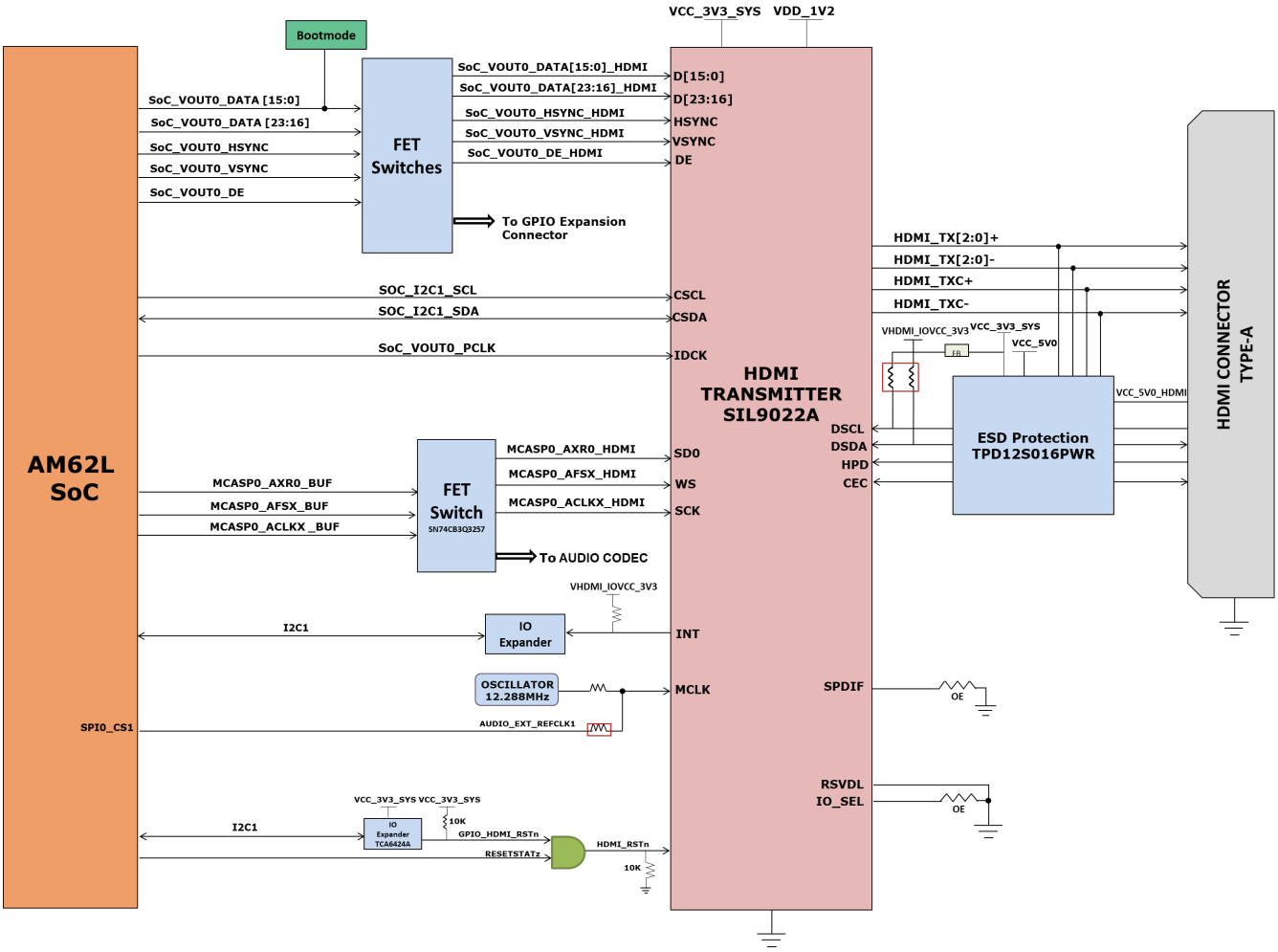


图 2-14. HDMI 接口方框图

2.6.5 JTAG 接口

AM62L EVM 包括 XDS110 类电路板仿真。该仿真器的连接使用标准的 USB 2.0 Micro-B 接头，该电路用作总线供电 USB 器件。来自连接器的 VBUS 电源用于为仿真电路供电，这样即使在断开 EVM 电源时与仿真器的连接也不会断开。使用电压转换缓冲器将 XDS110 电路与 EVM 的其余部分相隔离。

在 EVM 上，还可以选择通过 20 引脚标准 JTAG cTI 接头 J10 提供 JTAG 接口。这样用户就可以连接外部 JTAG 仿真器电缆。使用电压转换缓冲器将 cTI 接头的 JTAG 信号与 EVM 的其余部分隔离开。XDS110 部分和 cTI 接头

Copyright © 2025 Texas Instruments Incorporated

部分的电压转换器输出进行多路复用并连接到 AM62L JTAG 接口。如果使用自动存在检测电路检测到与 cTI 20 引脚 JTAG 连接器的连接，则多路复用器会将来自 cTI 连接器的 20 引脚信号路由到 AM62L SoC，而不是板载仿真电路。

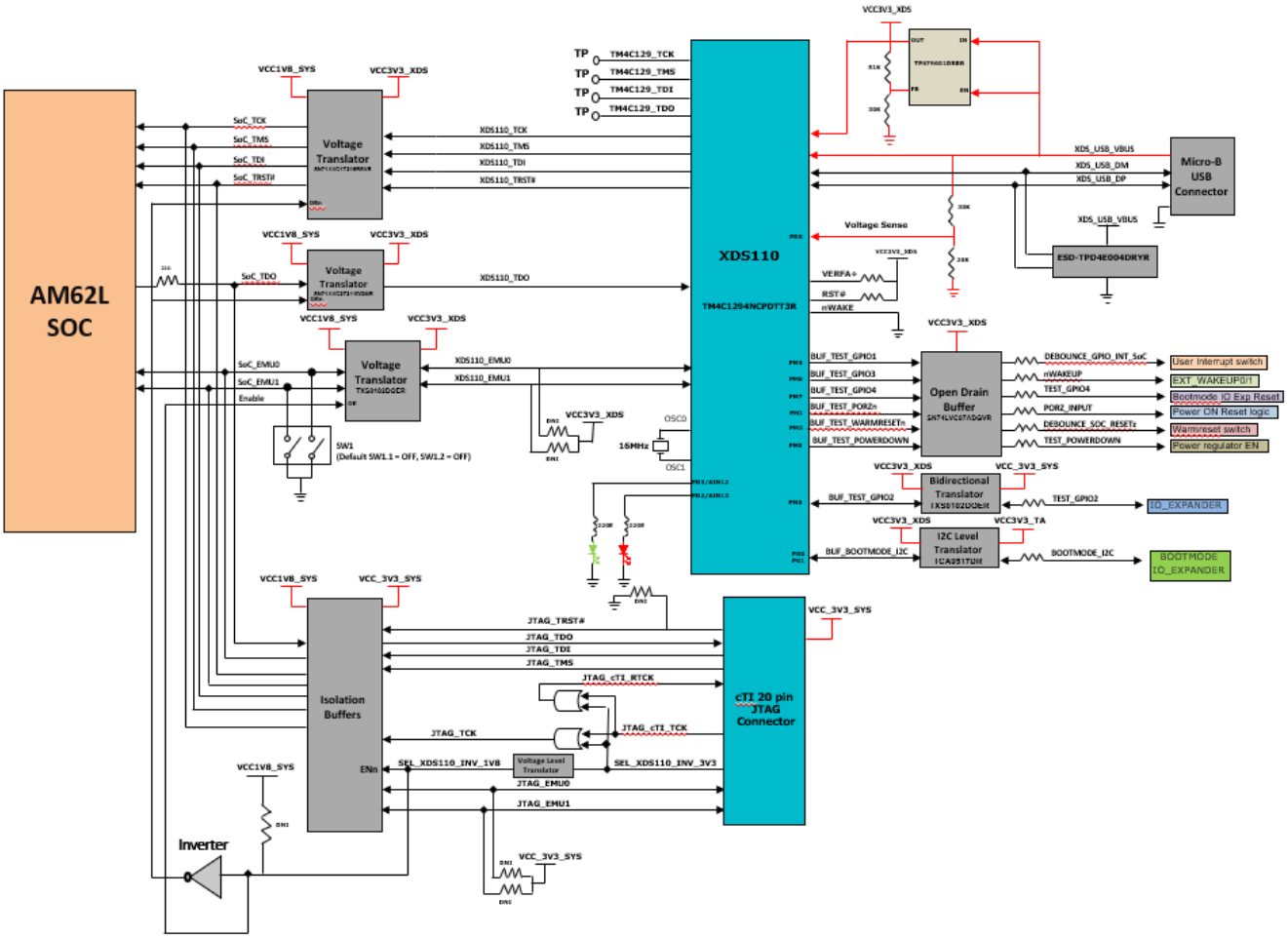


图 2-15. JTAG 接口方框图

表 2-15 中提供了 cTI 20 引脚 JTAG 连接器的引脚排列。为 USB 信号提供 ESD 保护（器件型号 TPD4E004），以便将 ESD 电流脉冲引向 VCC 或 GND。TPD4E004 可为高达 ±15kV 的人体放电模型 (HBM) ESD 脉冲（在 IEC 61000-4-2 中指定）提供保护，并提供 ±8kV 接触放电和 ±12kV 空气间隙放电。

表 2-15. JTAG 连接器 (J10) 引脚排列

引脚编号	信号
1	JTAG_TMS
2	JTAG_TRST#
3	JTAG_TDI
4	JTAG_TDIS
5	VCC_3V3_SYS
6	NC
7	JTAG_TDO
8	SEL_XDS110_INV_3V3
9	JTAG_cTI_RTCK
10	DGND
11	JTAG_cTI_TCK

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

表 2-15. JTAG 连接器 (J10) 引脚排列 （续）

引脚编号	信号
12	DGND
13	JTAG_EMU0
14	JTAG_EMU1
15	JTAG_EMU_RSTn
16	DGND
17	NC
18	NC
19	NC
20	DGND

2.6.6 XDS110 测试自动化

AM62L EVM 具有一项称为测试自动化的可选功能，允许任何外部控制器通过 XDS110 执行一些基本操作，例如断电、上电复位、热复位、引导模式控制等。

Copyright © 2025 Texas Instruments Incorporated

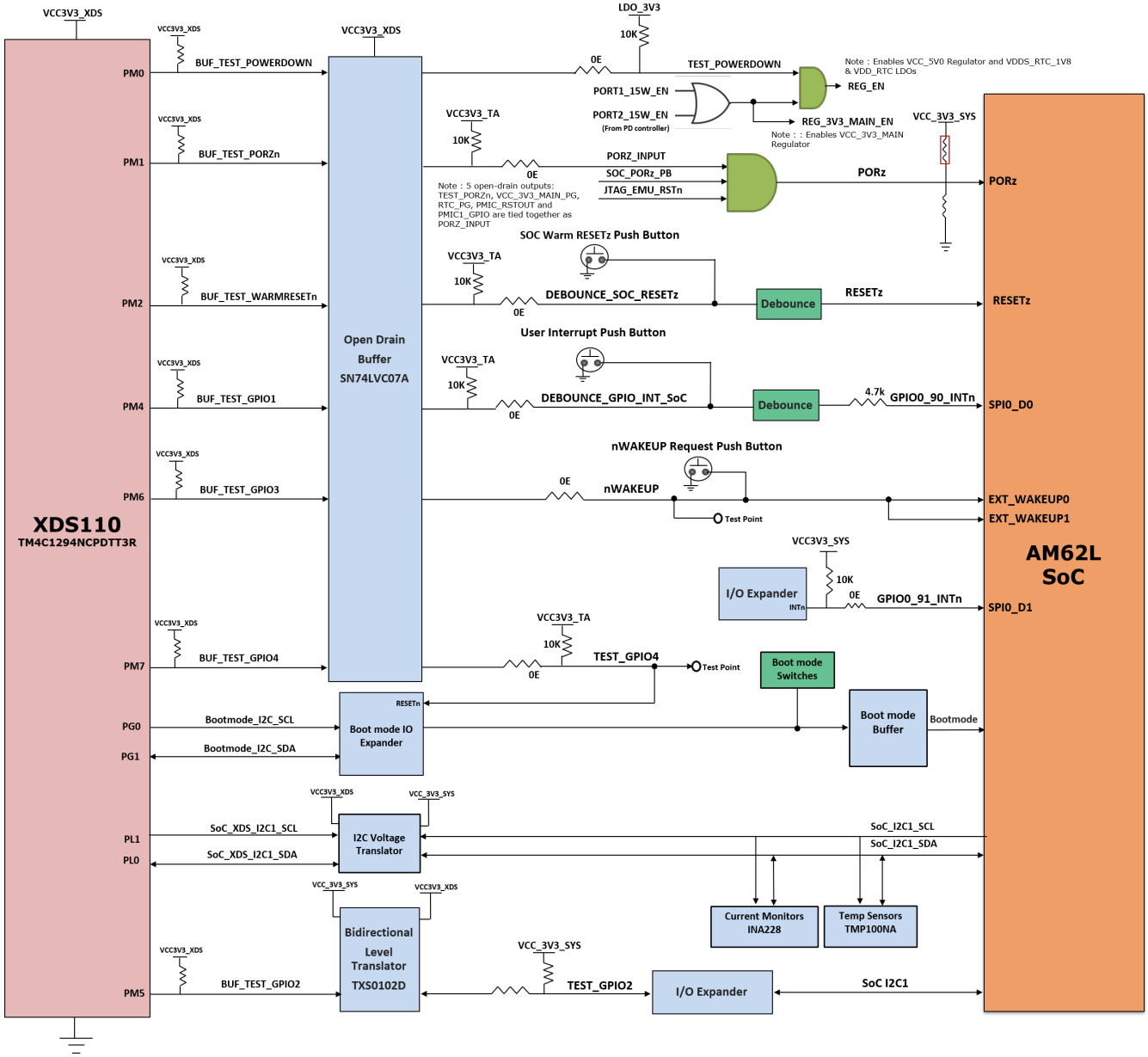


图 2-16. 测试自动化接口方框图

XDS110 测试自动化具有电压转换电路，使控制器与 AM62L 使用的 I/O 电压隔离。用户可以使用 DIP 开关或 XDS 测试自动化（通过 I2C I/O 扩展器）控制 AM62L 的引导模式。引导模式缓冲器用于隔离通过 DIP 开关或 I2C I/O 扩展器驱动的引导模式控制。还可以使用电路板上的一个 8 位 DIP 和两个 4 位 DIP 开关来设置引导模式，在开关设置到“ON”位置时会将上拉电阻连接到缓冲器的输出，在开关设置到“OFF”位置时会将较弱的下拉电阻连接到缓冲器的输出。缓冲器输出连接到 AM62L SoC 上的引导模式引脚，仅在复位周期中需要引导模式时会启用此输出。

当通过 XDS110 测试自动化设置引导模式时，会在 I2C I/O 扩展器输出端设置所需的开关值，这会覆盖 DIP 开关值，以便为 SoC 提供所需的引导值。用于引导模式的引脚还具有其他功能，在正常运行期间通过禁用引导模式缓冲器来隔离这些功能。

来自 XDS110 的断电信号指示 EVM 将电路板上的所有电源轨（专用电源除外）断电。类似地，PORZn 信号为 SoC 提供硬复位，WARMRESETn 为 SoC 提供热复位。

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

2.6.7 UART 接口

SoC 的四个 UART 端口（WKUP UART0、SoC UART0、SoC UART1 和 SoC UART4）与 FTDI 桥接器 FT4232HL 相连以实现 USB 转 UART 功能，然后端接在板载 micro-B USB 连接器 (J7) 上。当使用 USB 电缆将 AM62L EVM 连接到主机时，计算机能够建立一个可与任何终端仿真应用程序一起使用的虚拟 COM 端口。由于 FT4232HL 器件由总线供电，因此当移除 EVM 电源后，与 COM 端口的连接不会断开。

表 2-16. UART 端口接口

UART 端口	USB 转 UART 桥接器	USB 连接器	COM 端口
SoC_UART0	FT4232HL	J7	COM1
SoC_UART1			COM2
WKUP_UART0			COM3
SoC_UART4			COM4

FT4232 芯片被配置为使用与其连接的外部 SPI EEPROM 中的配置文件在“单芯片 USB 转四通道 UART”模式下运行。EEPROM (93LC46B) 支持 1Mb/s 的时钟速率。EEPROM 可使用 FTDI 网站上提供的称为 FT_PROG 的实用程序通过 USB 进行电路内编程。FT_PROG 也用于对板序列号进行编程，以便在一个或多个板卡连接到计算机时，用户可以通过板序列号识别连接的 COM 端口。

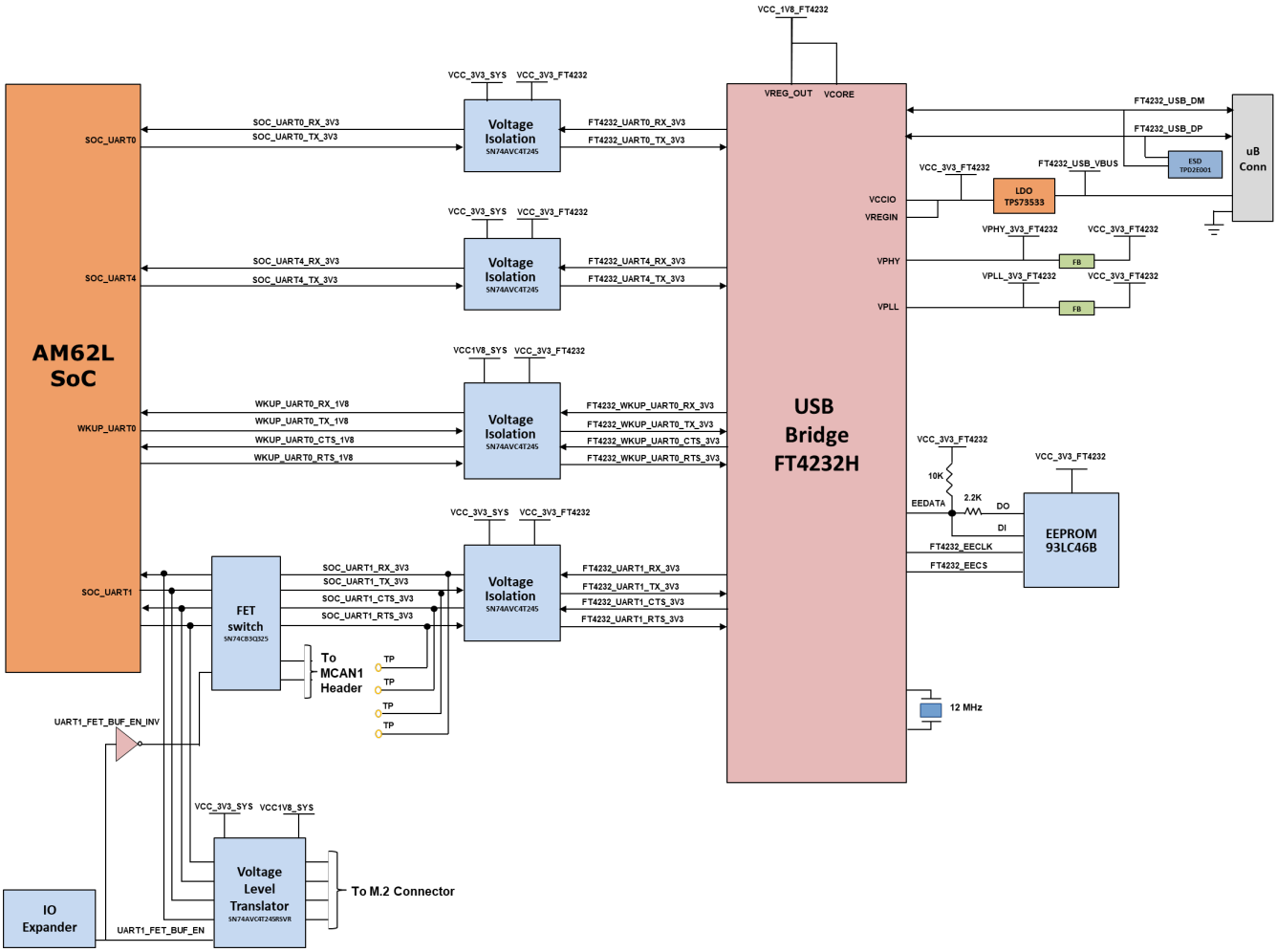


图 2-17. UART 接口方框图

2.6.8 USB 接口

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

2.6.8.1 *USB 2.0 Type-A 接口*

USB 2.0 数据线 DP 和 DM 从 Type-A 连接器 J23 连接到 AM62L SoC 的 USB1 接口，以提供 USB 高速/全速通信。通过电阻分压器网络为 SoC 提供 USB1_VBUS，以支持 (5V-30V) VBUS 运行。SoC 控制的 USB1_DRVVBUS 控制 500mA 限流负载开关（制造商器件型号为 TPS2051BD）的使能引脚，以允许板载 5V 电源为 VBUS 供电。该负载开关具有过流指示引脚，连接到 EVM 上基于 I2C 的 GPIO 扩展器。

在 USB 数据线上提供共模扼流圈（制造商器件型号为 DLW21SZ900HQ2B）以降低 EMI/EMC，并提供 ESD 二极管保护（制造商器件型号为 ESD122DMXR）以抑制任何瞬态电压，并向 VBUS_5V0_TYPEA 提供 ESD 二极管（制造商器件型号为 TSD05DYFR）。

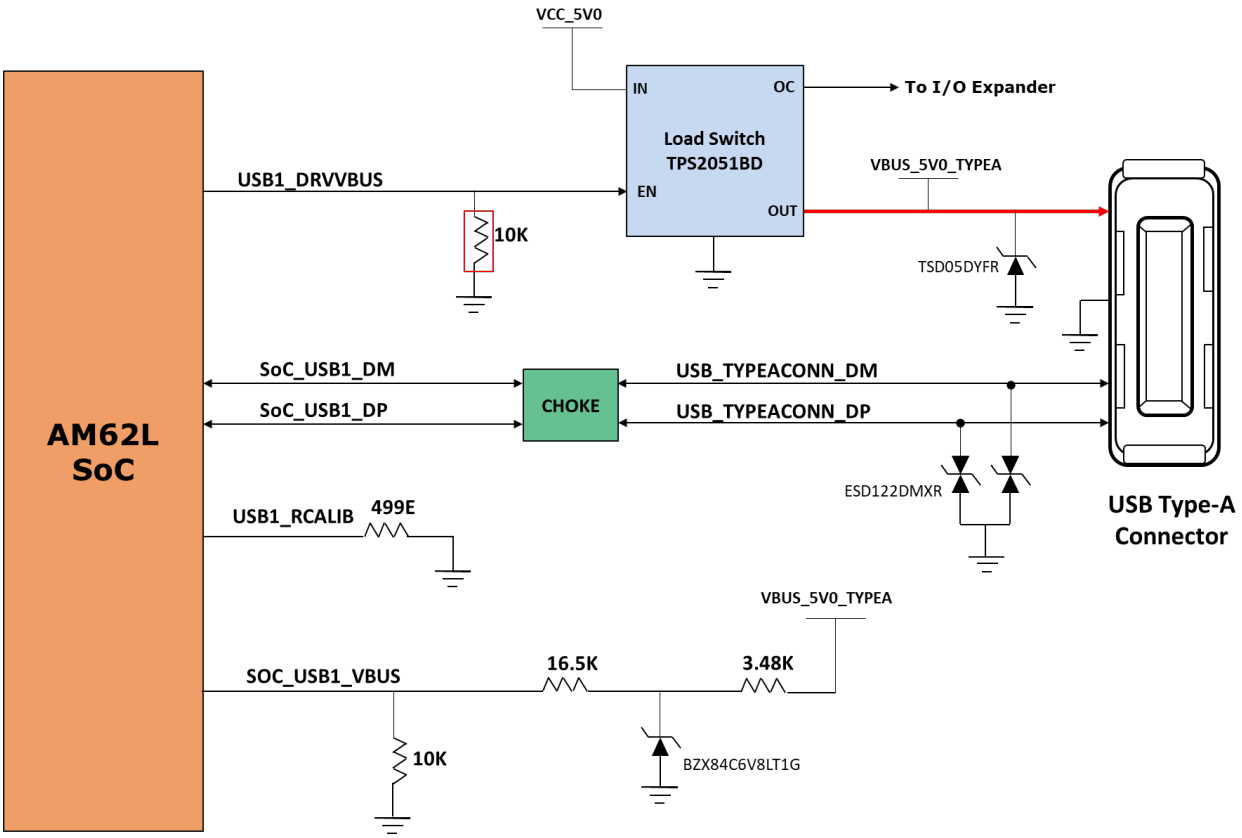


图 2-18. USB 2.0 Type-A 接口方框图

2.6.8.2 USB 2.0 Type-C 接口

在 AM62L EVM 上，通过 USB Type-C 连接器 J19（制造商器件型号为 2012670005）提供 USB 2.0 接口，支持高达 480Mbps 的数据速率。J19 可用于数据通信，也可用作电源连接器，以向 EVM 提供电源。J19 使用 PD 控制器 TPS65988DHRSHR IC 配置为 DRP 端口。J19 可以用作主机或器件。端口的角色取决于连接器上连接的器件的类型及其灌电流或拉电流能力。当端口用作 DFP 时，J19 可以拉取高达 5V (500mA) 的电压。

从 J19 引出的 USB 2.0 数据线 DP 和 DM 带有扼流圈和 ESD 保护器件。通过电阻分压器网络为 SoC 提供 USB0_VBUS，以支持 (5V-30V) VBUS 运行。

在 USB 数据线上提供共模扼流圈（制造商器件型号为 DLW21SZ900HQ2B）以降低 EMI/EMC。包含器件型号为 ESD122DMXR 的 ESD 保护器件，以消除 USB 2.0 DP/DM 信号上的任何 ESD 冲击。CC 信号上包含器件型号为 TPD1E01B04DPLT 的 ESD 保护器件，Type-C 连接器 J19 的 VBUS 电源轨上包含 TVS2200DRVR IC，以消除 ESD 冲击。

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

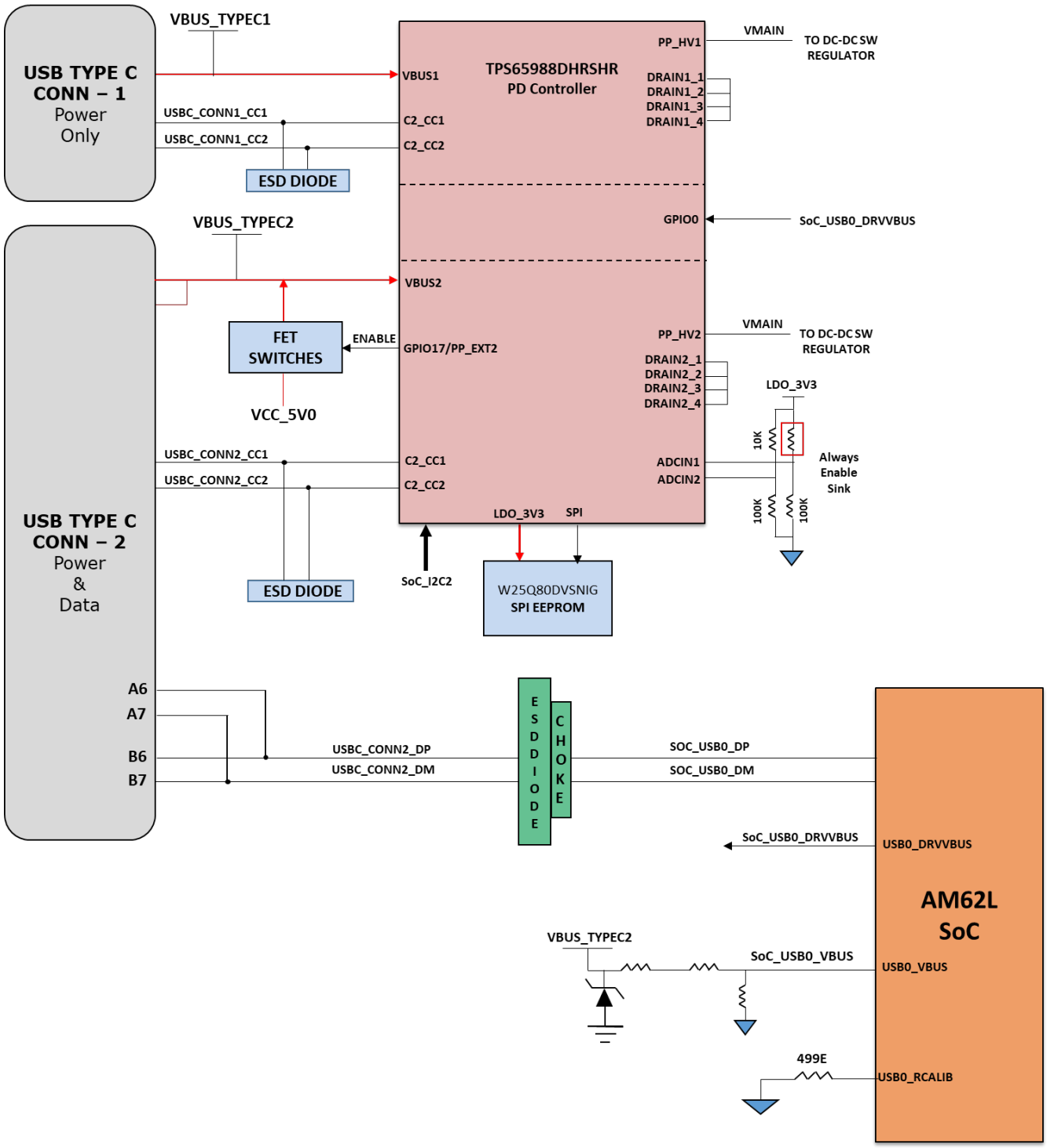


图 2-19. USB 2.0 Type-C 接口方框图

2.6.9 MCAN 接口

AM62L EVM 包含三个 MCAN 接口。MAIN_MCAN0、MAIN_MCAN1 和 MAIN_MCAN2 应端接至三个 1x4 接头，分别为 J16、J6 和 J18。为提供 ESD 保护，制造商器件 TPD2E001DRLR 连接到 MCAN0、MCAN1 和 MCAN2 的 TX 和 RX。全部三个 MCAN 接头的第一个引脚连接到 VCC_3V3_SYS，第四个引脚连接到 GND。

Copyright © 2025 Texas Instruments Incorporated

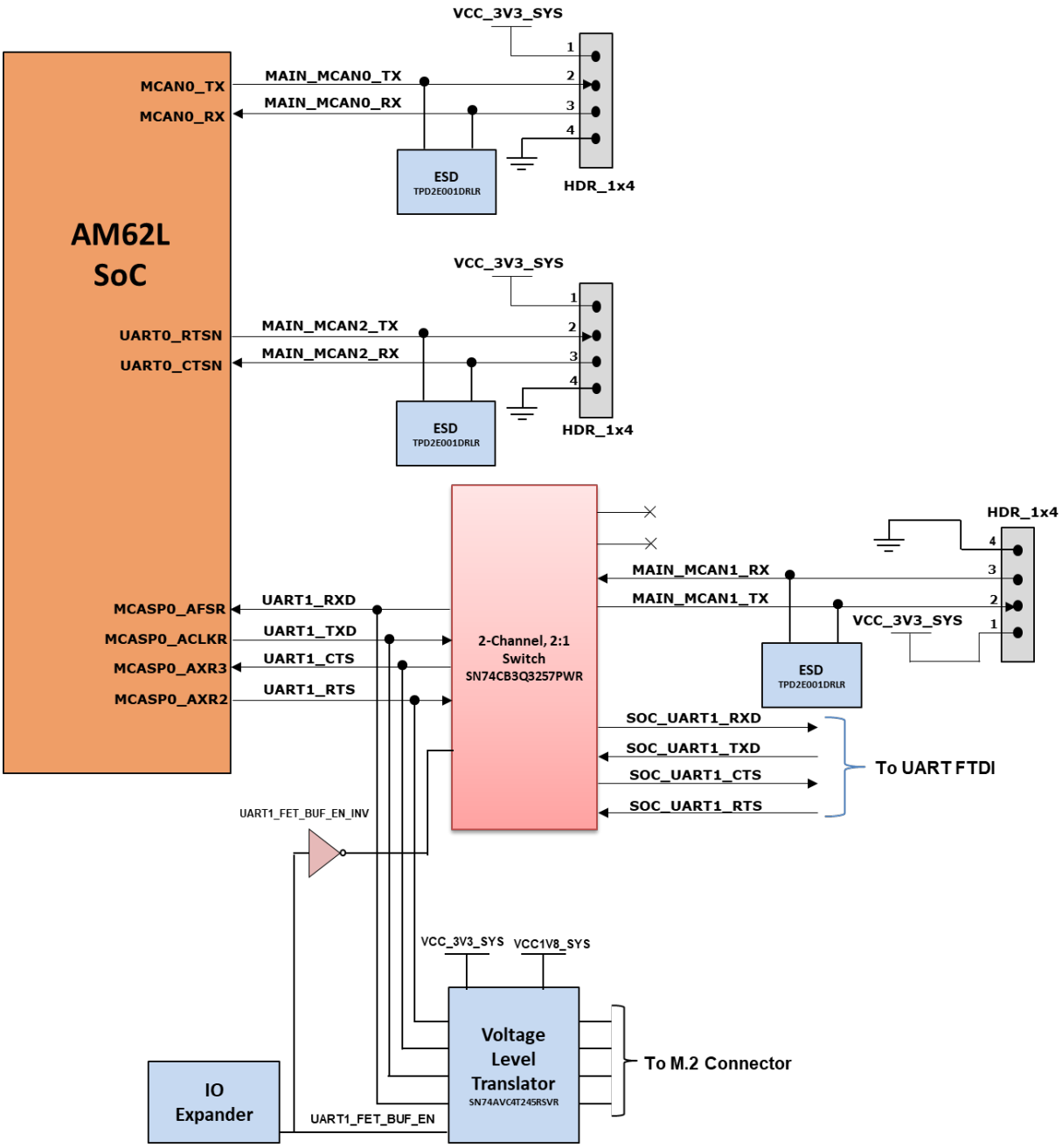


图 2-20. MCAN 接口方框图

2.6.10 ADC 接口

AM62L EVM 具有四个端接在 2x5 引脚接头 (J11) 上的 ADC 输入，并且电位器连接到接头的 A01 引脚。为 ADC0_AIN[0:3] 信号提供 ESD 二极管（制造商器件 TPD1E10B06DPYR），以实现 ESD 保护。

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

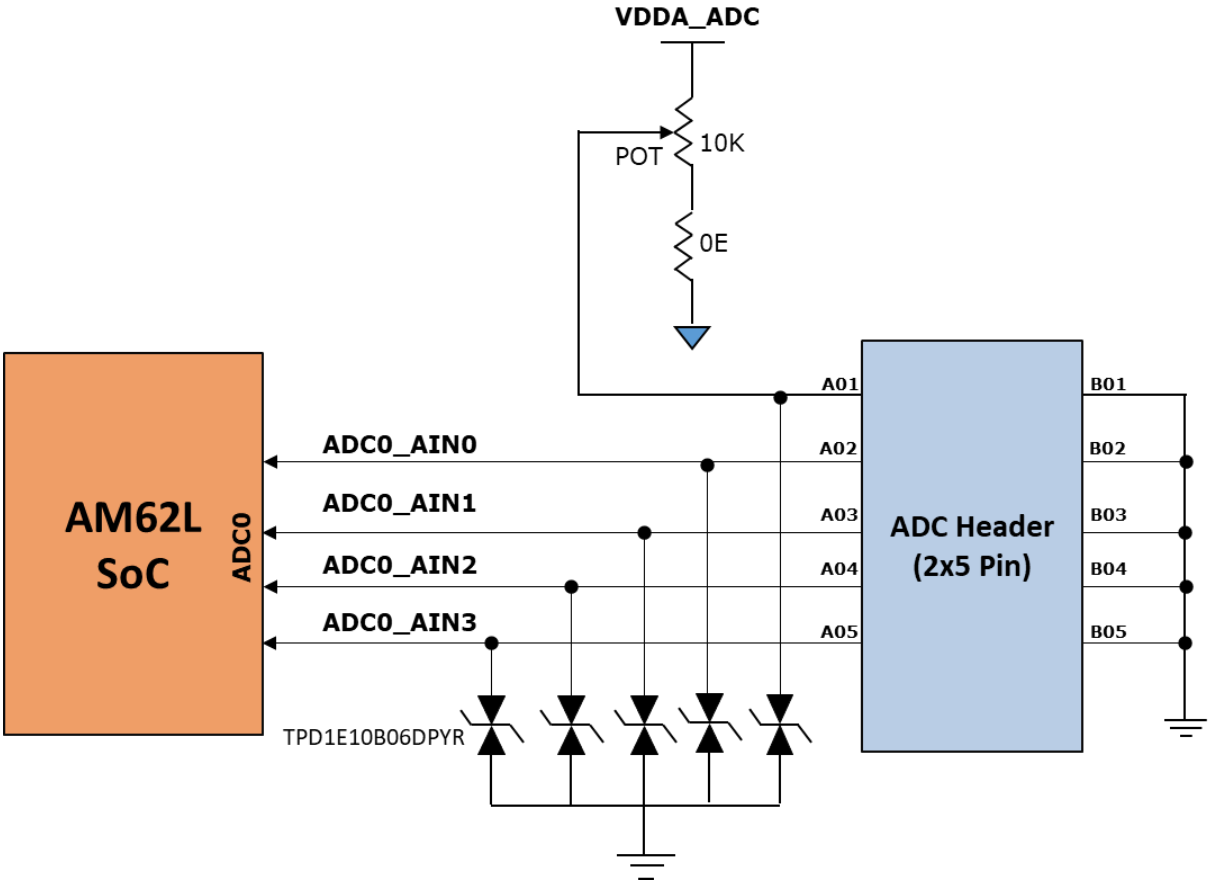


图 2-21. ADC 接口方框图

2.6.11 存储器接口

2.6.11.1 LPDDR4 接口

AM62L EVM 包含 Micron 的 (MT53E1G16D1ZW-046 WT:C) 双列双芯片 2GB、16 位宽 LPDDR4 存储器，支持高达 1600Mbps 的数据速率。LPDDR4 存储器以最佳方式放置并路由到 SoC 的 DDR0 组，以支持点对点通信。

LPDDR4 存储器的内核电源需要 1.8V 电压，因此可降低功耗需求。I/O 由 PMIC 的 1.1V 电源输出供电。由 AM62L SoC 控制的 LPDDR4 复位（低电平有效）被下拉以设置默认有效状态。还提供了安装上拉电阻器的配置。

Copyright © 2025 Texas Instruments Incorporated

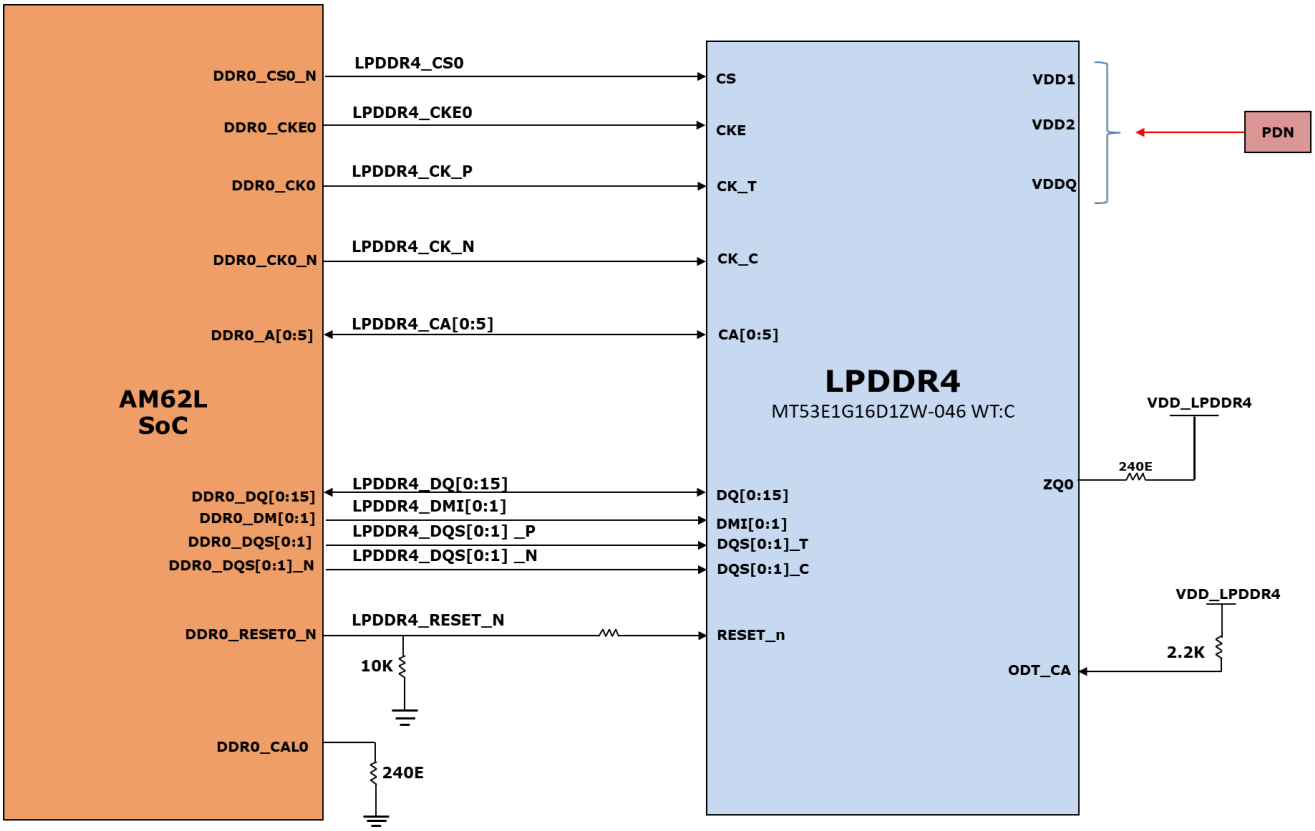


图 2-22. LPDDR4 接口方框图

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

2.6.11.2 八进制串行外设接口 (OSPI)

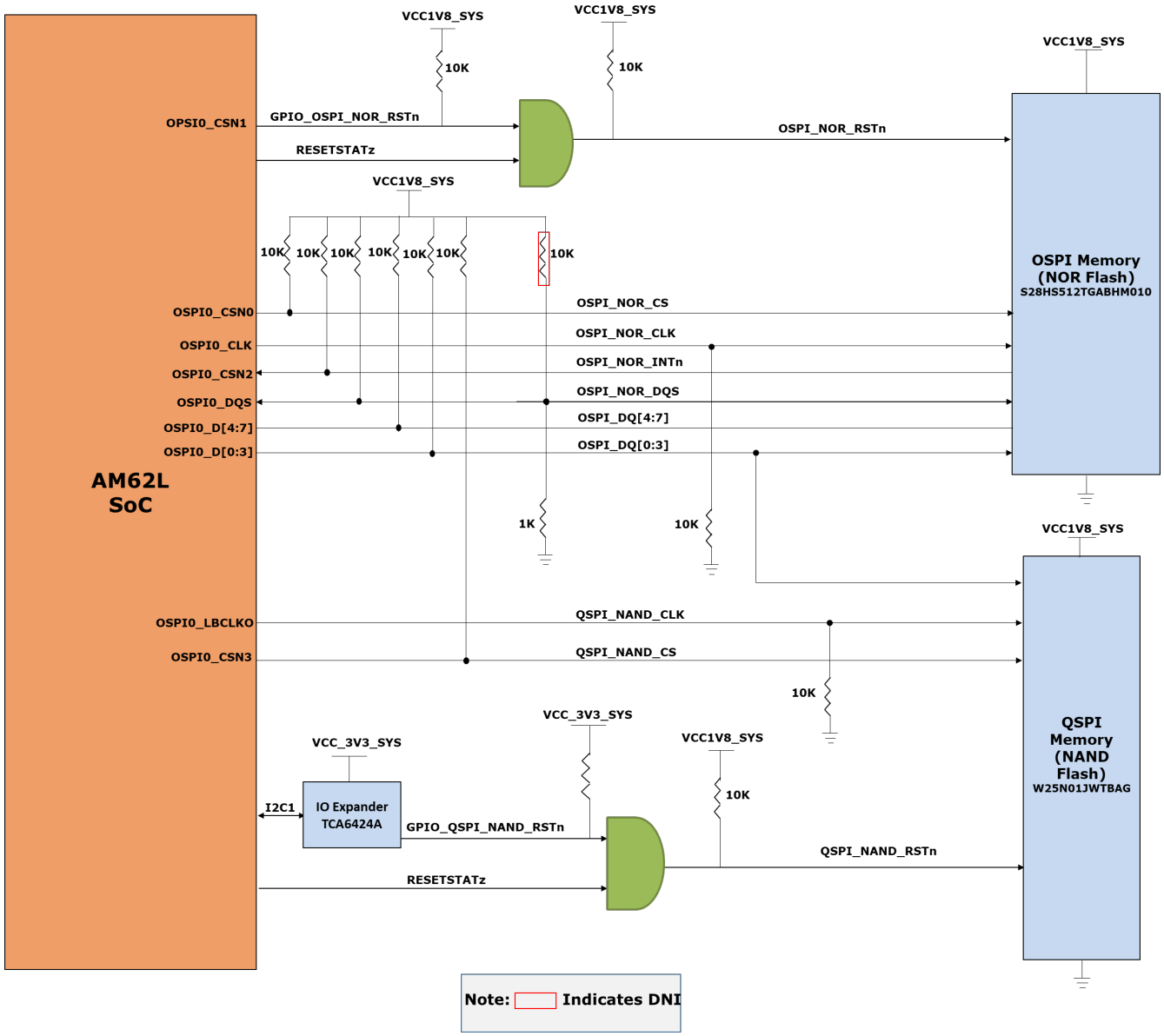


图 2-23. OSPI 方框图

2.6.11.2.1 OSPI NOR 闪存

AM62L EVM 电路板具有一个 Cypress 512Mb OSPI NOR 存储器件（制造商器件型号为 S28HS512TGABHM013）。该器件连接到 AM62L SoC 的 OSPI0 接口。该 OSPI 存储器支持单倍和双倍数据速率，存储器速度高达 200MBps SDR 和 400MBps DDR（200MHz 时钟速度）。在 DATA[7:0] 上提供了外部上拉电阻，以防止总线悬空。OSPI NOR 闪存和 QSPI NAND 闪存以菊花链方法连接。

复位：OSPI NOR 闪存的复位端连接至一个电路，该电路对来自 AM62L 的 RESETSTATz 和来自 SoC GPIO 的 GPIO_OSPI_NOR_RSTn 信号进行与运算。在 GPIO_OSPI_NOR_RSTn 上提供了一个上拉电阻器来设置默认活动状态。

电源：OSPI NOR 闪存的 VCC 和 VCCQ 引脚均通过板载 1.8V 系统电源供电。OSPI I/O 组由来自同一 1.8V 系统电源的 SoC 的 VDDS1 域供电。

Copyright © 2025 Texas Instruments Incorporated

2.6.11.2.2 OSPI NAND 闪存

AM62L EVM 电路板具有一个 Winbond 1Gb QSPI NAND 闪存存储器件（制造商器件型号为 W25N01JWTBAG）。该器件连接到 AM62L SoC 的 OSPI0 接口。QSPI 存储器支持高达 80MHz 的 DTR（双传输速率），连续数据传输速率为 80Mb/s。QSPI NAND 闪存连接到 DATA[0:3]。

复位：QSPI NAND 闪存的复位端连接至一个电路，该电路对来自 AM62L 的 RESETSTATz 和来自 I/O 扩展器的 GPIO_QSPI_NAND_RSTn 信号进行与运算。在 GPIO_QSPI_NAND_RSTn 上提供了一个上拉电阻器来设置默认活动状态。

电源：QSPI NAND 闪存存储器的 VCC 通过板载 1.8V 系统电源供电。

2.6.11.3 MMC 接口

AM62L SoC 具有三个 MMC 端口（MMC0、MMC1 和 MMC2）。MMC0 连接到 eMMC，MMC1 连接到 microSD 卡连接器，MMC2 端接到用于 Wi-Fi 和蓝牙模块接口的 M.2 Key E 扩展连接器。

2.6.11.3.1 MMC0 - eMMC 接口

该 EVM 板包含 Micron 的 32GB eMMC 闪存存储器（制造商器件型号为 MTFC32GBCAQTC-IT），该闪存存储器连接到 AM62L SoC 的 MMC0 端口。

该闪存存储器的数据总线连接到 MMC0 接口的 8 个数据位，支持高达 200MHz 的 HS200 单数据速率。该 Micron eMMC 是一款包含一个多媒体卡 (MMC) 接口和一个与非门闪存器件的通信和海量数据存储器件。DAT[7:1] 上提供了安装外部上拉电阻的选项以防止总线悬空，并为靠近 SoC 焊盘的 CLK 信号提供了串联电阻以匹配特性阻抗。

eMMC 器件需要两个电源，即为与非门存储器供电的 3.3V 电源和为 eMMC 接口供电的 1.8V 电源。SoC 的 MMC0 接口 I/O 由 VDDSHV2 供电，而 VDDSHV2 由固定 1.8V 电源供电。

eMMC 器件需要来自主机的低电平有效复位。主机必须将 ECSD 寄存器字节 162 位 [1:0] 设置为 0x1 以启用该功能，然后主机才能使用该功能。通过对 SoC 的 RESETSTATz 和 I/O 扩展器的 GPIO 进行与运算来提供外部复位。在 GPIO 引脚上提供了一个上拉电阻器，用于设置默认活动状态。

Copyright © 2025 Texas Instruments Incorporated

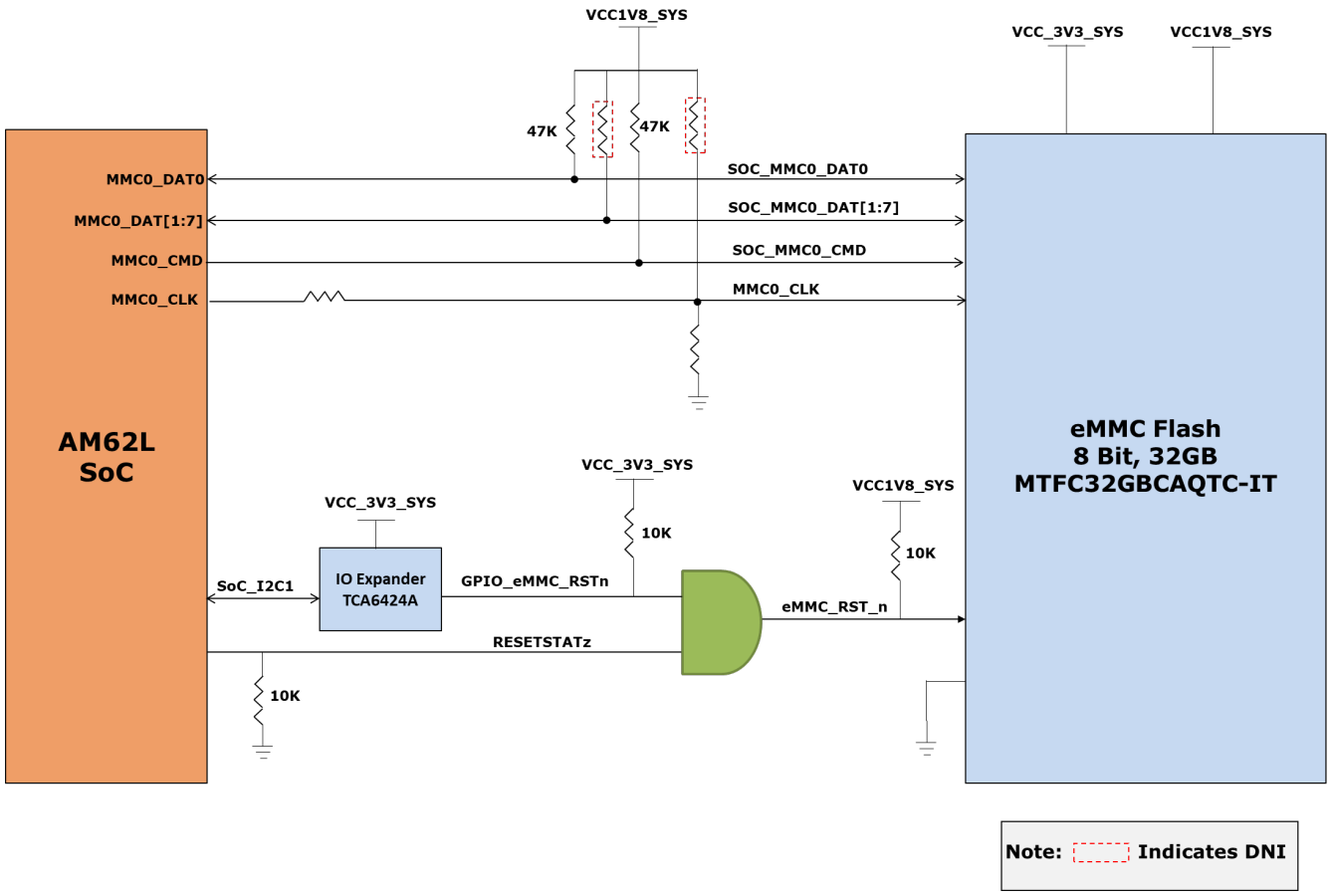


图 2-24. eMMC 接口方框图

2.6.11.3.2 MMC1 - MicroSD 接口

该 EVM 板提供制造商器件型号为 MEM2051-00-195-00-A 的 microSD 卡插槽，连接到 AM62L SoC 的 MMC1 端口。它支持 UHS1 操作，包括 1.8V 和 3.3V 下的 I/O 操作。microSD 卡接口默认设置为在 SD 模式下运行。对于高速卡，SoC 的 ROM 代码会尝试找到卡和控制器可以支持并接着转换到 1.8V 的最快速度。SoC 的 MMC1 I/O 由 VDDSHV_SD_IO 提供的 VDDSHV3 供电，而 VDDSHV_SD_IO 由 SoC 在内部生成和提供。

microSD 卡连接器电源是使用制造商器件型号为 TPS22918DBVR 的负载开关提供的，该负载开关通过对 RESETSTATz 的输出和 I/O 扩展器的 GPIO 进行与运算来控制。

为数据、时钟和命令信号提供了器件型号为 TPD6E001RSE 的 ESD 保护器件。TPD6E001RSE 是线路终止器件，集成了 TVS 二极管，提供系统级 IEC 61000-4-2 ESD 保护、± 8kV 接触放电和 ± 15kV 空气间隙放电。

Copyright © 2025 Texas Instruments Incorporated

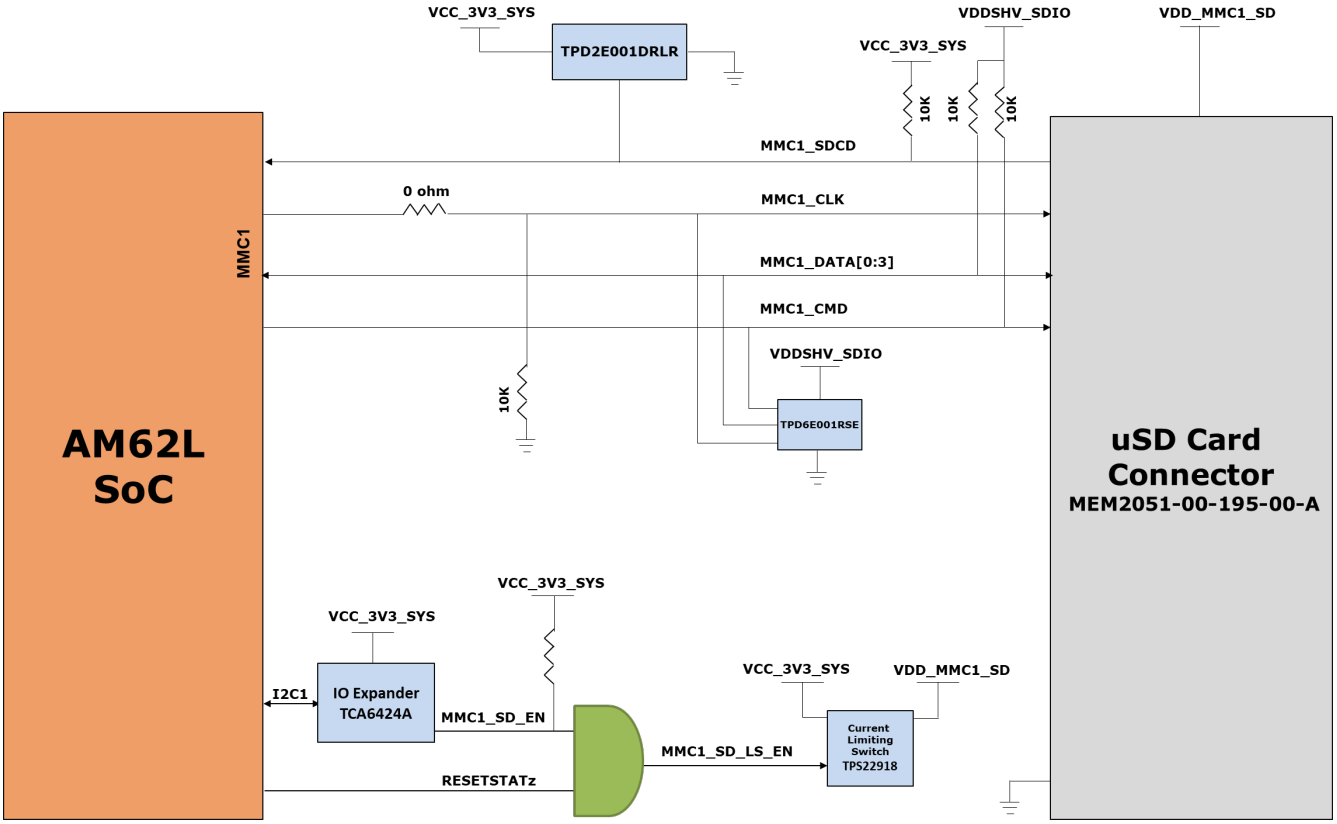


图 2-25. MicroSD 接口方框图

2.6.11.3.3 MMC2 - M.2 Key E 接口

AM62L EVM 具有一个 M.2 Key E 扩展，用于通过缓冲器将 Wi-Fi/蓝牙模块连接到 MMC2、UART1 和 McASP0 接口。这可用于通过支持工业温度等级的天线连接 Wi-Fi、双频带、2.4GHz 和 5GHz 模块。M.2 配备了 MMC2 接口的 4 位 I/O，支持 IEEE 标准 802.11a/b/g/n 数据。M.2 连接器可以连接到可提供高吞吐量和扩展范围以及 Wi-Fi 和蓝牙共存的模块，从而实现低功耗设计。

M.2 连接器配备 3.3V 板载电源，以满足连接模块的电源要求。SoC 的 MMC2 接口由 VDDSHV4 电源域（连接到 1.8V I/O 电源）供电。

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

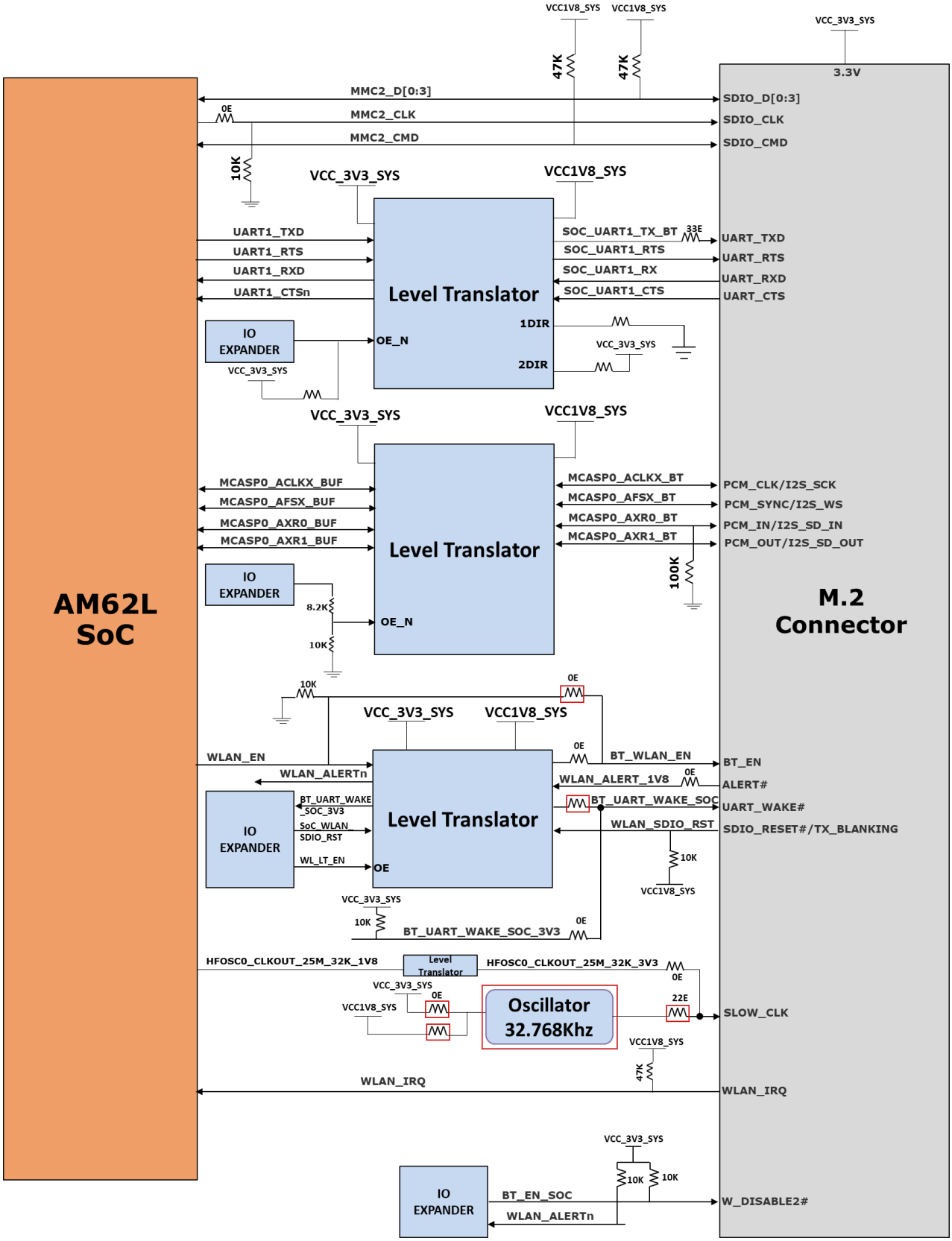


图 2-26. M.2 接口方框图

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

2.6.11.4 电路板 ID EEPROM

AM62L EVM 板可通过存储在板载 EEPROM 上的版本和序列号数据进行远程识别。

Microchip 的电路板 ID 存储器 AT24C512C-MAHM-T 连接到 SoC 的 I2C0 端口，配置为响应地址 0x51，并编入了接头说明。EEPROM 的 I2C 地址可以修改，方法是将 A0 引脚驱动为高电平并将 A1 和 A2 引脚驱动为低电平。存储器的前 259 个字节使用每个板的标识信息进行了预编程。剩余的 65277 个字节可供用户进行数据或代码存储。

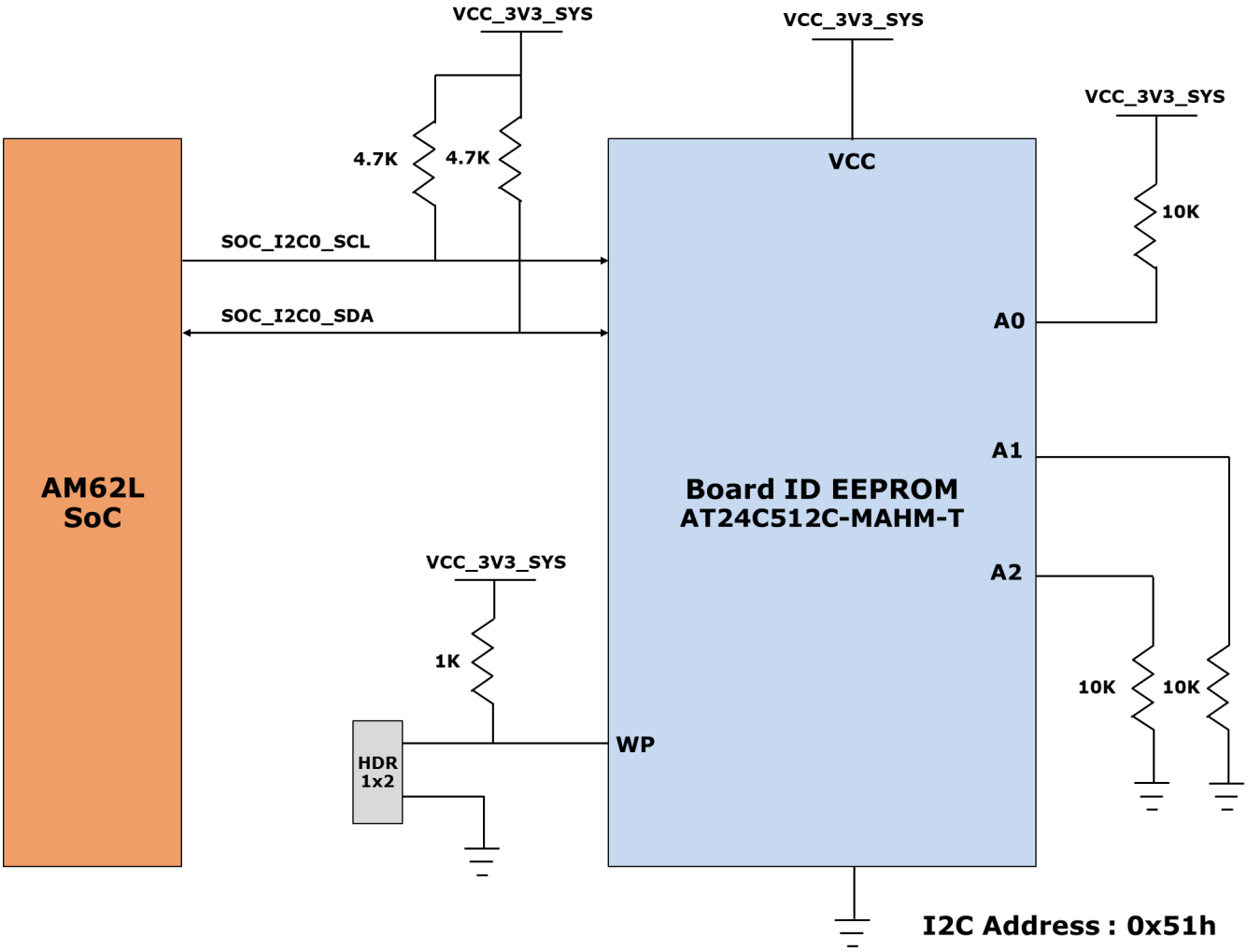


图 2-27. 电路板 ID EEPROM 接口方框图

2.6.12 以太网接口

AM62L EVM 提供两个千兆位以太网端口，用于外部通信。AM62L SoC 的 RGMII 千兆位以太网 CPSW 端口的两个通道分别与两个千兆位以太网 PHY 收发器 DP83867 连接，它们最终端接两个具有集成磁性元件的 RJ45 连接器。

PHY DP83867 的 48 引脚版本配置为广播 1Gb 操作，Tx 和 Rx 时钟偏斜设置为与 AM62L 的内部延迟相适应。CPSW_RGMII1 和 CPSW_RGMII2 端口共享一个通用 MDIO 总线，与外部 PHY 收发器进行通信。

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

Link-PP 的两个单端口 RJ45 连接器（制造商器件型号为 LPJG16314A4NL）在板上用于以太网 10/100/1000Mbps 连接。RJ45 连接器具有集成磁性元件和 LED，用于指示 1000BASE-T 链接和接收或发送活动。

以太网 PHY 的 I/O 电源设置为 1.8V I/O 电平。

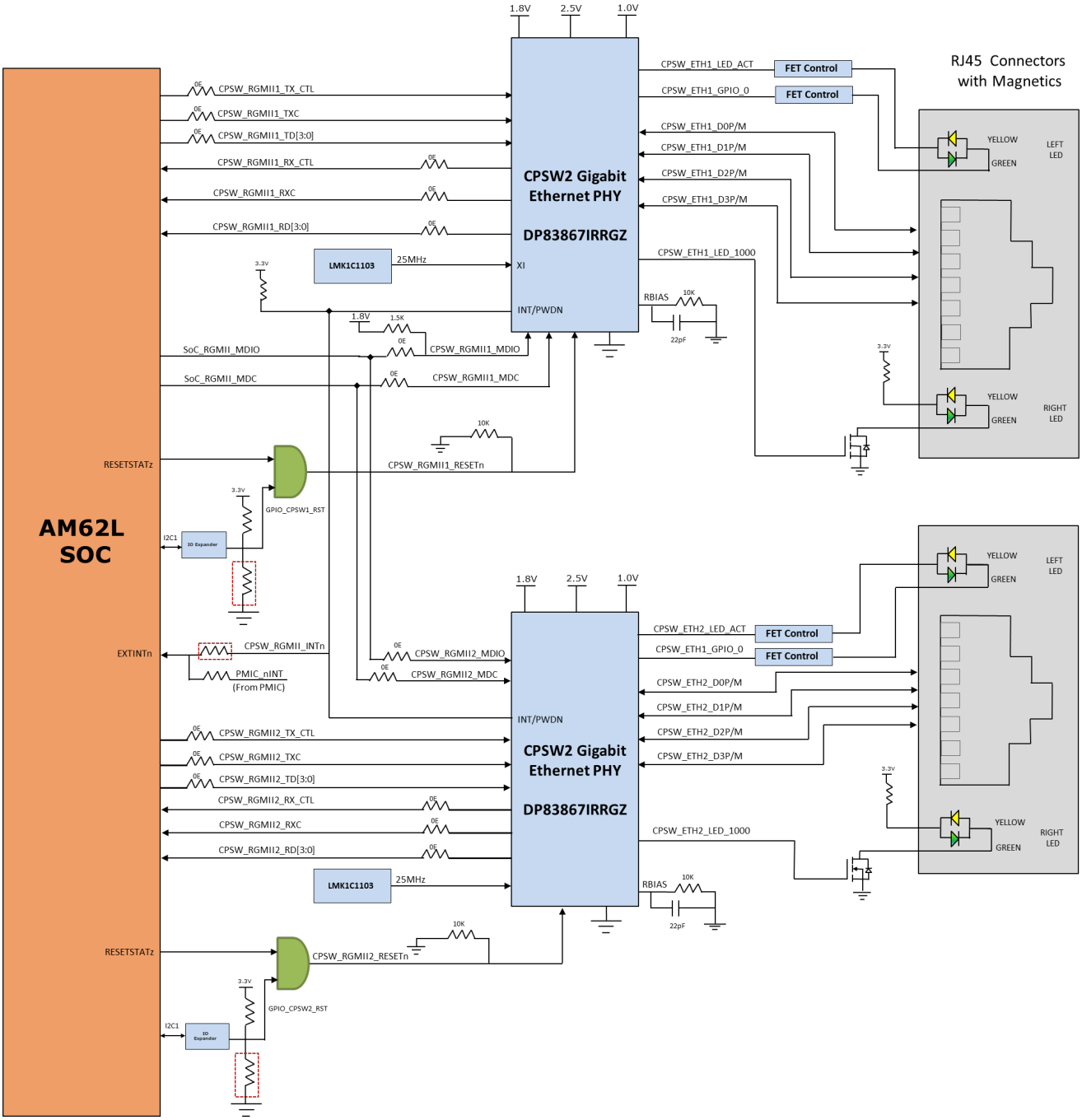


图 2-28. 以太网接口方框图

2.6.12.1 CPSW 以太网 PHY 配置

DP83867 的默认配置是通过 PHY 特定引脚上的多个电阻上拉和下拉值来确定。根据安装的值，每个配置引脚可设置为四种模式之一。AM62L EVM 采用支持 RGMII 接口的 48 引脚 QFN 封装。

Copyright © 2025 Texas Instruments Incorporated

DP83867 PHY 使用基于电阻器搭接的四级配置，可生成四个不同的电压范围。电阻器与 RX 数据和控制引脚相连，这些引脚通常由 PHY 驱动，是处理器的输入。每种模式的电压范围如下所示：

- 模式 1 - 0 V 至 0.1764 V
- 模式 2 - 0.252V 到 0.3438V
- 模式 3 - 0.405V 到 0.5112V
- 模式 4 - 1.2492V 到 1.5984V

所有 strap 配置引脚均提供了上拉和下拉占用空间，但 LED_0 除外。LED_0 用于镜像启用，默认情况下设为模式 1，模式 4 不适用，模式 2 和模式 3 选项不能满足要求。

表 2-17. CPSW 以太网 PHY1 默认配置

PHY 地址	00000
Auto_neg	启用
ANG_SEL	10/100/1000
RGMII TXCLK 偏斜：	0ns
RGMII RXCLK 偏斜	2ns

表 2-18. CPSW 以太网 PHY2 默认配置

PHY 地址	00001
Auto_neg	启用
ANG_SEL	10/100/1000
RGMII TXCLK 偏斜：	0ns
RGMII RXCLK 偏斜	2ns

2.6.13 GPIO 端口扩展器

AM62L EVM 中使用的 I/O 扩展器是基于 I2C 的 24 位 I/O 扩展器，用于子卡插件检测，以及为电路板方式连接的各种外设器件生成复位和使能信号。AM62L SoC 的 SoC_I2C1 总线用于连接 I/O 扩展器。I/O 扩展器的 I2C 器件地址为 0x22 和 0x23。

有关扩展器控制的信号列表，请参阅表 2-19。

表 2-19. I/O 扩展器信号详细信息

I/O 扩展器 - 01			
引脚编号	信号	方向	用途
P02	UART1_FET_SEL	输出	UART1 FET 选择
P03	MMC1_SD_EN	输出	SD 卡负载开关使能
P04	VPP_LDO_EN	输出	SoC 电子保险丝电压 (VPP = 1.8V) 稳压器使能
P05	EXP_PS_3V3_EN	输出	EXP CONN 3.3V 电源开关启用
P06	UART1_FET_BUF_EN	输出	SoC UART1 多路复用器选择
P10	DSI_GPIO0	光伏逆变器	DSI 显示 GPIO0
P11	DSI_GPIO1	光伏逆变器	DSI 显示 GPIO1
P13	BT_UART_WAKE_SOC_3V3	输入	BT UART WKUP 信号
P14	USB_TYPEA_OC_INDICATION	输入	USB Type A 过流指示器
P17	WLAN_ALERTn	输入	M.2 模块 WLAN 警报输入
P20	HDMI_INTn	输入	HDMI 中断
P21	TEST_GPIO2	光伏逆变器	测试自动化连接器的测试 GPIO 2
P22	MCASP0_FET_EN	输出	MCASP0 启用和方向控制
P23	MCASP0_BUF_BT_EN	输出	
P24	MCASP0_FET_SEL	输出	
P25	DSI_EDID	输入	DSI 转 HDMI 卡器件 ID 中断

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

表 2-19. I/O 扩展器信号详细信息（续）

I/O 扩展器 - 01			
引脚编号	信号	方向	用途
P26	PD_I2C_IRQ	输入	来自 PD 控制器的中断请求
P27	IO_EXP_TEST_LED	输出	用户测试 LED 2
I/O 扩展器 - 02			
引脚编号	信号	方向	器件
P00	BT_EN_SOC	输出	M.2 模块蓝牙 LDO 启用
P01	VOUT0_FET_SEL0	输出	VOUT0 FET 开关选择
P10	WL_LT_EN	输出	M.2 接口电平转换器启用
P11	EXP_PS_5V0_EN	输出	EXP CONN 5V 电源开关启用
P20	GPIO_QSPI_NAND_RSTn	输出	QSPI NAND 闪存复位控制 GPIO
P21	GPIO_HDMI_RSTn	输出	HDMI 发送器复位控制 GPIO
P22	GPIO_CPSW1_RST	输出	CPSW 以太网 PHY-1 复位控制 GPIO
P23	GPIO_CPSW2_RST	输出	CPSW 以太网 PHY-2 复位控制 GPIO
P24	GPIO_BOOTMODE_BUF_ENz	输出	引导模式缓冲器使能
P25	GPIO_AUD_RSTn	输出	音频编解码器复位控制 GPIO
P26	GPIO_eMMC_RSTn	输出	eMMC 复位控制 GPIO
P27	SOC_WLAN_SDIO_RST	输出	M.2 模块 WLAN/SDIO 复位

2.6.14 GPIO 映射

表 2-20 描述了 AM62L 低功耗 SoC 与 AM62L EVM 外设的详细 GPIO 映射。

表 2-20. AM62D 低功耗 SoC 与 AM62L 低功耗 SK EVM 外设的映射

SL 编号	GPIO 说明	GPIO 网络名称	功能	使用的 GPIO	封装信号名称	控制方向	默认状态	有效状态	SoC 侧电压域	SKEVM 上连接的电压轨
1	为 WLAN 接口启用	WLAN_EN	ENABLE	GPIO0_51	MMC2_SDCD	输出	低电平	高电平	VDDSHV4	SoC_DVDD1V8
2	WLAN 中断	WLAN_IRQ	中断	GPIO0_52	MMC2_SDWP	输入	高电平	低电平	VDDSHV4	SoC_DVDD1V8
3	OSPI NOR 复位控制 GPIO	GPIO_OSPI_NOR_RSTn	复位	GPIO0_12	OSPI0_CSn1	输出	高电平	低电平	VDDS1	SoC_DVDD1V8
4	OSPI NOR 中断	OSPI_NOR_INTn	中断	GPIO0_13	OSPI0_CSn2	输入	高电平	低电平	VDDS1	SoC_DVDD1V8
8	CPSW 以太网 PHY 中断	CPSW_RGMII_INTn	中断	GPIO0_105	EXTINTn	输入	高电平	低电平	VDDSHV1	SoC_DVDD3V3
5	IO 扩展器中断	GPIO0_91_INTn	中断	GPIO0_91	SPI0_D1	输入	高电平	低电平	VDDSHV1	SoC_DVDD3V3
6	用户测试 LED 控制信号	SOC_GPIO0_123	ENABLE	GPIO0_123	MMC1_SDWP	输出	低电平	高电平	VDDSHV1	SoC_DVDD3V3
7	用户中断	GPIO0_90_INTn	中断	GPIO0_90	SPI0_D0	输入	高电平	低电平	VDDSHV1	SoC_DVDD3V3
8	PMIC 中断	PMIC_nINT	中断	GPIO0_105	EXTINTn	输入	高电平	低电平	VDDSHV1	SoC_DVDD3V3
9	VOUT0 FET 开关选择	SoC_VOUT0_FET_SEL1	选择	GPIO0_87	SPI0_CS0	输出	高电平	不适用	VDDSHV1	SoC_DVDD3V3
10	VOUT0 FET 开关选择	SoC_VOUT0_FET_SEL0	选择	GPIO0_89	SPI0_CLK	输出	高电平	不适用	VDDSHV1	SoC_DVDD3V3
I/O 扩展器 - 01										
1	UART1 FET 选择控制	UART1_FET_SEL	方向控制	I/O 扩展器 - P02		输出	高电平	不适用		VCC_3V3_SYS
2	SD 卡负载开关使能	MMC1_SD_EN	ENABLE	I/O 扩展器 - P03		输出	高电平	高电平		VCC_3V3_SYS
3	SoC 电子保险丝电压 (VPP=1.8V) 稳压器启用	VPP_LDO_EN	ENABLE	I/O 扩展器 - P04		输出	低电平	高电平		VCC_3V3_SYS
4	EXP CONN 3.3V 电源开关启用	EXP_PS_3V3_EN	ENABLE	I/O 扩展器 - P05		输出	低电平	高电平		VCC_3V3_SYS
5	SoC UART1 多路复用器使能	UART1_FET_BUF_EN	ENABLE	I/O 扩展器 - P06		输出	高电平	低电平		VCC_3V3_SYS
6	DSI 显示 GPIO0	DSI_GPIO0	GPIO	I/O 扩展器 - P10		光伏逆变器	不适用	不适用		VCC_3V3_SYS
7	DSI 显示 GPIO1	DSI_GPIO1	GPIO	I/O 扩展器 - P11		光伏逆变器	不适用	不适用		VCC_3V3_SYS
8	BT UART WKUP 信号	BT_UART_WAKE_SOC_3V3	中断	I/O 扩展器 - P13		输入	高电平	低电平		VCC_3V3_SYS

Copyright © 2025 Texas Instruments Incorporated

表 2-20. AM62D 低功耗 SoC 与 AM62L 低功耗 SK EVM 外设的映射（续）

SL 编号	GPIO 说明	GPIO 网络名称	功能	使用的 GPIO	封装信号名称	控制方向	默认状态	有效状态	SoC 侧电压域	SKEVM 上连接的电压轨
9	USB Type A 过流指示器	USB_TYPEA_OC_INDICATION	中断	I/O 扩展器 - P14		输入	高电平	低电平		VCC_3V3_SYS
10	WLAN 警报中断	WLAN_ALERTn	中断	I/O 扩展器 - P17		输入	高电平	低电平		VCC_3V3_SYS
11	HDMI 中断	HDMI_INTn	中断	I/O 扩展器 - P20		输入	高电平	低电平		VCC_3V3_SYS
12	TEST GPIO2	TEST_GPIO2	GPIO	I/O 扩展器 - P21		不适用	高电平	不适用		VCC_3V3_SYS
13	MCASP0 启用和方向控制	MCASP0_FET_EN	ENABLE	I/O 扩展器 - P22		输出	低电平	低电平		VCC_3V3_SYS
14		MCASP0_BUF_BT_EN	ENABLE	I/O 扩展器 - P23		输出	低电平	高电平		VCC_3V3_SYS
15		MCASP0_FET_SEL	方向控制	I/O 扩展器 - P24		输出	高电平	不适用		VCC_3V3_SYS
16	DSI 转 HDMI 卡器件 ID 中断	DSI_EDID	中断	I/O 扩展器 - P25		输入	高电平	低电平		VCC_3V3_SYS
17	电力输送 I2C 中断请求	PD_I2C_IRQ	中断	I/O 扩展器 - P26		输入	高电平	低电平		VCC_3V3_SYS
18	用户测试 LED 2	IO_EXP_TEST_LED	GPIO	I/O 扩展器 - P27		输出	低电平	高电平		VCC_3V3_SYS
I/O 扩展器 - 02										
1	M.2 模块蓝牙 LDO 启用	BT_EN_SOC	ENABLE	I/O 扩展器 - P00		输出	高电平	高电平		VCC_3V3_SYS
2	VOUT0 FET 开关选择	VOUT0_FET_SEL0	选择	I/O 扩展器 - P01		输出	低电平	不适用		VCC_3V3_SYS
3	M.2 接口电平转换器启用	WL_LT_EN	ENABLE	I/O 扩展器 - P10		输出	高电平	高电平		VCC_3V3_SYS
4	EXP CONN 5V 电源开关启用	EXP_PS_5V0_EN	ENABLE	I/O 扩展器 - P11		输出	低电平	高电平		VCC_3V3_SYS
5	QSPI NAND 复位控制 GPIO	GPIO_QSPI_NAND_RSTn	复位	I/O 扩展器 - P20		输出	高电平	低电平		VCC_3V3_SYS
6	HDMI 发送器复位控制 GPIO	GPIO_HDMI_RSTn	复位	I/O 扩展器 - P21		输出	高电平	低电平		VCC_3V3_SYS
7	CPSW 以太网 PHY-1 复位控制 GPIO	GPIO_CPSW1_RST	复位	I/O 扩展器 - P22		输出	高电平	低电平		VCC_3V3_SYS
8	CPSW 以太网 PHY-2 复位控制 GPIO	GPIO_CPSW2_RST	复位	I/O 扩展器 - P23		输出	高电平	低电平		VCC_3V3_SYS
9	引导模式缓冲器使能	GPIO_BOOTMODE_BUF_ENz	ENABLE	I/O 扩展器 - P24		输出	高电平	低电平		VCC_3V3_SYS
10	音频编解码器复位控制 GPIO	GPIO_AUD_RSTn	复位	I/O 扩展器 - P25		输出	高电平	低电平		VCC_3V3_SYS
11	eMMC 复位控制 GPIO	GPIO_EMMC_RSTn	复位	I/O 扩展器 - P26		输出	高电平	低电平		VCC_3V3_SYS
12	WLAN 复位控制 GPIO	SOC_WLAN_SDIO_RST	复位	I/O 扩展器 - P27		输出	高电平	低电平		VCC_3V3_SYS

2.7 电源

2.7.1 电源输入

两个 Type-C 连接器（VBUS 和 CC 线路）均连接到制造商器件型号为 TPS65988 的双 PD 控制器。TPS65988 是一款独立式 USB Type-C 和电力输送 (PD) 控制器，可为两个 USB Type-C 连接器提供电缆插拔和位置检测。在电缆检测过程中，TPS65988 会在 CC 线上使用 USB PD 协议进行通信。完成电缆检测和 USB PD 协商后，TPS65988 会启用相应的电源路径。TPS65988 的两个内部电源路径配置为两个 Type-C 端口的灌电流路径，并为 Type-C CONN 2 提供一个外部 FET 路径，从而在用作 DFP 时提供 5V 电压。外部 FET 路径由 PD 控制器的 GPIO17/PP_EXT2 进行控制，还提供了一个电阻器选项，从而还支持使用 AM62L SoC 的 USB0 DRVVBUS。

TPS65988 PD 控制器可通过 CC 协商提供 3A（最大 12V）的输出。两个 Type-C 连接器的 VBUS 引脚连接到 PD 控制器的 VBUS 引脚。PD 的输出为 VMAIN，该输出提供给板载降压/升压和降压稳压器，为 EVM 生成固定的 5V 和 3.3V 电源。

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

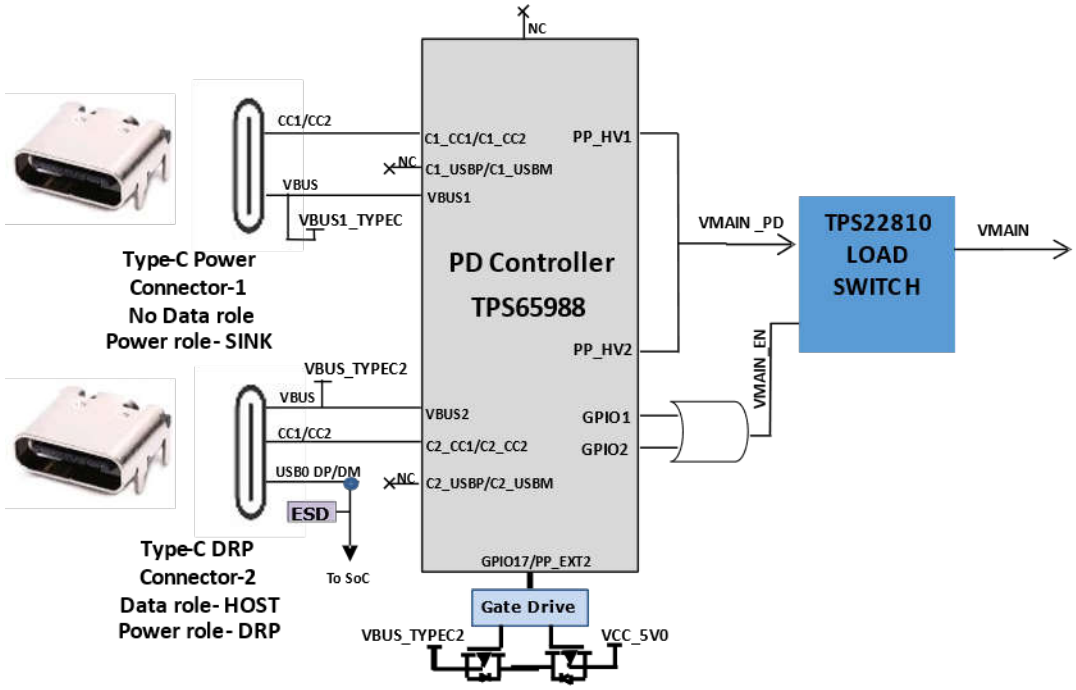


图 2-29. 电源输入方框图

2.7.2 电源

AM62L EVM 利用一系列直流/直流转换器为板上的各种存储器、时钟、SoC 和其他元件提供必要的电压和所需的功率。

图 2-30 显示了 AM62L EVM 电路板上用于为每个外设提供电源轨的各种分立式稳压器、PMIC 和 LDO。

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

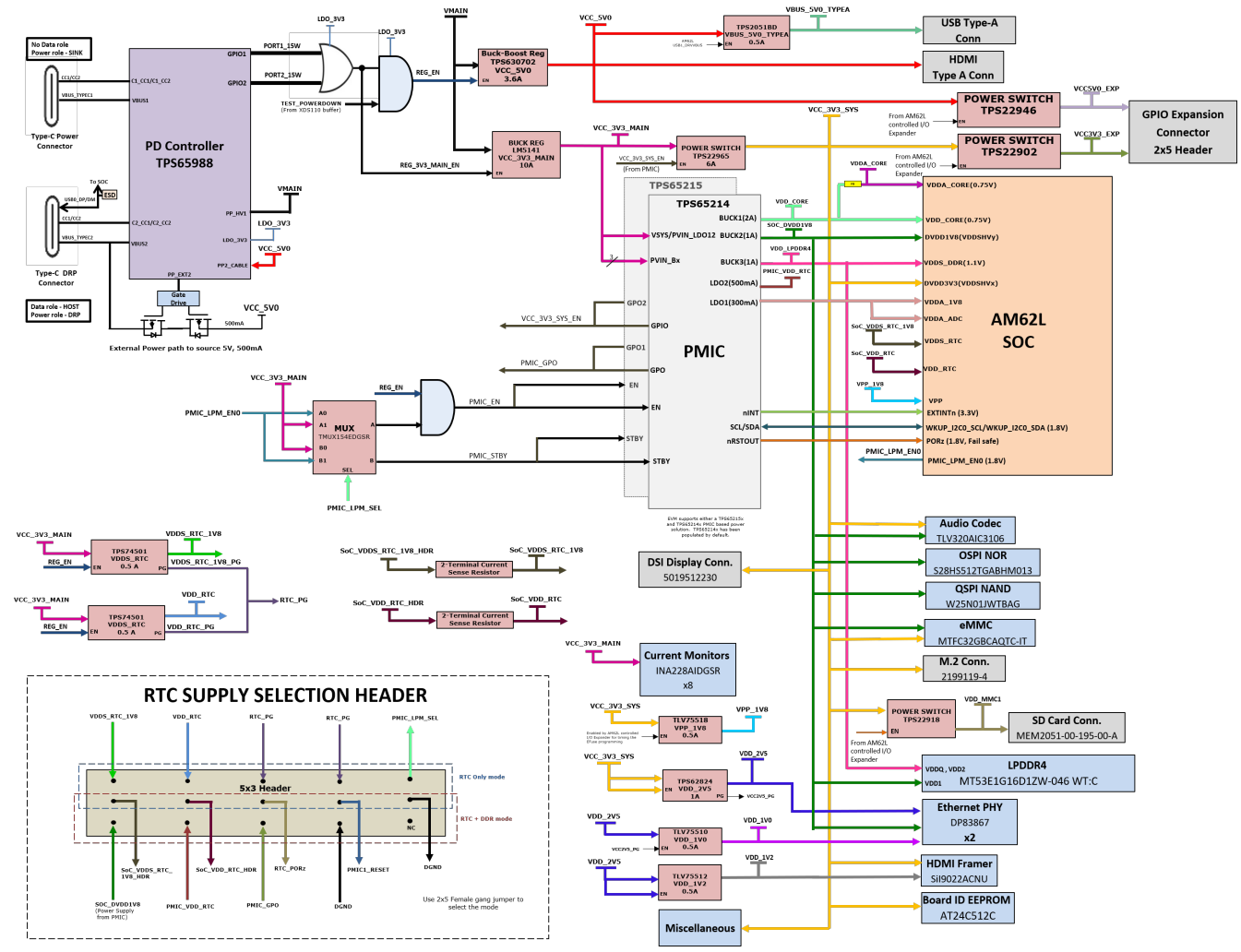


图 2-30. 电源架构

以下各节介绍了为 EVM 板、支持元件和基准电压供电的配电网络拓扑。

备注

有关支持低功耗模式所需连接的更多信息，请参阅 AM62L 电源实现应用手册（AM62L 电源实现）。

AM62L EVM 板包含一个基于若干分立式电源组件的电源解决方案。电源的初始级将是来自两个 USB Type-C 连接器 J17 和 J19 中任一个的 VBUS 电压。制造商器件型号为 TPS65988DHRSHR 的 USB Type-C 双端口 PD 控制器用于协商系统所需的电源。PD 控制器的 GPIO1 和 GPIO2 的网络名称分别为 PORT1_15W_EN 和 PORT2_15W_EN，这些引脚在功率 ≥ 15W 时用于协商。此逻辑支持生成 5V 和 3.3V 电源。逻辑如 图 2-31 所示。

Copyright © 2025 Texas Instruments Incorporated

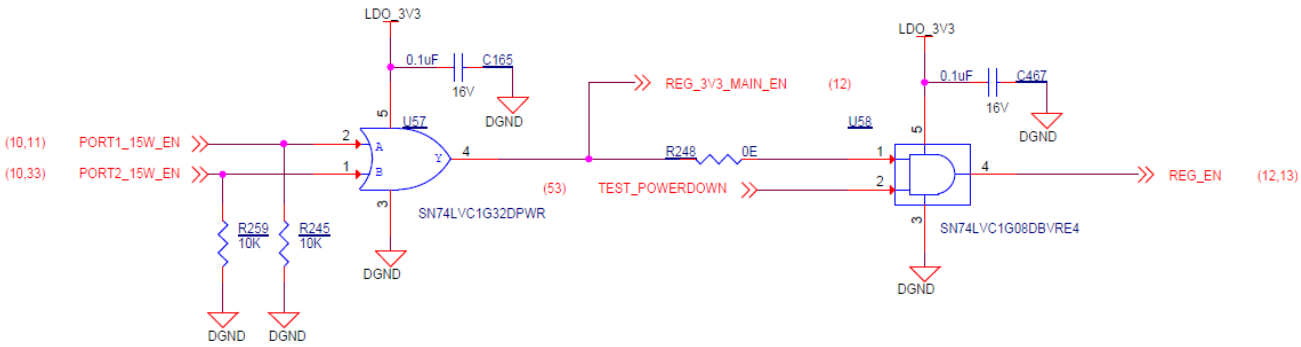


图 2-31. 生成 5V 和 3.3V 的使能逻辑

REG_3V3_MAIN_EN 信号使能 3.3V 电源生成，REG_EN 信号使能 5V 电源生成。降压/升压控制器 TPS630702RNMR 和降压转换器 LM5141RGET 分别用于生成 5V 和 3.3V 电压，稳压器的输入为 PD 输出。3.3V 和 5V 是 AM62L EVM 板电源器件的初级电压。降压稳压器 LM5141RGET 产生的 3.3V 电源是 PMIC、各种 SoC 稳压器和 LDO 的输入电源。降压/升压稳压器 TPS630702RNMR 生成的 5V 电源用于为板载外设供电。

板上使用的分立式稳压器和 LDO 是：

- TPS62824DMQR – 为以太网 PHY 生成 VDD_2V5 电源轨
- TLV75510PDQNR – 为以太网 PHY 生成 VDD_1V0
- TLV75512PDQNR – 为 HDMI 成帧器生成 VDD_1V2
- PTPS6521401VAFR (PMIC - 2) – 生成各种 SoC 和外设电源
- TPS74501PDRVR LDO – 生成 VDDS_RTC_1V8
- TPS74501PDRVR LDO - 生成 VDD_RTC
- TPS79601DRBR LDO – XDS110 板载仿真器
- TPS73533DRVR LDO – FT4232 UART 转 USB 桥接器
- TLV75518PDBVR LDO – SoC 的 VPP 电子保险丝编程

2.7.3 电源时序

图 2-32 显示了 AM62L SoC 电源的上电和断电序列。

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

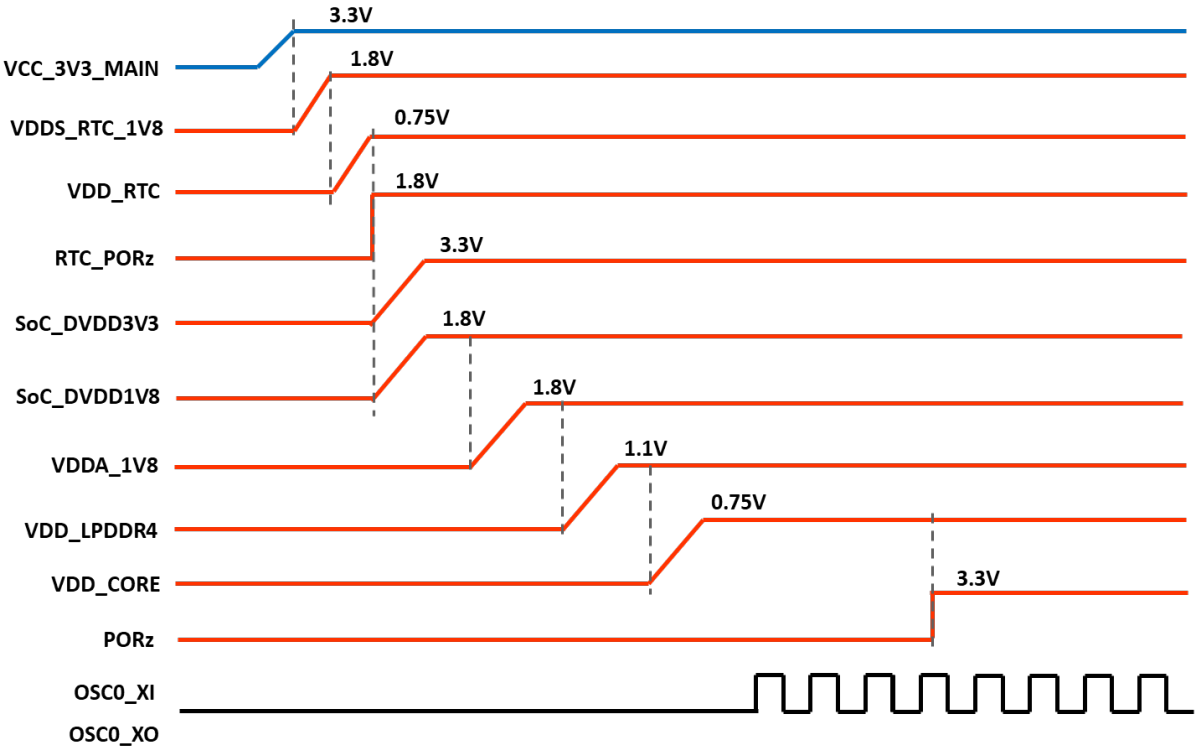


图 2-32. 电源序列

2.7.4 AM62L SoC 电源

AM62L SoC 的核心电压可以是 0.75V。所有 SoC 电源轨上都提供了电流监测器。

SoC 具有不同 I/O 组。每个 I/O 组由特定电源供电，如表 2-21 所列。

表 2-21. SoC 电源

SI 编号	电源	SoC 电源轨	I/O 电源组	电压
1	VDD_CORE	VDDA_CORE	CORE	0.75
		VDDA_DDR_PLL0		
2	VDDA_CORE	VDDA_CORE_USB	USB	0.75
		VDDA_CORE_DSI	DSI	
		VDDA_CORE_DSI_CLK		
3	SoC_VDD_RTC	VDD_RTC	RTC	0.75
4	SoC_VDDS_RTC_1V8	VDDS_RTC	RTC	1.8
5	VDDA_1V8	VDDA_1P8_DSI	DSI	1.8
		VDDA_ADC	ADC0	
		VDDS_OSC0	OSC0	
		VDDA_PLL[0:1]		
		VDDA_1P8_USB	USB	
6	VDD_LPDDR4	VDDS_DDR	DDR0	1.1
7	VPP_1V8	VPP_1V8		1.8
8	VDDSHV_SD_IO	VDDSHV3	MMC1	3.3/1.8

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

表 2-21. SoC 电源（续）

SI 编号	电源	SoC 电源轨	I/O 电源组	电压
9	SOC_DVDD1V8	VDDSHV2	MMC0	1.8
		VDDS_WKUP	WKUP	
		VDDSHV4	MMC2	
		VDDS0	GENERAL0	
		VDDS1	GENERAL0_1	
10	SOC_DVDD3V3	VDDSHV0	GPMC	3.3
		VDDSHV1	GENERAL1	
		VDDA_3P3_USB	USB	
11	VDD_MMC1_SD	VDDA_3P3_SDIO		3.3

2.7.5 电流监测

INA228 功率监测器件用于监测 AM62L SoC 各种电源轨的电流和电压。INA228 通过 I2C 接口 SoC_I2C1_SDA_INA 和 SoC_I2C1_SCL_INA（分别是 SoC_I2C1_SCL 和 SoC_I2C1_SDA 的电平移位版本）连接到 AM62L SoC。TCA9517DR 是一款 I2C 电平移位器，用于将 SoC_I2C1 从 VCC_3V3_SYS 电平移位到 VCC_3V3_MAIN。该模块提供了四端子高精度分流电阻器，用于测量除 SoC_VDDS_RTC_1V8 和 SoC_VDD_RTC 电源之外的所有电源的负载电流，这些电源均随附两端子宽体分流电阻器提供。

备注

该设计支持使用 INA228 或 INA231 测量电流/电压。INA228 仅安装在 EVM 上（通过堆叠 PCB 封装实现）。

表 2-22. INA I2C 器件地址

源极	电源网	器件地址	连接到电源轨的分流器的值
VCC_CORE	VDD_CORE	0x40	20mΩ ± 1%
VCC_3V3_SYS	SoC_DVDD3V3	0x4C	100mΩ ± 0.5%
VCC1V8_SYS	SoC_DVDD1V8	0x45	100mΩ ± 0.5%
VDDA1V8	VDDA_1V8	0x4D	100mΩ ± 0.5%
VCC1V1_PMIC1（来自 PMIC 1）	VDD_LPDDR4（来自 PMIC 1）	0x47	40mΩ ± 1%
VCC1V1_PMIC2（来自 PMIC 2）	VDD_LPDDR4（来自 PMIC 2）	0x49	40mΩ ± 1%
SoC_VDD_RTC_HDR	SoC_VDD_RTC	0x44	1Ω ± 0.5%
SoC_VDDS_RTC_1V8_HDR	SoC_VDDS_RTC_1V8	0x46	1Ω ± 0.5%

2.8 时钟

AM62L EVM 的时钟架构如图 2-33 所示。

Copyright © 2025 Texas Instruments Incorporated

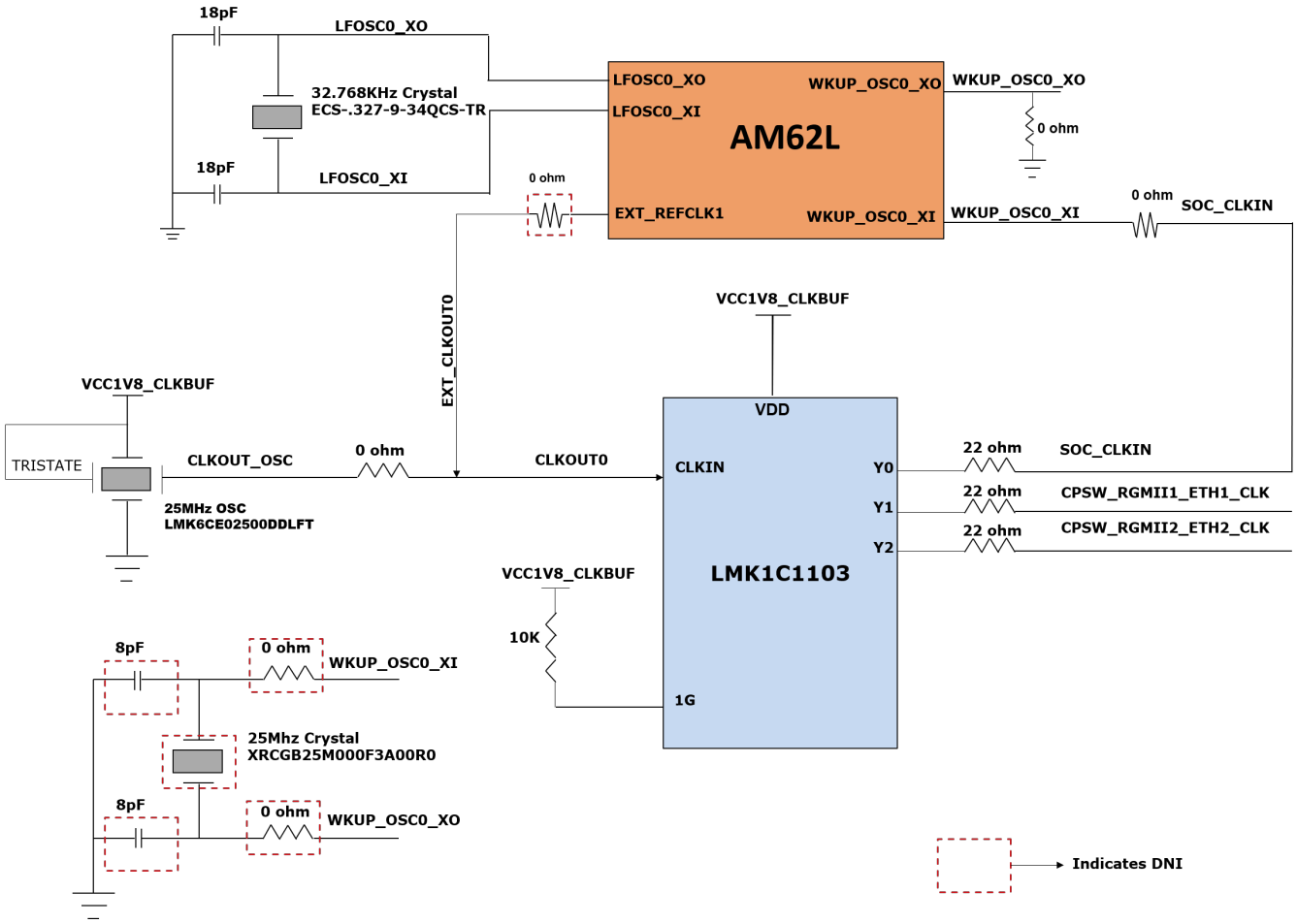


图 2-33. 时钟架构

器件型号为 LMK1C1103PWR 的时钟缓冲器用于驱动 SoC 和两个以太网 PHY 的 25MHz 时钟。LMK1C1103PWR 是一个 1:3 LVCMOS 时钟缓冲器，采用 25MHz 晶体/LVCMOS 参考输入，提供三个 25MHz LVCMOS 时针输出。时钟缓冲器的源应是 SoC 的 CLKOUT0 引脚或 25MHz 振荡器，可以使用一组电阻器进行选择。默认情况下，振荡器用作 AM62L EVM 上时钟缓冲器的输入。时钟缓冲器的输出 Y1 和 Y2 用作两个千兆位以太网 PHY 的基准时钟输入。

AM62L SoC 上连接了一个外部晶体 (32.768KHz)，用于为 RTC 域提供时钟。

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

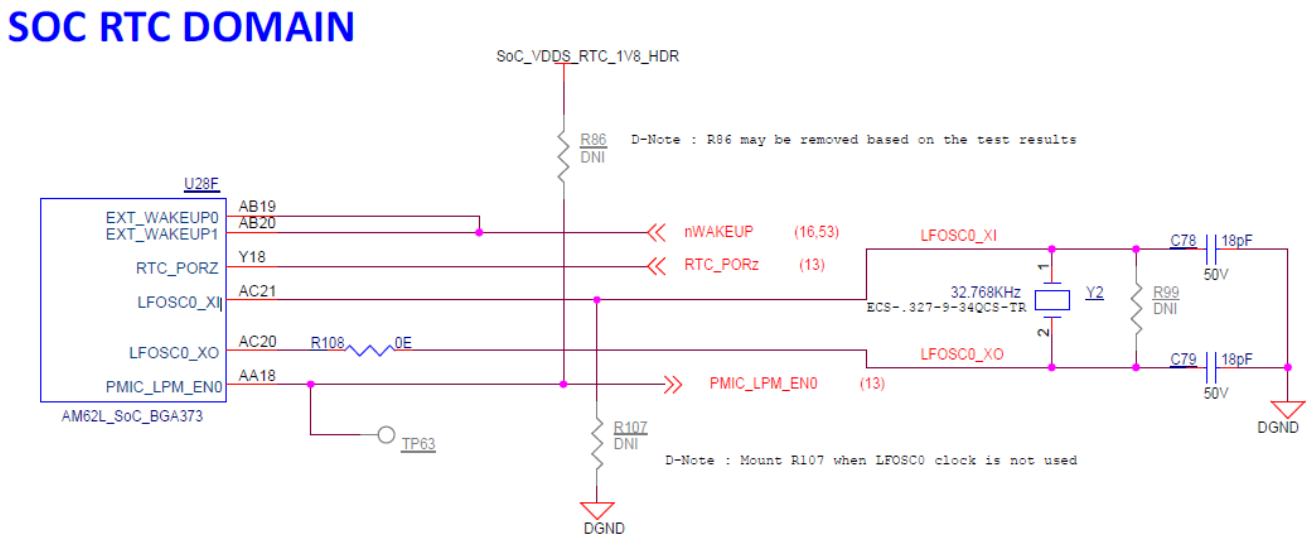


图 2-34. SoC RTC 域时钟

2.8.1 外设参考时钟

XDS110、FT4232、M.2 接口、HDMI 成帧器和音频编解码器等外设所需的时钟输入是使用单独的晶体或振荡器在本地生成的。表 2-23 显示了用于为 EVM 外设提供参考时钟的晶体或振荡器。

表 2-23. 时钟表

外设	制造商器件型号	说明	频率
XDS110 仿真器 (Y4)	XRCGB16M000FXN01R0	CRY 16.000MHz 8pF SMD	16.000MHz
FT4232 桥接器 (Y1)	445I23D12M00000	CRY 12.000MHz 18pF SMD	12.000MHz
M.2 接口 (U66)	ECS-327MVATX-2-CN-TR	OSC 32.768KHz CMOS SMD	32.768KHz
音频编解码器 (U59)	LMK6CE012288CDLFT	OSC12.288MHz CMOS SMD	12.288MHz
HDMI 成帧器 (U27)	LMK6CE012288CDLFT	OSC12.288MHz CMOS SMD	12.288MHz

HDMI 发送器所需的时钟可由板载振荡器或 SoC 的 AUDIO_EXT_REFCLK1 提供，可通过电阻器多路复用器进行选择。M.2 模块的 32.768KHz 时钟默认由 AM62L SoC 的 WKUP_CLKOUT0 焊球提供。

2.9 复位

AM62L EVM 的复位架构如 图 2-35 所示。SoC 具有以下复位：

- RESETSTATz 是主域热复位状态输出。
- RESETz 是主域热复位输入
- PORz 是主域上电/冷复位输入
- RTC_PORz 是 RTC 域上电/冷复位输入

上电复位时，连接到主域的所有外围器件均由 RESETSTATz 进行复位。

Copyright © 2025 Texas Instruments Incorporated

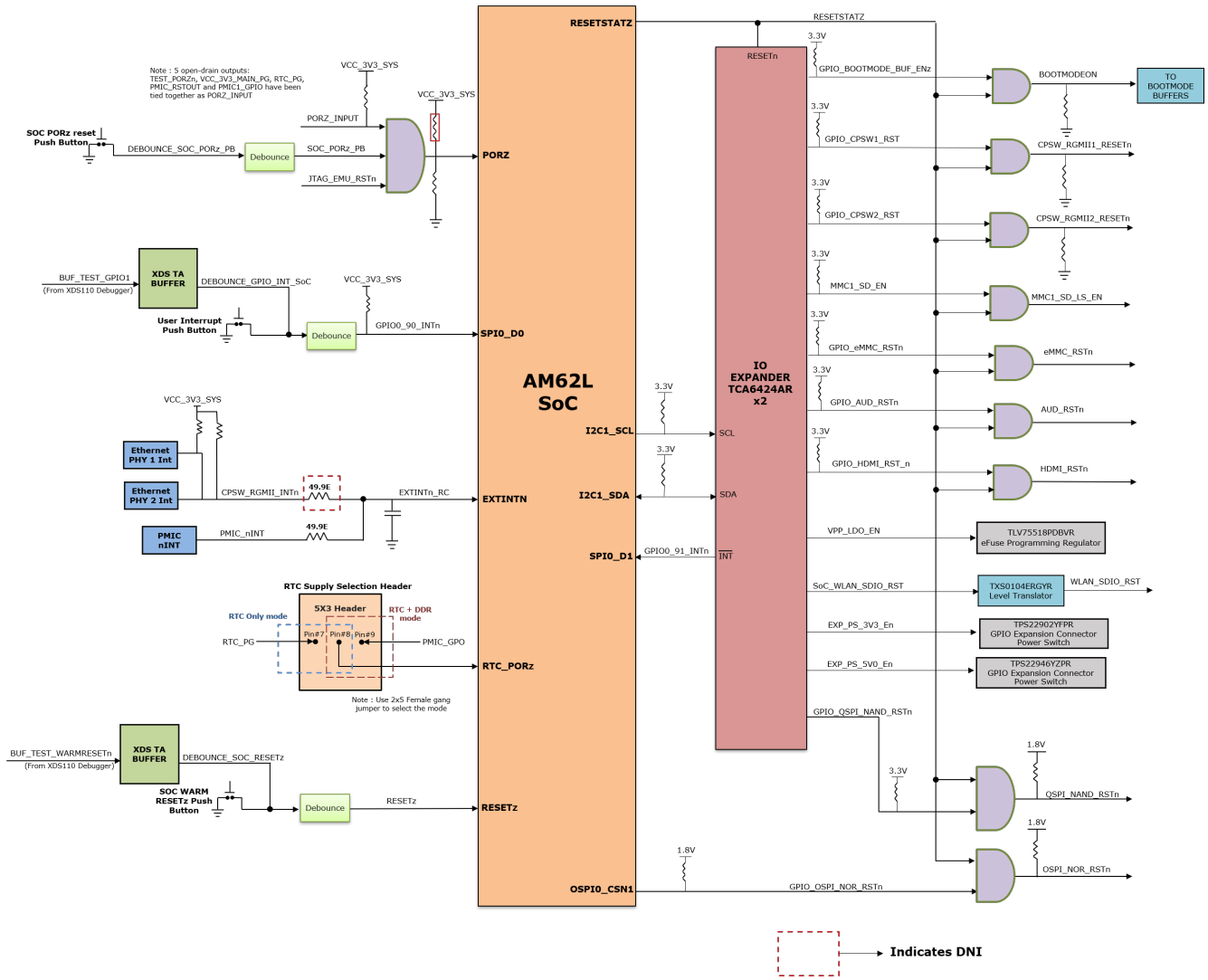


图 2-35. 复位方框图

2.10 扩展接头

AM62L EVM 具有两个 GPIO 扩展接头。

2.10.1 GPIO 扩展接头

AM62L EVM 支持使用 10 引脚和 30 引脚 GPIO 扩展连接器的 GPIO 扩展接口，其制造商器件型号分别为 67997-410HLF 和 PREC015DAAN-RC。

该 10 引脚和 30 引脚 GPIO 扩展连接器上包括以下接口和 I/O：

- 2 个 SPI：具有 1 个 CS 的 SPI1 和具有 1 个 CS 的 SPI3
- 1 个 I2C：I2C3
- 1 个 UART：UART4
- 13x GPI0：主域的 GPIO
- 5V 和 3.3V 电源（电流限制为 155mA 和 500mA）

每个 5V 和 3.3V 电源的电流分别限制为 155mA 和 500mA。这是通过使用两个单独的负载开关 TPS22902YFPR 和 TPS22946YZPR 实现的。负载开关的使能端由基于 I2C 的 GPIO 端口扩展器进行控制。

从 2x5（10 引脚）GPIO 扩展连接器 (J3) 路由的信号列于 表 2-24 中。

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

表 2-24. 10 引脚 GPIO 扩展连接器 (J3)

引脚编号	SoC 焊球	网络名称
1	-	VCC3V3_EXP
2	-	VCC5V0_EXP
3	-	VCC3V3_EXP
4	-	VCC5V0_EXP
5	-	VCC3V3_EXP
6	-	DGND
7	F22	GPIO0_29_EXP
8	H18	GPIO0_26_EXP
9	H20	GPIO0_24_EXP
10	H19	GPIO0_23_EXP

从 2x15（30 引脚） GPIO 扩展连接器 (J2) 路由的信号列于 表 2-25 中。

表 2-25. 30 引脚 GPIO 扩展连接器 (J2)

编号	SoC 焊球	网络名称
1	M19	GPIO0_34_EXP
2	N19	GPIO0_32_EXP
3	-	DGND
4	N20	GPIO0_33_EXP
5	L21	GPIO0_31_EXP
6	L20	GPIO0_41_EXP
7	M21	GPIO0_40_EXP
8	-	DGND
9	N21	GPIO0_39_EXP
10	F23	GPIO0_30_EXP
11	-	DGND
12	N23	SPI3_D0_EXP
13	H21	GPIO0_25_EXP
14	P22	SPI3_CLK_EXP
15	N22	SPI3_D1_EXP
16	-	DGND
17	-	DGND
18	G22	UART4_TXD_EXP
19	P23	SPI3_CS0_EXP
20	G23	UART4_RXD_EXP
21	J22	UART4_CTSn_EXP
22	-	DGND
23	H23	UART4_RTSn_EXP
24	L22	I2C3_SCL_EXP
25	-	DGND
26	L23	I2C3_SDA_EXP
27	H22	SPI1_CLK_EXP
28	K22	SPI1_D0_EXP
29	J23	SPI1_D1_EXP
30	K23	SPI1_CS0_EXP

Copyright © 2025 Texas Instruments Incorporated

2.11 中断

AM62L EVM 支持两个按钮，用于向 AM62L SoC 提供复位输入和用户生成的中断。这些按钮放置在电路板的顶部，并在 表 2-26 中列出。

表 2-26. EVM 按钮

SI 编号	按钮	信号	功能
1	SW7	RESETZ	MAIN 域热复位输入
2	SW5	GPIO0_90_INTn	在 GPIO0_90 (SPI0_D0) 上生成中断

2.12 I2C 地址映射

共有四个 AM62L I2C 实例与 EVM 板中的各种外设进行通信：

- SoC_I2C0 接口：SoC I2C[0] 连接到板 ID EEPROM 和 DSI 显示连接器。
- SOC I2C1 接口：SoC I2C[1] 连接到电流监测器（8 个）、温度传感器（2 个）、音频编解码器、HDMI 发送器和 GPIO 端口扩展器（2 个）。
- SOC I2C2 接口：SoC I2C[2] 连接到 PD 控制器。
- WKUP I2C0 接口：WKUP I2C[0] 连接到 PMIC。

图 2-36 描绘了 I2C 树，表 2-27 提供了 AM62L EVM 上完整的 I2C 地址映射详细信息。

Copyright © 2025 Texas Instruments Incorporated

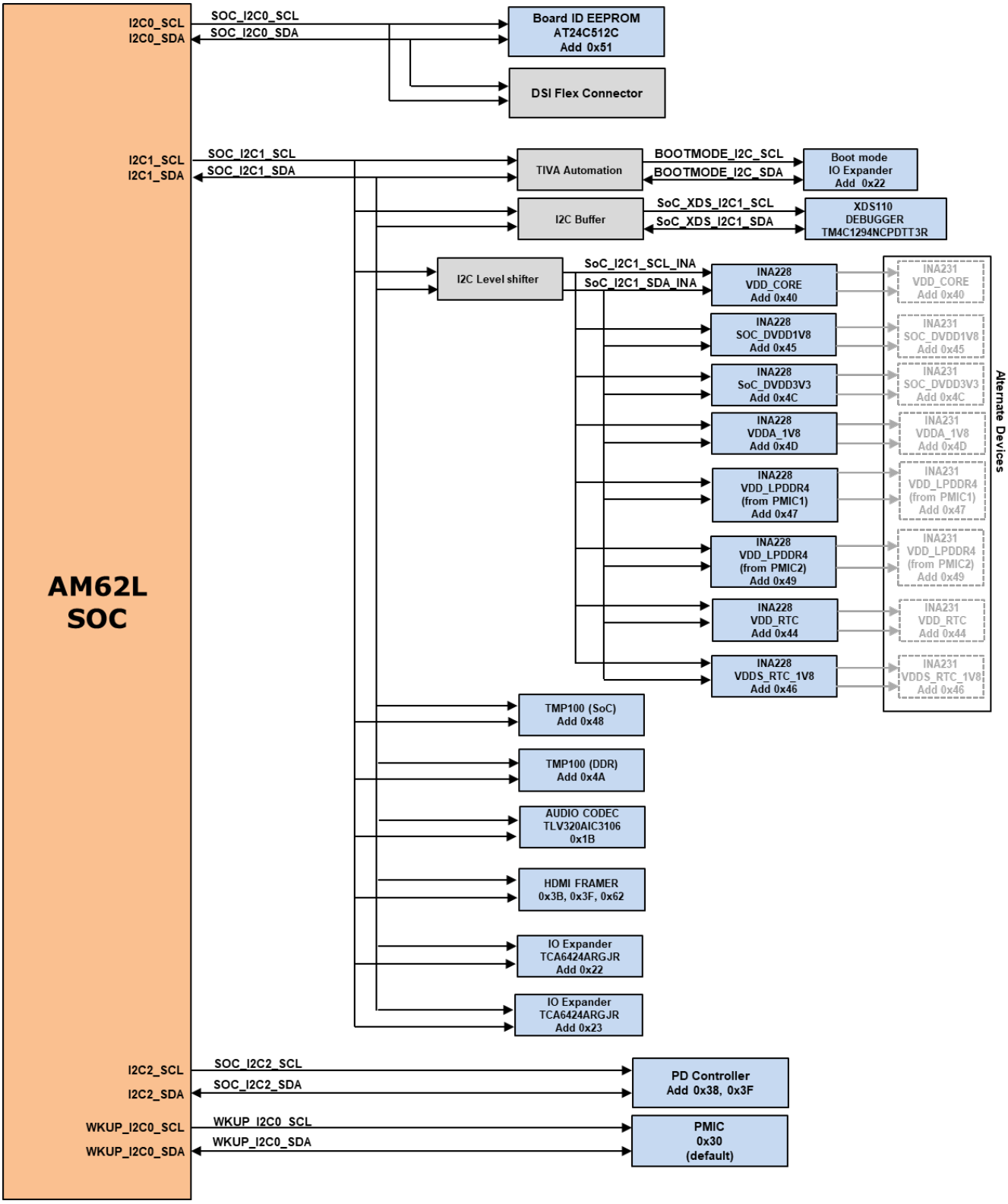


图 2-36. I2C 接口树

表 2-27. I2C 映射表

I2C 端口	器件/功能	器件型号	I2C 地址
SoC_I2C0	电路板 ID EEPROM	AT24C512C-MAHM-T	0x51
	DSI 显示器连接器	<连接器接口>	

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

表 2-27. I2C 映射表（续）

I2C 端口	器件/功能	器件型号	I2C 地址
SoC_I2C1	GPIO 端口扩展器	TCA6424ARGJR	0x22、0x23
	电流监测器	INA228AIDGSR	0x40、0x4C、0x45、0x4D 0x47、0x49、0x44 和 0x46
	温度传感器	TMP100NA/3K	0x48、0x4A
	音频编解码器	TLV320AIC3106IRGZT	0x1B
	HDMI 发送器	Sil9022ACNU	0x3B、0x3F、0x62
SoC_I2C2	USB PD 控制器	TPS65988DHRSHR	0x38、0x3F
WKUP_I2C0	PMIC	PTPS6521401VAFR	0x30
其他			
BOOTMODE_I2C	I2C 引导模式缓冲器	TCA6424ARGJR	0x22

Copyright © 2025 Texas Instruments Incorporated

3 硬件设计文件

3.1 原理图

要下载原理图，请参阅设计文件页面。

3.2 PCB 布局

如需下载 PCB 指南和示例布局，请参阅设计文件页面。

3.3 物料清单 (BOM)

如需下载物料清单 (BOM)，请参阅设计文件页面。

Copyright © 2025 Texas Instruments Incorporated

4 合规信息

4.1 合规性和认证

EMC、EMI 和 ESD 合规性

安装在产品上的元件对静电放电 (ESD) 很敏感。TI 建议在 ESD 受控环境中使用此产品。这可能包括温度或湿度受控环境，以限制 ESD 的积累。与产品连接时，TI 还建议采用 ESD 保护措施，例如腕带和 ESD 垫。

该产品用于类似实验室条件下的基本电磁环境，应用标准符合 EN IEC 61326-1:2021。

Copyright © 2025 Texas Instruments Incorporated

5 其他信息

5.1 已知硬件或软件问题

本节介绍了每个 EVM 版本目前已知的问题，以及相应的权变措施。EVM 组件上的修改标签中列出了已修复的问题。

问题编号	问题标题	问题描述	受影响的型号
问题 1	提供 5V/0.5A 电源的外部电源路径	在 VCC_5V0 电源轨上观察到意外泄漏	E1
问题 2	温度传感器 - LPDDR4	具有 U22 和 U128 的 I2C 总线上的地址冲突	E1
问题 3	引导模式 IO 扩展器	当 BUF_TEST_POWERDOWN 置为低电平时，引导模式 IO 扩展器电源关闭	E1
问题 4	RTC 模式下的电流监测器访问	在仅 RTC 模式下，XDS110 测试自动化无法访问电流监测器	E1

5.1.1 问题 1 - 提供 5V/0.5A 电源的外部电源路径

适用的 EVM 版本：E1

问题描述：当 USB Type-C DRP 端口连接到电源时，VCC_5V0 电源轨上会发生意外泄漏，并导致电压上升到超出预期水平。

权变措施：为了缓解该问题，可以调整无源元件的值，以修改 PMOS 的栅源电压 (Vgs)，从而减少 VCC_5V0 侧的泄漏。

5.1.2 问题 2 - 温度传感器 - LPDDR4

适用的 EVM 版本：E1

问题描述：在具有 U22 和 U128 的 I2C 总线上存在地址冲突。

权变措施：使用 10K 值安装 R124 电阻器。

5.1.3 问题 3 - 引导模式 IO 扩展器

适用的 EVM 版本：E1

问题描述：引导模式 IO 扩展器电源关闭，而 BUF_TEST_POWERDOWN 置为低电平。

权变措施：从 TEST_POWERDOWN 逻辑中删除 VCC_3V3_MAIN 使能信号，使 VCC_3V3_MAIN 保持开启状态，同时 BUF_TEST_POWERDOWN 置为低电平。

5.1.4 问题 4 - RTC 模式下的电流监测器访问

适用的 EVM 版本：E1

问题描述：由于电流监测器上的电源连接不正确，因此 XDS110 测试自动化功能在仅 RTC 模式下无法访问电流监测器。

权变措施：将 INA228 电流监测器的电源连接更改为 VCC_3V3_MAIN。

5.2 商标

FreeRTOS™ is a trademark of Amazon Technologies, Inc.
HDMI™ is a trademark of HDMI Licensing Administrator, Inc.
TI™ and Code Composer Studio™ are trademarks of Texas Instruments.
Arm® and Cortex® are registered trademarks of Arm Limited.
Linux® is a registered trademark of Linus Torvalds.
USB 2.0 Type-C® and USB Type-C® are registered trademarks of USB Implementers Forum, Inc.
SD® is a registered trademark of SD Card Association.
所有商标均为其各自所有者的财产。

English Document: SPRUJG8
Copyright © 2025 Texas Instruments Incorporated

6 相关文档

1. TMDS62LEVM 设计文件包
2. AM62L 电源实现

Copyright © 2025 Texas Instruments Incorporated

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。 严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司