



说明

TPSF12C1QEVM 评估模块 (EVM) 专门设计用于验证 **TPSF12C1** 电源滤波器 IC 的性能。有源 EMI 滤波器 (AEF) 通过放大有效的 Y 电容值, 帮助改善单相交流电源系统中的共模 (CM) 电磁干扰 (EMI) 特征。

开始使用

1. 订购 **TPSF12C1QEVM** EVM
2. 阅读此 EVM 用户指南和 **PCB 布局** 文件
3. 使用 **TPSF12C1 快速入门计算器** 帮助设计 EMI 滤波器和选择元件
4. 在连接功率级之前, 使用低压信号源测试有源滤波器电路
5. 将滤波器连接到交流输入功率级并验证 INJ (引脚 13) 电压摆幅是否在限制范围内
6. 测量总 (DM 和 CM) EMI 特征并使用分离器隔离 CM 贡献

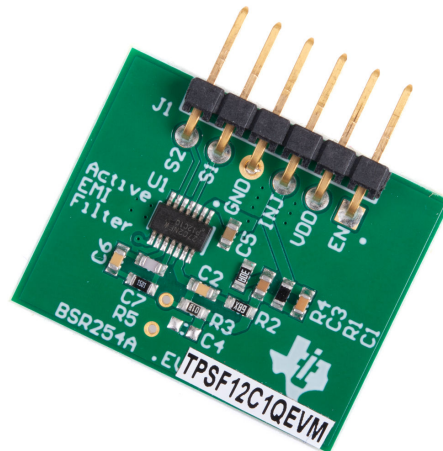
特性

- 提升了具有单相交流输入的应用的 CM EMI 性能
 - 有助于满足 EMI 标准, 例如 CISPR 11、25 或 32
 - 电压检测、电流注入 AEF 拓扑对地的分流阻抗较低
 - CM EMI 特征在 100kHz 至 3MHz 范围内减少多达 30dB
 - 较高的有效 Y 电容可缩减 CM 扼流圈尺寸、重量和成本

- 无需其他磁性元件
- 单相交流系统的简单配置
 - 集成检测滤波器和求和网络
 - Y 电容器线路频率到机箱接地的低漏电流可保持安全性
 - 简化的补偿和阻尼网络
- 固有保护特性, 设计可靠
 - 可承受 6kV 以上浪涌, 更大限度减少外部元件数量
 - 有助于满足 IEC 61000-4-5 浪涌抗扰度系统级规范
 - 集成 SENSE 输入浪涌保护
 - 8V 至 16V 的宽 VDD 电源电压范围
 - 欠压锁定 (UVLO) 设置为在电压为 7.7V 时打开, 在电压为 6.7V 时关闭
 - 12.5mA 静态电源电流
 - 175°C 热关断保护
 - 从 VDD 到 EN 的集成上拉电阻允许使用漏极开路/集电极开路器件来禁用功能
- 经全面组装、测试和验证的四层 **PCB 设计**, 总面积为 1" × 0.8" (25mm × 20mm)

应用

- 适用于 BEV 和 PHEV 的 **车载充电器**
- **电力输送** - 高密度 **服务器机架 PSU**
- **焊机和其他工业系统**
- **通信电源交流/直流整流器**



1 评估模块概述

1.1 简介

TPSF12C1QEVM 评估模块 (EVM) 专门设计用于方便地评估 **TPSF12C1** 有源滤波器 IC 的性能。EVM 有助于改善单相交流电源系统中的 CM EMI 特征。

TPSF12C1 为 EMI 测量相关频率范围内的 CM 噪声提供了一条低阻抗路径，有助于满足 EMI 标准的规定限值，如：

- CISPR 11、EN 55011 - 工业、科学和医疗 (ISM) 应用
- CISPR 25、EN 55025 - 汽车应用
- CISPR 32、EN 55032 - 多媒体应用

在指定频率范围 (例如 100kHz 至 3MHz) 的下限降低高达 30dB 的 CM 噪声，可显著降低总体滤波器的尺寸、体积、重量和成本，尤其是用于衰减较低阶谐波 (因此尺寸较大) 的 CM 扼流圈。

在抑制 50Hz 或 60Hz 的线路频率分量的同时，TPSF12C1 使用两个 Y 型检测电容器来检测每条电源线上的高频 CM 噪声电压干扰，并使用 Y 型注入电容器将降噪电流注入回电源线。EVM 的 GND 端子需要将低电感直接连接到机箱接地或滤波器电路的接地端子。

1.2 套件内容

- 一个包含 TPSF12C1 有源 EMI 滤波器 IC 和相关低压元件的 EVM
- EVM 免责声明自述文件

1.3 规格

表 1-1 列出了 EVM 规格。除非另有说明，否则 $V_{DD} = 12V$ 。

表 1-1. 电气性能规格

参数	条件	最小值	典型值	最大值	单位
输入特性					
VDD 电源电压, V_{DD} ⁽¹⁾		8	12	16	V
VDD UVLO 导通阈值, $V_{DD(on)}$	V_{DD} 上升		7.7		
VDD UVLO 关断阈值, $V_{DD(off)}$	V_{DD} 下降		6.7		
VDD 电源电流, 启用, $I_{DD(on)}$	EN 开路或连接至高电平		12.5		mA
VDD 电源电流, 禁用, $I_{DD(off)}$	EN 连接至 GND		50		μA
输出特性					
注入电压, V_{INJ} ⁽²⁾		2.5		$V_{DD} - 2$	V
注入电流, I_{INJ}	$V_{DD} = 8V$ 至 $16V$	-80		80	mA
系统特性					
降低共模 EMI ⁽³⁾	100kHz 至 1MHz		25		dB
IC 结温, T_J ⁽⁴⁾		-40		150	°C

(1) TPSF12C1 的标称电源电压 (相对于机箱 GND) 为 12V。

(2) 验证 INJ 引脚电压摆幅是否在规定的限值之间，以避免饱和与削波。

(3) 从 100kHz 逐渐增加到 3MHz 时，此 EVM 的 EMI 预期会降低高达 30dB (启用或禁用该器件)。此性能指标可能会根据 VDD 电源电压、无源滤波器元件值、有源电路补偿和阻尼元件值、环境温度以及其他参数而变化。

(4) 根据 VDD 电源电压和电流、本地环境温度和结至环境热阻计算 TPSF12C1 的工作结温： $T_J = T_A + R_{\theta JA} \times P_D$ ，其中 IC 功率耗散为 $P_D = V_{DD} \times I_{DD}$ 。

1.4 器件信息

鉴于接触电流安全要求，用于商业 (A 类) 和住宅 (B 类) 环境的 CM 滤波器通常具有有限的 Y 电容，因此需要大尺寸 CM 扼流圈来实现必要的衰减。这最终导致滤波器设计采用笨重、昂贵且体积大的无源器件。有源滤波器电路的部署可为下一代电源转换系统实现更紧凑的滤波器。

图 1-1 展示了等效单相无源和有源滤波器设计的典型原理图。L、N 和 PE 端子分别指火线、零线和保护地线。比较图 1-1 中的无源和有源电路，由于使用 TPSF12C1 电路时的有效 Y 电容更高，因此扼流圈 L_{CM1} 和 L_{CM2} 的 CM 电感将各自降至原来的六分之一到四分之一。

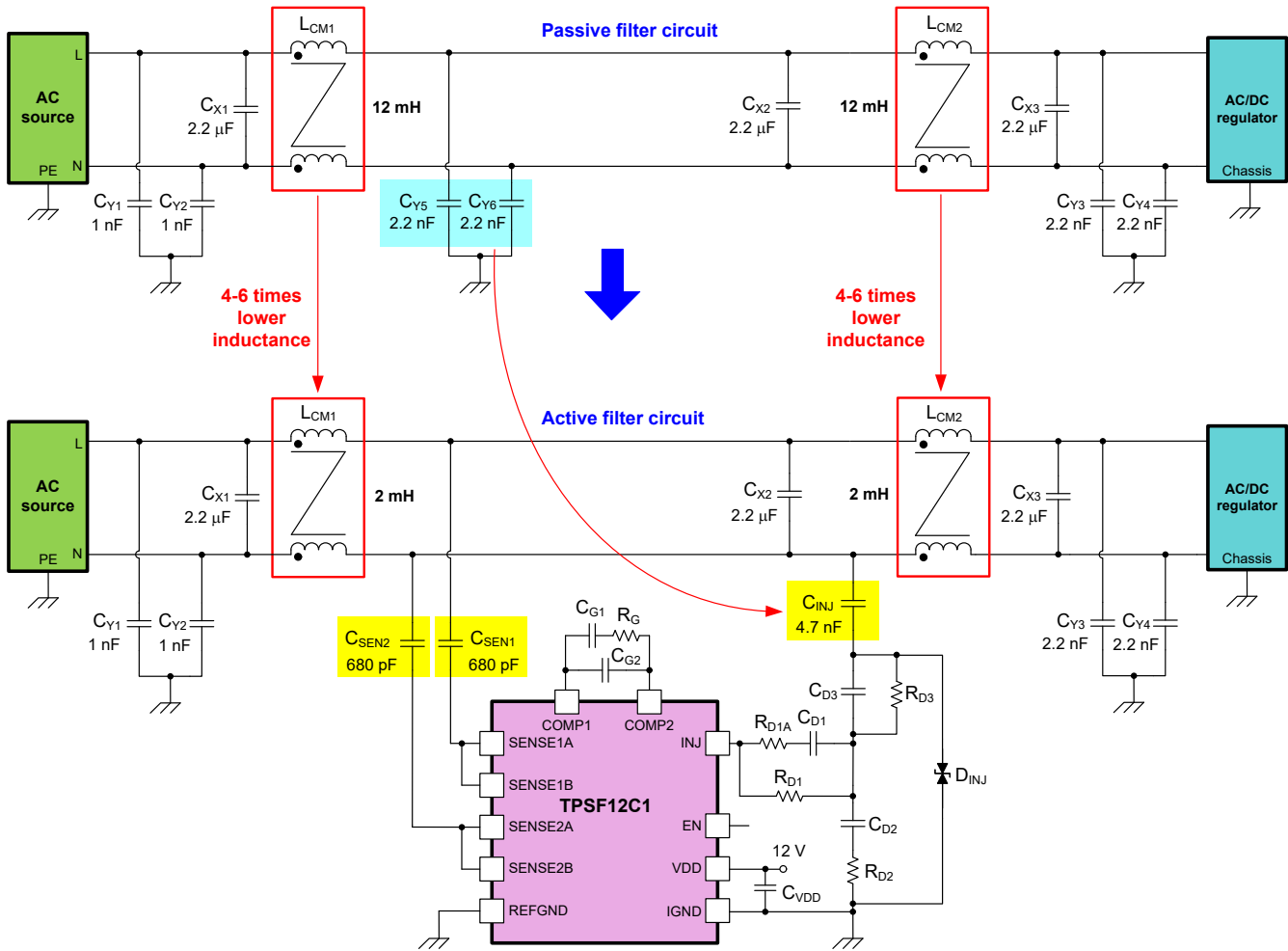


图 1-1. 无源和有源滤波器原理图

在传统的两级无源滤波器设计中，AEF 电路使用电容倍增器电路来代替通常放置在 CM 扼流圈之间的两个 Y 电容器，请参阅图 1-1 中的 C_{Y5} 和 C_{Y6} 。TPSF12C1 使用一组 Y 型检测电容器来检测两条电源线上的高频 CM 干扰，并使用 Y 型注入电容器将降噪电流注入回电源线。

从 CM 的角度来看，放置于两个 CM 扼流圈之间的 X 电容器可以有效地在电源线之间提供低阻抗路径，通常可达到低兆赫兹频率。这样，仅使用一个注入电容器，便可将电流注入到一根电源线（本例中为零线）。

采用 TPSF12C1 的 AEF 的优势总结如下：

1. 简单的滤波器结构 — 具有宽工作频率范围和高稳定性裕度。
2. 更小的 CM 扼流圈尺寸 — 体积更小、重量更轻、成本更低。由于扼流圈自寄生效应较低，自谐振频率较高，因此铜损要少得多，高频性能更好。
3. 无需额外的磁性元件进行检测或注入 — TPSF12C1 改用 Y 型检测和注入电容器，对峰值接触电流（根据 IEC 60990 进行测量）的影响极小。
4. 增强的安全性 — TPSF12C1 是一款以机箱接地端为基准的低电压器件。
5. 独立的 IC 实现方式 — 允许在滤波器元件附近灵活放置 AEF 电路。
6. 浪涌抗扰性 — TPSF12C1 能够稳健应对线路电压浪涌（在注入电容器的低压侧安装了适当的 TVS 二极管）。这有助于满足 IEC 61000-4-5 等浪涌规范的要求。

2 硬件

2.1 EVM 描述

TPSF12C1QEVM 是一种子卡设计，可连接到单相交流电源系统中的现有无源 EMI 滤波器电路。该 EVM 展示了可通过单相电源滤波器 IC **TPSF12C1** 实现的 CM EMI 性能改善或尺寸减小情况。

该 EVM 可用于单相 EMI 滤波器电路和应用的评估以及系统开发。AEF 电路有效取代了传统两级四阶无源 CM 滤波器设计中通常放置在 CM 扼流圈之间（并连接到机箱接地端）的两个 Y 电容器。该设计使用建议的 PCB 布局来最大限度减少总体噪声信号和所需的电路板面积。

备注

如果更改了无源滤波器元件（尤其是 CM 扼流圈），此 EVM 包含的阻尼和补偿元件值可能需要修改。有关 AEF 电路运行、闭环增益和稳定性分析、无源器件选型以及预期共模 EMI 性能的其他指导，请参阅 [TPSF12C1 用于在单相交流电源系统中降低共模噪声的独立有源 EMI 滤波器](#) 数据表和 [TPSF12C1 快速入门计算器](#)。

	CAUTION 表面高温。接触会导致烫伤。请勿触摸。
	CAUTION 高压。触电危险。

2.2 设置

图 2-1 展示了一个典型的 EMI 测量设置。线路阻抗稳定网络 (LISN) 与每条电源线和一个良好 EMI 接收器串联，可测量包括 DM 和 CM 传播分量在内的总 EMI。适当加减每个 LISN（即图 2-1 中显示的 V_1 和 V_2 ）的总噪声测量值，可以分别检查 CM 和 DM 噪声特征。

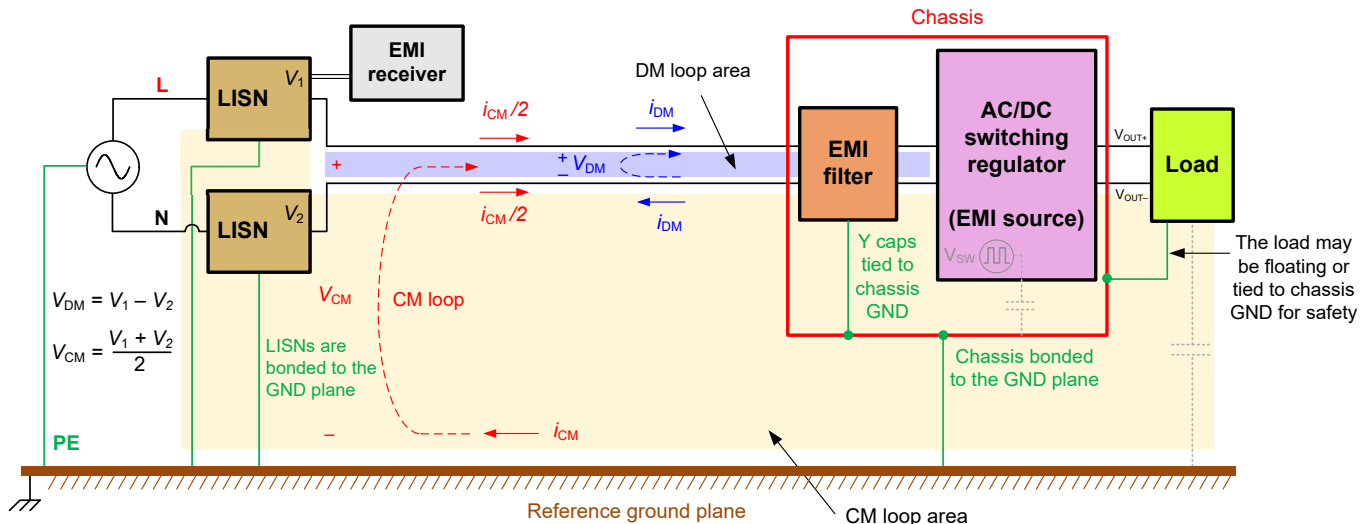


图 2-1. 单相系统的 EMI 测量设置

交流/直流稳压器具有内部高 dv/dt 开关节点，这些节点可以将 CM 噪声容性耦合到机箱。因此，必须验证 EMI 滤波器中的 Y 电容器是否以机箱为基准，如图 2-1 所示。然后，Y 电容器可以在紧密传导环路中将 CM 噪声电流返回到噪声源。否则，噪声电流会在参考接地层中流回 LISN，使得 EMI 滤波器的效率降低。

2.2.1 高压测试

参考表 2-1 中所述的接头连接, 使用图 2-2 原理图中推荐的设置来评估具有单相交流/直流稳压器的 TPSF12C1 的性能。两相交错式升压 PFC 拓扑表示典型的功率级, 在图 2-2 中绘制出来仅用于说明目的 (该设置本质上与稳压器拓扑无关)。

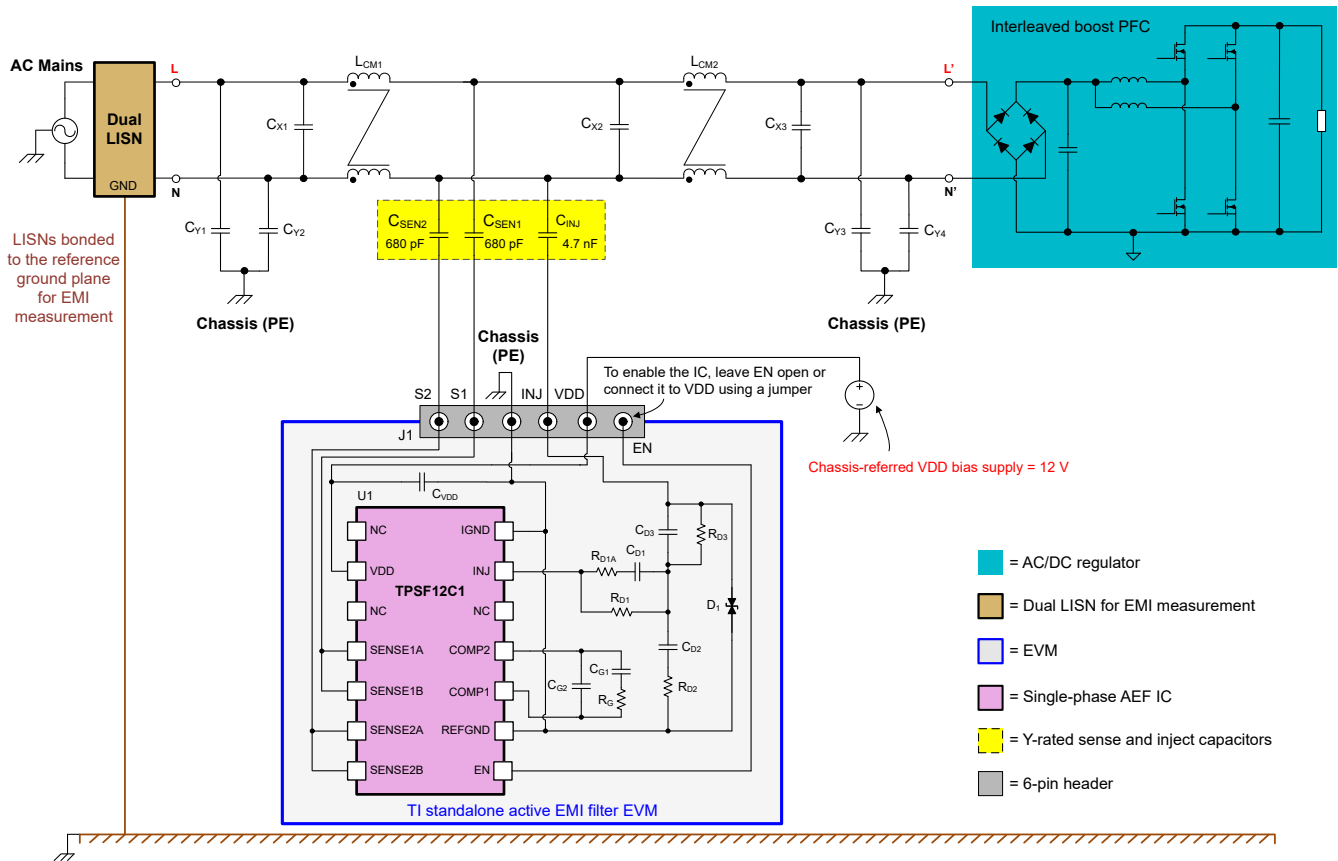


图 2-2. 用于连接了交流/直流稳压器的高压测试的 EVM 设置原理图

2.2.2 EVM 连接

EVM 子卡通过接头 J1 连接到主 EMI 滤波器板。检测和注入电容器以及可靠的接地连接可将低压 EVM 连接到高压电源线。

接头 J1 通过端子 S1、S2、INJ 和 GND 提供接口（如表 2-1 中所述）。将 S1 和 S2 连接到检测电容器（即图 2-2 中显示的 C_{SEN1} 和 C_{SEN2} ）。将检测电容器的相对端子连接到 CM 扼流圈 L_{CM1} 和 L_{CM2} 之间的火线和零线电源线。将 INJ 连接到注入电容器（即 C_{INJ} ），然后其相对端子连接到火线或零线电源线，如图所示。此位置的 X 电容器（即 C_{X2} ）从 CM 的角度在电源线之间设置一个低阻抗，这意味着单个注入电容器足以实现电流注入。最后，在 VDD 和 GND 之间连接标称 12V 辅助电源来为 AEF 电路供电。滤波器板上的 GND 连接点对应于无源设计中的 Y 电容器通常连接的位置。

要查看滤波器板上的元件放置示例，请参阅图 2-3 中的示意图，其中 EVM 接头 J1 可以直接安装到插座 J2。

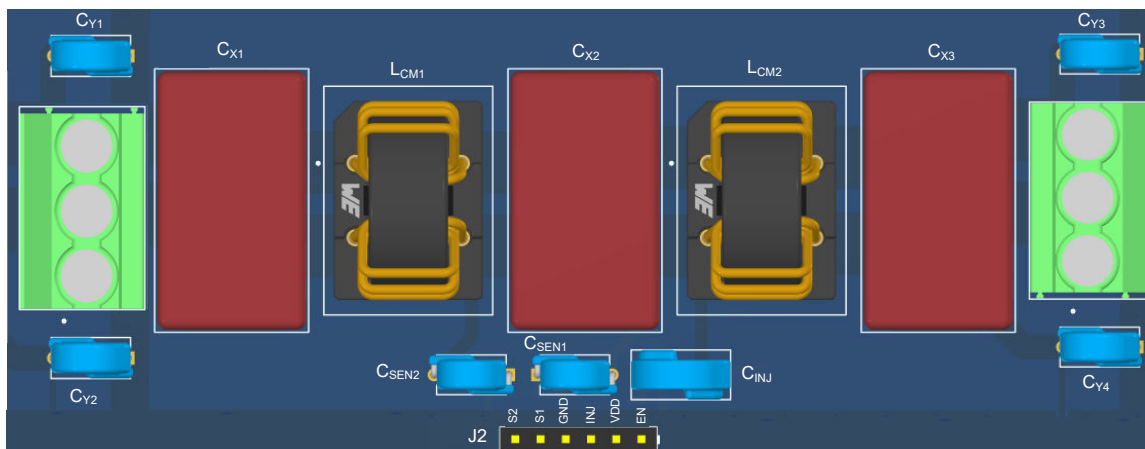


图 2-3. 滤波器元件和 EVM 放置示例

2.2.3 低压测试

图 2-4 展示了有源滤波器设计的低电压测试（包括插入损耗测量和 EMI 性能鉴定）的原理图。这有助于在连接到高压开关稳压器之前，轻松方便地验证有源滤波器电路。良好的信号源和耦合电容器可提供 CM 激励，以模拟与实际功率级的开关节点行为相关的 CM 噪声源电压和噪声源阻抗。

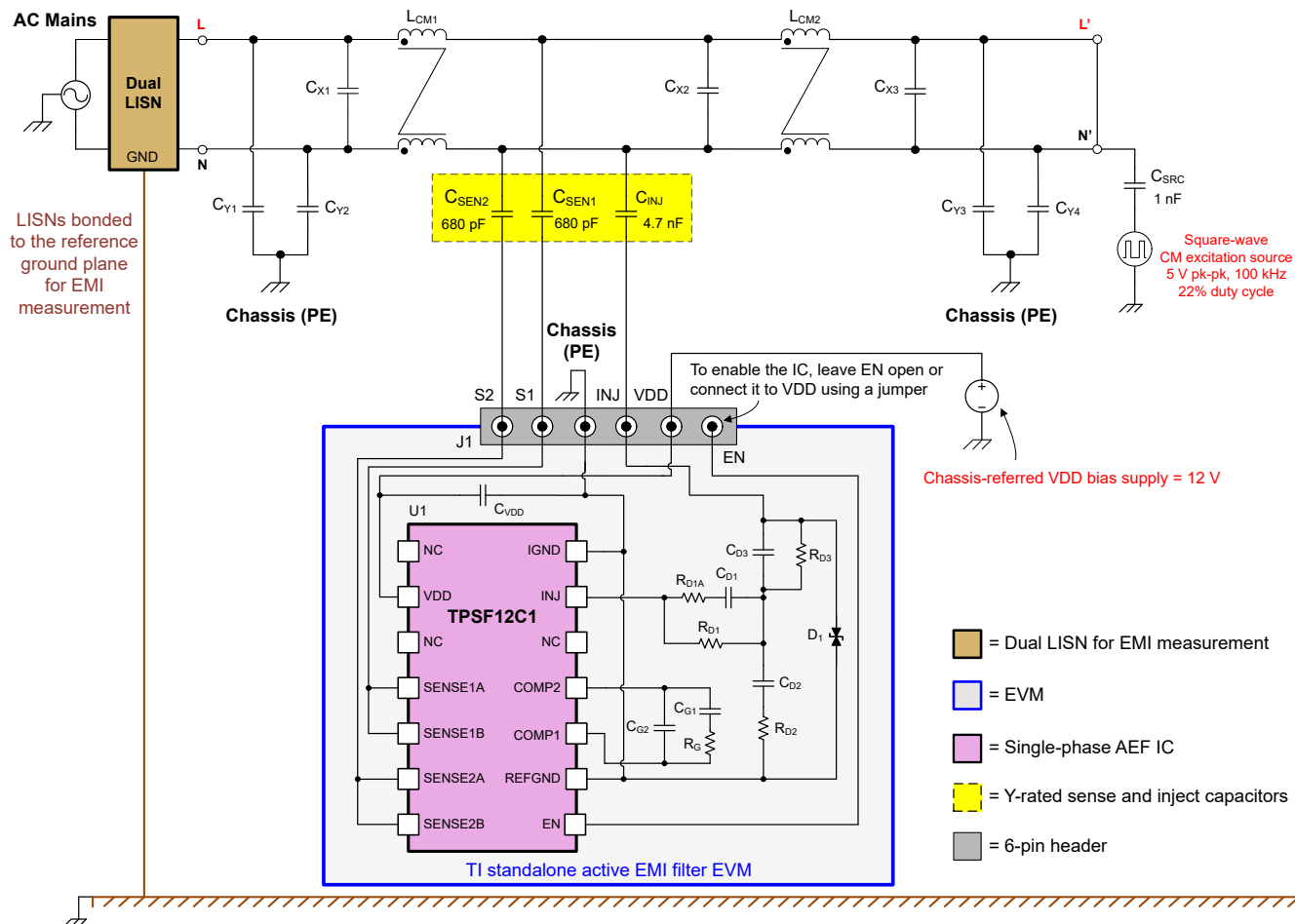


图 2-4. 用于低压测试的 EVM 设置原理图

2.3 接头信息

如表 2-1 所示，接头 J1 提供与 SENSE 电容器低压侧（对应于 IC 的 SENSE 引脚）、注入电容器低压侧、IC 辅助电源（VDD 和 GND 引脚）（设置在 8V 至 16V 之间）和远程使能 (EN) 信号的连接。

表 2-1. J1 接头连接

位置 ⁽¹⁾	标签	说明
1	EN	启用输入 - 保持断开或拉至高电平以启用 IC；连接至 GND 以禁用
2	VDD	电源电压连接 - 连接到以 GND 为基准的 12V 辅助电源 ⁽²⁾
3	INJ	注入输出 - 连接到 Y 额定注入电容器 C _{INJ}
4	GND	接地 - 通过直接的低电感连接来连接到系统的机箱接地
5	S1	检测 1 输入 - 连接到 Y 额定检测电容器 C _{SEN1}
6	S2	检测 2 输入 - 连接到 Y 额定检测电容器 C _{SEN2}

(1) 从 EVM 的顶部查看时，接头 J1 的引脚位置从右到左指定。

(2) 在提供 ESD 保护的工作站上工作时，请确保在为 EVM 加电之前已连接所有腕带、靴带或垫子，从而将用户接地。

一个 6 引脚直角插头（器件型号 TSW-106-08-G-S-RA）将 EVM 连接到相应的插座（器件型号 SSW-106-01-G-S），该插座安装在 EMI 滤波器板上，该滤波器板上承载无源滤波器元件（CM 扼流圈、X 电容器和 Y 电容器）以及检测和注入电容器。EVM 中包含由 Samtec 制造的插头和插座。请参阅节 4.2。

2.4 EVM 性能验证

- 将 EVM 连接到滤波器板（请参阅图 2-3 中的插座 J2）。
- 在 J1 的 VDD 和 GND 端子之间施加 8V 至 16V（标称 12V，纹波电压峰峰值小于 20mV）的 VDD 辅助电源电压。
- 测量 TPSF12C1 的 INJ 引脚（引脚 13）相对于 GND 的电压；此电压是 $V_{VDD}/2$ 的直流电压，并且没有指示不稳定的交流扰动。VDD 电流消耗必须约为 12mA。如果 INJ 引脚电压振荡，请修改 EVM 上的阻尼网络元件以实现稳定性。
- 用户必须在连接到高压功率级之前执行 **低压测试**。要提供 CM 激励，请从函数发生器连接 5V 峰峰值方波源，如图 2-4 所示。将信号频率设置为功率级的开关频率，并选择可产生所有频谱谐波的占空比（除此之外：50% 的占空比可消除偶次谐波，33.3% 的占空比可消除三次谐波，依此类推）。与信号源串联的 1nF 电容器将模拟实际的 CM 噪声源阻抗。
 - 使用该 CM 激励源，验证 TPSF12C1 INJ 引脚的动态电压范围。确保 INJ 引脚在相对于 GND 的 2.5V 至 $V_{VDD} - 2V$ 电压窗口中运行。
- 在每条输入电源线上连接一个 LISN，并在禁用 AEF 的情况下测量 EMI（EN 连接至 GND），以对现有的无源滤波器进行基准测试。禁用 AEF 后，通过将 J1 的 INJ 端子连接到 GND，将注入电容器的低压（底部）端子短接至 GND。这将模拟等效无源滤波器设计中的 Y 电容器连接。
- 消除注入电容器上的下拉短路，并通过允许 EN 悬空至高电平来启用 AEF 电路。重复 EMI 测量，从而量化与 AEF 相关的 EMI 降低量。
- 以类似的方式，使用网络分析器对滤波器插入损耗或衰减性能进行比较。要使用 50 Ω 源阻抗和负载阻抗进行真正的插入损耗测量，请将 LISN 替换为从 L 或 N 连接到 GND 的 50 Ω 负载。
- 使用高压安全防护措施，连接开关功率级，如图 2-2 所示。打开稳压器，与第 4 步类似，确认 IC 的 INJ 引脚电压没有被削波。要增大 INJ 电压的动态范围，请增大以下一项或多项：
 - 稳压器侧 Y 电容 C_{Y3} 和 C_{Y4}
 - 注入电容 C_{INJ}
 - VDD 电源电压 V_{VDD}
- 在启用和禁用 AEF 的情况下测量 EMI，与第 5 步和第 6 步中所述的过程类似。
- 关断稳压器。等待所有高压电容器完全放电。

2.5 AEF 设计流程

按照以下步骤设计有源滤波器电路：

1. 快速入门计算器 — 使用 TPSF12C1 快速入门计算器作为便捷起点。请参阅图 2-5 中的图示。

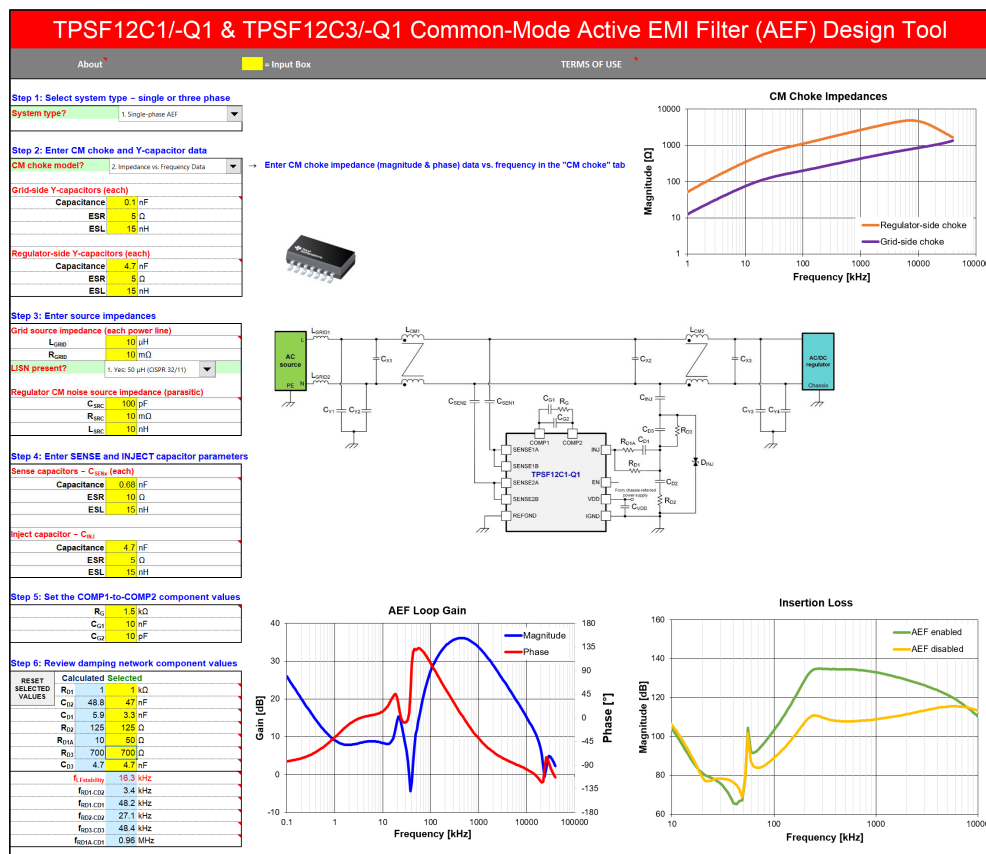


图 2-5. 具有 CM 扼流圈阻抗、环路增益和插入损耗图的快速入门计算器

使用快速入门计算器的典型步骤如下：

- 为 CM 扼流圈选择磁芯材料 — 主要选择为纳米晶 (NC) 或铁氧体。NC 扼流圈由于磁导率更高 (因此绕组匝数更少)、在整个频率范围内具有更宽的阻抗特性、阻抗行为的阻尼更大 (相位转换更柔和) 以及温度稳定性更好, 因此更适合有源滤波器设计。
- 定义 CM 扼流圈阻抗 — 有两个可用选项：
 - 使用网络分析仪测量 CM 阻抗幅度和相位与频率间的关系。将数据直接粘贴到计算器文件中。
 - 根据以下要素输入每个扼流圈的行为模型参数：(a) 铁氧体扼流圈的并联 LRC 电路 ($L_{CM} \parallel R_{PAR} \parallel C_{PAR}$) 或 (b) NC 扼流圈的阶梯网络 (包含三个串联起来的并联 RL 电路以及整个网络中的寄生电容)。如果扼流圈数据表包含 CM 阻抗数据, 则最方便的选择是等效电路模型。
- 输入电网侧和稳压器侧 Y 电容器、检测电容器和注入电容器的容值。
- 输入电网电源和噪声源的源阻抗值。如果安装了 LISN (50μH 或 5μH), 请从下拉菜单中进行选择。
- 根据阻尼网络的元件计算值查看 AEF 环路增益图以了解稳定性。调整阻尼网络值以确保相位在谐振频率下不会达到 -180° (当增益为正时)。请参阅 TPSF12C1 数据表以了解有关元件选型的指导信息。查看启用和禁用 AEF 情况下的插入损耗图。

2. 电路仿真 — 使用 TPSF12C1 器件的 PSPICE 或 SIMPLIS 仿真模型。将此类模型与准备的测试台一起用于调查整个有源滤波器电路的运行情况。请参阅图 2-6 中的 SIMPLIS 原理图作为示例。根据需要执行时域和频域分析。

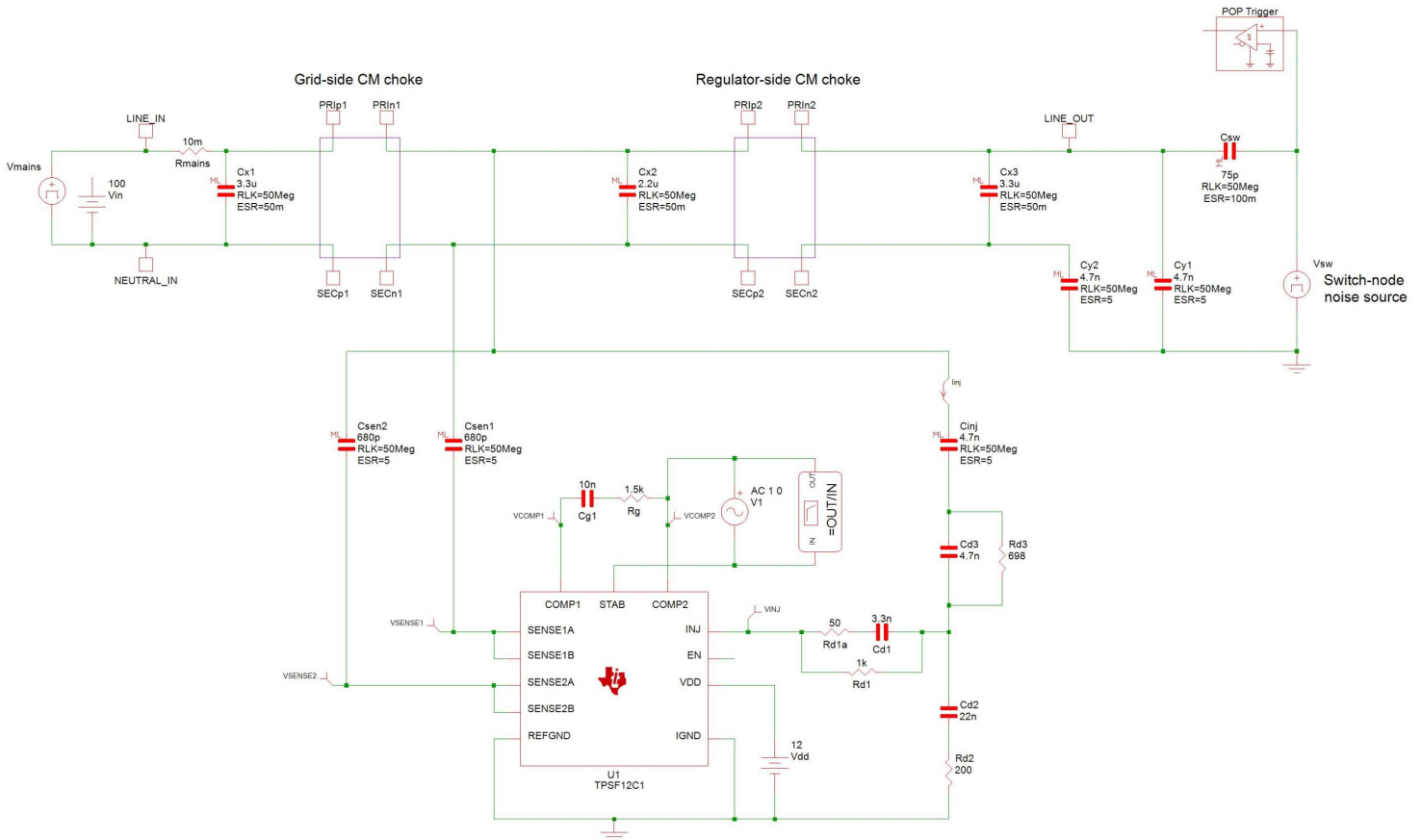


图 2-6. 使用 TPSF12C1 的有源滤波器电路的 SIMPLIS 仿真原理图

请注意，上面未显示 CM 扼流圈模型原理图。如果在快速入门计算器中定义了扼流圈模型等效电路参数，则可根据需要将它们直接传输到仿真模型。

3. **低电压测试** — 在连接到开关稳压器之前，在低电压下验证滤波器设计。这是一个相对简单的步骤，可以确认设计的各个方面，包括滤波器稳定性、插入损耗、INJ 引脚上的电压摆幅以及使用 CM 信号激励时的 EMI 性能。请参阅图 2-4，并参考节 2.4 中所述的测试 4 至 7。
 - 插入损耗 — 使用 50 Ω 源阻抗和负载阻抗进行测量。
 - 使用函数发生器施加 CM 激励信号。
 - 检查 INJ 引脚 (TPSF12C1 引脚 13) 的动态电压范围。
 - 测量 EMI (仅限 CM，该测试中无 DM 传播)。
4. **高电压测试** — 在连接到开关稳压器时验证滤波器设计。请参阅图 2-2，并参考节 2.4 中所述的测试 8 和 9。
 - 检查 INJ 引脚的动态电压范围。
 - 根据 V_{DD} 、 I_{VDD} 、 T_A 和 $R_{\theta JA}$ 计算器件功率耗散⁽⁴⁾。确认在最坏的工作条件下最高结温低于 150°C。
 - 检查检测和注入电容随温度的变化，并确保电路在所有工作条件下都保持稳定。
 - 测量总 EMI。将 CM (非对称) 和 DM (对称) 传播分量分开，因为基于 TPSF12C1 的 AEF 电路仅会衰减 CM 噪声。

2.5.1 AEF 电路优化和调试

以下是优化 AEF 电路运行的一些注意事项和最佳实践：

1. 如果启用 AEF 的 EMI 测量未按预期执行，则应在稳压器开关期间探测 TPSF12C1 INJ 引脚电压。确认 INJ 电压在正电源轨或负电源轨附近没有被削波，如节 2.4 的第 4 步所述。
 - 如果 INJ 电压被削波，则应增大稳压器侧 Y 电容和/或注入电容。然后使用 TPSF12C1 [快速入门计算器](#)或通过仿真重新检查环路稳定性。
2. 金属机箱结构是总体滤波器实现的关键部分。滤波器 PCB 通常使用多个螺钉附件安装到机箱结构上，机箱用于连接滤波器 PCB 上的各种 GND 节点。这些节点并未明确地与 PCB 覆铜区连接，而是依靠机箱来完成电气连接。因此，机箱将成为 CM 噪声电流的最低阻抗返回路径。
 - 在测试包含机箱的电源系统时（如图 2-1 所示），CM 噪声可以容性耦合到 EMI 测量设置的参考接地平面，从而绕过与该接地平面不密切相关的滤波器电路。在这种情况下，TI 建议将滤波器 EVM 的 GND 平面直接绑定到参考接地平面。这还有助于更大限度地减小与 AEF 电路的 GND 连接中的寄生电感。然后，从功率级发出的 CM 噪声电流通过 Y 电容器（有源和无源）的低分流阻抗进行再循环，从而防止噪声到达 LISN。
3. 基于有效 Y 电容的放大结果，AEF 可减小 CM 扼流电感，同时保持相同的 LC 转角频率和 CM 衰减特性。但是，具有更低 CM 电感和更小尺寸的扼流圈通常具有更低的漏电感，这是导致 DM 与 X 电容器一起衰减的原因。
 - 如果在使用较小的 CM 扼流圈时会显著降低 DM 电感，则应增大 X 电容或添加一个小型分立式电感器以获得足够的 DM 衰减。否则，高 DM 噪声分量（相对于 CM 分量）可能会主导总噪声测量，从而掩盖 AEF 对 CM 噪声降低的影响。
4. 检测和注入电容的典型值分别为 680pF 和 4.7nF。根据目标应用中的最终实现，EVM 上的默认阻尼和补偿元件值可能需要用户进行适当修改，以实现可接受的环路稳定性。铁氧体扼流圈本质上比纳米晶更难以稳定。
 - 如需了解有关元件选择和电路优化的更多上下文，请参阅 TPSF12C1 产品数据表和 TPSF12C1 [快速入门计算器](#)。

3 实现结果

实际性能数据可能会受到测量技术和环境变量的影响，因此这些曲线仅供参考，并可能与实际现场测量结果有所不同。除非另有说明，否则 $V_{DD} = V_{EN} = 12V$ 。

3.1 EMI 性能

有关此测量所用 EVM 元件的详细信息，请参阅 [原理图](#) 和 [物料清单](#)。图 1-1 中的滤波器原理图提供了无源电路元件值。如图所示，启用 AEF 后，200kHz 下的 EMI 会降低 29dB。

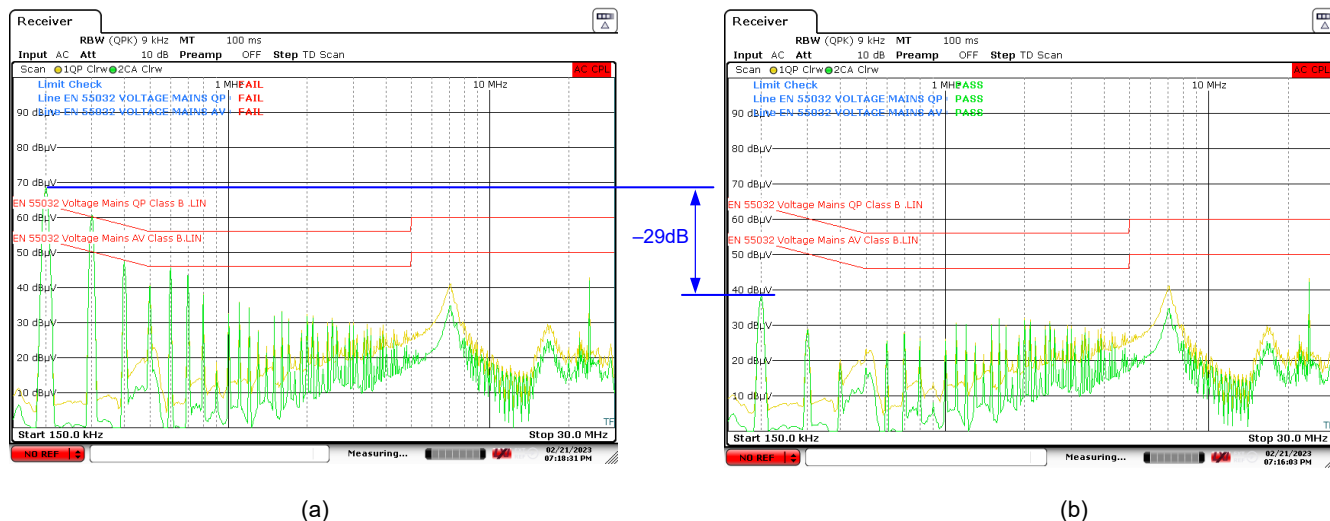


图 3-1. 禁用 (a) 和启用 (b) AEF 时的 CISPR 32 B 类传导发射

3.2 热性能

图 3-2 展示了额定电流为 10A 的有源滤波器设计的典型热性能。CM 扼流圈绕组和 TPSF12C1 器件分别在高于本地环境温度 28°C 和 12°C 的温度下运行。

更多详细信息，请参阅 TPSF12C1EVM-FILTER [EVM 用户指南](#)。

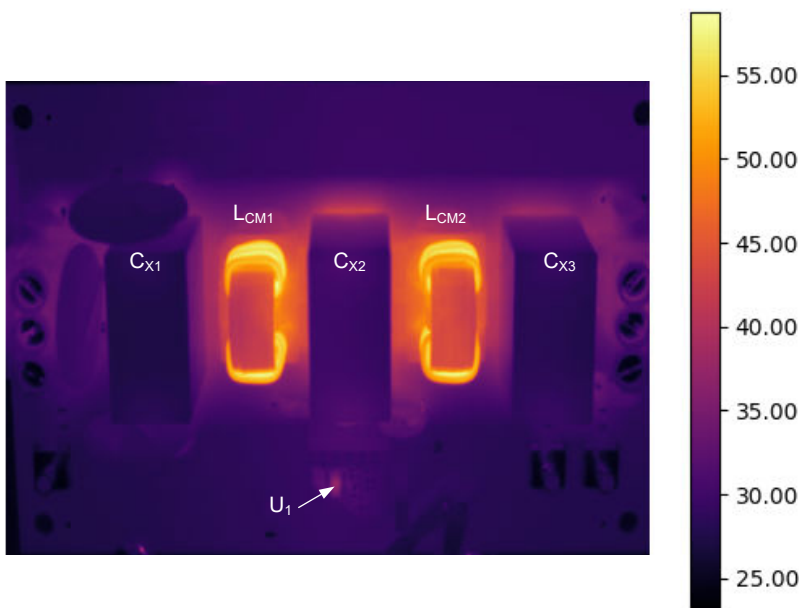


图 3-2. 有源滤波器设计在 10A 负载、27°C 环境温度下的热图像

3.3 浪涌抗扰度

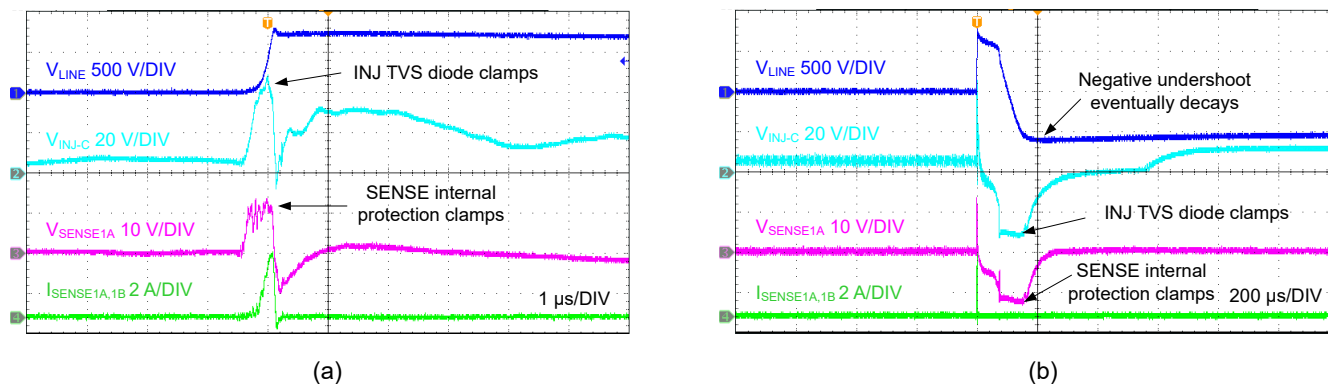


图 3-3. IEC 61000-4-5 正浪涌，6kV 单次冲击 - 1μs/div (a)，200μs/div (b)

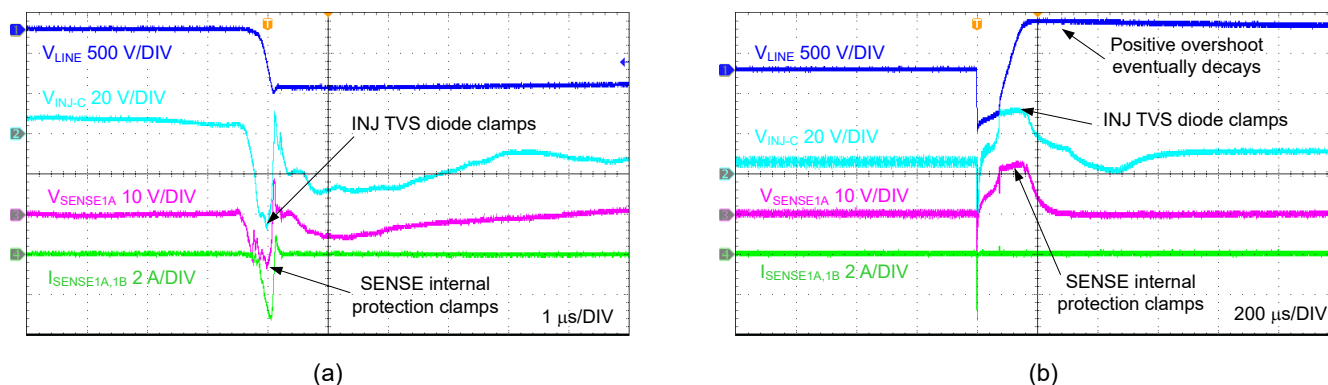


图 3-4. IEC 61000-4-5 负浪涌，6kV 单次冲击 - 1μs/div (a)，200μs/div (b)

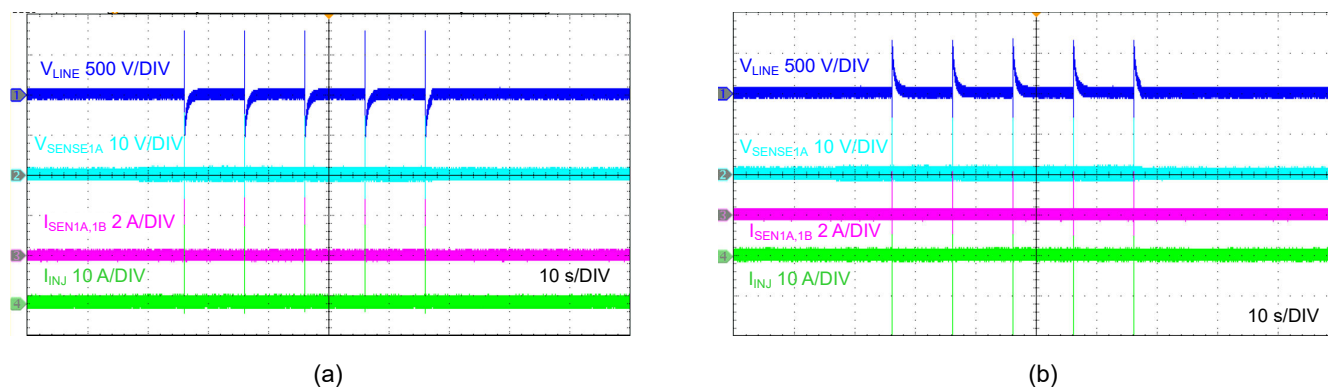


图 3-5. IEC 61000-4-5 浪涌，以 10 秒为间隔的 6kV 重复冲击 - 正 (a)，负 (b)

3.4 SENSE 和 INJ 电压

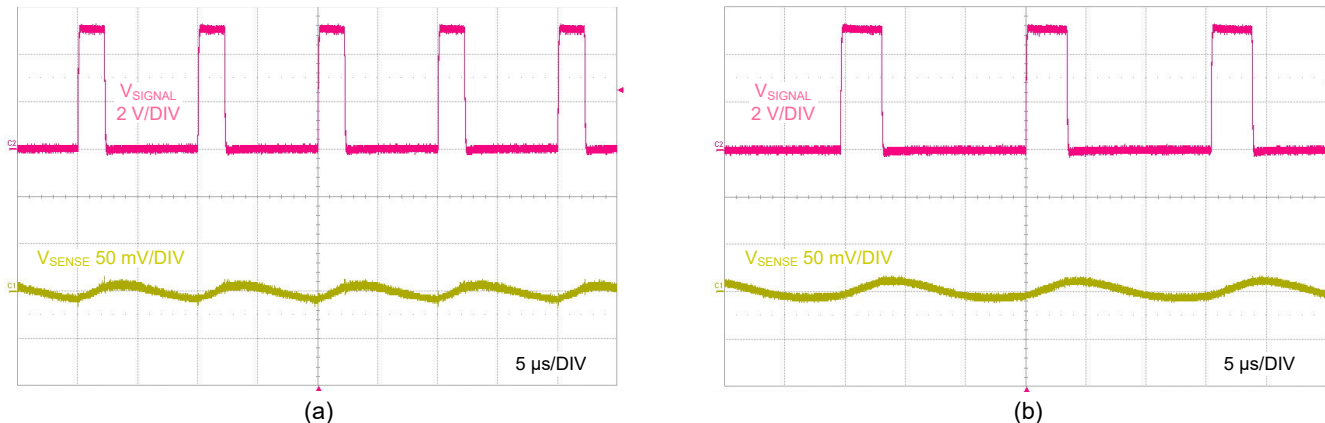


图 3-6. 应用 CM 激励时的 TPSF12C1 SENSE (引脚 4) 电压 — 100kHz (a)、65kHz (b)

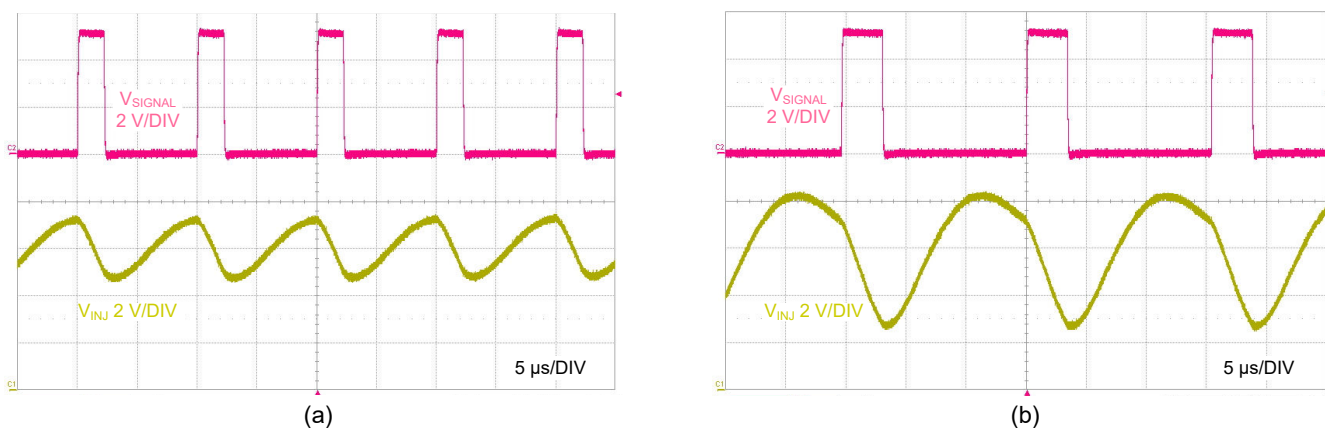


图 3-7. 应用 CM 激励时的 TPSF12C1 INJ (引脚 13) 电压 — 100kHz (a)、65kHz (b)

3.5 插入损耗

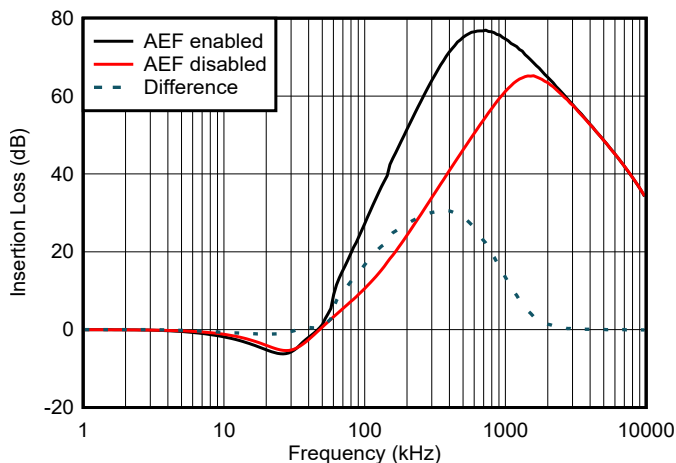


图 3-8. AEF 启用和禁用情况下的典型插入损耗

4 硬件设计文件

相关开发支持请参阅以下资源：

- TPSF12C1 [快速入门计算器](#)
- TPSF12C1QEVm [Altium 布局源文件](#)
- TPSF12C1 PSPICE for TI 和 SIMPLIS [仿真模型](#)
- TPSF12C1EVM-FILTER [EVM 用户指南](#)
- TPSF12C1EVM-FILTER [Altium 布局源文件](#)
- 有关 TI 的参考设计库，请访问 [TI 参考设计库](#)
- 要设计低 EMI 电源，请查看 TI 的全面 [EMI 培训系列](#)
- 技术文章：
 - 德州仪器 (TI)，[独立有源 EMI 滤波器 IC 如何缩小共模滤波器尺寸](#)

4.1 原理图

图 4-1 提供了 EVM 原理图。

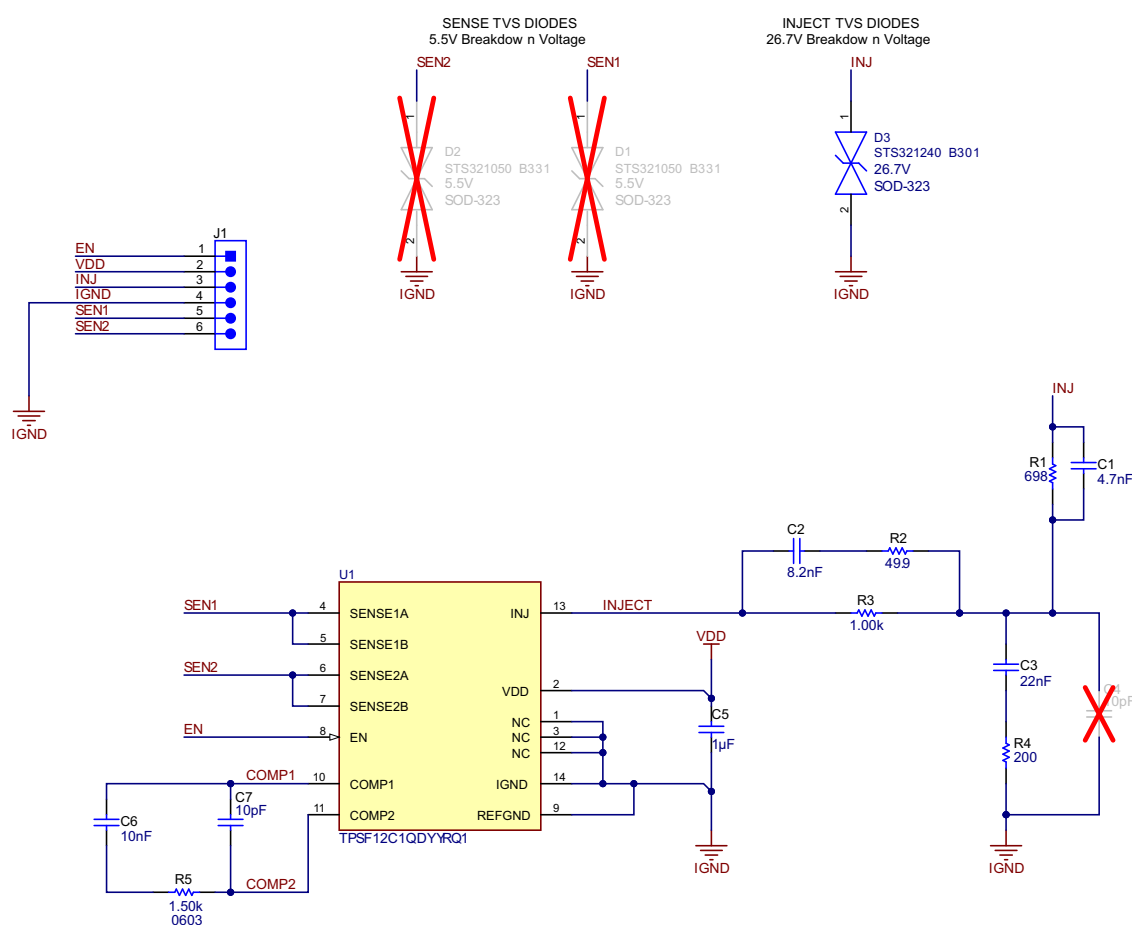


图 4-1. EVM 原理图

4.2 物料清单

表 4-1. EVM 元件 BOM

参考设计	数量	值	说明	封装	零件编号	制造商
C1	1	4.7nF	电容, 陶瓷, 4.7nF, 50V, X7R	0603	C0603C472J5RACTU	Kemet
C2	1	8.2nF	电容, 陶瓷, 8.2nF, 50V, X7R	0603	GRM188R71H822KA01D	Murata
C3	1	22nF	电容, 陶瓷, 22nF, 50V, X7R	0603	C0603C223K5RACTU	Kemet
C5	1	1μF	电容, 陶瓷, 1μF, 25V, X7R	0603	CGA3E1X7R1E105K080AC	TDK
C6	1	10nF	电容, 陶瓷, 10nF, 50V, X7R	0603	C0603X103K5RACTU	Kemet
C7	1	10pF	电容, 陶瓷, 10pF, 50V, C0G/NP0	0603	CGA3E2C0G1H100D080AA	TDK
D3	1	24V	TVS 二极管, 24V 关断电压, 50V/8A	SOD-323	STS321240B301	Eaton
J1	1	-	接头, 100mil, 6 × 1, 镀金, R/A, TH	-	TSW-106-08-G-S-RA	Samtec
J2	1	-	插座, 6 × 1, 2.54mm, 镀金, TH	-	SSW-106-01-G-S	Samtec
R1	1	698 Ω	电阻, 698 Ω, 1%, 0.1W	0603	CRCW0603698RFKEA	Vishay-Dale
R2	1	49.9 Ω	电阻, 49.9 Ω, 1%, 0.1W	0603	CRCW060349R9FKEA	Vishay-Dale
R3	1	1k Ω	电阻, 1k Ω, 1%, 0.1W	0603	CRCW06031K00FKEA	Vishay-Dale
R4	1	200 Ω	电阻, 200 Ω, 1%, 0.1W	0402	CRCW0603200RFKEA	Vishay-Dale
R5	1	1.5k Ω	电阻, 1.5k Ω, 1%, 0.1W	0402	CRCW06031K50FKEA	威世达勒 (Vishay-Dale)
U1	1	-	TPSF12C1-Q1 共模 AEF IC	TSOT23-14	TPSF12C1QDYRQ1	德州仪器 (TI)

表 4-2. 检测和注入电容器 (未提供)

参考设计	数量	值	说明	封装	零件编号	制造商
C _{SEN1} 、C _{SEN2}	2	680pF	电容, 陶瓷, 680pF, 300VAC, Y2	7mm 圆盘	DE2B3SA681KN3AX02F	MuRata
C _{INJ}	1	4.7nF	电容, 陶瓷, 4.7nF, 300VAC, Y2	10mm 圆盘	DE2E3SA472MA3BX02F	Murata
			电容, 陶瓷, 4.7nF, 300VAC, Y2	13mm × 5mm	R413F147050T1K	Kemet

4.3 PCB 布局

图 4-2 至图 4-7 展示了 PCB 布局图像，包括 3D 视图、铜层、装配图和层堆叠图。该 PCB 为 62 密耳标准厚度，所有层均为 1 盎司覆铜。

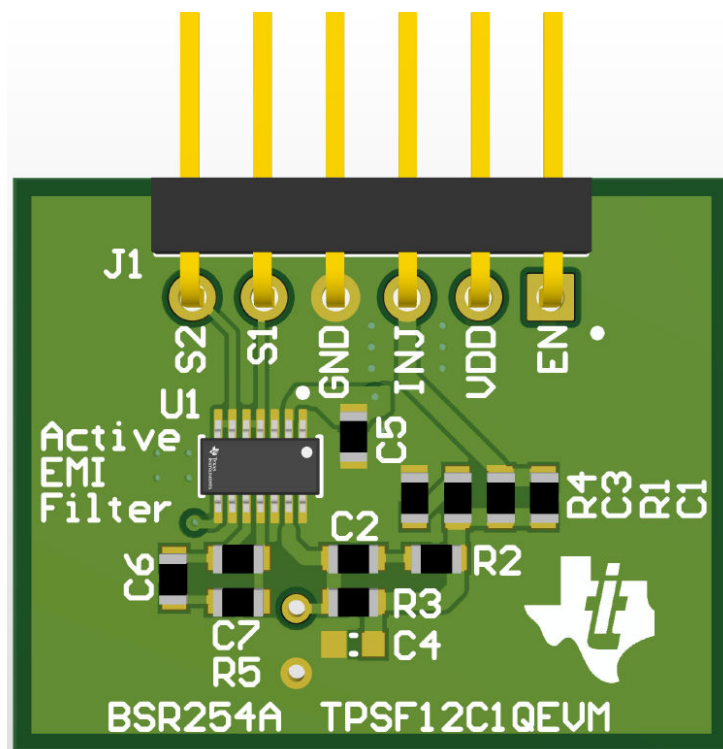


图 4-2. 3D 顶视图

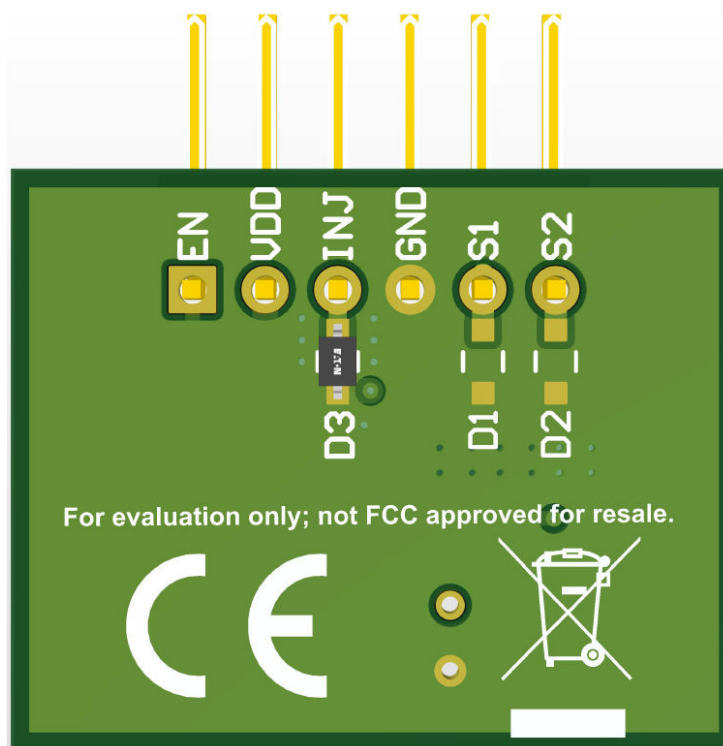


图 4-3. 3D 底视图

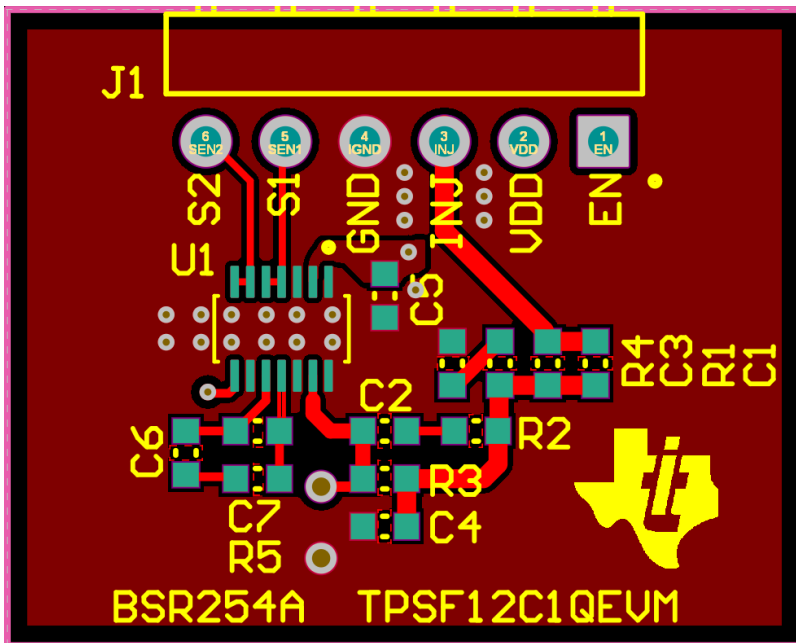


图 4-4. 顶部铜层

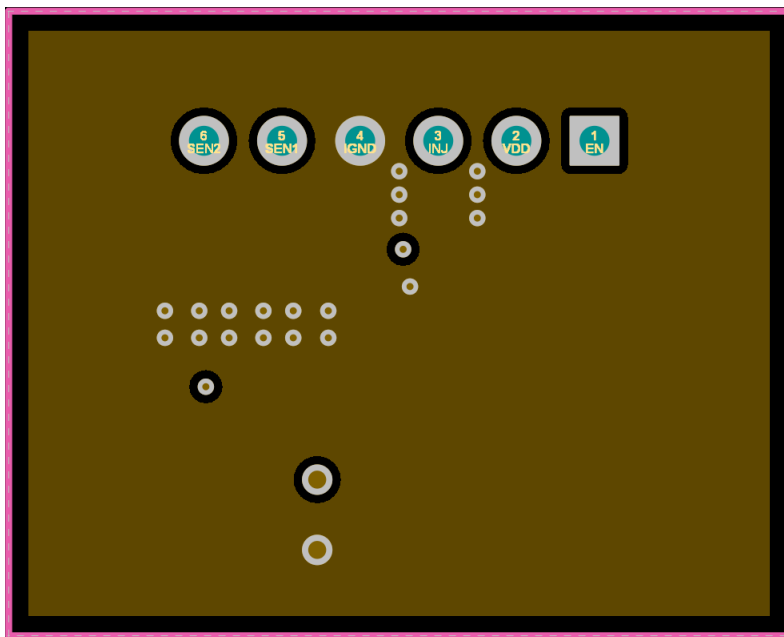


图 4-5. 第 2 层覆铜

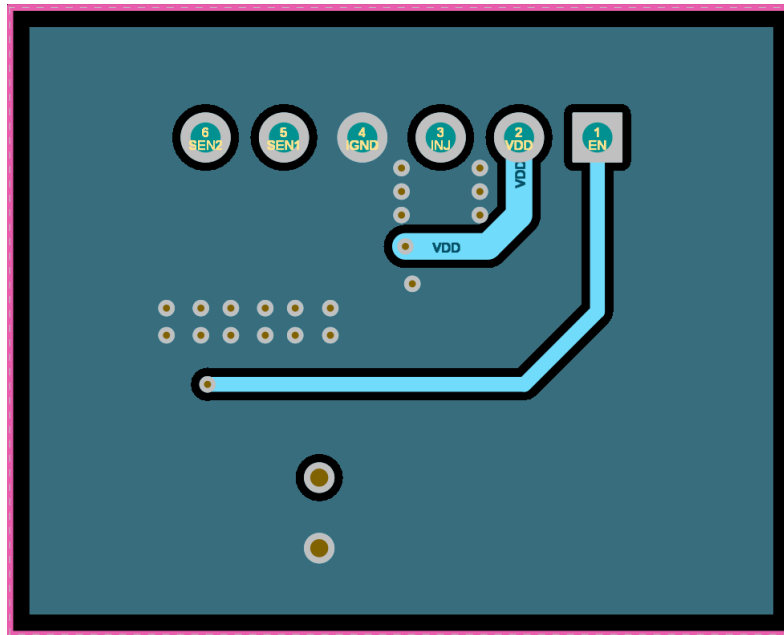


图 4-6. 第 3 层覆铜

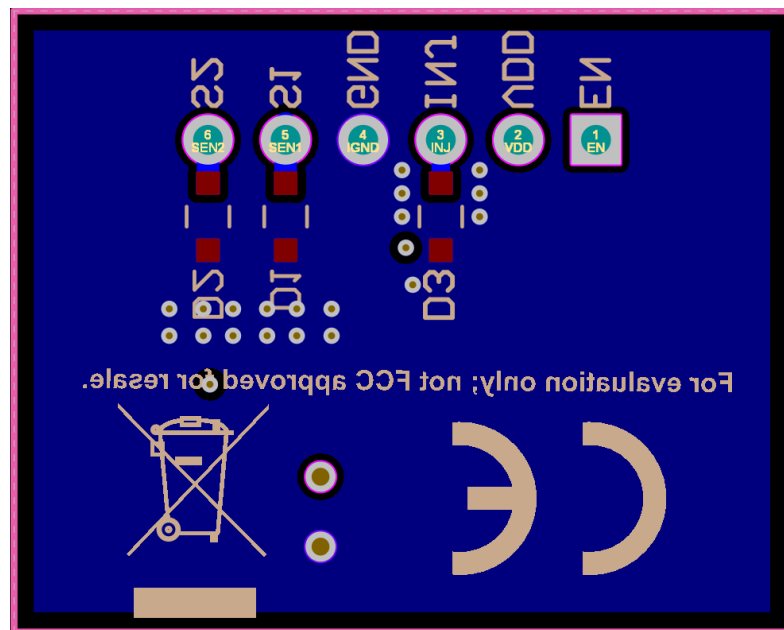


图 4-7. 底部铜层 (顶视图)

4.3.1 装配图

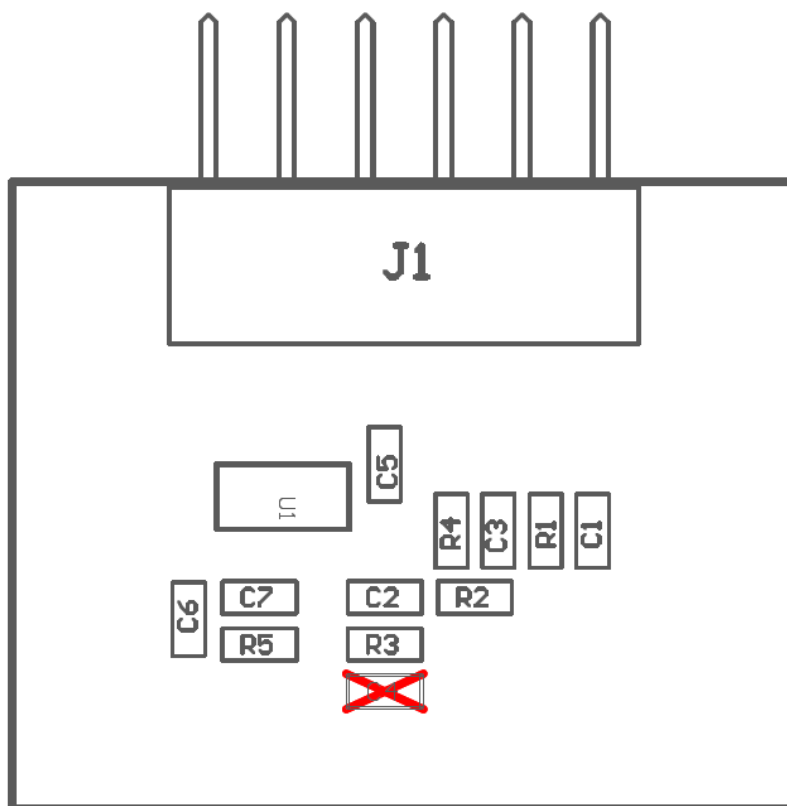


图 4-8. 顶层装配 (俯视图)

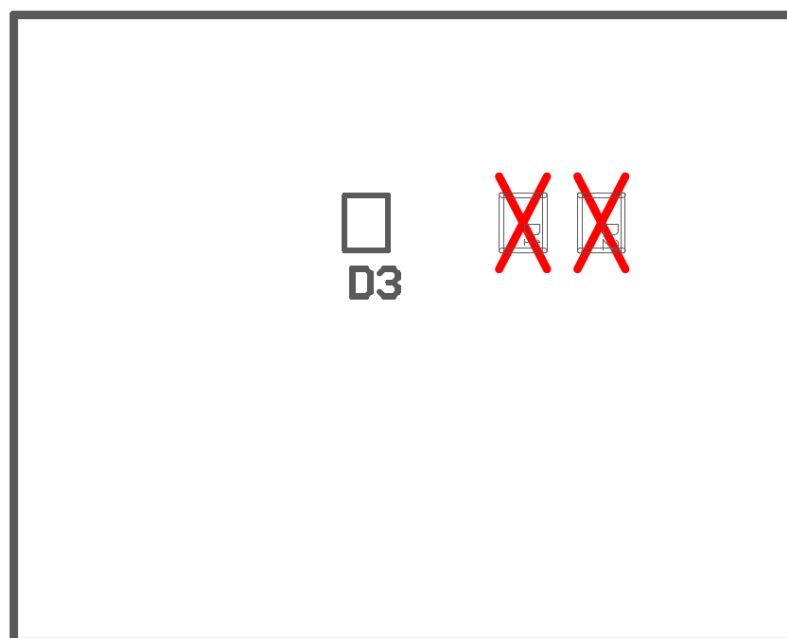


图 4-9. 底层装配 (底视图)

4.3.2 多层叠

#	Name	Type	Material	Weight	Thickness	Dk
	Top Overlay	Overlay				
	Top Solder	Solder Mask	Solder Resist		0.4mil	3.5
1	Top Layer	Signal		1oz	1.4mil	
	Dielectric 1	Prepreg	FR-4 High Tg		7mil	4.2
2	Signal Layer 1	Signal		1oz	1.4mil	
	Dielectric 2	Core	FR-4 High Tg		41mil	4.2
3	Signal Layer 2	Signal		1oz	1.4mil	
	Dielectric 3	Prepreg	FR-4 High Tg		7mil	4.2
4	Bottom Layer	Signal		1oz	1.4mil	
	Bottom Solder	Solder Mask	Solder Resist		0.4mil	3.5
	Bottom Overlay	Overlay				

图 4-10. 层堆叠

5 合规信息

5.1 合规性和认证

- [TPSF12C1QEVm](#) 欧盟关于限制有害物质 (RoHS) 使用的符合性声明 (DoC)

6 其他信息

商标

所有商标均为其各自所有者的财产。

7 相关文档

7.1 补充内容

请参阅如下相关文档：

- [德州仪器 \(TI\) 电源滤波器 IC](#)
- [德州仪器 \(TI\)，新闻稿 **TI** 在业内率先推出支持高密度电源设计的独立有源 EMI 滤波器 IC](#)
- 白皮书：
 - [德州仪器\(TI\)，有源 EMI 滤波器 IC 如何在单相和三相系统中降低共模发射并节省 PCB 空间](#)
 - [德州仪器 \(TI\)，电源的传导 EMI 规格概述](#)
 - [德州仪器 \(TI\)，电源的辐射 EMI 规格概述](#)
- [德州仪器 \(TI\)，有关直流/直流稳压器 EMI 的工程师指南](#) 电子书
- [德州仪器 \(TI\)，独立有源 EMI 滤波器 IC 如何缩小共模滤波器尺寸](#) 技术文章

要查看 [TPSF12C1](#) 单相 AEF 器件的相关 EVM，请参阅 [TPSF12C1EVM-FILTER](#) 用于降低 CM 噪声的单相有源 EMI 滤波器 EVM。

8 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (November 2022) to Revision A (July 2023)	Page
• 根据新模板更新了文档.....	1
• 更改了 EVM 照片.....	1
• 添加了 器件信息	2
• 添加了 EVM 说明	4
• 使用有关高压和低压测试的新信息更改了 设置	4
• 向 EVM 性能验证 一节添加了信息.....	7

• 添加了 AEF 设计流程 一节.....	8
• 添加了 AEF 电路优化和调试 一节.....	10
• 更改了图 3-1 中的 EMI 性能结果.....	11
• 添加了热图像.....	11
• 添加了 SENSE 和 INJ 电压	13
• 添加了插入损耗图.....	13

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司