

EVM User's Guide:

AM263x LaunchPad 用户指南



说明

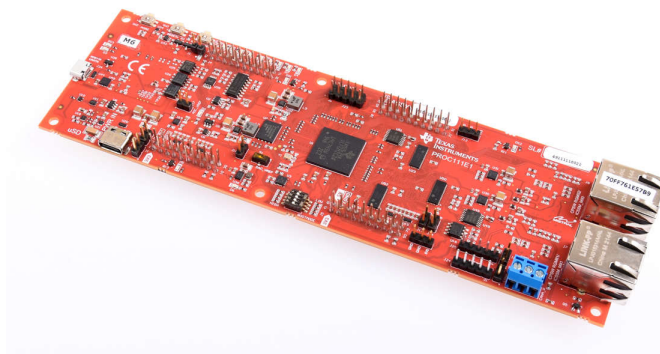
LP-AM263 是一款适用于 AM263x 系列 Sitara™ 高性能微控制器 (MCU) 的成本优化型开发板。该板提供易于使用的标准化平台来开发下一个应用，适用于初始评估和原型设计。

LP-AM263 配备 Sitara AM2634 处理器以及其他元件，使用户可以利用各种器件接口，包括工业以太网 (IE)、标准以太网、快速串行接口 (FSI) 等，从而轻松创建原型。AM2634 支持各种 IE 协议，例如 EtherCAT、Ethernet/IP 和 PROFINET®。

该扩展 LaunchPad™ XL 开发套件可提供额外 I/O 引脚用于开发，并支持连接多达两个 BoosterPack™ 插件模块。LP-AM263 还提供直观的开箱即用用户指南，可快速开始设计评估。

特性

- AM263x 四核 Arm® Cortex®-R5F MCU
 - 2MB 优化定制静态随机存取存储器 (OCSRAM)
 - 16MB 四路串行外设接口 (SPI) 闪存，128 字节内部集成电路 (I²C) 电可擦除可编程只读存储器 (EEPROM)
 - 20 个模数转换器 (ADC) 输入通道；1 个数模转换器 (DAC) 输出通道
 - 10 个增强型脉宽调制器 (ePWM) 输出通道，2 个增强型正交编码器脉冲 (eQEP)，2 个特殊频分多路复用 (SFDM)，4 个频移干涉仪 (FSI)
 - 2 个通用异步收发器 (UART)、2 个 SPI、2 个 I²C 接口
 - 2 个简化千兆位媒体独立接口 (RGMII)，简化 MII (RMII) 和 MII 工业以太网
 - 2 个可编程实时单元 (PRU)，支持多种工业、汽车网络和传感器协议
- AM263x I/O 多路复用器 (MUX) 和板载 MUX 选项支持更多外设
- 通过可编程实时单元 (PRU)、模块化控制器局域网 (MCAN)、本地互连网络 (LIN)、RGMII、RMII 和 MII 接口支持多种工业和汽车网络协议
- 用于扩展存储的 microSD 卡插槽
- 板载 XDS110 JTAG 调试器



内容

说明.....	1
特性.....	1
1 前言：使用前必读.....	5
1.1 Sitara MCU+ Academy.....	5
1.2 如果您需要协助.....	5
1.3 重要使用说明.....	5
2 套件概述.....	6
2.1 简介.....	7
2.2 套件内容.....	7
2.3 规格.....	7
2.4 器件信息.....	10
2.5 BoosterPack.....	10
2.6 合规性.....	10
2.7 安全性.....	10
3 电路板设置.....	11
3.1 电源要求.....	11
3.2 按钮.....	16
3.3 引导模式选择.....	17
4 硬件说明.....	19
4.1 功能框图.....	19
4.2 GPIO 映射.....	20
4.3 复位.....	21
4.4 时钟.....	24
4.5 存储器接口.....	25
4.6 以太网接口.....	27
4.7 I2C.....	32
4.8 工业应用 LED.....	33
4.9 SPI.....	34
4.10 UART.....	35
4.11 MCAN.....	36
4.12 FSI.....	38
4.13 JTAG.....	38
4.14 测试自动化接头.....	39
4.15 LIN.....	41
4.16 MMC.....	42
4.17 ADC 和 DAC.....	43
4.18 EQEP 和 SDFM.....	45
4.19 EPWM.....	46
4.20 BoosterPack 接头.....	47
4.21 引脚多路复用映射.....	49
5 EVM 修订版本设计更改.....	53
5.1 修订版 A 设计更改.....	53
6 硬件设计文件.....	54
7 参考文献.....	55
7.1 参考文档.....	55
7.2 此设计中使用的其他 TI 元件.....	55
8 修订历史记录.....	55

插图清单

图 2-1. AM263x LaunchPad 电路板.....	6
图 2-2. 系统架构.....	7
图 2-3. AM263x LaunchPad 顶部组件标识.....	8
图 2-4. AM263x LaunchPad 底部组件标识.....	9
图 2-5. AM263x LaunchPad 功能框图.....	9
图 3-1. USB Type-C 电力输送分级.....	11
图 3-2. Type-C CC 配置.....	12

图 3-3. 电源状态 LED.....	14
图 3-4. AM263x LaunchPad 的电源树图.....	15
图 3-5. 按钮.....	16
图 3-6. 引导模式 DIP 开关位置.....	17
图 4-1. AM263x LaunchPad 功能框图.....	19
图 4-2. 复位架构.....	21
图 4-3. PORz 复位信号树.....	22
图 4-4. WARMRESETn 复位信号树.....	23
图 4-5. AM263x LaunchPad 时钟树.....	24
图 4-6. QSPI 闪存接口.....	25
图 4-7. 电路板 ID EEPROM.....	26
图 4-8. 以太网 PHY #1.....	27
图 4-9. 以太网 PHY #2.....	29
图 4-10. I2C 目标.....	32
图 4-11. 工业应用 I2C LED 阵列.....	33
图 4-12. SoC SPI 至 BoosterPack.....	34
图 4-13. UART.....	35
图 4-14. MCAN 收发器和 BoosterPack 接头.....	36
图 4-15. FSI 10 引脚接头.....	38
图 4-16. JTAG 与 XDS110 的接口.....	38
图 4-17. 测试自动化接头.....	39
图 4-18. LIN 实例到 BoosterPack 接头.....	41
图 4-19. Micro SD 卡连接器.....	42
图 4-20. ADC/DAC 信号路径.....	43
图 4-21. ADC 和 DAC VREF 开关.....	44
图 4-22. EQEP 和 SDFM 信号映射.....	45
图 4-23. EPWM 信号到 BoosterPack 接头的映射.....	46
图 4-24. AM263x LaunchPad - 修订版 E2 BoosterPack 引脚排列.....	47
图 4-25. AM263x LaunchPad - 修订版 A BoosterPack 引脚排列.....	47

表格清单

表 3-1. USB Type C 电缆的拉电流能力和状态.....	13
表 3-2. 电压轨生成.....	13
表 3-3. 电源状态 LED.....	14
表 3-4. LaunchPad 按钮.....	16
表 3-5. 引导模式选择.....	17
表 3-6. 支持的引导模式.....	18
表 4-1. GPIO 映射表.....	20
表 4-2. 以太网 PHY #1 CPSW/ICSSM 选择.....	28
表 4-3. 以太网 PHY #1 配置 (strap) 电阻器.....	28
表 4-4. 以太网 PHY #2 CPSW/ICSSM 选择.....	30
表 4-5. 以太网 PHY #2 配置 (strap) 电阻器.....	30
表 4-6. 以太网 PHY #1 RJ45 连接器 LED 指示.....	31
表 4-7. 以太网 PHY #2 RJ45 连接器 LED 指示.....	31
表 4-8. I2C 寻址.....	32
表 4-9. SPI 多路复用器.....	34
表 4-10. MCAN 收发器工作模式.....	37
表 4-11. MCAN BoosterPack 多路复用器.....	37
表 4-12. 测试自动化 GPIO 映射.....	40
表 4-13. LIN 2:1 多路复用器.....	41
表 4-14. ADC BoosterPack 多路复用器.....	43
表 4-15. DAC VREF 开关.....	44
表 4-16. ADC VREF 开关.....	44
表 4-17. SDFM0 多路复用器.....	45
表 4-18. 引脚多路复用图例.....	49
表 4-19. J1 的引脚多路复用选项.....	49
表 4-20. J2 的引脚多路复用选项.....	49
表 4-21. J3 的引脚多路复用选项.....	50

表 4-22. J4 的引脚多路复用选项.....	50
表 4-23. J5 的引脚多路复用选项.....	50
表 4-24. J6 的引脚多路复用选项.....	51
表 4-25. J7 的引脚多路复用选项.....	51
表 4-26. J8 的引脚多路复用选项.....	52
表 4-27. 引脚多路复用图例.....	52
表 5-1. LP-AM263 修订版 E2→A BoosterPack 引脚排列对比.....	53

1 前言：使用前必读

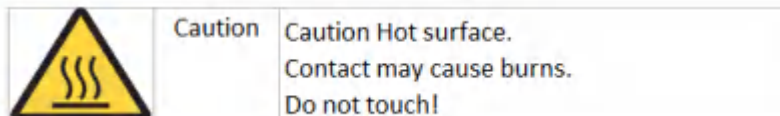
1.1 Sitara MCU+ Academy

TI 提供了 [MCU+ Academy](#)，这是一种使用 MCU+ 软件和工具在支持的器件上进行设计的资源。MCU+ Academy 具有易于使用的培训模块，涵盖入门基础知识和高级开发主题。

1.2 如果您需要协助

如果您有任何反馈意见或问题，请访问 TI 产品信息中心 (PIC) 和 [TI E2E™ 论坛](#)，其中提供了 Sitara MCU 和 AM263x LaunchPad 开发套件支持。有关 PIC 的联系信息，请访问 [TI 网站](#)。有关其他器件特定信息，请访问 [参考文档](#)。

1.3 重要使用说明



备注

AM263x LaunchPad 需要一个 5V、3A 的电源才能正常工作。虽然附带了 USB Type-C 电缆，但套件中不包含 5V、3A 电源，必须另行订购。据了解，[Belkin USB-C 墙壁充电器](#) 能够与该 LaunchPad 和随附的 Type-C 电缆搭配使用。有关电源要求的更多信息，请参阅[电源要求](#)。如果电源输入不足，则红色 LED (DS1) 将会亮起。有关电源状态 LED 的更多信息，请参阅[电源状态 LED](#)。

备注

外部电源或电源配件要求：

- 标称输出电压：5VDC
- 最大输出电流：3000mA
- 电力输送

备注

TI 建议使用符合适用地区安全标准（如 UL、CSA、VDE、CCC 和 PSE 等）的外部电源或电源配件。

2 套件概述

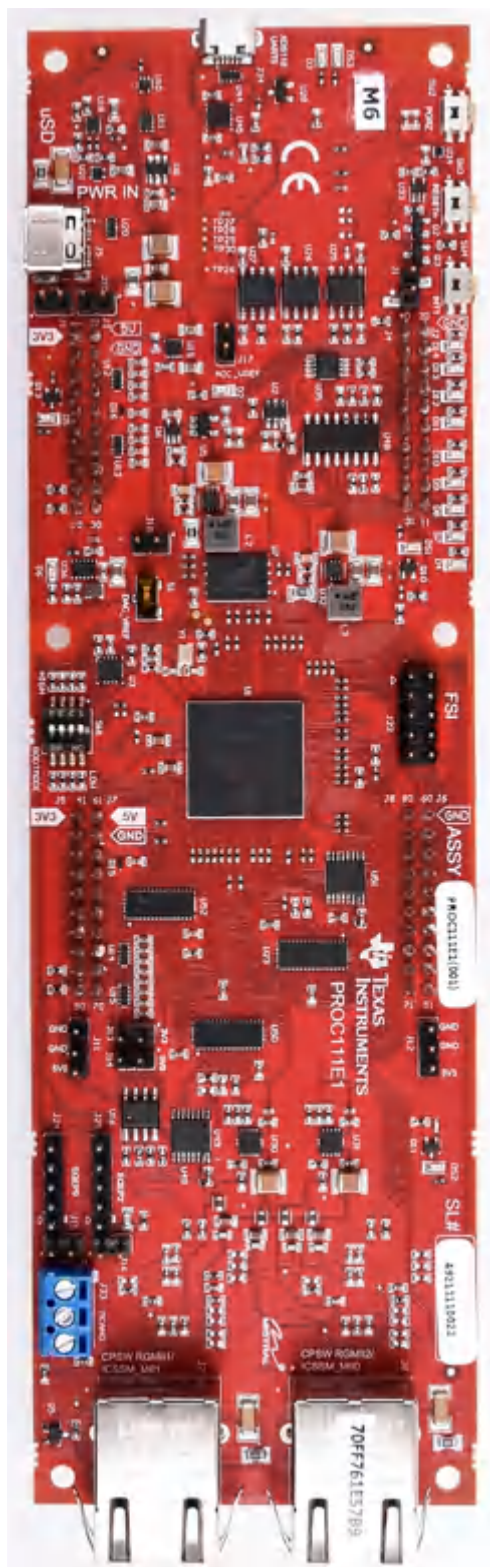


图 2-1. AM263x LaunchPad 电路板

图 2-2 展示了 AM263x LaunchPad 的总体顶层架构。

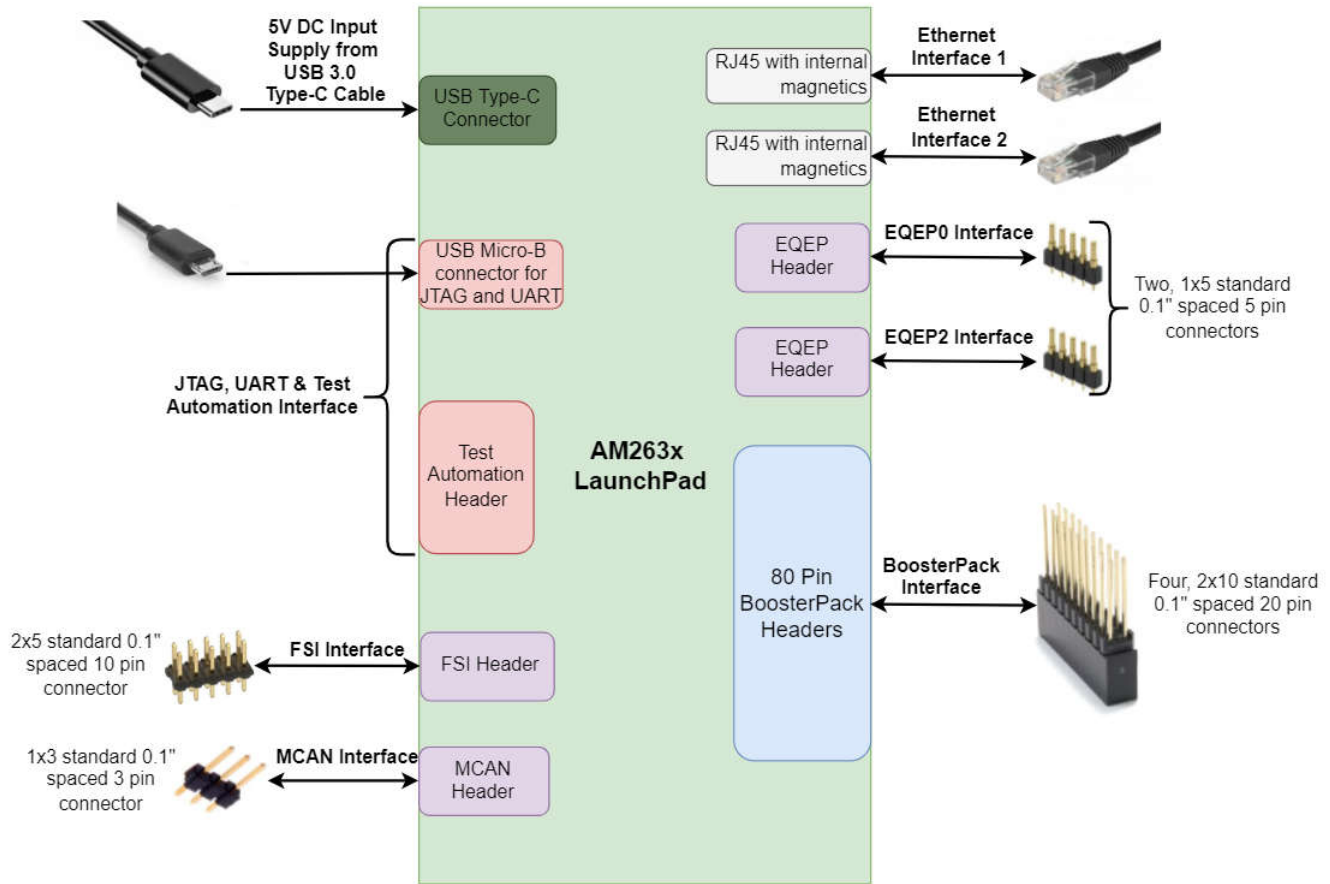


图 2-2. 系统架构

2.1 简介

AM263x LaunchPad™ 开发套件是一款适用于 Texas Instruments™ Sitara™ AM263x 系列微控制器 (MCU) 的简单、低成本硬件评估模块 (EVM)。此 EVM 具有用于编程和调试的板载仿真功能以及用于简化用户界面的按钮和 LED，可让您在 AM263x MCU 上轻松开始开发。该 LaunchPad 还具有两个独立的 BoosterPack XL 扩展连接器、一个板载控制器局域网 (CAN) 收发器、两个 RJ45 以太网端口，以及一个板载 XDS110 调试探针。

2.2 套件内容

Sitara AM263x 系列 LaunchPad 开发套件包含以下物品：

- AM263x Sitara 系列 LaunchPad 开发板
- USB Micro-B 电缆
- Micro SD 卡
- CAT5 以太网线缆

该套件不包括：

- USB Type-C 5V/3A 交流/直流电源
- USB Type-C 电缆

2.3 规格

2.3.1 主要特性

AM263x LaunchPad 具有以下特性：

- PCB 尺寸：
- 通过 5V、3A USB Type-C 输入供电
- 两个支持 1Gb 或 100Mb 速度的 RJ45 以太网端口
- 板载 XDS110 调试探针
- 三个按钮：
 - PORz
 - 用户中断
 - RESETz
- 以下 LED：
 - 电源状态
 - 用户测试
 - 以太网连接
 - I2C 驱动阵列
- 与板载 CAN 收发器的 CAN 连接
- 专用 FSI 连接器
- TI 测试自动化接头
- MMC 接口到 Micro SD 卡连接器
- 两个基于增强型正交编码器脉冲 (EQEP) 的独立编码器连接器
- 两个具有可堆叠接头的独立 BoosterPack XL (40 引脚) 标准连接器，用于更大限度地提高通过 BoosterPack 生态系统实现的扩展能力
- 板载存储器：
 - 128Mbyte QSPI 闪存
 - 1Mbyte I2C 电路板 ID EEPROM

2.3.2 组件标识

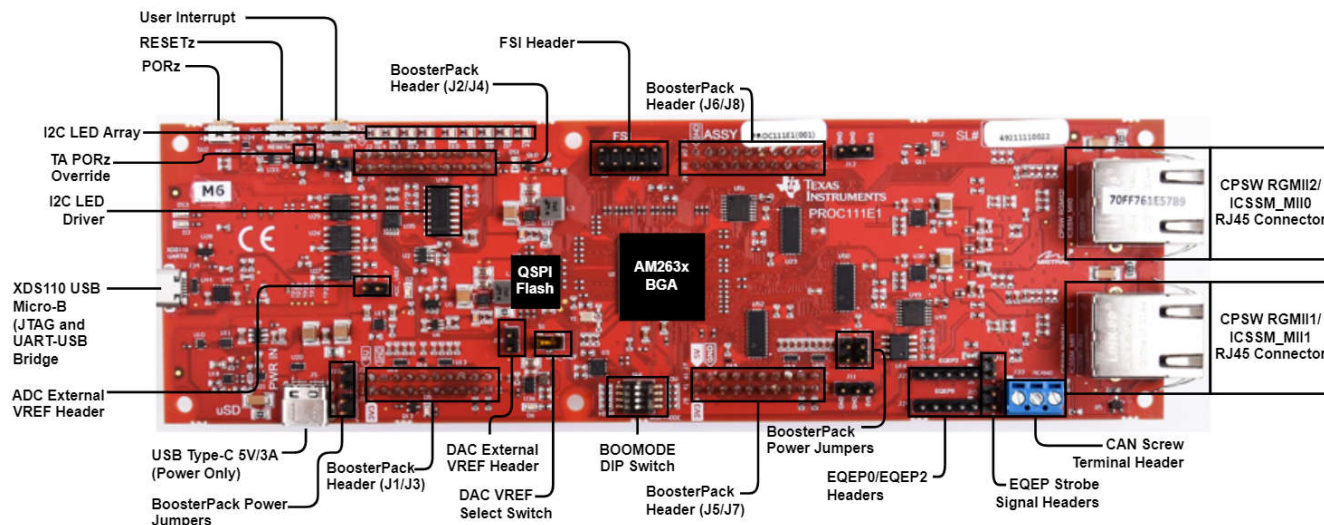


图 2-3. AM263x LaunchPad 顶部组件标识

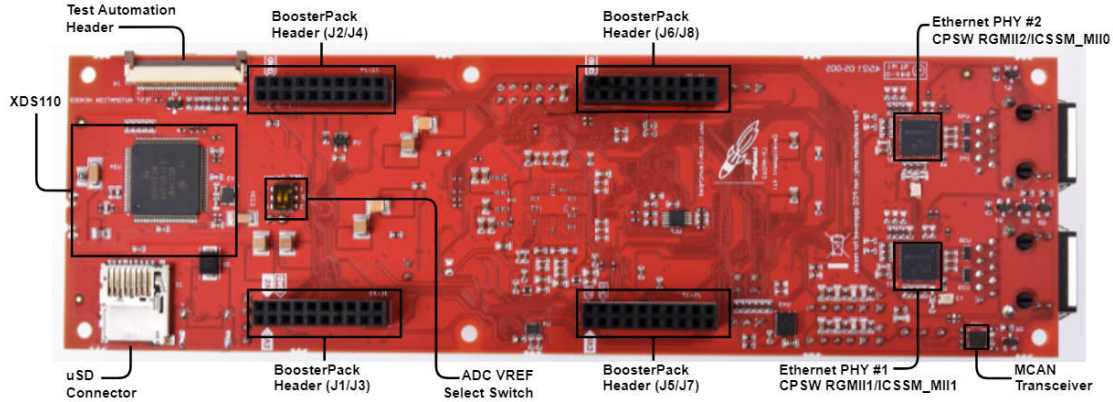


图 2-4. AM263x LaunchPad 底部组件标识

2.3.3 功能框图

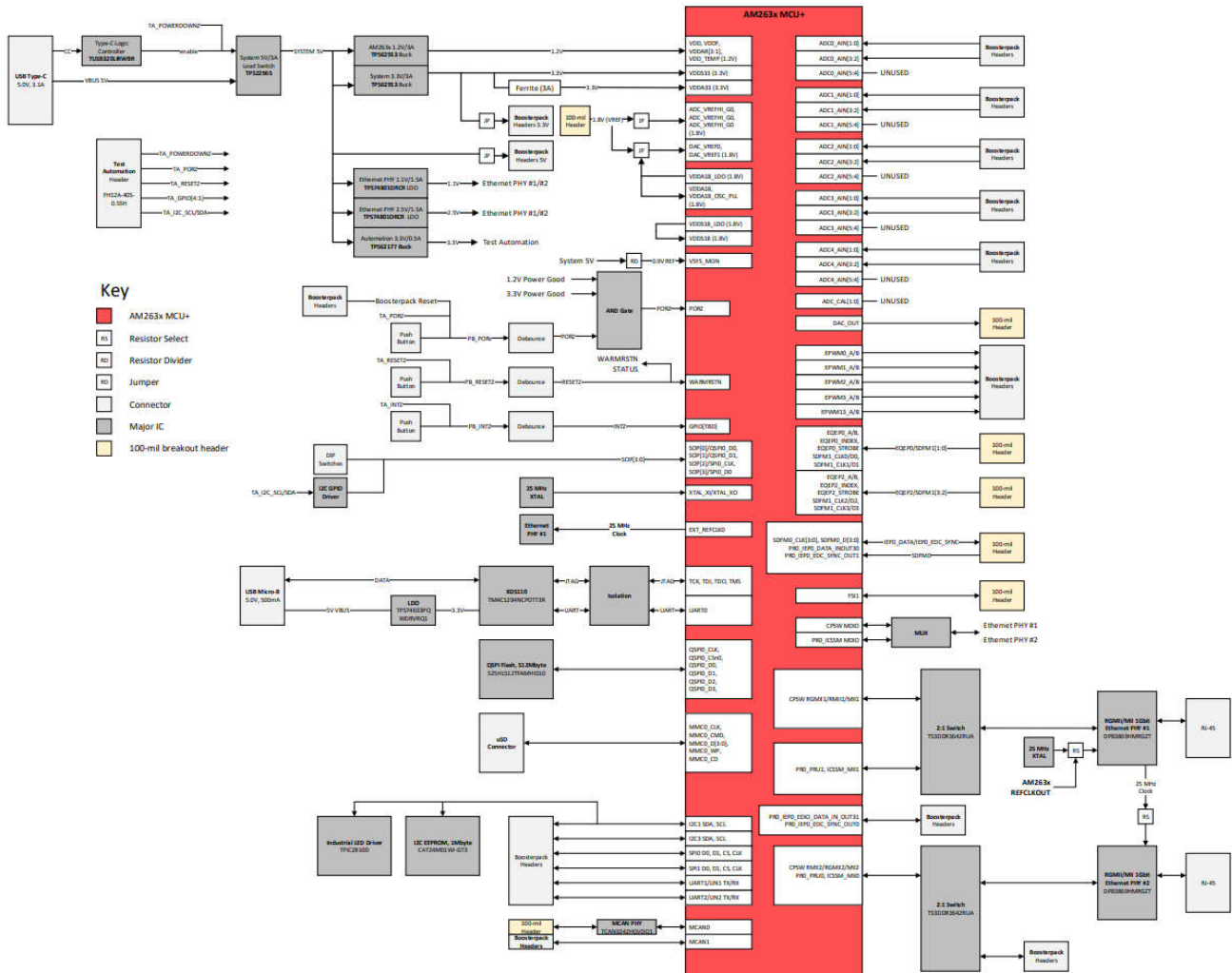


图 2-5. AM263x LaunchPad 功能框图

2.4 器件信息

AM263x Sitara™ Arm® 微控制器旨在满足下一代工业和汽车嵌入式产品复杂的实时处理需求。AM263x MCU 系列包含多个具有多达四个 400MHz Arm® Cortex®-R5F 内核的引脚对引脚兼容器件。可选择将 Arm® R5F 子系统编程为在锁步或双核模式下运行，从而实现多种功能安全配置。工业通信子系统 (PRU-ICSS) 支持集成工业以太网通信协议 (例如 PROFINET®、TSN、Ethernet/IP®、EtherCAT® 以及多个其他协议)、标准以太网连接和自定义 I/O 接口。该系列面向使用高级模拟感应和数字驱动模块的未来电机控制和数字电源应用而设计。

多个 R5F 内核排列成具有 256KB 共享紧耦合存储器 (TCM) 和 2MB 共享 SRAM 的集群子系统，显著降低了对外部存储器的需求。片上存储器、外设和互联中包含广泛的 ECC，增强了可靠性。由硬件安全管理器 (HSM) 管理的粒度防火墙支持开发人员满足严格的安全敏感型系统设计的要求。AM263x 器件还提供加解密加速和安全启动功能。

TI 为 AM263x 系列微控制器提供了一整套微控制器软件和开发工具。

2.5 BoosterPack

AM263x LaunchPad 开发套件提供了一种使用 AM263x 系列微控制器开发应用的简单、低成本的方法。

BoosterPack 是可插拔附加板，符合德州仪器 (TI) 制定的引脚排列标准。TI 和第三方 BoosterPack 生态系统极大地扩展了外设和潜在应用，让您可轻松使用 AM263x LaunchPad 进行探索。有关 AM263x LaunchPad 引脚排列的详细图示，请参阅 [BoosterPack 接头](#)

您还可以按照 TI 网站上的设计指南来构建自己的 BoosterPack。德州仪器 (TI) 甚至可以帮助您向社区的其他成员推广您的 BoosterPack。TI 提供多种途径，让您可以联系潜在客户。

2.6 合规性

选择的所有元件均符合 [RoHS 标准](#)。

2.7 安全性

AM263x LaunchPad 具有高安全性 - 现场安全 (HS-FS) 器件。HS-FS 器件能够使用一次性编程将器件从 HS-FS 型转换为高安全性 - 强制安全 (HS-SE) 型。

AM263x 器件在离开 TI 工厂时处于 HS-FS 状态，在这种状态下，客户密钥未进行编程且具有以下属性：

- 不强制执行安全启动过程
- M4 JTAG 端口已关闭
- R5 JTAG 端口已打开
- 安全子系统防火墙已关闭
- SoC 防火墙已打开
- ROM 引导需要 TI 签名的二进制文件 (加密是可选的)
- TIFS-MCU 二进制文件由 TI 私钥签名

一次性可编程 (OTP) Keywriter 可将安全器件从 HS-FS 转换为 HS-SE。OTP Keywriter 会将客户密钥编程到器件电子保险丝中，以强制安全启动并建立信任根。安全启动需要使用客户密钥对映像进行加密 (可选) 和签名，这由 SoC 进行验证。处于 HS-SE 状态的安全器件具有以下属性：

- M4、R5 JTAG 端口都已关闭
- 安全子系统和 SoC 防火墙均已关闭
- TIFS-MCU 和 SBL 需要使用有效的客户密钥进行签名

3 电路板设置

3.1 电源要求

AM263x LaunchPad 采用 5V、3A USB Type-C 输入供电。以下各节介绍了为 AM263x LaunchPad 供电的配电网络拓扑，该拓扑支持组件和基准电压。

与 AM263x LaunchPad 兼容的电源解决方案：

- 使用 USB Type-C 输入时：
 - 具有 USB-C 插座的 5V、3A 电源适配器
 - 具有固定 USB-C 电缆的 5V、3A 电源适配器
 - 具有电力输送分类的 PC USB Type-C 端口
 - Thunderbolt
 - USB 标识后面的电池

	USB 2.0 High Speeds 480 MBit/s	USB 3.0 (USB 3.1 Gen 1) Super Speed 5 GBit/s	USB 3.1 Gen 2 Super Speed Plus 10 GBit/s
Does NOT support Power Delivery			
Does support Power Delivery			
Thunderbolt			
Does support Power Delivery			

图 3-1. USB Type-C 电力输送分级

与 AM263x LaunchPad 不兼容的电源解决方案：

- 使用 USB Type-C 输入时：
 - 任何 USB 适配器电缆，例如：
 - Type-A 转 Type-C
 - Micro-B 转 Type-C
 - 直流桶形插孔转 Type-C
 - 具有 USB-C 固定电缆或插座的 5V、1.5A 电源适配器
 - PC USB Type-C 端口无法提供 3A 电流

3.1.1 使用 USB Type-C 连接器的电源输入

AM263x LaunchPad 通过 USB Type-C 连接供电。USB Type-C 电源能够在 5V 时提供 3A 电流，而且能通过 CC1 和 CC2 信号广播拉电流能力。在 AM263x LP 上，USB Type-C 连接器上的 CC1 和 CC2 与端口控制器 IC (TUSB320) 相连。此器件使用 CC 引脚来确定端口连接和分离、电缆方向、角色检测以及对 Type-C 电流模式的端口控制。CC 逻辑根据检测到的角色来确定 Type-C 电流模式为默认模式、中等模式还是高级模式。

引脚 PORT 通过电阻下拉接地，可将其配置为 UFP (面向上游的端口) 模式。实施 VBUS 检测来确定 UFP 模式下是否连接成功。OUT1 和 OUT2 引脚连接到或非门。OUT1 和 OUT2 引脚上均为低电平有效时，会广播连接状态下的高电流 (3A)，使 VUSB_5V0 电源开关提供 VSYS_5V0 电源，从而为其他稳压器和 LDO 供电。

在 UFP 模式下，该端口控制器 IC 在两个 CC 引脚上始终存在下拉电阻器。该端口控制器 IC 还会监控 CC 引脚上与由所连 DFP 表明的 Type-C 模式电流相对应的电压电平。该端口控制器 IC 会去除 CC 引脚的抖动，并等待 VBUS 检测后成功连接。作为 UFP，该端口控制器器件通过 OUT1 和 OUT2 GPIO 检测并将 DFP 广播的电流电平通信到系统中。

AM263x LP 电源要求为 5V、3A，如果无法提供所需电源，或非门的输出会变为低电平且禁用 VUSB_5V0 电源开关。因此，如果不满足电源要求，除 VCC3V3_TA 以外的所有电源都将保持关闭状态。只有电源能够提供 5V、3A，此电路板才能完全通电。

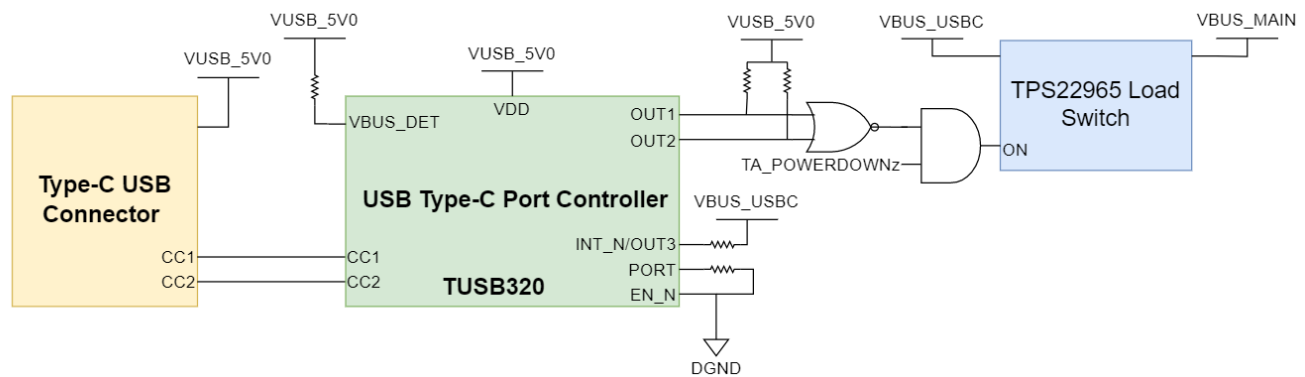


图 3-2. Type-C CC 配置

表 3-1. USB Type C 电缆的拉电流能力和状态

OUT1	OUT2	广播
H	H	未连接状态下的默认电流
H	L	连接状态下的默认电流
L	H	连接状态下的中等电流 (1.5A)
L	L	连接状态下的高电流 (3.0A)

AM263x LaunchPad 包含一个针对每个电源轨采用分立稳压器的电源方案。在电源的初始阶段，由 Type-C USB 连接器提供的 5V 电压用于生成 LaunchPad 所需的所有必要电压。

分立式直流/直流降压稳压器和 LDO 用于生成 AM263x 片上系统 (SoC) 及其他外设所需的电源。

表 3-2. 电压轨生成

元件	功能	电压输入	电压输出
TPS62913	AM263x 数字内核 1.2V	5.0V	1.2V
TPS74801	系统 3.3V	5.0V	3.3V
TSP74801	以太网 PHY 2.5V	5.0V	2.5V
TPS74801	以太网 PHY 1.1V	5.0V	1.1V
TPS62177	测试自动化接头 3.3V	5.0V	3.3V

3.1.2 电源状态 LED

板上提供了多个电源指示 LED，用于向用户指示主要电源的输出状态。这些 LED 指示各个域中的电源。

表 3-3. 电源状态 LED

名称	默认状态	操作	功能
D2	ON	VSYS_5V0	电源电压指示
D4	ON	VSYS_3V3	电源电压指示
D5	ON	PG_VDD_1V2	电源电压指示
D6	ON	VSYS_TA_3V3	电源电压指示
DS1	关闭	SAFETY_ERROR	电源电压错误指示 - VUSB_5V0
D3	关闭	XDS_PROGSTAZ1	LED 将在 Micro-B 连接建立后亮起
DS3	关闭	XDS_PROGSTAZ2	LED 将亮起，以指示正在通过 JTAG 进行通信

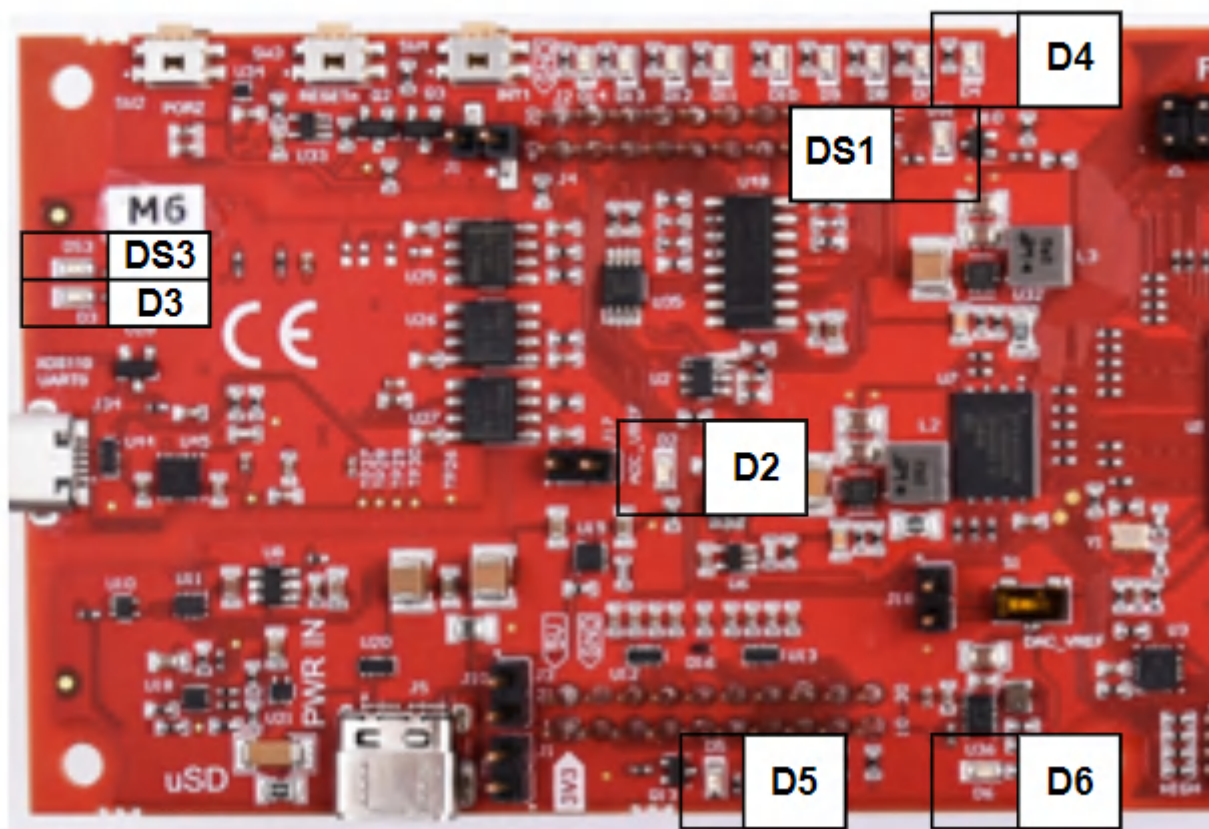


图 3-3. 电源状态 LED

3.1.3 电源树

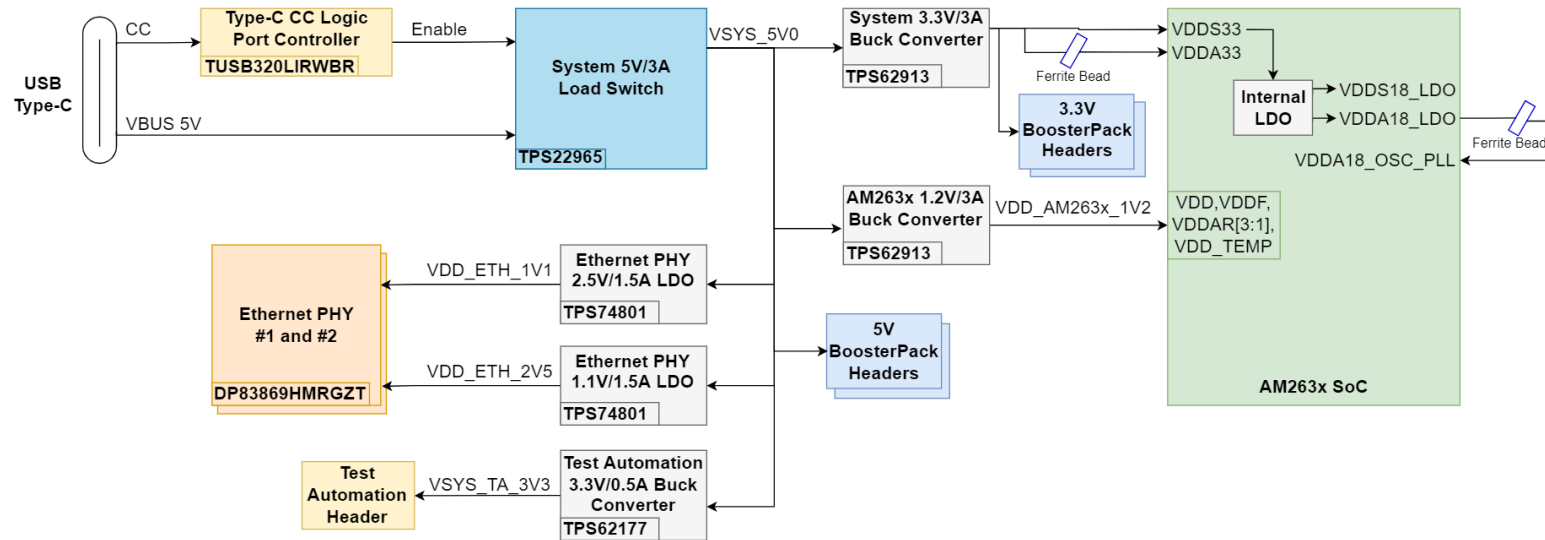


图 3-4. AM263x LaunchPad 的电源树图

3.2 按钮

该 LaunchPad 支持多个用户按钮，用于向 AM263x SoC 提供复位输入和用户中断。

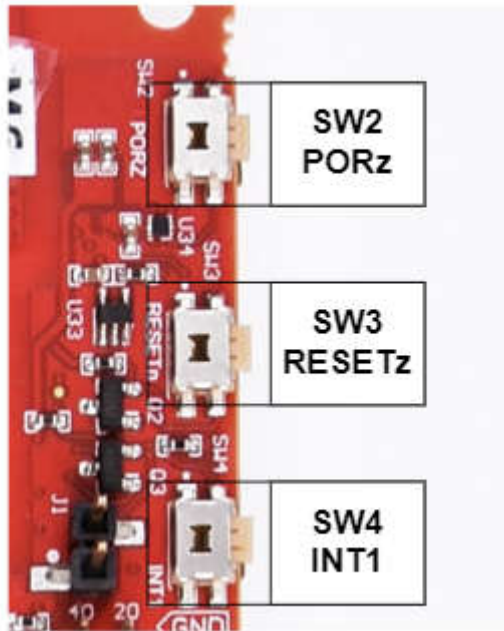


图 3-5. 按钮

表 3-4 列出了位于 AM263x LaunchPad 顶部的按钮。

表 3-4. LaunchPad 按钮

按钮	信号	功能
SW2	PORz	SoC PORz 复位输入
SW3	RESETz	SoC 热复位输入
SW4	INT1	用户中断信号

3.3 引导模式选择

AM263x 的引导模式由 DIP 开关 (SW1) 或测试自动化接头选择。当 PORz 切换时，测试自动化接头使用 I2C 扩展缓冲器来驱动引导模式。表 3-6 展示了支持的引导模式。表 3-5 展示了每种引导模式的 DIP 开关配置。

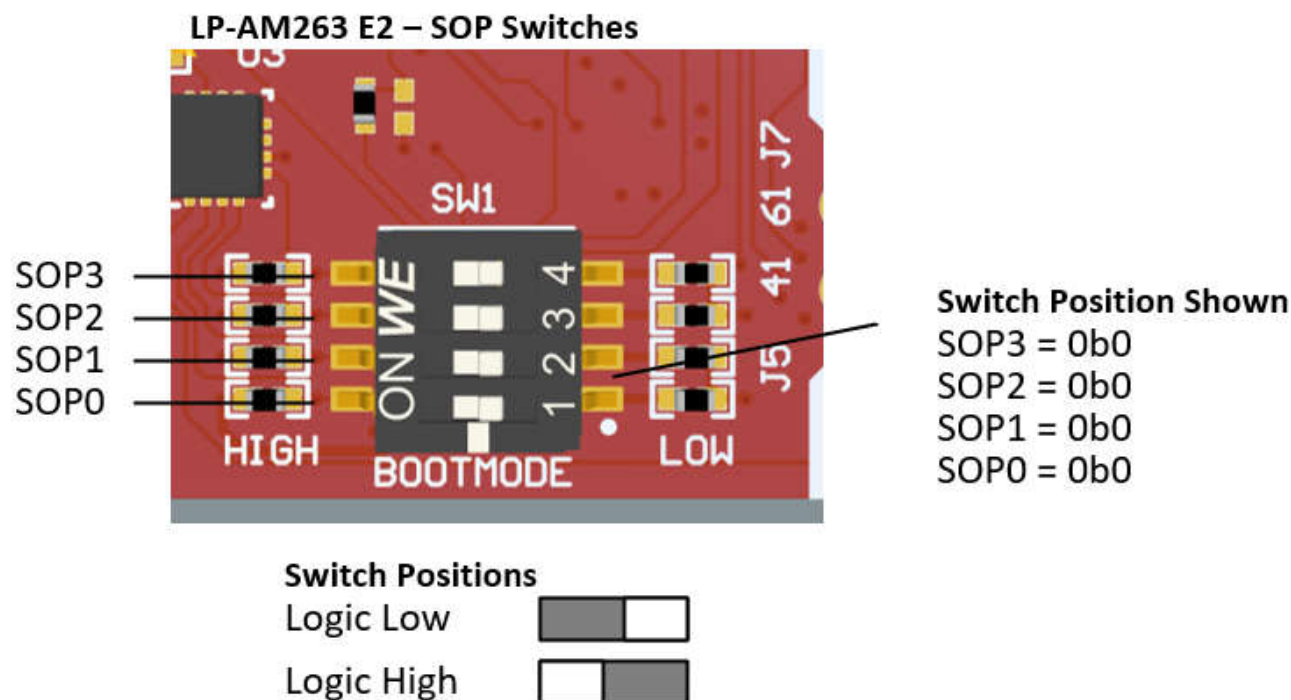


图 3-6. 引导模式 DIP 开关位置

表 3-5. 引导模式选择

启动模式	SPI0_D0_pad (SOP3)	SPI0_CLK_pad (SOP2)	QSPI_D1 (SOP1)	QSPI_D0 (SOP0)
QSPI (4S) - 四路读取模式	1	1	1	1
UART	1	1	1	0
QSPI (1S) - 单路读取模式	1	1	0	1
QSPI (4S) - 四路读取 UART 回退模式	1	0	1	1
QSPI (1S) - 单路读取 UART 回退模式	1	0	1	0
DevBoot	0	1	0	0
不受支持的引导模式	上文未定义的所有其他组合			

表 3-6. 支持的引导模式

引导模式/外设	引导介质/主机	注释
QSPI (4S) - 四路读取模式	QSPI 闪存	在四路读取模式下从 QSPI 闪存下载并引导 SBL。先尝试初级 SBL，如果初级 SBL 加载失败，则接着尝试次级 SBL。
UART	外部主机	从 UART 下载并引导 SBL。器件预期从 UART 获得 SBL。器件支持 XMODEM 协议以便通过 UART 进行下载。
QSPI (1S) - 单路读取模式	QSPI 闪存	在单路读取模式下从 QSPI 闪存下载并引导 SBL。先尝试初级 SBL，如果初级 SBL 加载失败，则接着尝试次级 SBL。
QSPI (4S) - 四路读取 UART 回退模式	QSPI 闪存/外部主机	在四路读取模式下从 QSPI 闪存下载并引导 SBL。先尝试初级 SBL，如果初级 SBL 加载失败，则接着尝试次级 SBL。如果次级 SBL 也失败，则通过 UART 接口从外部主机引导。
QSPI (1S) - 单路读取 UART 回退模式	QSPI 闪存/外部主机	在单路读取模式下从 QSPI 闪存下载并引导 SBL。先尝试初级 SBL，如果初级 SBL 加载失败，则接着尝试次级 SBL。如果次级 SBL 也失败，则通过 UART 接口从外部主机引导。
DevBoot	不适用	无 SBL。仅用于开发目的。

4.2 GPIO 映射

表 4-1. GPIO 映射表

GPIO 说明	GPIO	功能	网名称	活跃状态
CPSW RGMII1/MII1 多路复用器的使能控制	GPIO1	GPIO	RGMII1_ICSSM_MUX_EN_GPIO1	低电平
工业 LED 驱动器使能	GPIO25	GPIO	AM263_LED_ENABLE_GP25	低电平
用户定义的 LED	GPIO26	GPIO	AM263_LED_GPIO26	低电平
CAN 收发器的待机输入	GPIO51	GPIO	AM263_CAN_STB_GPIO51	高电平
多路复用器使能	GPIO58	GPIO	AM263_MUX_EN_GPIO58	高电平
BP 多路复用器的选择线路	GPIO63	GPIO	AM263_BP_MUX_SEL_GPIO63	低电平
PRU 多路复用器的选择线路	GPIO64	GPIO	AM263_PRU_MUX_SEL_GPIO64	低电平
CPSW RGMII1/MII1 多路复用器的选择线路	GPIO105	GPIO	RGMII1_ICSSM_MUX_SEL_GPIO105	低电平
SD 卡负载开关使能	GPIO122	GPIO	AM263_SD_ENABLE_GPIO122	低电平
SoC 中断	GPIO123	中断	AM263_INT1_PB_GPIO123	低电平

4.3 复位

图 4-2 展示了 AM263x LaunchPad 的复位架构

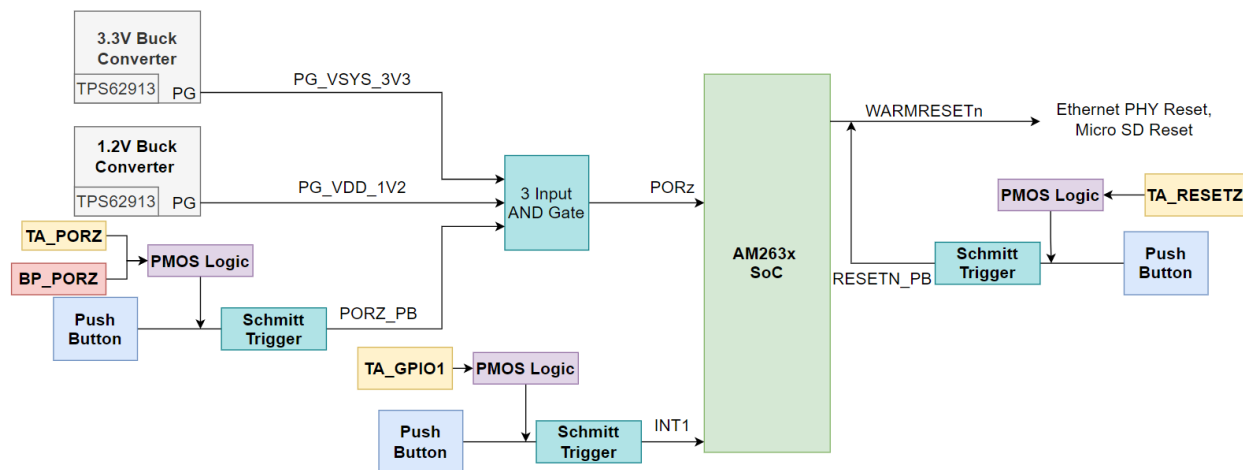


图 4-2. 复位架构

AM263x LaunchPad 具有以下复位：

- PORz 为上电复位
- WARMRESETn 为热复位

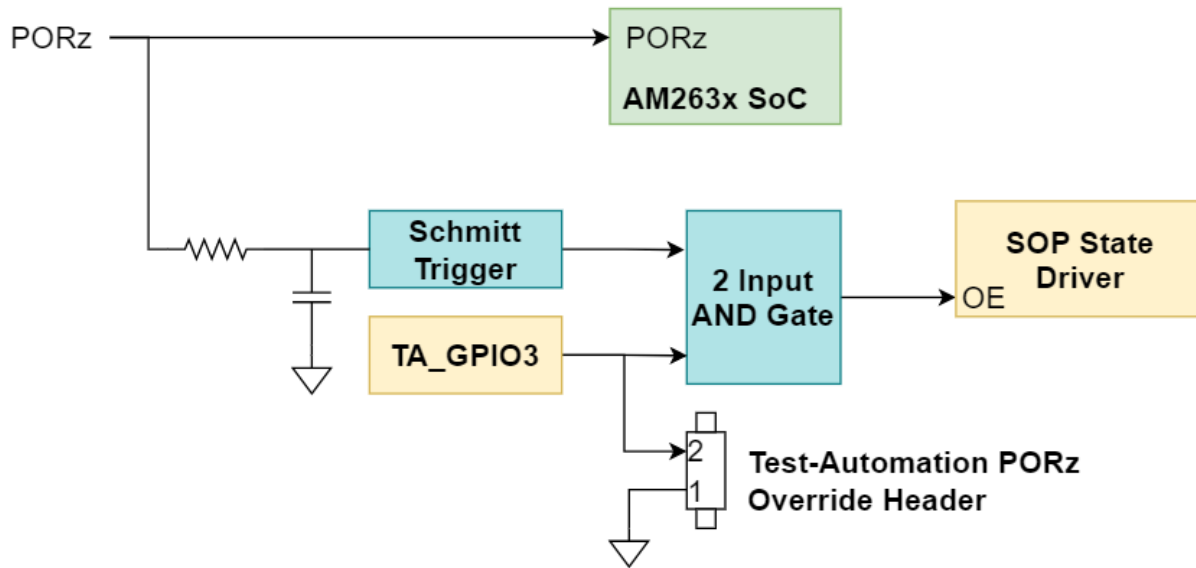


图 4-3. PORz 复位信号树

PORz 信号由 3 路输入与门驱动，后者会在以下情况下生成主域上电复位：

- 3.3V 降压转换器 (TPS62913) 电源正常输出因输出电压低于电源正常阈值而被驱动为低电平时。
- 1.2V 降压转换器 (TPS62912) 电源正常输出因输出电压低于电源正常阈值而被驱动为低电平时。
- 按下用户按钮 (SW2) 时。
- P 沟道 MOSFET 栅极的信号为逻辑低电平，这会导致 PMOS 的 V_{GS} 小于零，因此 PORz 信号会连接到 PMOS 漏极，而后者会直接连接到地。可为 PMOS 栅极生成逻辑低电平输入的信号包括：
 - 来自测试自动化接头的 TA_PORZ 输出
 - 来自任一 BoosterPack 站点的 BP_PORZ 输出。

PORz 信号连接到：

- AM263x SoC PORz 输入
- BOOTMODE 状态驱动器的输出使能输入
 - RC 滤波器在 GND 与 3.0V 电源之间产生 1ms 的延迟，以便 SOP 状态驱动器的输出使能输入保持低电平的时间超过 PORz 取消置位后所需的 SOP 保持时间。

借助测试自动化 PORz 覆盖接头，可在安装了跳线的情况下将 TA_GPIO3 保持为低电平。因而能够从测试自动化接口进行引导模式控制。

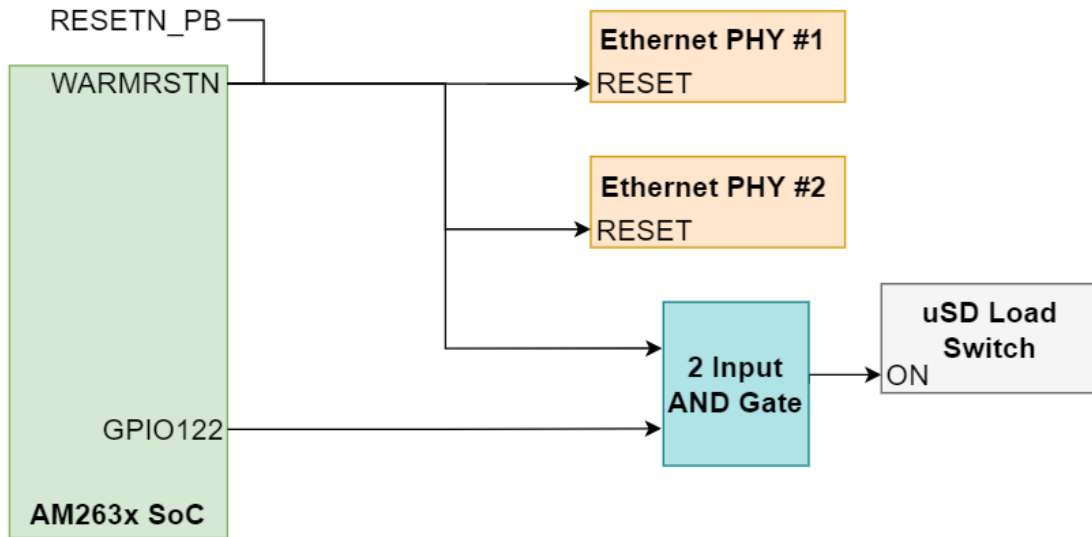


图 4-4. WARMRESETn 复位信号树

WARMRESETn 信号会在以下情况下生成主域热复位：

- 按下用户按钮 (SW3) 时。
- 测试自动化接头输出逻辑低电平信号 (TA_RESETz) 到 P 沟道 MOSFET 栅极，导致 PMOS 的 V_{GS} 小于零，因此 RESETz 信号会连接到直接与接地连接的 PMOS 漏极。

WARMRESETn 信号连接到：

- AM263x SoC WARMRESETN 输出
- 按下按钮+ PMOS 逻辑生成的 RESETN_PB 信号
- 通过 2 路输入与门的 Micro SD 负载开关控制输入以及 AM263x SoC 驱动 GPIO 信号 (GPIO122)
- 两个以太网 PHY 的复位输入

AM263x LaunchPad 还具有 SoC 的外部中断 INT1，以下情况下会发生该中断：

- 按下用户按钮 (SW4) 时。
- 测试自动化接头输出逻辑低电平信号 (TA_GPIO1) 到 P 沟道 MOSFET 栅极，导致 PMOS 的 V_{GS} 小于零，因此 INTn 信号会连接到直接与接地连接的 PMOS 漏极。

4.4 时钟

AM263x SoC 需要一个 25MHz 时钟输入用于 XTAL_XI。AM263x LaunchPad 采用 25MHz 晶体作为 SoC 时钟源。该 LaunchPad 还具有两个板载 25MHz 晶体来提供以太网 PHY 时钟信号。SoC 时钟信号输出 CLKOUT0 可以用作以太网 PHY #1 的时钟源，方法是将为 XTAL_XI 和 XTAL_XO 安装的电阻器从 25MHz 以太网 PHY #1 晶体上移除，并为 CLKOUT0 信号安装合适的电阻，使其路由到以太网 PHY 上 XI 引脚。

以太网 PHY #1 时钟信号输出 ETH1_CLKOUT 可以用作以太网 PHY #2 的时钟源，方法是将为 XTAL_XI 和 XTAL_XO 安装的电阻从 25MHz 以太网 PHY #2 晶体上移除，并为 ETH1_CLKOUT 信号安装合适的电阻，使其路由到以太网 PHY #2 上 XI 引脚。

该 LaunchPad 还需要一个 16MHz 时钟源来用于 XDS110，以便提供 UART-USB JTAG 支持。

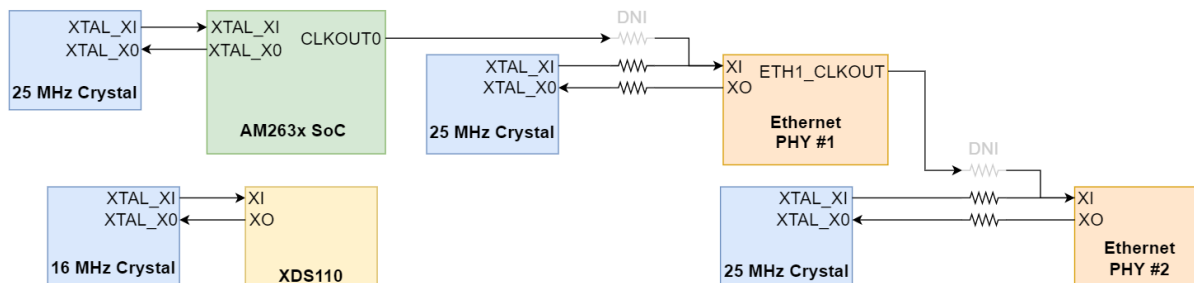


图 4-5. AM263x LaunchPad 时钟树

4.5 存储器接口

4.5.1 QSPI

AM263x LaunchPad 具有一个 128Mbit QSPI 闪存器件 (S25FL128SAGNFI000)，该闪存器件连接到 AM263x SoC 的 QSPI0 接口。QSPI 接口支持存储器速度高达 104MHz 的单一数据速率。QSPI 闪存由 3.3V 系统电源供电。

备注

闪存通常具有一个复位引脚。LaunchPad 中使用的 WSON 闪存封装没有复位引脚。

QSPI0_D0/D1 信号也用于 BOOTMODE 控制逻辑。通过使用多个 10K Ω 电阻器，可在该值锁存后隔离 BOOTMODE 控制逻辑。

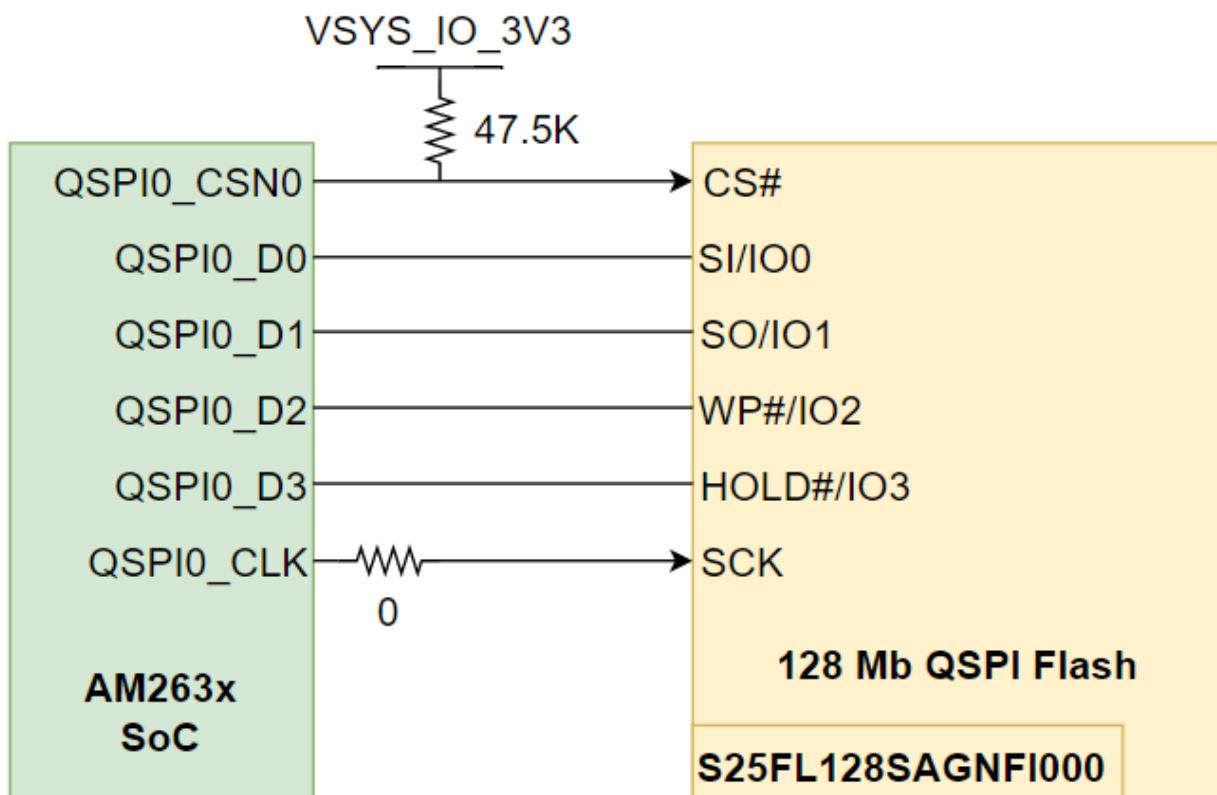


图 4-6. QSPI 闪存接口

4.5.2 电路板 ID EEPROM

AM263x LaunchPad 具有一个基于 I2C 的 1Mbit EEPROM (CAT23M01WI-GT3) 来存储电路板配置详情。电路板 ID EEPROM 连接到 AM263x SoC 的 I2C1 接口。EEPROM 的默认 I2C 地址通过上拉地址引脚 A1 并将地址引脚 A2 下拉至地设为 0x52。EEPROM 的写保护引脚默认为下拉至地，因此写保护处于禁用状态。

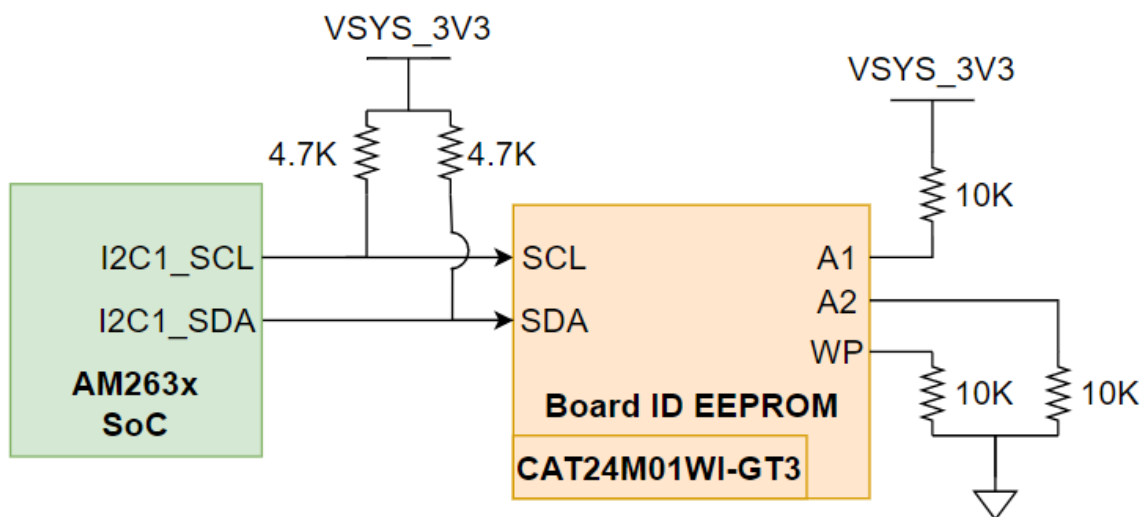


图 4-7. 电路板 ID EEPROM

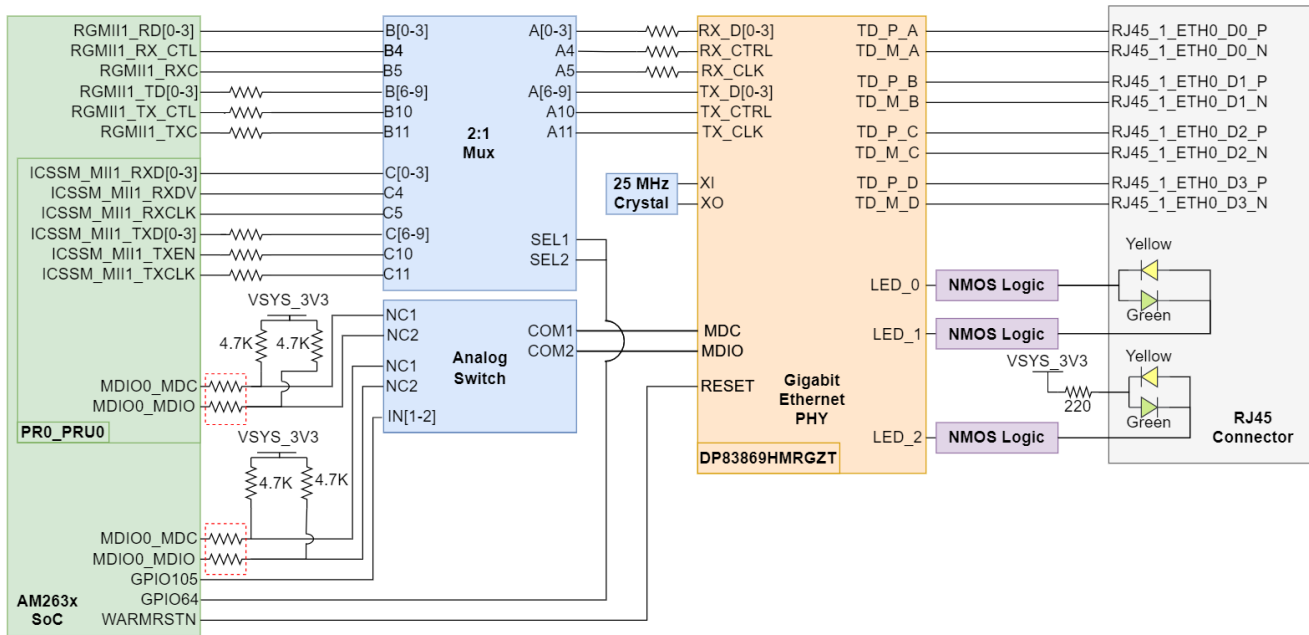
4.6 以太网接口

4.6.1 以太网 PHY #1 - CPSW RGMII/ICSSM

备注

TRM 中提供的 PRU 内部引脚多路复用映射是 PRU 原始硬件定义的一部分。但是，由于 IP 和相关固件配置提供的灵活性，这未必是硬性要求。AM65x 的第一个 PRU 实施方案在初始 SoC 集成期间交换了 MII TX 引脚，并在后续 PRU 修订版中保留了该约定，以实现固件重用。要使用 SDK 固件，请使用 SYSCONFIG 生成的 PRU 引脚映射。

AM263x LaunchPad 采用一个 48 引脚以太网 PHY (DP83869HMRGZT)，该 PHY 连接到 CPSW RGMII 或一个片上可编程实时单元和工业通信子系统 (PRU-ICSS)。2:1 多路复用器负责在 RGMII 或 PRU-ICSS 信号之间进行选择。该 PHY 配置为广播 1Gb 操作。该 PHY 的以太网数据信号端接至 RJ45 连接器。电路板使用 RJ45 连接器来提供以太网 10/100/1000Mbps 连接，并集成电磁元件和 LED 来提供链路和活动指示。



- A. 用红色虚线框标出的串联终端电阻从 0Ω 更新为 33Ω，以提高 AM263x MCU MDIO 引脚和连接的 PHY 引脚之间的信号完整性。修改由 LaunchPad 顶部靠近 PORZ 按钮的“M1”标签表示。

图 4-8. 以太网 PHY #1

该以太网 PHY 需要三个单独的电源。VDDIO 是系统生成的 3.3V 电源。以太网 PHY 的 1.1V 和 2.5V 电源有专用的 LDO。

靠近 SoC 的发送时钟和数据信号上存在串联终端电阻器。靠近以太网 PHY 的接收时钟和数据信号上存在串联终端电阻器。

从 SoC 到 PHY 的 MDC 和 MDIO 信号需要将 4.7K Ω 上拉电阻器连接到 3.3V 系统电源电压，才能正常工作。模拟开关 (TS5A23159DGSR) 负责在 CPSW MDIO/MDC 和 ICSSM MDIO/MDC 信号之间进行选择并将其中一个信号路由至以太网 PHY。

2:1 多路复用器和模拟开关都由负责在 CPSW RGMII 和 ICSSM 信号之间进行选择 GPIO 信号控制。

表 4-2. 以太网 PHY #1 CPSW/ICSSM 选择

GPIO105	条件	多路复用器的功能
低电平	已选择 RGMII CPSW	端口 A $\leftrightarrow$ 端口 B
高电平	选择了 ICSSM	端口 A $\leftrightarrow$ 端口 C

该以太网 PHY 的复位输入由 WARMRESET AM263x SoC 输出信号控制。

以太网 PHY 使用很多功能引脚用作 Strap 配置选项，以便将器件置于特定的运行模式。

表 4-3. 以太网 PHY #1 配置 (strap) 电阻器

功能引脚	默认模式	LP 中的模式	功能
RX_D0	0	3	PHY 地址：0011
RX_D1	0	0	
JTAG_TDO/GPIO_1	0	0	RGMII 至铜线
RX_D3	0	0	
RX_D2	0	0	
LED_0	0	0	自动协商，广播 1000/100/10，自动 MDI-X
RX_ER	0	0	
LED_2	0	0	
RX_DV	0	0	端口镜像已禁用

备注

每个配置 (strap) 引脚都具有一个 9K Ω 的内部下拉电阻

备注

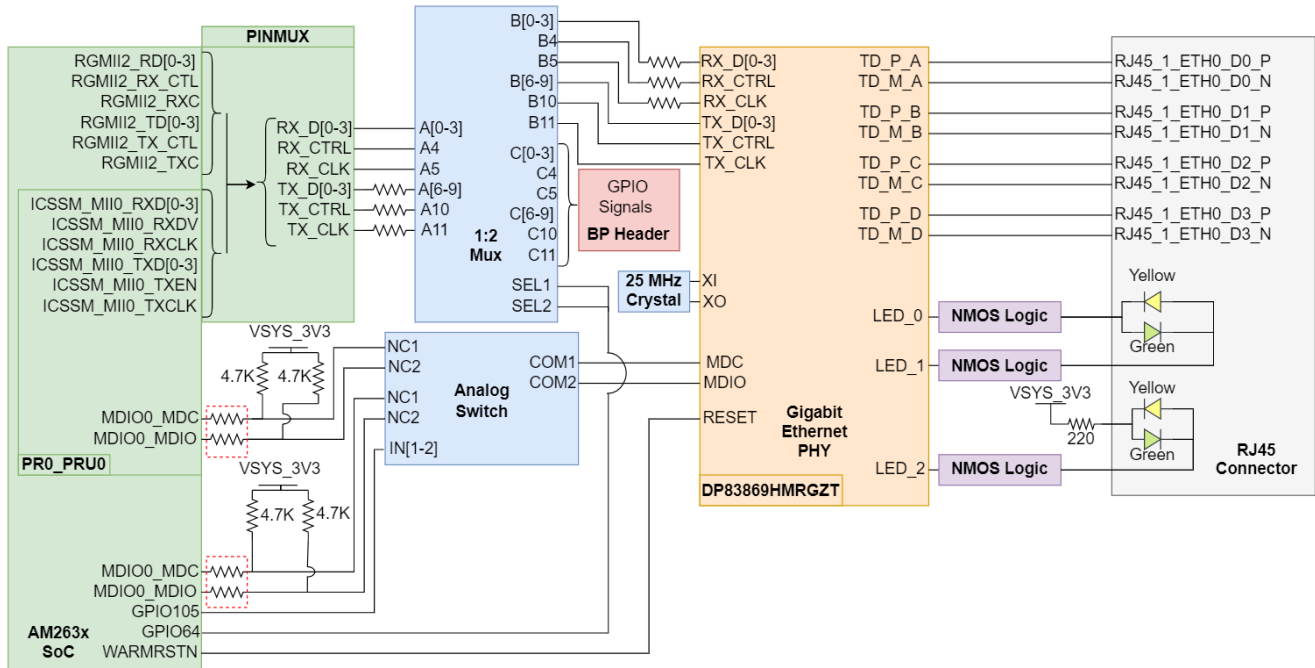
RX_D0 和 RX_D1 都采用 4 级配置 (strap) 电阻器模式方案。所有其他信号都采用 2 级配置 (strap) 电阻模式。

4.6.2 以太网 PHY #2 : CPSW RGMII/ICSSM

备注

TRM 中提供的 PRU 内部引脚多路复用映射是 PRU 原始硬件定义的一部分。但是，由于 IP 和相关固件配置提供的灵活性，这未必是硬性要求。AM65x 的第一个 PRU 实施方案在初始 SoC 集成期间交换了 MII TX 引脚，并在后续 PRU 修订版中保留了该约定，以实现固件重用。要使用 SDK 固件，请使用 SYSCONFIG 生成的 PRU 引脚映射。

AM263x LaunchPad 采用一个 48 引脚以太网 PHY (DP83869HMRGZT)，该 PHY 连接到 CPSW RGMII 或一个片上可编程实时单元和工业通信子系统 (PRU-ICSS)。RGMII CPSW 端口和 ICSSM 在 AM263x SoC 上通过内部进行引脚多路复用。有关信号内部多路复用的更多信息，请参阅[引脚多路复用映射](#)。该 PHY 配置为广播 1Gb 操作。该 PHY 的以太网数据信号端接至 RJ45 连接器。电路板使用 RJ45 连接器来提供以太网 10/100/1000Mbps 连接，并集成电磁元件和 LED 来提供链路和活动指示。



- A. 用红色虚线框标出的串联终端电阻从 0Ω 更新为 33Ω ，以提高 AM263x MCU MDIO 引脚和连接的 PHY 引脚之间的信号完整性。修改由 LaunchPad 顶部靠近 PORz 按钮的“M1”标签表示。

图 4-9. 以太网 PHY #2

该以太网 PHY 需要三个单独的电源。VDDIO 是系统生成的 3.3V 电源。以太网 PHY 的 1.1V 和 2.5V 电源有专用的 LDO。

靠近 SoC 的发送时钟和数据信号上存在串联终端电阻器。靠近以太网 PHY 的接收时钟和数据信号上存在串联终端电阻器。

从 SoC 到 PHY 的 MDC 和 MDIO 信号需要将 4.7K Ω 上拉电阻器连接到 3.3V 系统电源电压，才能正常工作。模拟开关 (TS5A23159DGSR) 负责在 CPSW MDIO/MDC 和 ICSSM MDIO/MDC 信号之间进行选择并将其中一个信号路由至以太网 PHY。

AM263x 内部引脚多路复用器用于在 CPSW RGMII 和 ICSSM 信号之间进行选择。然后，信号会路由至 1:2 多路复用器 (TS3DDR3812RUAR)，当 BoosterPack 应用中使用 PRU GPIO 信号时，该器件负责选择将信号映射到以太网 PHY 或者 BP 接头。AM263x SoC GPIO 选择信号可用于驱动 1:2 多路复用器。

表 4-4. 以太网 PHY #2 CPSW/ICSSM 选择

GPIO64	条件	多路复用器的功能
低电平	选择了以太网 PHY	端口 A $\leftrightarrow$ 端口 B
高电平	选择了 BoosterPack 接头	端口 A $\leftrightarrow$ 端口 C

该以太网 PHY 的复位输入由 WARMRESET AM263x SoC 输出信号控制。

以太网 PHY 使用很多功能引脚用作 Strap 配置选项，以便将器件置于特定的运行模式。

表 4-5. 以太网 PHY #2 配置 (strap) 电阻器

功能引脚	默认模式	LP 中的模式	功能
RX_D0	0	0	PHY 地址：1100
RX_D1	0	3	
JTAG_TDO/GPIO_1	0	0	RGMII 至铜线
RX_D3	0	0	
RX_D2	0	0	
LED_0	0	0	自动协商，广播 1000/100/10，自动 MDI-X
RX_ER	0	0	
LED_2	0	0	
RX_DV	0	0	端口镜像已禁用

备注

每个配置 (strap) 引脚都具有一个 9K Ω 的内部下拉电阻

备注

RX_D0 和 RX_D1 都采用 4 级配置 (strap) 电阻器模式方案。所有其他信号都采用 2 级配置 (strap) 电阻模式。

4.6.3 RJ45 连接器中的 LED 指示

AM263x LaunchPad 具有两个 RJ45 网络端口，用于传输 AM263x SoC 的 CPSW RGMII 和 ICSSM 信号。每个 RJ45 连接器都包含两个双色 LED，用于指示链接和活动。

以太网 PHY #1 的 RJ45 连接器 LED 指示：

表 4-6. 以太网 PHY #1 RJ45 连接器 LED 指示

LED	颜色	指示
右侧 LED	绿色	以太网 PHY 电源已建立
	黄色	发送或接收活动
左侧 LED	绿色	连接良好
	黄色	1000BT 连接已建立

以太网 PHY #2 的 RJ45 连接器 LED 指示：

表 4-7. 以太网 PHY #2 RJ45 连接器 LED 指示

LED	颜色	指示
右侧 LED	绿色	以太网 PHY 电源已建立
	黄色	发送或接收活动
左侧 LED	绿色	连接良好
	黄色	1000BT 链接已建立

4.7 I2C

AM263x LaunchPad 采用两个 AM263x SoC 内部集成电路 (I2C) 端口来用作各种目标的控制器。务必要将所有 I2C 数据和时钟线路上拉至 3.3V 系统电压源来实现通信。

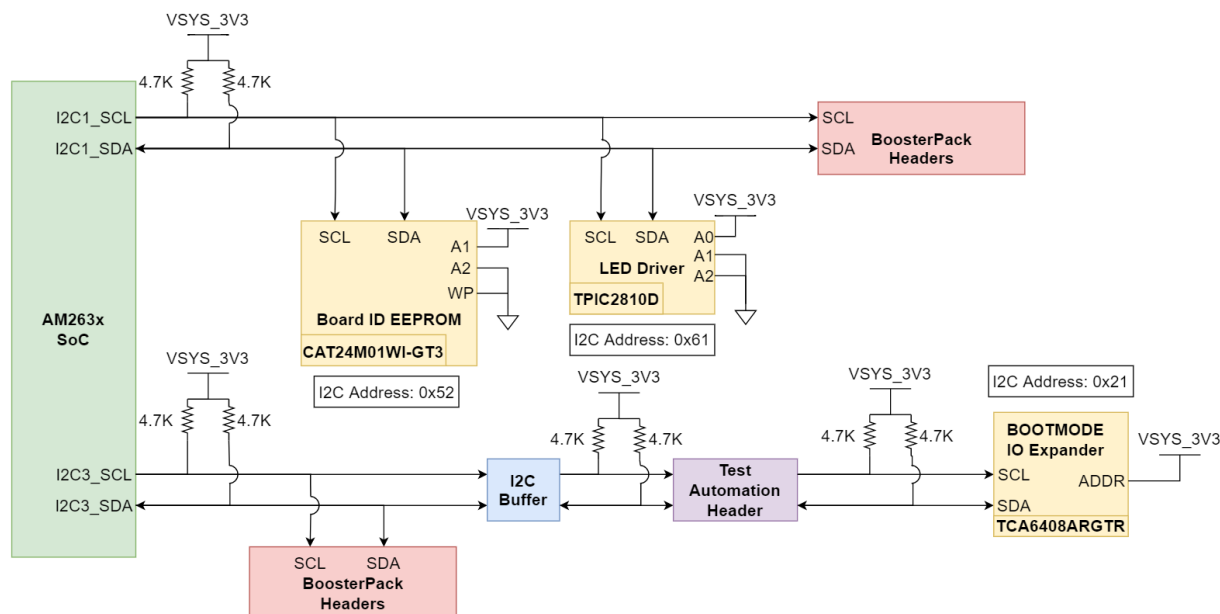


图 4-10. I2C 目标

表 4-8. I2C 寻址

目标	I2C 实例	I2C 地址位说明	器件寻址	LaunchPad 配置	I2C 地址
电路板 ID EEPROM	I2C1	器件地址的前 4 位设为 1010，接下来的两位由 A2 和 A1 引脚设定，而第七位 <u>a16</u> 是最重要的内部地址位	0b10110[A2][A1][a16] A1 连接到 3.3V 电源 A2 连接到地	0b1010010	0x52
LED 驱动器	I2C1	目标地址的前四位为 1100，接下来的三位由 A2、A1 和 A0 决定	0b1100[A2][A1][A0] A2/A1 连接到地 A0 连接到 3.3V 电源	0b1100001	0x61
BoosterPack 接头	I2C1	取决于目标			
BOOSTMODE IO 扩展器	I2C3/TA_I2C	目标地址的前 6 位设为 010000，接下来的一位由 IO 扩展器的地址引脚决定	0b010000[ADDR] ADDR 引脚连接到 3.3V 电源	0b0100001	0x21
BoosterPack 接头	I2C3	取决于目标			

备注

带有下划线的地址位是固定的，具体取决于器件寻址，并无法进行配置。

4.8 工业应用 LED

AM263x LaunchPad 具有一个 LED 驱动器 (TPIC2810D)，用于驱动工业通信 LED。该驱动器连接到八个绿色 LED 并具有一个 I2C 地址，即 0x61。

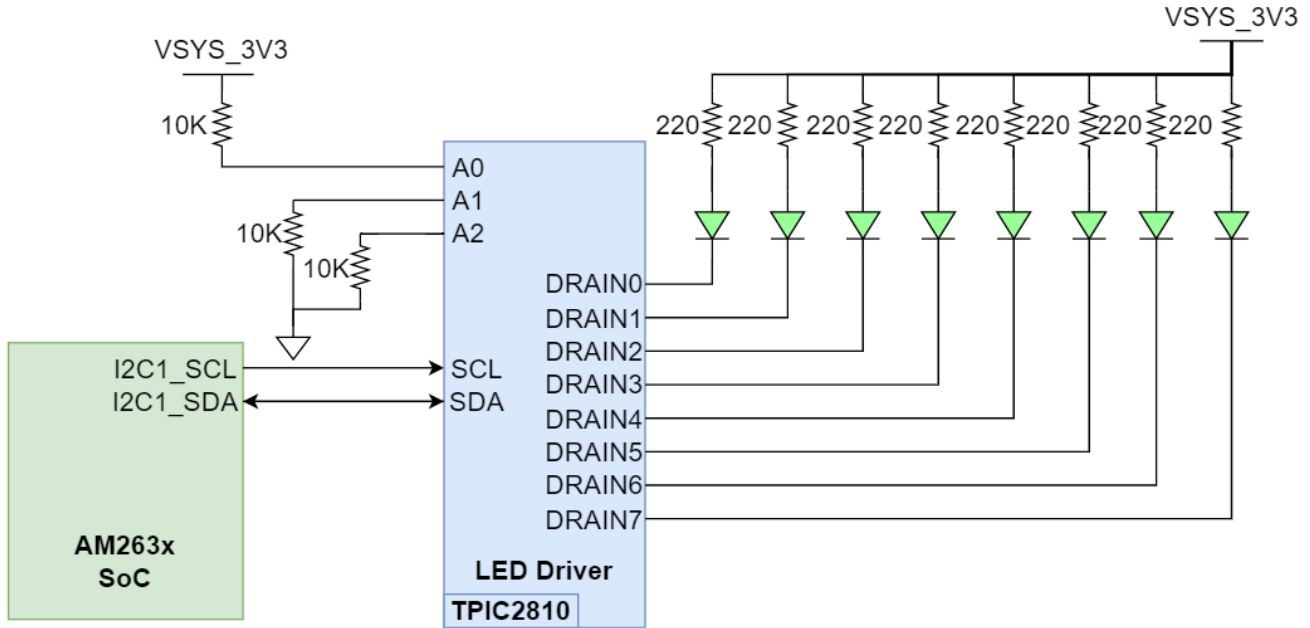


图 4-11. 工业应用 I2C LED 阵列

4.9 SPI

AM263x LaunchPad 会将两个 SPI 实例 (SPI0、SPI1) 从 AM263x SoC 映射到 BoosterPack 接头。串联终端电阻器靠近每个 SPI 时钟和 SPI D0 信号的 SoC 放置。2:1 多路复用器 (SN74CB3Q3257PWR) 负责选择 SPI 信号来实现正确的功能。该多路复用器由 AM263x SoC 生成的两个 GPIO 信号驱动。

表 4-9. SPI 多路复用器

输出使能 (OE)	选择 (S)	输入/输出	功能
低	低	A ↔ B1	A 端口 = B1 端口
低	高	A ↔ B2	A 端口 = B2 端口
高	X	高阻态	断开

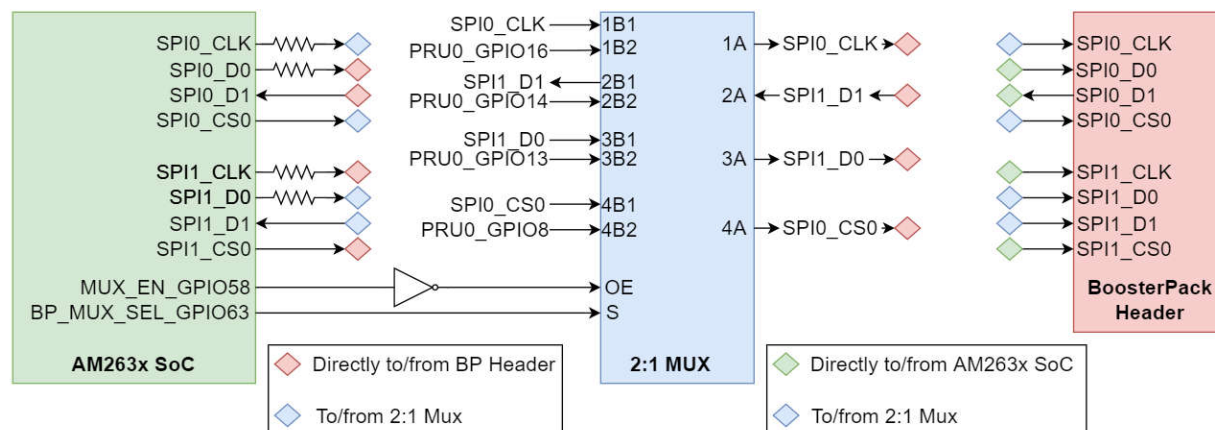


图 4-12. SoC SPI 至 BoosterPack

4.10 UART

AM263x LaunchPad 使用 XDS110 作为 USB2.0 转 UART 桥接器来实现终端访问。AM263x SoC 的 UART0 发送和接收信号由一个双通道隔离缓冲器 (ISO7221DR) 映射到 XDS110，用于从 3.3V IO 电压电源转换为 3.3V XDS 电源。XDS110 连接到 Micro-B USB 连接器来传输 USB 2.0 信号。瞬态电压抑制器件 (TPD4E004DRYR) 可为 USB 2.0 信号提供 ESD 保护。Micro-B USB 连接器的 VBUS 5V 电源会映射到低压降稳压器 (TPS79601DRBR) 来产生 3.3V XDS110 电源。由于为 XDS110 采用单独的 3.3V 电源，仿真器可以在 LaunchPad 断电时保持连接。

单独的 UART 实例可直接映射到 BoosterPack 接头。

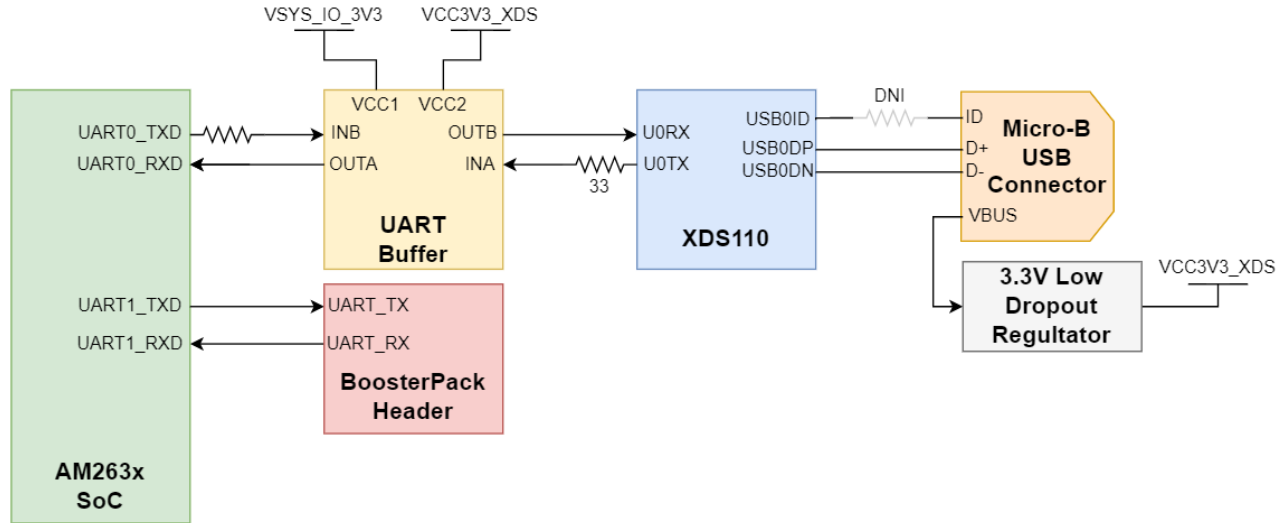


图 4-13. UART

4.11 MCAN

该 LaunchPad 具有一个单通道 MCAN 收发器 (TCAN1044VDRBTQ1)，后者连接到 AM263x SoC 的 MCAN0 接口。该 MCAN 收发器具有两个电源输入，VIO 是收发器 3.3V 系统电平转换电源电压，VCC 是收发器 5V 电源电压。SoC 的 CAN 发送数据输入映射到收发器的 TXD，而收发器的 CAN 接收数据输出映射到 SoC 的 MCAN RX 信号。

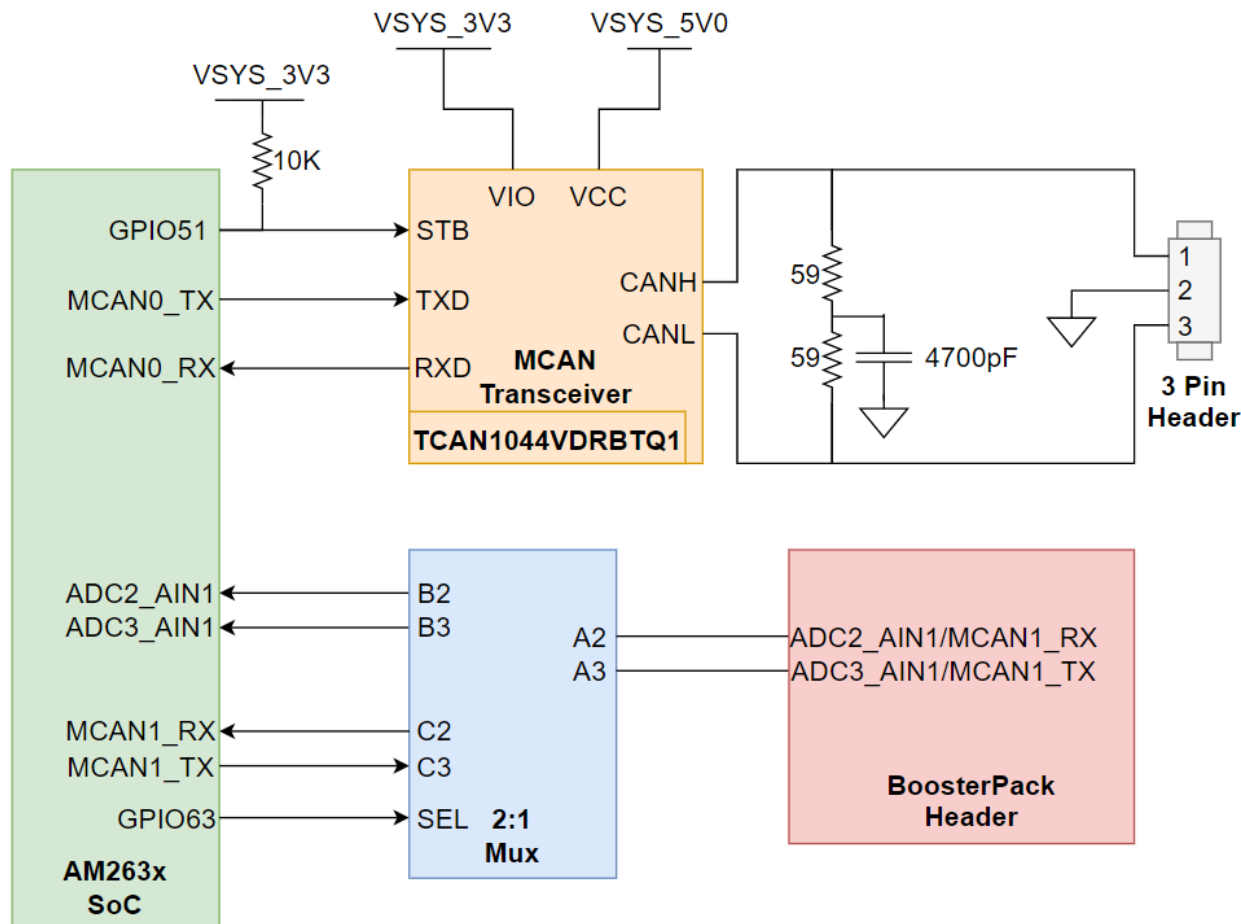


图 4-14. MCAN 收发器和 BoosterPack 接头

该系统在 CANH 和 CANL 信号上具有一个 120Ω 分裂端接，用于改进 EMI 性能。分裂端接可消除开始和结束消息传输时出现的总线共模电压波动，从而改善网络的电磁辐射性能。

低电平和高电平 CAN 总线输入输出线路都端接至一个三引脚接头。

待机控制信号为 AM263x SoC GPIO 信号。STB 控制输入具有一个上拉电阻器，用于将收发器置于低功耗待机模式，以防系统功耗过大。下表展示了 MCAN 收发器工作模式与 STB 控制输入逻辑之间的关系。

表 4-10. MCAN 收发器工作模式

STB	器件模式	驱动器	接收器	RXD 引脚
高电平	低电流待机模式且总线处于唤醒状态	禁用	低功耗接收器且总线监视器启用	高电平（隐性），直到接收到有效的 WUP
低电平	正常模式	启用	启用	镜像总线状态

存在一个未连接到收发器的单独 MCAN1 接口。MCAN1 通过一个 2:1 多路复用器连接到 BoosterPack 接头。该多路复用器负责选择是将 ADC 输入还是 MCAN 信号映射到 BoosterPack 接头。

表 4-11. MCAN BoosterPack 多路复用器

GPIO63	条件	多路复用器的功能
低电平	选择了 ADC 输入	端口 A ↔ 端口 B
高电平	选择了 MCAN TX/RX	端口 A ↔ 端口 C

4.12 FSI

AM263x LaunchPad 通过将 SoC 信号端接至 10 引脚接头来提供快速串行接口。该接口具有两个数据线路和一个时钟线路，用于接收和发送信号。该 10 引脚接头连接到 3.3V 系统电压电源。

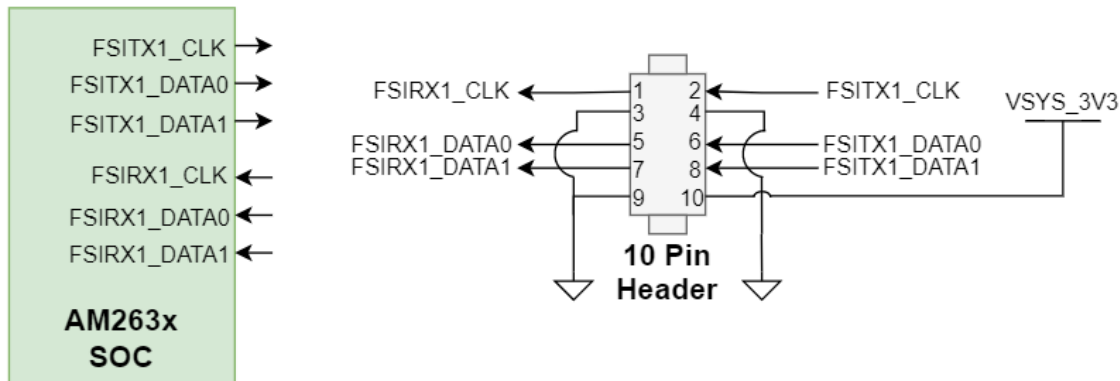


图 4-15. FSI 10 引脚接头

4.13 JTAG

AM263x LaunchPad 包含一个 XDS110 类板载仿真器。该 LaunchPad 包含 XDS110 仿真所需的全部电路。仿真器采用 USB2.0 Micro-B 连接器来连接从 UART-USB 电桥产生的 USB 2.0 信号。来自该连接器的 VBUS 电源用于为仿真器电路供电，这样即使在断开 LaunchPad 电源时，与仿真器的连接也不会断开。有关 XDS110 和 UART-USB 电桥的更多信息，请参阅 [UART](#)。

XDS110 控制两个电源状态 LED。有关电源状态 LED 的更多信息，请参阅[电源状态 LED](#)

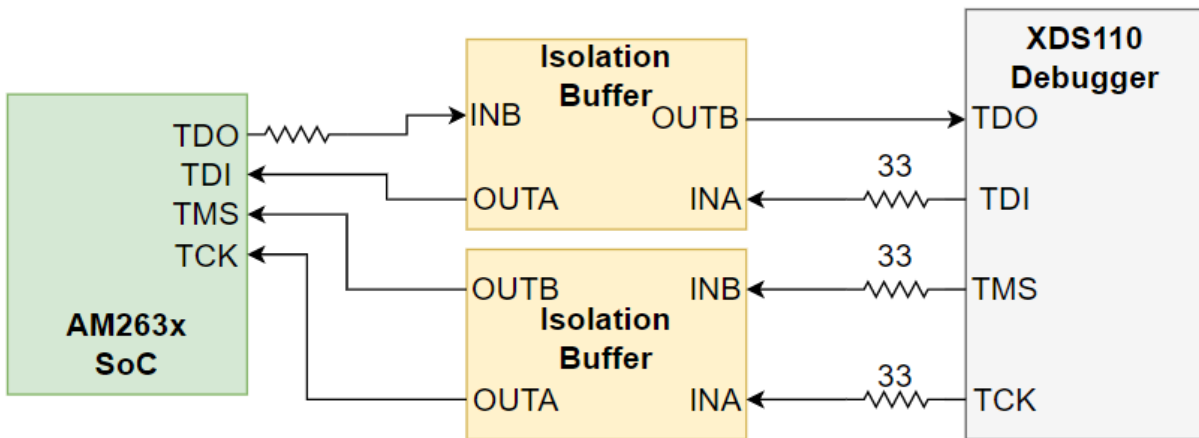


图 4-16. JTAG 与 XDS110 的接口

4.14 测试自动化接头

AM263x LaunchPad 支持一个 40 引脚测试自动化接头，因此可以使用外部控制器来控制断电、PORz、热复位和引导模式控制等基本操作。

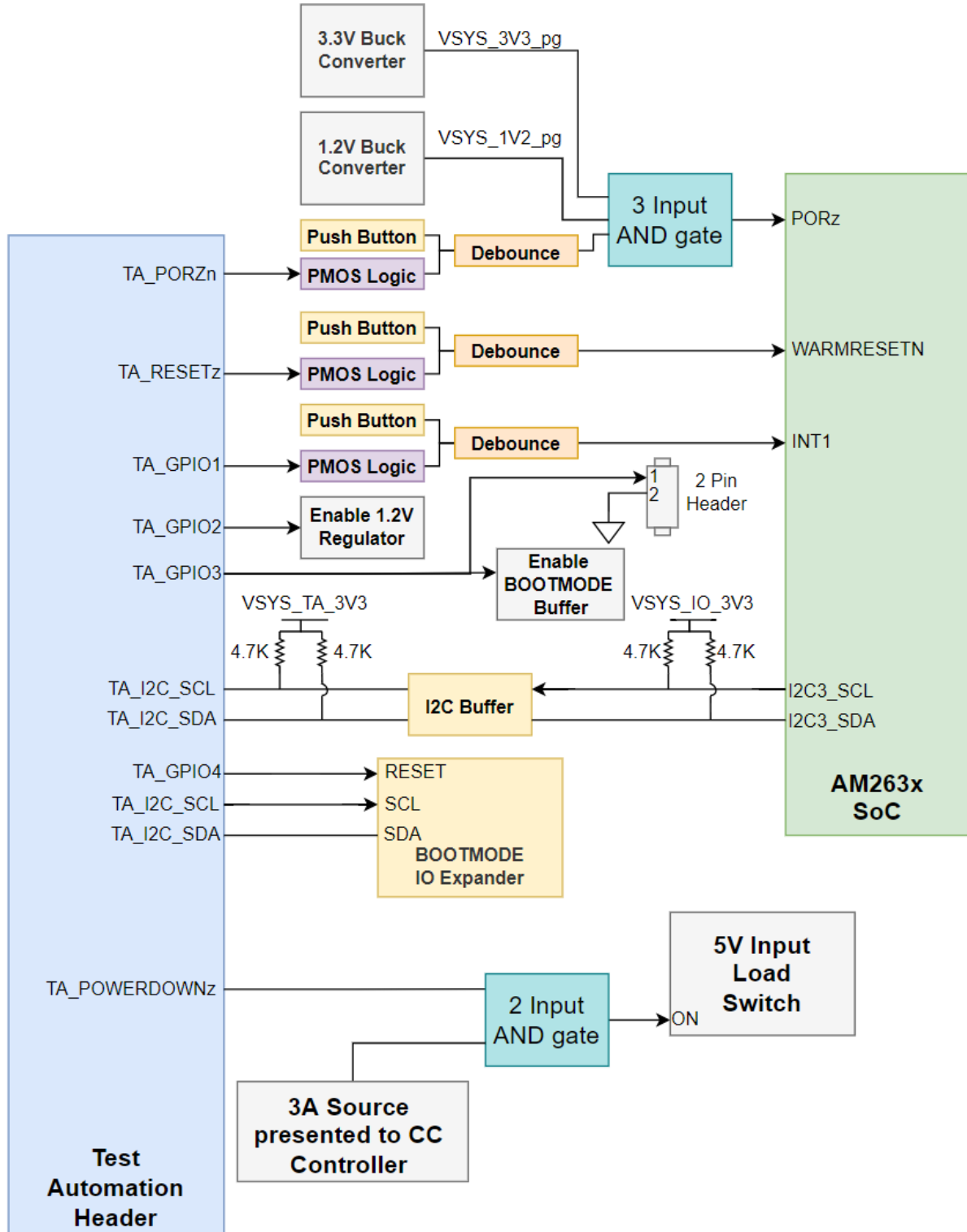


图 4-17. 测试自动化接头

测试自动化电路由专用的 3.3V 电源 (VSYS_TA_3V3) 供电，该电源由 5V 转 3.3V 降压稳压器 (TPS62177DQCR) 生成。

AM263x SoC I2C3 实例同时连接到测试自动化接头和引导模式 IO 扩展器 (TCA6408ARGTR)。

下表详细说明了测试自动化 GPIO 映射：

表 4-12. 测试自动化 GPIO 映射

信号名	说明	方向
TA_POWERDOWN	为逻辑低电平时，会禁用直流/直流转换第一级中使用的 3.3V 降压稳压器 (TPS62913RPUR)	输出
TA_PORZn	为逻辑低电平时，由于 PMOS V_GS 小于零，因此会将 PORz 信号连接到地，从而对主域进行上电复位	输出
TA_RESETh	为逻辑低电平时，由于 PMOS V_GS 小于零，因此会将 WARMRESETh 信号连接到地，从而对主域进行热复位	输出
TA_GPIO1	为逻辑低电平时，由于 PMOS V_GS 小于零，因此会将 INTn 信号连接到地，从而对 SoC 产生中断	输出
TA_GPIO2	为逻辑低电平时，会禁用 1.2V 降压稳压器 (TPS62913RPUR)	输出
TA_GPIO3	为逻辑低电平时，会禁用引导模式缓冲器输出使能	输出
TA_GPIO4	引导模式 IO 扩展器 (TCA6408ARGTR) 的复位信号	输出

4.15 LIN

AM263x LaunchPad 通过两个映射到 BoosterPack 接头的 LIN 实例支持局域互连网络通信。

备注

AM263x 没有板上 LIN 收发器

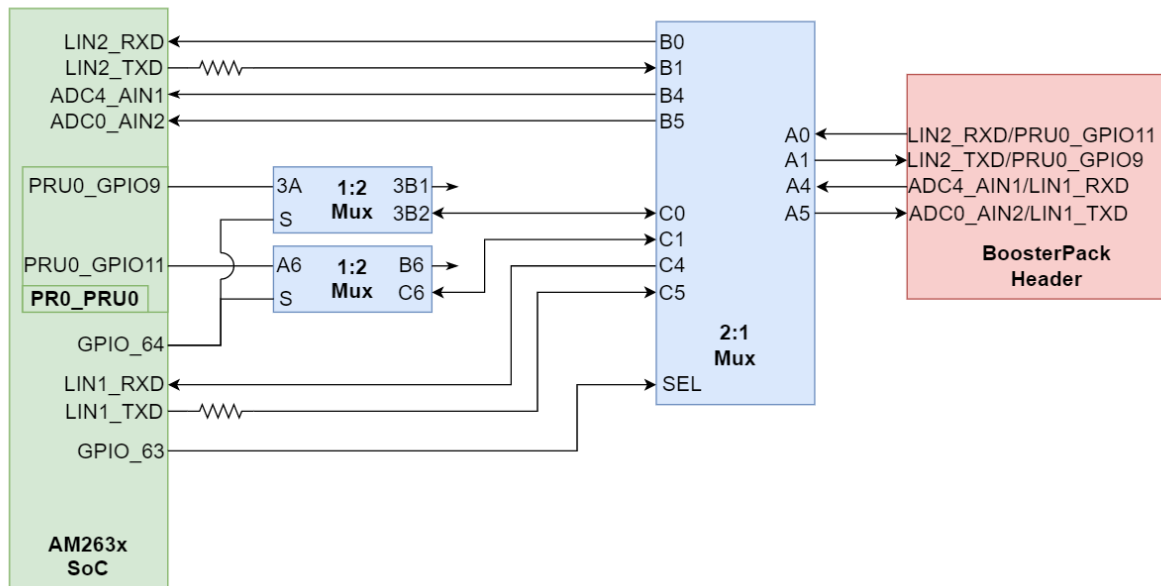


图 4-18. LIN 实例到 BoosterPack 接头

两个 LIN 实例都映射到备选 BoosterPack 功能 2:1 多路复用器。备选 BoosterPack 功能多路复用器还具有 ADC 输入和 PRU0 GPIO 信号的映射。

表 4-13. LIN 2:1 多路复用器

GPIO_64	GPIO_63	2:1 多路复用器的功能	到 BP 接头的信号
高电平	低电平	端口 A ↔ 端口 B	LIN2TX/RX , ADC4_AIN1 , ADC0_AIN2
高电平	高电平	端口 A ↔ 端口 C	PRU GPIO11/9 , LIN1TX/RX
低电平	低电平	端口 A ↔ 端口 B	LIN2TX/RX , ADC4_AIN1 , ADC0_AIN2
低电平	高电平	端口 A ↔ 端口 C	NC , NC , LIN1 TX/RX

4.16 MMC

AM263x LaunchPad 提供一个 Micro SD 卡接口，该接口映射到 AM263x SoC 的 MMC0 实例。

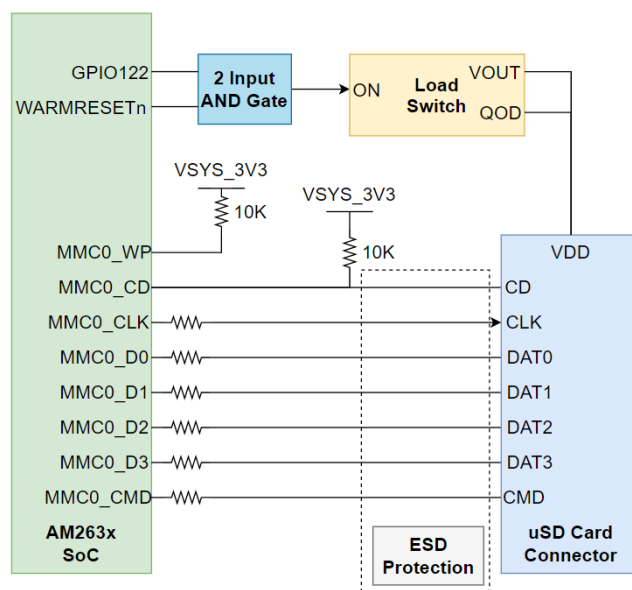


图 4-19. Micro SD 卡连接器

负载开关 (TPS22918DBVR) 用于为 Micro SD 卡连接器供电。该负载开关由 WARMRESETn 与 SD 卡使能 GPIO (GPIO122) 之间的 2 路输入与门的输出驱动，以便在复位时对卡进行电源重启。该负载开关采用快速输出放电 (QOD) 技术来确保电源电压在复位期间小于标称值的 10%。

以六通道瞬变电压抑制器件 (TPD6E001RSER) 和双通道瞬变电压抑制器件 (TPD2E001DRLR) 形式为 MMC 信号提供内联 ESD 保护。

SD 卡连接器的写保护 (WP) 和卡检测 (CD) 信号会被上拉至 3.3V 系统电压源。

除 CD 信号以外的所有 MMC 信号都具有一个串联终端电阻器。

4.17 ADC 和 DAC

AM263x LaunchPad 会将 18 路 ADC 输入映射到 BoosterPack 接头。该 LaunchPad 中使用的所有 ADC 输入都受到 ESD 保护。

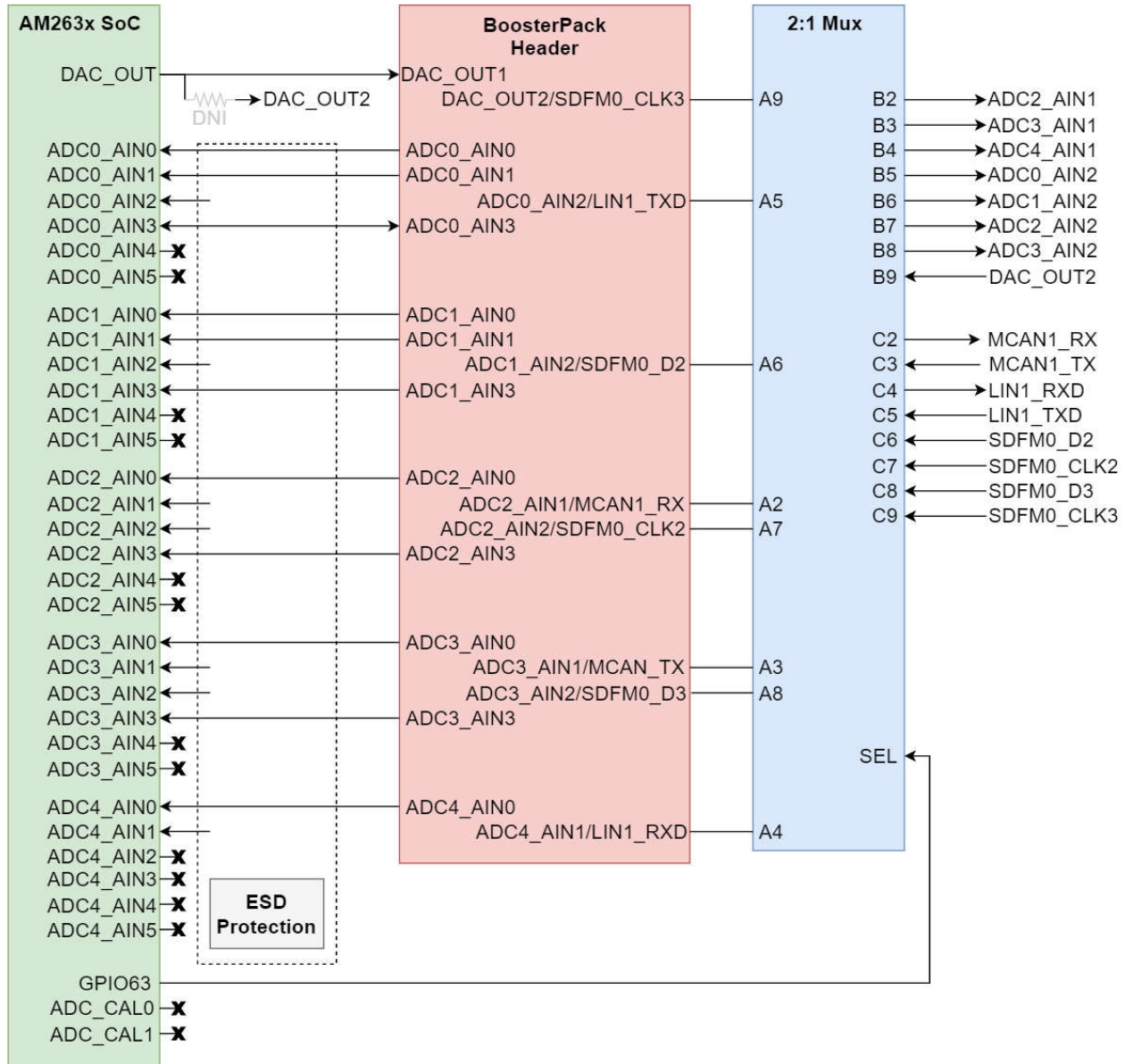


图 4-20. ADC/DAC 信号路径

其中的七路 ADC 输入和一个 DAC_OUT 信号实例会连接到 2:1 多路复用器 (TS3DDR3812RUAR) 来提供备选的 BoosterPack 功能。多路复用器的选择线路由 AM263x SoC GPIO 信号驱动。

表 4-14. ADC BoosterPack 多路复用器

GPIO63	条件	多路复用器的功能
低电平	已选择 ADC 输入/DAC_OUT	端口 A ↔ 端口 B
高电平	已选择备选 BP 功能	端口 A ↔ 端口 C

ADC 和 DAC 需要电压基准。AM263x LaunchPad 具有两个开关，让用户可以在 DAC 和 ADC VREF 源之间切换。

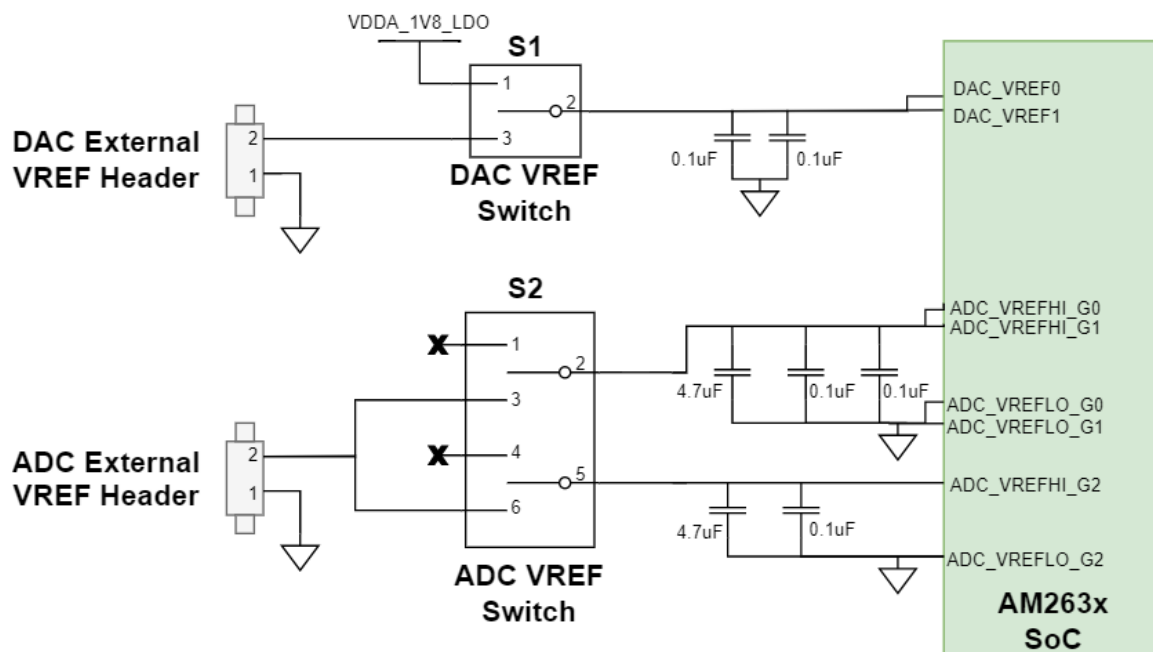


图 4-21. ADC 和 DAC VREF 开关

DAC VREF 开关 (S1) 是一个单极双掷开关，用于控制 AM263x SoC 的 ADC VREF 输入。

表 4-15. DAC VREF 开关

DAC VREF 开关位置	基准选择
引脚 1-2	AM263x 片上 LDO
引脚 2-3	外部 DAC VREF 接头

ADC VREF 开关 (S2) 包含两个单极双掷开关，用于控制 AM263x SoC 的 ADC VREF 输入。

表 4-16. ADC VREF 开关

ADC VREF 开关位置	基准选择
引脚 1-2	开路 - 允许使用 AM263x 片上 LDO 基准
引脚 2-3	外部 ADC VREF 接头
引脚 4-5	开路 - 允许使用 AM263x 片上 LDO 基准
引脚 5-6	外部 ADC VREF 接头

4.18 EQEP 和 SDFM

AM263x LaunchPad 在内部对 eQEP 和 SDFM 信号进行多路复用。AM263x 的 eQEP0 和 SDFM1 实例端接至两个接头 (J24、J15)。AM263x 的 eQEP2 和 SDFM2 实例端接至两个接头 (J25、J16)。

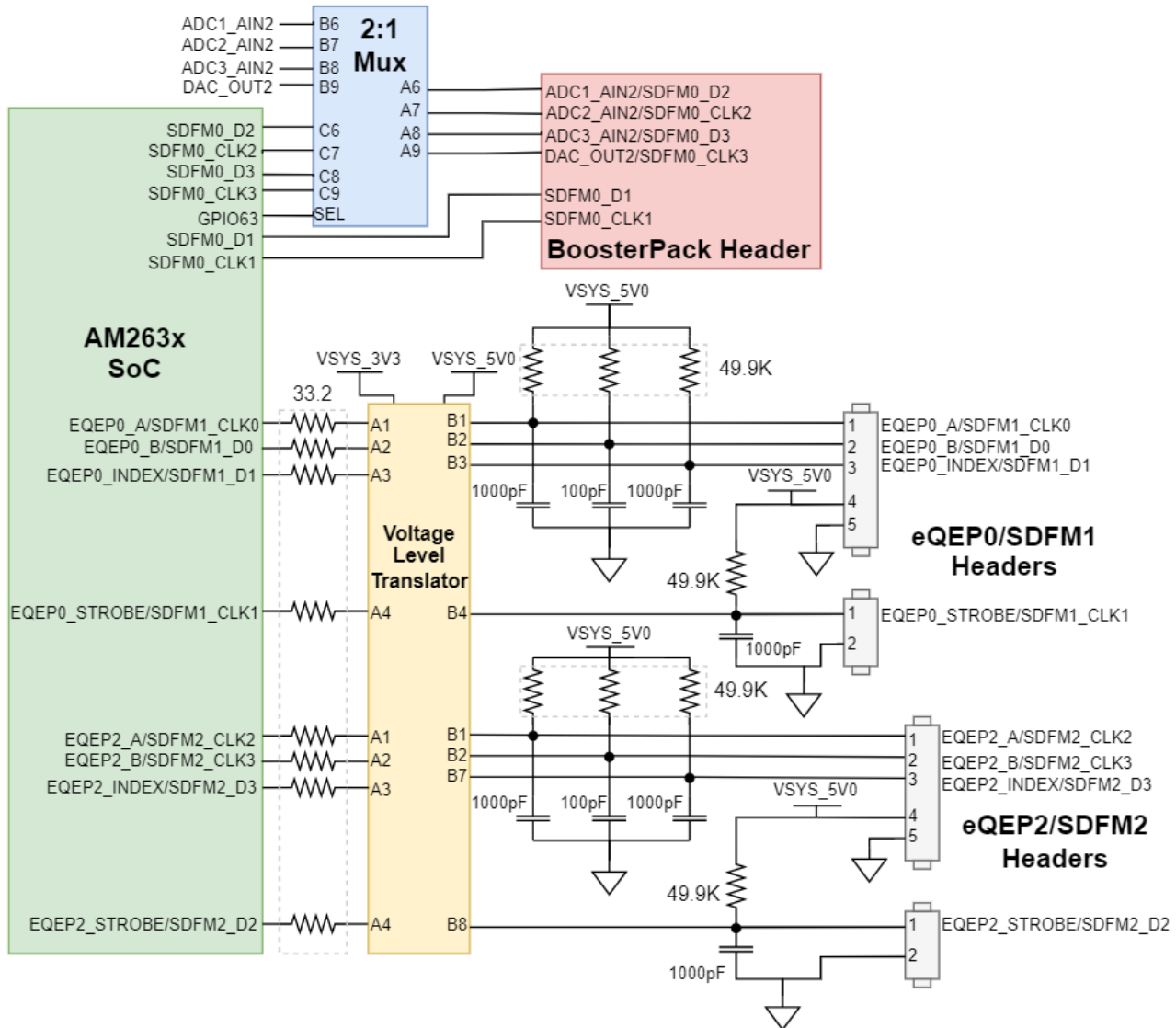


图 4-22. EQEP 和 SDFM 信号映射

所有 eQEP 信号都在 AM263x SoC 和电压电平转换器 (TXB0108RGYR) 之间具有串联终端电阻器。电压电平转换器负责将 3.3V 转换为 5V。

SDFM0 映射到 BoosterPack 接头，而不是独立的接头。其中四个 SDFM0 信号通过一个 2:1 多路复用器进行路由，以提供备选的 BoosterPack 功能。多路复用器的选择线路由 AM263x SoC GPIO 信号驱动。

表 4-17. SDFM0 多路复用器

GPIO63	条件	多路复用器的功能
低电平	已选择备选 BP 功能	端口 A ↔ 端口 B
高电平	已选择 SDFM0	端口 A ↔ 端口 C

4.19 EPWM

AM263x LaunchPad 会将 20 个 PWM 通道 (10 个 PWM_A/B 对) 映射到 BoosterPack 接头。每个 EPWM 信号都具有一个串联终端电阻器。有关每个 EPWM 信号的映射，请参阅[引脚多路复用映射](#)

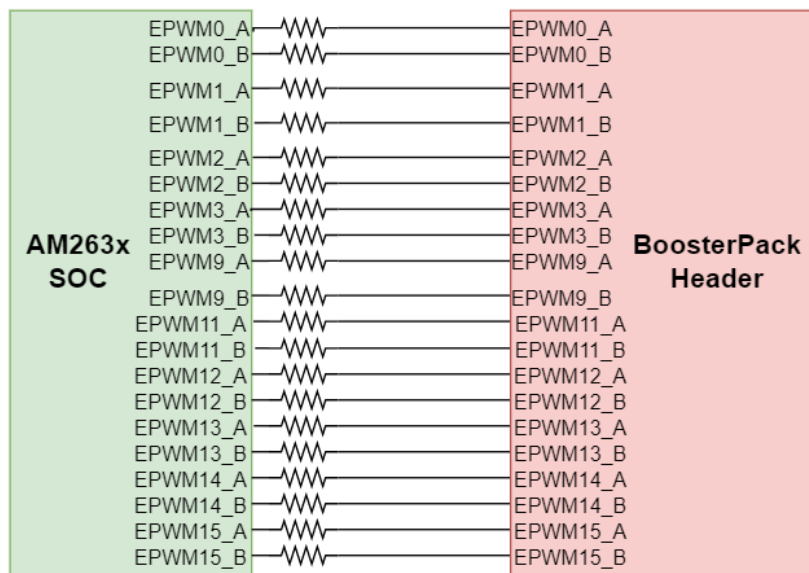


图 4-23. EPWM 信号到 BoosterPack 接头的映射

4.20 BoosterPack 接头

备注

在检查 BoosterPack 引脚排列之前、确认正在使用的 EVM 版本。版本 E2 和 A 之间存在细微差异、详见 节 5.1。

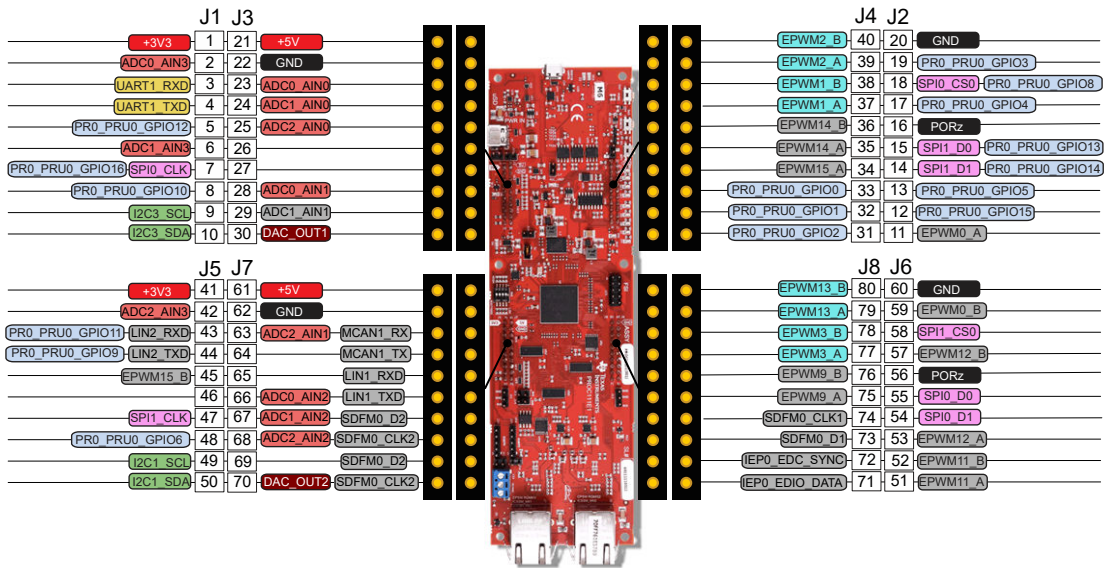


图 4-24. AM263x LaunchPad - 修订版 E2 BoosterPack 引脚排列

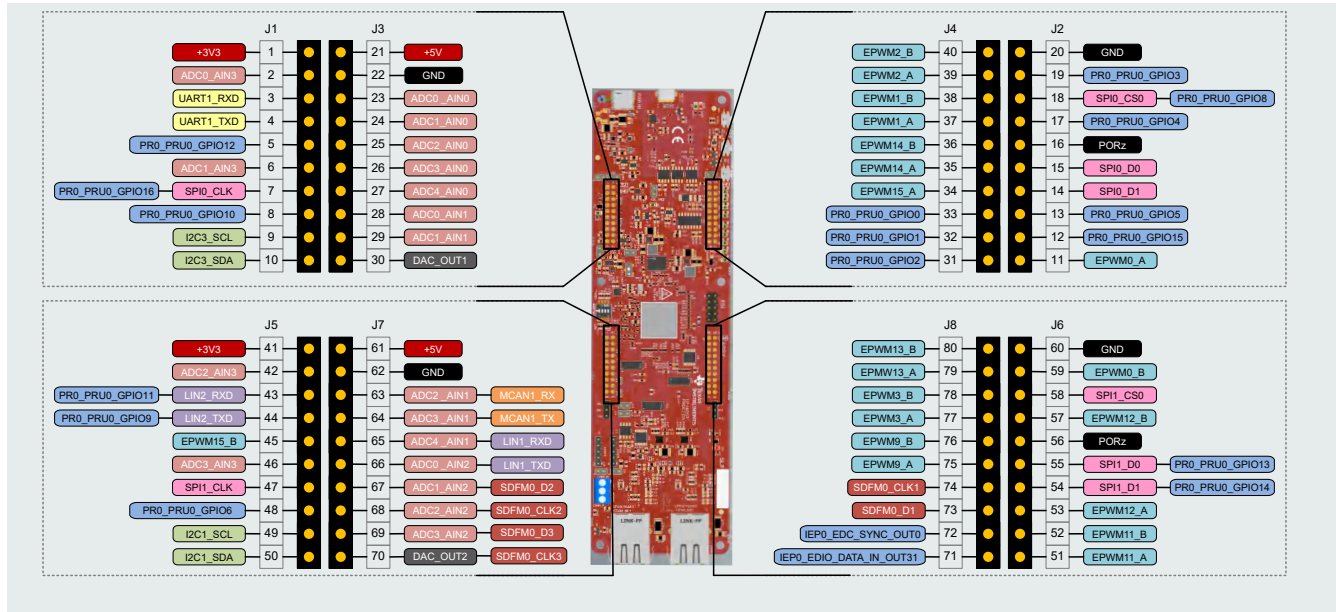


图 4-25. AM263x LaunchPad - 修订版 A BoosterPack 引脚排列

备注

此引脚排列展示了映射到 BoosterPack 接头的默认信号。通过 [引脚多路复用](#) 可针对每个接头提供额外的信号选项。一个引脚的两个信号表示一个外部多路复用选项

备注

在引脚排列中，信号背景为灰色表示该信号不遵循 BoosterPack 标准引脚排列。

AM263x LaunchPad 支持两个完全独立的 BoosterPack XL 连接器。BoosterPack 站点 #1 (J1/J3、J2/J4) 位于 SoC 和 Micro-B USB 连接器之间。BoosterPack 站点 #2 (J5/J7、J6/J8) 位于 SoC 和 RJ45 连接器之间。每个 GPIO 都通过 GPIO 多路复用器提供多项功能。从 SoC 连接到 BoosterPack 接头的信号包括：

- 各种 ADC 输入
- DAC 输出
- UART1
- 各种 GPIO 信号
- SPI0 和 SPI1
- I2C1 和 I2C3
- 各种 EPWM 通道
- LIN1 和 LIN2
- MCAN1
- SDFM0

4.21 引脚多路复用映射

下面列出了 BoosterPack 连接器引脚的各种引脚多路复用选项。

备注

引脚 J2.14、J2.15、J6.54、J6.55 上的信号取决于 EVM 版本

表 4-18. 引脚多路复用图例

BP 接头的默认信号	多路复用的备选信号	用于备选信号选项的外部多路复用器
------------	-----------	------------------

表 4-19. J1 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J1.1	3V3									
J1.2	ADC0_AIN3									
J1.3	UART1_RXD	LIN1_RXD				EPWM16_A	GPMC0_AD6	GPIO75		
J1.4	UART1_TXD	LIN1_TXD				EPWM16_B	GPMC0_AD7	GPIO76		
J1.5	PR0_PRU0_GPIO12		RMII2_TXD1	RGMII2_TD1	MII2_TXD1	EPWM28_B	GPMC0_A8	GPIO100		
J1.6	ADC1_AIN3									
J1.7	SPI0_CLK	UART3_TXD	LIN3_TXD				FSITX0_CLK	GPIO12		
	PR0_PRU0_GPIO16			RGMII2_TXC	MII2_TXCLK	EPWM27_A	GPMC0_A5	GPIO97		
J1.8	PR0_PRU0_GPIO10		RMII2_CRS_DV	PR0_UART0_RTSn	MII2_CRS	EPWM23_A	GPMC0_WAIT0	GPIO89		
J1.9	EPWM8_B	UART4_RXD	I2C3_SCL				FSITX2_DATA0	GPIO60		
J1.10	EPWM8_A	UART4_TXD	I2C3_SDA				FSITX2_CLK	GPIO59		

表 4-20. J2 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J2.11	EPWM0_A							GPIO43		
J2.12	PR0_PRU0_GPIO15		RMII2_TX_EN	RGMII2_TX_CTL	MII2_TX_EN	EPWM27_B	GPMC0_A6	GPIO98		
J2.13	PR0_PRU0_GPIO5		RMII2_RX_ER		MII2_RX_ER	EPWM22_A	GPMC0_DIR	GPIO87		
J2.14 修订版 A	SPI0_D1						FSITX0_DATA1	GPIO14		
J2.14 修订版 E1/E2	SPI1_D1	UART5_RXD				XBAROUT4	FSIRX0_DATA1	GPIO18		
	PR0_PRU0_GPIO14			RGMII2_TD3	MII2_TXD3	EPWM29_B	GPMC0_A10	GPIO102		
J2.15 修订版 A	SPI0_D0						FSITX0_DATA0	GPIO13		
J2.15 修订版 E1/E2	SPI1_D0	UART5_TXD				XBAROUT3	FSIRX0_DATA0	GPIO17		
	PR0_PRU0_GPIO13			RGMII2_TD2	MII2_TXD2	EPWM29_A	GPMC0_A9	GPIO101		
J2.16	PORz									
J2.17	PR0_PRU0_GPIO4			RGMII2_RX_CTL	MII2_RXDV	EPWM24_B	GPMC0_A0	GPIO92		
J2.18	SPI0_CS0	UART3_RXD	LIN3_RXD					GPIO11		
	PR0_PRU0_GPIO8					EPWM23_B	GPMC0_WPn	GPIO90		

表 4-20. J2 的引脚多路复用选项（续）

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J2.19	PR0_PRU0_GPIO3			RGMII2_RD3	MII2_RXD3	EPWM26_B	GPMC0_A4	GPIO96		
J2.20	GND									

表 4-21. J3 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J3.21	5V									
J3.22	GND									
J3.23	ADC0_AIN0									
J3.24	ADC1_AIN0									
J3.25	ADC2_AIN0									
J3.26	ADC3_AIN0									
J3.27	ADC4_AIN0									
J3.28	ADC0_AIN1									
J3.29	ADC1_AIN1									
J3.30	DAC_OUT									

表 4-22. J4 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J4.31	PR0_PRU0_GPIO2			RGMII2_RD2	MII2_RXD2	EPWM26_A	GPMC0_A3	GPIO95		
J4.32	PR0_PRU0_GPIO1		RMII2_RXD1	RGMII2_RD1	MII2_RXD1	EPWM25_B	GPMC0_A2	GPIO94		
J4.33	PR0_PRU0_GPIO0		RMII2_RXD0	RGMII2_RD0	MII2_RXD0	EPWM25_A	GPMC0_A1	GPIO93		
J4.34	EPWM15_A	UART5_TXD	MII1_COL				GPMC0_AD4	GPIO73		
J4.35	EPWM14_A	UART1_DSRn					GPMC0_AD2	GPIO71		
J4.36	EPWM14_B		MII1_RX_ER				GPMC0_AD3	GPIO72		
J4.37	EPWM1_A							GPIO45		
J4.38	EPWM1_B							GPIO46		
J4.39	EPWM2_A							GPIO47		
J4.40	EPWM2_B							GPIO48		

表 4-23. J5 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J5.41	3V3									
J5.42	ADC2_AIN3									
J5.43	LIN2_RXD	UART2_RXD	SPI2_D0					GPIO21		
	PR0_PRU0_GPIO11		RMII2_TXD0	RGMII2_TD0	MII2_TXD0	EPWM28_A	GPMC0_A7	GPIO99		
J5.44	LIN2_TXD	UART2_TXD	SPI2_D1					GPIO22		
	PR0_PRU0_GPIO9			PR0_UART0_CTSn	MII2_COL	EPWM22_B	GPMC0_CLK	GPIO88		
J5.45	EPWM15_B	UART5_RXD	MII1_CRS				GPMC0_AD5	GPIO74		

表 4-23. J5 的引脚多路复用选项 (续)

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J5.46	ADC3_AIN3									
J5.47	SPI1_CLK	UART4_RXD	LIN4_RXD			XBAROUT2	FSIRX0_CLK	GPIO16		
J5.48	PR0_PRU0_GPIO6		RMII2_REF_CLK	RGMI2_RXC	MII2_RXCLK	EPWM24_A	GPMC0_CSn1	GPIO91		
J5.49	I2C1_SCL		SPI3_CS0			XBAROUT7		GPIO23		
J5.50	I2C1_SDA		SPI3_CLK			XBAROUT8		GPIO24		

表 4-24. J6 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J6.51	EPWM11_A	UART2_CTSn					GPMC0_CLKLB	GPIO65		
J6.52	EPWM11_B	UART3_RTSn					GPMC0_OEn_REn	GPIO66		
J6.53	EPWM12_A	UART3_CTSn	SPI4_CS1				GPMC0_WEn	GPIO67		
J6.54 修订版 A	SPI1_D1	UART5_RXD				XBAROUT4	FSIRX0_DATA1	GPIO18		
J6.54 修订版 E1/E2	PR0_PRU0_GPIO14			RGMI2_TD3	MII2_TXD3	EPWM29_B	GPMC0_A10	GPIO102		
J6.54 修订版 E1/E2	SPI0_D1						FSITX0_DATA1	GPIO14		
J6.55 修订版 A	SPI1_D0	UART5_TXD				XBAROUT3	FSIRX0_DATA0	GPIO17		
J6.55 修订版 E1/E2	PR0_PRU0_GPIO13			RGMI2_TD2	MII2_TXD2	EPWM29_A	GPMC0_A9	GPIO101		
J6.55 修订版 E1/E2	SPI0_D0						FSITX0_DATA0	GPIO13		
J6.56	PORz									
J6.57	EPWM12_B	UART1_DCDn					GPMC0_CS0	GPIO68		
J6.58	SPI1_CS0	UART4_TXD	LIN4_TXD			XBAROUT1		GPIO15		
J6.59	EPWM0_B							GPIO44		
J6.60	GND									

表 4-25. J7 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J7.61	5V									
J7.62	GND									
J7.63	ADC2_AIN1									
J7.63	MCAN1_RX	SPI4_D0						GPIO9		
J7.64	ADC3_AIN1									
J7.64	MCAN1_TX	SPI4_D1						GPIO10		
J7.65	ADC4_AIN1									
J7.65	LIN1_RXD	UART1_RXD	SPI2_CS0			XBAROUT5		GPIO19		

表 4-25. J7 的引脚多路复用选项（续）

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J7.66	ADC0_AIN2									
	LIN1_TXD	UART1_TXD	SPI2_CLK			XBAROUT6		GPIO20		
J7.67	ADC1_AIN2									
	UART5_RXD							GPIO127	SDFM0_D2	
J7.68	ADC2_AIN2									
	UART5_TXD					I2C3_SCL	GPMC0_ADVn_ALE	GPIO126	SDFM0_CLK2	
J7.69	ADC3_AIN2									
	MCAN3_RX							GPIO129	SDFM0_D3	
J7.70	DAC_OUT									
	MCAN3_TX	UART5_RXD						GPIO128	SDFM0_CLK3	

表 4-26. J8 的引脚多路复用选项

引脚编号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J8.71	PR0_PRU1_GPIO18		UART3_TXD	PR0_IEP0_EDIO_DATA_IN_OUT31	TRC_CTL	XBAROUT14	GPMC0_WAIT1	GPIO120		EQEP1_B
J8.72	PR0_PRU1_GPIO19		UART3_RXD	PR0_IEP0_EDC_SYNC_OUT0	TRC_CLK	XBAROUT13		GPIO119		EQEP1_A
J8.73	PR0_PRU1_GPIO17		UART5_CTSn	PR0_IEP0_EDIO_DATA_IN_OUT30				GPIO125	SDFM0_D1	
J8.74	PR0_PRU1_GPIO7	CPTS0_TS_SYNC	UART5_RTSn	PR0_IEP0_EDC_SYNC_OUT1		I2C3_SDA		GPIO124	SDFM0_CLK1	
J8.75	EPWM9_A						FSITX2_DATA1	GPIO61		
J8.76	EPWM9_B	UART1_RTSn					FSIRX2_CLK	GPIO62		
J8.77	EPWM3_A							GPIO49		
J8.78	EPWM3_B							GPIO50		
J8.79	EPWM13_A	UART1_RIn					GPMC0_AD0	GPIO69		
J8.80	EPWM13_B	UART1_DTRn					GPMC0_AD1	GPIO70		

表 4-27. 引脚多路复用图例

BP 接头的默认信号	多路复用的备选信号	用于备选信号选项的外部多路复用器
------------	-----------	------------------

5 EVM 修订版本设计更改

5.1 修订版 A 设计更改

版本 E2 → A 之间的 LP-AM263 设计更改详述如下：

1. BoosterPack 接头更改

表 5-1. LP-AM263 修订版 E2→A BoosterPack 引脚排列对比

BoosterPack 接头引脚	修订版 E2	修订版 A
J2.15	SPI1_D0/PR0_PRU0_GPIO13	SPI0_D0
J2.14	SPI1_D1/PR0_PRU0_GPIO14	SPI0_D1
J6.55	SPI0_D0	SPI1_D0/PR0_PRU0_GPIO13
J6.54	SPI0_D1	SPI1_D1/PR0_PRU0_GPIO14

2. VPP FET 开关支持

- a. 添加了 LDO U53、为 AM2634 VPP 引脚提供 1V7 以进行电子熔断

3. ADC 滤波电容器

- a. ADC 输入电容器值从 0.1uF 更改为 330pF
- b. 电容器移至 ADC 侧多路复用 ADC/MCAN 信号

6 硬件设计文件

1. 要下载包含 EVM 最新设计文件的 zip 文件，请点击以下链接：<https://www.ti.com/lit/zip/spr452>。
2. zip 文件包含 Altium 原理图、PCB 布局文件和 BOM。

7 参考文献

7.1 参考文档

除了本文档外，还可以从 www.ti.com 下载以下参考资料。

- [AM263P4 Sitara™ 微控制器](#)
- [AM263Px Sitara™ 微控制器数据表](#)
- [AM263Px Sitara™ 微控制器技术参考手册](#)
- [AM263Px Sitara™ 微控制器器件勘误表](#)
- [德州仪器 \(TI\) Code Composer Studio](#)
- [更新 XDS110 固件](#)
 - 为了查找序列号，只需按照更新 XDS110 固件的步骤 1 和步骤 2 步

7.2 此设计中使用的其他 TI 元件

此 LaunchPad 使用各种其他 TI 组件来实现各种功能。下面展示了这些组件的汇总清单及其 TI 数据表链接。

- [TUSB320USB Type-C 配置通道逻辑和端口控制器](#)
- [适用于 USB Type-C 的 TPD4E02B04 4 通道 ESD 保护二极管](#)
- [TPS22965x-Q1 5.5V、4A、导通电阻为 16mΩ 的负载开关](#)
- [TPS6291x 3V 至 17V、2A/3A 低噪声和低波纹降压转换器](#)
- [TPS748 1.5A 低压降线性稳压器](#)
- [TCA6408A 低压 8 位 I2C 和 SMBus I/O 扩展器](#)
- [SN74AVC4T245 具有可配置电压转换的双比特总线收发器](#)
- [TPS22918-Q1 5.5V、2A、导通电阻为 52mΩ 的负载开关](#)
- [TPD6E001 适用于高速数据接口的低电容 6 通道 ESD 保护](#)
- [XDS110 JTAG 调试探针](#)
- [TS5A23159 1Ω 2 通道单刀双掷模拟开关](#)
- [TCAN1044V-Q1 汽车故障保护 CAN FD 收发器](#)
- [DP83869HM 高抗扰性 10/100/1000 以太网物理层收发器](#)
- [TS3DDR3812 用于 DDR3 应用的 12 通道、1:2 多路复用器/多路信号分离器开关](#)
- [TCA9617B 电平转换 I2C 总线中继器](#)
- [SN74CB3Q3257 4 位、2 选 1 FET 多路复用器/信号分离器](#)
- [TPIC2810 具有 I2C 接口的 8 位 LED 驱动器](#)
- [TPS796xx 1A 低压降线性稳压器](#)
- [TXB0108 带自动方向传感的 8 位双向电压电平转换器](#)
- [TCA6416ARTWR 16 位转换 1.65V 至 5.5V I2C/SMBus I/O 扩展器](#)

商标

E2E™, LaunchPad™, Texas Instruments™, and Sitara™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

8 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from SEPTEMBER 30, 2023 to MAY 30, 2025 (from Revision D (September 2023) to Revision E (May 2025))	Page
• [重要使用说明]由于 Rev E1 板不再发行、因此删除了 MDIO M1 标签说明。.....	5
• [BoosterPack 接头]添加了修订版 A 引脚排列图像.....	47
• [引脚多路复用映射]已添加 EVM 版本详细信息.....	49
• 向列表中添加了 IO 扩展器.....	55

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司