

Technical Article

超小型但功能强大：MCU 的小尺寸封装和集成如何帮助优化空间受限的设计



Alex Grudzinski

我的第一部手机是一部亮粉色的翻盖手机。尽管它只能拨打电话，但仍是一项令人兴奋的技术。如今，虽然这份兴奋之情仍在，但我已经开始期待每部新手机都具有更强大的功能组合：更高分辨率的屏幕、更长的电池寿命、更快的处理速度，尤其是更小的外形尺寸。

拥有这样想法的人不在少数。大多数消费者都期望他们的手机、耳机、智能手表甚至吹风机的尺寸和功能不断进步。如果成本、尺寸或功能没有改进，大多数消费者就不太可能购置已拥有产品的升级款。

缩小体积，增强功能的趋势也影响了嵌入式系统设计人员，他们专注于提高系统功能和性能，同时降低整体系统尺寸和成本。

为了帮助嵌入式系统设计人员，包括 TI 在内的半导体制造商正在开发功能丰富、体积更小的[微控制器 \(MCU\)](#) 和[嵌入式处理器](#)。这些器件采用经过优化的封装，在印刷电路板 (PCB) 上占用的空间更小，从而能够为更多元件和更大电池提供更多空间，以延长使用寿命。在封装内部，这些器件的设计也在不断发展，集成了大量模拟元件以扩展功能，同时减少对分立式元件的需求。

在本文中，我将探讨封装和模拟元件集成如何在不影响嵌入式处理器功能的情况下帮助减小其尺寸，以及优化封装对制造工艺的影响。

封装

封装创新是半导体领域少数肉眼可见的改进之一。为了帮助减小封装尺寸，半导体制造商将传统引线选项改为先进的封装选项，以此去除不必要的塑料外壳和引线。这些封装选项的尺寸与芯片尺寸直接相关，可以减少实现预期功能所需的面积。

TI 在其嵌入式处理产品系列中提供了多种微型封装：

- **四方扁平无引线封装 (QFN)** QFN 封装不使用传统的引线，而是由塑料外壳边缘周围的扁平触点和底部的裸露导热垫组成，以提高导热性能。图 1 显示了 MSPM0C1104 的封装图，这是一款 20 引脚微控制器，尺寸仅为 9mm^2 。

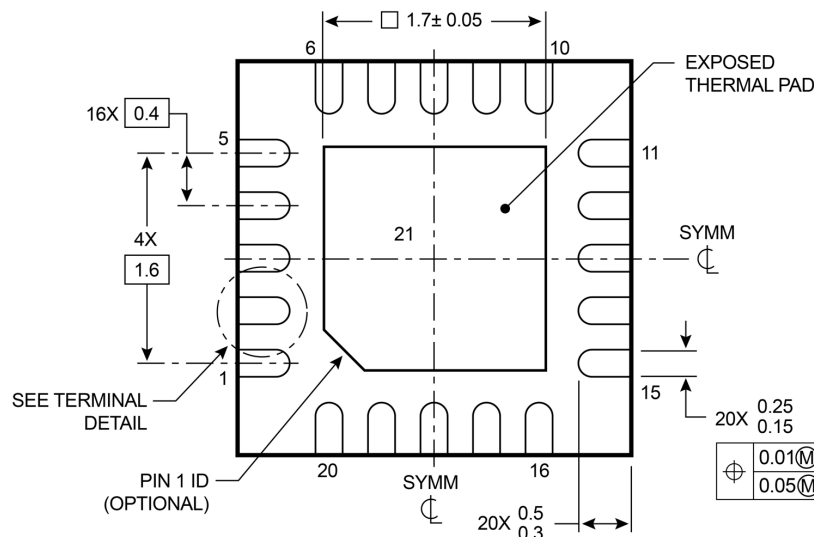


图 1. 采用 20 引脚 0.8mm QFN 封装的 MSPM0C1104 图纸

- **晶圆芯片级封装 (WCSP)** 与其他封装类型相比，这些封装的外形尺寸更小。焊球阵列直接连接到硅片，使封装尺寸等于硅片尺寸（请参见图 2）。这一封装在 1.38mm^2 的空间内装入了 8 个焊球，使每平方毫米区域集成更多功能。此外，MSPM0C1104 还采用比同类竞争器件小 38% 的 WCSP 封装，使其成为世界上最小的 MCU。

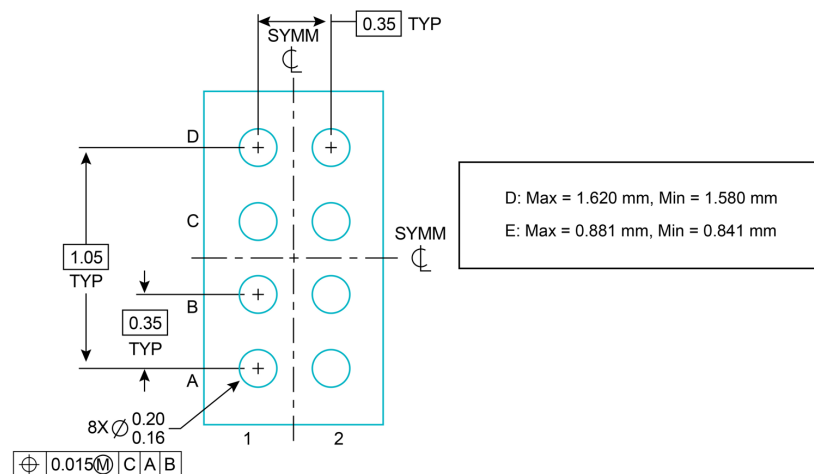


图 2. MSPM0C1104 八球 WCSP 封装图纸 (标称值为 $1.50 \times 0.86\text{mm}$ ，厚度为 0.35mm)

集成

解决电路板空间有限问题的另一种方法是优化设备中的功能集成。每个元件都有自己的塑料封装、引线 and 所需的布局空间，与具有集成功能的单个芯片相比，它们会占用更多的电路板空间。

在推动小型化的过程中，集成模拟和数字外设的 MCU 和处理器将发挥重要作用。以脉动式血氧计为例。与图 3 所示的离散设计方法相比，将模数转换器 (ADC)、比较器和电压基准集成到 MCU 中可以减少所需元件的数量，从而缩小 PCB 尺寸，如图 4 所示。

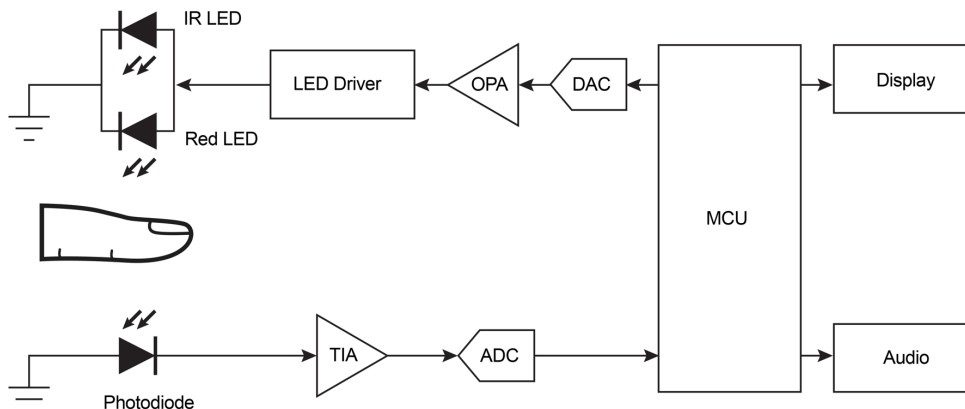


图 3. 采用分立式模拟元件的脉动式血氧计设计

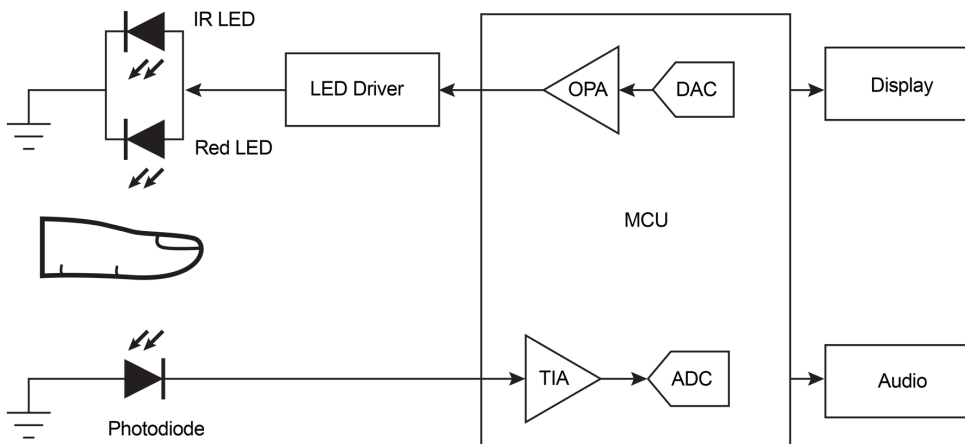


图 4. 采用集成元件的脉动式血氧计设计

选择在 MCU 中集成哪些功能需要做出一些权衡。功能集成可以减少设计中的元件数量，但包含不必要的功能可能会违背意图并增加单芯片解决方案的尺寸。

这就是功能优化如此重要的原因。添加的外设与裸片尺寸和器件成本直接相关。未利用的功能可能会浪费空间和金钱，并降低空间受限设计的效率。了解市场的真实需求可打造出具有成本和尺寸优势的嵌入式解决方案。例如，8 焊球 MSPM0C1104 WCSP 不仅体积小巧，而且具有众多集成功能和元件。它采用 1.38 mm² 封装，搭载 16KB 的闪存存储器，具有三通道的 12 位 ADC 和三个计时器。通过使用 MSPM0C1104 等器件来优化每平方毫米的功能数量，工程师可以在设计中提升空间利用效率。

图 5 显示 WCSP 中的单个 MSPM0C1104 与无线耳机的尺寸对比情况。



图 5. MSPM0C1104 与无线耳机之间的尺寸对比

随着物理集成电路变得越来越小，设计和生产方法也在不断发展。虽然采用更小的电气元件有助于充分减小 PCB 尺寸，但还需要考虑布局、处理和生产流程。

采用芯片级封装进行设计时，有两种类型的 PCB 焊盘图案十分有用：阻焊层限定 (SMD) 和非阻焊层限定 (NSMD)，如 图 6 所示。SMD 类型包含与基板重叠的较大铜焊盘，而 NSMD 类型包含较小且更具精度的铜焊盘。NSMD 类型焊盘可在芯片级封装中提供更高的均匀覆盖能力、更好的布线性能和更低的应力。

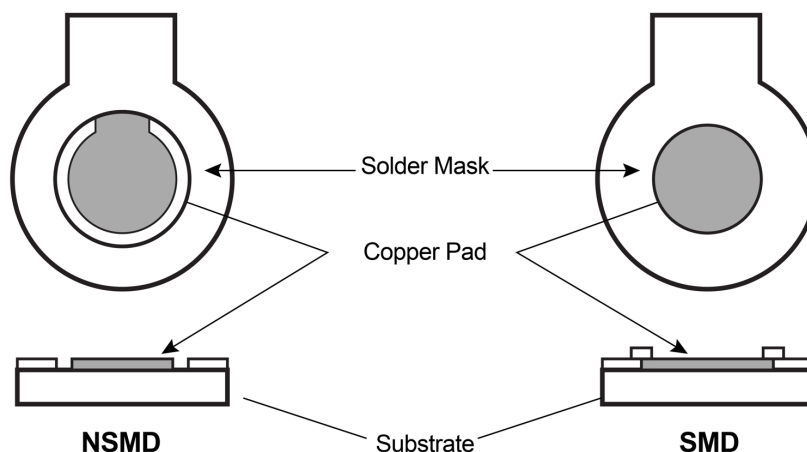


图 6. NSMD 和 SMD PCB 焊盘图案

元件放置和处理可能也并非易事。对于半导体和产品制造商而言，制造过程中使用的拾取和放置机器以及真空笔可充分降低损坏 WCSP 和 BGA 封装裸片的风险。为了提高放置精度，拾取和放置机器中的视觉系统可以定位封装轮廓或单个凸点。焊锡凸点几何形状可实现 PCB 焊盘的自定心和校正。随着电气元件尺寸的减小，制造机械也在不断发展以适应变化。

结语

创新是一个循环的过程。消费者一直期待功能丰富的轻量级产品。工程师们正在进行设计以平衡利益冲突。半导体行业正在不断发展，以优化封装和功能选项。在当前一代产品上市后，团队就会开会来集思广益，以寻找下一个最佳产品，然后这个重复这一循环。

TI 在半导体小型化方面所做的努力包括选择性功能集成、封装优化和制造工艺进步，为工程师在微型世界中设计产品提供更多选择和可能性。

其他资源

- 了解有关 TI 的 [Arm Cortex-M0+ MSPM0 MCU 产品系列](#)的更多信息。
- 阅读应用简报：“[TI 超小型 M0+ MCU 封装为您的设计提供更多可能性](#)”。

商标

所有商标均为其各自所有者所有。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司