

Scarlett Cao

随着汽车电子的发展，越来越多的直流电机驱动芯片逐渐替代传统的继电器，驱动汽车上的雨刮、后视镜、门、窗、尾门等不同负载的电机。传统的继电器方案采用机械式的触点开关，在开关时容易产生电火花，寿命有限。另外，继电器方案受限于开关速度，比较难以实现高速应用和精确的 PWM 控制，且继电器需要通过电流控制产生电磁力吸合衔铁，功耗较大。电机驱动 IC 方案相比于继电器方案更加节能，可以实现更高速的开关和更精确的 PWM 占空比控制。但高速开关的特性和越来越大的电机功率也会带来更严重的系统级 EMI 问题。本文旨在针对车载直流电机驱动应用，根据 EMI 测试结果，提供从芯片配置、元件选择、电路设计等角度的 EMI 优化措施。

1. 如何减弱干扰源

电磁干扰源、传播路径和敏感（接收）设备是电磁兼容的三要素。优化 EMI 的抑制方案通常分为降低噪声源的干扰和切断干扰路径两大类，下面我们将针对电机系统对这两大类措施分别进行介绍。

对于车载电机驱动系统来说，主要的电磁辐射源来自于快速变化的电场和磁场。如果在应用中需要使用 PWM 控制来实现调速，就会产生周期性的开关波形，而高速的上升和下降沿蕴含着丰富的高频分量。

另外，对于驱动芯片本身，其自身的时钟电路和产生高压的电荷泵电路也是重要的辐射源。如果系统电路设计不够优化，这些干扰源会通过外围电路耦合到其它部分，最终导致 EMI 测试失效。

1.1 降低开关速度

减弱干扰源是优化 EMI 测试结果的重要手段。对于电机系统来说，周期性的 PWM 开关会产生重复的大电流和电压变化，功率级的 MOSFET 就是主要的干扰源。而对驱动电流大小（IDRIVE）的调节可以控制开关过程中上升/下降的速度（slew rate）。过快的开关速度容易引起振铃，增加系统高频辐射。

以 RC 电路的带宽与上升时间为例，代表信号从 10% 上升到 90% 的时间，RC 电路的时间响应为

$$V_{out} = V_{in}(1 - e^{-t/\tau}) \quad (1)$$

其中 $\tau = RC$

当 $V_{out} = 0.1 \cdot V_{in}$ ，计算得 $t_{(10\%)} = -\tau \cdot \ln 0.9$

当 $V_{out} = 0.9 \cdot V_{in}$ ，计算得 $t_{(90\%)} = -\tau \cdot \ln 0.1$

因而 $t_r = t_{(90\%)} - t_{(10\%)} = \tau \cdot (\ln 0.9 - \ln 0.1) \approx 2.2 \cdot \tau$ ， $\tau = t_r / 2.2$

$$BW = \frac{1}{2\pi\tau} = \frac{2.2}{2\pi t_r} \approx 0.35/t_r \quad (2)$$

根据上述公式可以看出，降低开关速度可以大大减小信号的高频分量

对于 TI 的外置 MOSFET 的电机驱动芯片来说，一般开关速度可以通过 Idrive 来进行调节，如下图 1 中 DRV8718-Q1 数据手册[1]所示。对 TI 集成 MOSFET 的电机驱动芯片来说，开关速度可以通过 Slew Rate 进行调节，如图 2 DRV8243-Q1 数据手册[2]所示。

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
IDRVP, SPI	Peak gate current (source) SPI Device	IDRVP_x = 0000b, VGSx = 3 V	0.2	0.5	0.83	mA
		IDRVP_x = 0001b, VGSx = 3 V	0.5	1	1.6	
		IDRVP_x = 0010b, VGSx = 3 V	1.3	2	2.8	
		IDRVP_x = 0011b, VGSx = 3 V	2.1	3	4	
		IDRVP_x = 0100b, VGSx = 3 V	2.9	4	5.3	
		IDRVP_x = 0101b, VGSx = 3 V	3.75	5	6.4	
		IDRVP_x = 0110b, VGSx = 3 V	4.5	6	7.6	
		IDRVP_x = 0111b, VGSx = 3 V	5.5	7	9	
		IDRVP_x = 1000b, VGSx = 3 V	6	8	10	
		IDRVP_x = 1001b, VGSx = 3 V	9	12	15	
		IDRVP_x = 1010b, VGSx = 3 V	12	16	20	
		IDRVP_x = 1011b, VGSx = 3 V	15	20	25	
		IDRVP_x = 1100b, VGSx = 3 V	18	24	30	
		IDRVP_x = 1101b, VGSx = 3 V	24	31	40	
		IDRVP_x = 1110b, VGSx = 3 V	28	48	62	
		IDRVP_x = 1111b, VGSx = 3 V	46	62	78	

图 1. DRV8718-Q1 Idrive 调节

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
SRLSOFF	Output voltage rise time, 10% - 90%	SR = 3'b000 or LVL2		1.6		V/μs
		SR = 3'b001 (SPI only)		5		V/μs
		SR = 3'b010 (SPI only)		8		V/μs
		SR = 3'b011 or LVL3		13.3		V/μs
		SR = 3'b100 or LVL4		19		V/μs
		SR = 3'b101 or LVL1		24.5		V/μs
		SR = 3'b110 or LVL6		36		V/μs
		SR = 3'b111 or LVL5		47		V/μs

图 2. DRV8243-Q1 slew rate 调节

降低开关速度的主要的弊端是会使得 MOSFET 在每个周期中都有更长的时间工作在不完全导通状态，对系统的功耗和热性能指标不利。同时更慢的开关速度也会使得输入控制信号占空比与实际的系统占空比产生一定的偏差，需要额外进行校准评估。

1.2 减小高频回路辐射

对于电机驱动的应用来说，开关电流从驱动芯片到负载再返回的路径应该越小越好，以减小走线电抗产生的高频辐射。在多层板的 layout 设计里，一个完整的地平面可以提供最小的电流返回路径，并提供对外界的屏蔽。如果地平面不是完整的，在分割的平面上走线，电流很可能通过很大寄生电感的路径返回，从而造成强噪声的 EMI 辐射。另外再设计时也应注意尽量加宽电源和地线走线以减小阻抗，尽量不跳层走线。

下图为 MOSFET 外置预驱芯片大电流路径示意。

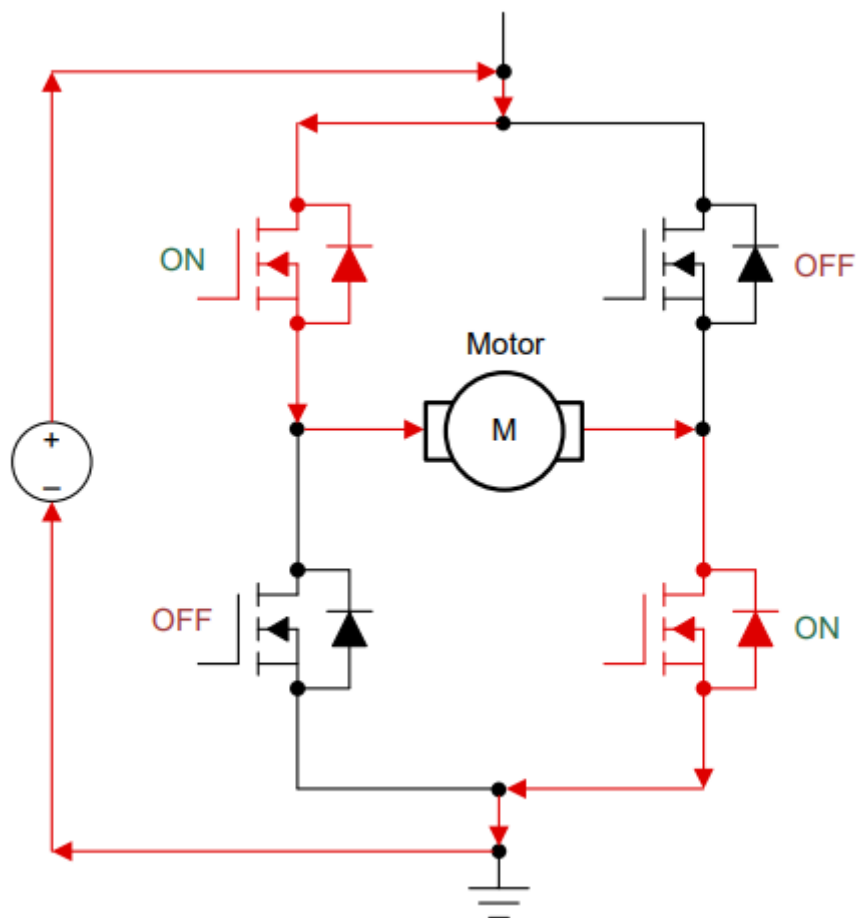


图 3. 电机驱动高频回路图示

1.3 开启展频功能

系统的另一个干扰源来自控制芯片的时钟和电荷泵电路，这些电路一般有固定的开关频率，因此容易在这个基频和倍频产生辐射尖峰。对于芯片的时钟信号和电荷泵信号，部分芯片支持配置是否启用展频功能，可以将固定频率的能量分散到更宽的频率范围，从而减小特定频段的峰值能量[4]。如下为 DRV8243-Q1 的 SSC_DIS，可以用来配置是否开启展频功能：

4	SSC_DIS	R/W	1b	0b: Enables the spread spectrum clocking feature
---	---------	-----	----	--

图 4. DRV8243-Q1 展频功能使能位

2. 如何切断干扰路径

受限于实际应用的要求，优化干扰辐射源通常是有限的。接下来我们讨论如何通过切断干扰路径的方式进行优化。

首先我们对传导干扰 CE (Conducted Emission) 和辐射干扰 RE (Radiated Emission) 进行区分。传导干扰可以通过优化电流路径有效改善。辐射干扰主要分为电场耦合和磁场耦合。电场耦合主要是通过长走线、未屏蔽导体的天线效应产生，磁场耦合主要是通过不良接地和容性耦合所造成的环路产生。我们可以通过分析耦合路径进行有效切断。

2.1 增加 PI 型滤波器

一个有效阻断电机干扰反向传输到 LISN 的方式就是增加滤波电路。当设备连接至电源时，在电源线上通常有差模电流和共模电流生成。差模电流产生于设备或芯片的供电，对电机系统来说其供电电流的变化由 PWM 开关造

成，其频谱分量主要在开关频率及其倍频，而共模电流主要通过板上寄生参数产生。当出现开关频率及其倍频频段超标时，有效的应对措施为通过 PI 型滤波器提供对差模噪声的低阻抗回路。PI 型滤波器的设计原则具体可参考附件[5]。

PI 型滤波器常见构成可以参考 DRV8243EVM [6] 的设计如下：

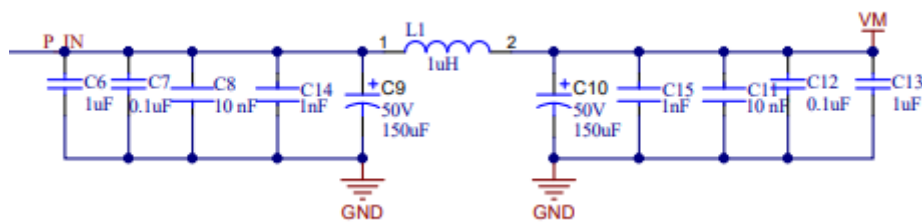


图 5. DRV8243EVM PI 型滤波器设计示意

在图 5 的典型设计中：

- C10 提供了最主要的低阻抗路径，可以避免开关电流流向电池端
- L1 用于阻止电流流向电池，一般电感量越高越好，但也会相应造成体积和成本的增加
- C9 同样是提供低阻抗路径到地，与 L1 一起构成二阶的低通滤波

从下图 6 的 EMC 测试结果中，可以看出 PI 型滤波器可以明显改善低频段的差模噪声

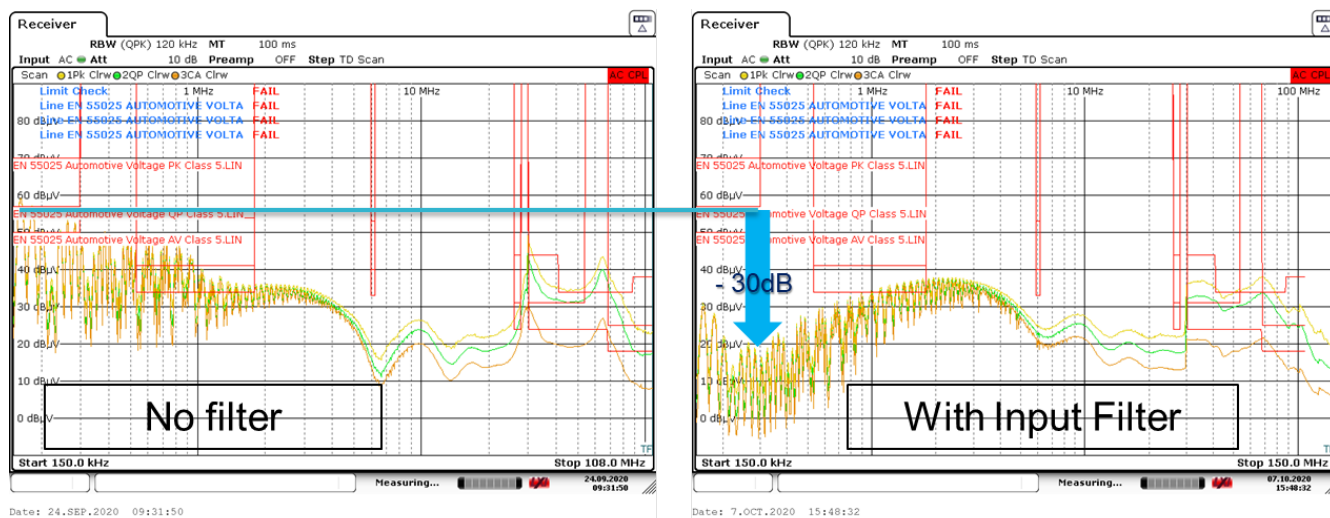


图 6. 增加 PI 型滤波器对 EMC 测试结果的影响

2.2 优化退耦电容网络

随着开关速度的提升，电压跳变点的 dv/dt 也会通过板上的寄生电容产生共模电流，并有可能被 LISN 接收。退耦电容可以充当本地的电荷蓄水池，在面对电气瞬态时储存多余的电荷或提供大电流支持。靠近芯片管脚摆放的退耦电容可以为更高频的噪声提供更小的返回路径。

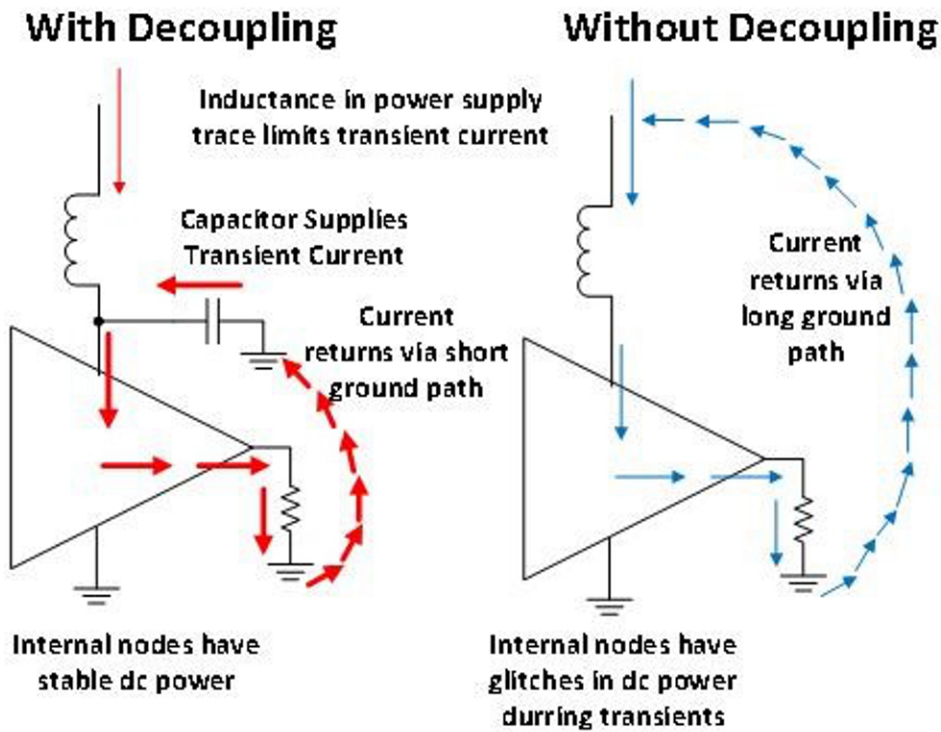


图 7. 退耦电容对电流返回路径的影响

设计时需要注意的是，因电容的自谐振频率和寄生电感存在，不同电容值的退耦电容能够提供的高频滤波能力是不同的。常见的 $0.1\mu\text{F}$ 的退耦电容值可以对 200MHz 以下的噪声有很大的影响，但对更高频率的噪声作用有限。为了应对不同频段的滤波要求，通常建议使用不同电容梯度的要求来实现理想的滤波频段范围。

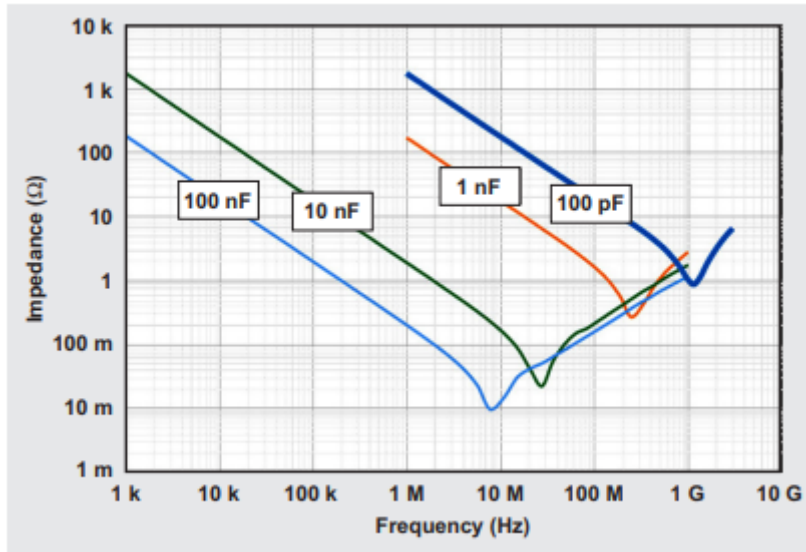


图 8. 典型电容阻抗曲线

在不同梯度的电容组合中，大电容来应用长时间低频的瞬态，小电容应用短脉宽高频的瞬态。在前面的图 5 中，可以看到 C11, C12, C13, C15 是对 C10 的补充，C6, C7, C8 和 C14 是对 C9 的补充。相互差 10 倍，可以为高频噪声提供通路。

2.3 减小输出辐射

在电机驱动系统中，驱动的输出通常会通过线缆连接到电机，从而在线上会产生大量的辐射噪声。在电机的输出端子之间增加差模和共模电容可以抑制一部分高频噪声。

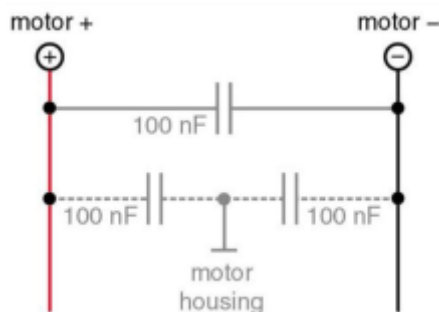


图 9. 电机输出电容设计

滤波电路可以优化开关瞬态的传导干扰（CE），而屏蔽可以优化辐射干扰（RE）测试结果。。将直流电机的两个输出线绞起来，在其上套一个磁环，也可以减小辐射。

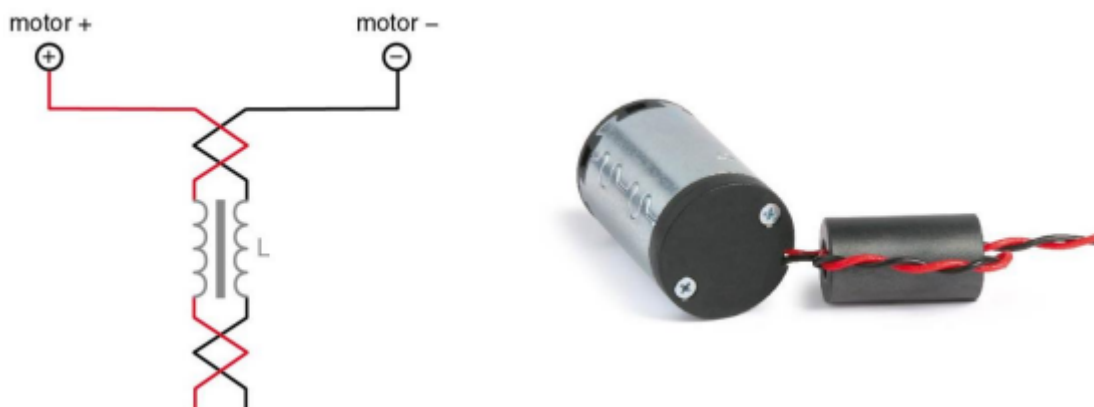


图 10. 电机输出双绞设计

3. 如何根据已有 EMI 测试结果制定优化方案

EMI 问题在研发设计阶段越早进行考虑效果越好，然而如果出现测试结果超标，可以根据超标频段通过以下方式快速对应有效的改正措施：

- 如果通过低频段差模噪声超标，可以通过 PI 型滤波器进行优化；
- 中频段可以通过优化供电 pin 的梯度设计进行优化。需要注意的是退耦电容需要离供电 pin 尽可能接近，且中间不应有过孔。因为走线和过孔上的寄生电感会容易在高频段与小容值电容产生震荡；
- 如果中高频段超标，可以通过开启芯片的展频功能进行优化。另外，调整更慢的 slew rate（如 DRV8889-Q1），或者减小 IDRIVE（DRV8718）都对减小开关高频分量有很大的帮助；
- 如果测试结果显示差出固定的频段，幅度固定（amplitude）可能是 charge pump 的干扰，在 PVDD 加电感或磁珠可以对此现象进行干扰；
- 高频的辐射干扰超标可以通过屏蔽或双绞线缆，调整输出电容和减小驱动电流来优化。

参考文献

1. [DRV8718-Q1 数据手册 \(SLVSEA2C\)](#)
2. [DRV8243-Q1 数据手册 \(SLVSG23C\)](#)
3. [Best Practices for Board Layout of Motor Drivers \(SLVA959B\)](#)
4. [EMI Reduction Technique, Dual Random Spread Spectrum \(SNVA974A\)](#)
5. [Input Filter Design for Switching Power Supplies \(SNVA538\)](#)
6. [DRV8243EVM \(SLVUC46C\)](#)
7. [The decoupling capacitor...is it really necessary?](#)
8. [EMI filter components and their nonidealities for automotive DC/DC regulators \(SLYT782\)](#)
9. [Addressing EMI challenges for high side switches and motor drivers in body electronics \(SLYP697\)](#)

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司