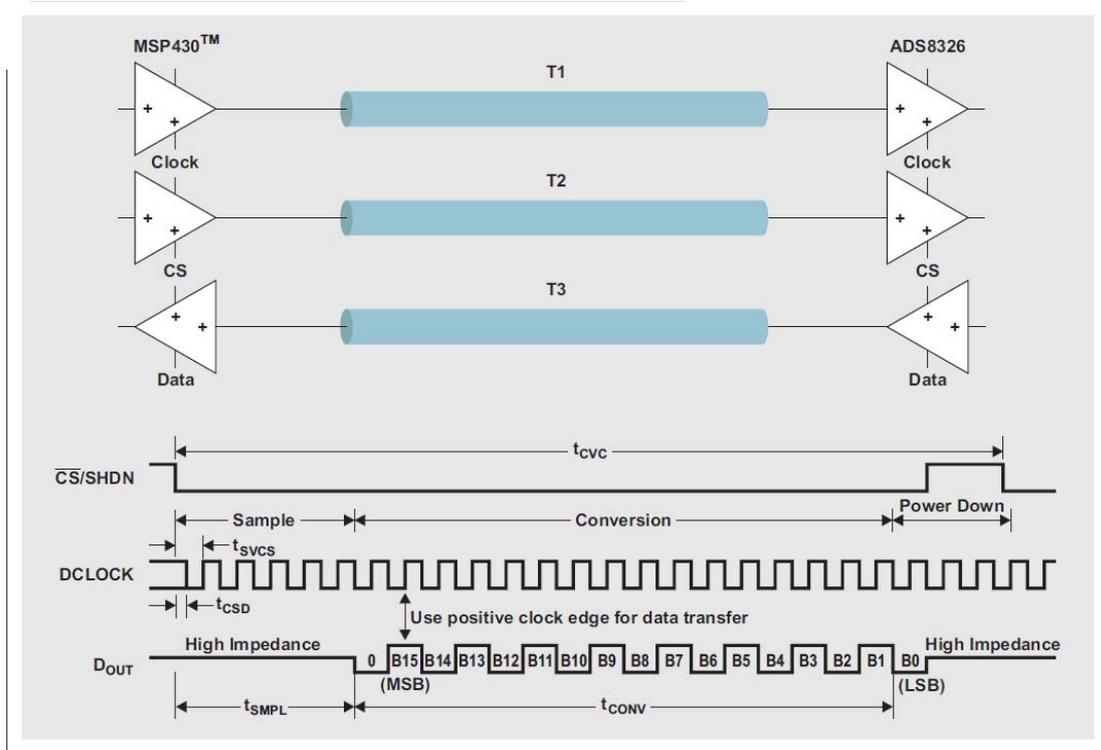


IBIS 模型，第 3 部分：利用 IBIS 模型研究信号完整性问题

作者：Bonnie C. Baker, 德州仪器 (TI) 高级应用工程师

本文是关于在印刷电路板 (PCB) 开发阶段使用数字输入/输出缓冲信息规范 (IBIS) 模拟模型的系列文章之第 3 部分 (共三部分)。“第 1 部分”讨论了 IBIS 仿真模型的基本组成, 以及它们在 SPICE 环境中产生的过程¹。“第 2 部分”讨论了 IBIS 模型有效性验证。² 在设计阶段, 我们会碰到许多信号完整性问题, 而 IBIS 模型为这些问题带来了一种简单的解决方案。本文即“第 3 部分”, 将介绍如何使用一个 IBIS 模型来提取一些重要的变量, 用于信号完整性计算和确定 PCB 设计解决方案。请注意, 该提取值是 IBIS 模型不可或缺的组成部分。

图 1 错配端接阻抗 PCB 装置

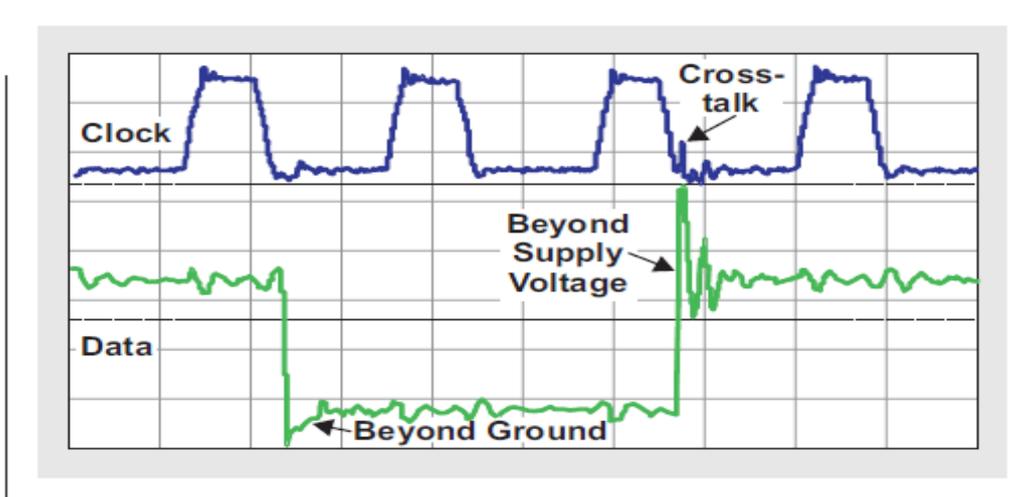


信号完整性问题

当观察传输线两端的数字信号时, 设计人员会吃惊于将信号驱动至某条 PCB 线迹时出现的结果。通过相对较长的距离, 相比瞬时变化信号, 电信号更像行波。描述电路板上电波行为的较好模拟是池中波 (wave in a pool)。纹波穿过池顺利传播, 因为体积相同的两组水具有相同的“阻抗”。然而, 池壁的阻抗差异明显, 并以相反方向反射波。注入 PCB 线迹的电信号也出现相同的现象, 其在阻抗错配时以类似方式反射。图 1 显示了错配端接阻抗的一个 PCB 装置。微控制器即 TI MSP430™ 向 TI ADS8326 ADC 发送一个时钟信号, 其将转换数据发送回 MSP430。图 2 显示了该装置中阻抗错配所形成的反射。这些反射在传输线迹上引起信号完整性问题。让一端或者两端的 PCB 线迹电阻抗相匹配可极大地减少

反射。

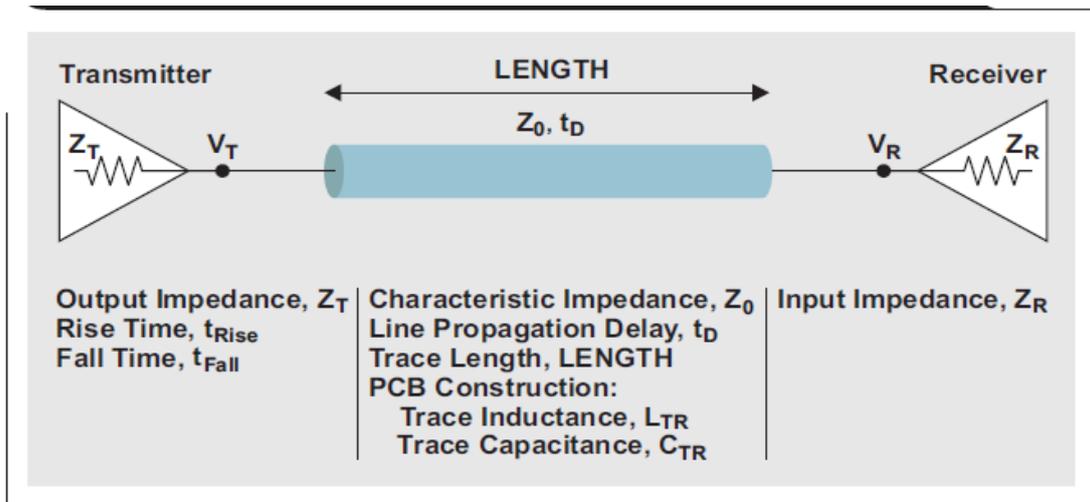
图 2 图 1 中错配端接阻抗促成反射



要解决系统阻抗匹配问题，设计人员需要理解集成电路 (IC) 的阻抗特性，以及起到传输线迹作用的 PCB 线迹的阻抗特性。知道这些特性，让设计人员能够将各连接单元建模为分布式传输线迹。

传输线迹为各种电路服务，从单端和差分端器件到开漏输出器件。本文主要介绍单端传输线迹，其驱动器有一个推拉输出电路设计。图 3 显示了用于设计该举例传输线迹的各组成部分。

图 3 实例单端传输线电路



另外，还需要如下 IC 引脚规范：

- 发送器输出电阻 Z_T (Ω)
- 发送器上升时间 t_{Rise} 和下降时间 t_{Fall} (秒)
- 接收机输入电阻 Z_R (Ω)
- 接收机引脚电容值 C_{R_pin} (F)

这些规范一般没有在 IC 制造厂商的产品说明书中。正如这篇文章将要讲到的那样，所有这些值均可以在设计 PCB 和使用模型模拟 PCB 传输线迹的过程中，通过 IC 的 IBIS 模型获得。

利用下列参数定义传输线迹：

- 特性阻抗 Z_0 (Ω)
- 传播延迟 D (ps/英寸)
- 线迹传播延迟 t_D (ps)
- 线迹长度 LENGTH (英寸)

根据具体的 PCB 设计，该变量清单可能会更长。例如，PCB 设计可以有一个带多个传输/接收机点的底板。³ 所有传输线迹值均取决于特定的 PCB。一般而言，FR-4 板的 Z_0 范围为 50 到 75 Ω ，而 D 的范围为 140 到 180 ps/英寸。 Z_0 和 D 的实际值取决于实际传输线迹的材料和物理尺寸。⁴ 特定板的线迹传播延迟可以计算为：

$$t_D = D \times \text{LENGTH} \quad (1)$$

就 FR-4 板而言，线状线的合理传播延迟（请参见图 4）为 178 ps/英寸，并且特性阻抗为 50 Ω 。通过测量线迹的导线电感和电容，并将这些值插入到下列方程式中，我们可以在板上验证这一结果：

$$D = 10^{12} \times \sqrt{C_{TR} \times L_{TR}} \quad (2)$$

或者

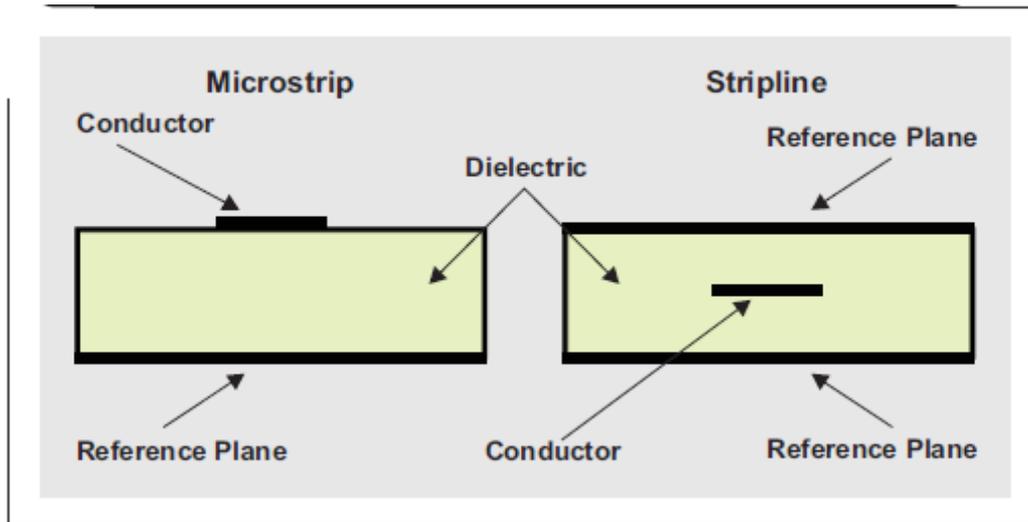
$$D = 85 \text{ ps/inch} \times \sqrt{\epsilon_r} \quad (3)$$

及

$$Z_0 = \sqrt{\frac{L_{TR}}{C_{TR}}} \quad (4)$$

C_{TR} 为法拉/英寸为单位的线迹导线电容； L_{TR} 为亨/英寸为单位的线迹导线电感；85 ps/英寸为空气介电常数；而 ϵ_r 为材料介电常数。例如，如果微波传输带-板导线电容为 2.6 pF/英寸，则导线电感为 6.4 nH/英寸，而 $D=129$ ps/英寸， $Z_0=49.4\Omega$ 。

图 4 微带板与带状线板横截面



集总式电路与分布式电路对比

传输线一经定义，下一个步骤便是确定电路布局代表集总式系统还是分布式系统。一般而言，集总式系统体积较小，而分布式电路则要求更多的板空间。小型电路具备有效的长度 (LENGTH)，其在信号方面比最快速电气特性要小。要成为合格的集总式系统，PCB 上的电路必须要满足如下要求：

$$\text{LENGTH} < \frac{t_{\text{Rise}}}{6 \times \sqrt{L_{\text{TR}} \times C_{\text{TR}}}}, \quad (5)$$

其中， t_{Rise} 为以秒为单位的上升时间。

在 PCB 上实施一个集总式电路以后，端接策略便不是问题了。根本上而言，我们假设传送至传输导线中的驱动器信号瞬间到达接收机。

IBIS 模型的数据组织结构

根据 IC 的电源电压范围，一个 IBIS 模型包括三、六或者九个角的数据。决定这些角的变量为硅工艺¹、电源电压和结温。某个器件模型的具体工艺/电压/温度 (PVT) SPICE 角对创建精确的 IBIS 模型至关重要。额定值不同，硅工艺也各异，创建的模型也有弱有强。设计人员根据组件的电源要求定义电压设置，并让其在额定值、最小值和最大值之间变化。最后，根据组件的指定温度范围、额定功耗和封装的结点到环境热阻，即 θ_{JA} ，来确定组件硅结点的温度设置。

表 1 列举了一个例子，其为三 PVT 变量及其与 TI 24 位生物电势测量 ADC ADS129x 系列的 CMOS 工艺关系。这些变量用于实施六次 SPICE 模拟。第一次和第四次模拟均使用额定工艺模型、额定电源电压和室温条件下的结点温度。第二次和第五次模拟均使用弱工艺模型，低电源电压和高结温。第三次和第六次模拟使用强工艺模型、更高的电源电压和更低的结温。PVT 值之间的关系映射 CMOS 工艺的最佳角。

表 1 ADS1296 IBIS 模型的 PVT 模拟角

角数	硅工艺	电源电压 (V)	温度 (°C)
1	额定	1.8	27
2	弱	1.65	85
3	强	2.0	-40
4	额定	3.3	27
5	弱	3.0	85
6	强	3.6	-40

*TI ISIS 模型标准为额定=典型、弱=最小值、强=最大值。

查找和/或计算发送器规范

信号完整性评估的规定发送器规范包括输出阻抗 (Z_T) 和升降时间 (分别为 t_{Rise} 和 t_{Fall})。图 5 显示了列举自 IBIS 模型文件的 TI ADS1296 封装 ads129x.ibs。⁵用于产生阻抗的值显示在“[Pin]”关键字下面, 其也位于缓冲模型(未显示)中。升降时间位于 IBIS 模型数据列表的瞬态部分。

图 5 ADS1296 的 IBIS 模型封装列表, 包括 L_pin 和 C_pin 值

```

ads1296zxcg :: PBGA, 64 pin package

[Component]      ads1296zxcg
[Manufacturer]   TI
|
[Package]        |ZXC (PBGA) - 64 pin
| variable      typ          min          max
R_pkg            0.084959      0.084959      0.084959
L_pkg            1.726943nH          1.173300nH      2.802300nH
C_pkg            0.203317pF          0.155540pF      0.299270pF
|
[Pin]  signal_name  model_name  R_pin          L_pin          C_pin
|
1A     IN8P         TERM        0.080388        1.4891nH        0.16542pF
1B     IN7P         TERM        0.078742        1.4385nH        0.15797pF
1C     IN6P         TERM        0.077541        1.4231nH        0.16358pF
      ⋮              ⋮              ⋮
5E     GPIO4        DIO         0.106300        2.5339nH        0.28001pF
      ⋮              ⋮              ⋮

```

输入和输出引脚的阻抗

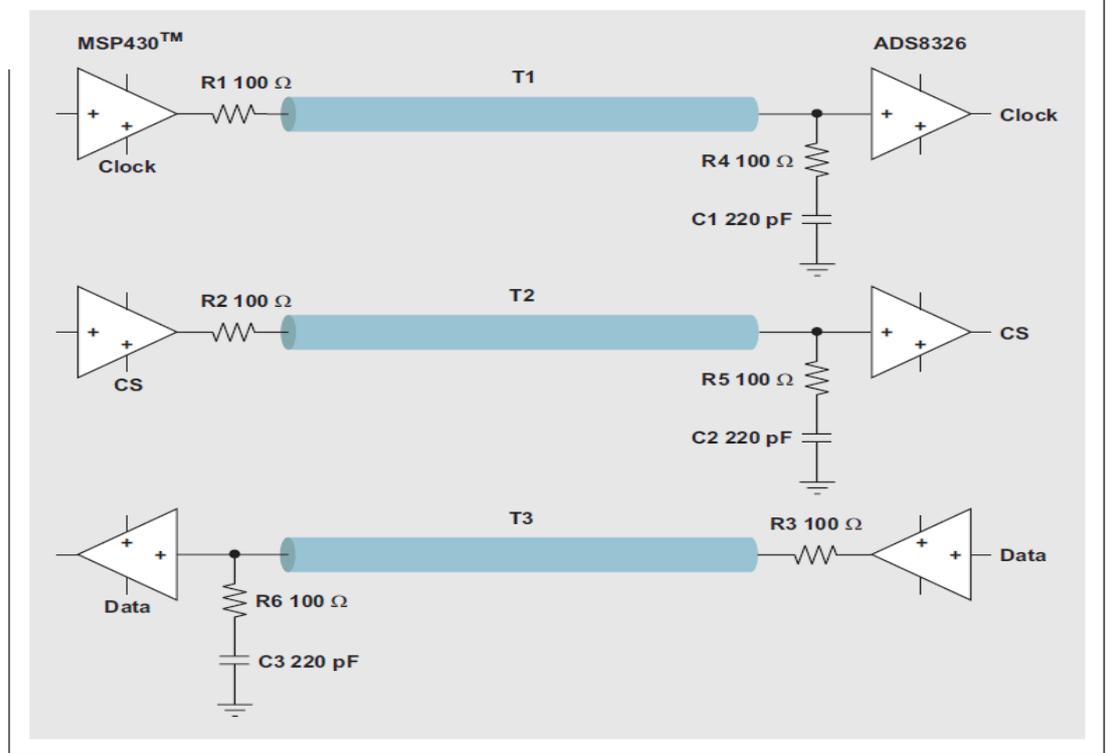
任何信号的引脚阻抗均由加至模型阻抗的封装电感和电容组成。图 5 中, 关键字“[Component]”、“[Manufacturer]”和“[Package]”描述了一个具体的封装, 即 64 引脚 PBGA (ZXC)。具体引脚的封装电感和电容可在“[Pin]”关键字下面找到。例如, 在引脚 5E 处, 信号 GPIO4, 可找到 L_pin 和 C_pin 值。该信号和封装的 L_pin (引脚电感) 和 C_pin (引脚电容) 值为 1.4891 nH 和 0.28001 pF。第二个重要的电容值为硅电容, 即 C_comp。C_comp 值可在 ads129x.ibs 文件的

模型 DIO_33 列表中的“[Model]”关键字下面找到（参见图 6）。该模型中的 C_comp 为 DIO 缓冲器的电容，其电源引脚电压为 3.3V。“|”符号表示注释；因此，该列表的有效 C_comp 值为 3.0727220e-12 F（典型值）、2.3187130e-12 F（最小值）和 3.8529520e-12 F（最大值），PCB 设计人员可从中选取。在 PCB 传输线设计阶段，3.072722 pF 典型值为正确的选择。

图 6 ads129x.ibs 文件 C_comp 值模型 DIO_33 列表

```
[Model]      DIO_33
Model_type  I/O
|Signals    SCLK, DAISY_IN
|
|Vinl = 0.66
|Vinh = 2.64
|Vmeas = 1.65
|Vref = 1.65
|Cref = 15pF
|Rref = 50
|
|           typ           min           max
|           (nom PVT)     (fast PVT)  (slow PVT)
|
|C_comp     3.0727220e-12  2.3187130e-12  3.8529520e-12
|C_comp (ON state)  5.2856500e-12  4.3183460e-12  6.0694320e-12
|C_comp (OFF state) 6.2160260e-12  5.1916700e-12  7.4675830e-12
|
| Where nom PVT is Nominal Process, 3.3V, 27C
|       Fast PVT is Strong Process, 3.6V, -40C
|       Slow PVT is Weak Process, 3V, 85C
```

图 7 端接-校正策略



输入和输出阻抗对信号传输至关重要。下列方程式定义了 IBIS 模型引脚的特性阻抗：

$$Z_T = Z_R = \sqrt{\frac{L_{\text{pin}}}{C_{\text{pin}} + C_{\text{comp}}}} \quad (6)$$

输出升降时间

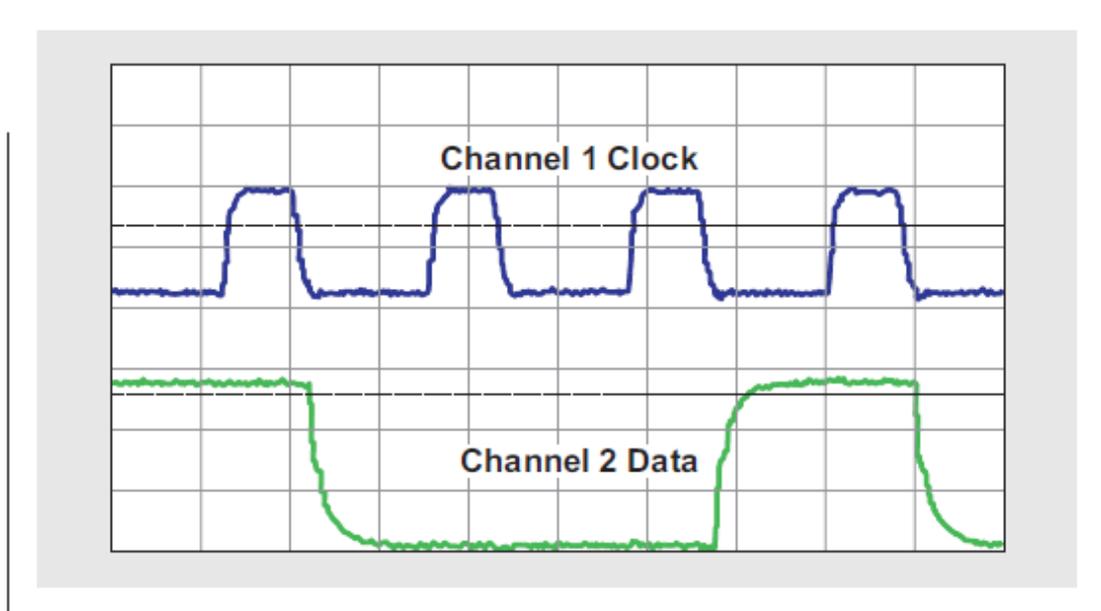
在整个行业中，升降时间规范的惯例是使用输出信号在 10% 和 90% 轨至轨信号之间摆动所需的时间，其一般为 0 到 DV_{DD} 。“IBIS 开放式论坛”的升时间定义相同，其获得采用是由于 CMOS 开关波形尾部较长。

IBIS 模型内的输出、I/O 和三态模型，有一些位于“[Ramp]”关键字下面的规范，该关键字针对 R_{load} (test load)、 dV/dt_r (rise time) 和 dV/dt_f (fall time)。升降时间数据范围为电压-输出信号的 20% 到 80%。如果典型 dV/dt_r 值的分母乘以 0.8/0.6，则升时间值将在 20%-80% 摆动到 10%-90% 摆动之间变化。请注意，该数据代表一个电阻性负载 (R_{load}) 的缓冲器。ads129x.ibs 文件中，DIO_33 数据假设为一个 50-Ω 负载，因此该数据未达到 DV_{DD} 。该计算产生的数值，为各种传输线计算提供了正确的 t_{Rise} 值，例如 f_{Knee} 、 $f_{3\text{dB}}$ 和升沿长度。

利用 IBIS 设计传输线

本文以讨论一个错配端接阻抗的 PCB 作为开始。之后，我们通过 IBIS 模型，了解和查找这种传输问题的一些关键组成元素。就此而言，这种问题应该有解决的方案。图 7 显示了端接校正策略，而图 8 则显示了校正之后的波形。

图 8 端接校正的稳定信号



若想设计 PCB 传输线，第一个步骤便是从产品说明书收集资料。第二个步骤是检查 IBIS 模型，找到无法从说明书中获取的一些参数—输入/输出阻抗、升时间和输入/输出电容。在进入硬件阶段，需利用 IBIS 模型找到一些关键的产

品规范，并对最终设计进行仿真。

参考文献

如欲了解本文更多相关信息，敬请访问www.ti.com/lit/litnumber并用具体的 TI Lit. # 替换“litnumber”，以便下载 Acrobat® Reader® 文件，获取下面列出的资料。

文献标题	TI Lit. #
1、《模拟应用期刊》（2010 年 4 季度）的“IBIS 模型：信号完整性分析入门之第 1 部分”，作者 Bonnie Baker。	Slyt390
2、《模拟应用期刊》（2010 年 1 季度）的“IBIS 模型之第 2 部分：IBIS 模型整体品质的确定”，作者 Bonnie C. Baker	Slyt400
3、《应用报告》的“底板的基础设计考虑”，作者：Shankar Balasubramaniam、Ramzi Ammar、Ernest Cox、Steve Blozis 和 Jose M. Soltero	Szza016
4、1993 年《NJ: Prentice Hall》，《Englewood Cliffs》。 《高速数字设计：魔术手册》，作者：Howard W. Johnson 和 Martin Graham	
5、ads129x.ibs IBIS模型[在线]，地址： http://www.ti.com/litv/zip/sbam021b -----	
6、《应用报告》的“使用 IBIS 模型进行时序分析”	spra839
7、2006 年 LLC 《. New York: Springer Science+Business Media》。 《信号、电源和电磁完整性模拟的半导体建模》，作者：Roy Leventhal 和 Lynne Green	

相关网站

dataconverter.ti.com

www.ti.com/sc/device/ADS1296

www.ti.com/sc/device/ADS8326

重要声明

德州仪器(TI) 及其下属子公司有权在不事先通知的情况下, 随时对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权随时中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的硬件产品的性能符合TI 标准保修的适用规范。仅在TI 保证的范围内, 且TI 认为有必要时才会使用测试或其它质量控制技术。除非政府做出了硬性规定, 否则没有必要对每种产品的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何TI 专利权、版权、屏蔽作品权或其它与使用了TI 产品或服务的组合设备、机器、流程相关的TI 知识产权中授予的直接或隐含权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是TI 的专利权或其它知识产权方面的许可。

对于TI 的产品手册或数据表, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。在复制信息的过程中对内容的篡改属于非法的、欺诈性商业行为。TI 对此类篡改过的文件不承担任何责任。

在转售TI 产品或服务时, 如果存在对产品或服务参数的虚假陈述, 则会失去相关TI 产品或服务的明示或暗示授权, 且这是非法的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

TI 产品未获得用于关键的安全应用中的授权, 例如生命支持应用(在该类应用中一旦TI 产品故障将预计造成重大的人员伤亡), 除非各方官员已经达成了专门管控此类使用的协议。购买者的购买行为即表示, 他们具备有关其应用安全以及规章衍生所需的所有专业技术和知识, 并且认可和同意, 尽管任何应用相关信息或支持仍可能由TI 提供, 但他们将独力负责满足在关键安全应用中使用其产品及TI 产品所需的所有法律、法规和安全相关要求。此外, 购买者必须全额赔偿因在此类关键安全应用中使用TI 产品而对TI 及其代表造成的损失。

TI 产品并非设计或专门用于军事/航空应用, 以及环境方面的产品, 除非TI 特别注明该产品属于“军用”或“增强型塑料”产品。只有TI 指定的军用产品才满足军用规格。购买者认可并同意, 对TI 未指定军用的产品进行军事方面的应用, 风险由购买者单独承担, 并且独力负责在此类相关使用中满足所有法律和法规要求。

TI 产品并非设计或专门用于汽车应用以及环境方面的产品, 除非TI 特别注明该产品符合ISO/TS 16949 要求。购买者认可并同意, 如果他们在汽车应用中使用任何未被指定的产品, TI 对未能满足应用所需要求不承担任何责任。

可访问以下URL 地址以获取有关其它TI 产品和应用解决方案的信息:

	产品		应用
数字音频	www.ti.com.cn/audio	通信与电信	www.ti.com.cn/telecom
放大器和线性器件	http://www.ti.com.cn/amplifiers	计算机及周边	www.ti.com.cn/computer
数据转换器	http://www.ti.com.cn/dataconverters	消费电子	www.ti.com/consumer-apps
DLP® 产品	www.dlp.com	能源	www.ti.com/energy
DSP - 数字信号处理器	http://www.ti.com.cn/dsp	工业应用	www.ti.com.cn/industrial
时钟和计时器	http://www.ti.com.cn/clockandtimers	医疗电子	www.ti.com.cn/medical
接口	http://www.ti.com.cn/interface	安防应用	www.ti.com.cn/security
逻辑	http://www.ti.com.cn/logic	汽车电子	www.ti.com.cn/automotive
电源管理	http://www.ti.com.cn/power	视频和影像	www.ti.com.cn/video
微控制器 (MCU)	http://www.ti.com.cn/microcontrollers	无线通信	www.ti.com.cn/wireless
RFID 系统	http://www.ti.com.cn/rfidsys		
RF/IF 和 ZigBee® 解决方案	www.ti.com.cn/radiofre		
	TI E2E 工程师社区		http://e2e.ti.com/cn/

邮寄地址: 上海市浦东新区世纪大道 1568 号, 中建大厦 32 楼 邮政编码: 200122
Copyright © 2011 德州仪器 半导体技术 (上海) 有限公司