

LM74910 应用中碰到的一些问题

Given Ding/Lijia Zhu

摘要

LM74910 是 TI 第一款集成合路和热插拔功能的理想二极管控制器，广泛应用于板级热插拔控制、主备电合路、电源防反接等应用场景。本文结合其设计原理，对应用中遇到的几个常见问题及解决方案进行讨论：对输出短路时触发重启的问题，结合波形分析了根因并提出了设计建议；针对 **sleep mode** 下输入跳变导致锁死的问题进行了分析，给出了两种解决方案；针对两颗并联使用场景器件会重复开关的问题进行了分析，给出了可行的解决方案。

目录

1	LM74910-Q1 简介	3
2	短路测试触发系统反复重启问题	3
3	LM74910 sleep mode 锁死问题	4
4	双路并联应用	10
5	结论	13
6	参考文献	13

图

Figure 1.	LM74910 典型应用框图	3
Figure 2.	输出短路波形	4
Figure 3.	Sleep mode 应用框图	5
Figure 4.	输入跳变，触发 sleep OCP 波形	5
Figure 5.	sleep mode 过流保护点规格	6
Figure 6.	串电阻方案示意图	6
Figure 7.	Rs=30ohm，电流不超过限流保护点波形	7
Figure 8.	CP 电路电流流向	7
Figure 9.	数据手册图 7-1	8
Figure 10.	Rs=0ohm（左）和 Rs=30ohm（右）启机波形	8
Figure 11.	外接源极跟随器电路示意图	9
Figure 12.	三极管 SOA 曲线示意图	9
Figure 13.	Vin 从 7V 跳变到 21V OCP 波形	10
Figure 14.	双路 LM74910-Q1 并联使用示意图	10
Figure 15.	A 路和 B 路 DGATE 交错开通波形	11
Figure 16.	DGATE 交错开通放大图 1	12
Figure 17.	DGATE 交错开通放大图 2	12

Figure 18. 增加分压电阻来减小正向开通阈值 13

1 LM74910-Q1 简介

LM749x0-Q1 是 TI 第一款支持合路加热插拔功能的理想二极管控制器。它可以驱动和控制外部背对背的一对 N 沟道 MOSFET，从而模拟具有电源路径开/关控制及过流和过压保护功能的理想二极管整流器。如图 1 所示的是 LM74910 的典型应用框图，其中芯片的理想二极管控制器部分 (DGATE) 可驱动第一个 MOS FET(Q1) 来代替肖特基二极管，以实现反向输入保护和输出电压保持。在电源路径中使用了第二个 MOS FET(Q2) 的情况下，在发生过流和过压事件时，该器件的 HGATE 控制逻辑将及时断开负载（开/关控制）。同时，该器件具有睡眠模式，可实现超低静态电流消耗(6 μ A)，同时在车辆处于停车状态时为始终开启的负载提供维持电流。该器件可以单独或并联使用，作为系统的热插拔控制和防反接控制器或者系统供电合路器。本文讨论了几个实际应用中碰到的问题，对其根因进行分析并给出设计建议或规避方案供后续实际应用参考。

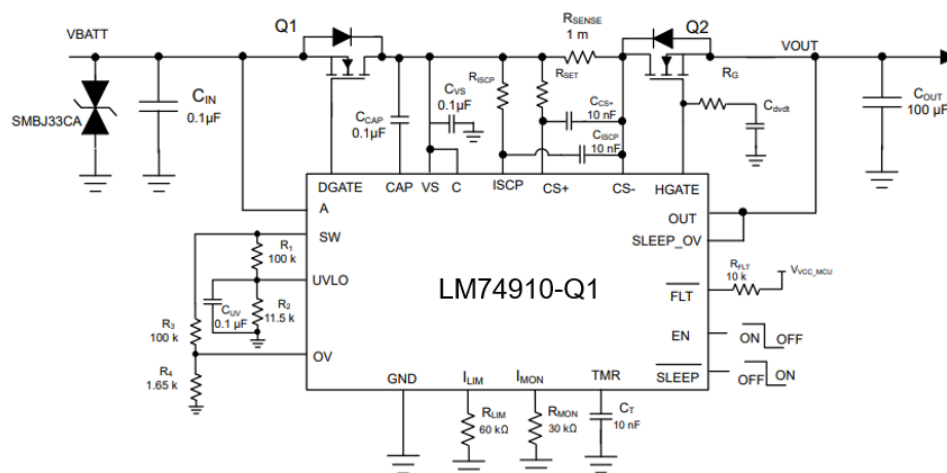


Figure 1. LM74910 典型应用框图

2 短路测试触发系统反复重启问题

在实际应用中经常会对器件进行输出短路测试，该芯片集成了非常快速的短路保护功能，具体设计请参考手册 9.3.3.3 章节内容。如果芯片配置为 auto retry 功能（TMR 管脚对地只接了一个电容，参考数据手册 Figure 9-3），那么理论上来说，HGATE 会迅速拉低，TMR 管脚放电至 VTMR_Low，然后再进行 32 个周期的充电动作，芯片会自动重新启动，如果故障消失，芯片就会将 HGATE 打开。如果芯片配置成 latch off 模式，那么 HGATE 会一直关断。然而在实际测试因为寄生参数的影响，看到的现象和理论分析不完全一样。

从如图 2 所示的实测波形可以看到，芯片在快速的进行反复的重启。通过分析放大后的波形，可以看到当 V_{out} 对地短路时候，电流会冲上去触碰到 ISCP，然后 HGATE (V_{gs} 波形) 关断，输出电容和输入切断联系。此时因为没有负载了，输入到 common drain 之间线路上寄生电感里面的能量不能突变，就会产生振铃。 V_s 管脚一般没有电容或者电容非常小，在振铃发生时候就会很快放电，跟随 V_{in} 的变化，如果振铃比较大， V_s 会跌落到工作门限以下，导致芯片下电。等到 V_{in} 稳定以后，就又会进入 POR 的状态，重新进行上电过程，此时进入短路起机的状态。如果短路一直存在，就会看到芯片一直处于反复启动的状态，这种情况下可能会有热量的累积，导致外部的 FET 受到较大的应力。如果只是触碰到短路保护，那么不管是 latch off 还是 auto-retry 模式，HGATE 关闭的时间会比较长，不会出现热积累的现象。

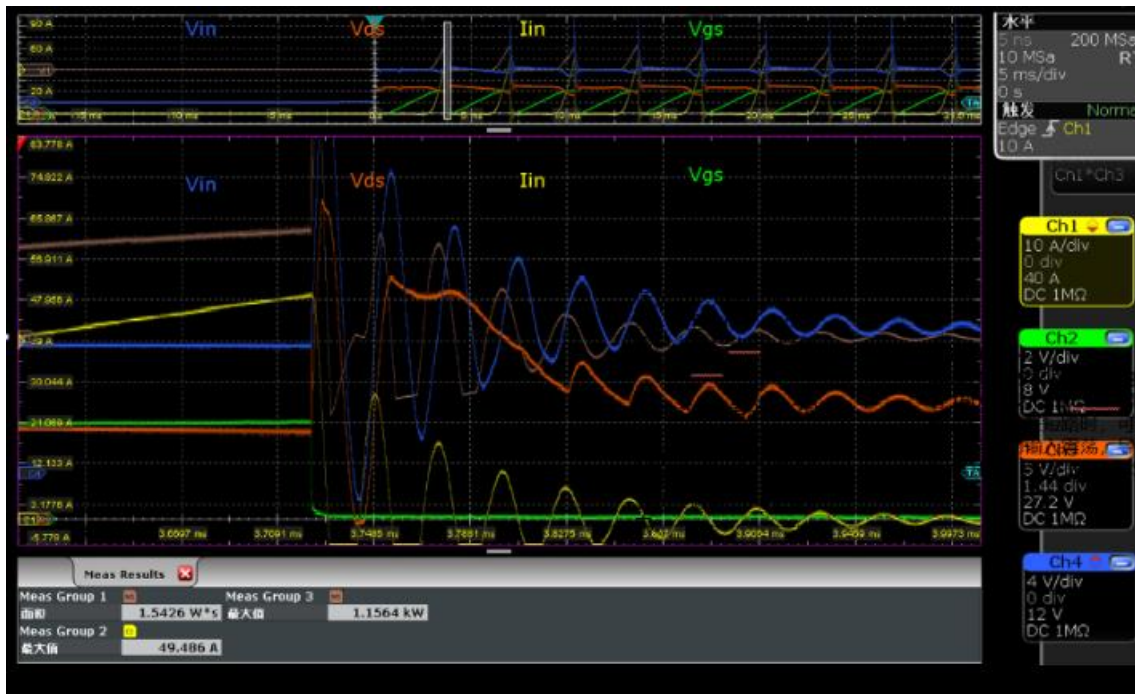


Figure 2. 输出短路波形

为了避免上述的问题，需要保证 V_{in} 稳定或者确保 V_s 电压在工作门限值之上，可以在 V_{in} 上并更多的电容来提高 V_{in} 的动态特性，或者在 V_s 上接 RC 电路（RC 的时间常数需要高于振铃频率），将振铃进行滤波，避免系统进入 V_s POR 的状态。

3 LM74910 sleep mode 锁死问题

LM74910 相比于传统方案还有一个 sleep mode，该模式静态电流很低。可以通过将 SLEEP 引脚拉低（EN = 高）来启用该模式。在 sleep mode 下，设备关闭内部电荷泵、SW 开关，并禁用 DGATE 和 HGATE 驱动，从而实现典型值 $6\mu A$ 的低电流消耗。与此同时，设备始终会通过内部低功耗 MOSFET 给负载供电，在此模式下，设备可以支持 100mA 的负载电流，该模式给客户提供了一个低功耗的选择，有助于降低整个系统待机功耗。图 3 是 sleep mode 的典型应用示意图。

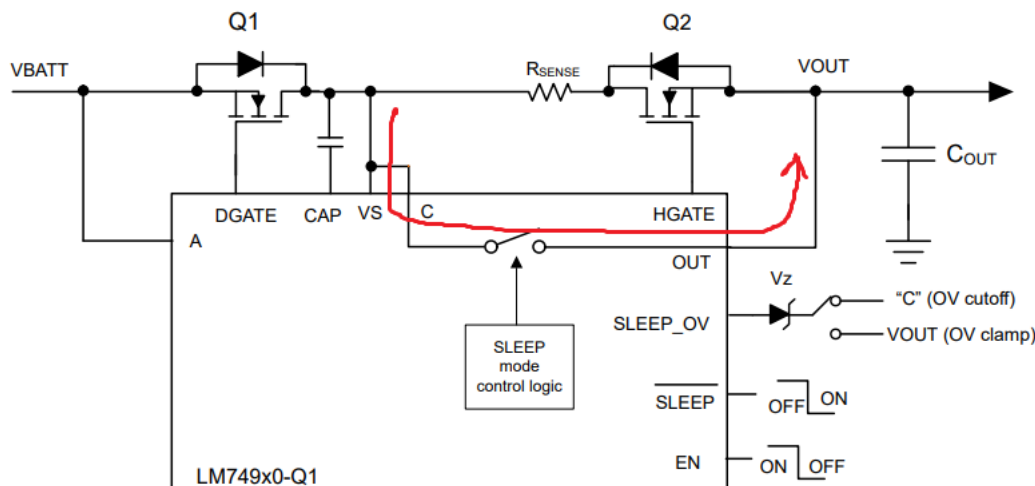


Figure 3. Sleep mode 应用框图

但在实际应用中发现当 Vbat 电压有跳变（从 9V 跳到 16V）时，Vout 电压会出现跌落，需要重启以后才能够恢复。从图 4 的波形中可以看到，当 Vbat 电压跳变时候，由于输出电容很大（图 3 所示的例子中，Cout = 1mF），所以输出电压基本不变，此时上图中红色的路径是电流流过的路径，Sleep FET 完全开通，输入跳变的电压落在 sleep FET 的 Rds(on) 上面，此时电流会冲上去，电流 $I_{pk} = (16-9V) / 7\text{ohm} = 1\text{ A}$ ，其中 7ohm 是 sleep FET Rds(on) 的典型值。

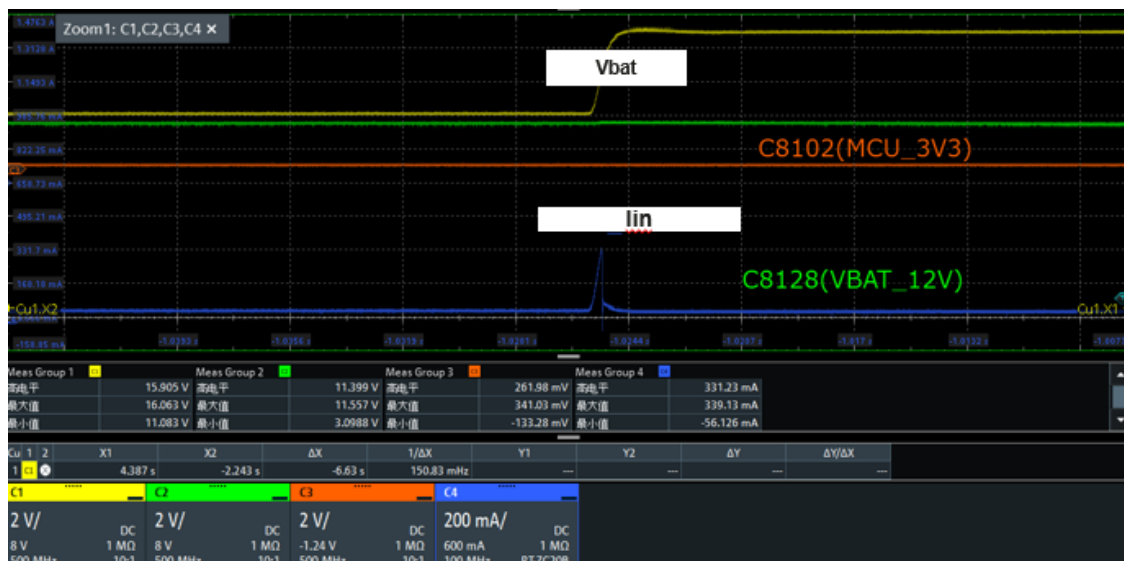


Figure 4. 输入跳变，触发 sleep OCP 波形

如图 5 所示的 EC table 部分截取，在 sleep 模式下，芯片的过流保护点只有 250mA。此时会触碰到过流保护，从而导致器件锁死，需要板上的主控芯片需要检测到没有电后重新发送使能指令或者系统进行上下电才能够复位，需要等待较长的时间，导致不满足系统要求。

SLEEP MODE						
$V_{(SLEEPH)}$	SLEEP high threshold voltage		0.85	1.05	V	
$V_{(SLEEPF)}$	SLEEP threshold voltage for low Iq shutdown, falling		0.41	0.7	V	
$I_{(SLEEP)}$	SLEEP input leakage current		100	160	nA	
Overvoltage threshold	SLEEP mode overvoltage rising threshold	SLEEP=Low, EN=High	19.3	21.3	23	V
Overvoltage threshold	SLEEP mode overvoltage threshold	SLEEP=Low, EN=High	18.4	21	22.2	V
Overcurrent threshold	SLEEP mode overcurrent threshold (device Latch-off)		150	250	310	mA
$T_{(TSD)}$	SLEEP mode TSD Threshold, rising	SLEEP=Low, EN=High	155			°C
$T_{(TSDhyst)}$	TSD Hysteresis	SLEEP=Low, EN=High	10			°C

Figure 5. sleep mode 过流保护点规格

可以采用以下两种方式来解决该问题:

1. 在路径上串联电阻（如图 6 中红色所示）来限制过冲电流的大小，使其不要超过过流保护点。

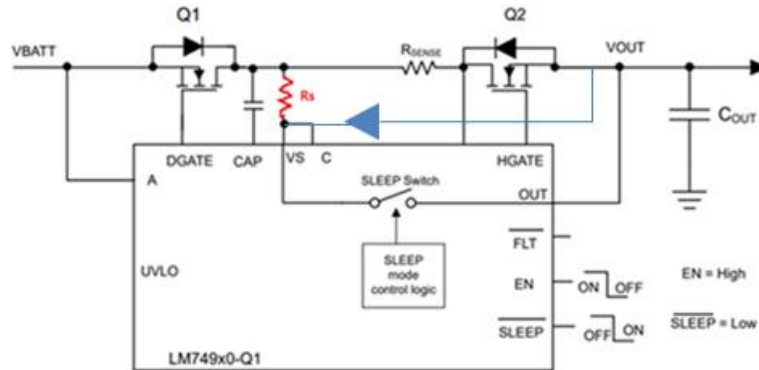


Figure 6. 串电阻方案示意图

对于 R_s 值的选择需要确保满足以下条件: $I_{pk} = \Delta V_{bat}/(R_{dson}+R_s) \leq 150mA \text{ min}$

以 9V 跳到 16V 为例, $R_s \geq 20\Omega$, 考虑一定的余量, 选择 30Ω 电阻, 电阻功率需要考虑实际 sleep 模式下带载的电流情况, 这里假设是 50mA, 那么需要满足 $I^2 \cdot R$ 的规格, 即 0.125W, 在此基础上预留一定的余量满足降额要求即可。

同时, 在 sleep 模式正常工作时, 输出电压和输入电压之间会有一个压降, 即 $I \cdot R_s$ 的电压, 需要考虑后级负载的 UVLO 电压点的设定。

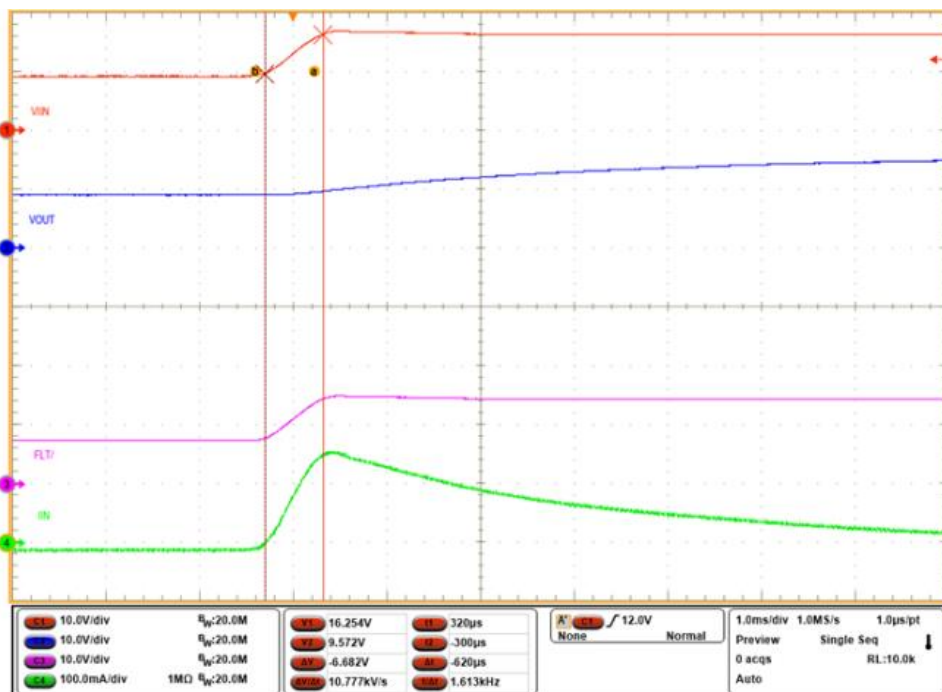


Figure 7. $R_s=30\Omega$, 电流不超过限流保护点波形

在正常模式下，芯片内部 charge pump 会使能， R_s 会在初始 charge pump 启动的时候带来压降（如图 8 黄色路径是 CP 工作时从 V_s 管脚抽取的电流，不超过 10mA，参考图 9 的手册 fig7-1 截图），该压降很小，所以不会影响 charge pump 正常工作。从图 10 所示的波形中可以看到增加 R_s 电阻对 CP 工作电压基本没有影响。而在 sleep mode 下，charge pump 本身不工作，所以也不会有影响。

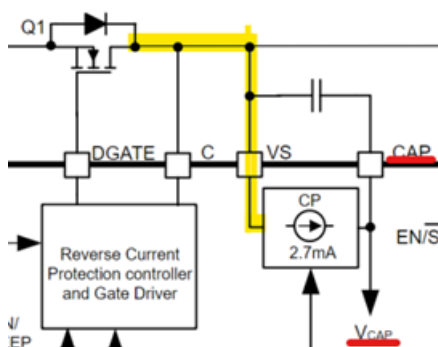


Figure 8. CP 电路电流流向

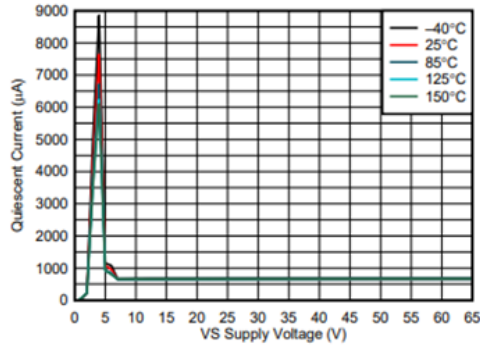


Figure 7-1. Operating Quiescent Current vs Supply Voltage

Figure 9. 数据手册图 7-1

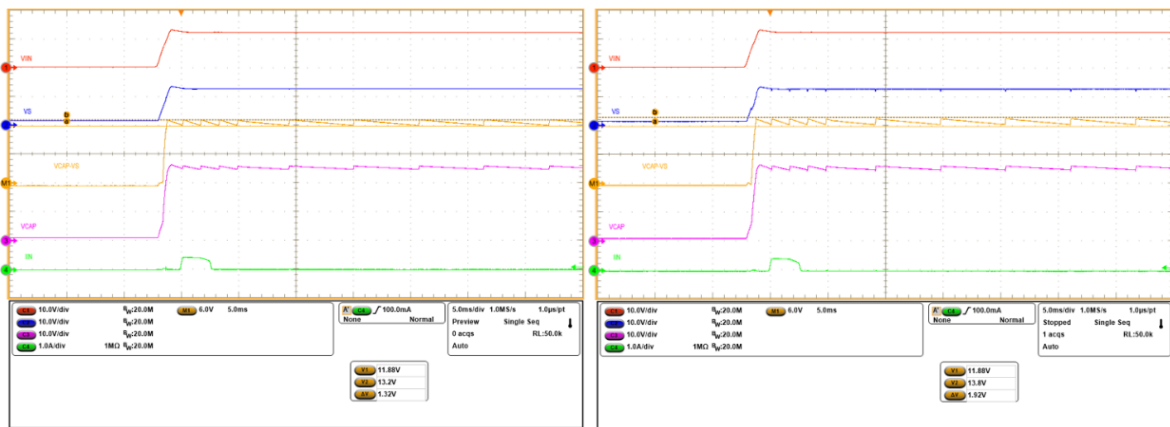


Figure 10. $R_s=0\text{ohm}$ (左) 和 $R_s=30\text{ohm}$ (右) 启机波形

也可以考虑在 V_{out} 和 V_s 直接接一个二极管（如图 6 中蓝色所示），在正常工作时候可以提供提供一个低阻抗路径， R_s 电阻被其旁路掉， V_{out} 直接给 V_s 供电。

该方案实现简单，但是也有一定的局限性，如果考虑 ISO16750 中最恶劣的场景，诸如 load dump，输入电压会跳变到更高的电压，因此需要更大的电阻来限制 OCP 的电流。同时在 sleep mode 情况下还有输出负载，手册中推荐最大可以带到 100mA 的负载，如果更大的电阻就会导致 R_s 上压降比较大，需要考虑电池波动的导致的电压最小值是否会低于后级输出的负载欠压点，同时 R_s 封装也会比较大。

2. 外加电路，该方案原理是外加一个小的 FET 串联在 V_s 端，如图 11 中红色框中所示，此部分电路构成一个源极跟随器，R-C 连接在 FET 的栅极。

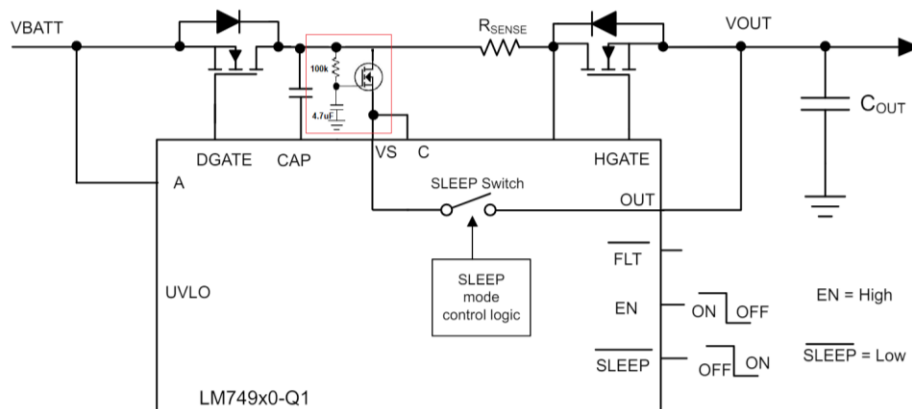


Figure 11. 外接源极跟随器电路示意图

当在 V_{in} 跳变期间处于 SLEEP 模式时，QVS 栅极的 RC 将缓慢开启 FET 对此时产生的浪涌电流进行限制。FET 的栅极到地的电容可以调整，以限制 SLEEP 内部 FET 路径中的电流低于 SLEEP OCP 阈值。稳态以后，FET 两端的电压等于 $V_{gs(th)}$ 的电压，所以只需要选一个 $V_{gs(th)}$ 电压比较小的管子就可以，保证输出 V_{out} 的电压在 V_{in} 变化范围内还能够满足后级负载的要求。这个方案可以在比较苛刻的输入瞬变等情况下满足系统要求。

因为这个三极管起到一个缓启动的功能，所以需要考虑它的 SOA，能够承受峰值功率是输入跳变的幅度乘以稳态后带的最大负载电流，即使是 7V 到 21V（sleep mode 的 OVP 保护点）的跳变，按照 sleep 模式推荐的稳态负载 100mA，那就需要承受 $14V \cdot 0.1A = 1.4W$ 。如图 12 所示是一个典型的 TSOP-6 封装的管子的参数，20V V_{ds} 电压可以承受 250mA 电流，满足 SOA 的要求。

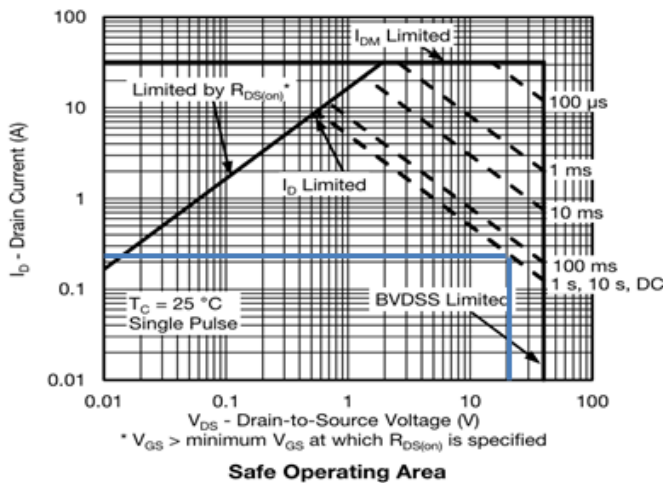


Figure 12. 三极管 SOA 曲线示意图

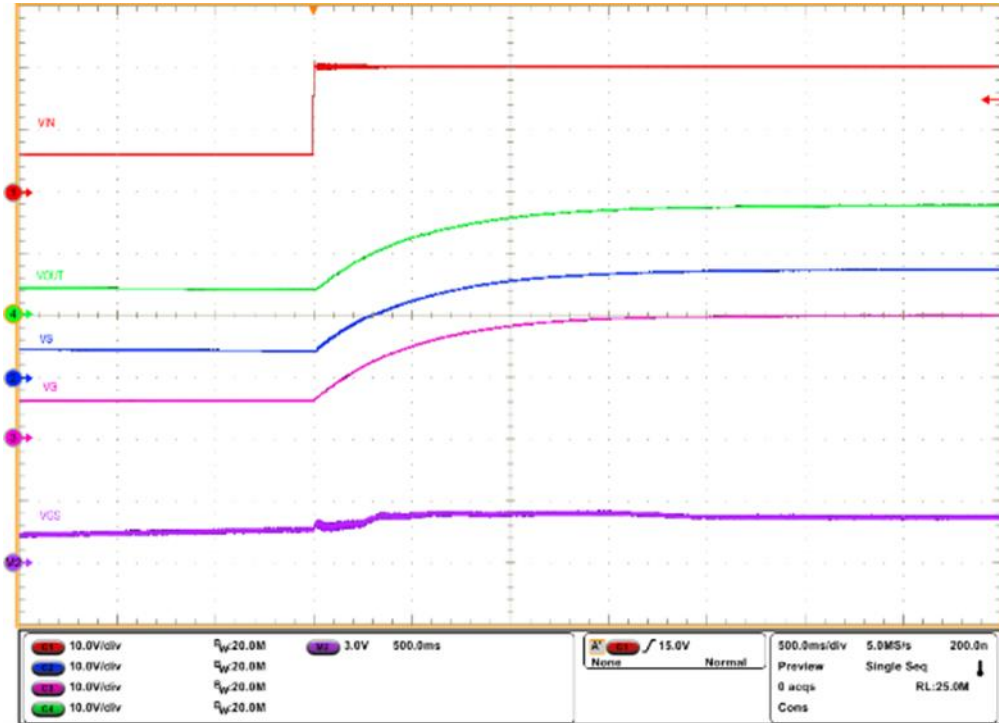


Figure 13. Vin 从 7V 跳变到 21V OCP 波形

图 13 是一个实际场景 7V 到 21V 的波形，可以看到不会触碰到 OCP 保护。该方案可以覆盖更苛刻的应用场景，但是电路会更加复杂一些。

4 双路并联应用

在某些特定应用中，单颗 LM74910 作为热插拔和防反接控制器无法提供足够的负载电流，此时可以两颗芯片并联使用。这里讨论的并联架构有别于常见的两个电源输入各使用一颗芯片给同一个负载供电的场景（作为合路器），是一个电源通过两个 LM74910 提供给两个负载，其架构如图 14 所示。

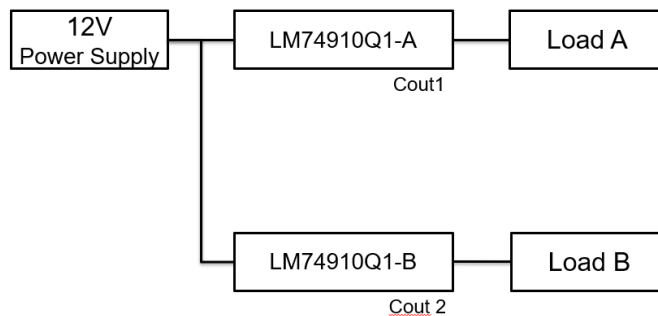


Figure 14. 双路 LM74910-Q1 并联使用示意图

两个负载不可能完全一样，比如，两个 LM74910 的输出电容 Cout1 和 Cout2 一般就会存在差异，同时电池输出到芯片的输入阻抗也会有一些差异。在实际应用中，我们发现了这样的差异使两路 LM74910 在轻载工况下会出现交替开通的情况，导致后级输出纹波变大以至于影响到实际使用。

图 15-17 所示的波形是在 EVM 上测到的问题波形，其中 A 路为 100mA, B 路为 0A。Cout1 为 2mF, Cout2 为 1mF。对此现象产生的原因具体分析如下：

1. 由于路径 B 上没有负载，DGATE B 处于 0V，并偶尔打开以给输出电容充电（取决于输出电容放电速度）。
2. 当 DGATE B 打开时，电流从输入流向输出以给输出电容充电（如图 17 波形）。此电流受到从输入到输出的路径阻抗的影响，但 DGATE B 开通门限输入输出压差为 Vac_FWD(典型值 177mV,最大值 200mV)，门限越大，充电电流越大。
3. 由于电流的激增，板子输入电压由于路径阻抗和电源输出阻抗而下降（如图 16 波形）。
4. VIN 的下降导致路径 A 产生反向电流路径，触发到反向过流保护 Vac-rev（典型值-10mV,最大值-5mV），从而使 DGATE A 关闭。
5. 输出电容被负载消耗，当输出电压低于输入电压达到 Vac_FWD 时，DGATE A 重新打开（如图 16 波形）。

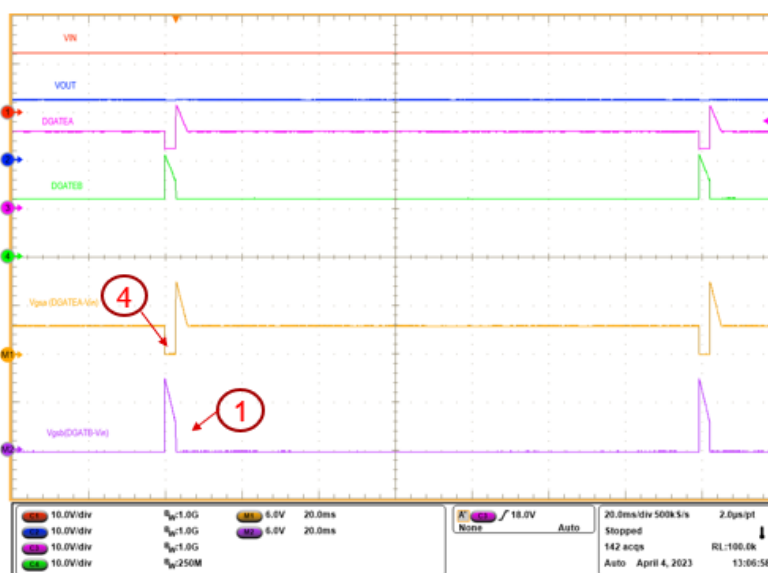


Figure 15. A 路和 B 路 DGATE 交错开通波形



Figure 16. DGATE 交错开通放大图 1

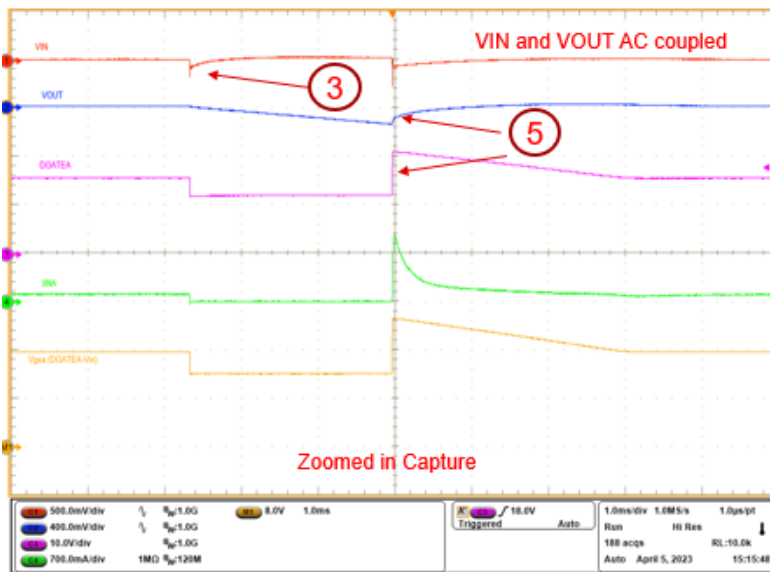


Figure 17. DGATE 交错开通放大图 2

因此，每次 DGATE B 被打开时，路径 A 都会出现反向过流保护状态，DGATE A 被关闭，由于 DGATE A 反复开关，导致 A 路负载就会看到比较大的纹波，从而影响后级负载的应用。

基于如上分析，可以看到如下三个因素会对该问题有影响：

1. 负向过流保护阈值（阈值越大，绝对值越小，约容易触发）。
2. 从复现正向开通的阈值（当 DGATE 被打开时，导致从输入到输出的过冲电流增加）。
3. 输入路径阻抗（当 DGATE 被打开或当其中一路被带上负载，导致 Vin 下降）。

可以采用如下规避方案：

减小输入路径的阻抗，优化布局。同时，想办法减小正向开通阈值和反向开通阈值，这样可以减少过冲电流减小，从而减少输入的跌落，反向保护更不容易触发。可以通过在 C 管脚上接分压电阻增加一个固定的偏置电压，此方案对正向和反向保护阈值都会有影响。

对于R1和R2电阻的设计按照如下步骤：

针对输入电压范围，以9V输入为例，需要加一个15mV的偏置，那么 $V_{in} * R1 / (R1 + R2) = 15mV$ ，选定 $R2 = 100k\Omega$ ，就能得到 $R1 = 167.6\Omega$ 。对于 V_{ac_FWD} 会减小15mV，可以降低开通电流，从而减小输入端压降。对于 V_{ac_rev} 来说也会减小15mV，从而提高对于反向电压的抗干扰性，在一定程度上避免出现该 DGATE 反复导通的状态。但由于 V_{ac_rev} 增大，所以对于反向过流保护没有那么灵敏，需要结合实际应用去进行考量。

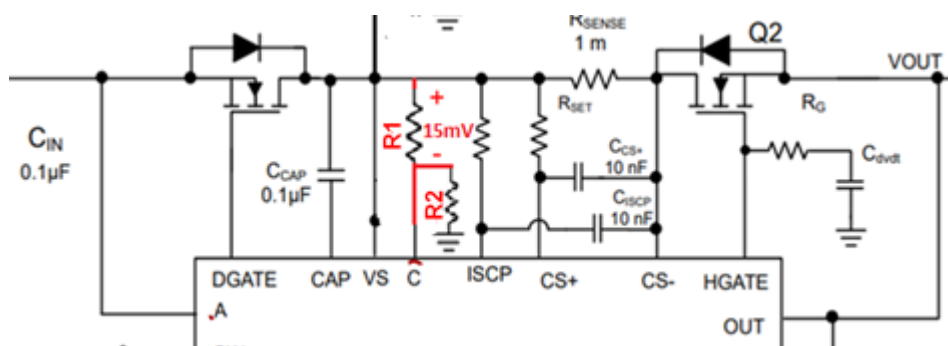


Figure 18. 增加分压电阻来减小正向开通阈值

5 结论

本文结合实际案例，针对 LM74910-Q1 在实际过程中碰到的短路导致重启问题进行分析，是由于震荡导致触碰到 Vs POR，并给出了优化方法。针对 sleep mode 模式在输入跳变时导致锁死的问题以及双路并联应用中碰到的 DGATE 关断导致输出纹波变大的问题进行了分析，并给出了解决方案。另外，针对两路并联时 DGATE 反复开通导致输出纹波变大的问题进行了分析，并给出了优化方案。

6 参考文献

1. Datasheet [“LM749x0-Q1 Automotive Ideal Diode With Circuit Breaker, Undervoltage, and Overvoltage Protection With Fault Output”](#)
2. Application Note [“Addressing Automotive Reverse Battery Protection Topologies with LM749x0-Q1”](#)

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月