

## Application Brief

**DLP® 技术如何实现面板级高级封装**

Karina Bridger

DLP® 技术不仅仅是投影仪领域的业界领先显示技术。这项可实现精彩沉浸式投影的技术，也能够高级封装和面板级封装的制造中，作为可编程光掩模应用于数字成像系统。本应用简介介绍了高级封装的发展趋势，以及 DLP 技术如何释放这一制造工艺的潜力。图 1 展示了利用 DLP 数字微镜器件 (DMD) 的无掩模技术的光刻。

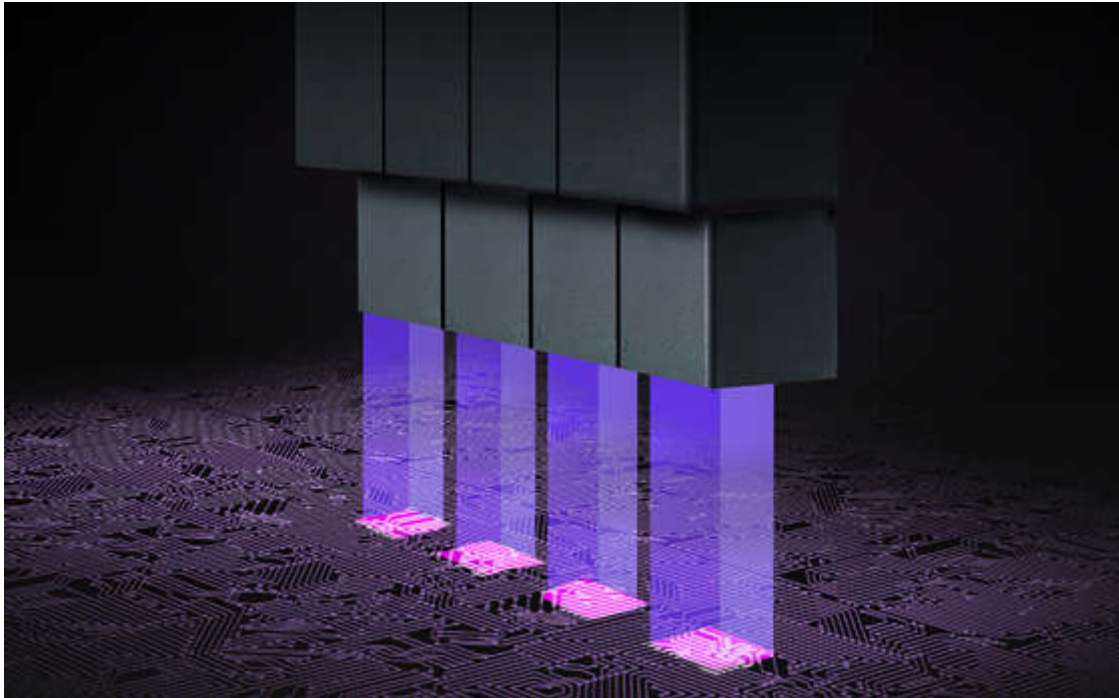


图 1. 利用 DLP DMD 的无掩模光刻

**什么是高级封装？**

高级封装是一种新兴的制造方法，它将多个半导体元件组合并集成到同一个封装中，并通过高密度互连来实现更高的性能、更低的功耗以及更强的功能，相较于传统封装具有显著优势。本质上，高级封装就是在单个半导体封装中集成多个裸片。

虽然不能简单类比，但我们可以把高级封装看作是 PCB 的微米级半导体级后代，它同样用于连接、保护和集成。原理相同，但将原本的电路板功能缩小到芯片尺度，用于半导体封装，帮助设计人员突破传统 PCB 的限制。

PCB 最初只是用来布线和贴装元件的简单平台。随着时间的推移，这些电路板增加层数、更精细的布线、过孔以及高级材料不断发展，它们逐渐能够承载更复杂的电子器件。在这一过程中，PCB 的制造工艺不断改进、缩小和优化，由此衍生出 IC 基板、高密度互连 (HDI) 以及用于信号重新分配的再布线层 (RDL)。此后，该技术继续向更小型化和更专业化发展，最终演变为如今的 3D 高级封装。

借助高级封装，半导体设计人员能够更高效地进行规划，降低成本，提高互连密度，并设计出最优几何结构。这种方法不仅能在更低功耗下实现更高的系统带宽，还能支持更多多样化的设计，满足不同应用的需求。随着高级封装潜力的不断提高，设备制造商也在寻找更便捷的方式来实现这些封装工艺。DLP 技术则为他们提供了突破传统壁垒的途径。

## 使用 DMD 进行光刻

从宏观角度来看，像 DLP991UUV (图 2) 这样的 DMD 是一种基于微机电系统 (MEMS) 的空间光调制器，由数百万个可单独寻址的微镜或像素组成。这些 DMD 能在 343nm 至 2500nm 的宽泛波长内实现逐像素级的精确控制，器件尺寸范围覆盖 0.1 至 0.99 英寸对角线，为系统设计提供了极大的灵活性。设计人员可以将这些器件用于多种工业环境，例如 3D 打印机、牙科扫描仪、机器视觉以及无掩模光刻系统。

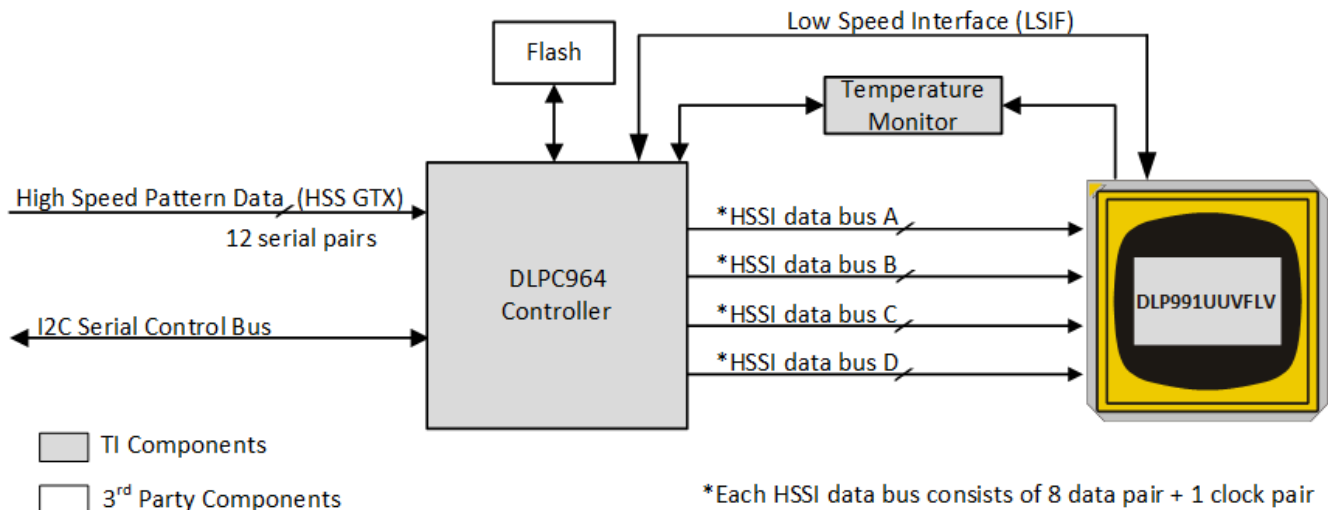


图 2. 简化方框图：DLP991UUV DMD

DMD 最初被应用在 PCB 光刻系统中，用于 PCB 的打印，之后逐渐扩展到高级封装领域。作为可编程光掩模，DMD 可以在无需物理光掩模的情况下，直接打印布线、过孔和阻焊层等特性。PCB 通常由有机基板和金属层（通常为铜）构成，用于实现电气互连。要打印布线和特性，首先需要在铜层上涂覆光阻，并将其准确定位在载台上。随后，利用光刻工艺将电路图案转印到光阻上，经显影后再去除多余的金属和光阻，最终保留下所需的电路特性。

基于 DLP 技术的系统参与光刻步骤，它通过使用 UV 光将图案打印到光阻上。在此步骤中，有两种主要技术需要讨论：传统的基于掩模的系统和无掩模系统。

- **基于掩模的系统：**基于掩模的系统依靠光掩模（也称为标线）来传送电路图案。这些掩模通常由玻璃或石英制成，并覆有特定材料。这些材料会阻挡光线透过，而未覆盖的部分保持透明，使光线能够通过。当 UV 光照射到掩模上时，透过的光照会照射到光阻上，并将掩模上的图案固化到光阻上。这种技术带来的一个挑战是：掩模无法更改图案，若需要修改打印特性，就必须制造新的掩模。
- **无掩模系统：**无掩模系统不依靠物理掩模来传输图案。一种技术是将 DLP 技术用作可编程光掩模。在这种无掩模方法中，UV 光照射到 DMD 上，DMD 内的微镜根据打开或关闭状态倾斜，调制光线，从而形成图案并投射到 PCB 的光阻。通常，多次光脉冲会投射到 DMD 上，同时微镜不断翻转，整个模块会扫描整个表面。每个光脉冲可固化材料以生成所需的图案。这种方式使得图案可以在每次光脉冲时进行调整，并适应翘曲等因素的变化。通过动态调整投射到光阻上的图案，只需修改软件文件或利用反馈环路即可改变图案，而无需创建新的掩模。

借助 DLP 技术，数字设计可以随时修改，从而在保持高吞吐量的同时，实现更高的良率和可扩展性，并满足所需的打印特性尺寸要求。基于 DMD 的系统还可以显著降低与掩模相关的成本，包括掩模制造、掩模库存管理以及掩模重新设计等费用。

## DLP 技术在高级封装中的应用

PCB 提供了板级支撑和电气连接，用于在分立式元件或已封装芯片之间传输信号，其布线覆盖相对较大的面积，互连密度属于中等水平。然而，这些 PCB 存在诸多规则限制，如布局方式和特性尺寸，这会限制 I/O 能力。因此，在连接和布线单个裸片时，基板和中介层就显得尤为重要，它们能够突破这些限制。高级封装基板通过将信号从细间距芯片焊盘分配到更大的封装引脚或焊球来提高封装级的 I/O 密度。多层结构不仅能在紧凑的外形内实

现更多连接，还进一步支持在单个封装中集成多个裸片。中介层则通过在裸片之间提供更细的间距，实现更高的 I/O 密度。借助基板和中介层，可以避免传统 PCB 的限制，使最终尺寸比每颗芯片单独封装的等效 PCB 占用更少空间。由于互连距离缩短，这不仅提升了性能和效率，还减少了与 PCB 的连接数量。本质上，为了克服直接布线到 PCB 所带来的尺寸增大问题，会使用中介层和基板作为中间桥梁。DMD 同样可以像在 PCB 上打印图案一样，在这些基板和中介层上打印所需特性。

大多数基板材料与 PCB 类似，由交替的电介质和金属层组成。中介层则主要有三类材料组成：有机材料、玻璃和硅。采用 DLP 技术的系统通常侧重于有机材料和玻璃，尤其是在推进到面板级时。面板有助于提升制造效率，减少操作错误和工具成本，同时实现高吞吐量。面板级制造能够在单一封装中集成更多晶体管，从而实现更高的面积利用率、可扩展性和灵活性。

通过无需光掩模而直接投射到基板上，采用 DLP 技术的系统在面板尺寸上提供了更大的灵活性和可扩展性，同时将拼接误差降至最低，而拼接误差是掩模系统扩展时常见的挑战。在基于 DMD 的系统中，面板尺寸几乎不受限制，且可通过实时校正处理翘曲问题。现代大多数 PCB 都采用面板级打印，这也说明了从 PCB 打印利用 DLP 技术自然过渡到面板级打印基板、中介层和 RDL 以实现高级封装的合理性。

随着对更高 I/O 密度的需求增加，以及高级封装和面板级封装层数的不断增长，DLP 技术系统正帮助制造商在保持高精度和高吞吐量的同时，实现可扩展性，并减少误差累积。

**DLP991UUV DMD** 专为高级封装市场设计。此 DMD 支持高达 110Gbps 的高数据速率，使实时校正、最大曝光速度以及每小时面板处理量成为可能。**DLP991UUV** 具有 5.4 $\mu$ m 的微镜间距，在 0.99 英寸对角线封装中集成了 890 万个微镜。作为 **DLP 产品系列** 中分辨率最高的器件，它可帮助设备制造商最大化产能、增加曝光面积，同时缩小特性尺寸，实现 1 $\mu$ m L/S。**DLP991UUV** 波长下限可达 343nm，可用于 G 线和 I 线光刻设备，并可根据需要调整多种波长以优化光阻性能。DMD 的应用使系统制造商能够在设计中实现更高精度和更小的特性尺寸，从而提升 I/O 密度，同时降低成本。

## 结语

通过采用 DLP 技术的数字成像制造工艺，系统制造商能够降低生产成本和周期时间，实现面板级封装中的实时设计调整，在大规模生产中提高良率，并在复杂结构上保持高精度。

## 相关文档

有关 DLP® 技术差异的更多信息，请访问 [www.DLP.com](http://www.DLP.com)

## 商标

DLP® is a registered trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月