Application Note

*不同使用场景下的 **TAD52xx** 功耗矩阵*

Pavan Kumar M

摘要

本应用手册详细介绍了 TAD52xx 器件在各种使用场景下的功耗。适用的器件包括：

- TAD5112
- TAD5142
- TAD5212
- TAD5242

内容

1 简介.....2
2 禁用 PLL 时的目标模式功耗.....3
3 启用 PLL 时的目标模式功耗.....5
4 最低功耗设置.....8
5 总结.....9
6 参考资料.....9

表格清单

表 2-1. 禁用 PLL 时的目标模式功耗.....3
表 3-1. 启用 PLL 时的目标模式功耗.....5

商标

所有商标均为其各自所有者的财产。

English Document: SBAA608
Copyright © 2025 Texas Instruments Incorporated

1 简介

TAD52xx 器件的功耗在很大程度上取决于启用的功能和使用场景。下表汇总了以下各项的功耗：

- 电源电压
- 采样频率
- 启用通道计数
- 抽取滤波器
- 位时钟与帧同步比
- PLL 状态（已启用或已禁用）
- 输出负载
- 转换的字长

以下各表报告了模拟电源 (AVDD) 上的平均空闲通道流耗。此电源包括所有内部模拟和数字电路，但不包括 I/O（输入/输出）引脚上因应用依赖关系而消耗的电流。I/O 电源取决于以下因素：

- 系统总线接口的负载电容
- 数据输入时钟频率
- 总线接口上拉或下拉
- 主机发送的 I^2C 命令的频率

English Document: SBAA608
Copyright © 2025 Texas Instruments Incorporated

2 禁用 PLL 时的目标模式功耗

本节介绍了 TAD52xx，当 PLL 被禁用且 AVDD 设置为 1.8V 和 3.3V 时 器件的典型电流消耗。

可通过以下方式禁用 PLL：

1. 设置相应的 B0_P0_R52[7] (PLL_DIS) 和 (DAC_LOW_PWR_FILT) 位段。
2. 启用 B0_P0_R79[2] 段。

当 PLL 被禁用时，默认情况下位时钟用作内部时钟的时钟源。或者，如果系统具有可用的低抖动时钟，则可以通过支持 GPI 的引脚（GPIOx 或 GPIx）之一在器件中使用外部时钟源 (CCLK)。

- 如果 GPIOx 用于 CCLK 输入，则必须为 GPIOx_CFG0 寄存器中的相应 GPIOx_CFG 位字段配置 GPI 功能。
- 如果 GPIx 用于 CCLK 输入，则必须为 GPI 功能启用 GPI_CFG 寄存器中的相应 GPIx_CFG 位字段。
- 为 GPI 配置的引脚必须配置为 CCLK，通过根据配置的引脚配置 B0_P0_R15[6:5] (CCLK_SEL) 可完成此配置。
- 配置 CCLK 后，必须使用外部 CCLK 作为时钟源，通过配置 B0_P0_R52[3:1] (CLK_SRC_SEL) 可完成此配置。
- CCLK 必须与帧同步频率同步。例如，CCLK 频率必须是帧同步频率的整数倍。
- 配置完成后，器件运行外部 CCLK 作为时钟源。

在表 2-1 中，在测量功耗的过程中禁用了双二阶滤波器，一个或多个 ADC 输出保持空闲，并且通过 GPIO1 引脚将 12.288MHz 的外部 CCLK 作为时钟源提供给该器件。

表 2-1. 禁用 PLL 时的目标模式功耗

采样频率 (kHz)	使能通道	输出配置	输出驱动	BCLK-FS 比率	字长	低功耗滤波器	抽取滤波器	AVDD = 1.8V			AVDD = 3.3V		
								AVDD 电流 (mA)	动态范围（dB-A 加权）	THD+N (dB)	AVDD 电流 (mA)	动态范围（dB-A 加权）	THD+N (dB)
24	1	全差分	耳机	24	24	启用	线性相位	7.12	106.17	-98.30	8.37	106.67	-99.61
24	1	全差分	线路输出	24	24	启用	线性相位	6.53	106.04	-95.29	7.68	106.54	-100.87
24	1	单端	耳机	24	24	启用	线性相位	6.15	102.42	-90.68	7.24	105.14	-89.51
24	1	单端	线路输出	24	24	启用	线性相位	5.85	102.37	-91.43	6.95	105.09	-93.76
24	2	全差分	耳机	48	24	启用	线性相位	12.09	112.33	-90.52	14.37	114.25	-99.51
24	2	全差分	线路输出	48	24	启用	线性相位	10.93	112.72	-95.30	12.98	120.07	-101.10
24	2	单端	耳机	48	24	启用	线性相位	10.11	104.04	-89.68	12.11	109.06	-88.89
24	2	单端	线路输出	48	24	启用	线性相位	9.51	104.06	-90.90	11.44	109.34	-94.30
32	1	全差分	耳机	24	24	启用	线性相位	7.10	112.47	-91.68	8.33	114.68	-101.53
32	1	全差分	线路输出	24	24	启用	线性相位	6.53	112.91	-96.07	7.67	115.30	-103.55
32	1	单端	耳机	24	24	启用	线性相位	6.13	104.30	-89.31	7.27	109.76	-92.50
32	1	单端	线路输出	24	24	启用	线性相位	5.83	104.30	-91.44	6.95	109.74	-96.82
32	2	全差分	耳机	48	24	启用	线性相位	12.18	111.08	-85.23	14.45	113.14	-99.08

Copyright © 2025 Texas Instruments Incorporated

表 2-1. 禁用 PLL 时的目标模式功耗（续）

采样频率 (kHz)	使能通道	输出配置	输出驱动	BCLK-FS 比率	字长	低功耗滤波器	抽取滤波器	AVDD = 1.8V			AVDD = 3.3V		
								AVDD 电流 (mA)	动态范围（dB-A 加权）	THD+N (dB)	AVDD 电流 (mA)	动态范围（dB-A 加权）	THD+N (dB)
32	2	全差分	线路输出	48	24	启用	线性相位	11.00	111.57	-96.26	13.06	113.52	-100.93
32	2	单端	耳机	48	24	启用	线性相位	10.16	103.97	-86.67	12.18	108.82	-91.13
32	2	单端	线路输出	48	24	启用	线性相位	9.57	103.85	-90.16	11.42	108.74	-95.16
48	1	全差分	耳机	24	24	启用	线性相位	7.18	111.54	-101.28	8.41	113.30	-101.45
48	1	全差分	线路输出	24	24	启用	线性相位	6.57	112.04	-95.98	7.72	114.22	-103.22
48	1	单端	耳机	24	24	启用	线性相位	6.21	104.11	-91.24	7.37	109.23	-89.60
48	1	单端	线路输出	24	24	启用	线性相位	5.89	104.26	-91.54	7.00	109.28	-94.15
48	2	全差分	耳机	48	24	启用	线性相位	12.15	111.32	-91.26	14.43	112.16	-99.04
48	2	全差分	线路输出	48	24	启用	线性相位	10.98	111.42	-95.67	13.01	112.35	-103.12
48	2	单端	耳机	48	24	启用	线性相位	10.17	103.72	-89.69	12.15	108.28	-88.53
48	2	单端	线路输出	48	24	启用	线性相位	9.53	103.79	-90.69	11.44	108.31	-93.44
96	1	全差分	耳机	24	24	启用	线性相位	7.42	109.89	-100.85	8.66	111.22	-101.43
96	1	全差分	线路输出	24	24	启用	线性相位	6.82	110.09	-95.94	7.99	111.48	-102.64
96	1	单端	耳机	24	24	启用	线性相位	6.45	103.88	-91.23	7.60	108.30	-89.37
96	1	单端	线路输出	24	24	启用	线性相位	6.16	103.97	-91.86	7.26	107.96	-93.85
96	2	全差分	耳机	48	24	启用	线性相位	12.48	108.42	-90.30	14.66	116.99	-101.26
96	2	全差分	线路输出	48	24	启用	线性相位	11.28	108.75	-95.66	13.37	109.63	-102.47
96	2	单端	耳机	48	24	启用	线性相位	10.38	102.73	-89.53	12.41	107.29	-88.64
96	2	单端	线路输出	48	24	启用	线性相位	9.86	103.23	-90.47	11.77	107.36	-93.70

English Document: SBAA608
Copyright © 2025 Texas Instruments Incorporated

3 启用 PLL 时的目标模式功耗

本节介绍了当 PLL 处于启用状态且 AVDD 设置为 1.8V 和 3.3V 时，TAD52xx 的典型电流消耗。

默认情况下，上电时，PLL 配置为启用。与此配置相对应的位段在寄存器映射中为 B0_P0_R52[7] (PLL_DIS)。

在表 3-1 中，在测量电流消耗的过程中，禁用了双二阶滤波器，同时保持一个或多个 DAC 输出通道空闲。

备注

动态范围编号是 TAD5212 型号，用于进行基准测试。

表 3-1. 启用 PLL 时的目标模式功耗

采样频率 (kHz)	使能通道	输出配置	输出驱动	BCLK-FS 比率	字长	抽取滤波器	AVDD = 1.8V			AVDD = 3.3V		
							AVDD 电流 (mA)	动态范围 (dB-A 加权)	THD+N (dB)	AVDD 电流 (mA)	动态范围 (dB-A 加权)	THD+N (dB)
8	1	全差分	耳机	32	32	线性相位	9.24	114.23	-84.04	10.49	118.25	-85.16
8	1	全差分	线路输出	32	32	线性相位	8.63	115.27	-84.19	9.78	120.32	-85.12
8	1	单端	耳机	32	32	线性相位	8.24	90.93	-79.69	9.42	108.84	-83.08
8	1	单端	线路输出	32	32	线性相位	7.94	90.85	-81.28	9.09	108.89	-84.83
8	2	全差分	耳机	48	24	线性相位	14.53	114.16	-79.53	16.81	118.13	-85.11
8	2	全差分	线路输出	48	24	线性相位	13.34	114.93	-83.83	15.39	120.09	-85.23
8	2	单端	耳机	48	24	线性相位	12.51	102.18	-78.07	14.58	109.08	-81.94
8	2	单端	线路输出	48	24	线性相位	11.93	102.23	-82.90	13.86	109.17	-84.82
16	1	全差分	耳机	24	24	线性相位	10.11	114.16	-90.96	11.39	117.73	-100.36
16	1	全差分	线路输出	24	24	线性相位	9.56	115.11	-94.84	10.7	120.06	-101.94
16	1	单端	耳机	24	24	线性相位	9.18	87.94	-78.51	10.32	107.13	-86.54
16	1	单端	线路输出	24	24	线性相位	8.86	87.92	-79.68	10	107.12	-94.63
16	2	全差分	耳机	48	24	线性相位	15.85	113.96	-80.88	18.12	118.03	-96.32
16	2	全差分	线路输出	48	24	线性相位	14.67	114.77	-92.69	16.76	119.89	-100.99
16	2	单端	耳机	48	24	线性相位	13.88	100.66	-79.12	15.88	108.39	-84.33
16	2	单端	线路输出	48	24	线性相位	13.19	100.63	-87.52	15.21	108.3	-94.04
24	1	全差分	耳机	24	24	线性相位	11.64	114.2	-90.19	12.89	118.32	-103.78
24	1	全差分	线路输出	24	24	线性相位	11.07	115.18	-95.86	12.22	120.2	-104.00
24	1	单端	耳机	24	24	线性相位	10.69	104.46	-84.38	11.8	110.55	-87.27
24	1	单端	线路输出	24	24	线性相位	10.34	104.43	-90.81	11.5	110.64	-96.72
24	2	全差分	耳机	48	24	线性相位	17.35	114.26	-80.88	19.57	118.17	-97.40
24	2	全差分	线路输出	48	24	线性相位	16.16	115.19	-95.33	18.22	120.24	-103.93
24	2	单端	耳机	48	24	线性相位	15.35	104.08	-78.79	17.33	110.19	-84.47
24	2	单端	线路输出	48	24	线性相位	14.73	104.18	-88.69	16.63	109.91	-94.76
32	1	全差分	耳机	24	24	线性相位	11.93	114.29	-91.02	13.22	117.99	-103.51

English Document: SBAA608
Copyright © 2025 Texas Instruments Incorporated

表 3-1. 启用 PLL 时的目标模式功耗（续）

采样频率 (kHz)	使能通道	输出配置	输出驱动	BCLK-FS 比率	字长	抽取滤波器	AVDD = 1.8V			AVDD = 3.3V		
							AVDD 电流 (mA)	动态范围（dB-A 加权）	THD+N (dB)	AVDD 电流 (mA)	动态范围（dB-A 加权）	THD+N (dB)
32	1	全差分	线路输出	24	24	线性相位	11.36	115.2	-95.94	12.5	119.99	-104.01
32	1	单端	耳机	24	24	线性相位	10.93	104.51	-85.05	12.12	110.55	-86.73
32	1	单端	线路输出	24	24	线性相位	10.67	104.43	-90.91	11.75	110.45	-95.79
32	2	全差分	耳机	48	24	线性相位	18.64	114.18	-80.96	20.95	117.94	-97.67
32	2	全差分	线路输出	48	24	线性相位	17.47	115.14	-95.56	19.56	119.78	-104.37
32	2	单端	耳机	48	24	线性相位	16.66	104.38	-79.22	18.66	110.21	-84.35
32	2	单端	线路输出	48	24	线性相位	16.07	104.34	-89.21	17.99	110.43	-94.70
48	1	全差分	耳机	24	24	线性相位	12.92	114.21	-90.63	14.16	118.07	-103.26
48	1	全差分	线路输出	24	24	线性相位	12.32	115.11	-95.78	13.51	119.87	-104.04
48	1	单端	耳机	24	24	线性相位	11.92	104.36	-84.35	13.11	110.51	-86.95
48	1	单端	线路输出	24	24	线性相位	11.65	104.32	-90.63	12.76	110.51	-96.04
48	2	全差分	耳机	48	24	线性相位	19.24	114.41	-80.62	21.59	118.04	-97.17
48	2	全差分	线路输出	48	24	线性相位	18.09	115.11	-95.38	20.17	119.97	-103.95
48	2	单端	耳机	48	24	线性相位	17.25	104.47	-79.13	19.32	110.17	-84.22
48	2	单端	线路输出	48	24	线性相位	16.72	104.44	-89.24	18.62	110.33	-94.50
96	1	全差分	耳机	24	24	线性相位	15.32	114.09	-90.73	16.61	117.99	-103.50
96	1	全差分	线路输出	24	24	线性相位	14.75	114.91	-95.57	15.91	120.07	-103.91
96	1	单端	耳机	24	24	线性相位	14.35	104.39	-84.31	15.54	110.57	-86.60
96	1	单端	线路输出	24	24	线性相位	14.06	104.44	-90.59	15.23	110.52	-95.45
96	2	全差分	耳机	48	24	线性相位	21.94	114.02	-80.61	24.29	118.01	-97.62
96	2	全差分	线路输出	48	24	线性相位	20.83	114.93	-95.24	22.95	119.94	-103.90
96	2	单端	耳机	48	24	线性相位	20.02	104.4	-78.86	22.06	110.09	-84.72
96	2	单端	线路输出	48	24	线性相位	19.39	104.36	-89.06	21.37	110.23	-95.20
192	1	全差分	耳机	24	24	线性相位	12.75	114.21	-89.96	14.01	117.93	-102.50
192	1	全差分	线路输出	24	24	线性相位	12.17	114.71	-95.74	13.33	119.83	-104.21
192	1	单端	耳机	24	24	线性相位	11.79	104.36	-83.85	12.94	110.63	-86.51
192	1	单端	线路输出	24	24	线性相位	11.49	104.49	-90.34	12.62	110.61	-95.48
192	2	全差分	耳机	48	24	线性相位	19.21	113.66	-80.69	21.52	117.97	-96.90
192	2	全差分	线路输出	48	24	线性相位	17.98	114.6	-95.31	20.17	119.69	-103.70
192	2	单端	耳机	48	24	线性相位	17.21	104.27	-78.78	19.28	110.28	-84.98
192	2	单端	线路输出	48	24	线性相位	16.61	104.42	-89.10	18.6	110.13	-95.23
384	1	全差分	耳机	24	24	线性相位	13.3	112.98	-89.71	14.58	117.19	-103.64
384	1	全差分	线路输出	24	24	线性相位	12.73	113.54	-95.57	13.9	118.92	-104.18
384	1	单端	耳机	24	24	线性相位	12.32	104.34	-83.61	13.51	110.64	-87.11

English Document: SBAA608
Copyright © 2025 Texas Instruments Incorporated

表 3-1. 启用 PLL 时的目标模式功耗（续）

采样频率 (kHz)	使能通道	输出配置	输出驱动	BCLK-FS 比率	字长	抽取滤波器	AVDD = 1.8V			AVDD = 3.3V		
							AVDD 电流 (mA)	动态范围（dB-A 加权）	THD+N (dB)	AVDD 电流 (mA)	动态范围（dB-A 加权）	THD+N (dB)
384	1	单端	线路输出	24	24	线性相位	12.02	104.25	-90.37	13.18	110.68	-96.22
384	2	全差分	耳机	48	24	线性相位	21.05	112.02	-80.88	23.26	116.69	-96.67
384	2	全差分	线路输出	48	24	线性相位	19.85	112.31	-95.44	21.98	117.79	-103.99
384	2	单端	耳机	48	24	线性相位	19.06	104.06	-79.99	21.04	110.04	-83.56
384	2	单端	线路输出	48	24	线性相位	18.45	104.12	-90.16	20.34	109.94	-93.38

English Document: SBAA608
Copyright © 2025 Texas Instruments Incorporated

4 最低功耗设置

为尽可能降低 TAD52xx 器件的功耗，请确保未使用的模块均已禁用，使用应用所需的最低采样率、位时钟和控制器时钟，并采用尽可能低的 AVDD 和 IOVDD 电源电压工作。以下列表总结了最低功耗运行的设置和寄存器：

- 采用尽可能低的电源电压工作。AVDD 和 IOVDD 独立支持 1.8V 或 3.3V 电源（AVDD 和 IOVDD 可以具有不同的电源电平）。
  - 未使用的数字输入，连接到数字地。
  - 未使用的输出，保持未连接状态。
- 通过 BO_PO_R118 (IN_CH_EN) 寄存器禁用未使用的 DAC 通道。
- 通过 BO_PO_R120 (PWR_CFG) 寄存器禁用 MICBIAS 电源（如果未使用）。
- 采用尽可能低的采样率工作。
- 禁用 PLL，如果系统提供低抖动控制器时钟。请参阅第 2 节，了解禁用 PLL 的设置说明。
- 禁用未使用的后处理块：
  - 通过 BO_PO_R115[4:3] (DSP_CFG) 寄存器，禁用双二阶滤波器（如果未使用）。
- 通过 BO_PO_R115[7:6] (DSP_CFG) 寄存器选择超低延迟滤波器而非线性相位抽取滤波器（如果应用允许）。
- 对于主要 ASI，通过 BO_PO_R26[5:4] (PASI_WLEN) 寄存器使用应用允许的最小字长；对于辅助 ASI，则使用 BO_P3_R26[5:4] (SASI_WLEN)。

English Document: SBAA608
Copyright © 2025 Texas Instruments Incorporated

5 总结

本文档以表格形式列出了 TAD52xx 器件在各种使用场景下的典型功耗矩阵，并重点介绍了降低功耗的建议。

6 参考资料

请参阅以下相关文档：

- 德州仪器 (TI)，*TAD5112 支持 106dB 动态范围的低功耗立体声音频 DAC* 数据表。
- 德州仪器 (TI)，*TAD5112-Q1 支持 106dB 动态范围的汽车级低功耗立体声音频 DAC* 数据表。
- 德州仪器 (TI)，*TAD5142 支持 106dB 动态范围的硬件控制低功耗立体声音频 DAC* 数据表。
- 德州仪器 (TI)，*TAD5212 支持 120dB 动态范围的低功耗立体声音频 DAC* 数据表。
- 德州仪器 (TI)，*TAD5212-Q1 支持 120dB 动态范围的汽车级低功耗立体声音频 DAC* 数据表。
- 德州仪器 (TI)，*TAD5242 支持 120dB 动态范围的硬件控制低功耗立体声音频 DAC* 数据表。

Copyright © 2025 Texas Instruments Incorporated

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。 严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司