

Application Brief

使用 TPS6282xA 和 TPS62830x 进行动态电压调节 (DVS)



Moheddin Shaik

什么是 DVS ?

降压转换器中的动态电压调节 (DVS) 是一种控制技术，其中转换器的输出电压会根据不断变化的负载条件或系统要求实时动态调节。此项特性提高能效、降低功耗并适应不同的性能需求。例如，在轻负载或空闲条件下降低电压可以省电，并且在执行高性能任务期间，电压升高可以满足计算需求，如图 1 所示。

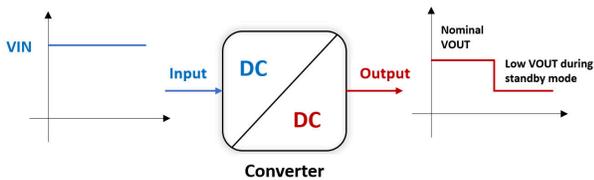


图 1. 直流/直流转换器中的动态电压调节 (DVS)

DVS 如何工作 ?

在稳态运行期间，有几种方法可以调整降压转换器的输出电压：

数字接口

借助 I²C、PMBus 或专有接口等协议，系统能够向降压转换器发送电压调节命令。在固态硬盘 (SSD)、智能手机和光学模块等应用中，使用这些接口能动态调整主处理器的内核电压，从而优化性能和功耗。

注入反馈引脚电流

使用带有串联电阻器的模拟控制电压从外部将电流拉取或灌入反馈节点，以此调节输出电压。该模拟控制电压可从以下位置生成：

- 离散电压基准 (例如 TLV431)
- MCU 的内部电压基准
- 数模转换器 (DAC)
- RC 网络滤波的 PWM 信号

该方法支持连续的电压调节，非常适合 CPU 等应用中的动态电压调节 (DVS)。在这些应用中，一旦处于低功耗状态，电压会降低，而在执行高性能任务期间，电压会升高。

调整反馈电阻分压器

在此方法中，通过修改反馈分压器网络的电阻来调节输出电压。这可通过以下方式达成：

- 调节底部反馈电阻器 (R_2)
- 调节顶部反馈电阻器 (R_1)

开关控制的电阻器 (与 R_1 或 R_2 并联) 能改变输出电压。这种方法非常适合需要两个固定电压电平 (高/低) 的系统，例如 USB Type-C[®] 电力输送或在工作模式和睡眠模式之间切换的低功耗 MCU。

本应用简报介绍了如何通过切换反馈网络中的开关来动态更改输出电压，如图 2 所示。利用这种方法，可在转换器可能的最低输出 (即反馈电压) 和较高预设输出电压之间动态转换输出电压。在开关中添加另一个串联电阻可与其他电压组合使用。

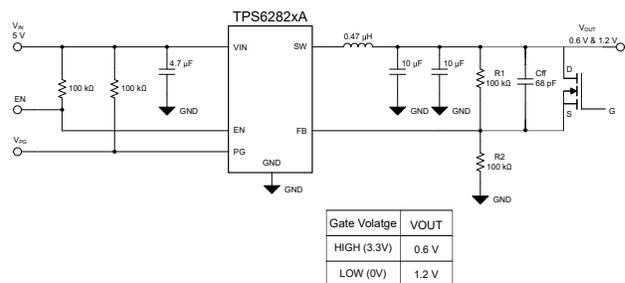


图 2. 采用 TPS6282xA 的 DVS 的示例应用

TPS6282x 具有两种型号。第一种型号可自动进入省电模式，在超轻负载条件下保持高效率，从而延长系统电池的运行时间。第二种型号可实现强制 PWM 运行，以维持连续导通模式，从而确保超低的输出电压纹波和准固定开关频率。

针对动态电压调节 (DVS)，在高至低输出电压转换期间需要强制运行 PWM，以保持输出电容器快速且受控的放电。当电压降低时，必须通过低侧 MOSFET 将负电感电流灌入 GND，并通过高侧 MOSFET 将负电感电流灌入 VIN，来主动消除输出电容器上多余的存储电荷。

在非强制 PWM 模式 (PFM 或 DCM) 下，当实际输出电压高于反馈网络和内部基准电压设置的目标输出时，转换器停止开关。如此以来，无低阻抗路径来对输出电容器进行放电，并导致依赖于寄生电阻或负载电流发生慢速电压衰减。强制 PWM 通过保持连续导通来避免发生这种情况，并确保同步整流器保持激活状态以提供专用的放电路径。

一个简单的 N 通道 MOSFET (SI1300BDL) 与上部反馈电阻 (R1) 并联，实现动态电压调节 (DVS)。在使用 3.3V 栅极驱动器 (相对于 GND) 时，MOSFET 将导通，短接 R1，并强制反馈节点在基准电压 (0.6V) 下进行调节。前馈电容器 (Cff) 在 R1 上至关重要，在电压转换期间它能保持控制环路稳定性，对阻抗突变进行补偿并减少瞬态振荡。

必须在基准测试期间凭经验调整前馈电容器 (Cff) 值，以平衡转换速度和环路稳定性。数值过小可能会出现下冲/振铃，而数值过大会减慢响应速度。理想选择取决于转换器的交叉频率、负载阶跃特性以及 DVS 转换期间观察到的瞬态行为。

图 3 显示了 TPS62826A 在 5V 输入电压，0A 负载电流和 68 pF Cff 下的 DVS 运行情况。

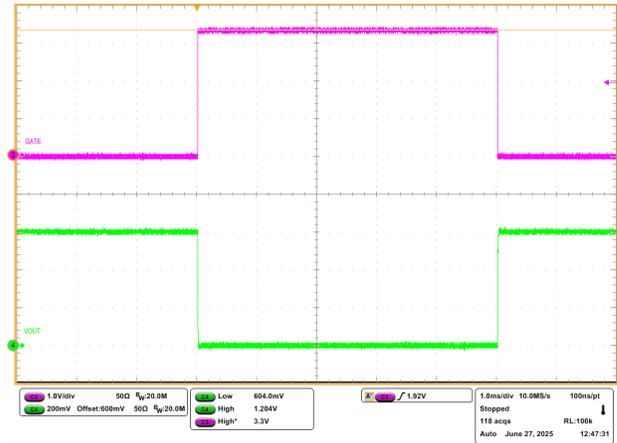


图 3. TPS62826A DVS

图 3 演示了 DVS 的运行情况，其中当向 N 通道 MOSFET 施加 3.3V 栅极驱动信号 (上升/下降时间为 10ns) 时，输出电压从默认的 1.2V 转换到反馈稳压待机电压 (0.6V)。

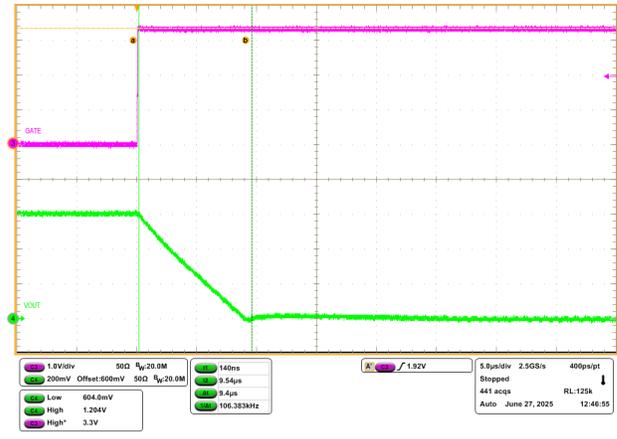


图 4. TPS62826A DVS (VOUT 下降转换)

图 4 (VOUT 下降沿缩放) 显示了 10 μs 内输出电压从 1.2V 降到 0.6 的转换。此时间的长短取决于输出电容器放电期间的低侧 FET 负电流限制。

图 5 (VOUT 上升沿缩放) 展示了 20 μs 内输出电压从 0.6V 上升到 1.2V 的转换。将输出电容器充电至新输出电压所需的转换时间由 Cff 和控制环路带宽决定。

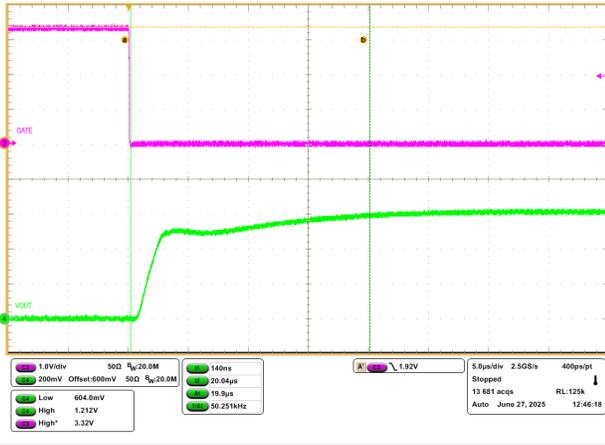


图 5. TPS62826A DVS (VOUT 上升转换)

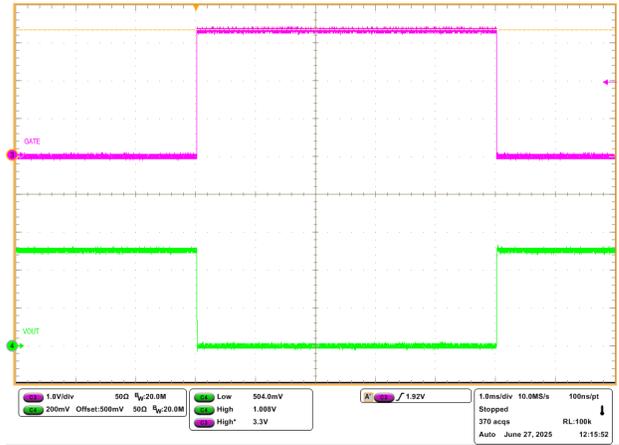


图 7. TPS628303 DVS

使用 TPS62830x 实现 DVS

与 TPS6282x 不同，TPS62830x 具有一个 MODE 引脚，能控制器件的工作模式。当此引脚被拉至低电平时，器件在 PSM/PWM 模式下运行，而当拉至高电平时，器件在强制 PWM 模式下运行。即使器件处于运行状态，也可以切换模式引脚。在反馈直接与 VOUT 相连接时，TPS62830x 系列本身支持 0.5V 的输出电压。图 6 展示了使用反馈网络的 DVS 的 TPS628303 电路图。

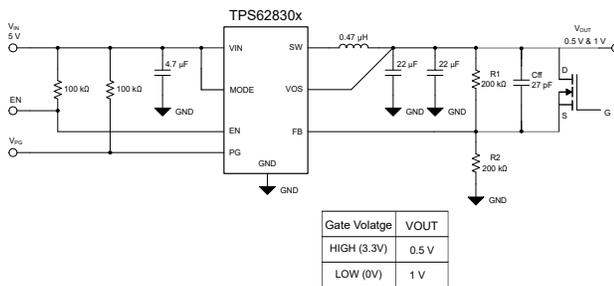


图 6. 采用 TPS628303 的 DVS 的示例应用

TPS62830x 集成了一个内部前馈电容器，在典型应用中无需外部 Cff。然而，通过调整反馈网络实现动态电压调节 (DVS) 时，需要一个小外部前馈电容器来防止低电压到高电压转换 (0.5V 至 1V) 期间的过冲。

图 7 演示了 DVS 运行情况，其中当向 N 通道 MOSFET (SI1300BDL) 施加 3.3V 栅极驱动信号 (上升/下降时间为 10ns) 时，输出电压从默认 1V 转换到反馈稳压待机电压 (0.5V)。

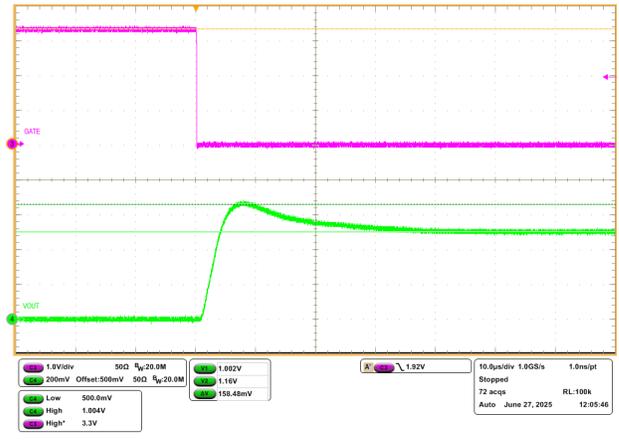


图 8. 不带前馈电容器 (Cff) 的 TPS628303 DVS

图 8 (VOUT 上升沿缩放) 显示了在没有外部前馈电容器 (Cff) 的情况下输出电压从 0.5V 恢复至 1V。大约在 4µs 内完成转换，但会出现 160mV 过压。相比之下，图 9 演示了在顶部反馈电阻器 (R1) 上添加较小的外部 Cff (27pF) 后实现相同的电压转换，从而消除过冲，同时保持 10µs 的理想转换时间。

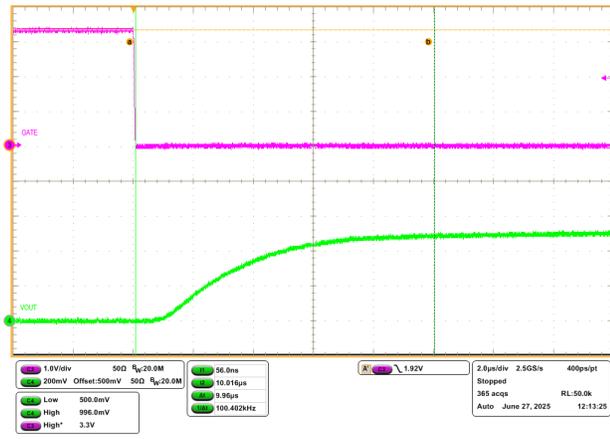


图 9. 具有前馈电容器 (Cff) 的 TPS628303 DVS

与 TPS62826A 相比，TPS628303 具有更短的转换时间，因为它是专用的输出电压检测 (VOS) 路径，可改善瞬态响应。除了专用 VOS 引脚外，还有其他影响 TPS62830x 环路响应的因素，例如带宽和补偿。

TPS62830x - 双源封装

TPS62830x 器件系列提供两种封装类型 (QFN 和 SOT583)，它们之间的布局兼容。在设计阶段考量时，电路板设计人员可以将两种封装尺寸重叠，如图 10 所示。这种重叠可以让您灵活地在封装之间切换并缓解任何潜在的电源问题。



图 10. 重叠的 QFN 和 SOT583 封装

商标

USB Type-C® is a registered trademark of USB Implementers Forum.

所有商标均为其各自所有者的财产。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司