

Application Note

LDO 热性能改进使芯片尺寸得以减小

Hannah Grace, Bobby Abraham, Jorge Del Rio, Sowmya Sankaranarayanan, Keith Kunz

摘要

本应用手册介绍了对德州仪器低压降稳压器 (LDO) 不断减小的 LDO 芯片和封装尺寸的热探索。此外，还概述了热阻、FET 描述和设计，以及 LDO 热性能。本应用手册涵盖了芯片尺寸从 2.68mm^2 过渡到 0.75mm^2 (即芯片面积减小了 72%) 时的热阻结果。

内容

1 简介.....	2
2 仿真和测量结果.....	3
2.1 测量.....	3
3 总结.....	5
4 参考资料.....	5

商标

所有商标均为其各自所有者的财产。

1 简介

LDO 封装热限制是决定器件功能的关键因素。许多应用都需要器件来处理巨大的输入和输出电压差，从而导致由于系统的耗散功率 P_D 而导致结温 T_J 显著增加。高结温会影响寿命可靠性并加快常见故障的发生（[小型 SMD 封装中的 LDO 热性能](#) 应用手册）。此外，由于 T_J 上升会触发热关断，LDO 的运行区域可能会受到限制。因此，器件可能会无法按预期运行。降低热阻 $R_{\theta JA}$ 对于延长器件寿命和运行时间至关重要。热阻是对封装将热量散发到周围环境 T_A 能力的度量，通常使用 [方程式 1](#) 计算。

$$R_{\theta JA} = (T_J - T_A) / P_D \quad (1)$$

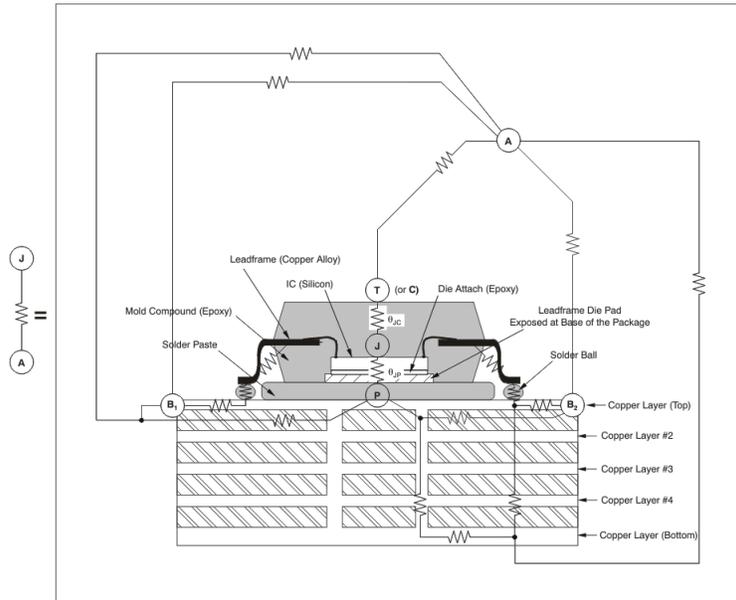


图 1-1. 热阻网络

此外，LDO 芯片尺寸可能会导致热限制。通过在较小区域分散等量的热量，峰值温度和产生的 $R_{\theta JA}$ 参数可能会增加。设计良好的芯片可以有效地分散 LDO 功率耗散产生的热量。在 LDO 中，导通 FET 是器件中的主要热源。芯片有助于将热量分布并扩散到整个硅片上。然后，热量传导到热阻最低的路径或导热率最高的路径。在具有大散热焊盘的封装中，热量通过硅片流向 [芯片贴装](#) 材料。到达芯片贴装材料后，热量传导到散热焊盘，然后传导到 PCB，在此处热量最终流向周围环境（又称为外部环境）。

热性能也会受到 LDO 导通 FET 设计的影响。布局合理的导通 FET 可以最大化 FET 面积、周长和纵横比，从而通过硅片本体将热量分散到更大的区域。

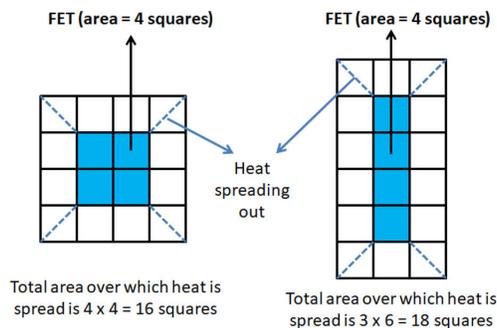


图 1-2. 通过 FET 重新设计实现更大的散热

在重新设计 LDO 以减小芯片尺寸时，替代 FET 形状可以修改电气性能。热性能可以优化，以确保 LDO 的电气性能仍符合数据表规格。最终，TPS74801 芯片面积减小了 72% 以上，同时还保持了 $R_{\theta JA}$ 规格，从而提高了保持器件热规格和精度的能力。

2 仿真和测量结果

LDO 有多种属性会影响热性能，其中包括：

1. 导通 FET 的形状和面积
2. 芯片的形状和面积
3. 芯片厚度
4. 芯片贴装厚度
5. 芯片贴装热导率
6. 封装化合物热导率
7. 金属层沉积

考虑到前面的讨论，TPS748 芯片 (图 2-1) 被重新设计 (图 2-2)，以便在保持几乎相同热性能的同时将芯片尺寸减小 72%。

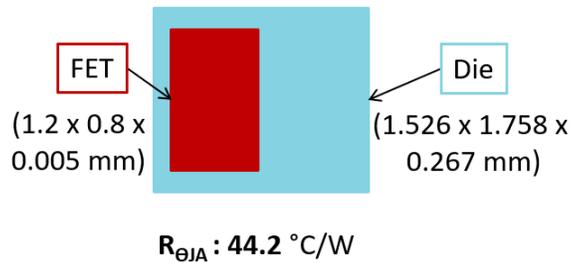


图 2-1. TPS748 旧芯片

重新设计的 TPS748 采用了改进的芯片贴装方式和封装化合物，并将其融入到设计中。

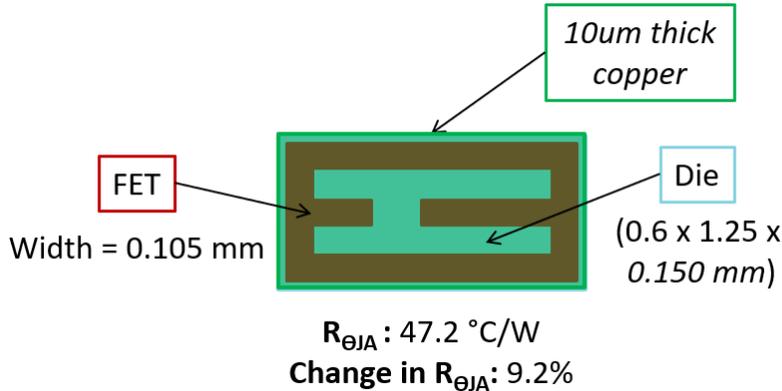


图 2-2. TPS748 新芯片

2.1 测量

使用 TPS74801EVM-177 在的环境温度 T_A 25°C 下进行了测量。使用 [现场测量 LDO 热阻](#) 中介绍的测试方法，比较了旧 TPS748 设计与新 TPS748 设计。

表 2-1. 旧芯片与新芯片热性能对比： V_{IN} 和 $V_{BIAS} = 3V$

条件	旧芯片	新芯片
V_{OUT}	1.2V	1.2V

表 2-1. 旧芯片与新芯片热性能对比：V_{IN} 和 V_{BIAS} = 3V (续)

条件	旧芯片	新芯片
I _{OUT}	1A	1A
功率耗散 (P _D)	1.8W	1.8W
环境温度 (T _A)'	132.8°C	122.6°C

表 2-2. 旧芯片与新芯片热性能对比：V_{IN} 和 V_{BIAS} = 4V

条件	旧芯片	新芯片
V _{OUT}	1.2V	1.2V
I _{OUT}	1A	1A
功率耗散 (P _D)	2.8W	2.8W
环境温度 (T _A)''	115.3°C	101.9°C

使用《现场测量 LDO 的热阻》白皮书中所述的以下结至环境热阻公式：

旧芯片：

$$R_{\theta JA} = \frac{T_{A}' - T_{A}''}{P_{D}'' - P_{D}'} = \frac{132.8^{\circ}\text{C} - 115.3^{\circ}\text{C}}{(4\text{V} - 1.2\text{V}) \times 1\text{A} - (3\text{V} - 1.2\text{V}) \times 1\text{A}} = 17.5^{\circ}\text{C}/\text{W} \quad (2)$$

新芯片：

$$R_{\theta JA} = \frac{T_{A}' - T_{A}''}{P_{D}'' - P_{D}'} = \frac{122.6^{\circ}\text{C} - 101.9^{\circ}\text{C}}{(4\text{V} - 1.2\text{V}) \times 1\text{A} - (3\text{V} - 1.2\text{V}) \times 1\text{A}} = 20.7^{\circ}\text{C}/\text{W} \quad (3)$$

最后，热像仪成像被用于测量旧器件和新器件的外壳温度。两个器件均采用 VSON 封装并放置在 EVM 上。测试条件为 V_{out} = 1.2V、V_{in} = 2.2V、V_{bias} = 2.7V、I_{out} = 1.5A (例如，功率耗散 = 1.5W)，在保持此值 30 分钟后，热像仪成像如图 2-3 和图 2-4 所示。测得的旧器件和新器件最大外壳温度分别为 71°C 和 69°C。



图 2-3. 热像仪快照旧
TPS748 器件

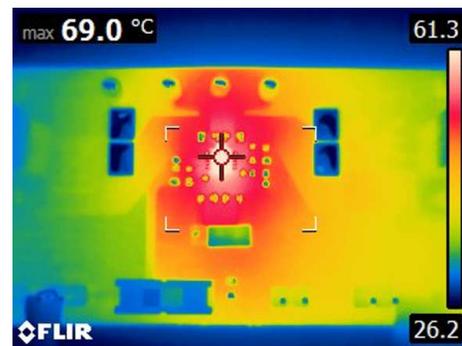


图 2-4. 重新设计了 TPS748 器件的热像仪快照

现在使用 [半导体和 IC 封装热指标](#) 白皮书中所述的公式 8， $T_J = T_C + (\psi_{JT} \times \text{功率})$ 和数据表中提到的 ψ_{JT} 值，可以计算出 T_J 为旧芯片 72.05°C 和新芯片 75.3°C。

3 总结

通过对热阻进行适度更改（旧芯片为 44.2°C/W ，采用 JEDEC 标准布局的新芯片为 47.2°C/W ），芯片尺寸减小了 72%。使用了 EVM 来捕获 $R_{\theta\text{JA}}$ 值，EVM 表示 [现场测量 LDO 热阻](#) 部分所述测试方法的更准确布局。测试方法表明，旧芯片和新芯片的 $R_{\theta\text{JA}}$ 结果相似，旧芯片为 17.5°C/W ，新芯片为 20.7°C/W 。JEDEC 委员会旨在利用 ψ 参数准确估算电路板热测量给出的结温。热感图像是旧和新 TPS748 LDO 捕获的。使用 ψ_{JT} 参数时，旧芯片和新芯片之间的结温与 JEDEC 仿真和 EVM 测量值相关，旧芯片为 72.05°C 和新芯片为 75.3°C 。最终，旧新 TPS748 LDO 器件的热性能相当。

4 参考资料

- 德州仪器，[采用小型 SMD 封装的 LDO 热性能](#) 应用手册。
- 德州仪器，[TPS748 1.5A 低压降线性稳压器](#) 数据表。
- 德州仪器，[半导体封装组装技术](#) 应用手册。
- 德州仪器，[现场测量 LDO 的热阻抗](#) 应用手册。
- 德州仪器，[TPS74701EVM-177、TPS74801EVM-177 评估模块](#)。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司