

Application Note

如何使用 ISO1228 在串行模式和并行模式之间动态切换



Prakhar Agarwal, Andrew Jackiw

摘要

有关器件运行的更多信息，请参阅 [ISO1228 具有电流限制和诊断功能的八通道隔离式数字输入](#)，数据表和 [ISO1228DFBEVM](#) EVM。本指南将介绍串行模式和并行模式的性能优势，以及如何在两种模式之间动态切换以获得最佳功能。

24V 数字输入系统越来越需要支持更高的通道密度和集成各种功能（[多通道高电压数字输入模块的节省空间设计技术](#)）。ISO1228 作为八通道隔离式 24V 数字输入接收器，可满足这两种需求：可使用串行 (SPI) 或并行数字输出模式来控制各种集成数字功能，例如断线检测，内置干扰滤波器，场侧电源监控以及穿过隔离栅的内置 CRC。此外，设计人员可以使用串行模式监控通过 SPI 的输入并减少 MCU 中的引脚数量。隔离式逻辑侧的电压范围可以从 1.71V 到 5.5V，支持 1.8V、2.5V、3.3V 和 5V 控制器。在灌入模式下，场侧电源电压的范围为 8.5V 至 36V，在拉出模式下为 13V 至 36V。ISO1228 支持高达 1.5Mbps 的数据速率，可通过 667ns 的最小脉冲宽度来实现高速运行。

ISO1228 设计符合 IEC 61131-2 数字输入标准，并支持八个具有 IEC 61131-2 1 类和 3 类特性的通道或四个具有 2 类特性的通道。ISO1228 还包含集成的电阻可编程电流限制和场侧输入电流供电 LED 指示，可以降低系统功耗和电路板温度。ISO1228 可配置为拉出和灌入两种类型的数字输入，只需更改极少的硬件。ISO1228 还支持 IEC ESD 和浪涌保护，可实现稳健的设计。

内容

1 ISO1228-相关器件信息.....	2
2 并行和串行输出模式.....	5
3 在运行期间切换通信模式.....	6
3.1 并行到串行.....	6
3.2 串行转并行.....	6
4 SPI 功能模式.....	7
4.1 正常模式.....	7
4.2 突发模式.....	8
5 串行模式下的最大数据吞吐量.....	9
6 输出的数字低通滤波.....	10
7 总结.....	11
8 参考资料.....	12

商标

所有商标均为其各自所有者的财产。

1 ISO1228-相关器件信息

以下 [ISO1228 数据表](#) 和引脚排列供参考。

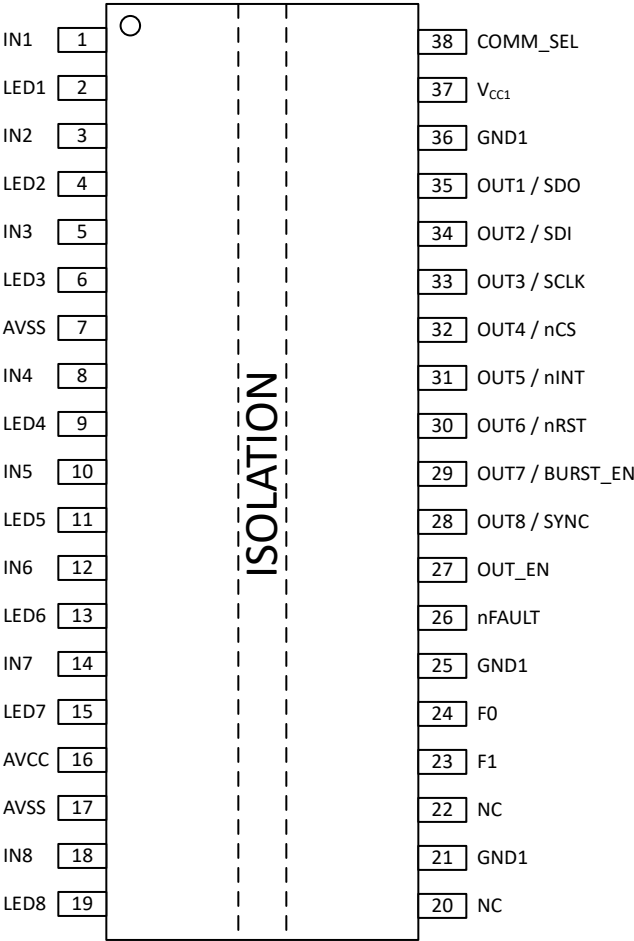


图 1-1. ISO1228 引脚排列

表 1-1. ISO1228 引脚说明

引脚		I/O	说明
编号	名称		
1	IN1	I/O	场输入，通道 1
2	LED1	I/O	LED 指示引脚，通道 1
3	IN2	I/O	场输入，通道 2
4	LED2	I/O	LED 指示引脚，通道 2
5	IN3	I/O	场输入，通道 3
6	LED3	I/O	LED 指示引脚，通道 3
7	AVSS	—	场侧负电源
8	IN4	I/O	场输入，通道 4
9	LED4	I/O	LED 指示引脚，通道 4
10	IN5	I/O	场输入，通道 5
11	LED5	I/O	LED 指示引脚，通道 5
12	IN6	I/O	场输入，通道 6
13	LED6	I/O	LED 指示引脚，通道 6
14	IN7	I/O	场输入，通道 7

表 1-1. ISO1228 引脚说明 (续)

引脚		I/O	说明
编号	名称		
15	LED7	I/O	LED 指示引脚, 通道 7
16	AVCC	—	场侧电源
17	AVSS	—	场侧负电源
18	IN8	I/O	场输入, 通道 8
19	LED8	I/O	LED 指示引脚, 通道 8
20	NC	—	保持断开
21	GND1	—	逻辑地
22	NC	—	保持断开
23	F1	I	数字滤波器设置
24	F0	I	数字滤波器设置
25	GND1	—	逻辑地
26	nFAULT	O	开漏输出将 4.7k Ω 上拉电阻连接至 V _{CC1}
27	OUT_EN	I	输出使能。如果 OUT_EN = 0 或悬空, 则输出引脚 OUT1 至 OUT8 为三态
28	OUT8/SYNC	O	在突发模式 (COMM_SEL = V _{CC1}) 下同步数据 数据输出, 通道 8, 并行接口模式 (COMM_SEL = 0)
29	OUT7/BURST_EN	I/O	串行接口模式 (COMM_SEL = V _{CC1}) 下的突发模式 数据输出, 通道 7, 并行接口模式 (COMM_SEL = 0)
30	OUT6/nRST	I/O	串行接口模式 (COMM_SEL = V _{CC1}) 下的低电平有效 SPI 复位 数据输出, 通道 6, 并行接口模式 (COMM_SEL = 0)
31	OUT5/nINT	O	串行接口模式 (COMM_SEL = V _{CC1}) 下的低电平有效 SPI 中断 数据输出, 通道 5, 并行接口模式 (COMM_SEL = 0)
32	OUT4/nCS	I/O	串行接口模式 (COMM_SEL = V _{CC1}) 下的 SPI 芯片选择 数据输出, 通道 4, 并行接口模式 (COMM_SEL = 0)
33	OUT3/SCLK	I/O	串行接口模式 (COMM_SEL = V _{CC1}) 下的 SPI 时钟 数据输出, 通道 3, 并行接口模式 (COMM_SEL = 0)
34	OUT2/SDI	I/O	串行接口模式 (COMM_SEL = V _{CC1}) 下的 SPI 输入数据 数据输出, 通道 2, 并行接口模式 (COMM_SEL = 0)
35	OUT1/SDO	O	串行接口模式 (COMM_SEL = V _{CC1}) 下的 SPI 输出数据 数据输出, 通道 1, 并行接口模式 (COMM_SEL = 0)
36	GND1	—	逻辑地
37	VCC1	—	逻辑电源
38	COMM_SEL	I	串行与并行接口选择 如果 COMM_SEL = V _{CC1} , 则为串行接口模式 如果 COMM_SEL = 0 或悬空, 则为并行接口模式

表 1-2. ISO1228 寄存器映射

地址	名称	R/W	说明
00h	输入数据	R	数据信息： <7> = IN8 <6> = IN7 . . <0> = IN1
01h	断线	R	断线信息： <7> = WB8 <6> = WB7 <5> = WB6 . . <0> = WB1
02h	故障	R	提供设计中故障的详细信息： <7> = WB (任意通道显示 WB) <6> = OT (超过过热阈值) <5> = 保留 <4> = CRC (芯片间 CRC 出错) <3> = 保留 <2> = 场功率损耗 <1> = 保留 <0> = UVLO (MCU 侧)
03h	滤波器通道 1 和通道 2	R/W	<7> = 滤波器使能, 通道 1 <6:4> = 滤波器设置, 通道 1 <3> = 滤波器使能, 通道 2 <2:0> = 滤波器设置, 通道 2
04h	滤波器通道 3 和通道 4	R/W	<7> = 滤波器使能, 通道 3 <6:4> = 滤波器设置, 通道 3 <3> = 滤波器使能, 通道 4 <2:0> = 滤波器设置, 通道 4
05h	滤波器通道 5 和通道 6	R/W	<7> = 滤波器使能, 通道 5 <6:4> = 滤波器设置, 通道 5 <3> = 滤波器使能, 通道 6 <2:0> = 滤波器设置, 通道 6
06h	滤波器通道 7 和通道 8	R/W	<7> = 滤波器使能, 通道 7 <6:4> = 滤波器设置, 通道 7 <3> = 滤波器使能, 通道 8 <2:0> = 滤波器设置, 通道 8

2 并行和串行输出模式

ISO1228 可配置为串行或并行模式，以便与 MCU 或控制器通信。COMM_SEL 引脚 (引脚 38) 选择串行或并行模式，如表 2-1 所示：

由于每个输入通道在相应的逻辑输出 (引脚 35 至 28) 上可直接使用，因此并行通信模式可提供最快的吞吐量。但是，串行通信模式支持 ISO1228 的其他控制功能，例如读取器件输入，为单个输入设置数字滤波器以及识别和清除系统故障 (场功率损耗、断线检测、CRC 错误等)。MCU 可以通过 SPI 读写命令访问数字控制寄存器。

表 2-1. COMM_SEL (引脚 38) -通信模式选择表

COMM_SEL = 逻辑高电平	ISO1228 在串行通信模式下使用 SPI
COMM_SEL = 逻辑低电平	ISO1228 处于并行通信模式

一些应用可选择在两种工作模式之间切换，以利用并行模式的更高吞吐量以及串行模式的故障检测和控制功能，使系统更加稳健。系统示例可以使用以下序列：

1. 以串行模式 (COMM_SEL = 1) 启动，以在上电时配置输入寄存器
2. 通过写入寄存器地址 03h 至 06h 来为每个通道配置单独的滤波器
3. 更改为并行模式，以提高吞吐量和减小 OUTx 上的传播延迟(COMM_SEL = 0)
4. 监测 nFAULT 引脚的状态是否存在任何故障情况 (发生故障时，nFAULT = 0)
5. 如果检测到故障 (COMM_SEL = 1)，则切换至串行模式
6. 读取故障寄存器 (02h) 和断线寄存器 (01h) 以识别故障情况。如果故障原因不再存在，读取故障寄存器可以清除 nFAULT 标志
7. 故障清除后返回并行模式 (COMM_SEL = 0)

以下各节介绍了在模式之间切换和进行无干扰转换所需的正确时序。

3 在运行期间切换通信模式

3.1 并行到串行

在并行模式 (COMM_SEL = 0) 下启动时，需要按如下所示执行并行至串行模式转换：

1. 确保所有连接到 ISO1228 输出引脚 (引脚 35 至 28) 的 MCU 引脚处于三态。
2. 切换为 COMM_SEL = 1，以从并行模式转换为串行模式。ISO1228 还可以对 SPI 所需的 OUTx 引脚 (引脚 35 至 32) 进行三态处理，直到模式切换完成。
3. 等待至少 30ns，以便 IO 缓冲器从输出模式无干扰切换至串行模式
4. 驱动 nRST=0 (引脚 30) 至少 35ns，以便完全复位 ISO1228 内的 SPI 逻辑
5. 释放 nRST = 1 并等待至少 200ns
6. ISO1228 现在处于串行模式。
7. 通过拉动 nCS = 0 (引脚 32) 来启动 SPI 事务

ISO1228 可在不到 300ns 的时间内从并行模式切换到串行模式。此窗口中 OUTx 引脚的状态需要忽略。图 3-1 显示了前面步骤的典型时序波形。

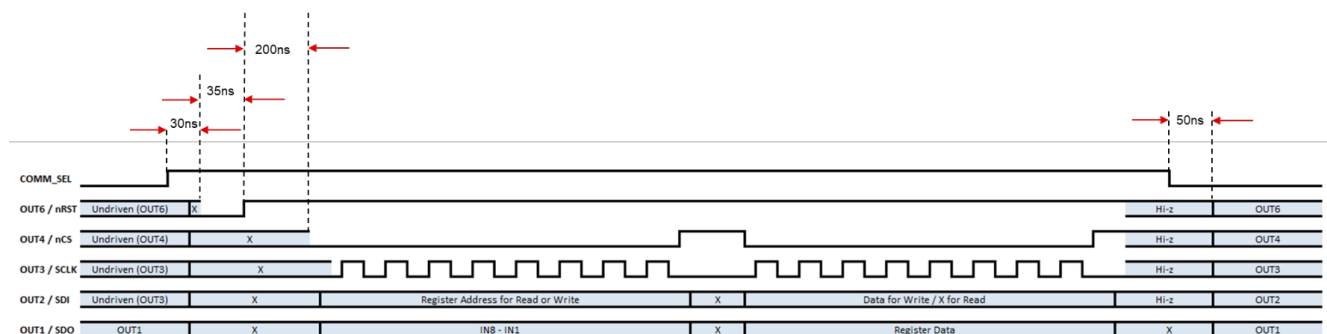


图 3-1. 并行到串行转换时序

3.2 串行转并行

在串行模式 (COMM_SEL = 1) 下启动时，需要按以下所示执行串行至并行模式转换：

1. 确保所有连接到 ISO1228 输出引脚 (引脚 35 至 28) 的 MCU 引脚处于三态。
2. 设置 COMM_SEL = 0 以转换至并行模式。
3. 等待至少 50ns，以便 I/O 缓冲器从 SPI 模式转换为并行输出模式
4. ISO1228 现在处于并行模式

OUTx 引脚的状态在 50ns 转换期间不确定，需要忽略。切换到并行模式时，在串行模式下完成的任何寄存器配置都将保留，直到器件下电上电。

4 SPI 功能模式

ISO1228 可以在由 BURST_EN (引脚 29) 控制的两种模式下运行 SPI 引脚：正常模式和突发模式。SYNC (引脚 28) 可用于轻松实现与 MCU 的同步，具体内容将在后续章节中详细说明。

4.1 正常模式

在正常 SPI 模式 (BURST_EN = 0) 下，ISO1228 期望在地址阶段接收 8 位时钟 (SCLK) 和数据 (SDI)，然后在数据阶段再接收 8 位 SCLK 和 SDI。图 4-1 显示了 ISO1228 上 SPI 事务的典型时序波形：

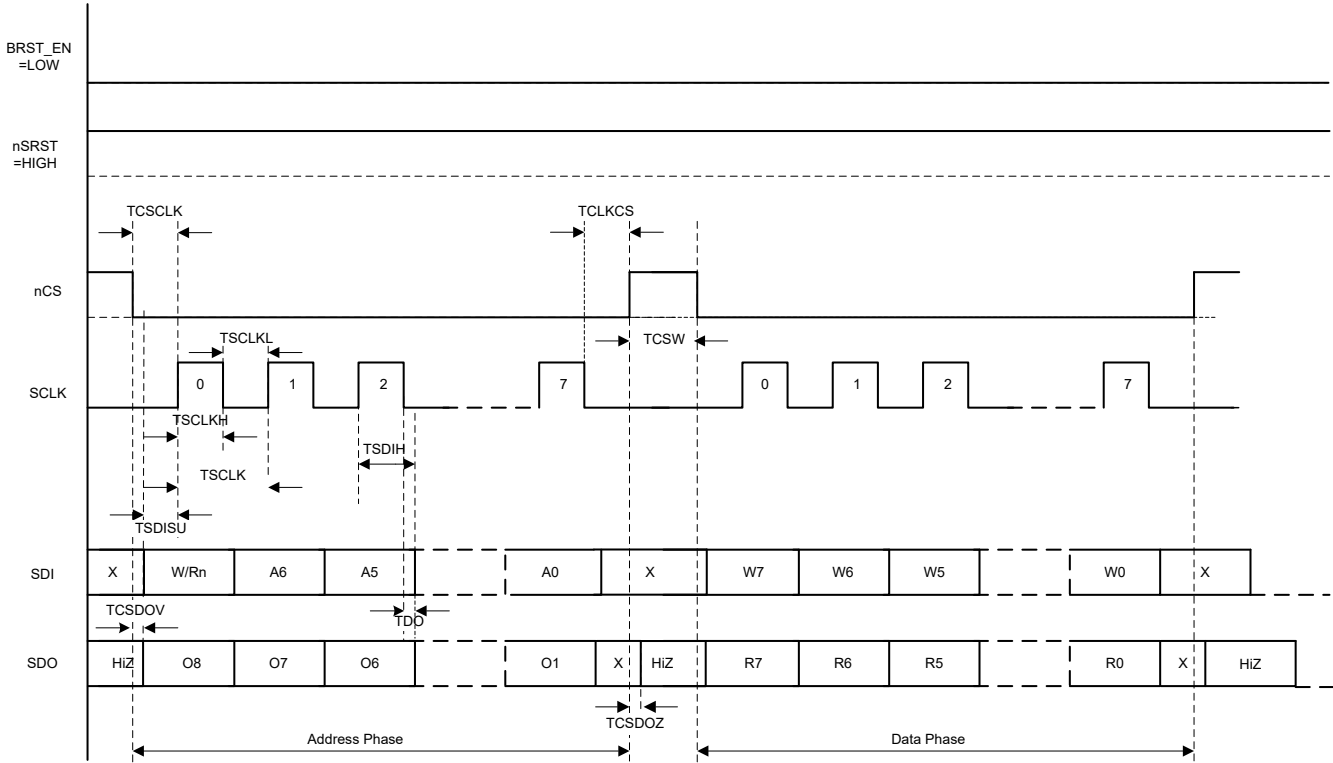


图 4-1. 正常模式下的 SPI 时序

由于噪声或任何其他故障，ISO1228 可能会与 MCU 失去同步。例如，MCU 在 ISO1228 仍处于地址阶段时发送数据阶段的位（反之亦然）。

为了解决该问题，可以使用 SYNC 引脚将 MCU 与 ISO1228 同步。SYNC 引脚（引脚 28）可以更改状态以指示 ISO1228 的当前相位。

- 当 SYNC = 1 时，ISO1228 处于地址帧中
- 当 SYNC = 0 时，ISO1228 处于数据帧中并且发送或接收数据位

如果 MCU 检测到 MCU 与 ISO1228 不同步，则 MCU 可以读取 SYNC 引脚，然后在 nRST 置为低电平，以清零 ISO1228 的内部寄存器并启动新事务。

4.1.1 正常模式-连续读取 IN8-IN1

在任何事务的地址阶段，SDO 上输出 O8-O1。

如果 SDI 持续保持在低电平 (0)，则器件可以将此视为来自地址 0 的读取操作。地址 0 保持 IN8-IN1 上的状态，因此在这种特殊读取操作情况下，SDO 输出在地址和读取两个相位中都可以是 IN8-IN1。如果应用只注重数字输入的状态，不希望访问其他寄存器进行读取/写入，此选项能使实现方案更加简单。

仅 nCS 和 SCLK 上需要进行切换以读取输入引脚的状态。

4.2 突发模式

当 BURST_EN = 1 时，ISO1228 器件支持突发模式 SPI 操作。在此模式下，三个 SPI 只读寄存器 Reg0、Reg1 和 Reg2 的输出会以循环方式在每次 CS 切换时连续移出。图 4-2 展示了该模式的时序。

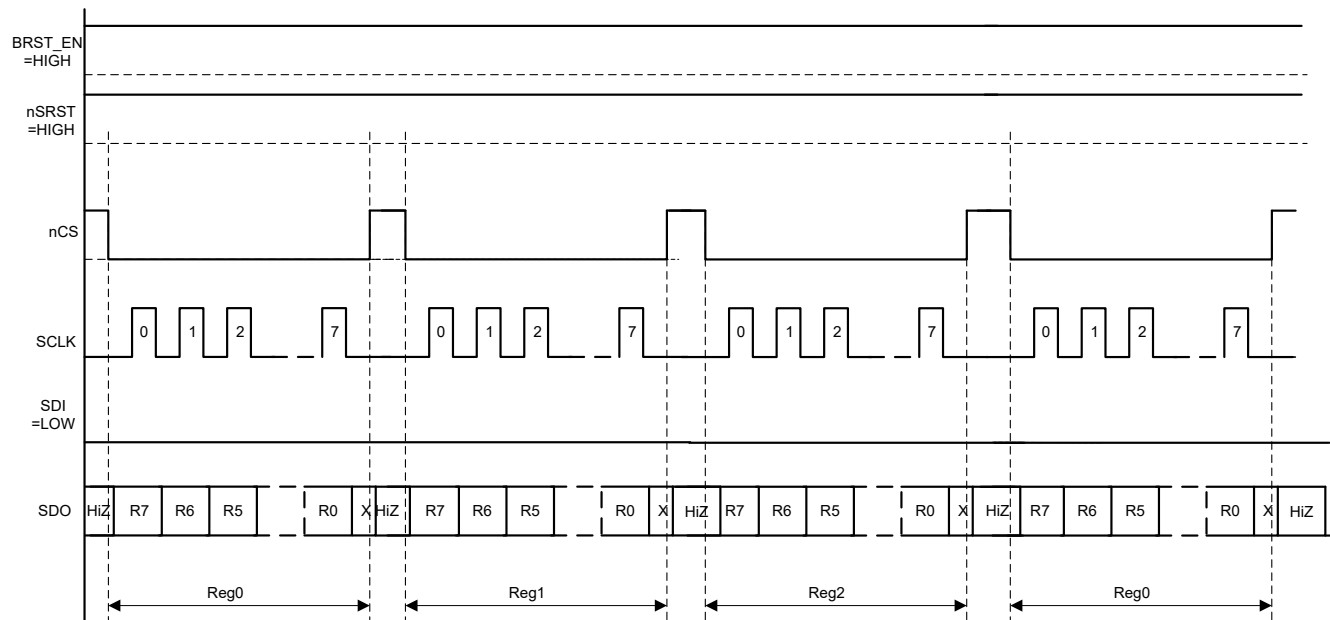


图 4-2. 突发模式

对于不希望通过 SDI 提供地址信息，但想要从 Reg0，Reg1 和 Reg2 中读取信息的应用，此模式是一个很好的选择。当在 SDO 上读取 Reg0 的内容时，SYNC 引脚为高电平；读取 Reg1 和 Reg2 内容时，SYNC 引脚为低电平。

5 串行模式下的最大数据吞吐量

如前一节所述，ISO1228 可在单个 SPI 事务中读取两个不同的输入数据包（一个在地址阶段读取，另一个在数据帧期间读取）。

ISO1228 支持的最大 SCLK 频率为 25MHz (当 VCC = 2.5V 至 5.5V 时)。IN8-IN1 可以在 SPI 模式下读取而不会丢失任何信息的最大数据速率可以使用数据表时序参数计算得出。

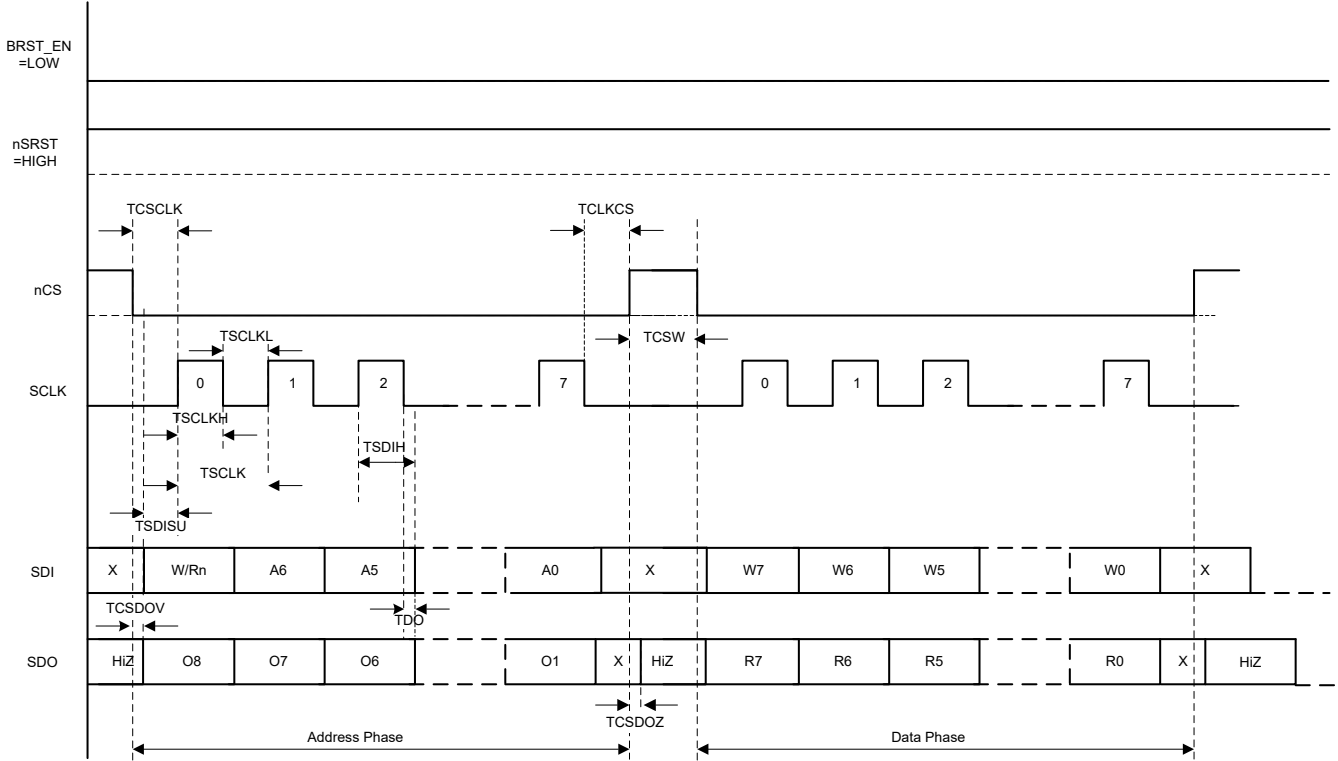


图 5-1. 正常模式-时序参数

给定数据表规格：

- $T_{CSCLK} = 20\text{ns}$ ；从 nCS 低电平到 SCLK 第一个上升沿的时间。
- $T_{CLKCS} = 10\text{ns}$ ；从 SCLK 最后一个下降沿到 nCS 高电平的时间。
- $T_{CSW} = 250\text{ns}$ ；芯片选择高脉冲宽度

单个帧（地址或数据）的时间可使用以下公式进行计算： $T_{FRAME} = 8 \cdot SCLK_{bits} \cdot T_{MIN PULSE} = 8 \times 40\text{ns} = 320\text{ns}$ ，其中 $T_{MIN PULSE} = 40\text{ns}$ ；SCLK 在 25MHz 下的最小脉冲宽度。

一个帧的总时间为 **TOTAL** = $T_{CSCLK} + T_{CLKCS} + T_{CSW} + T_{FRAME} = 600\text{ns}$ ，INx 上可通过 ISO1228 (T_{ui}) 的最小脉冲宽度为 660ns。因此，使用 SPI 读取输入数据时不会丢失任何数据包。

6 输出的数字低通滤波

ISO1228 支持 INx 和 WBx 数据路径上的内置数字低通滤波器。每个 OUTx 通道的滤波值可以通过写入 SPI 可编程 REGMAP 中指示的地址单独设置。或者，可以使用 F0/F1 器件引脚（引脚 23 和 24）设置所有通道的通用滤波器。但是，寄存器中的滤波器设置具有更高的优先级。

滤波可应用于 OUTx 数据以及断线数据，但是 OUTx 的滤波器是可编程的，而断线滤波器值是固定的且始终开启。

如果在 SPI 寄存器中的任何一个或多个通道上启用了滤波 (MSB = 1)，则寄存器滤波器设置优先。如果所有通道在寄存器中禁用了滤波器 (MSB=0)，则 F0/F1 优先。如果 F0/F1 = 0/0，则全局禁用滤波器。

数字低通滤波器平均时间 (FILT) 决定输入的平均窗口。ISO1228 中的滤波器是低通滤波器，可以设置为九个允许的级别。

表 6-1. 低通滤波器级别

F1 状态	F0 状态	滤波器寄存器设置	TFILT	单位
F1 = 低电平	F0 = 低电平	0xxx	0	ns
F1 = 低电平	F0 = 悬空	1000	1	μs
F1 = 低电平	F0 = 高电平	1001	8	μs
F1 = 悬空	F0 = 低电平	1010	200	μs
F1 = 悬空	F0 = 悬空	1011	1	ms
F1 = 悬空	F0 = 高电平	1100	2.5	ms
F1 = 高电平	F0 = 低电平	1101	10	ms
F1 = 高电平	F0 = 悬空	1110	30	ms
F1 = 高电平	F0 = 高电平	1111	100	ms

每个滤波器都是一个饱和的 3 位计数器，在内部时钟上运行时不会进行复位/清零。任何滤波器的时钟周期均为滤波器延迟值除以 8。

计数器可以对 OUTx 中跨数据包的每个位的导通持续时间（值 = 1）或关断持续时间（值 = 0）进行计数，并评估该持续时间是否超过相应的滤波器值。如果超过，则只能将新值存储到 REGMAP 中并传达给 MCU。但是，与典型的干扰滤波器不同，短于滤波器值的脉冲不会完全被抑制。相反，毛刺脉冲会衰减并汇总到信号中，产生一个低通响应。

运行滤波器的时钟周期可推导为 $FILTER_TIME/8$ ，例如，在上图中， $FILTER_VALUE = 8\mu s$ ；例如，OUTx 的每个脉冲持续时间必须超过 $8\mu s$ 的最小持续时间才能传输到 MCU，因此 $FILTER_CLK = 1MHz$ 。

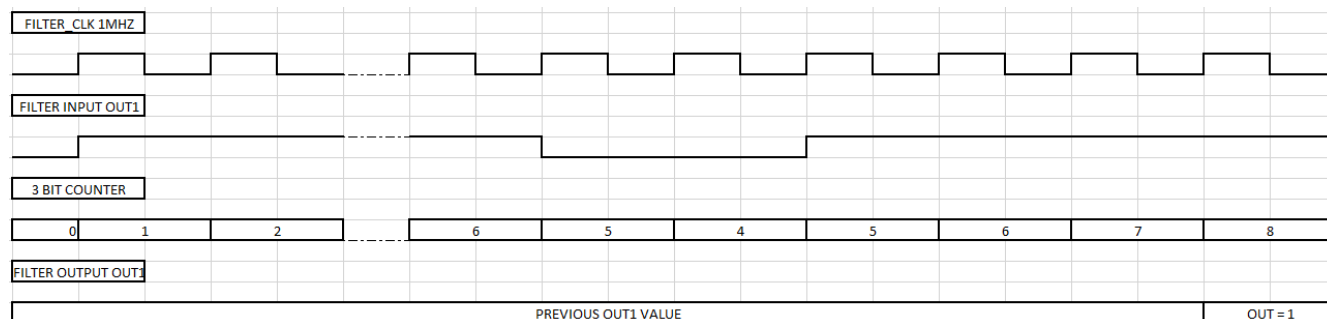


图 6-1. 低通滤波器平均

该 3 位计数器可以在每次计数器在滤波器输入处检测到值 = 1 时递增，并在计数器检测到值 = 0 时递减。如图所示，计数器已计数到 6，因为未滤波的 OUT1 在 $6\mu s$ 内为 1，接下来在 OUT1 的下降沿，计数器递减到 4，因为

输入在 2us 内保持低电平。在此期间，滤波器输出保持前一值。此后，当 OUT1 上升为 1 并再保持高电平 4 个周期时，计数器达到值 = 8，且滤波器输出更新为值 = 1。

7 总结

ISO1228 是一款功能强大且功能齐全的工具，可为 8 通道隔离式数字输入应用创建稳健的设计。串行 SPI 模式可在正常、突发和连续 SPI 模式下运行，可用于满足系统需求。ISO1228 还具有内置的干扰滤波器和故障寄存器，能够防止和保护系统免受各种错误的影响。ISO1228 还可以切换到并行输出模式，以便在故障清除时提高数据吞吐量。

8 参考资料

- 德州仪器 (TI), [ISO1228 具有电流限制和诊断功能的八通道隔离式数字输入](#), 数据表
- 德州仪器 (TI), [用于灌入模式下 8 通道隔离式数字输入的 ISO1228DFBEVM ISO1228 评估模块](#)
- 德州仪器 (TI), [节省空间的多通道高压数字输入模块设计技术](#), 应用简报。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司