

Application Note

无 **FPGA** 简化分布式天线系统或中继器设计

Kang Hsia

摘要

不同的无线通信系统因服务环境、覆盖要求和用户容量而具有不同的用途。本报告深入探讨了典型的分布式天线系统 (DAS) 和中继器系统，以及其相关的服务环境。此外，报告还突显了集成射频收发器在直接接收器到发射器环回中，借助内置数字预失真功能在不同通信系统中的优势。

内容

1 简介.....	2
1.1 本档中使用的首字母缩写词.....	2
2 分布式天线系统.....	3
3 中继器系统.....	5
4 DAS 和中继器设计的目标.....	6
5 无 FPGA /ASIC 的 RF 中继器系统.....	7
6 克服来自电缆色散和多径效应导致的带通滤波器影响.....	9
7 总结.....	9

插图清单

图 2-1. DAS 设置的典型环境.....	3
图 2-2. 改善室内覆盖和容量的 DAS 操作原理.....	4
图 3-1. 中继器设置的典型环境.....	5
图 5-1. AFE7769D RX DDC 至 TX DUC 环回功能.....	7
图 5-2. AFE7769D TX、RX 和 FB 链.....	8

商标

所有商标均为其各自所有者的财产。

1 简介

本应用报告提供了 4G 或 5G 分布式天线系统 (DAS)、中继器或基站收发信机 (BTS) 设置的背景，并提供了一个简化 DAS 或中继模块设计的实际示例，该设计无现场可编程门阵列 (FPGA) 或数字前端 (DFE) 逻辑，其中考虑了 AFE7769D 的内置直接 RF 环回功能、波峰因子降低 (CFR) 和数字预失真 (DPD) 处理功能。该参考设计具有灵活性和模块化特性，提供宽广的瞬时带宽、灵活的 RF 范围以及可选的 JESD204C 接口以缓解数据传输瓶颈。

整体设计包括 AFE7769D 系列 RF 采样收发器，可实现模块化平台设计，为发射器和接收器提供多个通道数，以及各种瞬时带宽能力。

应用包括：

- DAS
- [中继器](#)
- [小基站](#)
- [Macro-BTS](#)
- [大规模 MIMO \(AAS\)](#)

1.1 本文档中使用的首字母缩写词

DAS：分布式天线系统

BTS：基站收发信台

RF：射频

DDC：数字下变频器

DUC：数字上变频器

FPGA：现场可编程门阵列 (FPGA)

DFE：数字前端逻辑

2 分布式天线系统

本节会举例说明使用 DAS 的典型无线通信系统环境。

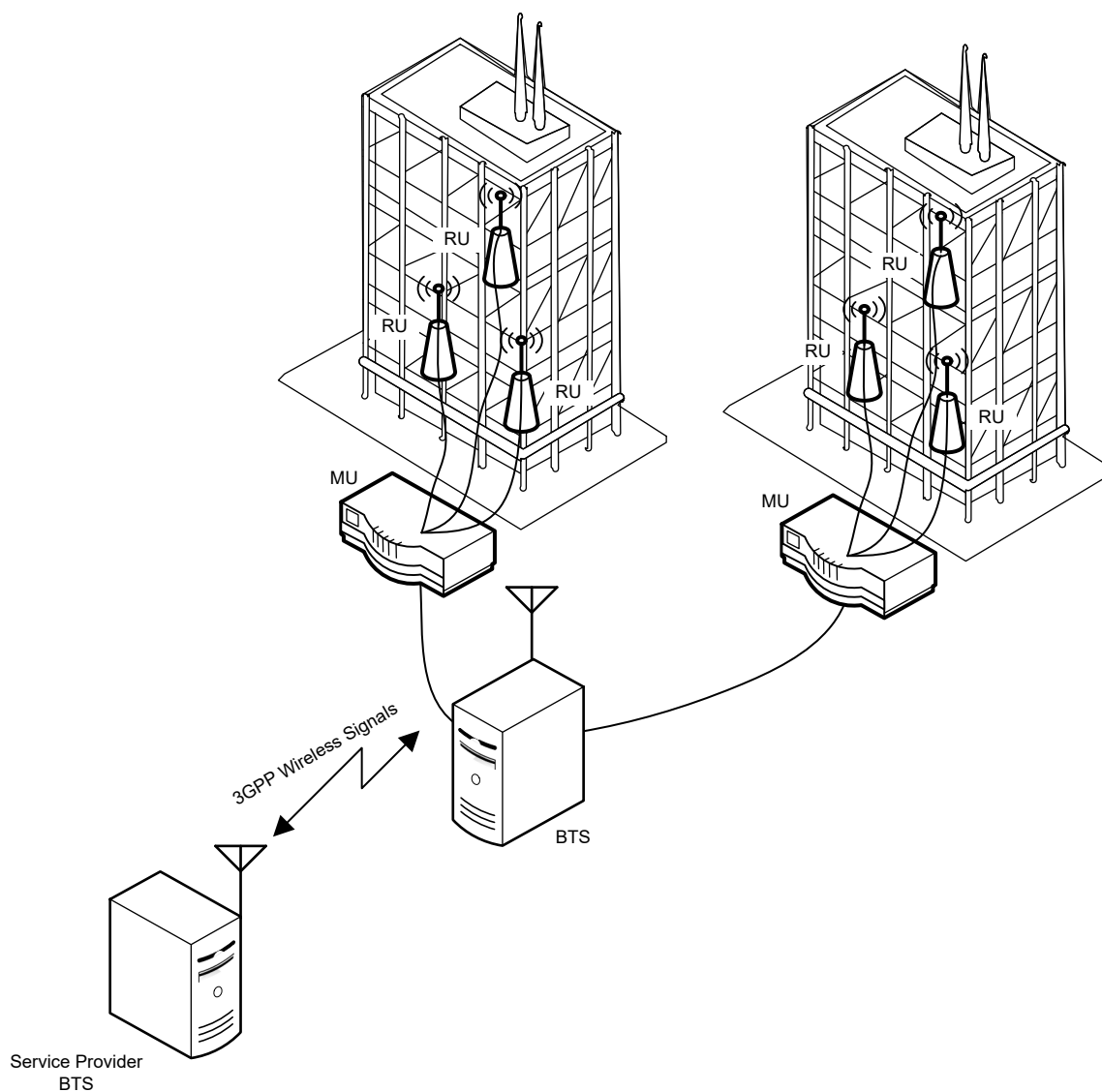


图 2-1. DAS 设置的典型环境

图 2-1 显示了 DAS 的典型服务环境。许多私人办公楼和公共服务楼宇内用户密集且环境封闭，存在大量移动用户。楼宇环境的封闭特性导致基站 (BTS) 的外部无线信号无法进入楼宇内部区域。因此，若不采取额外补救措施改善无线信号路径，则这些楼宇就会对移动用户造成覆盖范围和容量问题。

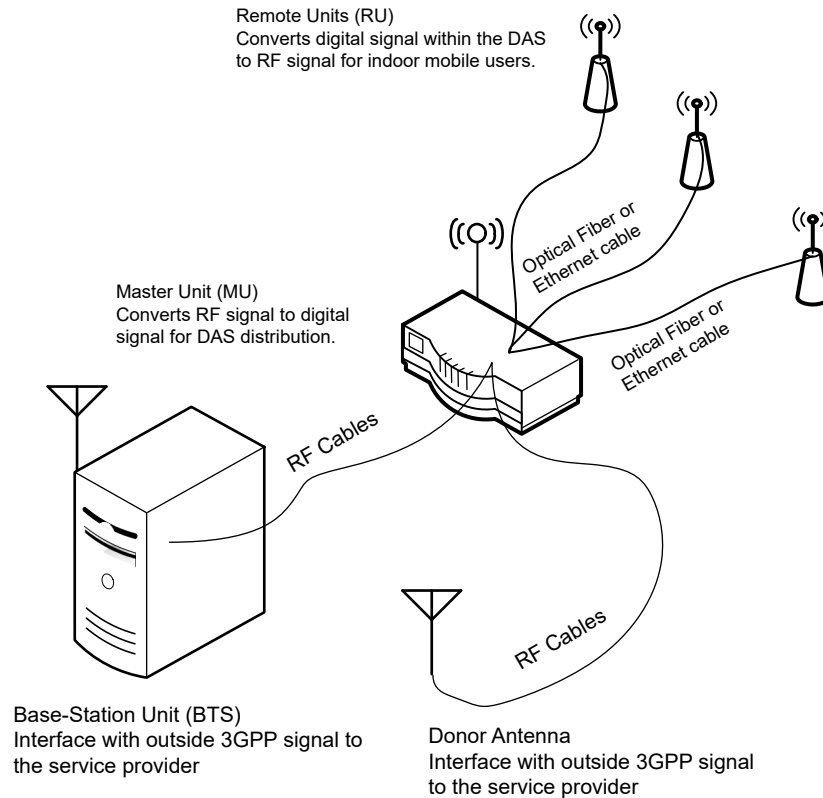


图 2-2. 改善室内覆盖和容量的 DAS 操作原理

楼宇业主或管理者可引入 DAS，以便轻松将无线信号路径从楼宇外部重新分配到楼宇内部。如图 2-2 所示，DAS 通常由两个主要元件组成：一个主单元 (MU) 和一个或多个远程单元 (RU)。这种简化的工作原理基于主单元与外部 BTS 或施主天线的连接，通过室内远程单元将外部信号重新分配到室内。室内远程单元可部署在整个楼宇内，以提高服务的覆盖范围和容量。关键限制在于 DAS 需对移动用户和 BTS 保持透明，因为 DAS 仅重新分配信号。

以下概述了 DAS 每个关键组件的功能：

- MU：这是 DAS 的主单元。MU 主要与外部 BTS 或施主天线连接，并将外部信号与室内 RU 桥接。
- RU：楼宇业主或管理者可在整个楼宇内安装各种 RU，以增加与移动用户接口的覆盖范围和容量。RU 与 MU 连接，以实现移动用户与 MU 的桥接。
- BTS：此单元负责移动服务提供商与移动用户之间的空中接口。由于空中接口难以穿透建筑物，因此需要安装 DAS 系统来桥接 BTS 与移动用户和服务提供商。

- 施主天线：若空中接口信号足够强且无显著的衰减效应，则 MU 可直接与施主天线连接，以连接到更远的 BTS，而无需在建筑物外安装 BTS。若将 BTS 直接安装在楼宇外部以连接 MU，则需要服务提供商进行 RF 小区规划，以评估对其他小区的潜在干扰。使用施主天线可能会为楼宇管理者节省 BTS 小区规划和安装成本，并减少 DAS 安装时间。若 BTS 确实安装在楼宇附近，则 MU 可通过光纤直接连接到 BTS，而无需使用施主天线。

DAS 设计的新趋势包括通过以太网或光纤进行配电。这种方法可使整个 MU 和 RU 通过以太网或光纤线路直接供电。电缆供电的理念是使整个 DAS 系统直接独立于主建筑配电服务供电。DAS 系统和楼宇业主之间的电力公用事业账单可分开核算。

3 中继器系统

中继器系统与 DAS 系统极为相似。然而，MU 和 RU 并非通过光纤或以太网电缆来分配射频信号，而是各自配备了另一组上行链路和下行链路天线，用于在空中分配 RF 信号，如 图 3-1 所示。

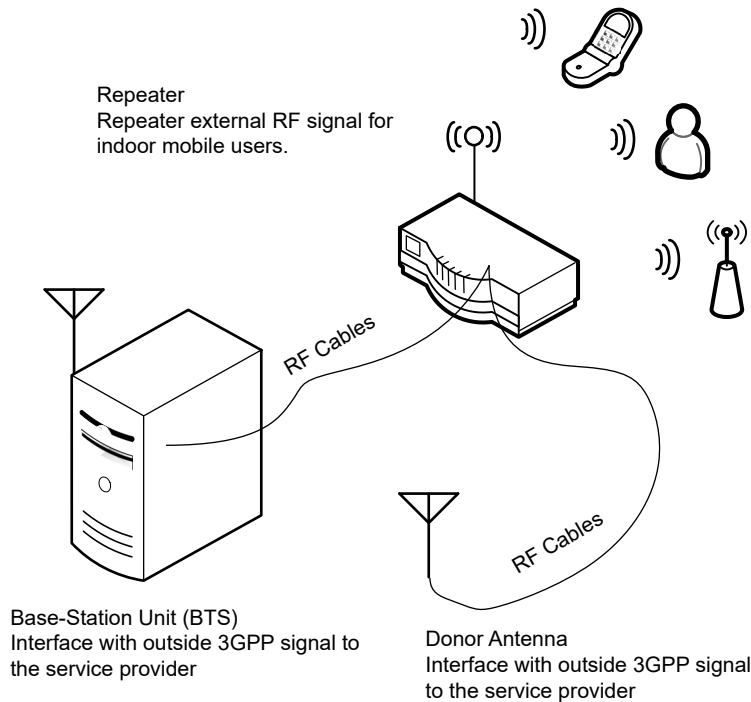


图 3-1. 中继器设置的典型环境

4 DAS 和中继器设计的目标

无论 DAS 或中继器系统采用何种设计，系统的目标都是为了实现以下几点：

- 对用户透明的直接 RF 信号的传输与再分配。用户在现有语音或数据传输的基础上不会收到任何不必要的噪音。基站在现有信号的基础上不会接收到任何不必要的噪音。
- 增强信号强度和信号覆盖范围。用户在进入任何楼宇时不会遇到覆盖不足的情况。¹
- 将零延迟引入 RF 输入到 RF 输出。通过再分配过程，用户会感受到语音或数据传输的延迟。

根据上述设计目标，系统设计人员可参考 AFE77xxD 系列集成收发器。² 内置 CFR 和 DPD，通过以下功能满足需求：

- 支持来自 4G 和 5G 频谱的多个 RF 工作频段。例如，AFE77xxD 系列器件可支持在 FDD RF 频段（例如 B1、B3 和 B7）下工作的 2T2R1FB，以及在 TDD RF 频段（N41、N77 和 N79）工作的其他 2T2R1FB。
- 多达 4 个 RF PLL，可支持多种工作 RF 频段。凭借 DDC 和 DUC 两侧灵活的片上低 IF NCO，该器件可支持多达三个 RF 频段。
- 集成于 RF 收发器上的 CFR 和 DPD 模块。这一设计可将所有数字逻辑资源从 FPGA 或数字 ASIC 中卸载。
- 支持 300MHz 的瞬时带宽。RX DDC 和 TX DUC 链的接口速率可支持高达 368.64MSPS 的接口速率，相当于收发器最大 300MHz 的输出和输入带宽。CFR 和 DPD 速率可支持整个 300MHz 带宽的线性化。
- 多达 4 个 SerDes 发射器 (STX) 和 4 个 SerDes 接收器 (SRX)，SerDes 速率为 32.5Gbps。借助集成 JESD204C 的支持，RF 收发器可支持高密度数据传输。
- 高达 50dBm 的 PA 额定输出功率的功率放大器线性化。设计人员可利用 PCB 解决方案来支持 DAS、中继器和宏远程无线电应用。
- 直接 DDC 到 DUC 环回模式，可进一步减少 DAS 和中继器应用中的数字延迟。

¹ 数字预失真是一种突破发射链中 RF 功率放大器边界的技术，从而增加信号覆盖范围。配备集成 DPD 的 AFE7769D 系列器件可显著提升 PA 输出功率，从而提高覆盖范围。

² 有关 AFE7769D 系列器件的详细信息，请参阅 AFE77xxD 四通道/双通道 RF 收发器与双反馈路径集成 CFR/DPD 数据表 (SBASAG4)。

5 无 FPGA/ASIC 的 RF 中继器系统

传统上，典型的 RF 输入到 RF 输出环回通过集成 RF 收发器必须经过以下路径，如典型中继器系统的信号链所示（见 图 5-1）。

RF 输入到 RX DDC 链，通过 JESD204 TX 链，经外部 PCB 走线（可通过 FPGA 或直接通过 JESD204 TX 到 JESD204 RX 走线），通过 JESD204 RX 链，到 TX DUC 链，然后向上转换到 RF 输出。

尽管 FPGA 为 DAS 或中继器系统提供了额外的信号处理增强，例如额外的数字滤波和潜在的 ISI 消除（如符号间消除），但 FPGA 是系统的主要成本驱动因素，且可能影响系统的整体功耗。此外，RF 收发器之间的工业标准接口采用带串行接口的 JESD204 标准。FPGA 和 RF 收发器之间的接口会增加中继器系统的延迟。

如 图 5-1 所示，AFE7769D 提供内部 RX DDC 至 TX DUC 直接环回。由于 RX DDC 链的下变频信号直接馈入 TX DUC 的上变频链，因此整个信号路径的延迟时间缩短。

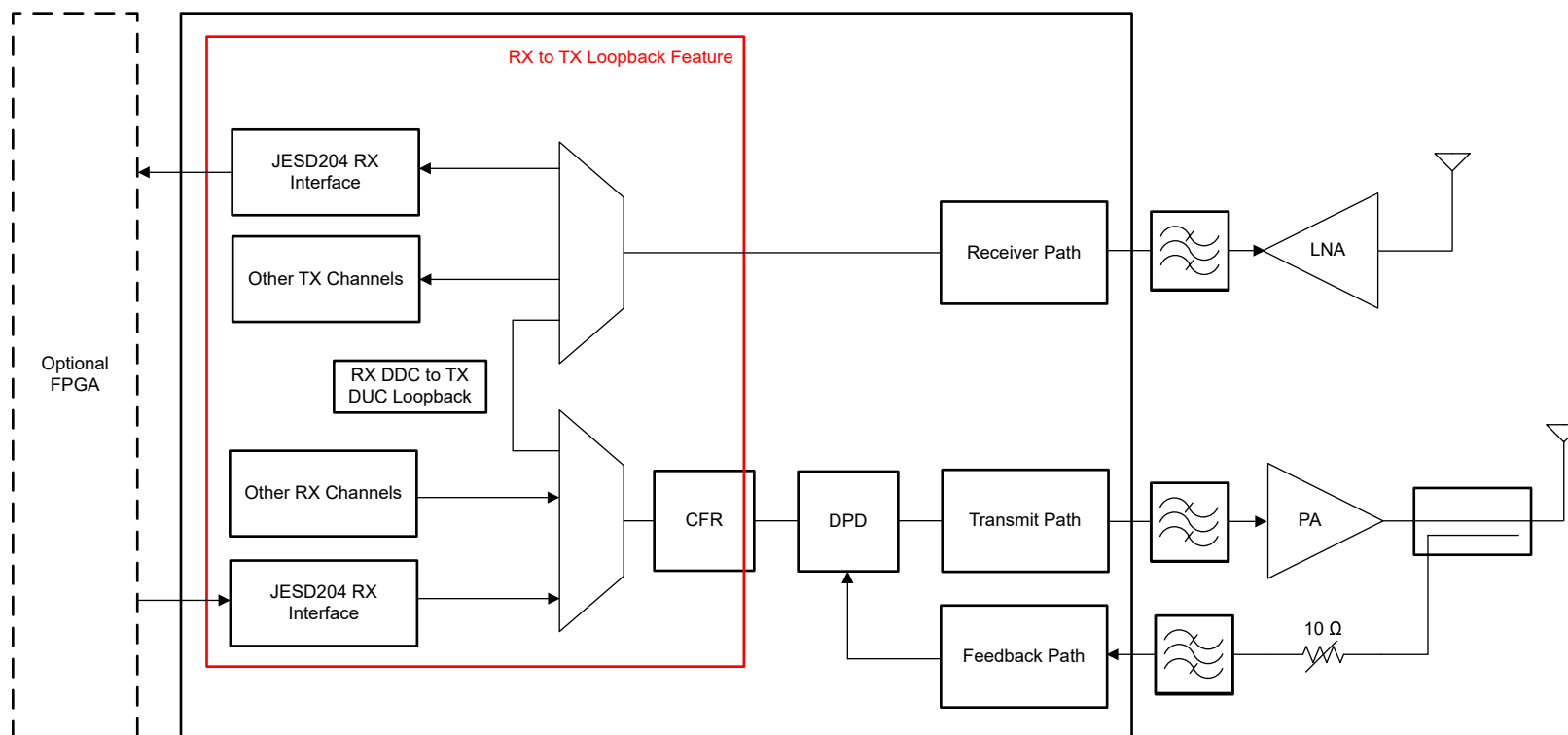


图 5-1. AFE7769D RX DDC 至 TX DUC 环回功能

如 图 5-2 所示，除了直接 RX DDC 到 TX DUC 的直接环回之外，AFE7769D 的集成数字预失真 (DPD) 功能还可使发射器系统中的功率放大器线性化。将 DPD 处理逻辑集成到 RF 收发器可进一步降低系统成本和功耗。

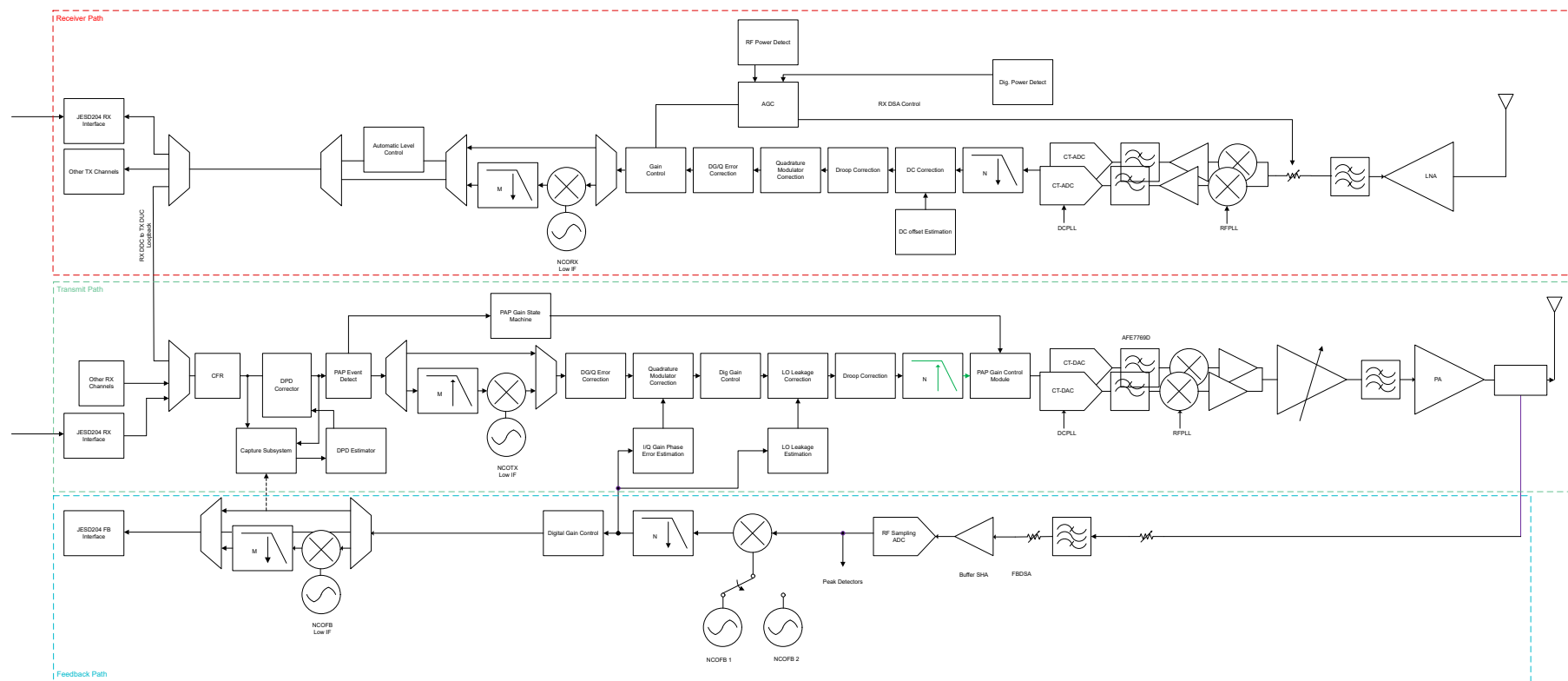


图 5-2. AFE7769D TX、RX 和 FB 链

内部 RX DDC 到 TX DUC 直接环回的优势如下：

- 降低整个中继器系统的功耗：系统设计人员无需将 FPGA 和 JESD204 的功耗纳入系统。设计人员还可根据需减小电源电路的尺寸。
- 降低整体系统成本：通过移除 FPGA 并缩小 PCB 尺寸和电源电路的功率容量，设计人员可进一步降低整体成本。

此外，系统设计人员在设计上还可获得更多灵活性。他们可以配置具有以下功能的 AFE7769D RX DDC 至 TX DUC 环回：

- 灵活启用具有环回路径功能的信号链：例如，用户可启用 RX1 至 TX1 和 RX2 至 TX2 的 DDC 至 DUC 环回，同时保持 RX3 至 TX3 和 RX4 至 TX4 与 FPGA 之间的传统 JESD204 接口。
- 可灵活启用内部信号多路复用器功能，以允许 RX 通道环回到某些 TX 通道：例如，若 PCB 布局需要这样的灵活性，用户可将 RX1 路由至 TX2，将 RX2 路由至 TX1。

6 克服来自电缆色散和多径效应导致的带通滤波器影响

在信号从 MU 传播到 RU 的理想条件下，信号特征具有适当的脉冲滤波器，以保持波形符合各种区域频谱掩码要求。若信号通过典型的以太网或光纤通道，则通道特性可能会引入色散因素，从而潜在扩展信号的有效形状。在中继器系统中，信号会受到多径效应的影响。本质上，光纤色散因子和中继器的多径效应共同作用形成带通特性，并扭曲原始的脉冲整形滤波器。因此，为克服带通行为，该设计执行了以下操作：

- RX DDC：设计人员在 AFE77xxD 系列中选择合适的 DDC 滤波器，以消除由于带通行为而产生的额外失真。
- RX 模拟前端滤波：设计人员添加模拟 RF 带通滤波器来滤除波形的额外失真。

7 总结

AFE7769D 系列在 DAS 和中继器系统中的优势：AFE7769D 在 DAS 和中继器设计中具有诸多优势。除了集成的 CFR 和 DPD 功能可将处理逻辑从 FPGA 或 ASIC 卸载到集成的 RF 收发器外，AFE7769D 系列还包括内置的 DDC 至 DUC 环回模式，可根据系统要求进一步消除额外的 FPGA 或 ASIC。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司