

设计目标

DAC V_{OUT}			增益级		外部电源	
范围	最小值	最大值	最小值	最大值	HV+	HV-
0V 至 20V	0V	20V	0V	80V	0V	82V
$\pm 10V$	-10V	+10V	-40V	+40V	-41V	+41V

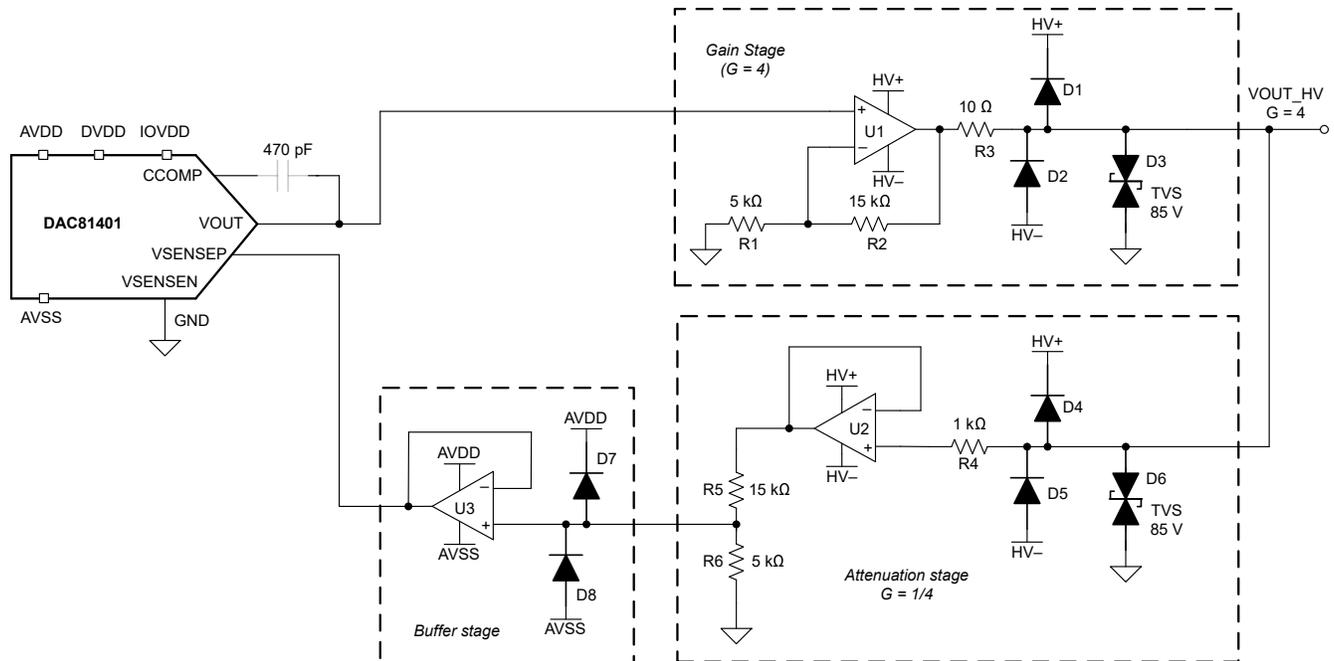
目标：在闭环系统中为 DAC81401 设计高压增益 (4 \times) 级。

设计说明

这款适用于 DAC81401 的高压增益级设计电路能够提供 $\pm 40V$ 或 0V 至 80V 的输出电压。该系统设计由下列四个块组成，如 [高压增益级电路方框图](#) 所示。

- DAC81401 输出级
- 具有保护二极管和 TVS 的高压增益 (4 \times) 级
- 衰减级
- 具有保护二极管的缓冲级

DAC81401 输出电压由增益级放大 4 倍。增益级输出由衰减级衰减 4 倍。衰减后的输出电压经过缓冲后连接到 DAC81401 的 V_{SENSEP} 引脚，从而形成闭环环路。



高压增益级电路方框图

主要元件

- U1、U2 - OPA593 : 85V、低失调电压、低噪声、10MHz、250mA 输出电流精密运算放大器
- U3 - OPA189 : 36V、低失调电压、低温漂、低噪声、14MHz 精密运算放大器
- D1、D2、D4、D5、D7、D8 - 肖特基二极管 100V、150mA、0.7V 正向电压、快速开关
- D3、D6 - 85V 关断电压、高电流、双向 TVS
- R1、R2 - 低温度系数高精度 (< 0.01%) 薄膜电阻
- R5、R6 - 低温度系数高精度 (< 0.01%) 薄膜电阻
- R3、R4 - 普通薄膜电阻

DAC81401 输出级

DAC81401 输出 (V_{OUT}) 能够提供 -20V 至 +40V 的电压。但是，某些应用 (测试和测量、工厂自动化和控制) 需要更高的电压。高压增益级设计在这些应用中非常有用。

V_{OUT} 用接下来的两个公式表示。

对于单极模式：

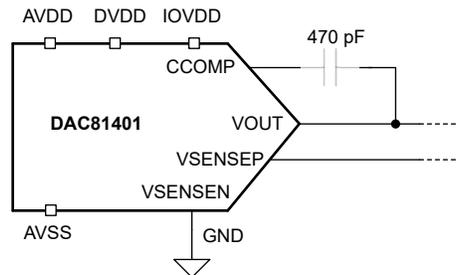
$$V_{OUT} = V_{REFIO} \times GAIN \times \frac{CODE}{2^N}$$

对于双极模式：

$$V_{OUT} = V_{REFIO} \times GAIN \times \frac{CODE}{2^N} - GAIN \times \frac{V_{REFIO}}{2^N}$$

其中：

- CODE 是加载到 DAC 寄存器的代码的十进制等效值
- N 是分辨率位数，DAC81401 为 16 位
- $V_{REFIO} = 2.5V$ 是基准电压 (内部或外部)
- GAIN 是每个 DAC81401 输出电压范围的增益系数，对于此设计，建议 $GAIN = 8$



DAC81401 输出级方框图

补偿电容器

470pF 补偿电容器是可选的，CCOMP 引脚可以保持悬空。仅当 DAC81401 VOUT 节点处的负载电容器大于 2nF 时，才需要该补偿电容器。

添加补偿电容器会增加输出稳定时间并减缓输出电压瞬态。

增益级

增益级将 DAC 输出电压放大 4 倍。该增益级采用 OPA593 (U1)，支持 85V 单电源输出电压范围或 $\pm 42.5\text{V}$ 双极电源输出电压范围。通过将 DAC 输出范围编程为 0V 至 20V 或 $\pm 10\text{V}$ ，增益级输出 (VOUT_HV) 可分别达到 0V 至 80V 或 $\pm 40\text{V}$ 。对于给定的增益级输出 (VOUT_HV)，可使用接下来的两个公式计算 DAC 输出。

对于单极模式：

$$\text{CODE} = \frac{\left(\frac{\text{VOUT_HV}}{4}\right) \times 2^N}{\text{VREFIO} \times \text{GAIN}}$$

对于双极模式：

$$\text{CODE} = \frac{\left(\frac{\text{VOUT_HV}}{4} + \text{GAIN} \times \frac{\text{VREFIO}}{2^N}\right) \times 2^N}{\text{VREFIO} \times \text{GAIN}}$$

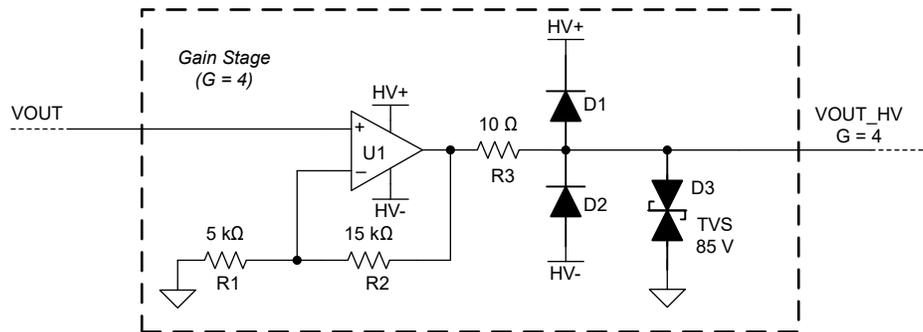
对于给定的直流代码，可通过以下公式计算增益级输出电压。

对于单极模式：

$$\text{VOUT_HV} = 4 \times \left(\text{VREFIO} \times \text{GAIN} \times \frac{\text{CODE}}{2^N}\right)$$

对于双极模式：

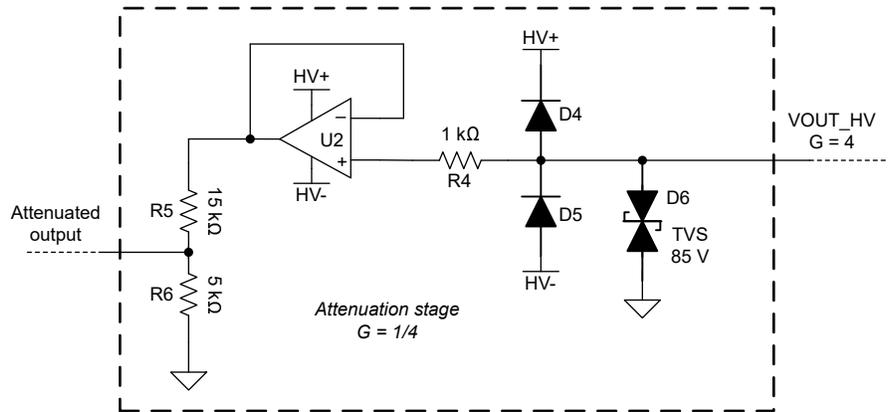
$$\text{VOUT_HV} = 4 \times \left(\text{VREFIO} \times \text{GAIN} \times \frac{\text{CODE}}{2^N} - \text{GAIN} \times \frac{\text{VREFIO}}{2^N}\right)$$



增益级方框图

衰减级

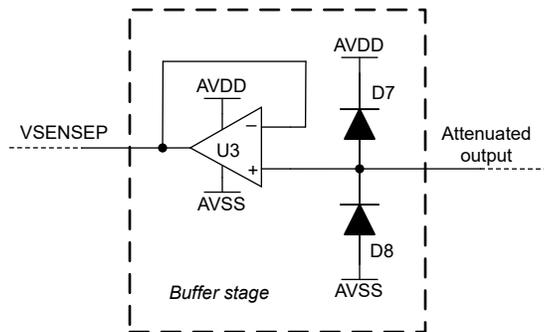
为避免因负载电流造成任何意外的压降 (IR 压降)，VOUT 和 VSENSEP 应连接在靠近负载的位置，并且 VSENSEP 和 VOUT 的电压值应相同。为了消除 IR 压降，增益级输出电压首先被缓冲 (U2)，然后通过电阻分压器 R5 和 R6 将其衰减 4 倍。



衰减级方框图

缓冲级

VSENSEP 引脚的输入阻抗约为 50kΩ，不能直接连接电阻分压器电压，否则负载会导致电压误差。该电压输出首先被缓冲 (U3)，然后连接到 DAC81401 的 VSENSEP 引脚，以通过 VOUT 闭合内部反馈环路。



缓冲级方框图

设计精度

增益级输出存在主要由以下因素造成的误差：

- U1 的失调电压 (OPA593)：OPA593 的 $\pm 100\mu\text{V}$ 失调电压对静态器件性能的误差影响很小。考虑到增益级输出的 40V 范围，使用以下公式计算出失调电压导致的误差为 0.00025% FSR。

$$\text{error (\%FSR)} = \frac{\text{offset voltage}}{\text{gain stage voltage span}} \times 100$$

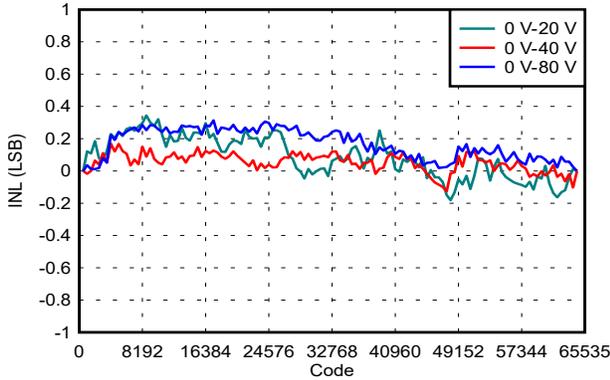
- 增益电阻 R1 和 R2：R1 和 R2 的比率失配会导致增益级输出端出现增益误差。使用以下公式计算出因 R1 和 R2 比率失配而导致的误差为 0.02% FSR。

$$\text{error (\%FSR)} = \left(1 - \frac{(1 \pm \Delta R2)}{(1 \pm \Delta R1)} \right) \times 100$$

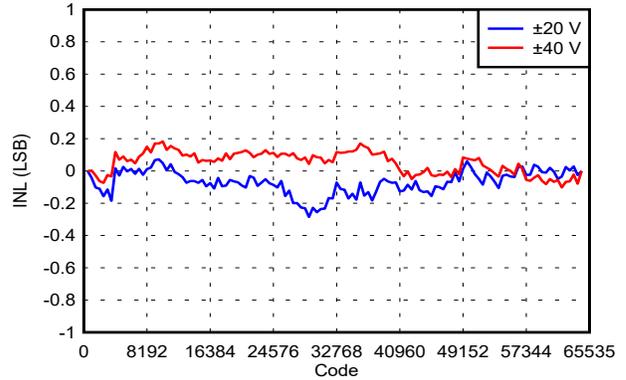
计算出的 U1、R1 和 R3 的误差贡献表明，最终增益级输出的精度与 DAC81401 一样高。

测量结果

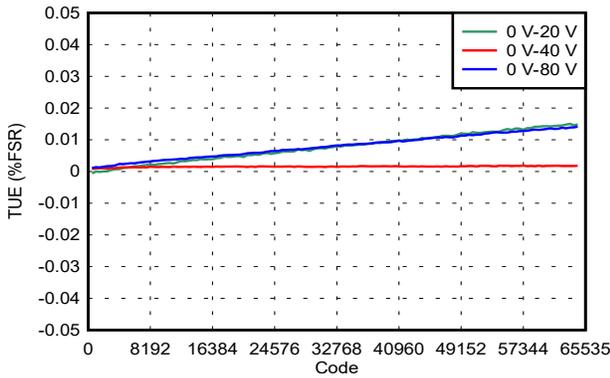
我们针对不同输出电压范围测量了增益级输出端的积分非线性 (INL) 和总体未调整误差 (TUE)。接下来四个图像中的 INL 和 TUE 图是针对代码 512 至代码 65024 的线性代码测量的。



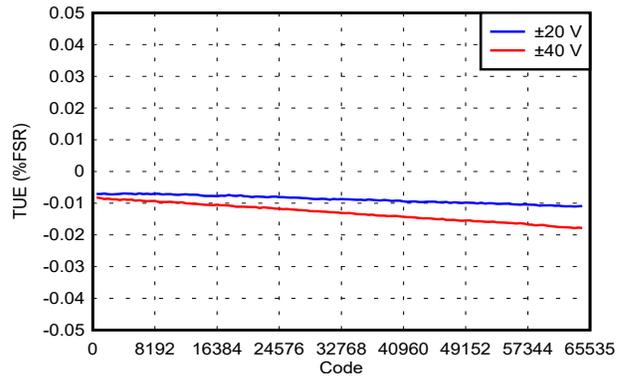
积分非线性与数字输入代码间的关系 (单极模式)



积分非线性与数字输入代码间的关系 (双极模式)



TUE 与数字输入代码间的关系 (单极模式)



TUE 与数字输入代码间的关系 (双极模式)

下表列出了 DAC81401 电压输出范围和相应的增益级电压输出范围。

DAC81401 VOUT 范围	增益级电压范围
0V 至 5V	0V 至 20V
0V 至 10V	0V 至 40V
0V 至 20V	0V 至 80V
±5V	±20V
±10V	±40V

电源要求

增益级 (U1) 和衰减级 (U2) 中的 OPA593 需要使用外部高压电源。电源还需要满足 [OPA593 85V、250mA 输出电流、精密、功率运算放大器](#) 数据表中的余量和下余量要求。这些外部电源需要由高压电源提供。HV+ 和 HV- 的典型值分别为 +41V 和 -41V，或 81V 和 0V。

$$HV- = \min(VOUT_{HV}) - \text{footroom (OPA593)}$$

$$HV+ = \max(VOUT_{HV}) + \text{headroom (OPA593)}$$

其中 $VOUT_{HV}$ 是 [高压增益级电路方框图](#) 所示方框图中增益级 (U1) 的输出。

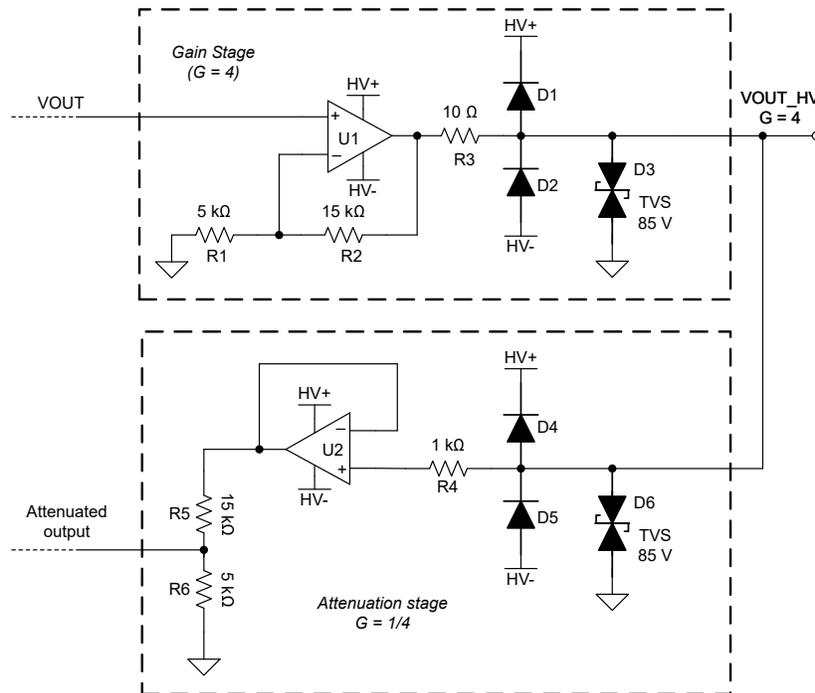
根据 [DACx1401 具有精密内部基准的单通道 16 位和 12 位高压输出 DAC](#) 数据表的建议设置 DAC81401 电源。DAC81401 的 AVDD 和 AVSS 可用于缓冲级运算放大器 (U3) 的 V+ 和 V- 电源。

过压应力 (OVS) 保护设计

如果 OPA593 (U1 和 U2) 输出引脚在没有外部保护元件的情况下进行工业瞬态测试，则 DAC81401 的内部二极管结构将变为正向偏置并传导电流。如果传导电流很大 (这在高压工业瞬态测试中很常见)，该结构可能会彻底损坏并影响器件功能。

增益级输出和衰减级输入包括一个针对短路事件的外部电过应力保护电路。保护是通过使用瞬态电压抑制器 (TVS) 二极管 D3 和 D6 以及钳位至轨二极管 D1、D2、D4 和 D5 实现的。

TVS 和钳位至轨二极管提供的组合保护限制了流入器件内部二极管结构的电流，以防止彻底损坏。考虑到 $R1 = 10\Omega$ 且二极管正向偏置电压为 0.7V，当肖特基二极管将 $VOUT$ 钳位至距电源轨 $\pm 1.5V$ 时，进入器件 (U1 和 U2) 的峰值电流为 80mA。将 TVS 二极管 D3 和 D6 连接到增益级输出和衰减级输入节点，以便为通过二极管 D3、D6 和内部二极管结构发送到这些节点的能量提供放电路径，这一点也很重要。R1 有助于在偏置电压不正确的情况下限制峰值瞬态电流或稳态电流。



保护级方框图

伪代码示例

以下伪代码序列示例：

- 给 DAC81401 上电
- 启用内部基准
- 启用 DAC 通道
- 配置电压输出范围
- 并设置 VOUT_HV 输出电压

```

//Write these SPI commands after the device power supply is power configured

//Device power up
WRITE 0x0A04 to SPI_CONFIG register (0x03)
//Internal reference power up
WRITE 0x0000 to GEN_CONFIG register (0x04)
//DAC channel power up
WRITE 0xFFFF to DAC_PWDWN register (0x09)

//Configure the gain stage voltage output, default voltage range is 0 V to 20 V
//For 20 V span
WRITE 0x0000 to DACRANGE register (0x0A)
//For 5 V
WRITE 0x3FFF to DAC register (0x10)
//For 10 V
WRITE 0x7FFF to DAC register (0x10)
//For 15 V
WRITE 0xBFFF to DAC register (0x10)
//For 20 V
WRITE 0xFFFF to DAC register (0x10)

```

设计中采用的器件

器件	主要特性	链接
OPA593	85V、低失调电压、低噪声、10MHz、250mA 输出电流精密运算放大器	OPA593
OPA189	36V、低失调电压、低温漂、低噪声、14MHz 精密运算放大器	OPA189

设计参考资料

有关 TI 综合电路库的信息，请参阅 [模拟工程师电路设计指导手册](#)。

其他资源

- 德州仪器 (TI)，[DAC81401 评估模块](#) 产品页面
- 德州仪器 (TI)，[DAC81401](#) 产品页面
- 德州仪器 (TI)，[DAC81401 EVM](#) 用户指南

如需 TI 工程师的直接支持，请使用 E2E™ 社区：

e2e.ti.com

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司