

Application Note

使用 TI 可编程逻辑器件 (TPLD) 生成数字图形



Ding-Shin Kuo

摘要

无论是生成测试图形还是将逻辑初始化为已知状态，TI 可编程逻辑器件 (TPLD) 内的图形发生器 (PGEN) 宏单元都可以被配置为生成 1 位至 16 位图形。本应用手册将讨论如何配置和利用 TPLD 内的图形发生器。

内容

1 使用 InterConnect Studio (ICS) 配置 TPLD 中的图形发生器.....	2
2 利用图形发生器的复位输入.....	4
3 生成小于 16 位的图形.....	6
4 参考资料.....	7

插图清单

图 1-1. 图形发生器宏单元方框图.....	2
图 1-2. IC 中的图形发生器 (PGEN) 配置.....	2
图 1-3. 图形发生器输出的逻辑分析仪捕获结果.....	3
图 2-1. ICS 中具有复位功能的 PGEN (16 位图形 0xD1F2) 示例配置.....	4
图 2-2. 具有复位功能的 PGEN 的逻辑分析仪捕获结果 (16 位图形 0xD1F2)	5
图 2-3. 具有复位功能的 PGEN 的逻辑分析仪捕获结果 (16 位图形 0xD1F2, 经过缩放)	5
图 3-1. ICS 中具有复位功能的 PGEN (10 位图形 0x1F2) 示例配置.....	6
图 3-2. 具有复位功能的 PGEN 的逻辑分析仪捕获结果 (10 位图形 0x1F2)	6
图 3-3. 具有复位功能的 PGEN 的逻辑分析仪捕获结果 (10 位图形 0x1F2, 经过缩放)	7

商标

所有商标均为其各自所有者的财产。

1 使用 InterConnect Studio (ICS) 配置 TPLD 中的图形发生器

如图 1-1 所示，TPLD 内的图形发生器 (PGEN) 宏单元可配置为生成 1 位至 16 位图形，复位输入极性可设置为低电平有效或高电平有效。图形在 CLK 输入的上升沿在时钟的控制下持续从最高有效位 (MSB) 到最低有效位 (LSB) 输出，只要其未处于复位状态即可。处于复位状态时，输出将默认为指定图形的第一位。

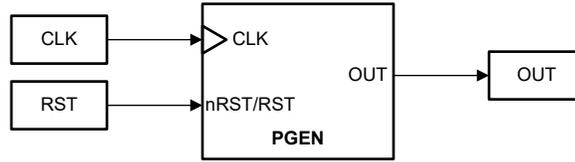


图 1-1. 图形发生器宏单元方框图

InterConnect Studio (ICS) 中配置的电路 (如图 1-2 所示) 生成一个 16 位图形 `0xD1F2`，该图形使用内部振荡器在时钟的控制下以 2kHz 的频率输出。该图形能够以十进制 (0 至 65535) 或十六进制 (0x0000 至 0xFFFF) 提供，任何未指定的位均默认为 0，并以二进制格式从 MSB 到 LSB 进行存储。根据指定的大小 (n)，无论非易失性存储器中存储了多少位， n 位图形都会在时钟的控制下按照位 $n-1$ 至位 0 的顺序输出。

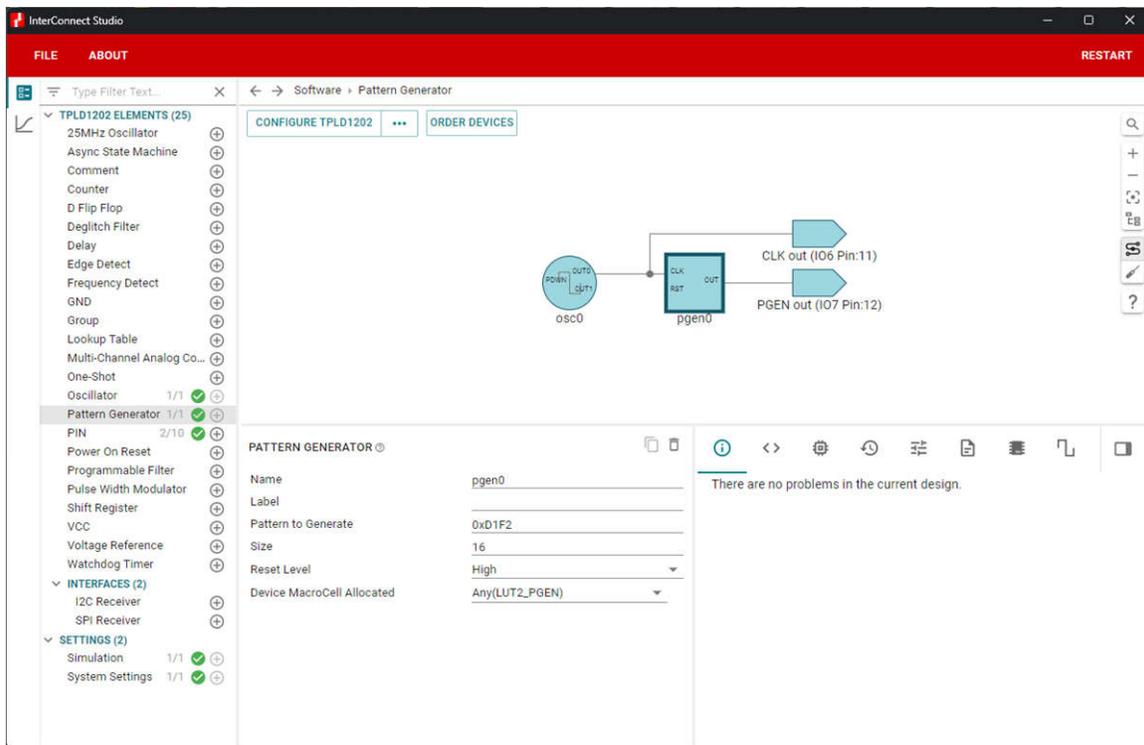


图 1-2. IC 中的图形发生器 (PGEN) 配置

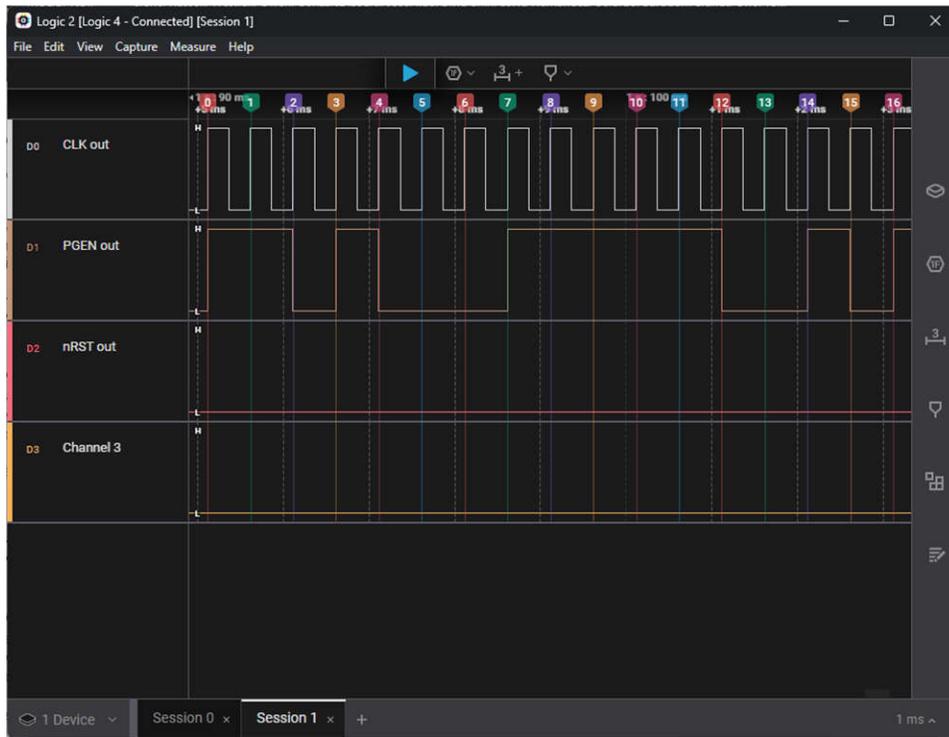


图 1-3. 图形发生器输出的逻辑分析仪捕获结果

2 利用图形发生器的复位输入

可以在电路中添加复位信号以重新启动图形发生器。PGEN 宏单元默认采用低电平有效复位。处于复位状态时，PGEN 将连续输出指定图形的 MSB。复位被置为无效后，该图形将在 CLK 输入的下一个上升沿开始输出。图 2-1 显示了一个配置为输出 16 位图形 0xD1F2 且采用高电平有效复位的 PGEN 示例。如图 2-2 所示，当 RST 信号为高电平时，PGEN 的输出保持高电平，因为图形的 MSB 为 1。

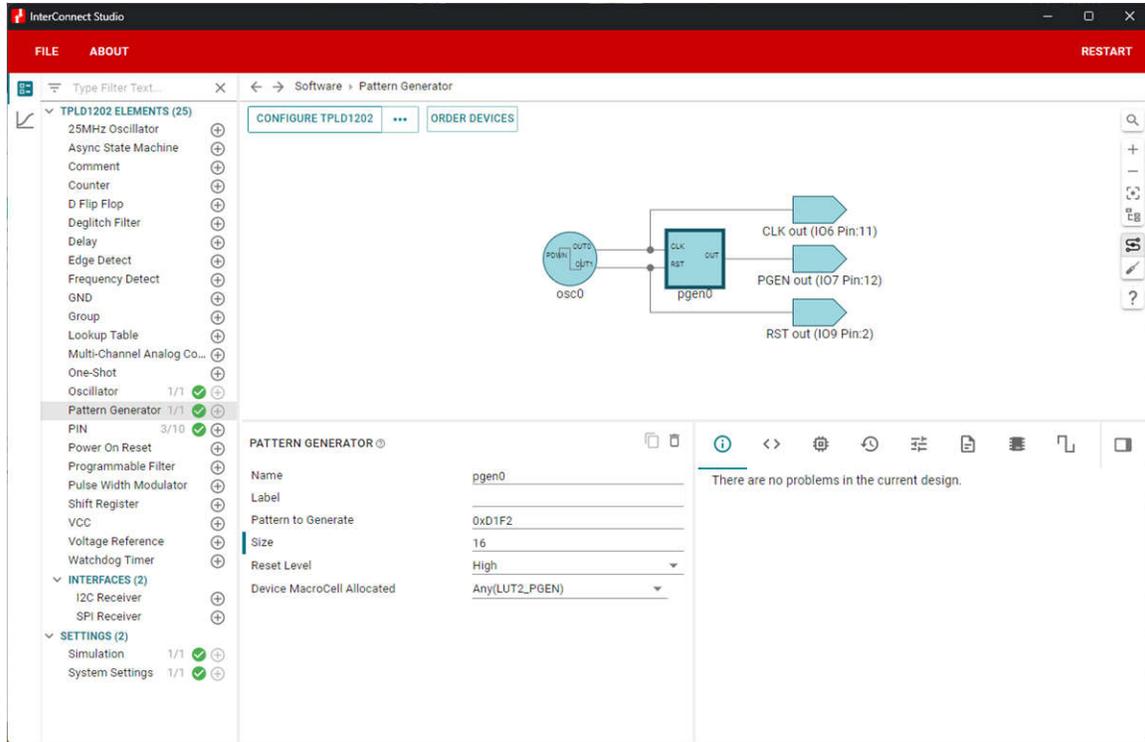


图 2-1. ICS 中具有复位功能的 PGEN (16 位图形 0xD1F2) 示例配置

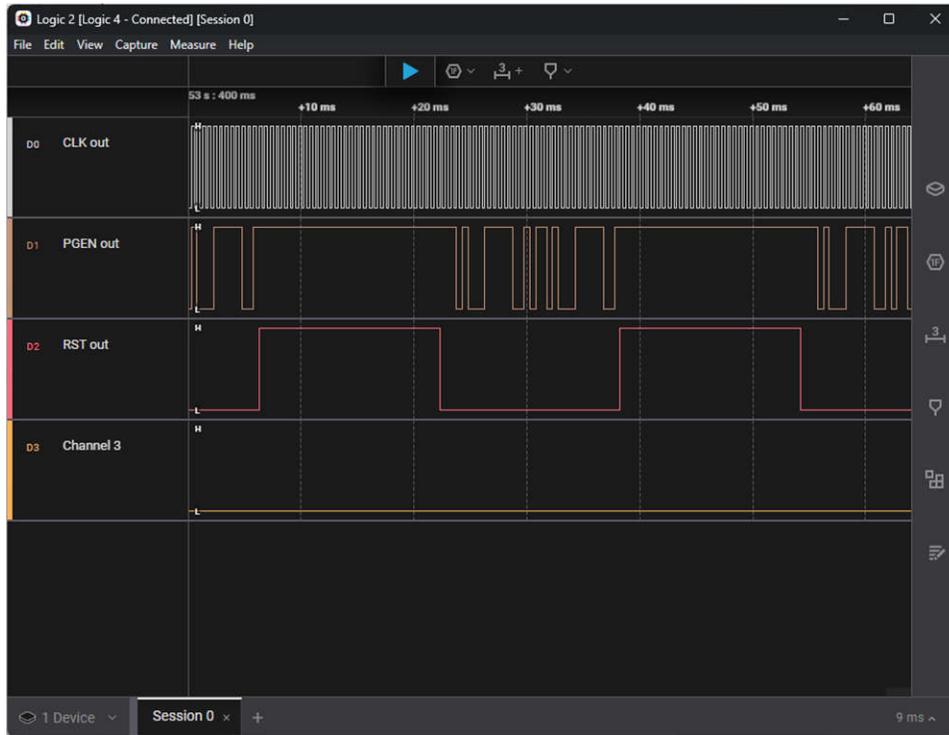


图 2-2. 具有复位功能的 PGEN 的逻辑分析仪捕获结果 (16 位图形 0xD1F2)

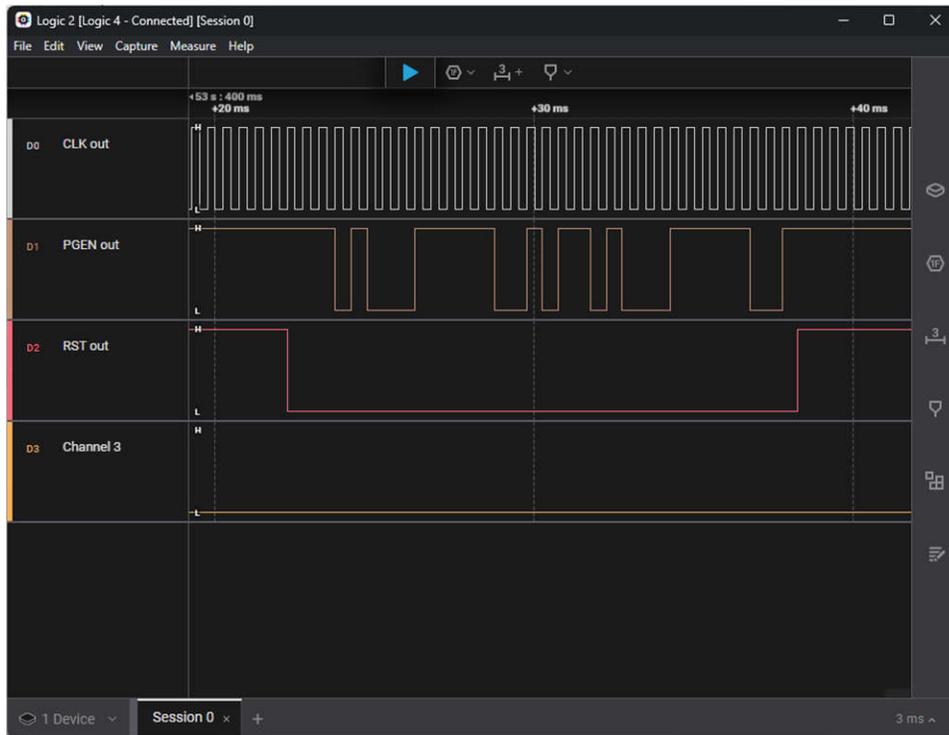


图 2-3. 具有复位功能的 PGEN 的逻辑分析仪捕获结果 (16 位图形 0xD1F2 , 经过缩放)

3 生成小于 16 位的图形

虽然 *Pattern to Generate* 字段将接受 0x0000 至 0xFFFF 的任何值，但只有 *Size* 字段中指定的位数将用于 PGEN 输出。图 3-1 显示了一个 PGEN 宏单元示例，其中 *Pattern to Generate* 为 0xD1F2，但 *Size* 为 10，因此会使用低 10 位，输出图形为 0x1F2。

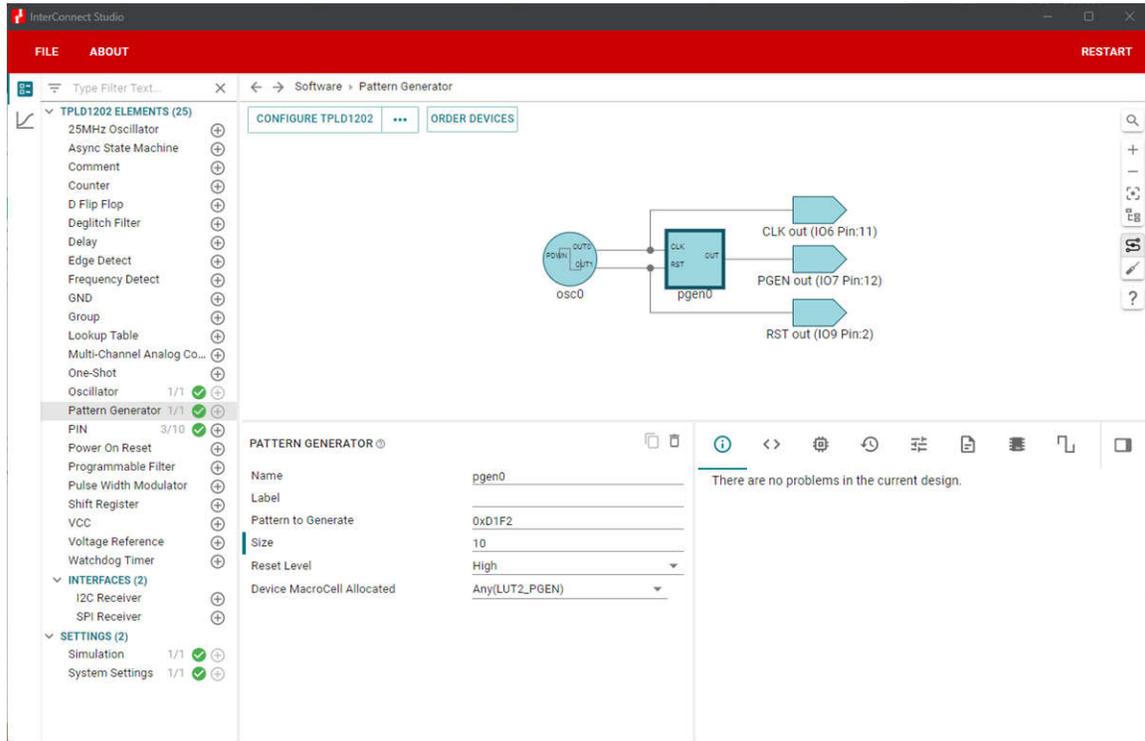


图 3-1. ICS 中具有复位功能的 PGEN (10 位图形 0x1F2) 示例配置

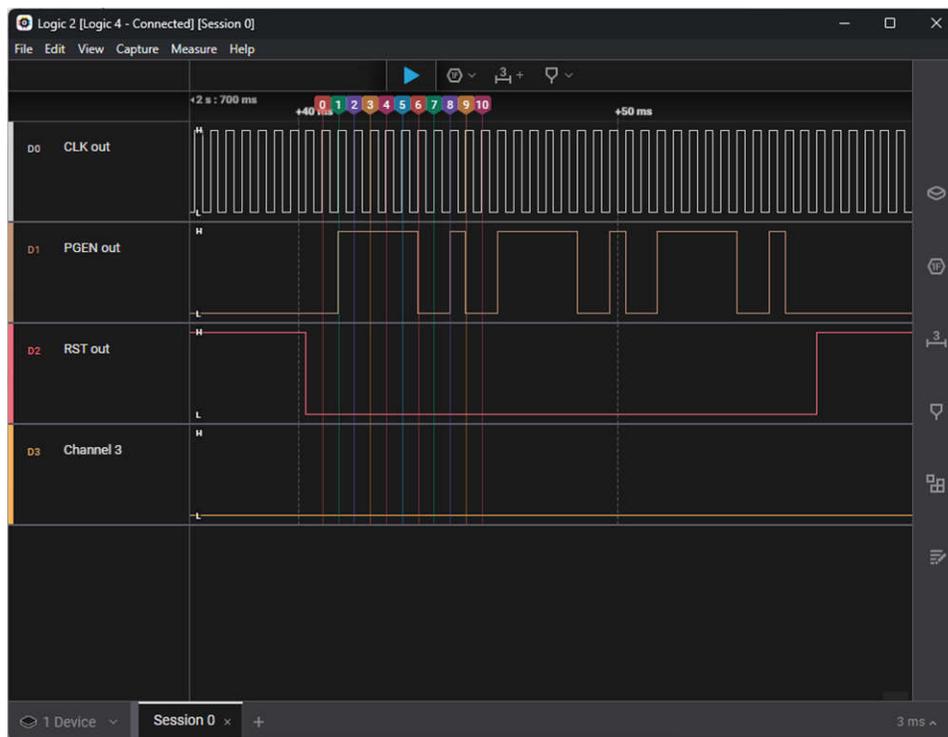


图 3-2. 具有复位功能的 PGEN 的逻辑分析仪捕获结果 (10 位图形 0x1F2)

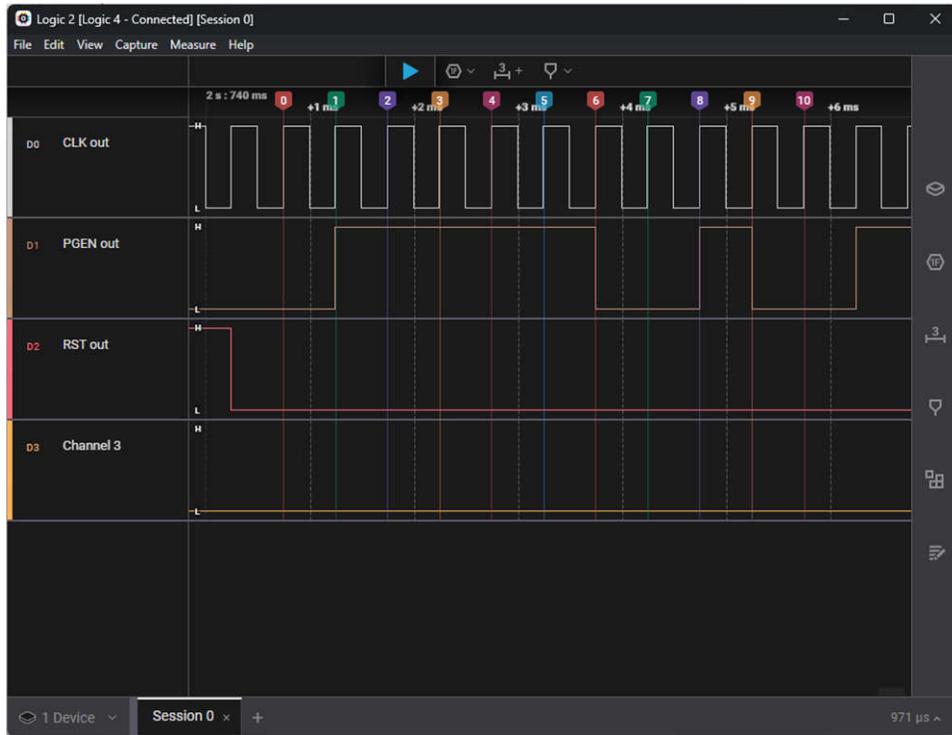


图 3-3. 具有复位功能的 PGEN 的逻辑分析仪捕获结果 (10 位图形 0x1F2 , 经过缩放)

4 参考资料

- 德州仪器 (TI) , [TI 可编程逻辑器件](#)

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司