参考文献

Application Note

DP8382x IEEE 802.3u 合规性和调试

Yue Cai, Ross Pimentel, Gerome Cacho

摘要

DP83822、DP83825 和 DP83826（本文档中统称为 DP8382x）器件是符合 IEEE 802.3 的 10/100Mbps 工业以太网物理层 (PHY) 系列。本应用手册讨论了 100BASE-TX 和 10BASE-Te 合规性测试，以及操作用于这些测试的 DUT 的过程。

内容

1 术语......3
2 标准和系统要求......3
3 以太网物理层合规性测试......4
4 如何调整 **DP83825 VoD** 摆幅......11
5 适用于 **DP8382x** 的 **IEEE802.3u** 合规性测试脚本......14
6 参考资料......15
7 修订历史记录......16

插图清单

图 3-1. DP83822 连接到测试装置......4
图 3-2. 100BASE-TX 模板示例波形......5
图 3-3. 100BASE-TX 差分输出电压示例波形......5
图 3-4. 100BASE-TX 上升时间示例波形......6
图 3-5. 100BASE-TX 下降时间示例波形......6
图 3-6. 100BASE-TX 波形过冲示例......7
图 3-7. 100BASE-TX 抖动示例波形......7
图 3-8. 100BASE-TX 占空比失真示例波形......8
图 3-9. 10BASE-Te 链路脉冲示例波形......9
图 3-10. 10BASE-Te 标准输出示例波形......9
图 4-1. 未调整的 DP83825 100Mbps VoD......12
图 4-2. 调整后的 DP83825 100Mbps VoD......13

表格清单

表 1-1. 术语......3
表 4-1. VoD 调整寄存器配置......11
表 5-1. 100BASE-Tx 标准......14
表 5-2. 10BASE-Te 链路脉冲......14
表 5-3. 10BASE-Te 标准 (DP83822)......14
表 5-4. 10BASE-Te 标准 (DP83825/6)......14
表 5-5. 10BASE-Te 谐波含量......14

商标

所有商标均为其各自所有者的财产。

1 术语

表 1-1 提供了本应用手册中使用的术语列表。

表 1-1. 术语

首字母缩写词	定义
DUT	待测试的器件
LP	链路伙伴
PHY	物理层收发器
SMI	串行管理接口
IPG	数据包间间隙
FLP	快速链路脉冲
NLP	正常链路脉冲
TX	发送 – 数字引脚
RX	接收 – 数字引脚
TD	发送 – 模拟引脚
RD	接收 – 模拟引脚
AVD	模拟电源
CT	磁性中心抽头
VDDIO	数字电源
BIST	内置自检
TPM	双绞线型号
AOI	有源输出接口
AFE	模拟前端
MDI	媒体相关接口
MDIX	媒体相关接口的交叉版本
VoD	差分输出电压

2 标准和系统要求

2.1 标准

以下标准可作为本文档中描述之测试的参考。

- IEEE802.3-2005 第 14.3.1 款
- IEEE802.3-2005 第 25.4 款
- ANSI X3.263-1995

2.2 测试设备供应商

已知以下测试设备供应商提供 IEEE 802.3 合规性测试设备。

- Tektronix®
- Spirent®
- Agilent® (Keysight®)
- Rohde & Schwarz®
- Teledyne LeCroy®

2.3 测试设备要求

以下硬件和软件用于本应用手册中讨论的测试。

- 带有以太网物理层合规性软件和测试装置的示波器
- 在 MSP430F5529 上使用 TI 的 USB-2-MDIO GUI 对 PHY 进行寄存器访问
- 用于硬件连接的电缆和探头

3 以太网物理层合规性测试

3.1 标准测试设置和过程

对于以太网物理层合规性测试，通过串行管理接口（SMI，也称为 MDIO 接口）管理 PHY，以配置所需的测试模式脚本。测试结果由示波器的以太网合规性软件（例如 Tektronix 的 TDSET3 测试软件）确定并记录。为确保软件正常运行，请参阅仪器用户手册。

每种以太网物理层合规性测试之间的差异主要是 PHY 的测试模式（请参阅节 5）和测试装置的连接（图 3-1）。

软件通常可以测试多个速度选项，但测试所需的最终应用或用例至关重要。对于 10Mbps 至 100Mbps 测试，需要测试一个或两个通道（取决于 MDI 或 MDIX）。

在进行测试时，考虑样本大小和运行间的差异非常重要。

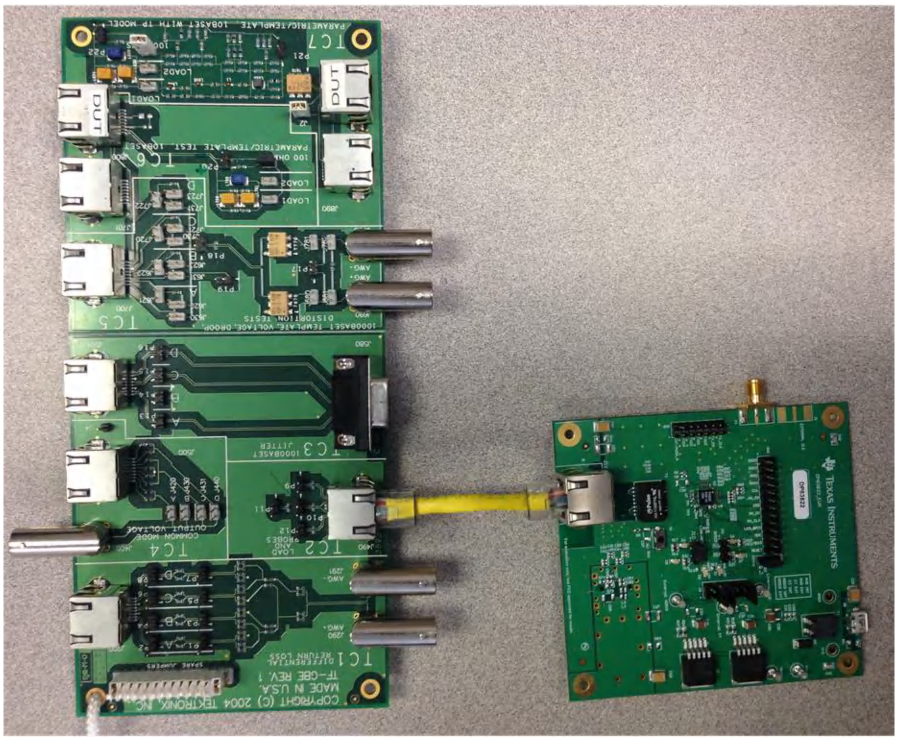

图 3-1. DP83822 连接到测试装置

3.2 100BASE-TX 合规性测试

有关 100BASE-TX 寄存器写入，请参阅节 5。以下测试使用强制 MDI 执行，但也可以在 MDIX 模式下执行。

3.2.1 模板（有源输出接口）

目的：确保输出适合发送模板。

通过条件：MLT-3 眼图符合指定的 ANSI AOI 模板。

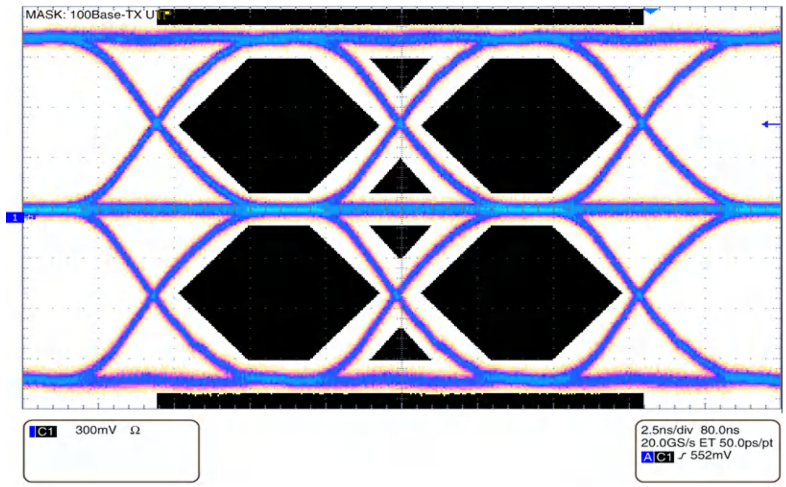

图 3-2. 100BASE-TX 模板示例波形

3.2.2 差分输出电压

目的：确保差分输出电压在指定范围内。

通过条件：该差分输出电压必须处于 950mV 至 1050mV 的正范围和 －950mV 至 －1050mV 的负范围内。正负峰值幅度也必须彼此相差 2%。

图 3-3. 100BASE-TX 差分输出电压示例波形

3.2.3 上升和下降时间

目的：确保器件的上升和下降时间在指定范围内。

通过条件：上升和下降时间（正负电压电平都在 10% 到 90% 之间）必须在 3ns 到 5ns 之间。最大和最小上升和下降时间必须在 0.5ns 以内。

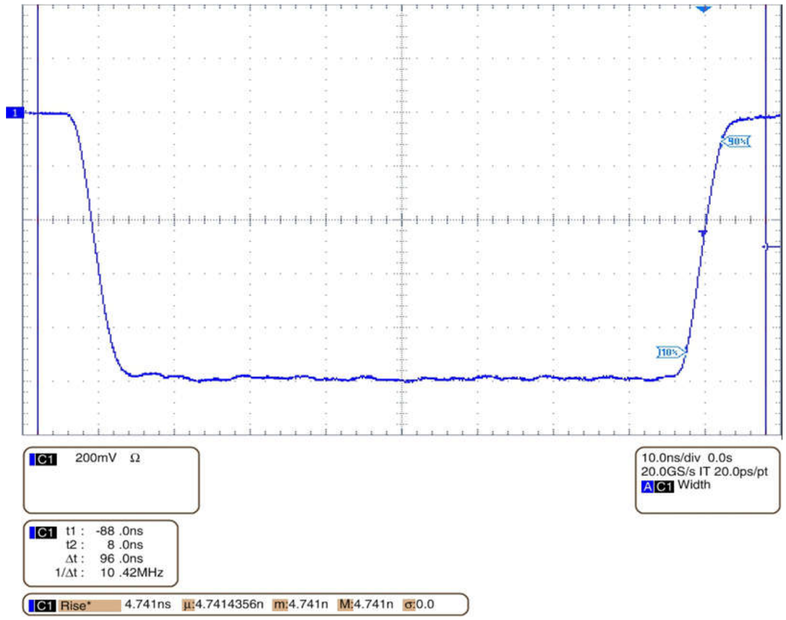

图 3-4. 100BASE-TX 上升时间示例波形

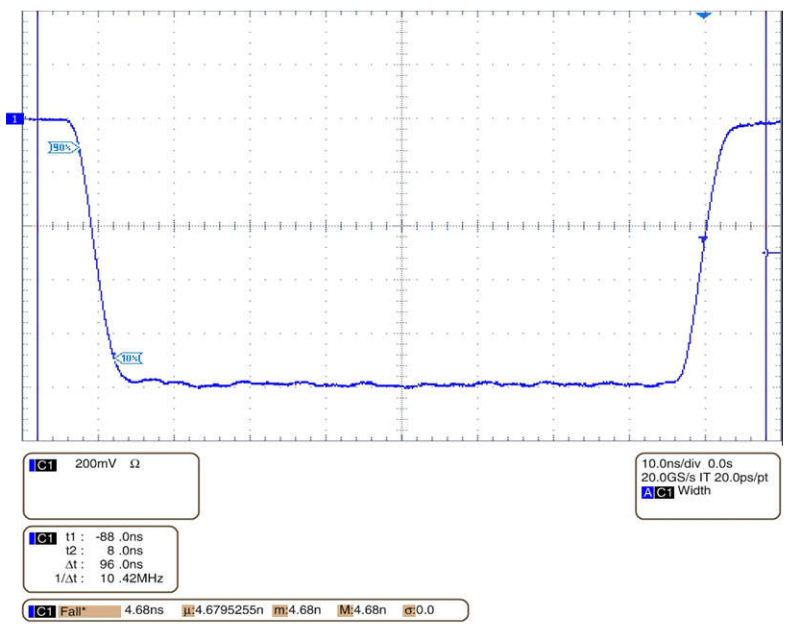

图 3-5. 100BASE-TX 下降时间示例波形

3.2.4 波形过冲

目的：确保波形过冲低于指定范围。

通过条件：过冲（过渡时的最大正电压电平和负电压电平）不得超过稳态电压电平的 5%。

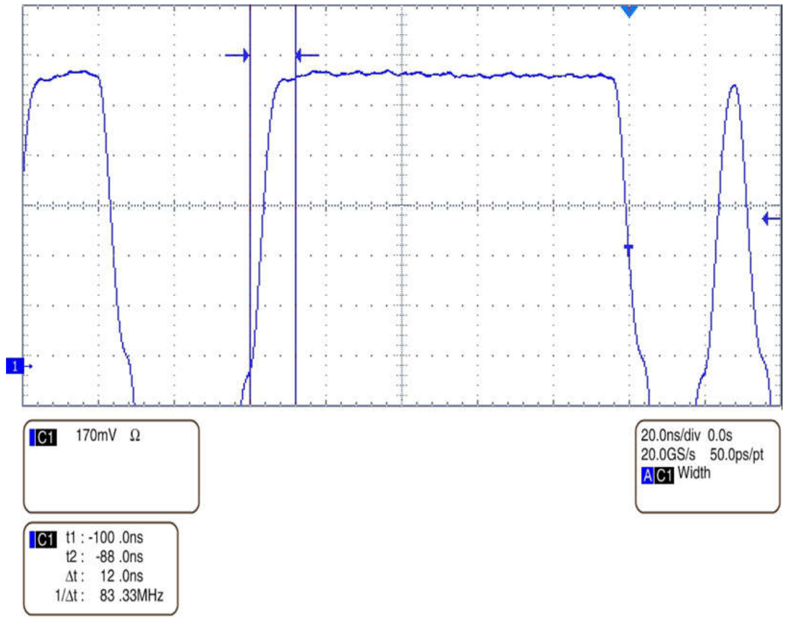

图 3-6. **100BASE-TX** 波形过冲示例

3.2.5 抖动

目的：确保发送输出抖动在指定范围内。

通过条件：发送输出抖动必须小于 1.4ns。

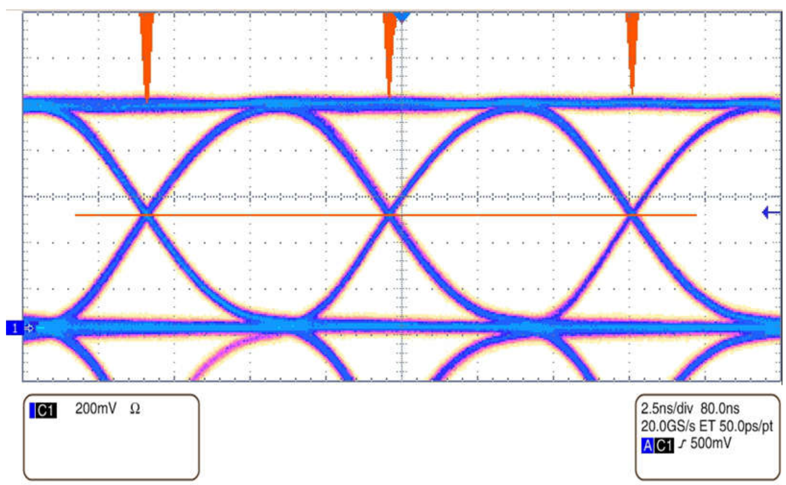

图 3-7. **100BASE-TX** 抖动示例波形

3.2.6 占空比失真

目的：确保占空比失真低于指定范围。

通过条件：占空比失真（定义为高于和低于 Vout 的 50%）不得超过 ±0.25ns。

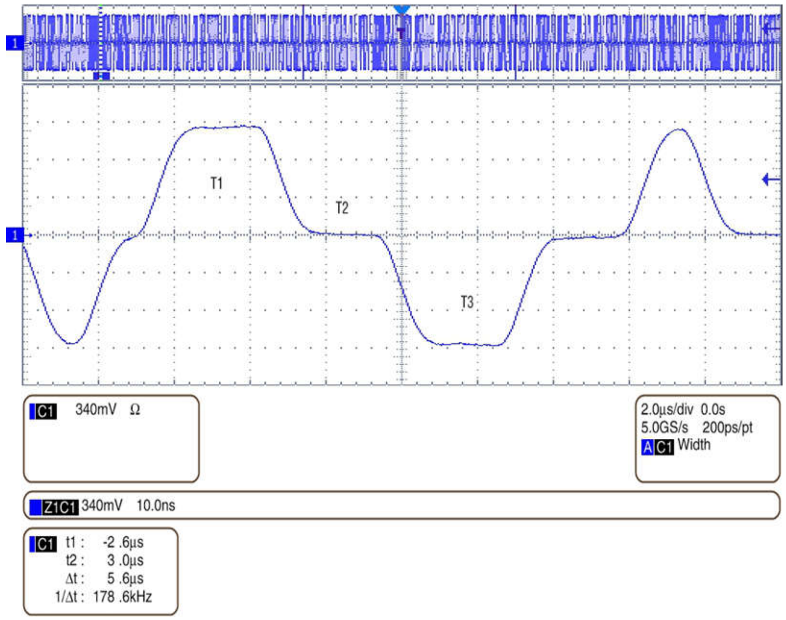

图 3-8. 100BASE-TX 占空比失真示例波形

3.2.7 回波损耗

目的：确保回波损耗高于指定的衰减。

通过条件：在以下条件下，任何进入 PHY 的入射信号的反射都必须衰减：

- 在 2MHz 至 30MHz 的频率范围内 ≥16dB。
- ≥10 – $20 \times \log_{10}(f/30)$ dB 在 30MHz 到 60MHz 的频率范围内（f 以 MHz 为单位，其中 f 是频率。）
- 在 60MHz 至 80MHz 的频率范围内 ≥10dB。

具体测试设置：验证测试装置连接是否正确。

备注

根据测试中使用的以太网合规性软件，可能需要用到频谱分析仪。

3.3 10BASE-Te 合规性测试

有关相应的 10BASE-Te 测试模式脚本，请参阅节 5。

3.3.1 链路脉冲

目的：确保链路脉冲波形在指定范围内。

通过条件：链路脉冲必须适合 IEEE802.3-2005 第 14.3.1 款中 IEEE 定义的模板。

具体测试设置：验证测试装置连接。根据节 5 中的 10BASE-Te 链路脉冲设置寄存器。

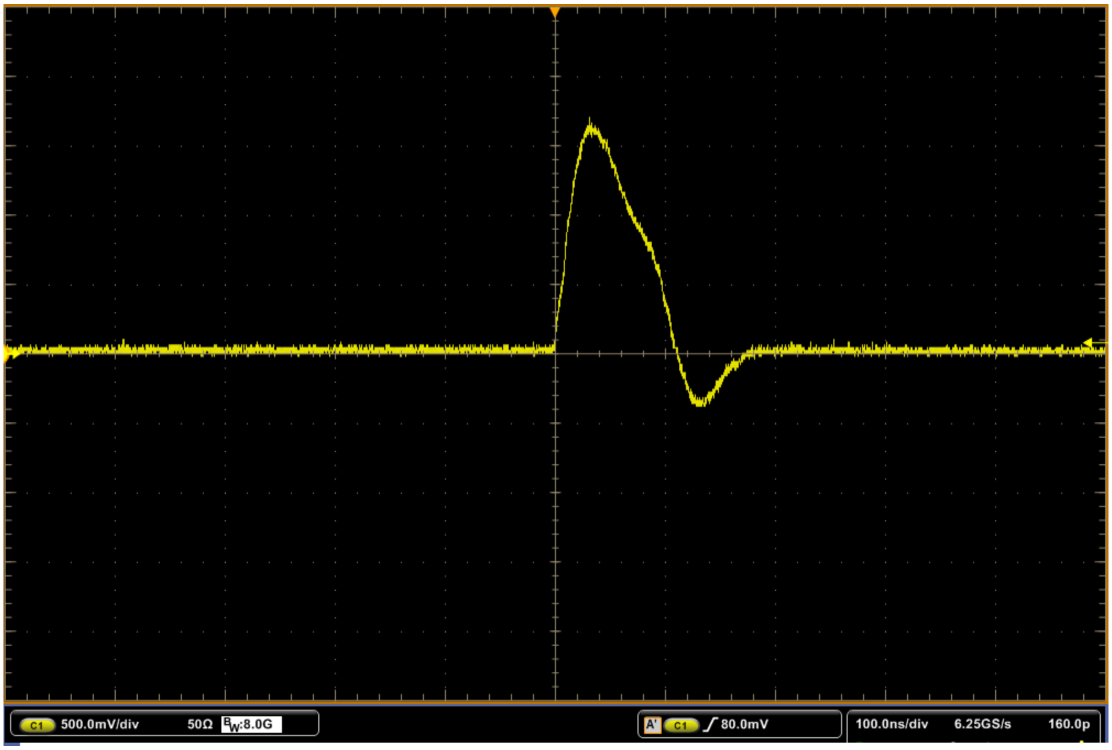

图 **3-9. 10BASE-Te** 链路脉冲示例波形

3.3.2 10BASE-Te 标准

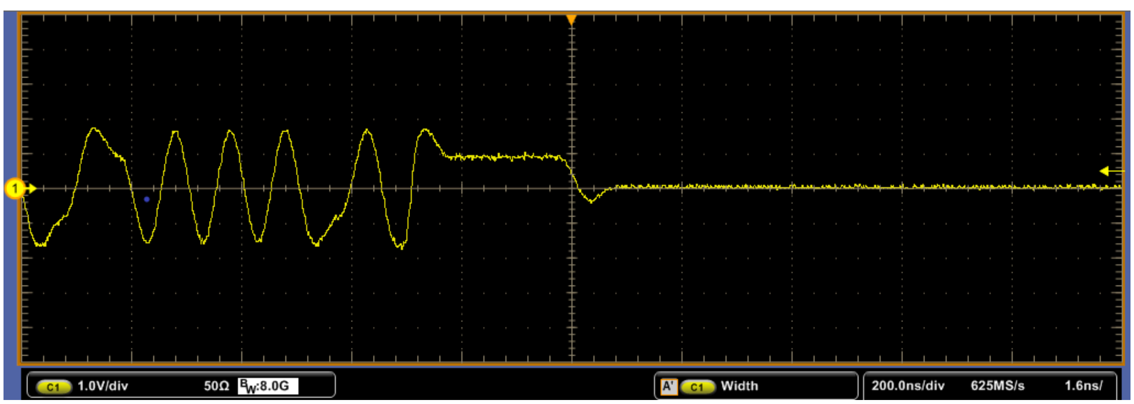

图 **3-10. 10BASE-Te** 标准输出示例波形

3.3.2.1 TP_IDL

目的：确保变送器转换到空闲状态后正常工作。

通过条件：在使用和不使用 TPM 的情况下，变送器 TP_IDL 脉冲必须适合负载 1 和负载 2 的模板。负载 3 (100Ω) 测试是一项参考性测试，并且是可选的。

3.3.2.2 内部 MAU

目的：验证发送器输出均衡是否在 IEEE802.3-2005 第 14.3.1 款中规定的范围内。

通过条件：当使用 100Ω 电阻器进行端接时，变送器波形必须适合所有数据序列的由 IEEE 定义的模板。

3.3.2.3 使用 TPM 时的抖动

目的：目的：确保抖动在指定范围内。

通过条件：变送器输出抖动必须小于 ±5.5ns。请注意，TPM 失败不一定表示不合规。

3.3.2.4 不使用 TPM 时的抖动

目的：确保抖动在指定范围内。

通过条件：变送器输出抖动必须小于 ±8.0ns。

3.3.2.5 差分电压

目的：确保差分电压在指定范围内。

通过条件：当使用 100Ω 电阻器进行端接时，峰值差分电压必须介于 1.54V 和 1.96V 之间。

3.3.2.6 共模电压

目的：确保共模电压在指定范围内。

通过条件：共模电压的幅度必须小于 50mV 峰值。

3.3.2.7 回波损耗

目的：确保回波损耗高于指定的衰减。

通过条件：任何进入 PHY 的入射信号的反射都必须在 5MHz 至 10MHz 的频率范围内衰减 ≥15dB

具体测试设置：根据测试设置，可能需要两个波形输入。验证测试装置连接。

3.3.2.8 谐波含量

目的：确保 PHY 的谐波含量在指定范围内。

通过条件：数据输出电路必须驱动 MDI 线路上的所有 1。对测试波形的频率成分进行分析，所有后续谐波必须比基波低 27dB。

具体测试设置：请参阅 节 5 中包含的 10BASE-Te 谐波含量脚本。确保使用的合规性软件正在寻找重复测试波形。

4 如何调整 DP83825 VoD 摆幅

DP83825 具有额外的控制功能，可调节 VoD 摆幅。这种控制可用于验证器件是否处于 IEEE 802.3 所设置的合规性级别范围内。该标准定义了 ±5% 的 VoD 变化。此参数受磁性元件、连接器、测试装置、布局和上述所有容差的影响很大。

备注

作为最佳实践，必须遵循*以太网 PHY PCB 设计布局检查清单*应用手册中的布局指南，并且在调优寄存器之前，还必须满足 *DP83825I 低功耗 10/100Mbps 以太网物理层收发器*数据表中的变压器规格要求。

要将 PHY 调优为适当的信号电平，建议测量信号电平以了解需要调整的信号量（如果适用）。测量后，可使用下表确定所需的寄存器配置。请注意，需要为每个单独的单元重新执行此过程。此外，以下寄存器被归类为扩展寄存器，必须按照 *DP83825I 低功耗 10/100Mbps 以太网物理层收发器*数据表中所述进行写入。

表 4-1. VoD 调整寄存器配置

VoD 变化	0x30B	0x30C	0x30E
-12.5%			Offset_0
-11.25%	0xC80	0xE	Offset_1
-10%			Offset_2
-8.75%			Offset_-2
-8%			Offset_-1
-6.25%	0xC40	0xF	Offset_0
-5%			Offset_1
-3.75%			Offset_2
-2.5%			Offset_-2
-1.25%			Offset_-1
0%（默认值）	0xC00	0x10	Offset_0
+1.25%			Offset_1
+2.5%			Offset_2
+3.75%			Offset_-2
+5%			Offset_-1
+6.25%	0xBC0	0x11	Offset_0
+7.5%			Offset_1
+8.75%			Offset_2
+10%			Offset_-2
+11.25%	0xB80	0x12	Offset_-1
+12.5%			Offset_0

要计算 Offset_X：

1. 读取寄存器 0x333。请注意，该值因单位而异
2. A = 0x333[15:11] 转换为十进制
3. B = 0x333[10:6] 转换为十进制
4. C = 8 - A + B。该变量将值限制在 0 和 15 之间。如果计算出的 C 超出范围，则变量 C 必须四舍五入为最接近的范围。如果 C 计算结果为 -2，则将 C 设置为等于 0
5. D(x) = C + x，其中 x 是使用表 4-1 中的寄存器 0x30E 列确定的
6. Offset_x = $[2D(x) + 1] \times 2048$；转换为十六进制

首先可以将 RBIAS 更改为 6.34kΩ 并将 VoD 设置为 -8%，以进一步提高裕度。

4.1 调整 DP83825 VoD 摆幅的示例

本节提供了有关如何调整 DP83825 中的 VoD 摆幅的示例。图 4-1 显示了 VoD 摆幅调整前的 DP83825。在本示例中，具有标称 RBIAS 的器件分别在 1.068V 和 -1.116V 的 100Mbps 速率下测量正 VoD 和负 VoD。由于该速度的限值具有 [0.95V, 1.05V] 和 [-1.05V, -0.95V]，因此需要 -8% 的调整。这一调整使 VoD 达到理论值 0.98V 和 -1.0272V。

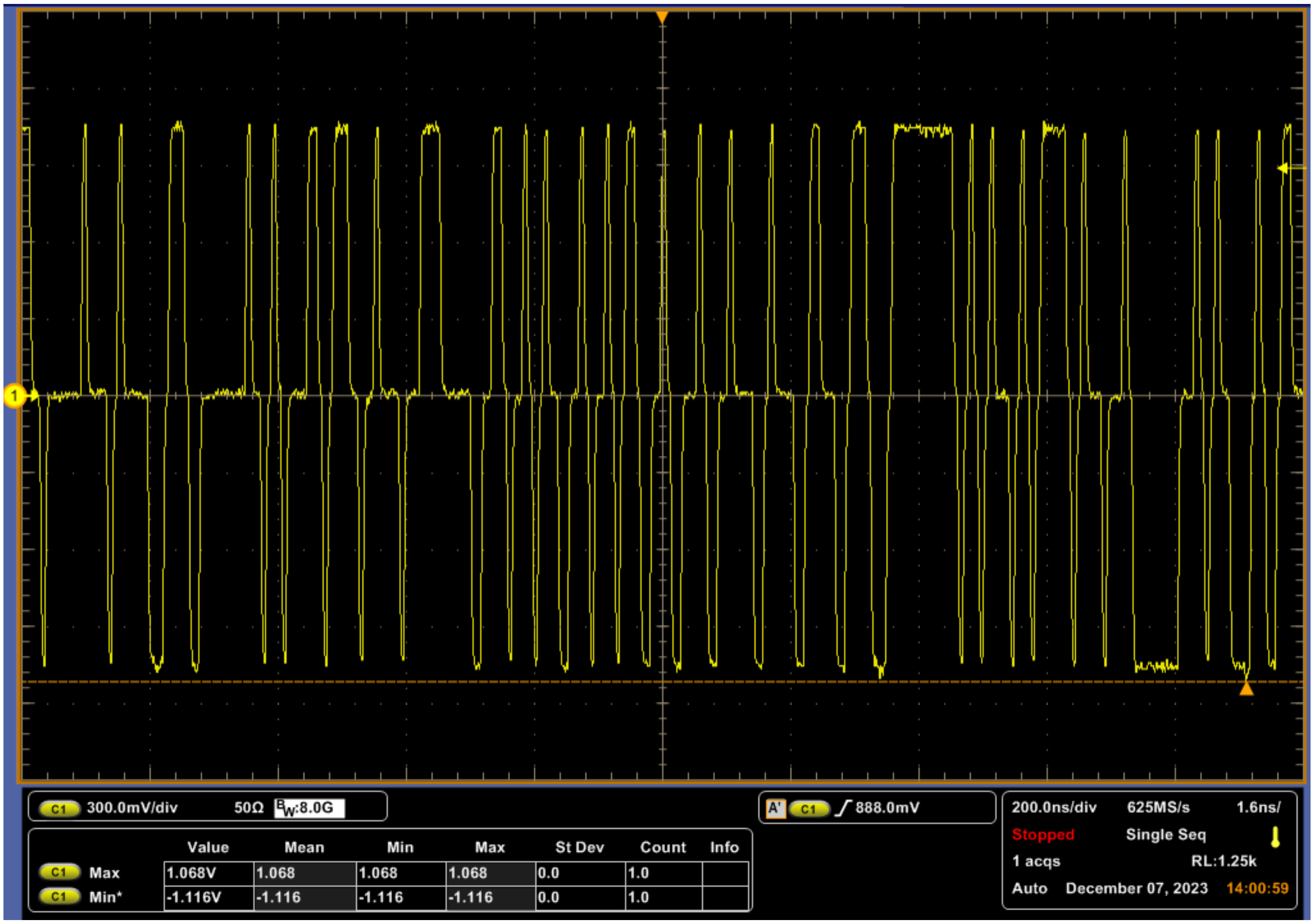

图 4-1. 未调整的 DP83825 100Mbps VoD

要调整器件以实现 -8% 的摆幅，请按照以下过程进行操作。

1. 设置寄存器 0x30B = 0xC40
2. 设置寄存器 0x30C = 0xF
3. 设置寄存器 0x30E = Offset_-1。
   a. 读取寄存器 0x333 = 0x520B。这意味着：
      i. A = 10
      ii. B = 8
   b. C = 6
   c. D = 5
   d. Offset_-1 = $2048 \times (2 \times 5 + 1)$ = 22528 = 0x5800

对每个寄存器进行编程后，示波器上测得的 VoD 为 0.996V 和 -1.008V。图 4-2 显示了调整 -8% 后的输出。

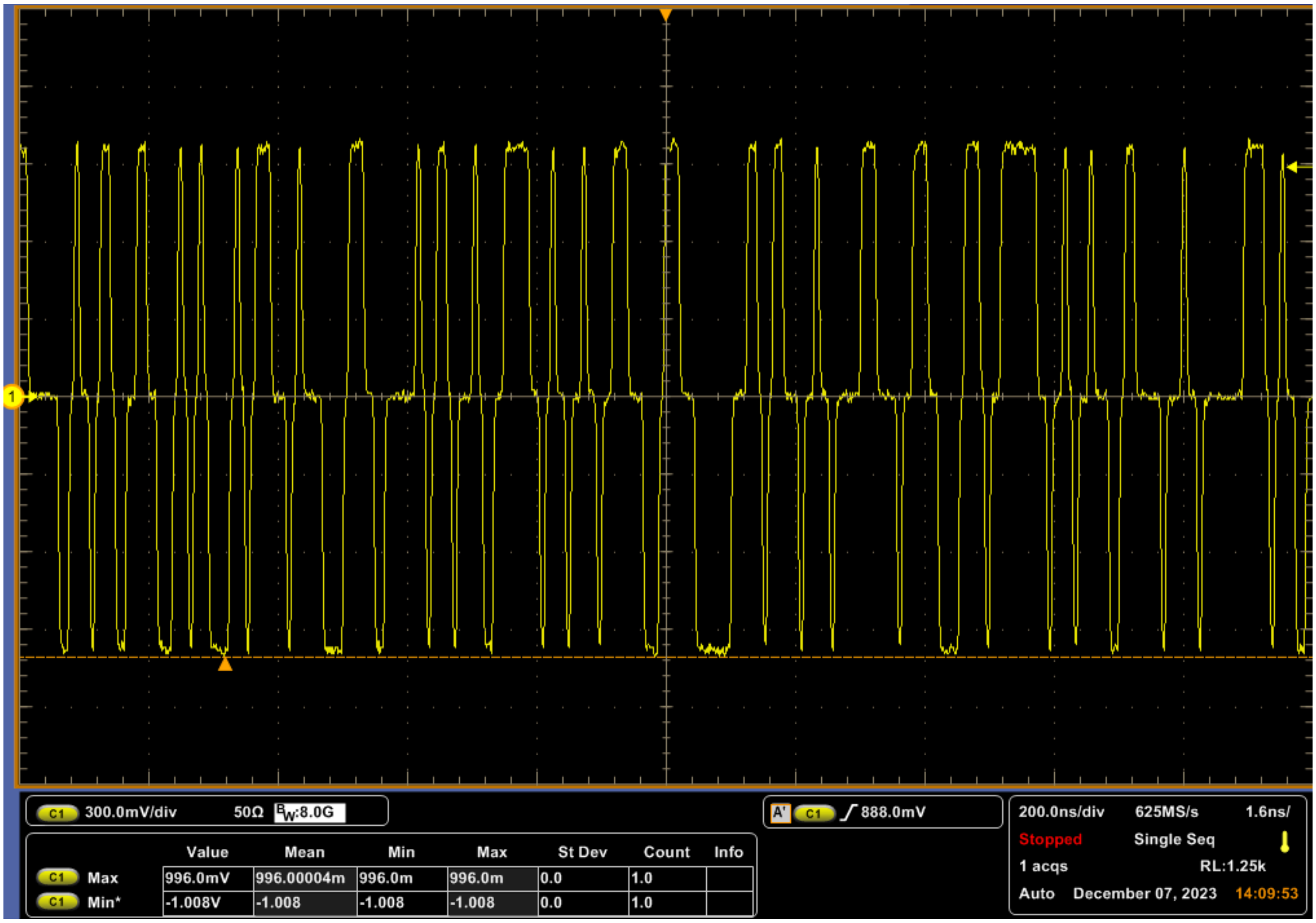

图 **4-2.** 调整后的 **DP83825 100Mbps VoD**

5 适用于 DP8382x 的 IEEE802.3u 合规性测试脚本

以下代码块中显示了 100BASE-Tx 标准脚本。

表 5-1. 100BASE-Tx 标准

寄存器 0x1F = 0x8000	//复位 PHY
寄存器 0x0 = 0x2100	//对 DUT 进行编程以强制速度为 100BASE-TX 模式
寄存器 0x19 = 0x21	//将 DUT 编程为强制 MDI 模式。对于 MDIX 模式，设置为 4021
寄存器 0x1F = 0x4000	//重新启动 PHY

表 5-2. 10BASE-Te 链路脉冲

寄存器 0x1F = 0x8000	//复位 PHY
寄存器 0x0 = 0x100	//对 DUT 进行编程以强制速度为 10BASE-Te 模式
寄存器 0x19 = 0x21	//将 DUT 编程为强制 MDI 模式。对于 MDIX 模式，设置为 4021
寄存器 0x1F = 0x4000	//重新启动 PHY

表 5-3. 10BASE-Te 标准 (DP83822)

寄存器 0x1F = 0x8000	//复位 PHY
寄存器 0x0 = 0x100	//对 DUT 进行编程以强制速度为 10BASE-Te 模式
寄存器 0x19 = 0x21	//将 DUT 编程为强制 MDI 模式。对于 MDIX 模式，设置为 4021
寄存器 0x16 = 0x7108	//对 DUT 进行编程以生成数据，并启用模拟环回模式以实现端接目的
寄存器 0x1F = 0x4000	//重新启动 PHY

表 5-4. 10BASE-Te 标准 (DP83825/6)

寄存器 0x1F = 0x8000	//复位 PHY
寄存器 0x0 = 0x100	//对 DUT 进行编程以强制速度为 10BASE-Te 模式
寄存器 0x19 = 0x21	//将 DUT 编程为强制 MDI 模式。对于 MDIX 模式，设置为 4021
寄存器 0x16 = 0x7101	//对 DUT 进行编程以生成数据，并启用 PCS 环回模式
寄存器 0x1F = 0x4000	//重新启动 PHY

表 5-5. 10BASE-Te 谐波含量

寄存器 0x1F = 0x8000	//复位 PHY
寄存器 0x0 = 0x100	//对 DUT 进行编程以强制速度为 10BASE-Te 模式
寄存器 0x27 = 0x0013	//测试模式启用重复 1

6 参考资料

有关 DP3832x 的更多信息，请参阅以下德州仪器 (TI) 文献。

- 德州仪器 (TI)，*DP83822 低功耗耐用型 10/100Mbps 以太网物理层收发器* 数据表。
- 德州仪器 (TI)，*DP83825I 低功耗 10/100Mbps 以太网物理层收发器* 数据表。
- 德州仪器 (TI)，*DP83826 确定性、低延时、低功耗、10/100Mbps 工业以太网 PHY*， 数据表。
- 德州仪器 (TI)，*DP83822 故障排除指南* 应用手册。
- 德州仪器 (TI)，*DP83826 故障排除指南* 应用手册。

更多有关本应用手册中讨论的标准的信息，另请参阅以下文档。

- IEEE 计算机协会，*IEEE 802.3-2018 - IEEE 互联网标准*标准。
- ANSI X3.263-1995。

另请参阅以下文档，了解与本文档中执行的测试相关的信息。

- Tektronix®，*TDSET3 以太网测试合规性软件* 用户手册。

English Document: SNLA266

7 修订历史记录

Changes from Revision A (December 2023) to Revision B (April 2025)	Page
• 添加了谐波含量	10
• 添加了谐波含量脚本	14

Changes from Revision * (August 2016) to Revision A (December 2023)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 进行了全面更新，添加了对整个 DP8382x 系列的支持	1
• 更新了*以太网物理层合规性测试*部分以明确预期测试波形和测试背后的理论	4
• 添加了*如何调整 DP83825 VoD 摆幅*部分，以通过示例介绍调整 DP83825 VoD 摆幅	11
• 更新了*适用于 DP8382x 的 IEEE802.3u 合规性测试脚本*部分中的寄存器配置	14
• 添加了对 DP8382x 数据表的引用	15

重要通知和免责声明

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265