



Alvaro Reyes

摘要

DP83869HM 是一款稳健耐用型全功能千兆位物理层 (PHY) 收发器。[了解 DP83869 的不同工作模式](#) 更详细地介绍了 DP83869HM 的每种模式。本应用手册旨在帮助对设计中的 DP83869HM 进行故障排除，并展示在 PHY 无法按预期工作时应采取的措施。

内容

1 DP83869 应用概述	3
2 排查应用问题	4
2.1 原理图和布局检查清单	4
2.2 器件运行状况检查	4
2.2.1 电压检查	4
2.2.2 探测 RESET_N 信号	5
2.2.3 探测 RBIAS	5
2.2.4 探测 XI 时钟	6
2.2.5 在初始化期间探测搭接引脚	7
2.2.6 探测串行管理接口 (MDC、MDIO)	8
2.3 MDI 运行状况检查	9
2.3.1 磁性元件	10
2.3.2 探测 MDI 信号	10
2.3.3 检查链路质量	12
2.3.4 合规性	13
2.4 MII 运行状况检查	14
2.4.1 MII 检查	14
2.4.2 RGMII 检查	16
2.4.3 SGMII 检查	22
2.5 环回和 PRBS	23
2.5.1 环回模式	23
2.5.2 通过 MAC 发送和接收数据包	23
2.5.3 通过 BIST 发送和接收数据包	24
3 澄清了运行模式	25
3.1 桥接模式	25
3.2 光纤配置	26
3.2.1 光纤寄存器	26
3.2.2 介质转换器 LED 行为	26
4 工具和参考	27
4.1 扩展寄存器访问	27
4.1.1 读取 (无后增量) 操作	28
4.1.2 写入 (无后增量) 操作	28
4.2 Linux 上的软件和驱动程序调试	29
4.2.1 普通端子输出	29
5 总结	30
6 参考资料	31
7 修订历史记录	32

商标

MSP430F5529™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

1 DP83869 应用概述

DP83869HM 器件是一款集成了 PMD 子层的稳健耐用型全功能千兆位物理层 (PHY) 收发器，支持 10BASE-Te、100BASE-TX 和 1000BASE-T 以太网协议。DP83869 还支持 1000BASE-X 和 100BASE-FX 光纤协议。

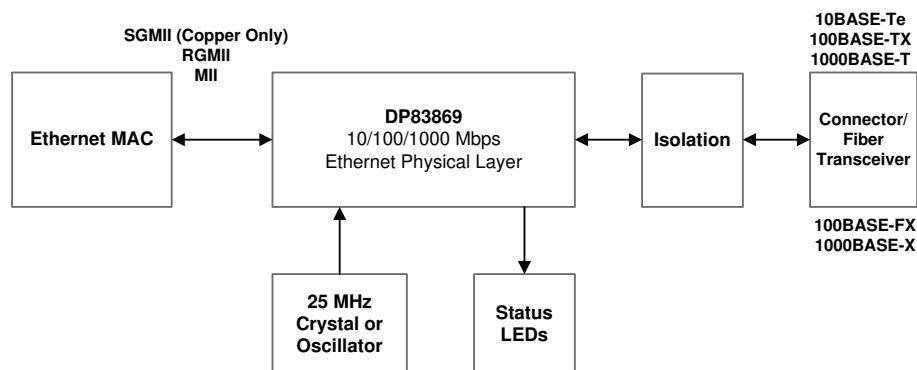


图 1-1. 标准以太网系统方框图

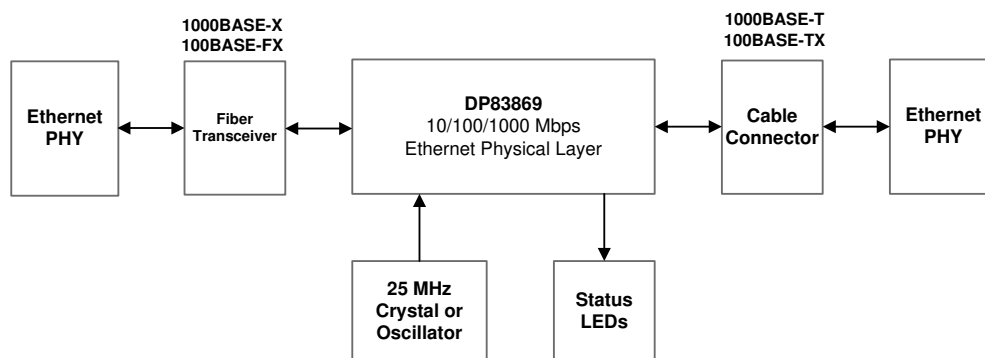


图 1-2. 媒介转换器系统方框图

2 排查应用问题

以下各节以概要性基本检查方法讲解调试，这种方法会隔离 PHY 设计的子系统，以检查这些子系统是否会导致应用问题。本文档旨在解决常见的以太网问题，例如：

- 无法 ping
- 无法获取链路或间歇性链路
- 链路但发现数据包错误
- 无法存取寄存器

除非另有说明，否则建议按顺序完成以下各节。

2.1 原理图和布局检查清单

[DP83869 原理图检查清单](#)和 [DP838XX 工业布局检查清单](#)将用 DP83869 进行设计的最佳实践汇编到一个易于使用的文档中。建议浏览这些文档以了解 PHY 工作所需的连接和元件的详细说明。

以下各节可以介绍 PHY 上电并正确初始化后的预期行为。如果与预期行为有任何偏差，则可能会因外设电路不正确而导致误差。

2.2 器件运行状况检查

本节深入介绍器件运行状况检查，该检查可确保器件已正确通电并初始化。如果 DP83869 发生如下情况，可以跳过此部分：

- 连接到链路伙伴时正在连接（LED 指示或寄存器状态）或在以太网电缆未连接时显示 FLP 信号
- 正在响应寄存器访问（如果适用）

2.2.1 电压检查

DP83869 需要具有足够电源的以及：

- 每个电源轨一个 10nF 和一个 10uF 去耦合
- 每个引脚一个 100nF 和一个 1uF 去耦合

DP83869 支持两种电源配置，如下图所示。

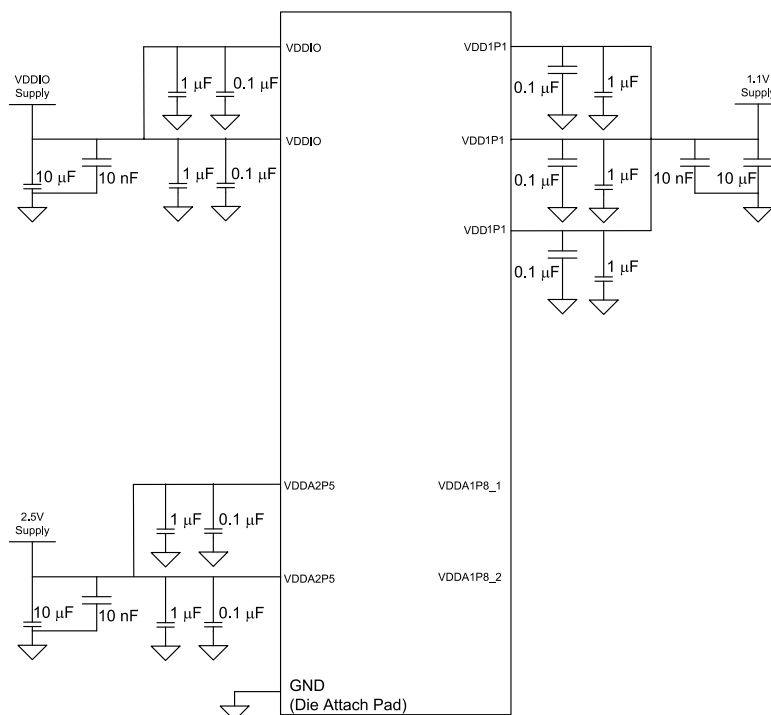


图 2-1. 双电源配置

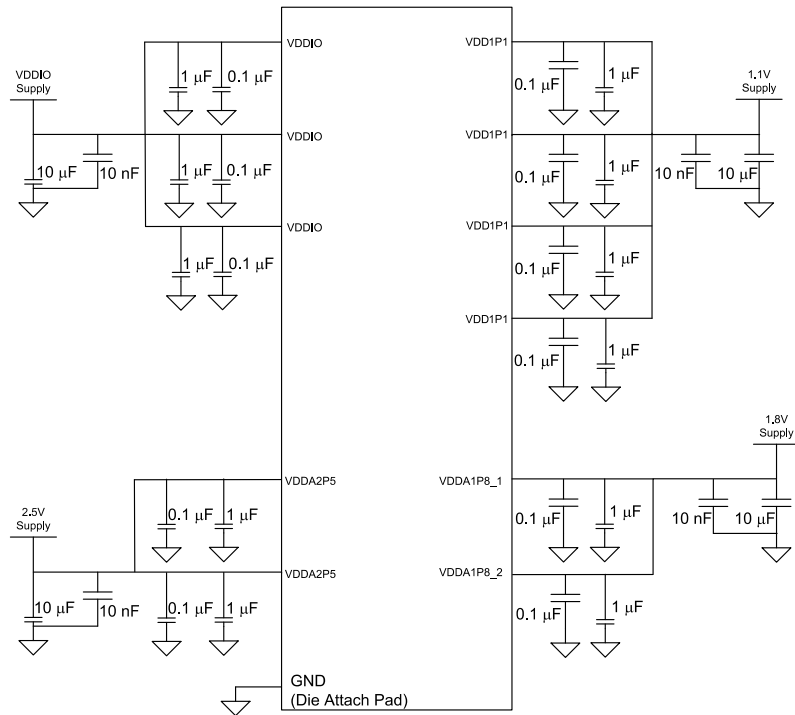


图 2-2. 三电源配置

在三电源配置下运行时，TI 建议将所有电源一起供电。如果无法同时为所有电源供电，则首先为 VDD1P1 和 VDD2P5 供电，然后在 50ms 内为 VDDIO 和 VDD1P8 供电。

在双电源配置下运行时，使两个 VDDA1P8 引脚保持断开状态，并为所有电源供电。如果无法同时为所有电源供电，则首先为 VDDA2P5 和 VDD1P1 供电，然后在 50ms 内为 VDDIO 供电。

为器件加电，并在尽可能靠近引脚的位置对电源执行直流测量。确认每个测量值均在表 2-1 中定义的限值范围内

表 2-1. 建议运行条件

	最小 (V)	典型 (V)	最大 (V)
VDDIO (1.8V)	1.71	1.8	1.89
VDDIO (2.5V)	2.375	2.5	2.625
VDDIO (3.3V)	3.15	3.3	3.45
VDD1P1	0.99	1.1	1.21
VDDA1P8	1.71	1.8	1.89
VDDA2P5	2.375	2.5	2.625

2.2.2 探测 RESET_N 信号

DP83869 上复位功能为低电平有效。如果处于未连接状态或未从外部进行驱动，该引脚具有弱内部上拉电阻器，可提供默认状态。

确认控制器未将 RESET_N 信号驱动为低电平。否则，器件可保持在复位状态，既不会响应寄存器命令，也不会建立链路。

2.2.3 探测 RBIAS

RBIAS 引脚用于设置 DP83869 内的内部基准电流。RBIAS 应是容差为 1% 的 11k Ω 电阻器。首选是具有单个元件而不是多个串联元件，因为容差范围可能会增加。

如果供电正确，在探测 RBIAS 引脚时将出现 1V 信号。

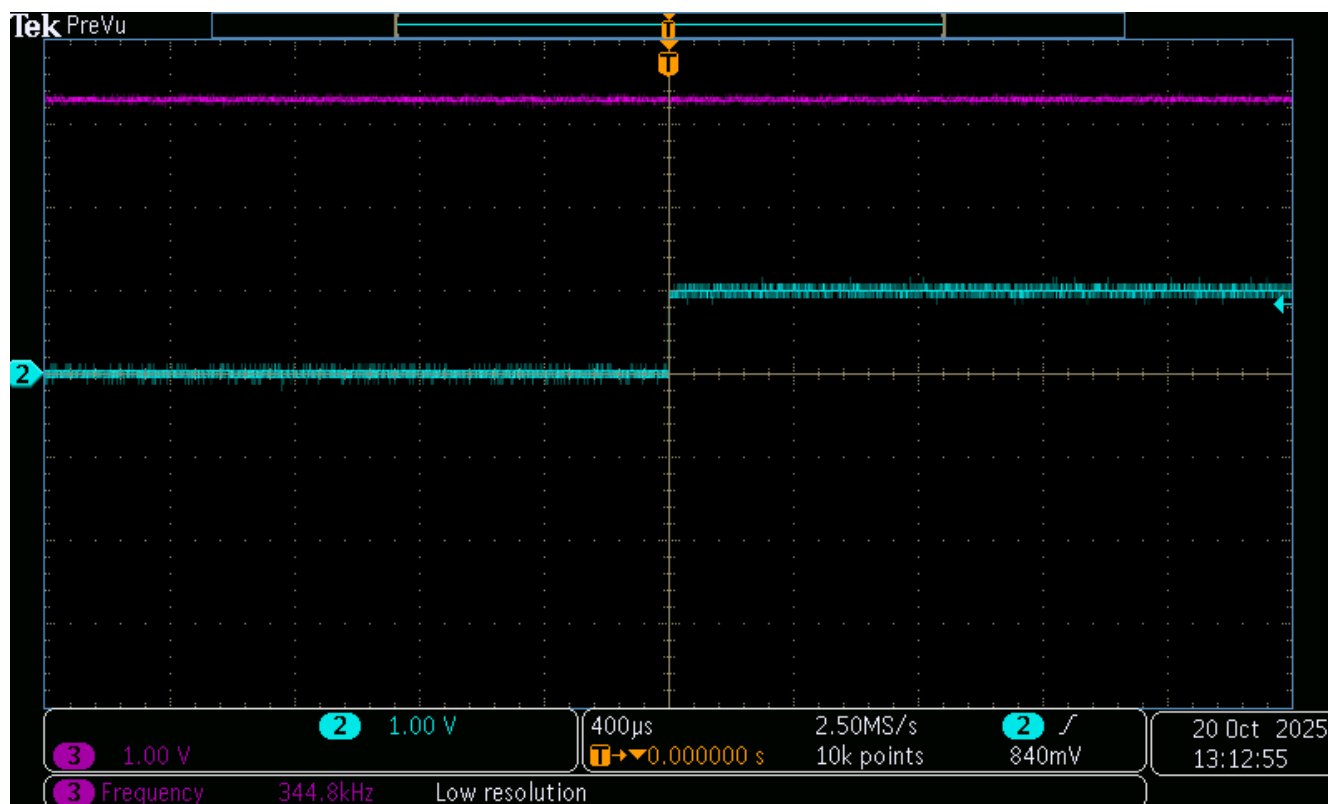


图 2-3. RBIAS 电压 (蓝色) 和 VDDIO (紫色)

2.2.4 探测 XI 时钟

以下指南是兼容输入时钟的主要参考规格：

表 2-2. 25MHz 晶体规格

参数	最小值	典型值	最大值	单位
频率		25		MHz
频率容差	-100		100	ppm
负载电容	15		40	pF
ESR			50	Ω

探测晶体节点可以改变容性负载，从而改变工作频率。如果使用晶体作为时钟源，则探测 CLK_OUT 信号。CLK_OUT 上的默认信号是 XI 基准的缓冲版本，可提供代表性测量。

表 2-3. 25MHz 振荡器规格

参数	最小值	典型值	最大值	单位
频率		25		MHz
频率容差	-100		100	ppm
上升/下降时间			5	ns
占空比	40		60	%
抖动 RMS			11	ps

备注

有关使用晶体网络进行设计的更多信息，请参阅[德州仪器 \(TI\) 以太网物理层收发器的晶体选型和规格应用手册](#)。

2.2.5 在初始化期间探测搭接引脚

DP83869 具有搭接引脚，可用于在预定模式下配置器件。这些搭接引脚上的电压决定 DP83869 可采用的工作模式。

初始化时，外部搭接网络与内部电阻器共同形成一个分压器，供 PHY 采样。线路上的任何其他元件都不应影响该网络设置的直流偏置。

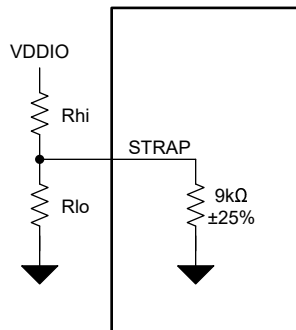


图 2-4. DP83869 搭接电路

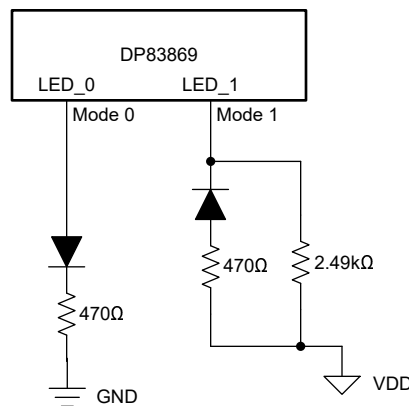


图 2-5. DP83869 LED 搭接电路

在某些情况下，电路板上的其他器件（例如，MAC）会意外地驱动这些搭接引脚。可以从寄存器 0x006E (STRAP_STS) 中读取搭接值。如果问题与上下电周期相关，则搭接可能存在边缘情况，可以逐周期观察此寄存器，以确定 PHY 是否处于非预期的搭接状态。

可在上电期间以及上电后 RESET_N 信号有效时进行测量。

备注

寄存器 0x6E 是扩展寄存器，不能直接访问。请参考[节 4.1](#)。

2.2.5.1 配置正确的运行模式

DP83869 的运行模式是通过 OPMODE[0]、OPMODE[1] 和 OPMODE[2] 搭接配置的。[表 2-4](#) 中提供了每个 OPMODE 配置的简要总结。如需了解更多信息，请参阅[数据表的编程部分](#)。

要验证 DP83869 的运行模式，可读取寄存器 0x6E 进行确认。寄存器 0x6E 是只读的，这意味着不能通过写入该寄存器来更改运行模式。DP83869 的软件配置可通过寄存器 0x1DF 进行，该寄存器允许通过写入来配置

OPMODE。某些运行模式需要比寄存器 0x1DF 更多的寄存器写入操作，此信息在[数据表的运行模式的寄存器配置](#)部分中提供。

备注

寄存器 0x6E 和 0x1DF 是扩展寄存器，不能直接访问。请参考 [节 4.1](#)。

表 2-4. 功能模式自动加载表

引脚名称	Strap 配置名称	引脚编号	默认值	OPMODE[2]	OPMODE[1]	OPMODE[0]	功能模式
JTAG_TDO/ GPIO_1	OPMODE[0]	22	0	0	0	0	RGMII 转铜缆 (1000Base-T/100Base-TX/10Base-Te)
				0	0	1	RGMII 转 1000Base-X
RX_D3	OPMODE[1]	36	0	0	1	0	RGMII 转 100Base-FX
				0	1	1	RGMII-SGMII 桥接模式
RX_D2	OPMODE[2]	35	0	1	0	0	1000Base-T 转 1000Base-X
				1	0	1	100Base-Tx 转 100Base-FX
				1	1	0	SGMII 转铜缆 (1000Base-T/100Base-TX/10Base-Te)
				1	1	1	用于边界扫描的 JTAG

2.2.6 探测串行管理接口 (MDC、MDIO)

串行管理接口 (SMI) 可用于在调试期间提供状态字段。确保 MDIO 线路有一个上拉电阻器连接到 VDDIO，因为该引脚是 PHY 的开漏。空闲时，电压需为 VDDIO。确保 SMI 访问按照以下顺序：

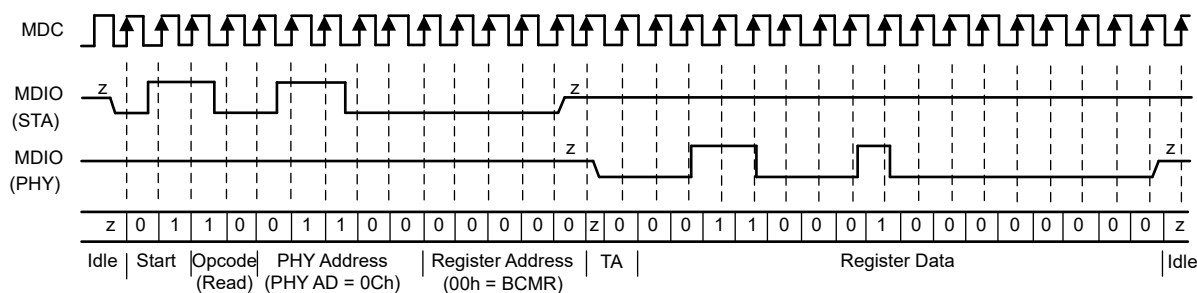


图 2-6. SMI 读取操作

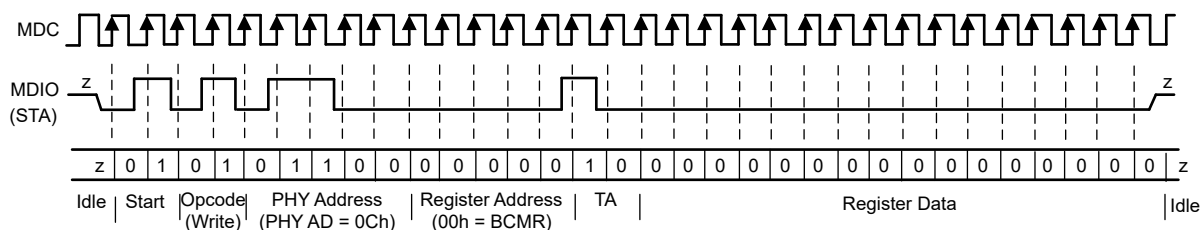


图 2-7. SMI 写入操作

2.2.6.1 读取并检查寄存器值

读取寄存器并验证数据表中显示的默认值。请注意，某些寄存器的初始值可能会因 **strap** 配置选项而异。表 2-5 展示了在启用自协商的情况下以 100/1000Mbps 速率运行 PHY 和链路的预期寄存器值示例。

表 2-5. 链路接通时的寄存器值示例

寄存器地址	寄存器值		注释
	100Mbps	1000Mbps	
0x0000	1140	1140	启用自动协商
0x0001	796D	796D	链路已建立，自动协商状态
0x0004	01E1	01E1	10/100Mbps 广播
0x0009	0000	0300	1000Mbps 广播
0x0011	4F02	BC02	链接属性。在 PHY 以给定速度链接的情况下，使用这些值作为参考来识别预期运行的任何变化。请注意，并非所有寄存器都需要相同，如此表所示。

示例：在为 PHY 供电并以 1000Mbps 速率建立连接后，Reg 0x11 包含值 0xBC02。这证实：

- 1000Mbps 模式
- 全双工
- 自动协商已完成
- 链路已建立

如果应用中不能轻松访问寄存器，可从 TI 获取 USB-2-MDIO GUI，它可与 MSP430F5529™ LaunchPad 搭配使用，并可通过 [TI 网上商店](#) 购买。GUI 支持读写寄存器和运行脚本文件，并可与 DP83869HM 和 TI 以太网产品系列中的其他器件搭配使用。USB-2-MDIO 用户指南和 GUI 可从[此位置](#)下载。

2.3 MDI 运行状况检查

本节深入介绍器件运行状况检查，该检查可确保器件的 MDI 部分正常运行。如果 DP83869 已链接并且在通过器件发送流量时，寄存器 0x15 上未报告错误，则可以跳过本节。

2.3.1 磁性元件

以下指南是兼容磁性元件的主要参考规格：

表 2-6. 磁隔离规格

参数	测试条件	典型值	单位
匝数比	±2% 容差	1:1	-
插入损耗	1MHz-100MHz	-1	dB
回波损耗	1MHz-30MHz	-16	dB
	30MHz-60MHz	-12	dB
	60MHz-80MHz	-10	dB
差分至共模抑制比	1MHz-50MHz	-30	dB
	60MHz-150MHz	-20	dB
串扰	30MHz	-35	dB
	60MHz	-30	dB
开路电感	8mA 直流偏置	350	μH
隔离	HPOT	1500	Vrms

如果无法满足这些确切要求，可以提供以下容差：

- 匝数比：3% 也可以接受
- 插入损耗：-1dB 或接近 0dB
- 回波损耗：达到或超出上表中的值。

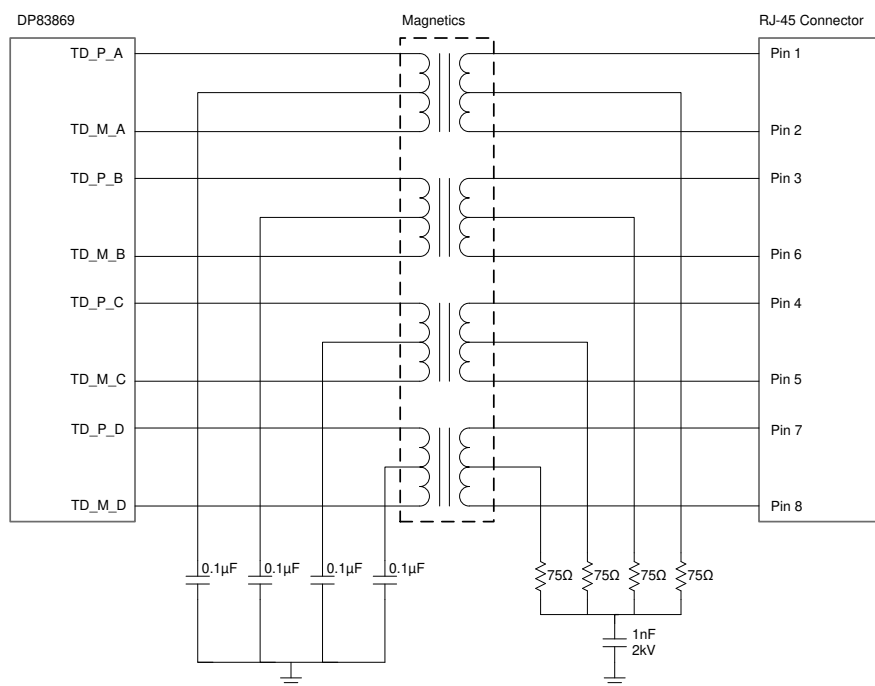


图 2-8. PHY 至 RJ45 和磁性元件

- 连接到 PHY 一侧的每个中心抽头必须相互隔离，并通过去耦电容器（建议使用 0.1μF）接地。

2.3.2 探测 MDI 信号

在默认配置中，可以启用自动协商和自动 MDIX。链路脉冲需要在通道发送 (TD_P、TD_M) 上可见，并且偶尔会切换到接收对 (RD_P、RD_M)。如果设置为 MDI、则此脉冲仅在发送对上可用，而如果在 MDI-X 模式下设置，

此脉冲仅在接收对上可用。具有 100 欧姆差动的短以太网电缆应用于测量 MDI 信号。图 2-7 展示了端接电缆。图 2-8 展示了使用端接电缆进行测量的连接图。

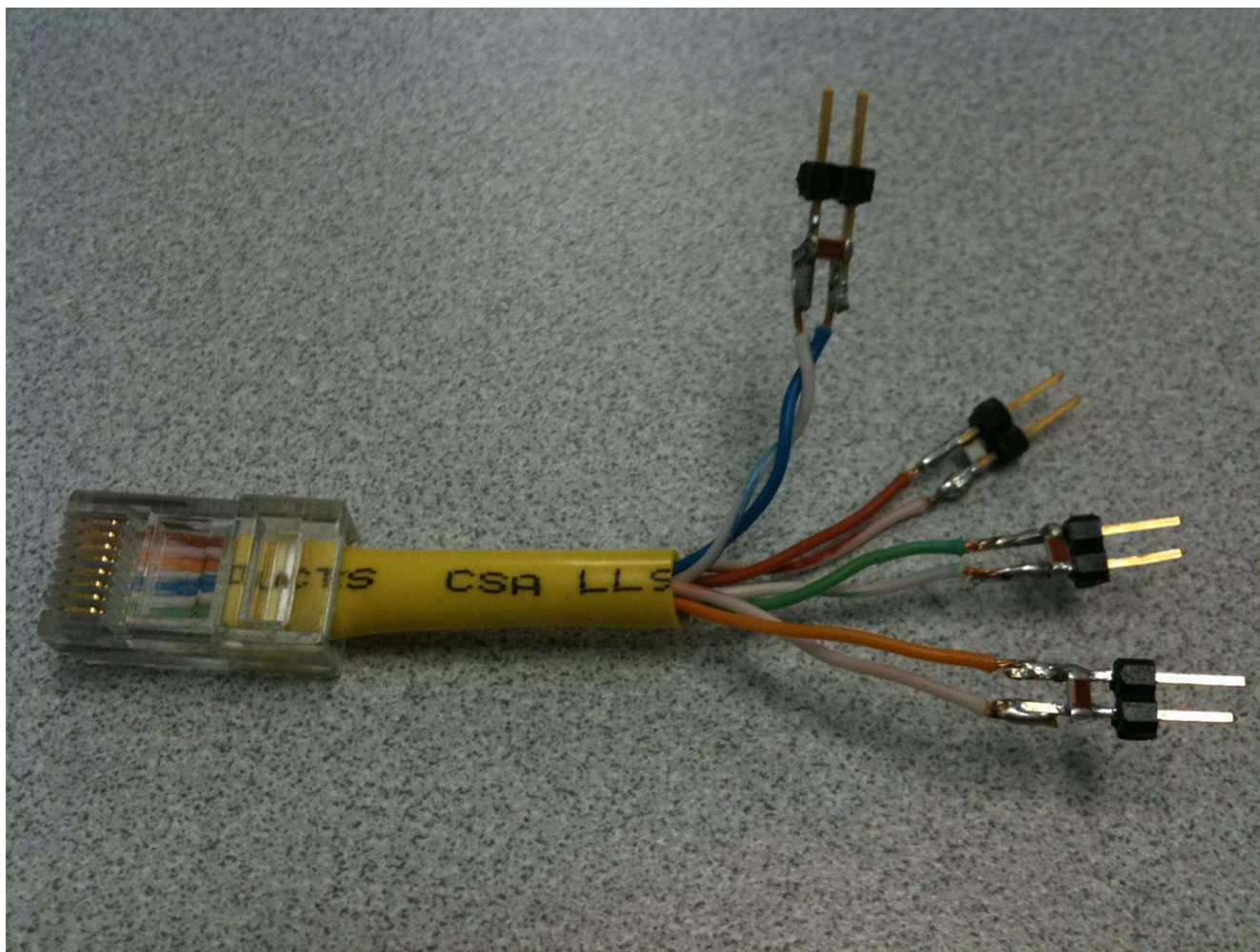


图 2-9. 100 Ω 端接电缆

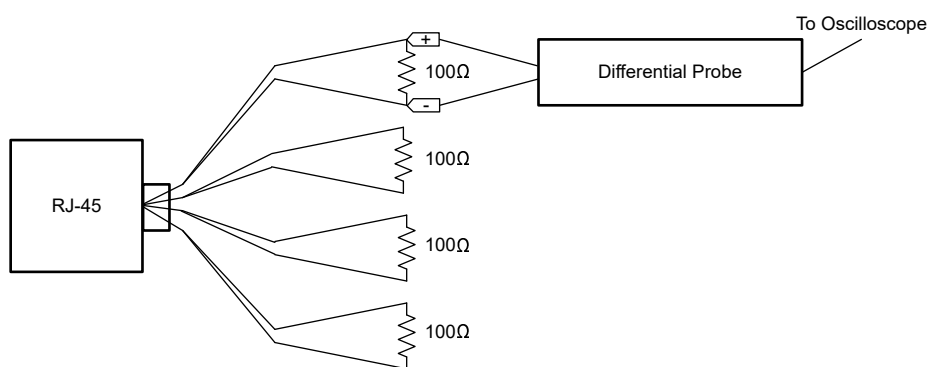


图 2-10. 100 Ω 端接电缆连接图

自动协商链路脉冲的标称宽度为 100ns。脉冲间隔为 62 μ s 或 125 μ s，并以突发方式传输。突发的标称持续时间为 2ms，每 16ms 发生一次。图 2-9 展示了链路脉冲。

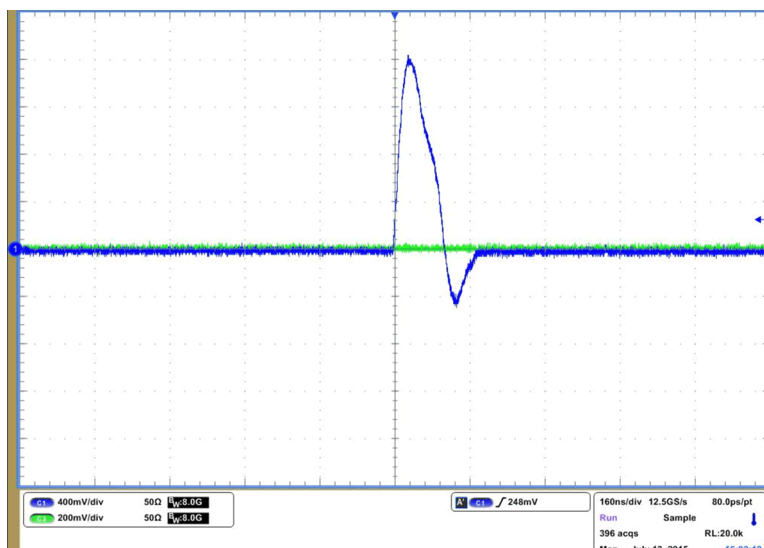


图 2-11. 链路脉冲示例

2.3.3 检查链路质量

建立有效链路后，确认密钥状态寄存器值并直观验证链路 LED 是否亮起，下一个数据传输调试步骤是检查 MDI 接口。链路问题可能有以下几种原因：

1. 链路伙伴传输问题
2. 电缆长度和质量
3. 25MHz 基准时钟质量
4. MDI 信号质量

PHY 通电并连接到链路伙伴后，表 2-6 中的寄存器可用于确定均方误差 (MSE)。对于 100Mbps 通信，请仅参阅通道 A。对于 MSE 值，请参阅表 2-8 以确定链路质量：

表 2-7. 链路质量 MSE 寄存器 (用于 100Mbps 链路)

通道	寄存器地址
A	0x0225
B	0x0265
C	0x02A5
D	0x02E5

表 2-8. MSE - 链路质量转换

链路质量	MSE 范围
非常好	0x020A > MSE
良好	0x033B > MSE > 0x020A
不佳	MSE > 0x033B

2.3.3.1 提高短电缆链路裕度

如果 DP83869 在短电缆长度为 1m 或更短时遇到链路质量问题，请考虑以下部分。

PHY 的数字信号处理 (DSP) 模块可能会在长度较短时收敛到不理想的滤波器值，这可能会导致信噪比 (SNR) 较差。以下寄存器配置可以通过调整计时带宽来帮助 DSP 正确收敛，从而提高 SNR：

```
begin
// Hard Reset
001F 8000
// Threshold for consecutive amount of Idle symbols for Viterbi Idle detector to assert Idle Mode
set to 5
0053 2054
// CAGC DC Compensation Disable
00EF 3840
// Leader Training Timers - increasing time in different training states
0102 7477
0103 7777
0104 4577
// Timing Loop Bandwidth
010C 7777
01C2 7FDE
// Follower Timers - increasing time in different training states
0115 5555
0118 0771
// Timing Loop Bandwidth
011D 6DB2
011E 3FFB
01C3 FFC6
01C4 0FC2
01C5 0FF0
// FFE Fix
012C 0E81
// Soft Reset
001F 4000
end
```

2.3.3.2 提高通道间链路裕度

DP83869 使用 AGC 增益收敛电路 (MDI 接收器的自动增益控制) 来提供更快链路。链路时间和各对间的增益不匹配之间存在折衷。在观察到数据包错误的应用中，可以通过使用以下寄存器写入来增加增益收敛时间，从而改进增益匹配：

```
begin
// Hard reset
001F 8000
// Increase time for AGC
0102 7477
// No AGC Re-train
00E4 0080
// Soft reset
001F 4000
end
```

2.3.4 合规性

可以进行 IEEE 合规性测量以验证信令特性。有关这些测量以及如何正确配置 PHY 的详细信息，请参阅[如何配置 DP8386x](#) 以进行以太网合规性测试应用手册。

2.4 MII 运行状况检查

本节深入介绍器件运行状况检查，该检查可确保器件的 MAC 接口正常运行。

2.4.1 MII 检查

媒体独立接口 (MII) 是一个同步 4 位宽半字节数据接口，用于将 PHY 连接到 MAC。MII 完全符合 IEEE 802.3-2002 第 22 条。

无法单独通过搭接启用 MII 模式、因此需要寄存器配置。使用以下过程启用 MII 模式：

1. 对于铜缆 MDI，写入寄存器 0x01DF = 0x0060；对于光纤 MDI，写入 0x0062
2. 写入寄存器 0x0018 = 0x000E

在 MII 模式下使用自动协商来解析 MDI 速度时，TI 建议通过寄存器 0x0009 禁用千兆位速度广播。

MII 信号具体汇总如下：

表 2-9. MII 信号

功能	引脚
数据信号	TX_D[3:0]
	RX_D[3:0]
发送和接收信号	TX_EN
	RX_DV
误差信号	RX_ER

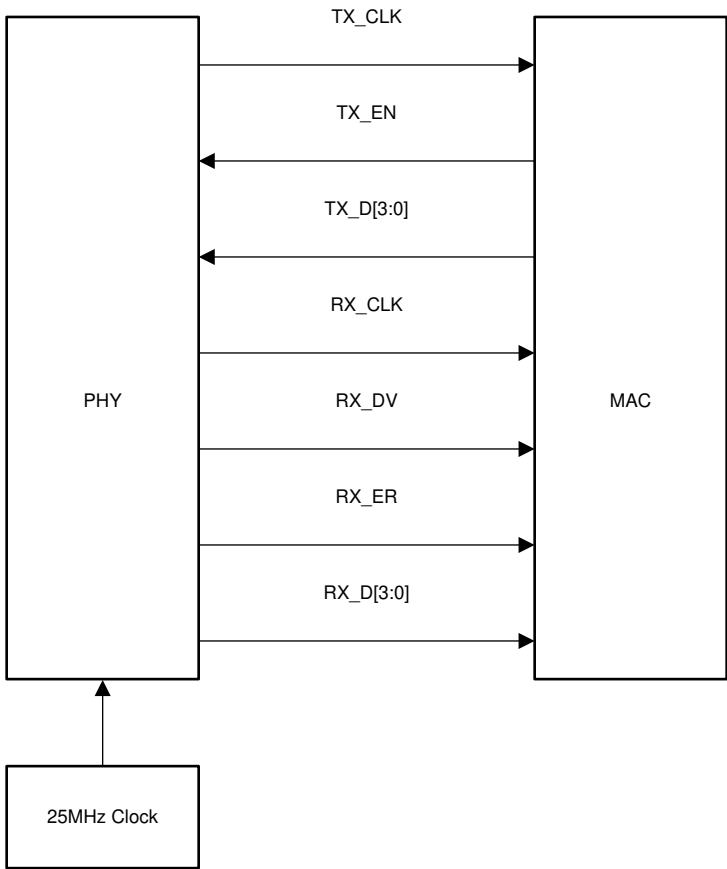


图 2-12. MII 信号

TX_D[3:0] 上的数据锁存在 PHY 上，基准为 TX_CLK。RX_D[3:0] 上的数据以 RX_CLK 为基准提供。如果怀疑 MAC TX 或 RX 总线有问题，请探测布线接收器侧的线路，确保满足接收器的建立时间和保持时间要求。

表 2-10. 100M MII 时序

规格	最小值	典型值	最大值	单位
TX_CLK 高电平/低电平时间	16	20	24	ns
TX_D[3:0]，、TX_EN 设置为 TX_CLK	10			ns
TX_D[3:0]，来自 TX_CLK 的、TX_EN 保持	0			ns
RX_CLK 高电平/低电平时间	16	20	24	ns
RX_D[3:0]、RX_ER、RX_DV 相对于 RX_CLK 上升的延迟时间	10		30	ns

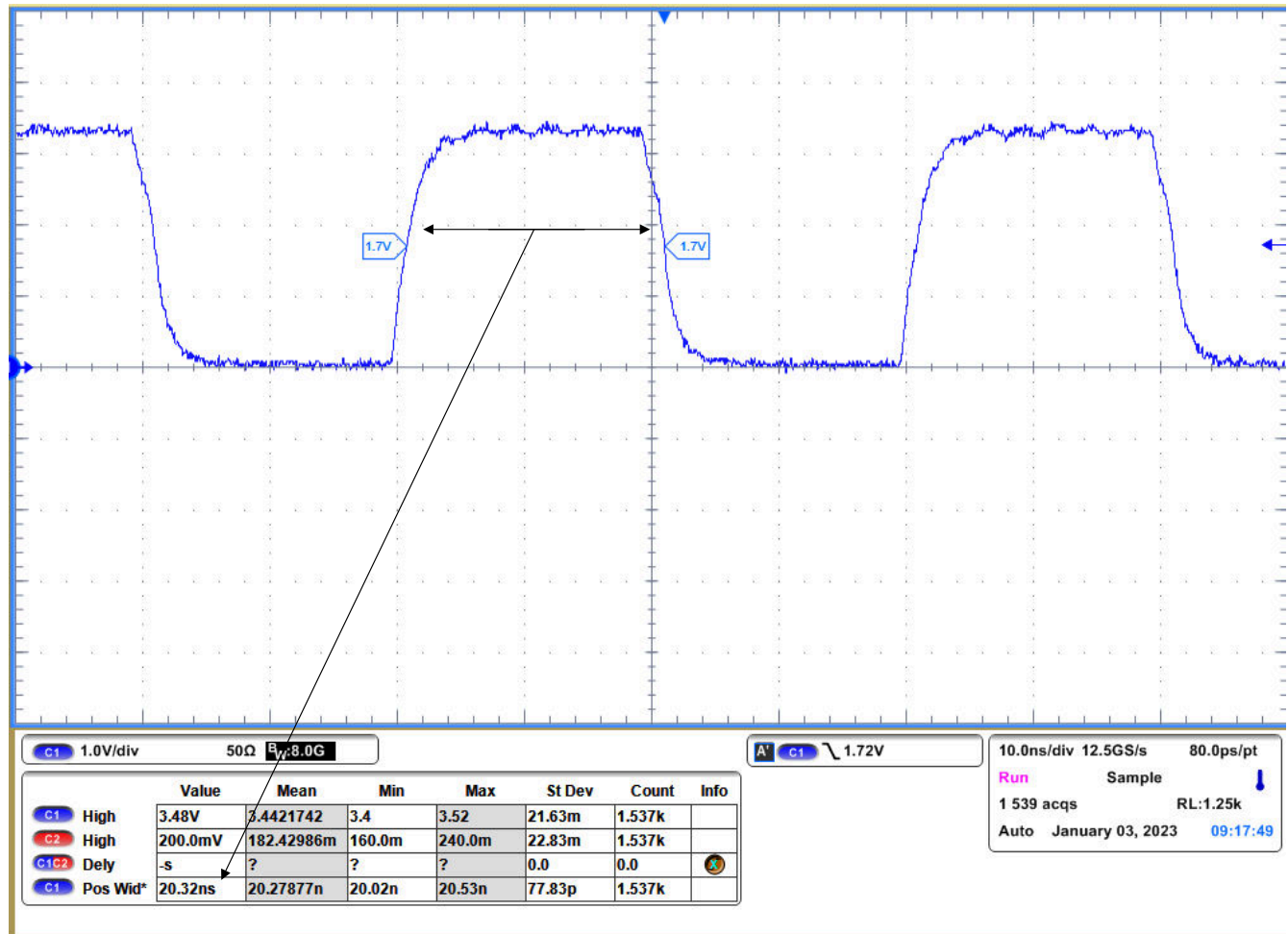


图 2-13. 100M RX_CLK 高电平时间

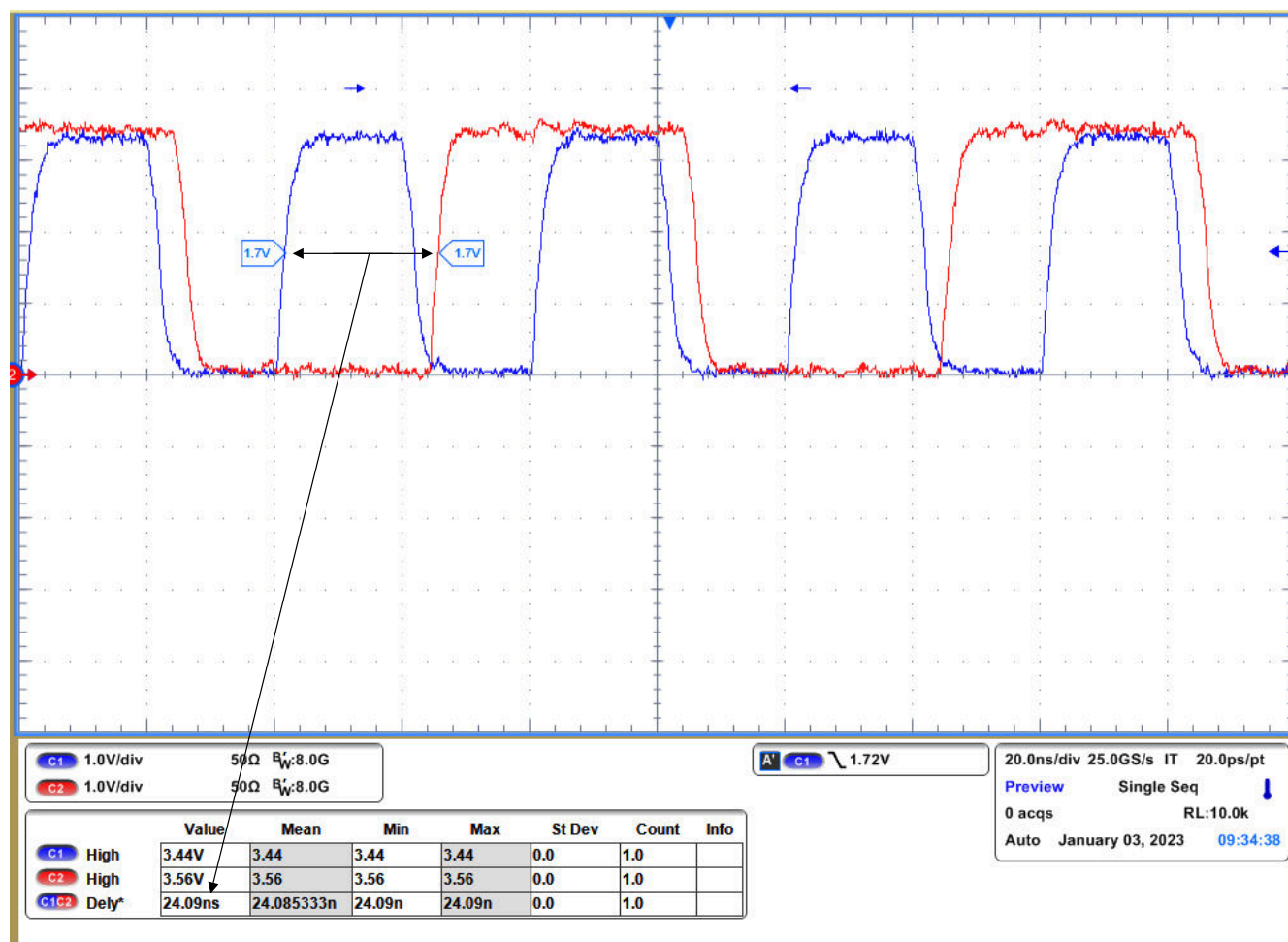


图 2-14. 来自 RX_CLK 的 100M RX_D1 延迟

2.4.2 RGMII 检查

简化版千兆位介质独立接口 (RGMII) 是一种 4 位宽数据接口，支持 PHY 和 MAC 之间最高 1000Mbps 的通信。RGMII 模式可以通过将 OPMODE[2:0] 引脚搭接至低电平或通过将“000”写入寄存器 0x01DF[2:0] 来启用。

RGMII 信号具体汇总如下：

表 2-11. RGMII 信号

功能	引脚
数据信号	TX_D[3:0]
	RX_D[3:0]
发送和接收信号	TX_CTRL
	RX_CTRL

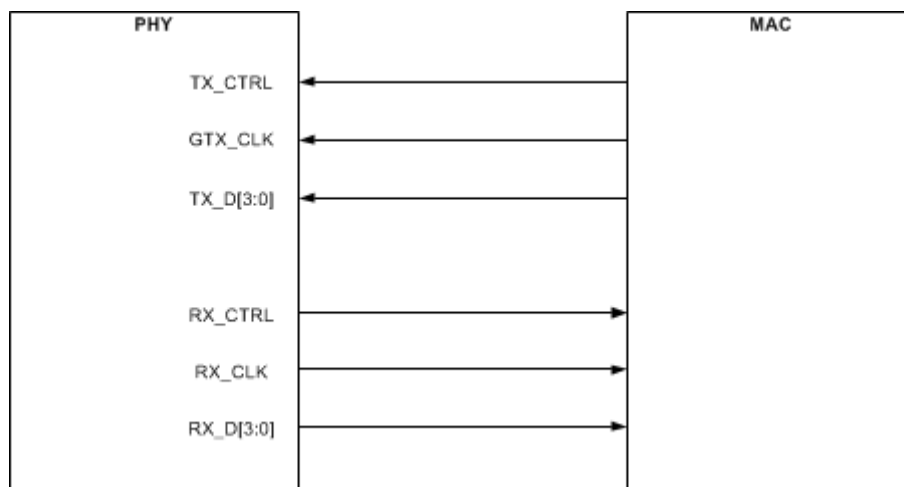


图 2-15. RGMII 信令

参考本节中的波形，验证移位和对齐模式下 RGMII 的预期 MAC 数据和时钟信号。要捕获数据和时钟信号，请在靠近接收器端的位置进行测量。要选择正确的延迟模式，请注意以下要求：

表 2-12. 选择正确的 RGMII 延迟模式

如果 MAC 的配置为：	所需的 PHY 配置
TX 端的 RGMII 对齐模式	TX 端的 RGMII 移位模式
RX 端的 RGMII 对齐模式	RX 端的 RGMII 移位模式
TX 端的 RGMII 移位模式	TX 端的 RGMII 对齐模式
RX 端的 RGMII 移位模式	RX 端的 RGMII 对齐模式

RX_D[3:0] 数据与 RX_CLK 对齐

对于在 RX 对齐模式下设置为 10/100Mbps 的 PHY，探测 MAC 端的时钟和数据信号，并与下图的参考波形进行比较。

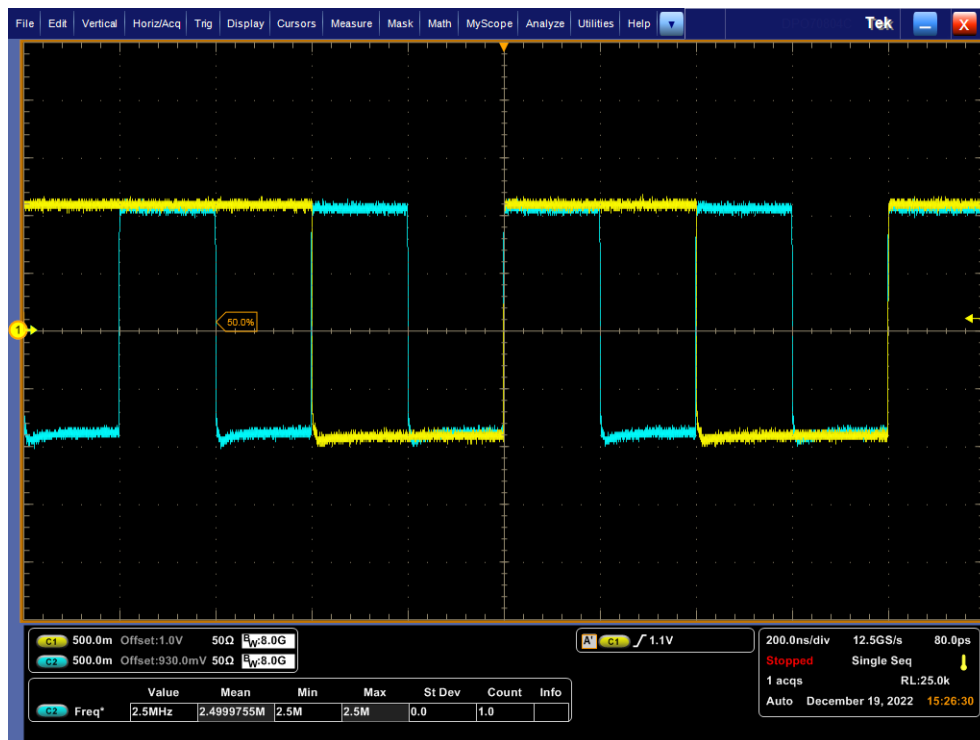


图 2-16. 10Mbps 数据与 RX_CLK 对齐

验证时钟 (C2) 的频率是否为 2.5MHz，以及在时钟的上升沿对数据 (C1) 进行采样。

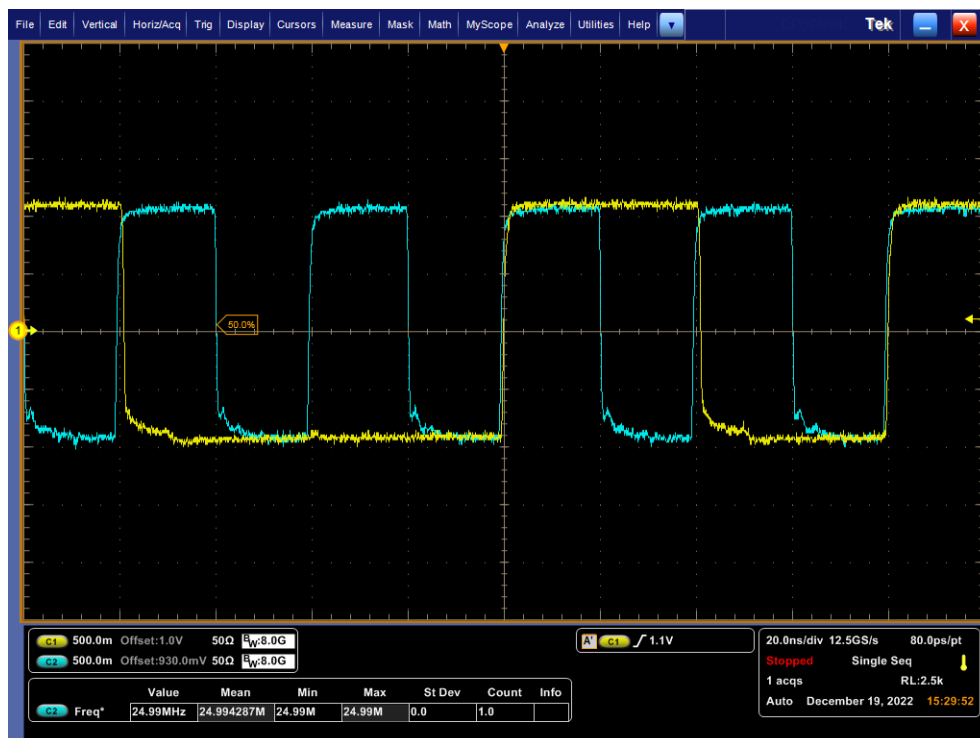


图 2-17. 100Mbps 数据与 RX_CLK 对齐

验证时钟 (C2) 的频率是否为 25MHz，以及在时钟的上升沿对数据 (C1) 进行采样。

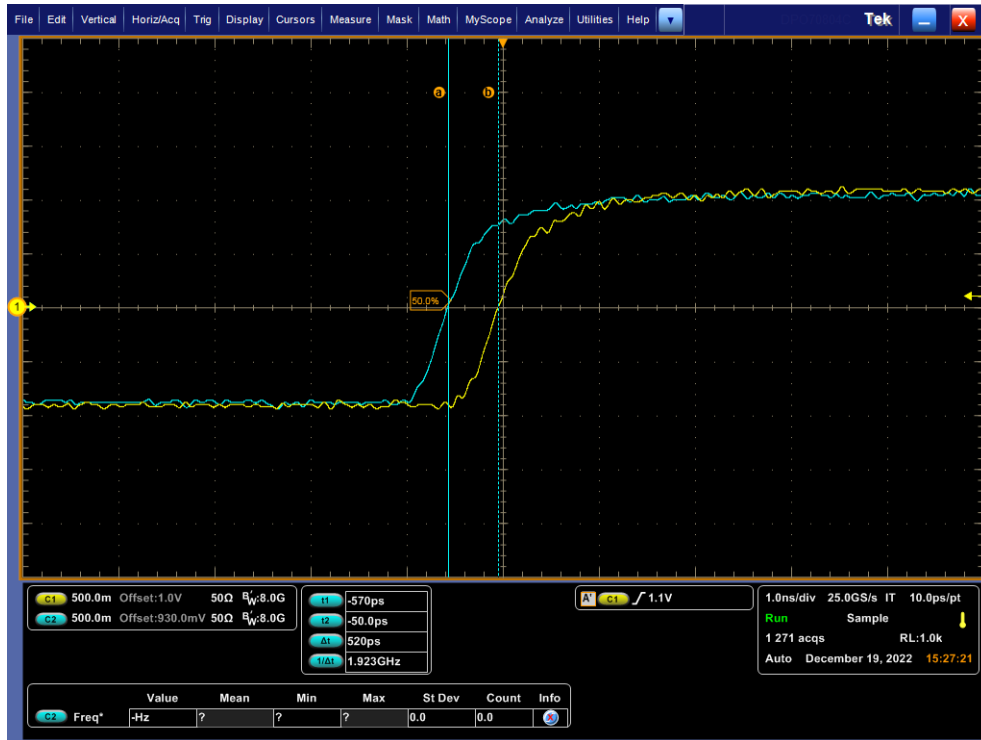


图 2-18. 对齐模式下的 10Mbps 数据和时钟延迟

验证对齐模式下时钟和数据之间的延迟是否小于 500ps。

移位模式下的 RX_D[3:0] 数据和 RX_CLK

对于在 RX 移位模式 (0x32) 下设置为 10/100Mbps 的 PHY，探测 MAC 端的时钟和数据信号，并与下面的参考波形进行比较。

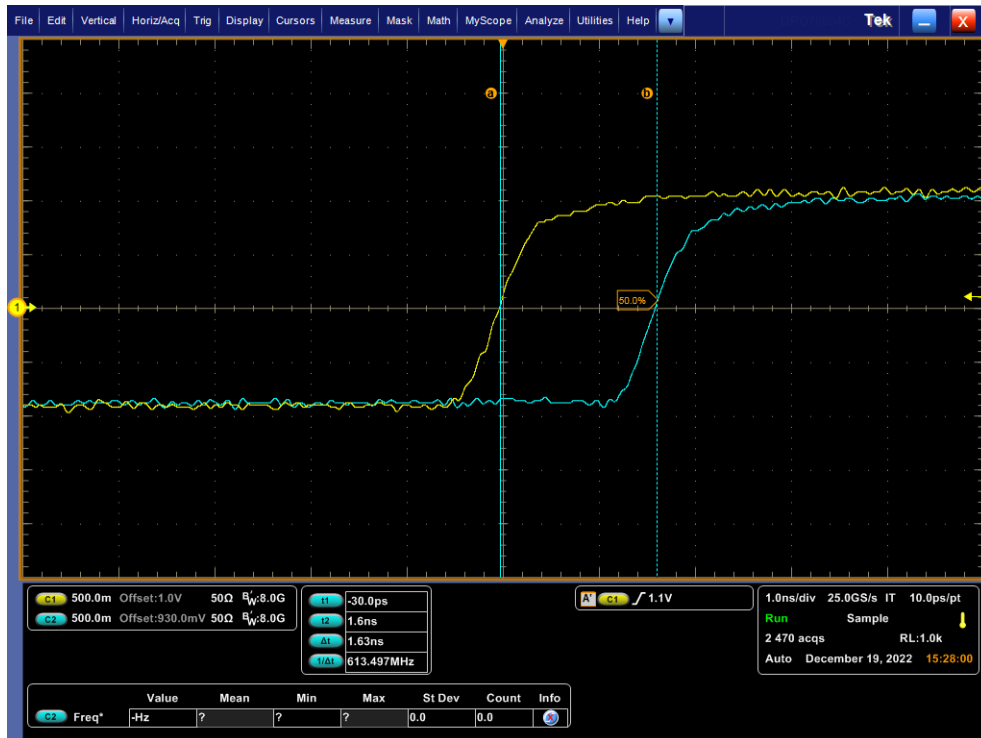


图 2-19. 移位模式下的 10Mbps 数据和 RX_CLK (4ns 编程延迟)

验证移位模式下时钟和数据之间的延迟是否大于 **1ns**。编程的延迟是相对于时钟在对齐模式下的初始位置。在设置移位模式之前和之后测量时钟位置的差值将得到一个更接近编程延迟的值。

移位和对齐模式下为 TX_D[3:0] 和 TX_CLK

对于在 TX 移位或对齐模式下设置的 PHY，探测 PHY 端的数据和时钟信号，并验证是否满足以下时序要求：

表 2-13. RGMII 时序

参数	最小值	标称值	最大值	单位
T _{skewT} 数据到时钟输出偏斜 (在变送器处)	-500	0	500	ps
T _{skewR} 数据到时钟输入偏斜 (在接收器处)	1	1.8	2.6	ns
T _{setupT} 数据到时钟输出设置 (在变送器处 - 内部延迟)	1.2	2		ns
T _{holdT} 时钟到数据输出保持 (在变送器处 - 内部延迟)	1.2	2		ns
T _{setupR} 数据到时钟输入设置 (在接收器处 - 内部延迟)	1	2		ns
T _{holdR} 时钟到数据输入保持 (在接收器处 - 内部延迟)	1	2		ns
T _{cyc} 时钟周期时长	7.2	8	8.8	ns
Duty_G 千兆位的占空比	45	50	55%	
Duty_T 10/100T 的占空比	40	50	60%	
T _R 上升时间 (20% 至 80%)			0.75	ns
T _F 下降时间 (20% 至 80%)			0.75	ns

2.4.3 SGMII 检查

串行千兆位媒体独立接口 (SGMII) 提供了一种在 100M/1000M PHY 与 MAC 之间传输网络数据和端口速度的方法，其信号引脚 (4 或 6 引脚) 明显少于 GMII (24 引脚) 或 RGMII (12 引脚) 所需的信号引脚。SGMII 接口使用 1.25Gbps LVDS 差分信号，与 GMII 或 RGMII 相比，它具有减少 EMI 辐射的额外优势。

SGMII 接口包含自动协商功能。自动协商提供了一种在 PHY 和 MAC 之间交换控制信息的机制。这允许根据 MDI 侧的媒体速度模式分辨率自动配置接口。SGMII 自动协商是默认运行模式，但可以通过写入寄存器 0x14[7] = 0 来禁用。

数据表中包含的 SGMII 输出规格规定了输出差分电压，这指的是峰峰值、SO_P - SO_N。这意味着 SO_P 和 SO_N 信号各自约为 $\pm 0.55V$ 。

表 2-14. SGMII 输出规格

SGMII 输出		最小值	典型值	最大值	单位
输出差分电压	SO_P 和 SO_N，交流耦合	0.95	1.00	1.05	Vpp

所有 SGMII 连接必须通过 0.1 μF 电容器进行交流耦合。

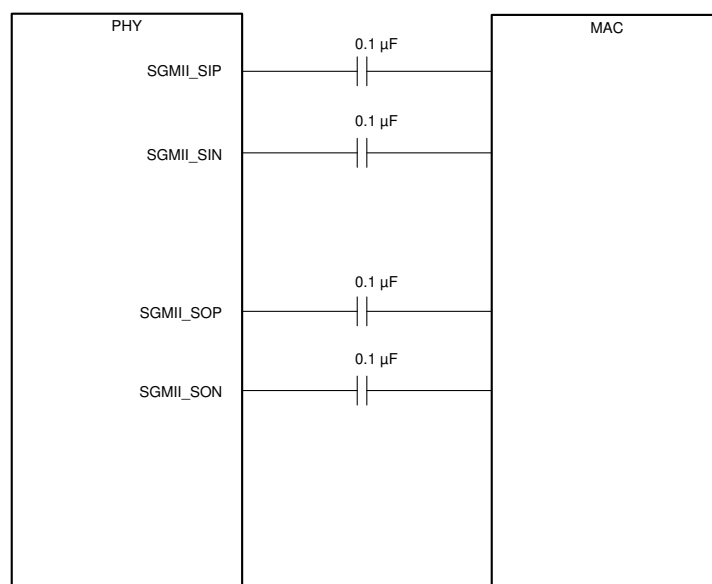


图 2-20. SGMII 4 线制连接

2.5 环回和 PRBS

2.5.1 环回模式

提供了多个环回选项，可用于测试和验证 PHY 中的各种功能块。启用环回模式后，可以对 MII 和 MDI 数据路径进行电路内测试。DP83869 可以配置为近端 (MII) 回送模式之一，或配置为反向 (MDI) 回送模式。

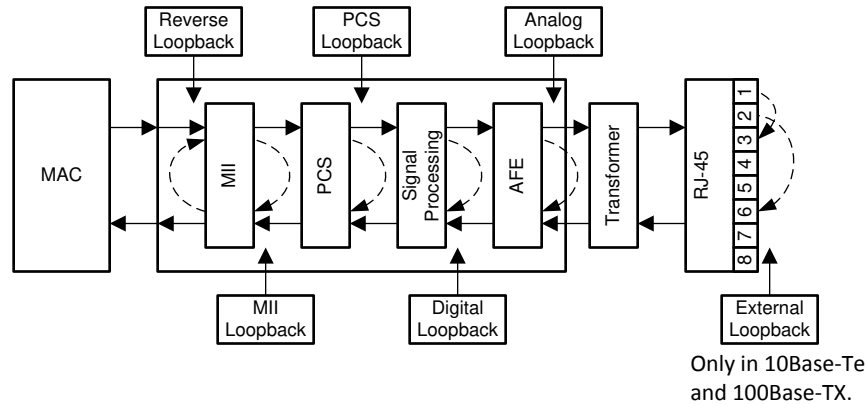


图 2-21. 环回

环回的可用性取决于 PHY 的工作模式。这些环回模式下的链路状态也受工作模式的影响。表 2-15 列出了环回不可用的例外情况。

表 2-15. 环回可用性例外

OP 模式	环回	例外
铜	PCS	10M
光纤	MII	100M
	PCS	100M
	模拟	100M、1000M
SGMII 至 RGMII	PCS	10M、100M、1000M
	数字	10M、100M、1000M
	模拟	10M、100M、1000M
	外部	10M、100M、1000M
SGMII 至 RGMII	PCS	10M、100M、1000M
	外部	10M、100M、1000M
介质转换器	MII	100M、1000M
	模拟	100M 光纤接口
	外部	100M 光纤接口
		100M、1000M 铜缆接口

MII 环回可用于验证 MAC 接口，而反向环回则用于与链路伙伴一起验证沿 MDI 的数据路径。

- 通过设置寄存器 0x0000[14] 来启用 MII 环回
 - 在 100Base-TX 模式下，还需设置寄存器 0x0016[3]
- 可通过设置寄存器 0x0016[5] 来启用反向环回

2.5.2 通过 MAC 发送和接收数据包

如果可以使用 MAC 生成和检查数据包，并且 PHY 有一个具有反向环回功能的工作链路伙伴，请按如下方式验证完整数据路径：

- 将 PHY 连接到 MAC 和一个正常工作的链路伙伴。
- 在链路伙伴上启用反向环回。

3. 将测试数据包从 MAC 发送到 PHY。
4. 验证 MAC 是否接收相同的测试数据包。

如果 MAC 接收到相同的测试数据包而未出现问题，则 MAC → PHY → MDI 的完整数据路径有效。如果此测试未通过，则执行 MII 环回以隔离数据路径上的问题：

1. 为 PHY 供电并将其连接到 MAC。
2. 在 PHY 上启用 MII 环回。
3. 将测试数据包从 MAC 发送到 PHY。
4. 验证 MAC 是否接收相同的测试数据包。

如果 MAC 接收到相同的测试数据包，则 MAC → PHY 数据路径有效，并且问题已与 MDI 数据路径隔离。如果此测试未通过，则问题可能出在 MAC 接口上。要验证 MAC 接口，请参阅本应用手册的[第 2.4 节](#)。要验证 PHY 内部数据路径，请使用模拟环回模式执行上述过程。

2.5.3 通过 BIST 发送和接收数据包

该器件包含内部 PRBS 内置自检 (BIST) 电路，可适应电路内测试或诊断。BIST 电路可用于测试发送和接收数据路径的完整性。BIST 可使用各种环回模式来执行，以便隔离数据路径特定部分的任何问题。BIST 会生成包含可变内容和 IPG 的封包化数据。

如果无法通过 MAC 生成和检查数据包，请使用 PRBS 数据包生成和检查功能来验证数据路径。使用 PRBS 和正常工作的链路伙伴执行反向环回，如下所示：

1. 为 PHY 供电并将其连接到链路伙伴。
2. 在 PHY 上启用 PRBS 数据包生成 (写入 Reg 0x0016 = 0xF000) 。
3. 在链路伙伴上启用反向环回 (如果链路伙伴为 DP83869，写入 Reg 0x0016 = 0x0020) 。
4. 等待至少一秒钟，然后通过读取寄存器 0x0017[11]，检查 PHY 上的 PRBS 锁定状态。

如果寄存器 0x0017[11] 为高电平，则通过 PHY → MDI 的数据路径有效。如果此测试未通过，则问题可能出在 PHY 的内部数据路径或 MDI 上。要验证内部数据路径，请使用以下程序执行带有模拟环回的 PRBS：

1. 写入寄存器 0x001F = 0x8000 //PHY 复位
2. 写入寄存器 0x0000 = 0x0140 //禁用自动协商，强制 1000Mbps
3. 写入寄存器 0x0016 = 0x0008 //启用模拟环回，使用 100 Ω MDI 端接
4. 写入寄存器 0x0016 = 0xF008 //启用 PRBS 发生器
5. 读取寄存器 0x0017[11] //对于 PRBS 锁定应为高电平
6. 读取寄存器 0x0072[7:0] //为确保没有错误，应为 0x00

如果内部数据路径有效，则问题将与 MDI 或链路伙伴隔离。

3 澄清了运行模式

虽然[数据表](#)提供了足够的信息，但本节是精简版，可帮助您了解如何正确使用和配置这些模式。

3.1 桥接模式

DP83869HM 支持两种类型的桥接模式，以在两种 MAC 接口类型之间转换数据。这两种类型是：

- RGMII 转 SGMII 模式
- SGMII 转 RGMII 模式

命名约定暗示了 MAC 到 PHY 以及 DP83869HM 的功能根据所选模式而变化。如需了解更多信息，请参阅[数据表](#)的桥接模式部分。

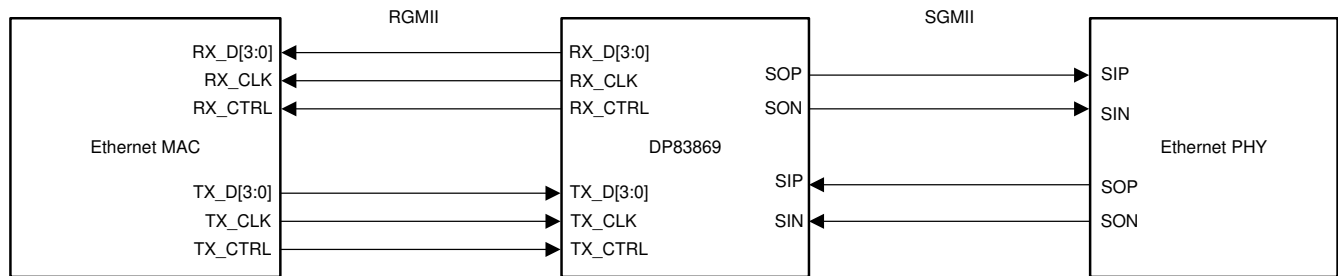


图 3-1. DP83869HM RGMII 转 SGMII 桥接器

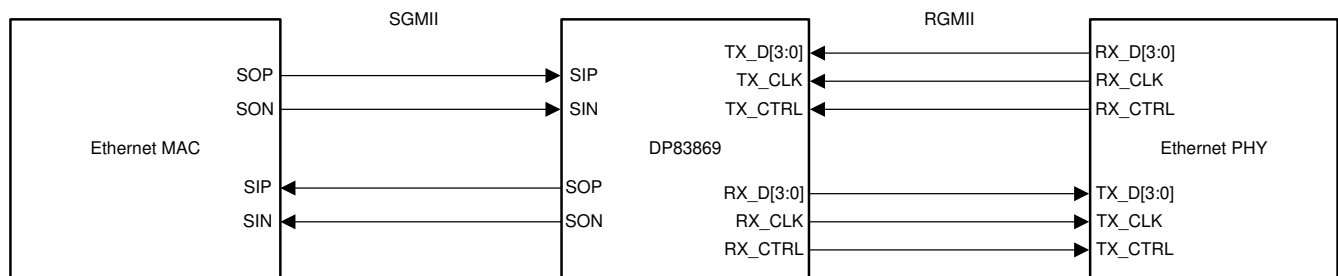


图 3-2. DP83869HM SGMII 转 RGMII 桥接器

3.2 光纤配置

DP83869HM 能够进行 100Base-FX 和 1000Base-X 光纤通信。使用光纤时，速度不是由自动协商决定的。链路的两端必须配置为相同的运行速度。用于光纤的引脚与用于 SGMII 的引脚相同：SIP/SIN 和 SOP/SON。

DP83869HM 必须设置为 **SGMII 转铜缆**、**RGMII/MII 转光纤或铜缆转光纤**。无法进行 SGMII 与光纤的连接。有关调试光纤接口的更多信息，请参阅我们的[以太网 PHY 光纤调试指南](#)。

3.2.1 光纤寄存器

DP83869HM 有几个与光纤相关的寄存器，本节旨在总结它们的一些功能并展示如何调试。链路状态始终可以在寄存器 0x01 中检查，但寄存器 0xC01 会检查光纤链路。

表 3-1. 寄存器 0xC01 行为

模式	寄存器 0xC01 行为
RGMII 转光纤	行为与寄存器 0x01 相同。读取寄存器 0xC01 没有额外的益处
媒体转换器模式	<p>情况 1：铜缆链路断开，但光纤链路接通 寄存器 0x01 指示链路断开（铜缆侧），但寄存器 0xC01 显示链路接通（光纤侧）。这有助于调试哪根电缆出现故障。</p> <p>情况 2：铜缆链路接通，但光纤链路断开 寄存器 0x01 指示链路断开。如果寄存器 0xC01 显示链路断开，则寄存器 0x01 也断开。</p>

[表 3-1](#) 中的第 2 种情况不能完全确定哪个链路已断开。光纤中断状态寄存器 (0xC19) 可用于隔离故障的位置。在第 2 种情况中，可以标记 0xC19[9]（光纤远端故障）和 0xC19[4]（链路状态更改）。在第 1 种情况中，只有 0xC19[4] 可以标记。

3.2.2 介质转换器 LED 行为

DP83869 LED 可通过寄存器 0x0018 进行配置。LED 具有 15 种工作模式，这些模式以 0 到 E 表示。在 DP83869 配置为介质转换器时，可使用以下 LED 模式来确定链路状态：

- 模式 0：链路正常
- 模式 1：RX/TX 活动
- 模式 2：TX 活动
- 模式 3：RX 活动
- 模式 5：1000Base-T/1000Base-X
- 模式 7：10BT 链路
- 模式 8：10/100BT 链路
- 模式 9：100/1000BT 链路
- 模式 B：铜缆链路 + TX/RX 活动时闪烁

对于铜缆链路状态，请使用 LED 模式 0。模式 7、8 和 9 可以区分铜缆链路速度。对于光纤链路状态，请使用 LED 模式 5。LED 模式 5 会同时跟踪 1000Base-X 和 100Base-X 链路状态。不建议使用 LED 模式 6 来跟踪介质转换器操作中的光纤链路状态。对于 TX/RX 活动，请使用 LED 模式 1。模式 2 和 3 可以区分 TX 或 RX 活动，而模式 B 允许 LED 在活动时光闪烁。

4 工具和参考

以下章节包含与调试相关的其他工具和参考。

4.1 扩展寄存器访问

DP83869HM 的串行管理接口 (SMI) 功能支持使用寄存器 REGCR (0x0D) 和 ADDAR (0x0E) 以及 IEEE 802.3ah 草案第 22 条所定义的 MDIO 管理器件 (MMD) 间接方法对扩展寄存器组进行读写访问，从而访问第 45 条所定义的扩展寄存器组。

标准寄存器组 MDIO 寄存器 0 至 31 通过正常直接 MDIO 访问或间接方法访问，但寄存器 REGCR (0x0D) 和 ADDAR (0x0E) 除外，仅使用正常 MDIO 事务访问该寄存器。SMI 功能会忽略对这些寄存器的间接访问。

REGCR (0x0D) 是 MDIO 可管理的 MMD 访问控制。通常情况下，寄存器 REGCR(4:0) 为器件地址 DEVAD，可将 ADDAR (0x0E) 寄存器的任何访问引向适当的 MMD。

PHY 支持一个 MMD 器件地址。特定于供应商的器件地址 DEVAD[4:0] = 11111 用于常规 MMD 寄存器访问。

经由寄存器 REGCR 和 ADDAR 的所有访问都必须使用正确的 DEVAD。其他 DEVAD 的事务都会被忽略。

REGCR[15:14] 保存访问功能：地址 (00)、无后增量的数据 (01)、读写时具有后增量的数据 (10) 和仅在写入时具有后增量的数据 (11)。

表 4-1. REGCR DEVAD 函数

REGCR[15:14]	函数
00	通过访问寄存器 ADDAR 可修改扩展寄存器“设置地址”寄存器。为访问扩展寄存器组中的任何寄存器，该地址寄存器应始终处于初始化状态。
01	通过访问寄存器 ADDAR 可访问由地址寄存器中值所选择的扩展寄存器组中的寄存器。
10	通过访问寄存器 ADDAR 可访问由地址寄存器中值所选择的扩展寄存器组中的寄存器。访问完成后，读取和写入操作都会使地址寄存器中的值递增。
11	通过访问寄存器 ADDAR 可访问由地址寄存器中值所选择的扩展寄存器组中的寄存器。访问完成后，仅写入访问会使地址寄存器中的值递增。对于读取访问，地址寄存器中的值保持不变。

以下小节介绍了如何使用寄存器 REGCR 和 ADDAR 对扩展寄存器组执行操作。这些描述使用器件地址进行常规 MMD 寄存器访问 (DEVAD[4:0] = 11111)。

4.1.1 读取 (无后增量) 操作

如需读取扩展寄存器组中的寄存器：

指令	示例：读取 0x0170
1.将值 0x001F (地址函数字段 = 00, DEVAD = 31) 写入寄存器 REGCR。	将寄存器 0x0D 写入值 0x001F
2.将所需寄存器地址写入寄存器 ADDAR。	将寄存器 0x0E 写入值 0x0170
3.将值 0x401F (数据, 无后增量函数字段 = 01, DEVAD = 31) 写入寄存器 REGCR。	将寄存器 0x0D 写入值 0x401F
4.将所需扩展寄存器组寄存器的内容读取到寄存器 ADDAR。	读取寄存器 0x0E

随后读取寄存器 ADDAR (第 4 步)，继续读取由地址寄存器中值所选择的寄存器。

备注

若之前已配置地址寄存器，则可跳过步骤 (1) 和 (2)。

4.1.2 写入 (无后增量) 操作

如需在扩展寄存器组中写入寄存器：

指令	示例：设置寄存器 0x0170 = 0C50
1.将值 0x001F (地址函数字段 = 00, DEVAD = 31) 写入寄存器 REGCR (0x0D)。	将寄存器 0x0D 写入值 0x001F
2.将所需寄存器地址写入寄存器 ADDAR (0x0E)。	将寄存器 0x0E 写入值 0x0170
3.将值 0x401F (数据, 无后增量函数字段 = 01, DEVAD = 31) 写入寄存器 REGCR。	将寄存器 0x0D 写入值 0x401F
4.将所需扩展寄存器组寄存器的内容写入寄存器 ADDAR。	将寄存器 0x0E 写入值 0x0C50

随后写入寄存器 ADDAR (第 4 步)，继续重写由地址寄存器中值所选择的寄存器。

备注

若之前已配置地址寄存器，则可跳过步骤 (1) 和 (2)。

4.2 Linux 上的软件和驱动程序调试

PHY 在 Linux 系统上运行所需的两个基本元件是器件树和驱动程序文件，DP83869HM 驱动程序可在[此处](#)找到。以下是器件树外观的示例格式。可在以下路径下的任何开源内核上找到该示例：root/Documentation/devicetree/bindings/net/ti。

```
#include <dt-bindings/net/ti-dp83869.h>
mdio0 {
    #address-cells = <1>;
    #size-cells = <0>;
    ethphy0: ethernet-phy@0 {
        reg = <0>;
        tx-fifo-depth = <DP83869_PHYCR_FIFO_DEPTH_4_B_NIB>;
        rx-fifo-depth = <DP83869_PHYCR_FIFO_DEPTH_4_B_NIB>;
        ti,op-mode = <DP83869_RGMII_COPPER_ETHERNET>;
        ti,max-output-impedance;
        ti,clk-output-sel = <DP83869_CLK_O_SEL_CHN_A_RCLK>;
        rx-internal-delay-ps = <2000>;
        tx-internal-delay-ps = <2000>;
    };
};
```

4.2.1 普通端子输出

以下部分旨在提供可用于调试驱动程序相关问题的常见终端命令。

```
$ dmesg | grep "mdio"
```

可能的输出之一如下所示：

```
$ mdio_bus xxx.ethernet-x: MDIO device at address 8 is missing
```

该消息指示 PHY 未在 MDIO 总线上找到，这可能是由多个问题引起的。一种常见原因是器件树缺失或不正确，但也可能是由于 PHY 无法正常工作或 SMI 连接不良。

一旦可以在 MDIO 总线上检测到 PHY，另一个常见错误消息如下所示：

```
$ Generic PHY xxx.ethernet-x: attached PHY driver [Generic PHY]
```

该消息指示相应 PHY 的驱动程序文件未正确加载或根本不存在，并且加载到通用驱动程序中的 Linux 很可能无法与 PHY 配合使用。在这种情况下，请验证驱动程序是否已成功编译，是否是在构建 Linux 时添加，以及驱动程序是否与所使用的 PHY 型号相匹配。

最后，可能显示如下消息：

```
am65-cpsw-nuss 8000000.ethernet eth1: PHY [mdio_mux-0.1:03] driver [TI DP83869] (irq=POLL)
```

该消息显示 PHY 已加载正确的驱动程序并成功检测到。运行 *ifconfig* 验证网络接口是否存在。当 PHY 成功识别为网络适配器时的示例 *ifconfig* 输出：

```
root@am64xx-evm:~# ifconfig
eth0: flags=4099<UP,BROADCAST,MULTICAST> mtu 1500
    ether 34:08:e1:80:b5:f8 txqueuelen 1000 (Ethernet)
    RX packets 0 bytes 0 (0.0 B)
    RX errors 0 dropped 0 overruns 0 frame 0
    TX packets 0 bytes 0 (0.0 B)
    TX errors 0 dropped 0 overruns 0 carrier 0 collisions 0

eth1: flags=4099<UP,BROADCAST,MULTICAST> mtu 1500
    ether 70:ff:76:1e:9e:a6 txqueuelen 1000 (Ethernet)
    RX packets 0 bytes 0 (0.0 B)
    RX errors 0 dropped 0 overruns 0 frame 0
    TX packets 0 bytes 0 (0.0 B)
    TX errors 0 dropped 0 overruns 0 carrier 0 collisions 0

lo: flags=73<UP,LOOPBACK,RUNNING> mtu 65536
    inet 127.0.0.1 netmask 255.0.0.0
    loop txqueuelen 1000 (Local Loopback)
    RX packets 90 bytes 6824 (6.6 KiB)
    RX errors 0 dropped 0 overruns 0 frame 0
    TX packets 90 bytes 6824 (6.6 KiB)
    TX errors 0 dropped 0 overruns 0 carrier 0 collisions 0
```

5 总结

本应用手册提供了评估新应用和确认预期功能的建议流程。这些分步建议有助于简化 DP83869HM 设计的电路板启动和初始评估。

6 参考资料

- 德州仪器 (TI), [DP83869HM](#), 产品页面。
- 德州仪器 (TI), [DP83869HM 配备铜缆和光纤接口的高抗扰性 10/100/1000 以太网物理层收发器](#)数据表。
- 德州仪器 (TI), [了解 DP83869HM 的不同工作模式](#)应用手册。

7 修订历史记录

Changes from Revision * (December 2023) to Revision A (October 2025)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 将内容重新编排进 PHY 和接口运行状况检查相关节.....	4
• 添加了原理图和布局检查清单参考.....	4
• 添加了 LED 搭接电路图像.....	7
• 将 USB2MDIO 说明一节移至“读取和检查寄存器值”一节.....	8
• 添加了 MSE 寄存器.....	12
• 添加了短电缆脚本.....	12
• 已添加 AGC 增益脚本.....	13
• 在介质转换器模式下添加了 LED 行为.....	26

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月