



Parker Dodson

摘要

RS-485 接口由来已久，近三十年来广泛应用于基于工业的通信应用。RS-485 因兼具简单性和技术优势而知名，即差分线通信接口具有较高的数据速率和宽共模范围，可在多点网络中的长总线之间实现精确通信，因此成为工业应用中最常用的有线通信标准。由于 RS-485 系统定义了一组最基本的要求，因此具有很大的可变性，每个系统以及 RS-485 收发器都需要经过精心设计，从而更好地满足特定应用需求。这会导致每个 RS-485 系统的设计工作量很大，而且由于很多 RS-485 收发器是针对总体 RS-485 标准中的特定领域而设计的，这会进一步增加设计和鉴定流程的复杂性。但是，使用 TI 新的灵活 RS-485 收发器 THVD1424 和 THVD1454，一个 IC 现可适用于多种基于 RS-485 的应用，设计人员可以将其用于多个系统，从而无需为每个新设计选择和鉴定多个器件。本应用报告将简要说明：RS-485 用例领域（了解 RS-485 系统之间可能存在的巨大差异）；RS-485 的传统设计流程；最后，概述灵活的 RS-485 如何克服传统 RS-485 系统设计中的问题。

内容

1 RS-485 用例领域	2
1.1 符合 RS-485 标准的发送器.....	2
1.2 符合 RS-485 标准的接收器.....	2
1.3 RS-485 收发器用例可变性.....	2
2 传统 RS-485 设计流程	3
2.1 设计流程概述.....	3
2.2 要求定义.....	3
2.3 IC 选型、应用设计和验证/鉴定.....	4
3 一种多系统设计：借助 THVD1424 实现灵活的 RS-485	5
3.1 灵活的多系统设计.....	5
3.2 使用 THVD1424 简化 RS-485 设计流程.....	5
4 总结	7
5 参考文献	7

插图清单

图 1-1. 符合 RS-485 标准的接收器的标准单位负载图.....	2
图 2-1. 典型 RS-485 电缆长度与数据速率性能间的关系.....	4
图 3-1. 标准半双工 RS-485 IC 封装与 THVD1424 封装.....	6

表格清单

表 1-1. RS-485 边界条件.....	3
-------------------------	---

商标

所有商标均为其各自所有者的财产。

1 RS-485 用例领域

RS-485 标准定义了差分、双向和多点有线通信接口。该标准由电信行业协会 (TIA) 和电子工业联盟 (EIA) 联合发布。它定义了接口电路的电气特性，但未定义布线、连接器或所使用的数据协议。

1.1 符合 RS-485 标准的发送器

符合 RS-485 标准的发送器有几项关键要求需要符合该标准，虽然不能一一列举，但这些往往在各种应用中至关重要。第一项是输出差分电压幅值，通常表示为 $|V_{OD}|$ ，要求驱动器在 $54\ \Omega$ 负载两端的幅值至少为 1.5V ，从而使发送器可以驱动与两个 $120\ \Omega$ 端接电阻并联的 32 个单位负载。它需要能够承受 -7V 至 12V 的输入共模范围，但该范围可以扩展。如果出现总线争用，两个发送器同时通信，或差分总线引脚对电压电源直接短路，或在差分总线引脚间短路，驱动器必须将电流幅值限制在 250mA - 这通常表示为 I_{OS} 。最后，还有一项更加多变的要求，即最大差分转换时间，它规定转换时间不能超过输入信号位时间的三分之一。

1.2 符合 RS-485 标准的接收器

符合 RS-485 标准的接收器也有一些关键要求需要符合该标准。第一项是 -7V 至 12V 共模输入电压范围。与发送器规格一样，它可以大于但不能小于此范围。第二，接收器的灵敏度通过正向阈值（从逻辑 0 切换到逻辑 1 的值）（表示为 V_{IT+} ）和负向阈值（从逻辑 1 切换到逻辑 0 的值）（表示为 V_{IT-} ）来定义，这要求在 200mV 及以上的差分输入下保证为逻辑 1，在 -200mV 及以下的差分输入下保证为逻辑 0。需要注意的是，在标准定义的窗口内，阈值可以存在许多不同的可能组合。最后是总线输入电流（表示为 I_b ），用于确定 RS-485 总线的负载；RS-485 接收器的最大负载为 1 个单位负载。

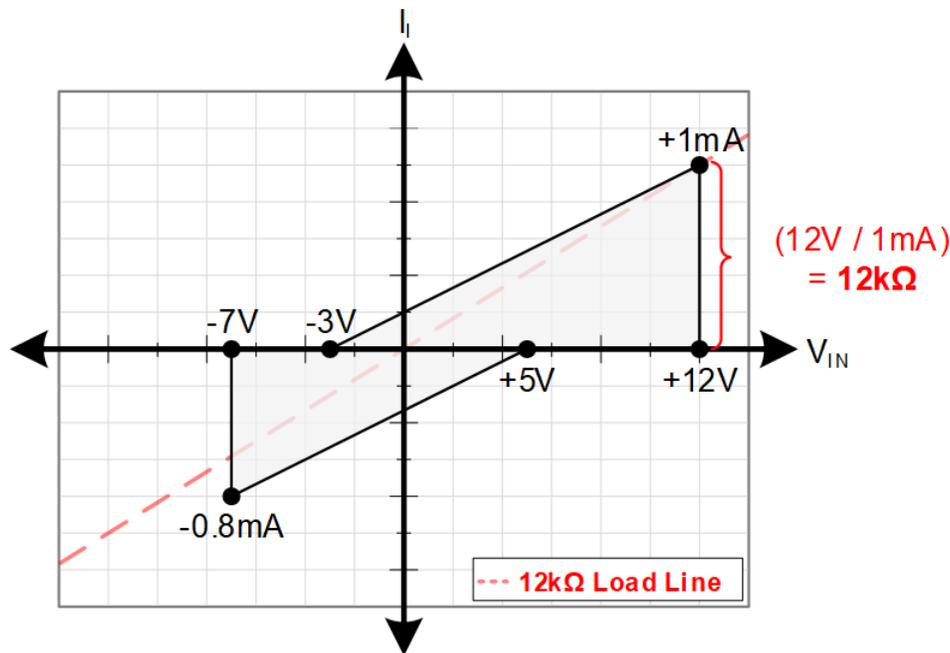


图 1-1. 符合 RS-485 标准的接收器的标准单位负载图

该标准允许在一条总线上使用 32 个单位负载器件 - 器件也可以具有分数单位负载，例如 $1/8$ 单位负载，从而支持在一条总线上使用更多器件。

1.3 RS-485 收发器用例可变性

如上所述，RS-485 要求定义了一组最基本的要求，需要设计人员通过 IC 选型和系统设计解决很多设计问题。在选择 IC 时，设计人员至少必须考虑以下系统和应用参数：总线侧电源电压、控制器电压、总线上的通信节点数、总线长度、所需的数据速率、总线是否需要支持末端接和端接的通信节点、系统支持的网络拓扑、设计中是否存在发射问题、应用是全双工还是半双工、器件是否需要保护以及（如果是）需要多少保护、系统设计是静态还是动态，以及是否需要 RS-485 收发器的任何其他特性？

表 1-1. RS-485 边界条件

系统/应用参数	RS-485 中的边界条件
总线侧电源电压 (VCC)	3V 至 5.5V
控制器/逻辑侧电源电压 (VIO)	1.65V 至 5.5V
支持的节点数	传统上是 32 个，一些现代器件可以支持多达 256 个
总线最大长度	在 100Kbps 下为 1.2km - 速率越快，最大长度越短
数据速率	传统上为 0Mbps 至 10Mbps，一些现代器件可支持高达 50Mbps 的速率
端接和末端接节点	需要 2 个端接 - 两个终端节点均已端接 - 如果超过 2 个节点，则设计需要端接和末端接的节点
网络拓扑	强烈建议使用菊花链或主干 (带接线盒) 拓扑

由于其他参数没有设置边界，因此设计人员有许多问题无法确定，需要取决于他们设计的系统。TI 目前拥有超过 250 种不同的 RS-485 和相关的 RS-422 收发器，可满足 RS-485 总线中的各类需求。这将导致 RS-485 设计流程错综复杂，而 IC 选型过程又使这一流程变得更加复杂。

2 传统 RS-485 设计流程

2.1 设计流程概述

通常，RS-485 系统的应用设计流程可分为四个不同的步骤。

1. 要求定义
2. IC 选型
3. 应用设计
4. 验证和鉴定

虽然此过程可能会因系统或设计人员的不同而发生细微变化，但这些步骤在很大程度上仍可指导 RS-485 系统设计。

2.2 要求定义

此过程的第一步是了解系统需要满足哪些要求才能满足标准 RS-485 要求。明确定义的要求对于高效准确的 IC 选型至关重要。根据本手册前述的各种注意事项，下一步是简要查看这些要求如何影响系统定义。同样重要的是，设计人员应弄清楚，必须满足哪些要求 (实现系统正常运行所需的规格) 与想要满足哪些要求 (可提供一些技术或其他实用好处，但并非实现系统正常运行所需的规格)，因为这有助于解锁所有可能的选项。

2.2.1 总线电压和逻辑电压 (VCC 和 VIO) :

RS-485 总线侧引脚可能始终需要介于 3V 至 5.5V 之间的电源电压，以满足基本 RS-485 规格。更高的电源电压会导致更高的差分输出电压，从而使总线最大长度更长。根据可用的电源轨，一些应用只能支持 $3.3V \pm 10\%$ 电源运行。在只有一个电源引脚的器件中，逻辑输入和输出以及与逻辑控制器交互的引脚可使用电源电压 VCC。

在许多应用中，器件控制器可以使用与总线不同的电源电压运行 - 在某些情况下低至 1.8V - 这可能需要在收发器和控制器之间使用电平转换器或使用支持不同逻辑电源 (通常在 RS-485 器件上表示为 VIO) 的收发器。

2.2.2 支持的通信节点数量以及静态与动态系统

设计人员必须知道系统中需要支持多少个通信节点，因为这将定义器件的最小单位负载比例。设计人员需要考虑的一个重要因素是：系统是静态的还是动态的，这意味着是否可以在系统设计的整个生命周期中移除或添加节点？假设有一个 HVAC 系统，该系统最初为 32 个单元而设计，设计人员为系统中的有线通信选择了一个单位负载 RS-485 收发器。现在假设 HVAC 系统需要更新，这将需要额外支持 18 个单元，因此需要重新设计，因为 1 单位负载器件将无法支持具有 50 个器件的总线。因此，设计人员在构想原始系统设计时，必须考虑是否可以增加节点，以避免将来重新设计和选择 IC。动态系统还可能会更改系统中端接的节点，因此同一用例可能存在多种设计。

2.2.3 总线最大长度、网络拓扑、发射问题和所需数据速率

接下来，设计人员必须考虑系统所需的数据速率以及该速率对总线最大长度、所选网络拓扑和所生成发射的影响。传统上，RS-485 以 0kbps 到 10Mbps 的速率运行，但近期开发的一些器件可实现高达 50Mbps 的速率。不过，需要在速度和总线最大长度之间做出权衡。

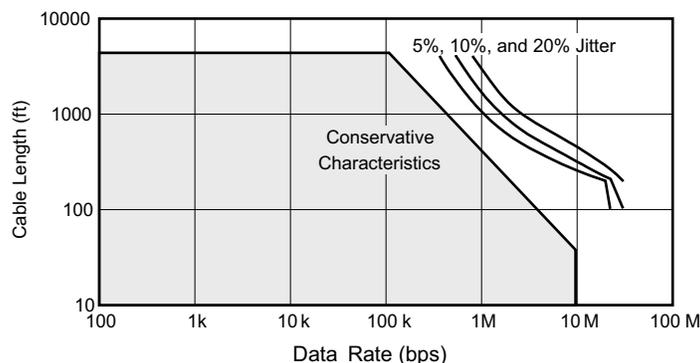


图 2-1. 典型 RS-485 电缆长度与数据速率性能间的关系

设计人员必须确定所需的最低速度是多少以及总线长度是否允许达到该速度。在某些情况下，可能需要添加 RS-485 中继器来克服此限制。网络拓扑问题使权衡变得更加复杂。在 RS-485 中，只会端接 2 个节点，因此任何额外的节点都通过末端接残桩连接到总线的主干线。如果这些残桩相对于差分信号的转换时间过长，它们将充当主总线的并行传输线。在这种情况下，为减轻这些影响而允许的残桩最大长度受收发器上升时间和信号通过传输介质的传播速度的影响。

菊花链系统将更大幅度地减少残桩长度以避免这些问题，这也是它成为优选方法的原因；但是，并非所有应用都支持菊花链，因此在选择拓扑时需要考虑末端接残桩长度。一般来说，器件速度越快，末端接残桩最大长度就越短。设计人员现在也应该考虑发射问题，而 RS-485 是一种 EMC 友好型接口标准，这是由于速度更高的平衡信号传输器件将增加更容易引起发射和 EMI 的信号高频能量含量。一些 RS-485 设计将需要添加额外的 EMI 保护，以增强稳健性。

2.2.4 双工

下一决策是器件的双工。全双工系统同时进行双向数据通信，从而增加了其总体吞吐量；而半双工系统允许双向数据通信，收发器要么主动驱动，要么处于监听模式。需要权衡的是，全双工设计需要 4 根导线，因为每个 IC 有两个差分对；而半双工设计只需要 2 根导线，因为只有一个差分对。

2.2.5 保护需求

设计人员还必须考虑是否有任何超出标准 RS-485 接口标准的额外保护需求。常见的保护需求包括 ESD 保护、电气快速瞬变 (EFT) 保护、浪涌保护和故障保护。所有这些设计要么可以集成在收发器内部，要么必须在差分总线上的外部添加。

2.2.6 RS-485 总线的其他特性

除了满足基本标准之外，许多 RS-485 器件还将具有其他特性。其中包括但不限于自动方向、输入失效防护保护（在总线开路、空闲和短路状态期间保持“R”输出已知）、极性校正、集成端接、灵活的电源轨、压摆率限制和数据总线供电等。要实现这些特定领域特性，可以选择具有所需功能的 IC 或使用外部电路实现最终电路。

2.3 IC 选型、应用设计和验证/鉴定

定义了系统的要求后，流程中接下来的三个步骤就很简单，主要以流程的第一步为指导。IC 选型流程将允许对不满足用例绝对需求的器件进行快速不合格鉴定。随着向 RS-485 系统添加每项额外要求，潜在的器件数量将减少，从而使许多器件无法在不同用例中使用。根据标准确定通用总线架构并最终完成系统定义后，经过定义和 IC 选型过程，实际应用设计已大部分完成。最后，还有验证和鉴定问题 - 最终用户可能进行 IC 和系统级鉴定，查看 IC 和系统是否按预期运行。这两个事件通常是分开的，在这种情况下，设计人员通常不必在多个工程中对同一器件进行重新鉴定，因此适合多个特定领域的器件有助于加速整个流程。

在明确了适当的要求后，最后三个概括的步骤就很简单了。然而，由于 RS-485 实施存在很大的可变性，即使是类似的用例也可能需要选择不同的 IC，这会增加设计和鉴定过程的复杂性，从而可能导致多个设计和额外的鉴定程序。

3 一种多系统设计：借助 THVD1424 实现灵活的 RS-485

3.1 灵活的多系统设计

前两节讨论了 RS-485 和传统设计流程。有充分证据表明，由于只需满足一组最基本的要求、使用案例非常广泛且符合 RS-485 标准的器件多种多样，类似系统的设计流程可能需要几乎完全重新设计，而无需考虑使用案例的细微变化。这可能会增加使用 RS-485 接口的设计人员所需的设计工作量。但是，如果某器件可以在各种使用情形下处理多种用例，从而只需要在各种使用案例中进行极少的 IC 鉴定和设计更改，则可以简化设计和 IC 选型过程。TI 最近推出了一款可以实现此用途的器件 - THVD1424。

3.2 使用 THVD1424 简化 RS-485 设计流程

THVD1424 是一款灵活的 RS-485 收发器，这意味着它可在一系列运行条件下用于多种使用案例。为了强调这一点，将 THVD1424 的规格与 RS-485 系统定义问题列表进行比较，以了解该器件如何与 RS-485 接口契合。

3.2.1 总线电压和逻辑电压电源 (VCC 和 VIO)

THVD1424 可以选择使用两个不同的电源，一个用于差分总线，一个用于与器件的控制器进行通信的逻辑引脚。VCC 接受 3V 至 5.5V 的电压以实现正常运行（这是 RS-485 应用的整个可能范围），其逻辑电源接受的电压范围为 1.65V 至 5.5V（支持 1.8V 控制器）。通过将 VCC 和 VIO 短接在一起，可将该器件配置为标准 3V 至 5.5V 器件。因此，任何典型的 RS-485 接口电源方案都可以与 THVD1424 搭配使用。

3.2.2 支持的通信节点数量以及动态或静态系统

THVD1424 是一款 1/8 单位负载器件，允许一条差分总线上最多有 256 个 1/8 单位负载器件。这通常是 RS-485 系统的上限，因此该器件可以融入多达 256 个节点的任何 RS-485 总线中。凭借其集成端接电阻，THVD1424 还可在动态系统中发挥作用。使用第 2.2 节中的 HVAC 示例，假设 50 节点总线将增加到 51 个节点，其中新的额外节点将变为终端节点。在传统的 RS-485 系统中，节点 49（未端接）的设计与节点 50（端接）不同，这意味着节点 51 需要符合节点 50 的设计，而节点 50 必须重新配置为类似于节点 49。这会增加现场技术人员在确定问题时出错的可能性，从而导致通信故障，进而导致系统停机。THVD1424 允许由逻辑引脚上的输入来控制端接，从而解决了该问题。它提供一种在未端接和端接之间更换节点的简单方法；这也减少了需要多个节点设计的问题。

3.2.3 最大总线长度、网络拓扑、数据速率和发射问题

如前文所述，总线最大长度、未端接残桩最大长度、网络拓扑和发射问题都取决于器件的数据速率。一般来说，较快的器件意味着较短的有效总线长度和较短的未端接残桩长度，这对 EMI 的影响更大。在传统设计中，不同的器件可以适应不同的速度分类，这意味着大多数速度都有一组为其提供服务的器件。另一方面，THVD1424 通过集成的可选压摆率限制选项来处理该问题。这是通过 1 个逻辑引脚进行控制，在保持低电平时，器件的输出高达 20Mbps，而在保持高电平时，器件的数据速率将降至最大 500Kbps。这使 THVD1424 能够处理速率高达 20Mbps 的更快 RS-485 用例。但在长度和/或发射敏感型系统中，THVD1424 还可以减慢转换速度，从而增加系统中的最大残桩长度、有效总线长度，并减少生成的更高频能量，因此有助于减少 EMI 问题。

3.2.4 双工

下一个问题是系统的双工问题。传统上，可选择半双工或全双工，而无需额外元件。THVD1424 没有此限制，因为通过简单的逻辑引脚，可以将器件配置为半双工或全双工通信模式，而无需额外的电路。可能有一个问题：半双工器件通常小于全双工器件 - 如果该设计只需要半双工器件，为什么它包含支持全双工的器件？这种担心是合理的 - 然而，THVD1424 在设计时就考虑到了这一问题，该器件采用 VQFN 封装，尺寸仅为 3mm x 3mm，而传统的半双工器件采用 8 引脚 SOIC 封装，尺寸为 4.9mm x 6mm，占用空间减小了三分之二以上。

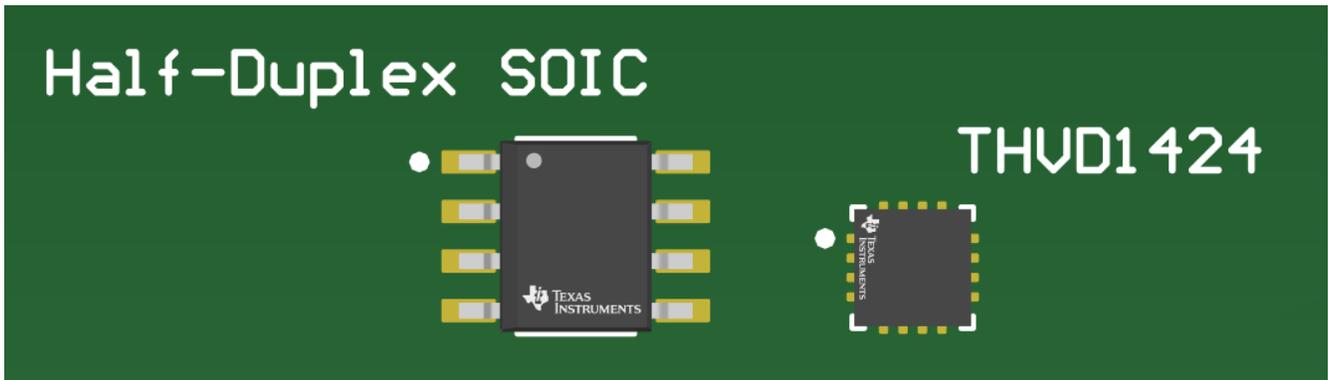


图 3-1. 标准半双工 RS-485 IC 封装与 THVD1424 封装

3.2.5 保护需求

THVD1424 还包含相关标准并不要求的基本级别额外保护，这将有助于减少需要外部保护的用例数量。在 ESD 保护方面，它包括差分总线引脚上的 $\pm 16\text{kV}$ HBM 保护、其他引脚上的 $\pm 4\text{kV}$ HBM 保护、 $\pm 1.5\text{kV}$ CDM 规范、IEC 61000-4-2 接触放电（差分总线和接地）值 $\pm 8\text{kV}$ 以及 $\pm 15\text{kV}$ 空气间隙放电。该器件还在总线端子上提供 $\pm 4\text{kV}$ EFT 保护，并在总线引脚上提供 $\pm 16\text{V}$ 电压保护。该器件提供高级别的 ESD 保护并添加了额外的保护，从而减少了需要外部元件的用例数量。仍然可以添加外部元件，以提高设计的稳健性。

3.2.6 附加特性

如本节中所述，THVD1424 还有其他特性，包括集成端接、集成 ESD 保护、集成 EFT 保护、压摆率限制、支持全双工和半双工以及允许单独的逻辑和 VCC 电源。将这些特性集成到一个器件中后，大多数 RS-485 应用都将在 THVD1424 的大量潜在用例范围内。THVD1424 仍保留了标准 RS-485 总线引脚，因此可将许多其他特性轻松添加到使用 THVD1424 的系统中，从而真正实现其灵活使用，并比其他 RS-485 器件支持更广泛的 RS-485 兼容用例。

4 总结

很明显，一个 THVD1424 RS-485 器件可应对 RS-485 设计流程中大多数可能的可变性问题，此流程不仅会减小不同应用设计之间的差异（单器件设计仅一处变更通常微不足道），还有可能节省器件鉴定时间，因为不需要为每个基于 RS-485 的新应用选择新器件。

5 参考文献

- 德州仪器 (TI)，[RS-485 设计指南](#) 应用手册。
- 德州仪器 (TI)，[THVD1424 具有集成式 120 欧姆可切换端接电阻和双工切换、压摆率控制功能的 3V 至 5.5V RS-485 收发器](#) 数据表。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司