



## 摘要

本应用手册可用作将 **TPS65219** 电源管理 IC (PMIC) 集成到为 AM243x Sitara™ 微控制器供电的系统中的指南。可订购器件型号比较表详细介绍了若干经出厂编程、可支持不同 AM243x 用例的 TPS65219 型号的配置。提供了示例电源图，以协助执行设计过程。

## 内容

1 引言	2
2 TPS65219 概述	2
2.1 TPS65219 功能方框图	3
3 TPS65219 型号	4
4 TPS6521904 为 AM243x 供电	5
4.1 TPS6521907 为 AM243x 供电	9
4.2 TPS6521908 为 AM243x 供电	13
5 参考文献	17

## 插图清单

图 2-1. TPS65219 功能方框图	3
图 4-1. TPS6521904 为 AM243x 供电	6
图 4-2. TPS6521904 上电序列	7
图 4-3. TPS6521904 断电序列	8
图 4-4. TPS6521907 为 AM243x 供电	10
图 4-5. TPS6521907 上电序列	11
图 4-6. TPS6521907 断电序列	12
图 4-7. TPS6521908 为 AM243x 供电	14
图 4-8. TPS6521908 上电序列	15
图 4-9. TPS6521908 断电序列	16

## 表格清单

表 2-1. TPS65219 电源资源	2
表 3-1. TPS65219 型号比较表	4

## 商标

Sitara™ is a trademark of Texas Instruments.

Arm® is a registered trademark of Arm Ltd.

所有商标均为其各自所有者的财产。

## 1 引言

TPS65219 PMIC 是成本低廉且结构紧凑的解决方案，经过特别设计，可为 AM243x 微控制器及其主要外设供电。TPS65219 PMIC 映射灵活，提供若干出厂编程的型号，以支持不同的 AM243x 用例。AM243x 是 Sitara™ 系列 Arm® 处理器中的一种，为广泛的工业、企业和通信应用提供高度灵活的实时和低延迟处理。这些处理器具有一系列型号，每个型号最多具有四个 Arm® Cortex®-R5F 内核。为 AM243x 系列等微控制器供电需满足各种要求，例如充足的电流余量、严格的瞬变要求，以及许多可完全控制以实现上电和断电时序的电源轨。

## 2 TPS65219 概述

TPS65219 PMIC 包含七个稳压器，3 个降压稳压器和 4 个低压降稳压器 (LDO)。Buck1 降压转换器能够支持高达 3.5A 的电流，其余的降压稳压器每个可支持 2A 电流。LDO1 和 LDO2 (2×400mA) 可配置为负载开关和旁路模式，以支持 SD 卡动态电压，而 LDO3 和 LDO4 (2×300mA) 可配置为负载开关。PMIC 的 VIN 范围在 2.5V 至 5.5V 之间，可以支持通用的 3.3V 或 5V 系统电压。TPS65219 的额定环境温度范围为 -40°C 至 +105°C。TPS65219 PMIC 具有一个 I2C 接口、三个 GPIO 引脚和三个多功能引脚，可提供完整的电源组，为 AM243x 以及许多其他 SoC 和 FPGA 供电。

**表 2-1. TPS65219 电源资源**

	输入电压	输出电压	电流功能	注释
BUCK1	2.5V - 5.5V	0.6V - 3.4V	3.5A	
BUCK2	2.5V - 5.5V	0.6V - 3.4V	2A	
BUCK3	2.5V - 5.5V	0.6V - 3.4V	2A	<ul style="list-style-type: none"> <li>• 2.3MHz 准固定频率。</li> <li>• 支持低 IQ/自动 PFM 和强制 PWM 模式。</li> <li>• 可编程电源时序和默认电压</li> <li>• 集成了电压监控器，可实现欠压保护</li> <li>• 支持动态电压调节（为 AM243x 供电时不需要）</li> </ul>
LDO1	1.5V - 5.5V	0.6V - 3.4V	400mA	
LDO2	1.5V - 5.5V	0.6V - 3.4V	400mA	<ul style="list-style-type: none"> <li>• 可配置为负载开关和旁路模式，支持 SD 卡</li> <li>• 集成了电压监控器，可实现欠压保护</li> </ul>
LDO3	2.5V - 5.5V	1.2V - 3.3V	300mA	<ul style="list-style-type: none"> <li>• 可配置为负载开关</li> </ul>
LDO4	2.5V - 5.5V	1.2V - 3.3V	300mA	<ul style="list-style-type: none"> <li>• 集成了电压监控器，可实现欠压保护</li> </ul>

## 2.1 TPS65219 功能方框图

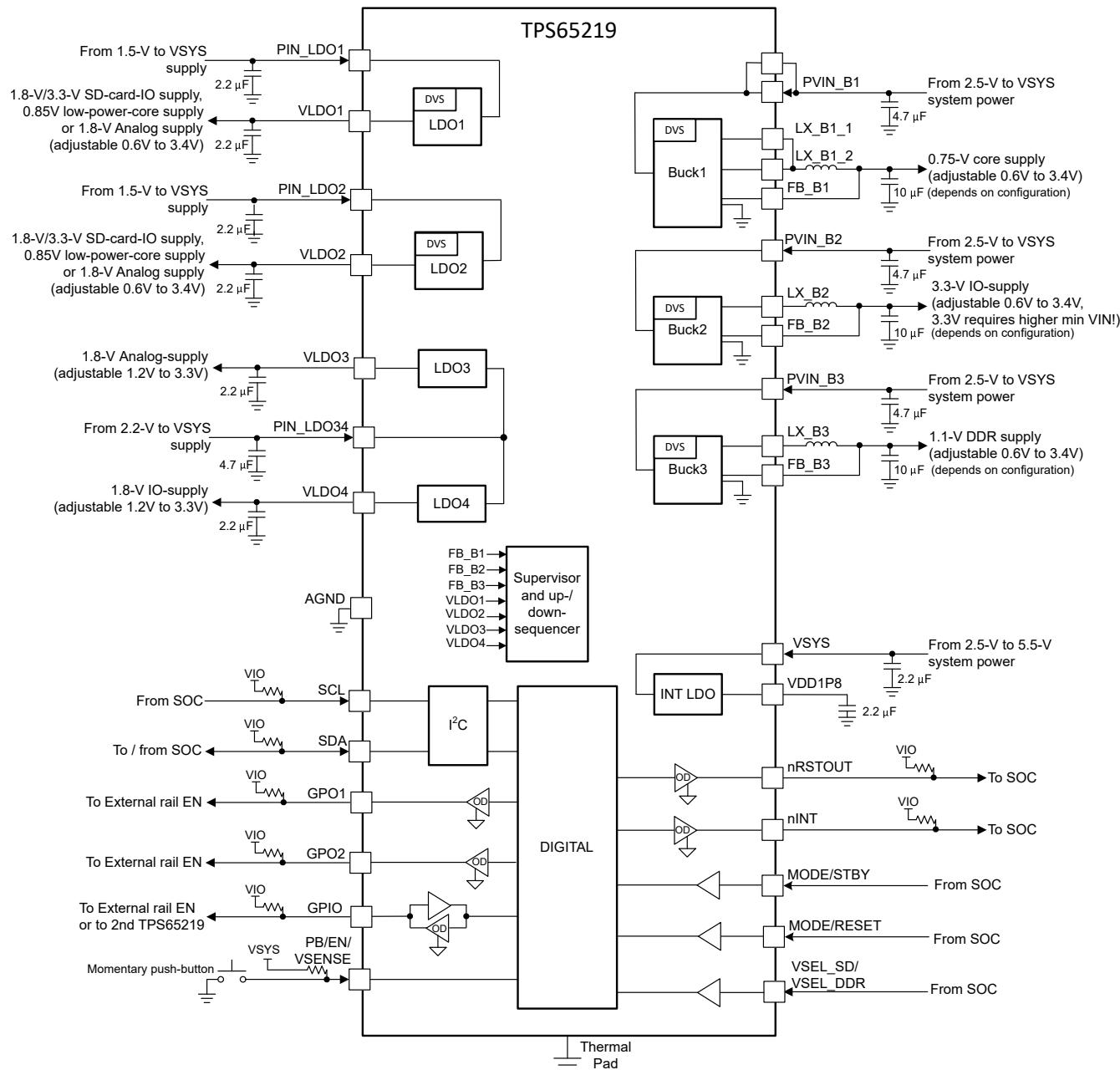


图 2-1. TPS65219 功能方框图

### 3 TPS65219 型号

TPS65219 PMIC 共有三种不同的可订购器件型号 (OPN)，经出厂编程，可为 AM243x 供电。应根据用例和设计要求选择合适的 OPN。[表 3-1](#) 比较了每个电源轨输出电压的 NVM 配置与数字引脚以及封装选项的配置。如需其他详细信息，请参考 Ti.com 上的器件数据表和技术参考手册 (TRM)。

请注意，AM243x 采用 ALX 封装和 ALV 封装。AM243x ( ALX 封装 ) 封装尺寸为 11mm × 11mm，不支持 LPDDR4 或 DDR4 存储器。AM243x ( ALV 封装 ) 封装尺寸为 17.2mm × 17.2mm，其优点是与 AM64x 引脚对引脚兼容。本应用手册中详细介绍的三款 TPS65219 可订购产品针对 AM243x ( ALV 封装 ) 进行了优化。

如果使用 AM243x ( ALX 封装 )，则建议使用 [LP87334DRHDR PMIC](#) 作为 AM243x 内核电源轨的优化电源解决方案。有关该电源解决方案的更多详细信息，请参阅 [使用 LP8733xx 和 TPS65218xx PMIC 为 AM64x 和 AM243x Sitara 处理器供电](#) 应用手册的第 5.3 节。如果 AM243x ( ALX 封装 ) 用于具有多个外设的系统，我们建议用户对 TPS65219 进行编程，从而为 AM243x 内核电源轨和其他外设供电。

**表 3-1. TPS65219 型号比较表**

		TPS6521904	TPS6521907	TPS6521908
用例	Vsys	3.3V	5V	3.3V
	支持外部存储器	DDR4	DDR4	LPDDR4
BUCK1	Vout	0.85V	0.85V	0.85V
	带宽	高带宽	高带宽	高带宽
BUCK2	Vout	1.8V	3.3V	1.8V
	带宽	高带宽	高带宽	高带宽
BUCK3	Vout	1.2V	1.2V	1.1V
	带宽	高带宽	高带宽	高带宽
LDO1	Vout	3.3V ( 旁路 )	3.3V ( 旁路 )	3.3V ( 旁路 )
LDO2	Vout	1.8V ( 旁路 )	1.8V	1.2V ( 默认禁用 )
LDO3	Vout	1.8V	1.8V	1.8V
LDO4	Vout	2.5V	2.5V	2.5V
GPIO	GPO1	禁用	启用	禁用
	GPO2	启用	禁用	启用
	GPIO	禁用	禁用	禁用
	多器件	禁用	禁用	禁用
MODE_RESET	配置	热复位	热复位	热复位
MODE_STANDBY	配置	模式和待机	模式和待机	模式和待机
VSEL_SD_DDR	配置	SD	SD	SD
	极性	高电平 = VOUT 低电平 = 1.8V	高电平 = VOUT 低电平 = 1.8V	高电平 = VOUT 低电平 = 1.8V
	电源轨	LDO1	LDO1	LDO1
EN_PB_VSENSE	配置	按钮	启用	启用
首次电源检测 [1]	FSD 配置	启用	启用	启用
可订购器件型号	封装尺寸为 5 × 5mm	TPS6521904RHBR	TPS6521907RHBR	TPS6521908RHBR
	封装尺寸为 4 × 4mm	TPS6521904RSMR	不适用	不适用
技术参考手册		<a href="#">TPS6521904 TRM</a>	<a href="#">TPS6521907 TRM</a>	

[1] 首次电源检测支持一施加电源电压即上电，即使 EN/PB/VSENSE 引脚为 OFF\_REQ 状态。FSD 可与任何 ON 请求配置 ( EN、PB 或 VSENSE ) 结合使用。首次上电时，将 EN/PB/VSENSE 引脚视为具有有效的 ON 请求。

## 4 TPS6521904 为 AM243x 供电

用例 : VSYS=3.3V , DDR4 存储器

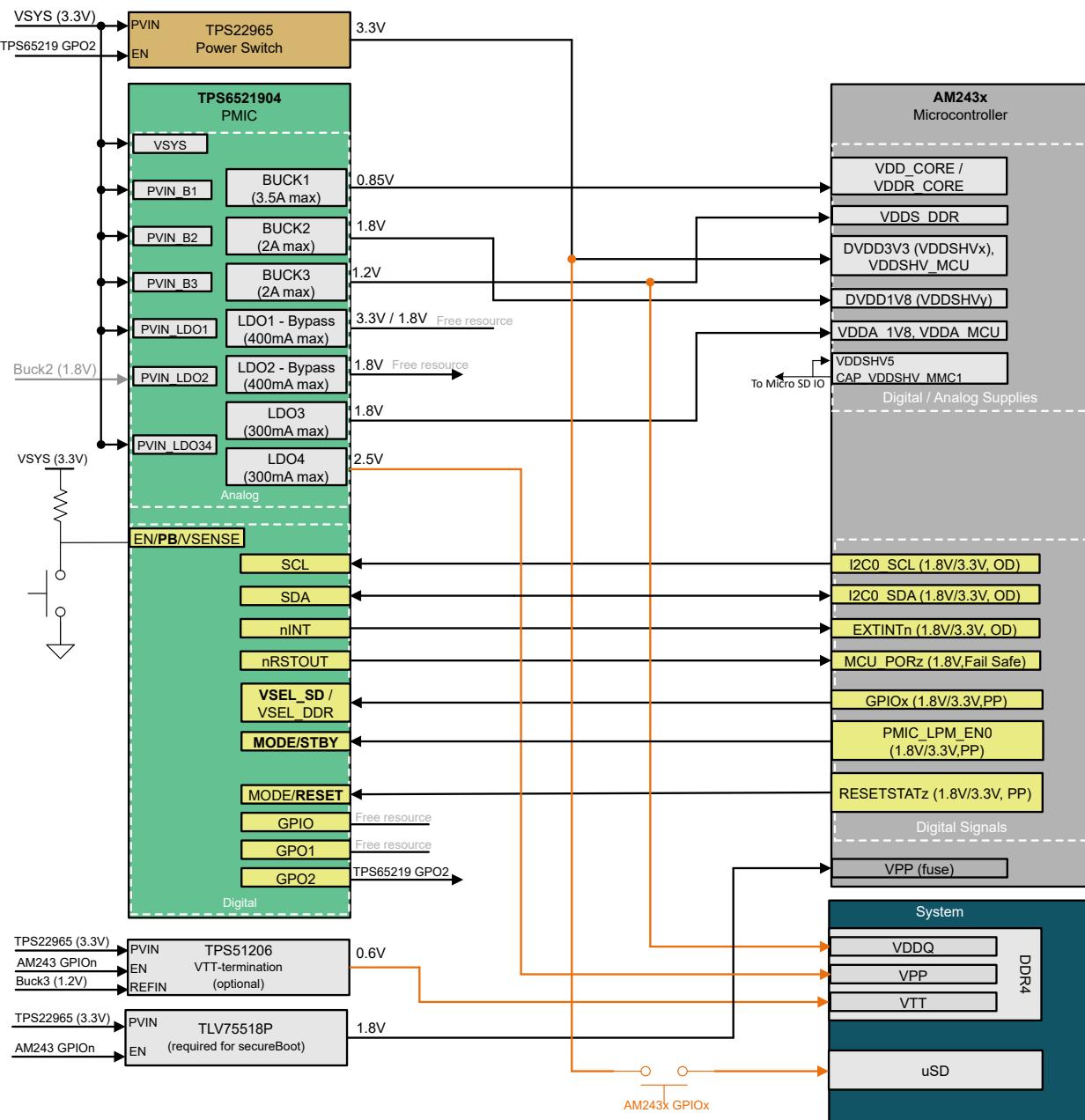
图 4-1 展示了在具有 3.3V 输入电源和 DDR4 存储器的系统中 TPS6521904 型号为 AM243x 供电的原理图。

来自前置稳压器的 3.3V 连接到参考系统的主输入电源 (VSYS) , 降压转换器 (PVIN\_Bx) , 以及 LDO1、LDO3 和 LDO4 ( PVIN\_LDO1、PVIN\_LDO34 ) 的电源输入。3.3V 来自前置稳压器 , 可与电源开关结合 , 为 3.3V VDDSHVx IO 域供电。Buck1、Buck2 和 LDO3 为 AM243x 处理器的其余内核电源轨供电。Buck3 和 LDO4 支持为 DDR4 存储器供电所需的电压。

LDO1 和 LDO2 是可自由使用、用于外部外设 ( 例如 I/O 所需的 3.3V 电源轨以及用于以太网 PHY 的额外 2.5V 电源轨 ) 的电源。LDO1 配置为旁路 , 支持在 3.3V 和 1.8V 之间动态变化。LDO1 上的电压变化可由 I2C 触发 , 或将 VSEL\_SD 引脚设为高电平 (LDO1=3.3V) 或低电平 (LDO1=1.8V) 来触发。GPIO 和 GPO1 是可自由使用的数字资源 , 默认情况下被禁用 , 可根据需要通过 I2C 启用。GPO2 经过预编程 , 可在上电序列的第二个阶段启用 , 持续时间为 6ms 。它可用于启用外部电源开关 , 满足处理器序列要求。必须为开关选择适当的电气规格 , 在第二个阶段的 6ms 内提供稳定的输出电压 ( 在 PMIC 启动上电序列的下一阶段之前 ) 。TPS6521904 已预先编程 , 但保留了作为 NVM 器件的用户可编程功能 , 允许完全定制输出电压、时序、GPIO 控制等 , 以最好地满足系统需求。

图 4-2 和图 4-3 展示了 TPS6521904 上编程的上电和断电序列。

## TPS6521904 为 AM243x 供电



## Routing Descriptors

— PMIC & AM243x  
 — PMIC & Peripherals

## Domain Descriptors

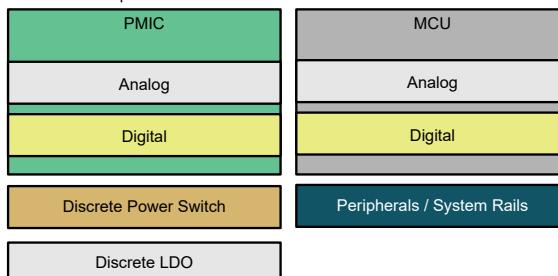


图 4-1. TPS6521904 为 AM243x 供电

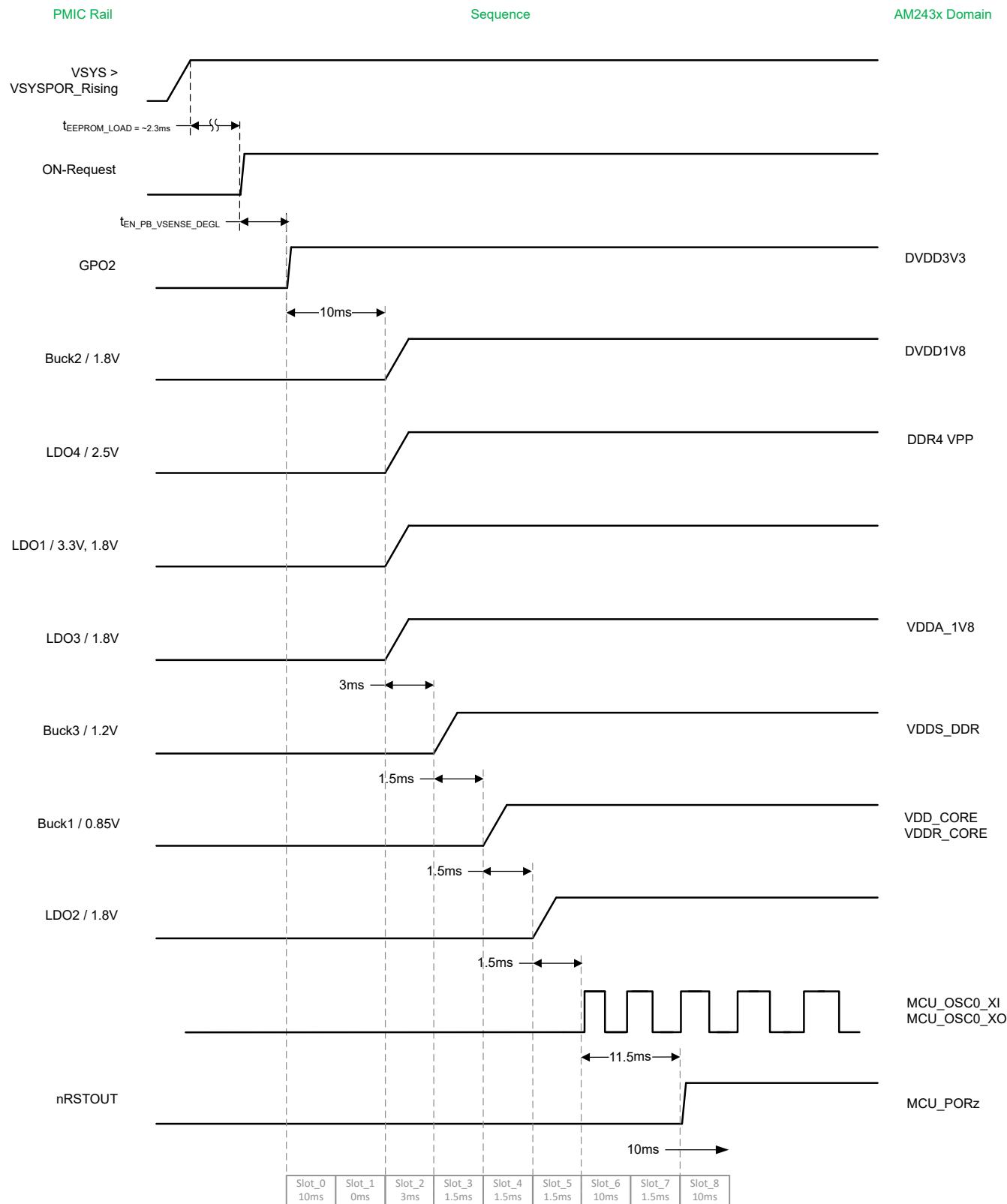


图 4-2. TPS6521904 上电序列

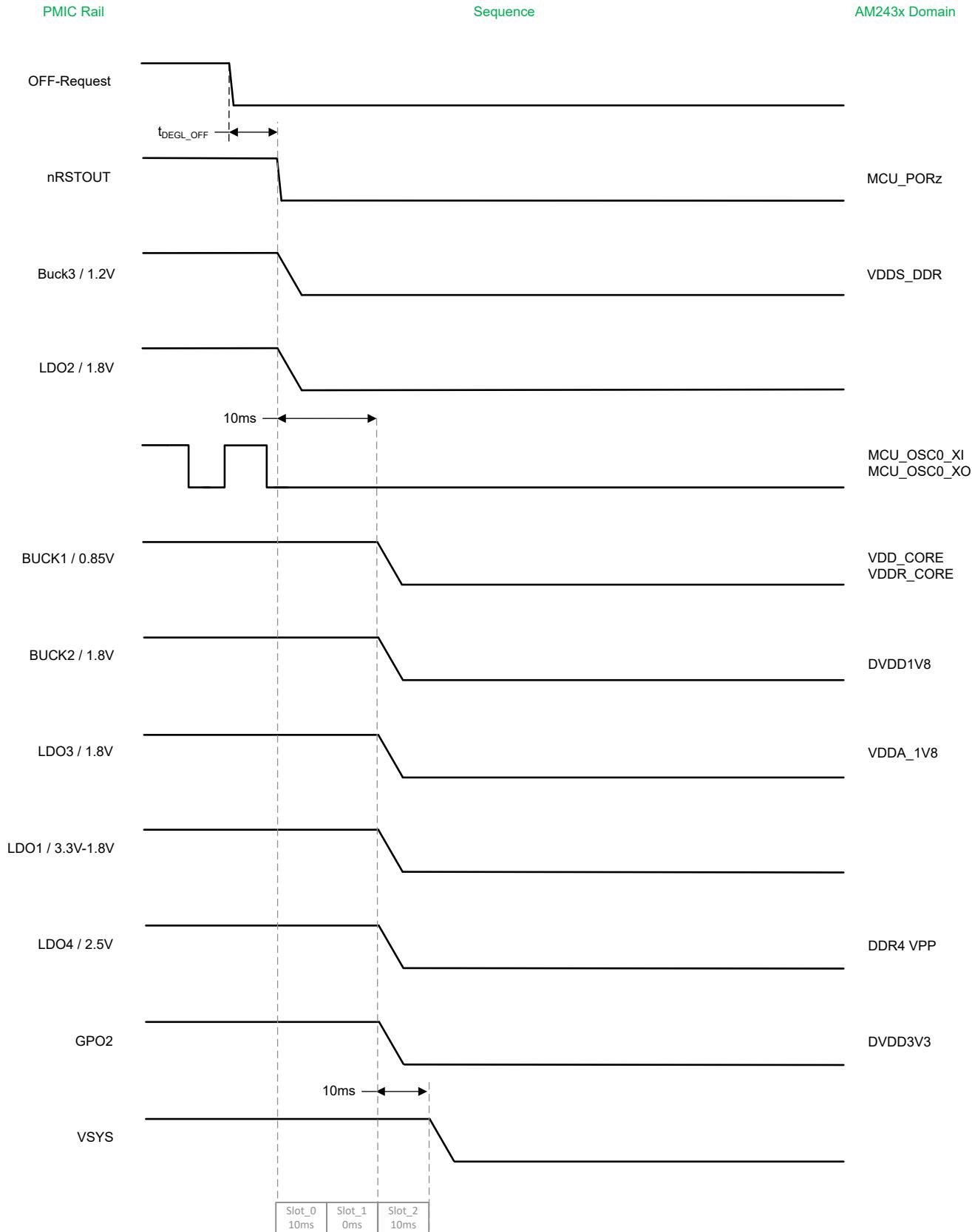


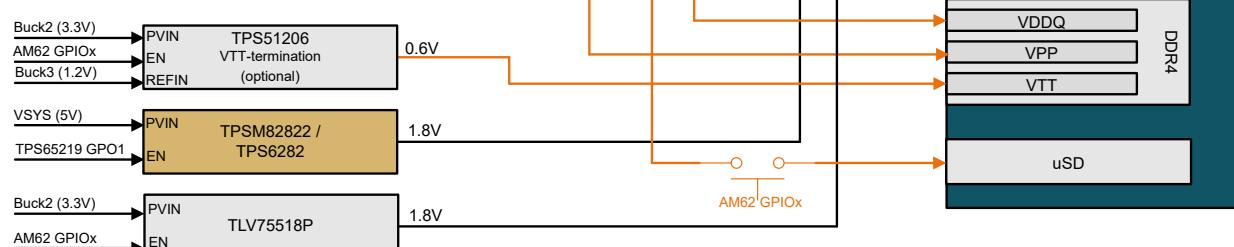
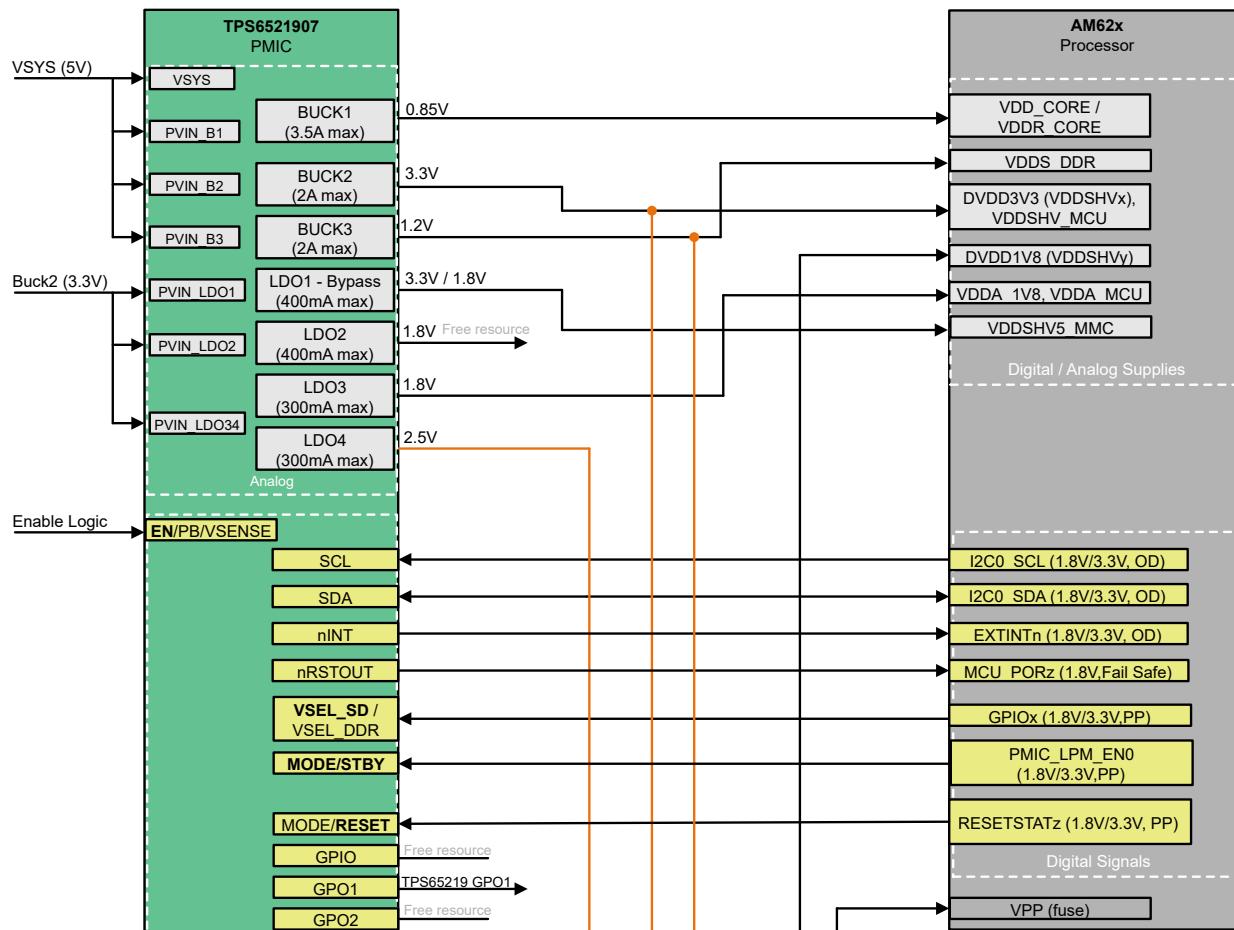
图 4-3. TPS6521904 断电序列

## 4.1 TPS6521907 为 AM243x 供电

用例 : VSYS=5V , DDR4 存储器

图 4-4 展示了在具有 5V 输入电源和 DDR4 存储器的系统中 TPS6521907 型号为 AM243x 微控制器供电的原理图。5V 来自前置稳压器，与参考系统主输入电源 (VSYS) 连接，并连接到降压转换器的电源输入 (PVIN\_Bx)。Buck1、Buck2 和 Buck3 用于为 VDD\_CORE 供电，分别为 0.85V、3.3V VDDSHVx IO 和 DDR IO。由于 Buck2 (3.3V PMIC 电源轨) 编程为在上电序列中首先斜升，可用作一些 LDO 的输入电源，从而最大限度地减少功耗。LDO3 支持 1.8V 模拟域，LDO4 支持 2.5V VPP，用于 DDR4 存储器。此电源解决方案需要外部分立式降压稳压器来提供 1.8V VDDSHV IO 域。此外部分立式稳压器可使用 PMIC 的 GPO1 启用。TPS6521901 经过预编程，可在上电序列的第二个阶段启用 GPO1，持续时间为 10ms。外部分立式稳压器必须斜升并在第二个阶段的 10ms 内达到稳定的输出电压 (在 PMIC 启动上电序列的第三个阶段之前)。

LDO1 和 LDO2 是可自由使用、用于外部外设 (例如 I/O 所需的 3.3V 电源轨) 的电源。LDO1 配置为旁路，支持在 3.3V 和 1.8V 之间动态变化。LDO1 上的电压变化可由 I2C 触发，或将 VSEL\_SD 引脚设为高电平 (LDO1=3.3V) 或低电平 (LDO1=1.8V) 来触发。其余的两个通用引脚 (GPIO 和 GPO2) 是可自由使用的数字资源，默认情况下被禁用，可在 PMIC 完成上电序列后通过 I2C 启用。TPS6521907 已预先编程，但保留了作为 NVM 器件的用户可编程功能，允许完全定制输出电压、时序、GPIO 控制等，以最好地满足系统需求。图 4-5 和图 4-6 展示了 TPS6521907 上编程的上电和断电序列。



**Note**

If the expected total current on the 1.8V IO domain is lower than 400mA, then LDO2 can be used instead of the external 1.8V discrete Buck that is enabled with GPO1

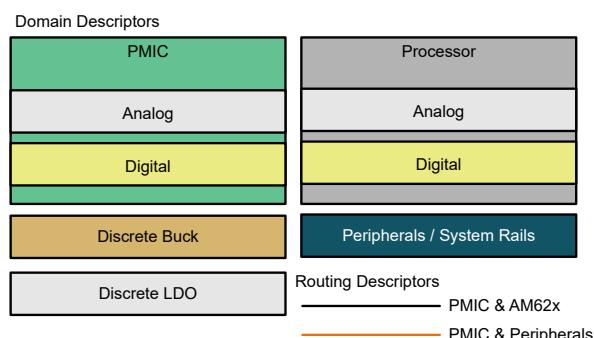


图 4-4. TPS6521907 为 AM243x 供电

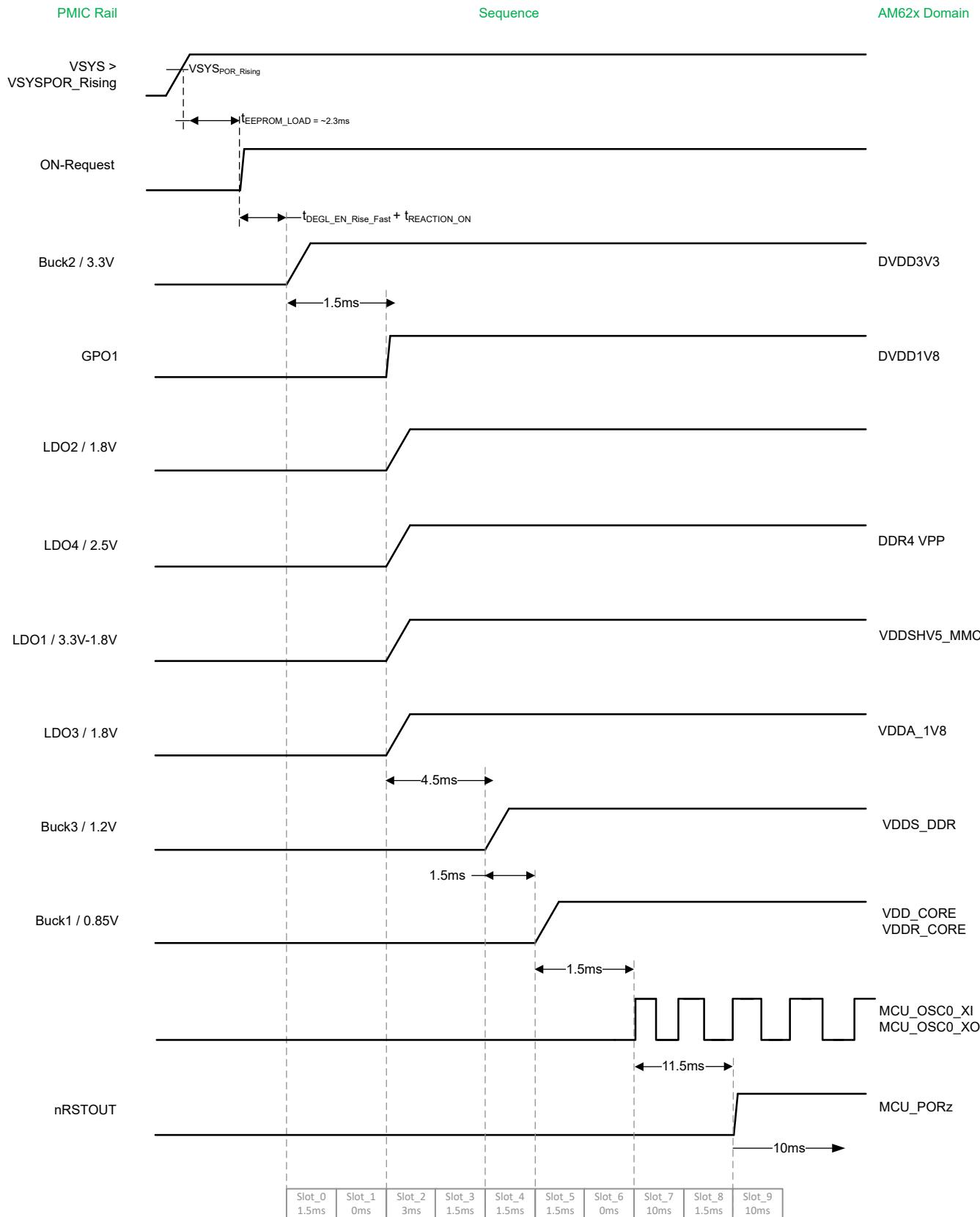


图 4-5. TPS6521907 上电序列

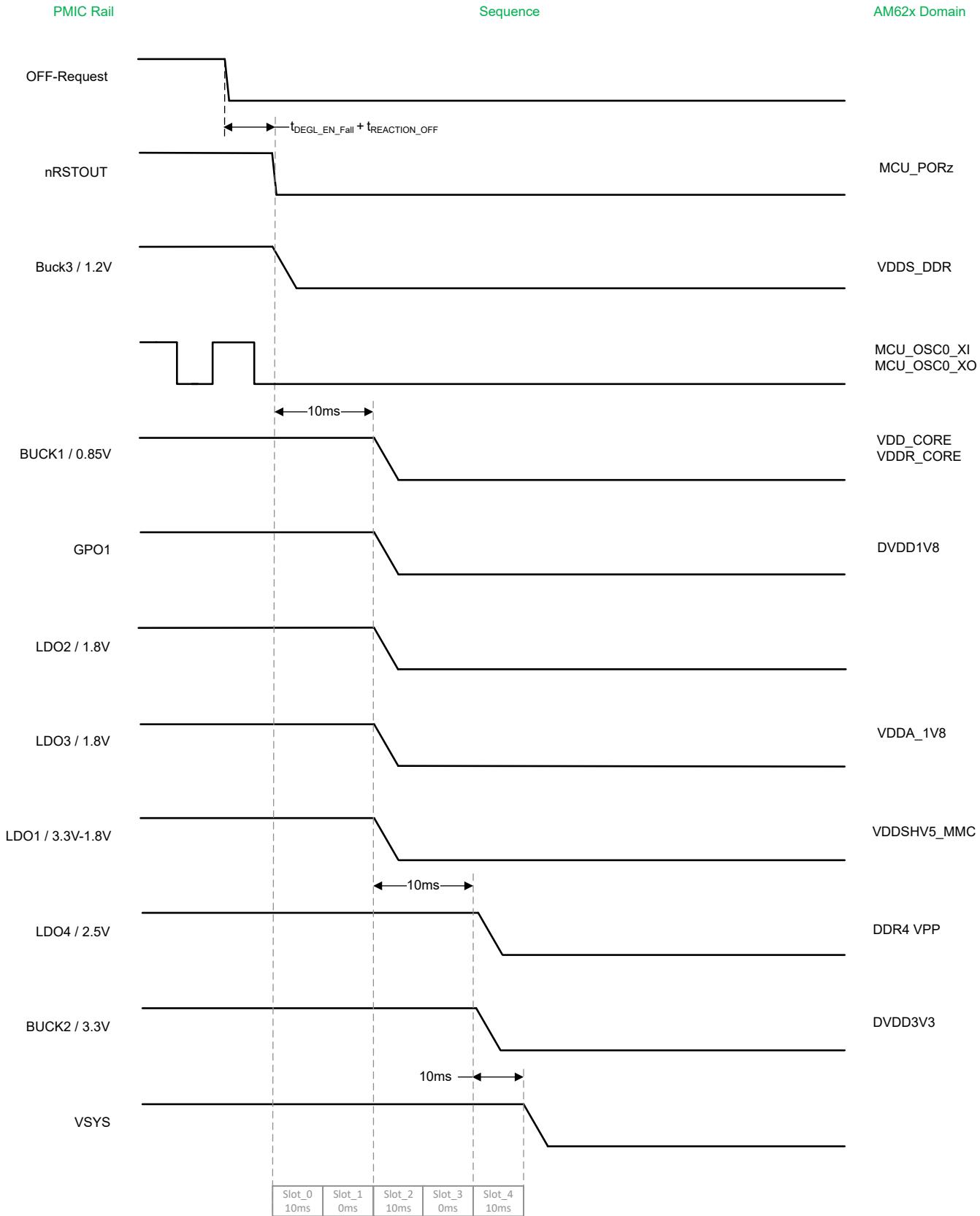


图 4-6. TPS6521907 断电序列

## 4.2 TPS6521908 为 AM243x 供电

用例 : VSYS=3.3V , LDDR4 存储器

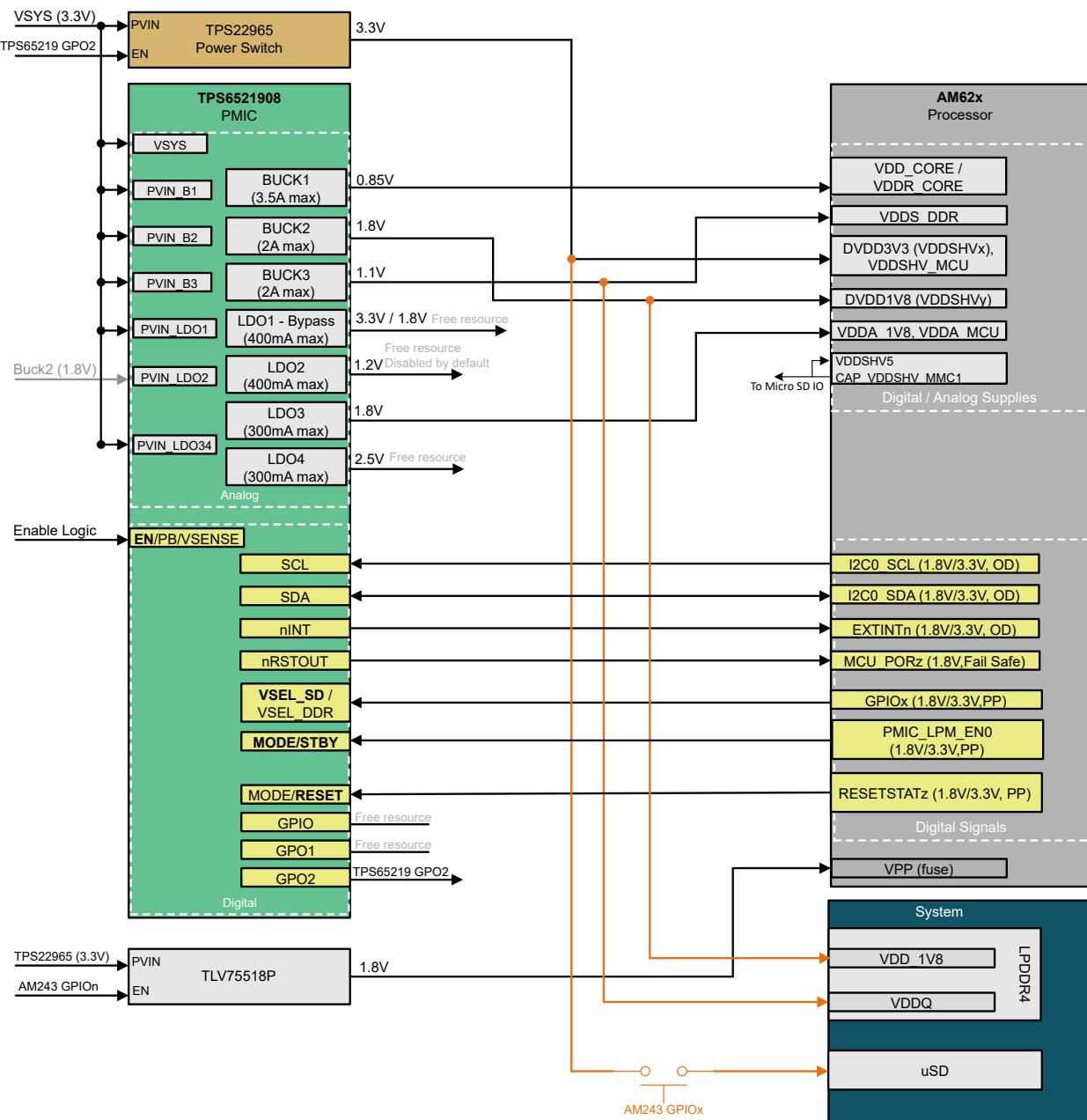
图 4-7 展示了在具有 3.3V 输入电源和 LDDR4 存储器的系统中 TPS6521908 型号为 AM243x 微控制器供电的原理图。

来自前置稳压器的 3.3V 连接到参考系统的主输入电源 (VSYS) , 降压转换器 (PVIN\_Bx) , 以及 LDO1、LDO3 和 LDO4 ( PVIN\_LDO1、PVIN\_LDO34 ) 的电源输入。3.3V 来自前置稳压器 , 可与电源开关结合 , 为 3.3V VDDSHVx IO 域供电。Buck1、Buck2 和 LDO3 为 AM243x 处理器的其余内核电源轨供电。Buck2 和 Buck3 支持 DDR4 存储器供电所需的电压。

LDO1、LDO2 和 LDO4 是可自由使用、用于外部外设 ( 例如 I/O 所需的 3.3V 电源轨以及用于以太网 PHY 的额外 2.5V 电源轨 ) 的电源。上电和断电顺序中默认启用 LDO1 和 LDO4 , 默认禁用 LDO2 。 LDO1 配置为旁路 , 支持在 3.3V 和 1.8V 之间动态变化。 LDO1 上的电压变化可由 I2C 触发 , 或将 VSEL\_SD 引脚设为高电平 (LDO1=3.3V) 或低电平 (LDO1=1.8V) 来触发。 GPIO 和 GPO1 是可自由使用的数字资源 , 默认情况下被禁用 , 可根据需要通过 I2C 启用。 GPO2 经过预编程 , 可在上电序列的第二个阶段启用 , 持续时间为 6ms 。它可用于启用外部电源开关 , 满足处理器序列要求。必须为开关选择适当的电气规格 , 在第二个阶段的 6ms 内提供稳定的输出电压 ( 在 PMIC 启动上电序列的下一阶段之前 ) 。 TPS6521908 已预先编程 , 但保留了作为 NVM 器件的用户可编程功能 , 允许完全定制输出电压、时序、 GPIO 控制等 , 以最好地满足系统需求。

图 4-8 和图 4-9 展示了 TPS6521908 上编程的上电和断电序列。

TPS6521904 为 AM243x 供电


**Routing Descriptors**

- PMIC & AM243x
- PMIC & Peripherals

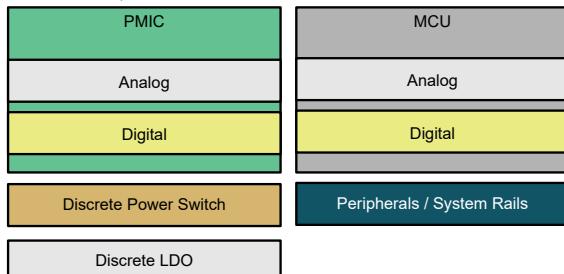
**Domain Descriptors**


图 4-7. TPS6521908 为 AM243x 供电

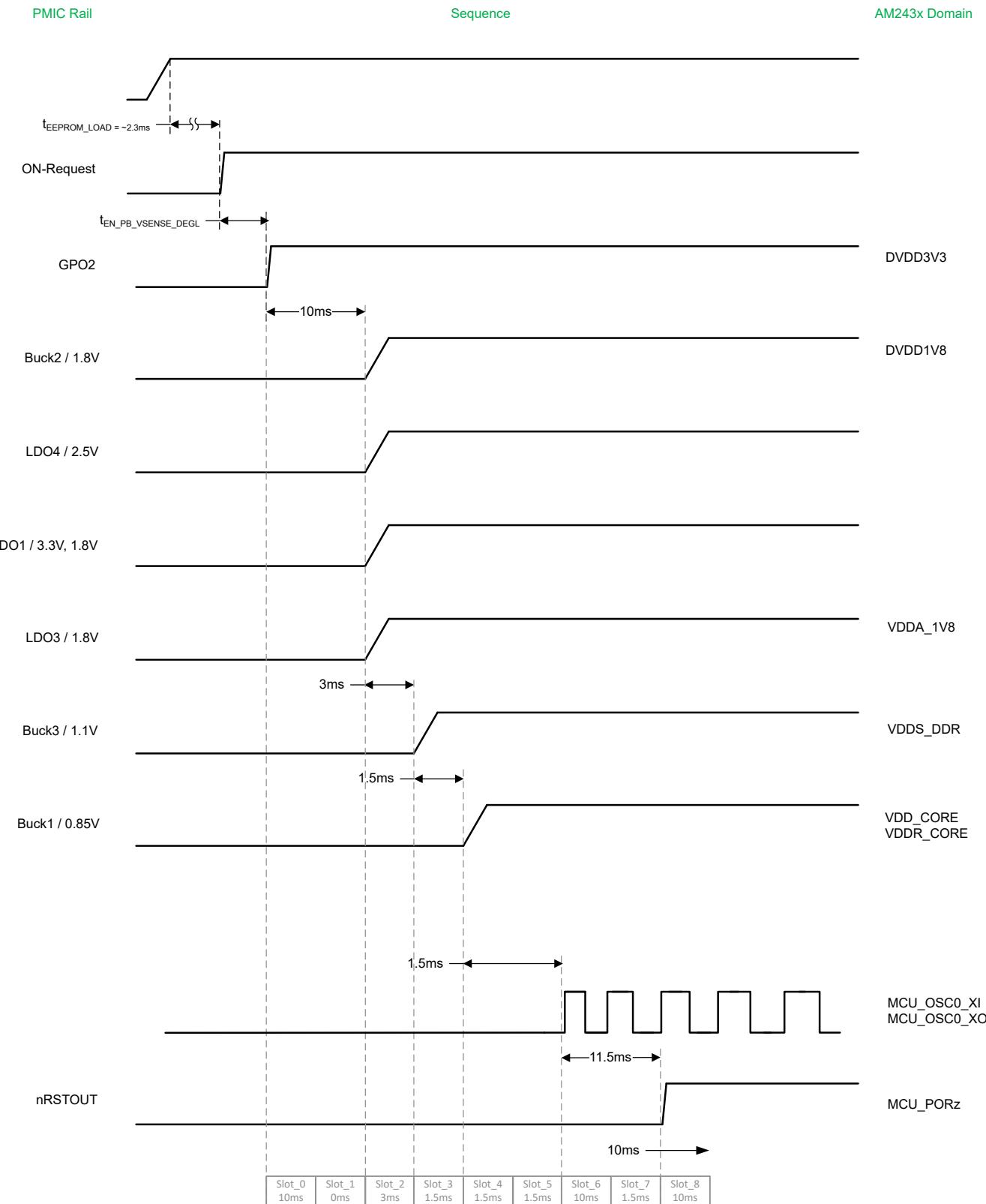


图 4-8. TPS6521908 上电序列

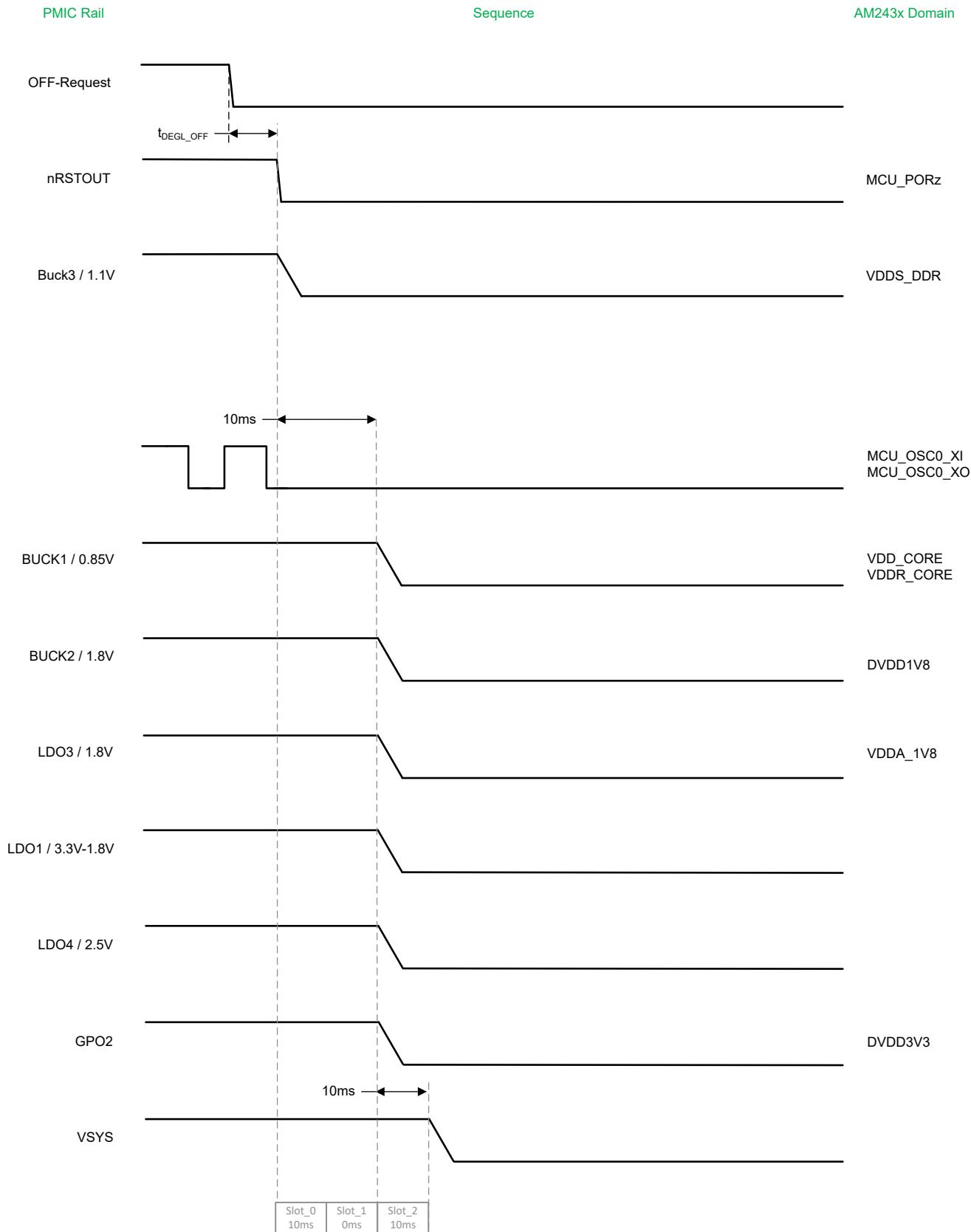


图 4-9. TPS6521908 断电序列

## 5 参考文献

1. 德州仪器 (TI) , [TPS65219 适用于 ARM Cortex—A53 处理器和 FPGA 的集成电源管理 IC 数据表。](#)
2. 德州仪器 (TI) , [AM243x Sitara™ 微控制器 数据表。](#)

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023, 德州仪器 (TI) 公司