

摘要

此应用报告记录了不同 TI 处理器上可用的 PRU 子系统之间的特性差异。

内容

1 引言	2
1.1 PRU-ICSS：可编程实时单元和工业通信子系统.....	2
1.2 PRU_ICSSG：可编程实时单元和工业通信子系统 - 千兆位.....	2
1.3 PRUSS：可编程实时单元子系统.....	2
1.4 PRU 子系统特性比较.....	3
2 PRU-ICSS 特性比较	4
3 PRU_ICSSG 特性比较	5
4 PRUSS 特性	6
5 参考文献	7
6 修订历史记录	7

表格清单

表 1-1. PRU 子系统特性比较.....	3
表 2-1. PRU-ICSS 特性比较.....	4
表 3-1. 不同器件的 PRU_ICSSG 特性比较.....	5
表 4-1. PRUSS 特性.....	6

商标

所有商标均为其各自所有者的财产。

1 引言

可编程实时单元 (PRU) 是一个小型处理器内核，与 IO 子系统紧密集成，可对 IO 引脚进行低延迟控制。TI Sitara 系列器件提供三种类型的 PRU 子系统。

1.1 PRU-ICSS：可编程实时单元和工业通信子系统

可编程实时单元和工业通信子系统 (PRU-ICSS) 由两个 32 位 RISC 内核 (PRU)、共享数据、指令存储器、内部外设模块以及中断控制器 (INTC) 组成。凭借 PRU 的可编程特性及其对引脚 (IO)、事件和所有片上系统 (SoC) 资源的访问权限，该子系统可以灵活地实现快速实时响应、专用数据处理操作以及定制外设接口，并灵活地减轻 SoC 其他处理器内核的任务负载。

提供 PRU-ICSS 功能的器件包括 AM263x、AM335x、AM437x、AM57x 和 K2G。

1.2 PRU_ICSSG：可编程实时单元和工业通信子系统 - 千兆位

可编程实时单元和工业通信子系统 - 千兆位 (PRU_ICSSG) 可视为 PRU-ICSS 的超集。除了所有 PRU-ICSS 特性之外，PRU_ICSSG 还添加了两个辅助可编程实时单元 (RTU) 内核，两个传输 PRU (TX_PRU) 内核、宽边存储器，具有任务管理器的事件管理，数据处理和数据移动加速器，以及新外设 (例如 PWM)。

提供 PRU_ICSSG 功能的器件包括 AM65x、AM64x 和 AM243x。

1.3 PRUSS：可编程实时单元子系统

可编程实时单元子系统 (PRUSS) 由两个 32 位 RISC 内核 (PRU)、共享数据、指令存储器、内部外设模块以及中断控制器 (INTC) 组成。凭借 PRU 内核的可编程特性及其对引脚、事件和所有器件资源的访问权限，该子系统可以灵活地实现快速实时响应、专用数据处理操作以及定制外设接口，并灵活地减轻器件其他处理器内核的任务负载。

不支持工业通信子系统特性，包括以太网 (MII 信号和 MDIO 信号未引脚输出)

提供 PRUSS 功能的器件包括 AM62x。

1.4 PRU 子系统特性比较

表 1-1 显示了 PRU 子系统的高级特性。后续小节显示了支持给定子系统类型的每种器件之间的特性差别。有关更详细的比较信息，请参阅 [PRU-ICSS/PRU_ICSSG 迁移指南](#)。

表 1-1. PRU 子系统特性比较

	特性	PRUSS	PRU-ICSS	PRU_ICSSG
一般 PRU 规格	PRU 内核	有	是	有
	RTU_PRU (辅助 PRU) 内核	否	否	是
	TX PRU (发送 PRU) 内核	否	否	是
	IRAM (每个 PRU/RTU_PRU/TX_PRU 内核)	有	是	有
	DRAM (每个 PRU-ICSS/PRU_ICSSG 2 个 DRAM)	有	是	有
	共享 DRAM	有	是	有
	INTC	有	是	有
通用输入	直接输入	有	是	有
	16 位并行采集	有	是	有
	28 位移位	有	是	有
	3 通道外设接口 (EnDAT)	否	视器件而定	是
	9 通道 Sigma Delta	否	视器件而定	是
通用输出	直接输出	有	是	有
	移出	有	是	有
加速器：数据处理	MPY/MAC	有	是	有
	循环冗余校验 (CRC) 16/32	是	视器件而定	是
	高速缓存	有	是	有
	IPC 高速缓存	否	否	是
	宽边 RAM	否	否	是
	BSWAP	否	否	是
	SUM32	否	否	是
	任务管理器	否	否	是
	自旋锁	否	否	是
	过滤数据库 (FDB)	否	否	是
加速器：数据移动	XFR2VBUS	是	否	是
	PSI TX & RX	否	否	是
	XFR2TR	否	否	是
外设	UART	有	是	有
	eCAP	有	是	有
	IEP	有	是	有
	MII_RT 或 MII_G_RT	否	是 (MII)	是 (MII/RGMII)
	MDIO	否	有	有
	SGMII	否	否	视器件而定
	PWM	否	否	是

2 PRU-ICSS 特性比较

表 2-1. PRU-ICSS 特性比较

特性	AM335x	AM437x		AM570x	AM571x	AM572x	AM574x	K2G	AM263x
	PRU-ICSS1	PRU-ICSS1	PRU-ICSS0	2 个 PRU-ICSS (1)	2 个 PRU-ICSS (1)	2 个 PRU-ICSS (1)	2 个 PRU-ICSS (1)	2 个 PRU-ICSS (1)	1 个 PRU-ICSS
PRU 内核数	2	2	2	2	2	2	2	2	2
最大频率	200MHz	225MHz (2)	225MHz (2)	200MHz	200MHz	200MHz	200MHz	200MHz	200MHz
IRAM 大小 (每个 PRU 内核)	8KB	12 KB	4KB	12 KB	12 KB	12 KB	12 KB	16KB	12 KB
DRAM 大小 (每个 PRU-ICSS 2 个 DRAM)	8KB	8KB	4KB	8KB	8KB	8KB	8KB	8KB	8KB
共享 DRAM 大小	12 KB	32KB	0 KB	32KB	32KB	32KB	32KB	64KB 带 ECC	32KB
通用输入 (每个 PRU 内核)	直接; 或 16 位并行采集; 或 28 位移位	直接; 或 16 位并行采集; 或 28 位移位; 或 3 通道 EnDat 2.2; 或 9 通道 Sigma Delta	直接; 或 16 位并行采集; 或 28 位移位; 或 3 通道 EnDat 2.2; 或 9 通道 Sigma Delta	直接; 或 16 位并行采集; 或 28 位移位; 或 3 通道 EnDat 2.2; 或 9 通道 Sigma Delta	直接; 或 16 位并行采集; 或 28 位移位; 或 3 通道 EnDat 2.2; 或 9 通道 Sigma Delta	直接; 或 16 位并行采集; 或 28 位移位	直接; 或 16 位并行采集; 或 28 位移位; 或 3 通道 EnDat 2.2; 或 9 通道 Sigma Delta	直接; 或 16 位并行采集; 或 28 位移位; 或 3 通道 EnDat 2.2; 或 9 通道 Sigma Delta	直接; 或 16 位并行采集; 或 28 位移位; 或 3 通道 EnDat 2.2; 或 9 通道 Sigma Delta
通用输出 (每个 PRU 内核)	直接; 或移出	直接; 或移出	直接; 或移出	直接; 或移出	直接; 或移出	直接; 或移出	直接; 或移出	直接; 或移出	直接; 或移出
GPI 引脚 (PRU0、PRU1)	17、17	13、0	20、20	0/21(3)、21/17	0/21(3)、21/21	21、21	21、21	20、20	17、20
GPO 引脚 (PRU0、PRU1)	16、16	12、0	20、20	0/21(3)、21/17	0/21(3)、21/21	21、21	21、21	20、20	17、20
MPY/MAC	是	是	是	是	是	是	是	是	是
高速缓存	Y (3 组)	Y (3 组)	N	Y (3 组)	Y (3 组)	Y (3 组)	Y (3 组)	Y (3 组)	Y (3 组)
CRC16/32	0	2	2	2	2	2 (4)	2	2	2
INTC	1	1	1	1	1	1	1	1	1
外设									
UART	1	1	1	1/未引脚输出 (5)	1	1	1	1	1
eCAP	1	1	未引脚输出	1/未引脚输出 (5)	1	1	1	1	1
IEP	1	1	未引脚输出	1/未引脚输出 (5)	1	1	1	1	1
MII_RT	2	2	未引脚输出	2	2	2	2	2	2
MDIO	1	1	未引脚输出	1	1	1	1	1	1

- (1) 在整个 AM57xx 和 K2G 文档中, PRU-ICSS 和 PRUSS 名称都可互换使用以描述可编程实时单元 (PRU) 和工业通信子系统。
- (2) AM437x 的默认频率是 200MHz。然而, 可通过显示 PLL CLKOUT 实现最大频率 225MHz。有关在频率大于 200MHz 时配置此 PLL 时的 DSS 限制, 请参阅 [AM437x Sitara 处理器技术参考手册](#)。
- (3) AM571x 和 AM570x PRU-ICSS1 未引脚输出 PRU0 内核 GPI/GPO。对于其他 AM571x 和 AM570x PRU 内核 (PRU-ICSS1 PRU1、PRU-ICSS2 PRU0、PRU-ICSS2 PRU1) 的每种引脚输出, 都在 GPI/GPO 表 2-1 中列出。
- (4) AM572x SR1.1 没有 CRC16/32。在 AM57x 产品系列中, 此特性仅在 AM572x SR2.0、AM571x 和 AM570x 中可用。
- (5) AM570x PRU-ICSS2 未引脚输出这些子模块。然而, 这些子模块在另一 AM570x 子系统 (PRU-ICSS1) 中引脚输出。

3 PRU_ICSSG 特性比较

表 3-1 总结了 PRU_ICSSG 的特性。

表 3-1. 不同器件的 PRU_ICSSG 特性比较

	特性	AM65x SR1.0	AM65x SR2.0	AM64x/AM243x	
一般 PRU 规格	子系统类型	3 个 PRU_ICSSG		2 个 PRU_ICSSG	
	PRU 内核数	2			
	RTU_PRU (辅助 PRU) 内核数	2			
	TX_PRU (发送 PRU) 内核数	0	2		
	最大频率	250 MHz		333 MHz	
	IRAM 大小 (每个 PRU/RTU_PRU/TX_PRU 内核)	12KB (带 ECC) /8KB (带 ECC) /0KB	12KB (带 ECC) /8KB (带 ECC) /6KB (带 ECC)		
	DRAM 大小 (每个 PRU_ICSSG 2 个 DRAM)	8KB (带 ECC)			
	共享 DRAM 大小	64KB (带 ECC)			
	INTC	是			
	通用输入 (每个 PRU 内核)	直接 ; 或 16 位并行采集 ; 或 28 位移位 ; 或 3 通道 EnDat 2.2 ; 或 9 通道 Sigma Delta			
	通用输出 (每个 PRU 内核)	直接或移出			
	GPI 引脚 (PRU0、PRU1)	PRU_ICSSG0 : 20/20			
		PRU_ICSSG1 : 20/20			
		PRU_ICSSG2 : 18/18 ⁽¹⁾		不适用	
GPO 引脚 (PRU0、PRU1)	PRU_ICSSG0 : 20/20				
	PRU_ICSSG1 : 20/20				
	PRU_ICSSG2 : 18/18 ⁽¹⁾		不适用		
加速器 : 数据处理	MPY/MAC	是			
	循环冗余校验 (CRC) 16/32	是			
	高速缓存	是 (PRU 内核 : 4 组 , RTU_PRU 内核 : 2 组)	是 (PRU 内核 : 3 组 , RTU_PRU 内核 : 3 组 , TX_PRU 内核 : 2 组)		
	IPC 高速缓存	是			
	宽边 RAM	4KB	2KB		
	BSWAP	是			
	SUM32	是			
	任务管理器	是			
	自旋锁	是			
过滤数据库 (FDB)	是				
加速器 : 数据移动	XFR2VBUS	是			
	PSI TX & RX	是			
	XFR2TR	是			
外设	UART	1			
	eCAP	1			
	IEP	2			
	MII_G_RT (MII/RGMII)	2			
	MDIO	1			
	SGMII	2 (仅限 PRU_ICSSG2 实例)		否	
	PWM	12 个主输出和 12 个补充输出			

(1) 没有一个以 PRG2_PRU0/1_GPI/O17 命名的球, 但它仍为多路复用输出

4 PRUSS 特性

表 4-1 总结了 PRUSS 的特性。

表 4-1. PRUSS 特性

特性	AM62x
子系统类型	1 个 PRUSS
PRU 内核数	2
RTU_PRU (辅助 PRU) 内核数	0
TX_PRU (发送 PRU) 内核数	0
最大频率	333 MHz
IRAM 大小 (每个 PRU/RTU_PRU/TX_PRU 内核)	16KB (带 ECC)
DRAM 大小 (每个 PRU_ICSSG 2 个 DRAM)	8KB (带 ECC)
共享 DRAM 大小	32KB (带 ECC)
INTC	是
通用输入 (每个 PRU 内核)	直接 ; 或 16 位并行采集 ; 或 28 位移位 ;
通用输出 (每个 PRU 内核)	直接 ; 或移出
GPI 引脚 (PRU0、PRU1)	20、20
GPO 引脚 (PRU0、PRU1)	20、20
加速器 : 数据处理	
MPY/MAC	是
循环冗余校验 (CRC) 16/32	是
高速缓存	是 (3 组)
IPC 高速缓存	否
宽边 RAM	否
BSWAP	否
SUM32	否
任务管理器	否
自旋锁	否
过滤数据库 (FDB)	否
加速器 : 数据移动	
XFR2VBUS	是
PSI TX & RX	否
XFR2TR	否
外设	
UART	1
eCAP	1
IEP	1
MII_G_RT (MII/RGMII)	否
MDIO	否
SGMII	否
PWM	否

5 参考文献

- 德州仪器 (TI) : [AM335x 和 AMIC110 Sitara™ 处理器技术参考手册](#)
- 德州仪器 (TI) : [AM437x Sitara 处理器技术参考手册](#)
- 德州仪器 (TI) : [PRU-ICSS/PRU_ICSSG 迁移指南](#)
- 德州仪器 (TI) : [AM64x/AM243x 技术参考手册](#)
- 德州仪器 (TI) : [AM65x/DRA80xM 处理器技术参考手册](#)
- 德州仪器 (TI) : [AM62x Sitara 处理器技术参考手册](#)

6 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision F (August 2022) to Revision G (October 2022)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式。.....	2
• 在支持 PRU-ICSS 的器件中添加了 AM263x.....	2
• 在支持 PRU_ICSSG 的器件中添加了 AM243x.....	2
• 将表视图更改为横向，并在表中添加了 AM263x.....	4
• 向表中添加了 AM243x 器件并更新了表格式.....	5

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司