

UCC14240-Q1 简化了隔离式栅极驱动器的 HEV、EV 偏置电源设计



Steve Mappus

摘要

对于混合动力电动汽车 (HEV) 和电动汽车 (EV)，隔离式栅极驱动器广泛用于牵引逆变器和车载充电器 (OBC)。对高可靠性栅极驱动偏置架构的需求可能需要多个独立的隔离式电源转换器，而印刷电路板 (PCB) 空间和元件高度是非常重要的。**UCC14240-Q1** 是一款高效、低辐射、 3kV_{RMS} 隔离式直流/直流转换器模块，能够提供高达 1.5W 的功率，专为隔离式栅极驱动器偏置应用而开发。本应用报告介绍了将 **UCC14240-Q1** 用于隔离式栅极驱动器偏置应用的优势。本应用报告的重点是汽车应用，但可以轻松扩展到工业用途。此外，还提供了设计指南，凸显了这种完全集成的偏置电源解决方案的易用性。

内容

1 引言	3
1.1 引脚配置和功能	4
2 三相牵引逆变器	5
3 栅极驱动偏置要求	5
3.1 栅极驱动偏置架构	6
3.2 IGBT 与 SiC	7
3.3 确定所需偏置电源	7
3.4 输入电压要求	8
3.5 输出电压要求	8
4 单路正隔离式输出电压	9
5 双路正负输出电压	10
6 双路正输出电压	10
7 电容器选型	11
8 R_{LIM} 限流电阻器	14
8.1 R_{LIM} 功能描述	14
8.2 R_{LIM} 双路输出配置	14
8.3 R_{LIM} 单路输出配置	18
9 UCC14240-Q1 Excel 设计计算器工具	18
10 散热注意事项	19
10.1 热阻	19
10.2 结至顶部热特性参数	20
10.3 热性能测量和 T_j 计算示例	21
11 使能 (ENA) 和电源正常引脚 (/PG)	21
12 PCB 布局布线注意事项	24
13 参考设计示例	25
14 总结	27
15 参考文献	28

插图清单

图 1-1. DWN 封装，36 引脚 SSOP (俯视图)	4
图 2-1. 牵引逆变器方框图	5
图 3-1. 栅极驱动器偏置电源架构	6
图 3-2. 1200V，100A，SiC 与 IGBT，VI 特征	8

图 4-1. 单路隔离式输出.....	9
图 5-1. 双路正负隔离式输出.....	10
图 6-1. 双路正隔离式输出.....	11
图 7-1. 导通期间的拉电流.....	11
图 7-2. 关断时灌电流.....	12
图 7-3. 陶瓷电容器温度特征.....	13
图 7-4. 陶瓷电容器老化特征.....	13
图 7-5. 陶瓷电容器施加的直流电压特征.....	14
图 8-1. 情况 1：ILIM 拉电流 (C_{VEE} 较高, C_{VDD} 较低)	14
图 8-2. 情况 2：ILIM 灌电流 (C_{VEE} 较低, C_{VDD} 较高)	15
图 8-3. 情况 3： $I_{Q_VEE} > I_{Q_VDD}$	16
图 8-4. 情况 4： $I_{Q_VEE} < I_{Q_VDD}$	16
图 8-5. 情况 1 和情况 3： C_{VEE} 较高, C_{VDD} 较低, $I_{Q_VEE} > I_{Q_VDD}$	17
图 8-6. 情况 2 和情况 4： C_{VEE} 较低, C_{VDD} 较高, $I_{Q_VEE} < I_{Q_VDD}$	17
图 8-7. R_{LIM} , 单路输出配置.....	18
图 9-1. UCC14240-Q1 设计工具：设计输入 (绿色)	19
图 9-2. UCC14240-Q1 设计工具：双路与单路输出.....	19
图 10-1. UCC14240-Q1 最高外壳温度, $POUT=1.62W$	21
图 11-1. 启动： $V_{IN}=24V$, $I_{DD}=80mA$ (顶部： $V_{ISO} (V_{DD}-V_{EE})$, $10V/div$, 中间 1： COM , $2V/div$, 中间 2： $V_{DD}=V_{ISO}-COM$, $10V/div$, 中间 3： $V_{EE}=-COM$, $5V/div$, 中间 4： $/PG$, $5V/div$, 底部： ENA , $5V/div$) , 时间 = $2ms/div$ (除非另有说明) 。	22
图 11-2. 关断： $V_{IN}=24V$, $I_{VDD}=80mA$ (顶部： $V_{ISO} (V_{DD}-V_{EE})$, $10V/div$, 中间 1： COM , $2V/div$, 中间 2： $V_{DD}=V_{ISO}-COM$, $10V/div$, 中间 3： $V_{EE}=-COM$, $5V/div$, 中间 4： $/PG$, $5V/div$, 底部： ENA , $5V/div$) , 时间 = $2ms/div$ (除非另有说明) 。	23
图 13-1. 单通道 SiC/IGBT 栅极驱动解决方案.....	25
图 13-2. LM5156-Q1 12V 至 24V SEPIC 前置稳压器.....	25
图 13-3. UCC14240-Q1 24V 至 +15V、-5V 隔离式偏置电源.....	26
图 13-4. UCC5870-Q1 30A 隔离式 IGBT/SiC 栅极驱动器.....	26
图 13-5. PMP22817A 稳态切换.....	26

表格清单

表 1-1. 引脚功能.....	4
表 3-1. IGBT 与 SiC 参数比较.....	7

商标

所有商标均为其各自所有者的财产。

1 引言

UCC14240-Q1 是一款高效、低辐射、 3kV_{RMS} 隔离式直流/直流转换器模块，能够提供高达 1.5W 的功率。UCC14240-Q1 将控制、电源开关和变压器集成到一个宽体 16 引脚 SOIC 封装中。这使得系统无需单独的隔离式电源，从而减小尺寸，并降低成本。UCC14240-Q1 在从初级侧到次级侧的功率转换上可提供出色的偏置电源效率，同时无需现有设计中常用的庞大外部变压器或电源模块。

与当今在现场使用的分立式和模块化电源隔离技术相比，这种更高水平的集成需要更少的元件和更少的印刷电路板 (PCB) 面积，高度也大大减小。UCC14240-Q1 在 $21\text{V} < \text{VIN} < 27\text{V}$ 的输入电压范围内工作。EV 和 HEV 电池管理系统 (BMS) 和牵引逆变器使用稳压器来管理 12V 电池的宽电压范围 (通常： $6\text{V} < 12\text{V} < 40\text{V}$)。同样地，隔离式冗余稳压器有时也应用于高压 (HV) 电池组，其输出可用于低压 (LV) 初级侧。可以轻松地对这些稳压器中的一个或两个进行编程，以便为 UCC14240-Q1 输入提供 24V 电压。然后，使用 UCC14240-Q1 将 LV 初级侧的 24V 转换为 HV 次级侧上 $18\text{V} < \text{VDD-VEE} < 25\text{V}$ 的隔离式直流电压。

EV 和 HEV、HV 应用中使用的隔离式栅极驱动器 IC 通常用于驱动绝缘栅双极晶体管 (IGBT) 或碳化硅 (SiC) 金属氧化物半导体场效应晶体管 (MOSFET)。IGBT 和 SiC MOSFET 可以在零电压和正电压 (VDD) 之间切换，但更常见的是在开启时需要 VDD，在关闭时需要负电压 (VEE)。UCC14240-Q1 可在单路输出 VDD 偏置电压或双路输出正 VDD 和负 VEE 偏置电压之间轻松配置。

1.1 引脚配置和功能

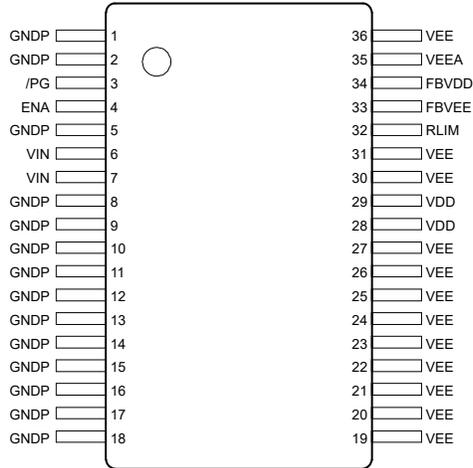


图 1-1. DWN 封装，36 引脚 SSOP (俯视图)

表 1-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
名称	编号		
GNDP	1、2、5、8、9、10、11、12、13、14、15、16、17、18	G	VIN 的初级侧接地连接。在覆铜上放置几个过孔以进行散热。请参阅 PCB 布局布线注意事项 。
/PG	3	O	低电平有效电源正常开漏输出引脚。当 $(UVLO \leq VIN \leq OVLO)$; $(UVP1 \leq (VDD - VEE) \leq OVP1)$; $(UVP2 \leq (COM - VEE) \leq OVP2)$; $T_{J_Primary} \leq T_{SHUT_primary}$ 且 $T_{J_secondary} \leq T_{SHUT_secondary}$ 时，/PG 拉至低电平
ENA	4	I	启用引脚。强制 ENA 为低电平会禁用器件。上拉至高电平以启用正常的器件功能。建议最大值为 5.5V。
VIN	6、7	P	初级输入电压。将 2.2 μ F 陶瓷电容器从 VIN 连接到 GNDP。在 IC 引脚附近连接一个 0.1 μ F 高频旁路陶瓷电容器。
VEE	19、20、21、22、23、24、25、26、27、30、31、36	G	用于 VDD 和 COM 的次级侧参考连接。VEE 引脚用于高电流返回路径。
VDD	28、29	P	来自变压器的次级侧隔离式输出电压。在 VDD 和 VEE 之间连接一个 2.2 μ F 和一个并联的 0.1 μ F 陶瓷电容。0.1 μ F 陶瓷电容是高频旁路，必须靠近 IC 引脚。
RLIM	32	P	第二个次级侧隔离式输出电压电阻，用于限制从 VDD 到 COM 节点的拉电流和从 COM 到 VEE 的灌电流。在 RLIM 和 COM 之间连接一个电阻以调节 $(COM - VEE)$ 电压。有关更多细节信息，请参见 R_{LIM} 功能描述 。
FBVVEE	33	I	反馈 $(COM - VEE)$ 输出电压检测引脚用于调整输出 $(COM - VEE)$ 电压。在 COM 和 VEE 之间连接一个电阻分压器，使中点连接到 FBVVEE，调节时的等效 FBVVEE 电压为 2.5V。在低侧反馈电阻并联一个 330pF 陶瓷电容，用于高频去耦。用于高频旁路的 330pF 陶瓷电容器必须紧挨着顶层或底层（两层通过过孔连接）的 FBVVEE 和 VEEA IC 引脚。
FBVDD	34	I	反馈 $(VDD - VEE)$ 输出电压检测引脚用于调整输出 $(VDD - VEE)$ 电压。在 VDD 和 VEE 之间连接一个电阻分压器，使中点连接到 FBVDD，调节时的等效 FBVDD 电压为 2.5V。在低侧反馈电阻并联一个 330pF 陶瓷电容，用于高频去耦。用于高频旁路的 330pF 陶瓷电容器必须紧挨着顶层或底层（两层通过过孔连接）的 FBVDD 和 VEEA IC 引脚。
VEEA	35	G	用于噪声敏感模拟反馈输入、FBVDD 和 FBVVEE 的次级侧模拟检测参考连接。将低侧反馈电阻和高频去耦滤波电容连接到靠近 VEEA 引脚和各自的反馈引脚 FBVDD 或 FBVVEE。连接到次级侧栅极驱动最低电压基准 VEE。使用单点连接并将高频去耦陶瓷电容器靠近 VEEA 引脚放置。请参阅 PCB 布局布线注意事项 。

(1) P = 电源，G = 接地，I = 输入，O = 输出

2 三相牵引逆变器

牵引逆变器是电力驱动的一部分，控制负责推进车辆的电动机。这是 HEV、EV 电气系统的关键部分，用于将 HV 电池组的直流电转换为用于驱动两个或更多个电动机的三相交流电。

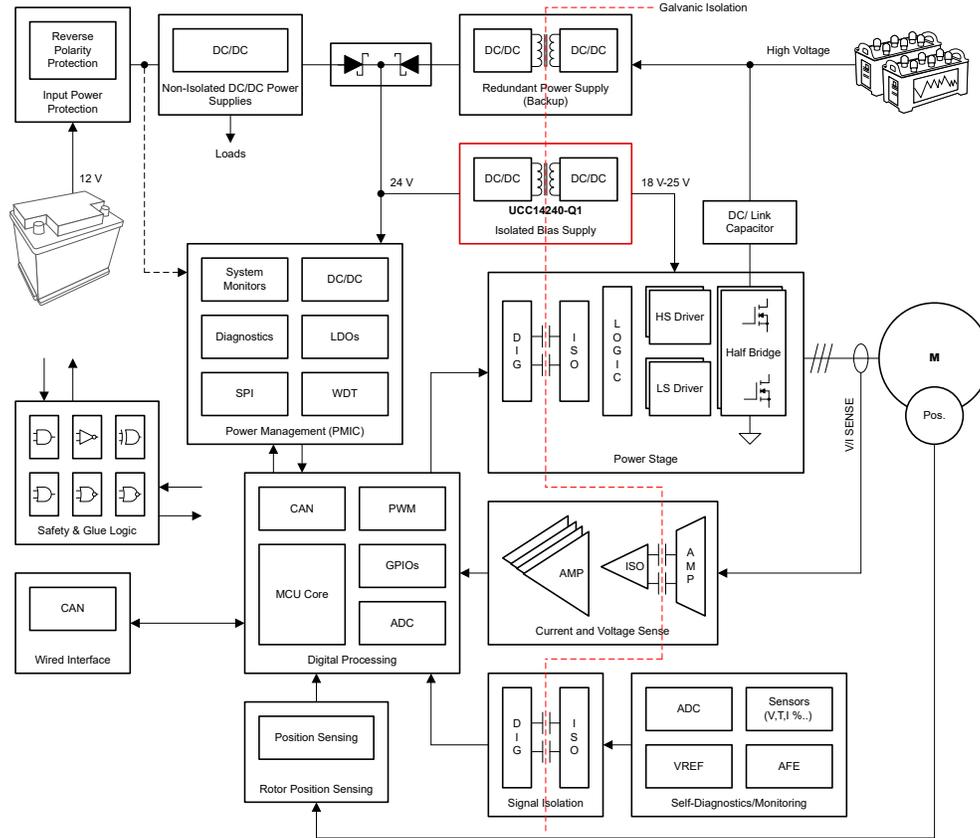


图 2-1. 牵引逆变器方框图

LV 初级和 HV 次级之间的电隔离以图 2-1 所示的牵引逆变器框图中的红色虚线表示。电机诊断、电压和电流检测以及 HV 直流/直流电源转换器是数字信号和电源从 HV 电池和电机侧传递到 LV 电池侧的几个示例。本应用报告的重点是隔离式偏置电源，它将直流电压从 LV 电池侧转换到 HV 电池侧，用于在功率级中偏置 HS 和 LS 驱动器。

3 栅极驱动偏置要求

牵引逆变器根据所需的安全、隔离、故障检测、可靠性和负载水平具有独特的栅极驱动偏置架构。栅极驱动器的负载由以半桥三相配置排列的 SiC MOSFET 或 IGBT 组成。由于需要考虑三个相位，这意味着必须正确隔离和偏置三个半桥布置。SiC 和 IGBT 开关比 Si MOSFET 更受青睐，因为它们具有出色的 HV、动态开关特性、电流处理能力和高温额定值。

本节将从隔离式偏置电源的角度考虑以下因素的影响：栅极驱动偏置架构、IGBT 与 SiC 的要求、确定所需的偏置电源功率、输入电压要求和输出电压调节要求。

3.1 栅极驱动偏置架构

在图 2-1 的 HS 驱动器和 LS 驱动器功率级模块中，存在三种独特的配置之一，用于将偏置电源电压分配到每个隔离式栅极驱动器。栅极驱动偏置架构通常分为三种主要类型：集中式、分布式和半分布式。混合示例也存在，并且往往基于图 3-1 中所示的三种类型中的一种或多种。

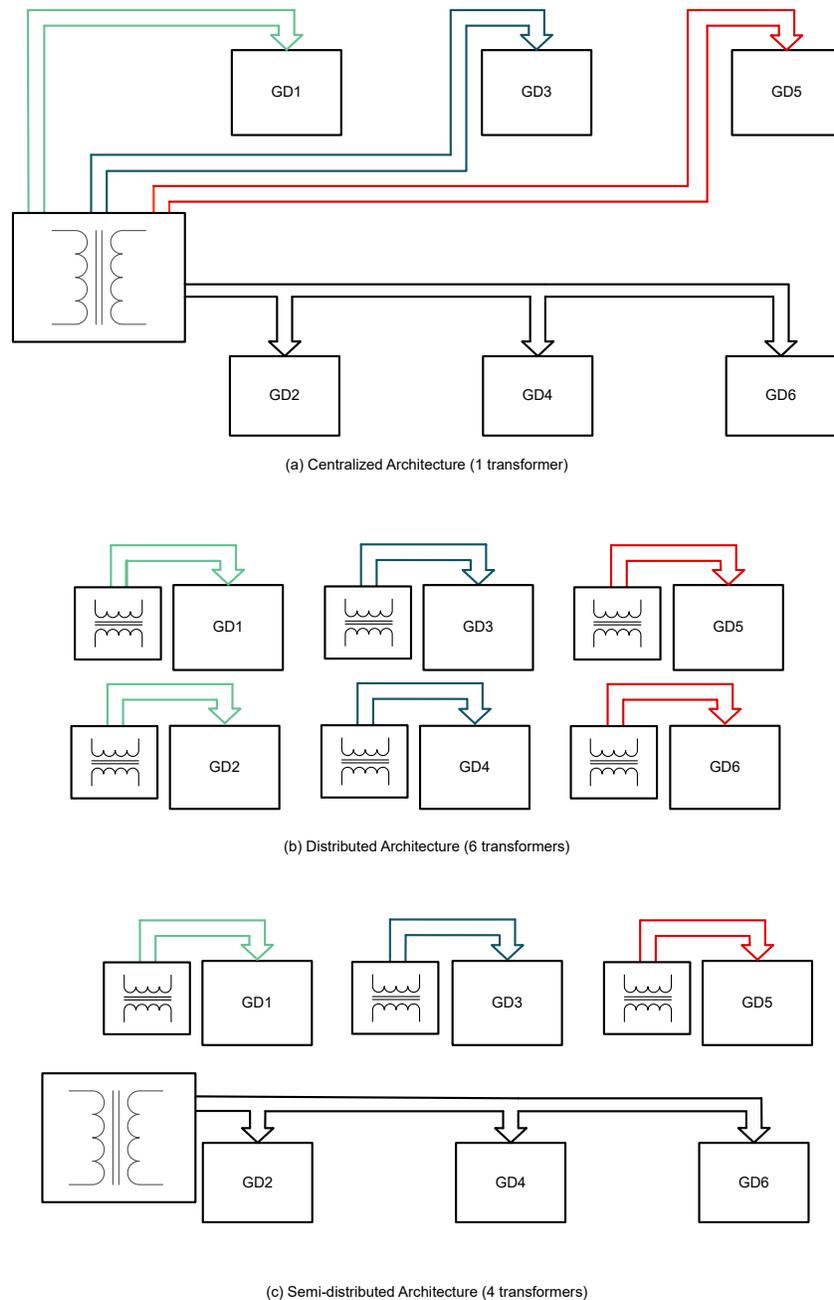


图 3-1. 栅极驱动器偏置电源架构

集中式架构通过用于偏置所有六个驱动器的单个变压器实现隔离。由于变压器的额定值必须达到全偏置功率的额定值，并在多个绕组之间实现初级到次级隔离，因此产生了三种架构中最大尺寸的变压器。此外，如果任何一个绕组发生故障，变压器就会发生故障，从而失去对所有三个逆变器相的偏置电压。从尺寸、重量和故障隔离的角度来看，这是最不可取的选项。

在光谱的另一端，我们看到了具有六个独立偏置电源和六个隔离变压器的分布式架构。对于故障检测和可靠性，分布式架构是最好的方法，但由于所需的元件数量较多，因此经常被低估。这样做的好处是，可以检测到任何单个栅极驱动器的偏置故障并分配纠正措施，从而允许电动汽车在牵引逆变器性能下降的情况下保持运行。这里，

在六个转换器中的每一个之间分配所需的总偏置功率。虽然传送到每个栅极驱动器的功率减少了六倍，但由于满足隔离标准所需的绕组间距和间隔，无法完全实现变压器尺寸的成比例减小。这是 UCC14240-Q1 克服的传统绕线变压器的限制。3kV_{RMS} 隔离式变压器、控制和功率级能够提供额定温度为 105°C 的 1.5W 偏置功率，集成在 3.55mm 高的 SOIC 封装中，使 UCC14240-Q1 非常适合分布式偏置架构。

当每个器件所需功率小于 1.5W 时，半分布式架构还可以利用 UCC14240-Q1 偏置 GD1、GD3 和 GD5。对于 GD2、GD4 和 GD6 的低侧偏置，当所需总功率超过 1.5W，UCC25800-Q1 超低 EMI 变压器驱动器非常适合用于 3 个 UCC14240-Q1，用于构建高性能、半分布式、隔离式栅极驱动偏置系统。

3.2 IGBT 与 SiC

单个 IGBT 和 SiC 分立式晶体管可采用工业标准封装，如 TO-247 和 TO-263，广泛用于汽车、工业和商业应用。但是，由于逆变器和大功率电机所需的独特的三相半桥布置，在铝基板上构建并封装在塑料中的两到六个分立式器件更为常见。这些专用的半桥模块封装专为高振动和热管理而设计，可由 SiC 或 IGBT 开关组成。

IGBT 可以在低饱和电压下承载大量的电流，导致低导通损耗，但受到关断损耗、开关频率和直流阻断能力的限制。SiC MOSFET 是 HV 宽带隙 (WBG) 器件，与硅基 IGBT 晶体管相比，因其优越的整体优势而得到业界的广泛认可。HV 开关损耗更低、热性能更好、裸片尺寸更小、总栅极电荷更低、开关速度更快、传导损耗更低，使 SiC 在 HV、大功率转换逆变器中处于领先地位。

3.3 确定所需偏置电源

一旦确定了偏置架构，设计偏置电源的第一步就是根据 IGBT 或 SiC 功率模块的栅极电荷 Q_G 确定所需的功率。[表 3-1](#) 重点介绍了 1.2kV IGBT 和 1.2kV SiC 两个模块的一些关键参数比较。

表 3-1. IGBT 与 SiC 参数比较

	V_{CE}, V_{DS} (V)	I_C, I_D (A)	V_{GE}, V_{GS} (V)	$V_{GE/S(th)}$ (V)	Q_G (μ C)
6 组 IGBT	1200	380	-8/15	5.2	1.75
6 组 SiC	1200	400	-5/15	3.25	1.32

已知 Q_G 、 $V_{GE(ON)}$ 、 $V_{GE(OFF)}$ 和开关频率 F_{SW} ，动态开关所需的功率可根据 [方程式 1](#) 计算。

$$P_{SW} = Q_G \times (V_{GE/S(ON)} - V_{GE/S(OFF)}) \times F_{SW} \quad (1)$$

还需要功率来支持总偏置电压和栅极驱动静态电流 I_Q 的乘积。给定驱动器的静态电流可以从制造商的数据表中获得。一些栅极驱动器 IC 数据表分别指定 I_{Q_VDD} 和 I_{Q_VEE} ，而其他数据表只指定 I_{Q_VDD} 。计算静态功率时，应使用较大的 I_Q 值，功率可根据 [方程式 2](#) 计算得出。

$$P_{IQ} = (V_{GE/S(ON)} - V_{GE/S(OFF)}) \times I_Q \quad (2)$$

然后，所需的总偏置功率通过以下公式算出：

$$P_{BIAS} = P_{SW} + P_{IQ} \quad (3)$$

为便于比较，假设 IGBT 和 SiC 使用的是 [UCC21732-Q1](#) 等栅极驱动器。根据 [UCC21732-Q1](#) 数据表，计算得出的最大 I_{Q_VDD} 为 5.9mA。如果两者都在 20kHz 下工作，并在 Q_G 整个 Q_G 范围内切换，则 [表 3-1](#) 中列出的每个模块所需的栅极驱动偏置功率可由 [方程式 4](#) 和 [方程式 5](#) 来计算，结果如下：

$$P_{BIAS(IGBT)} = (15\text{ V} - (-8\text{ V})) \times [(1.75\ \mu\text{C} \times 20\text{ kHz}) + 5.9\text{ mA}] = 941\text{ mW} \quad (4)$$

$$P_{BIAS(SiC)} = (15\text{ V} - (-5\text{ V})) \times [(1.32\ \mu\text{C} \times 20\text{ kHz}) + 5.9\text{ mA}] = 646\text{ mW} \quad (5)$$

除了从 SiC 模块获得的众所周知的动态开关和热优势之外，与类似的额定 IGBT 模块相比，其较低的栅极电荷和 ΔV_{GS} 还提供了一个不太受认可的次要优势，即所需的偏置功率降低了 31.4%。

3.4 输入电压要求

UCC14240-Q1 需要 $21V < V_{IN} < 27V$ 范围内的 24V 标称直流输入电压。12V HEV、EV 电池是产生 24V 电压的主要来源，由于两者都位于 LV 侧，非隔离式直流/直流转换器可用于提供所需的 24V。大多数 12V EV 电池的最小/最大电压范围通常在 $6V < V_{BAT} < 28V$ 之间，但最高可达 40V。UCC280x-Q1 系列的通用 PWM 控制器是一个不错的选择，因为其提供广泛的 12V 兼容 UVLO 选项。这些 PWM 是具有汽车级温度额定值、符合 AEC-Q100 标准的控制器，可提供 50% 或 100% 最大占空比，并采用标准 8 引脚 SOIC 封装。在半分布式架构中，与 UC14240-Q1 兼容的反激式转换器仅需要为高侧提供至少 7.5W (3 个 UCC14240-Q1) 的功率，对于完全分布式偏置架构，则需要 15W。

设计一个能够提供足够电流以满足多达六个 UCC14240-Q1 偏置稳压器同时开启的启动需求的前置稳压器至关重要。根据 12V 电池的电压范围，合适的前置稳压器拓扑可以是升压、SEPIC、反激式或推挽式直流/直流转换器。应考虑以下建议：

- 升压、SEPIC 或反激式拓扑是连接到 UCC14240-Q1 输入电压的电压源。根据总偏置功率和初级启动电流，一定要确保前置稳压器上有足够的输出电容来保证可靠的启动。
- 在连续导通模式 (CCM) 下工作时，升压、SEPIC 和反激式拓扑都有一个右半平面零点 (RHPZ) 作为其控制环路受控体的一部分。最小 RHPZ 频率将强制降低交叉频率以确保环路稳定性。交叉频率较低将导致启动期间的动态响应较差，从而导致输出电压下冲低于 UCC14240-Q1 最小输入。当前置稳压器输出上没有足够的储能电容时，由于 UCC14240-Q1 输入电压不足，这可能会导致启动抖动甚至启动失败。或者，将这些转换器拓扑设计为在不连续导通模式 (DCM) 下作为电流模式控制 (CMC) 运行很有帮助。这将减轻 RHPZ 的影响，并可实现更高的交叉频率、更好的环路稳定性和改善启动期间的动态响应。
- 在 CCM、CMC 下工作时，如果升压、SEPIC 或反激式的占空比远高于 50%，则可能需要进行大量的斜率补偿以防止次谐波振荡的发生。在轻载启动期间，控制将显示为电压模式控制 (VMC)，但补偿将针对 CMC。当在 DCM、CMC 下工作时，由于不需要进行斜率补偿，故消除了该问题。
- 推挽式前置稳压器与升压、SEPIC 或反激式不同。推挽是一种降压派生的拓扑，其中包括一个输出电感器，使其显示为 UCC14240-Q1 输入的电流源。推挽非常适合低输入电压运行，例如 12V，并且这种拓扑没有 RHPZ 的问题，因此控制环路交叉相对要高得多。
- 无论使用哪种拓扑，都建议在 UCC14240-Q1 (或多个 UCC14240-Q1) 尝试启动之前让前置稳压器输出达到完全稳压。

3.5 输出电压要求

IGBT 和 SiC MOSFET 之间的另一个重要区别是它们的 I_D (I_C) 与 V_{DS} (V_{CE}) 输出特性。图 3-2 中的左侧曲线显示了 SiC MOSFET 的 I_D 与 V_{DS} ，而右侧曲线描绘了 IGBT 的 I_C 与 V_{CE} 。两者都是 1.2kV 额定器件。

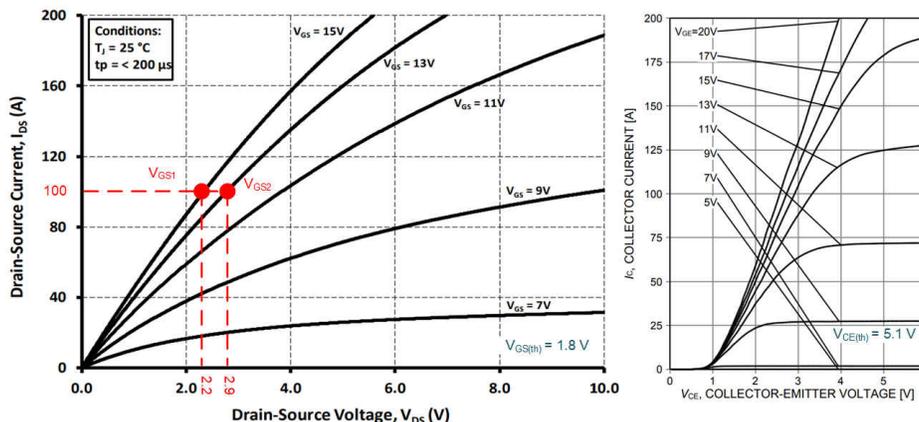


图 3-2. 1200V, 100A, SiC 与 IGBT, VI 特征

IGBT 曲线在线性区域斜率较大，而在饱和区域斜率几乎为零。线性区域、欧姆区域和饱和区域之间的切换是非常明显，因此对于任何大于阈值电压 $V_{CE(th)}$ 的集电极-发射极电压，IGBT 表现为电压控制的电流源。

相反，与 IGBT 相比，SiC 曲线没有明确的线性区域或饱和区域，并且 I_D 与 V_{GS} 的变化要小得多。因此，SiC MOSFET 被认为是低增益或中等增益器件，其特点是 $R_{DS(on)}$ 持续下降直至漏源击穿电压。因此，最好以尽可能

接近其击穿电压的正 V_{GS} 开启 SiC MOSFET。例如，考虑两个工作点 V_{GS1} 和 V_{GS2} ，如图 3-2 的 SiC IV 曲线中突出显示。

$$R_{DS1} = \frac{V_{GS1}}{I_D} = \frac{2.2 \text{ V}}{100 \text{ A}} = 22 \text{ m}\Omega, \left(V_{GS1} = 15 \text{ V} \right) \quad (6)$$

$$R_{DS2} = \frac{V_{GS2}}{I_D} = \frac{2.9 \text{ V}}{100 \text{ A}} = 29 \text{ m}\Omega, \left(V_{GS2} = 13 \text{ V} \right) \quad (7)$$

比较两个工作点显示，当 $V_{GS2}=13\text{V}$ 与 $V_{GS1}=15\text{V}$ 相比，导通时 $R_{DS(ON)}$ 增加了 32%，相应的传导损耗高出 1.32 倍。这种行为意味着 SiC 更像是压控电阻器。应严格调节 VDD 导通偏置电源，以允许在尽可能接近 15V 的电压下运行。

一些 SiC MOSFET 制造商建议 VDD 精度为 5%，但在牵引逆变器应用中，设计人员往往要求 VDD 精度为 3% 甚至 1.5%。无论是使用电源模块还是分布式反激式转换器等分立式设计，实现如此高的调节精度都可能很困难，通常需要使用低压降 (LDO) 线性稳压器进行额外的后置稳压。优于 1.3% 的电压调节是 UCC14240-Q1 的关键特性之一，使其非常适合将 SiC MOSFET 增强至最低 $R_{DS(ON)}$ ，而无需 LDO 或分立的后置稳压电路。

IGBTs 和 SiC MOSFET 之间的另一项显著区别是 $V_{GS(th)}$ ($V_{CE(th)}$) 导通阈值电压。对于图 3-2 中所示的两个器件，这在每个图表的右下角都有说明。SiC MOSFET 具有较低的最小 $V_{GS(th)}$ ，能以高 dV/dt 进行开关，使其更容易受到半桥配置中 dV/dt 感应导通的影响。在这种情况下，半桥的低侧 MOSFET (例如牵引逆变器中使用的 MOSFET) 会在 V_{GS} 命令其处于关闭状态时无意中导通。避免这种情况的一种方法是在关断期间施加负电压，以提供额外的裕度来防范低 $V_{GS(th)}$ 。UCC14240-Q1 提供开关电容器电压以产生稳定的负 VEE 电压，从而可靠地关断 SiC 和 IGBT 晶体管开关。这是栅极驱动器偏置解决方案的必要组成部分，可确保 SiC 或 IGBT 模块在恶劣的汽车环境中的稳健性。

4 单路正隔离式输出电压

对于仅需要单路隔离式输出电压的 SiC MOSFET 或 IGBT，UC14240-Q1 可配置为在 $18\text{V} < \text{VDD} - \text{VEE} < 25\text{V}$ 之间进行调节。通过将引脚 33 连接到引脚 34，可以在 VDD 和 VEE 之间连接单个反馈电阻分压器 R_2 、 R_3 以设置调节电压，如图 4-1 所示。反馈引脚用作迟滞比较器的反相输入。同相输入是一个经过微调的精密 2.5V 电源，内部以 VEEA 为基准。为了获得最高的电压设定精度，请考虑使用容差为 0.1% 的电阻器，其中较低的电阻器 R_3 与 VEEA (U1-35) 处的内部电压基准共享相同的参考点。通过选择 R_3 ，可以根据方程式 8 计算 R_2 。

$$R_2 = \frac{R_3 \times (\text{VDD} - \text{VEE} - 2.5 \text{ V})}{2.5 \text{ V}} \quad (8)$$

图 4-1 中所示的电路是一个示例，显示 $\text{VDD} = +20\text{V}$ (相对于 VEE)。VEE 可以任何次级侧、低侧接地或开关节点、半桥配置的中点为基准，以满足高侧偏置需求。

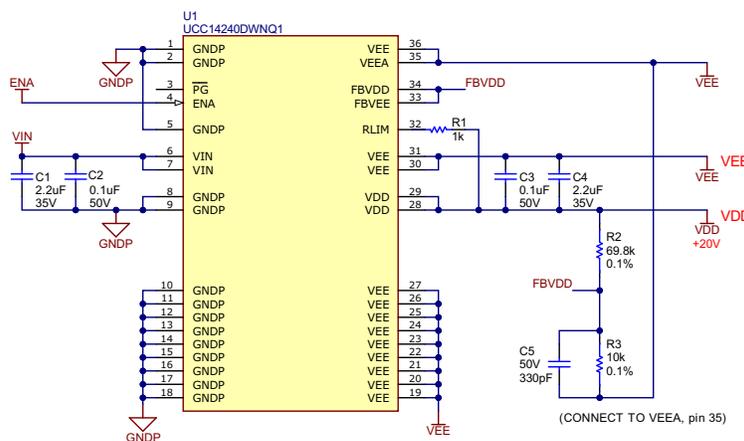


图 4-1. 单路隔离式输出

5 双路正负输出电压

为了在半桥应用中获得最佳的开关性能和针对 dV/dt 感应导通的稳健性，许多 SiC MOSFET 和 IGBT 都在关断期间受益于负 VEE 电压。当按如图 5-1 所示进行配置时，UCC14240-Q1 极大地简化了建立双路正负隔离式输出电压轨的任务。

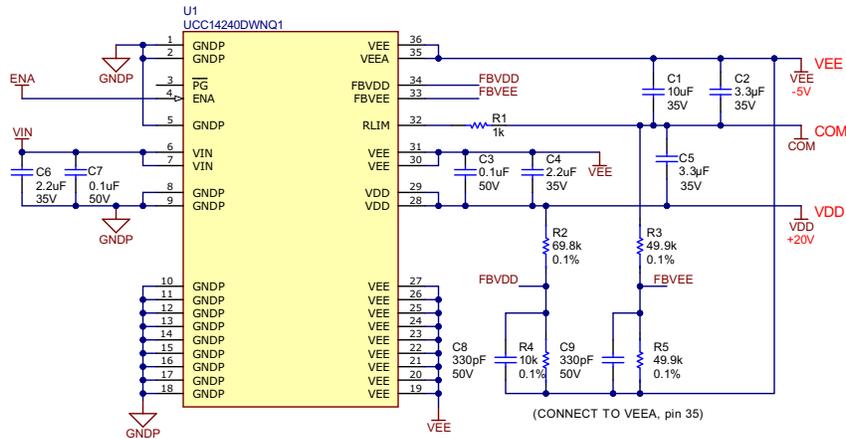


图 5-1. 双路正负隔离式输出

与图 4-1 的单路隔离式输出情况类似，总 $VDD-VEE$ 仍设置为 $+20V$ ，由 R_2 和 R_4 分压器确定，中点连接到 $FBVDD$ (引脚 34)。然而，反馈引脚 $FBVDD$ (引脚 34) 和 $FBVEE$ (引脚 33) 现在是分开的，并且引入了第二个电阻分压器 R_3 和 R_5 ，其中点连接到 $FBVEE$ (引脚 33)。 R_3 和 R_5 在 $2.5V < VEE < VDD-VEE$ 范围内的任意位置设置 VEE 调节点。 VDD 和 VEE 之间的电容分压器在中点建立了一个显示为 COM 的虚拟基准。 COM 是相对于 VEE 的正电压基准，也是 VEE 电阻分压器的连接点。电容分压器的选型将在电容器选型部分详细介绍。 $FBVEE$ 电阻分压器通过选择 R_5 来确定，然后可以根据方程式 9 计算 R_3 。

$$R_3 = \frac{R_5 \times (COM - VEE - 2.5V)}{2.5V} \quad (9)$$

参考图 5-1 的示例电路，经过调节的次级侧总电压为 $VDD-VEE = +20V$ ， COM 相对于 VEE 为 $+5V$ 。将 $COM = +5V$ 和 $VEE = 0V$ (次级侧参考点) 代入方程式 9 以简化为 $R_3 = R_5$ 。为了获得最高的电压设定点精度，请考虑使用容差为 0.1% 的电阻器，其中较低的电阻器 R_5 与 $VEEA$ (U1-35) 处的 UCC14240-Q1 内部电压基准共享相同的参考点。对于双路隔离式输出配置，与单路输出配置相比，引入 C_1 、 C_5 电容分压器重新定义了 VDD 参考点。双路输出配置中的 VDD 现在可通过 $VDD = +20V - COM = +20V - (+5V) = +15V$ 和 $VEE = 0V - COM = 0V - (+5V) = -5V$ 来计算。UCC14240-Q1，为使任何 SiC/IGBT 栅极驱动器 IC 相对于 COM 偏置而建立的双路正负电压轨现在定义为： $VDD = +15V$ ， $VEE = -5V$ 。

注意：探测硬件时，请勿将示波器电压探头接地线连接到 COM 。由于 COM 是悬空的，并且示波器以接地为基准，故将探头接地线连接到 COM 会导致 UCC14240-Q1 启动失败。在 UCC14240-Q1 次级上进行的所有示波器电压探头测量都应以 VEE 为基准。

6 双路正输出电压

对于某些直流/直流应用，可能需要一个 $VDD1$ 正电压和另一个 $VDD2$ 正电压。图 6-1 所示的 UCC14240-Q1 配置是 $VDD1 = +20V$ 和 $VDD2 = +5V$ 的示例。每个示例的可设置范围为 $18V < VDD1 < 25V$ 和 $2.5V < VDD2 < VDD1$ 。应用可能包括在 $0V < V_{GS} < VDD1$ (其中 $VDD1$ 可以为 18V 或更大) 范围内驱动 SiC，并使用 $VDD2 = 5V$ 或 $3.3V$ 来偏置附加的次级侧逻辑电路、CAN 收发器、隔离式电压或电流传感器，或提供次级侧数字隔离器偏置。

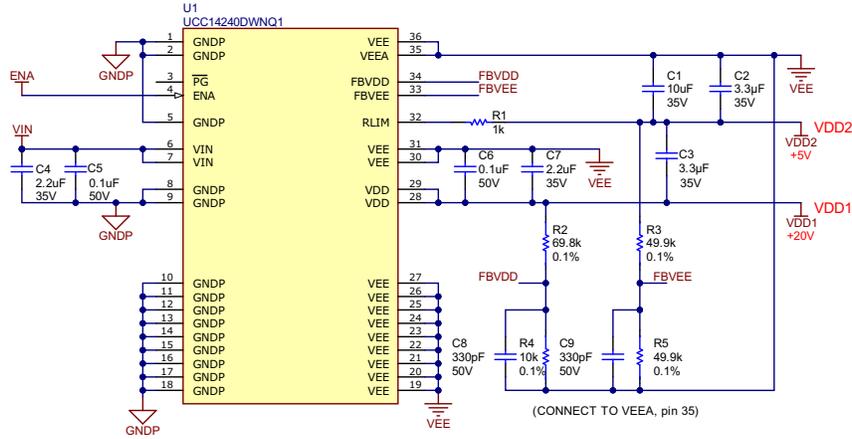


图 6-1. 双路正隔离式输出

7 电容器选型

UCC14240-Q1 输入和输出高频去耦电容应由一个 2.2μF 陶瓷电容和一个 0.1μF 陶瓷电容并联组成，如图 7-1 和图 7-2 所示。0.1μF 电容器应放置在最靠近 IC 引脚的位置，并且两个电容器的额定电压应至少为所施加电压的 1.5 倍或最小额定电压 35V。UCC14240-Q1 反馈电阻分压器需要 330pF 高频陶瓷旁路电容与下电阻并联。如图 4-1 至图 6-1 的原理图所示，330pF 旁路电容器应在 FBVDD (U1-34) 与 VEEA (U1-35) 和 FBVVEE (U1-33) 与 VEEA (U1-35) 之间尽可能相互靠近放置。

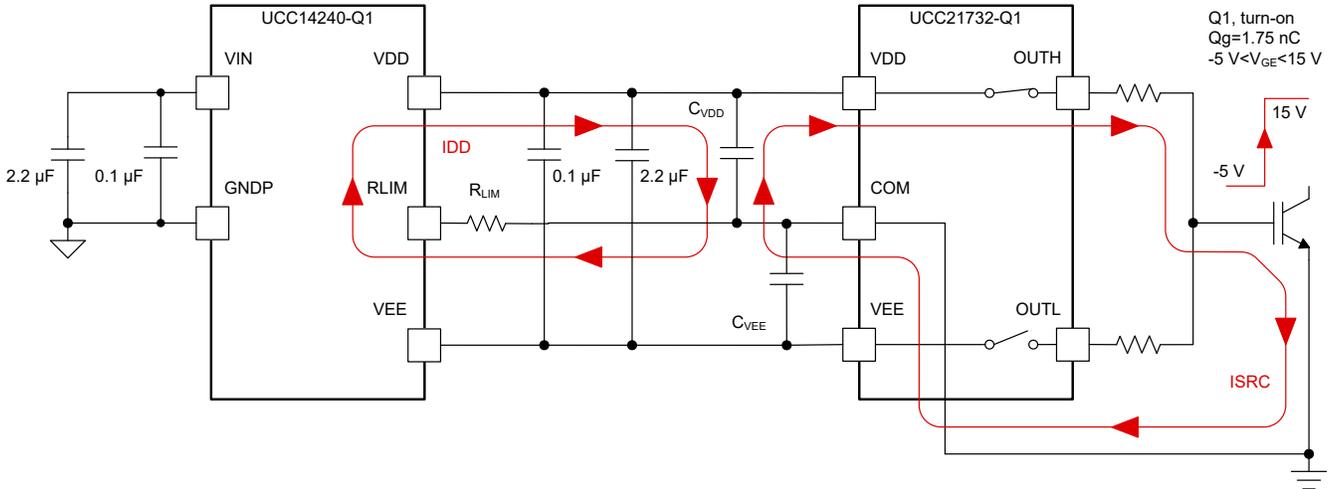


图 7-1. 导通期间的拉电流

图 7-1 和图 7-2 所示的电路显示了 IGBT 导通期间的拉电流和关断期间的灌电流。UCC14240-Q1 为 UCC21732-Q1、±10A 隔离式 SiC/IGBT 栅极驱动器提供正负双偏置电压，驱动一个总栅极电荷为 1.75μC 的 IGBT。图表已经过简化以突出 CVDD 和 CVEE 的功能和选型。CVDD 和 CVEE 是与栅极驱动器相关的电容器，但在使用图 5-1 所示的双路 VDD/VEE 输出电压配置时，也会对 UCC14240-Q1 的性能产生深远影响。

CVDD 是 UCC21732-Q1 VDD 大容量电容器在导通期间为 Q1 提供所需的电荷，应放在在尽可能靠近栅极驱动器引脚的位置。由 ISRC 从 CVDD 消耗的总电荷必须在每个开关周期由 IDD 补充。以 IGBT 的开关频率消耗和补充 CVDD 中的电荷，会导致 CVDD 上产生不可避免的纹波电压变化。由于总电荷由 CVDD 和 CVEE 的串联组合提供，假设所需的纹波电压限制为 ΔV=500mVpp，则所需的总电容可由方程式 10 确定，其中，电容越高，纹波电压越低。

$$\frac{C_{VDD} \times C_{VEE}}{C_{VDD} + C_{VEE}} \geq \frac{Q_G}{\Delta V} = \frac{1.75 \mu\text{C}}{500 \text{ mV}_{pp}} = 3.5 \mu\text{F} \quad (10)$$

根据 $1.75\mu\text{C}$ 的 IGBT 栅极电荷所需的等效电容 C_G 与方程式 11 所需的电容相比要小得多。因此， $3.5\mu\text{F} \gg 87.5\text{nF}$ 验证了维持所需纹波电压所需的电容始终高于 SiC/IGBT 所需的 C_G 。

$$C_G \geq \frac{Q_G}{V_{DD} - V_{EE}} = \frac{1.75 \mu\text{C}}{15 \text{ V} - (-5 \text{ V})} = 87.5 \text{ nF} \quad (11)$$

在导通期间，IGBT 需要从 C_{VDD} 获取一定量的电力，从而与 UCC14240-Q1 传输的电量相等，如方程式 12 所示：

$$P_{\text{SRC}} = P_{V_{DD}} = Q_G \times (V_{DD} - \text{COM}) \times F_{\text{SW}} = 1.75 \mu\text{C} \times (15 \text{ V} - 0) \times 20 \text{ kHz} = 525 \text{ mW} \quad (12)$$

在关断期间，存储在 IGBT 栅极电容中的总电荷通过应用与 IGBT 并联的 $C_{V_{EE}}$ (-5V) 而被移除。关断期间，从 $C_{V_{EE}}$ 移除的电荷也必须通过 UCC14240-Q1 补充和提供，并由方程式 13 计算得出：

$$P_{\text{SNK}} = P_{V_{EE}} = Q_G \times (\text{COM} - V_{EE}) \times F_{\text{SW}} = 1.75 \mu\text{C} \times [0 \text{ V} - (-5 \text{ V})] \times 20 \text{ kHz} = 175 \text{ mW} \quad (13)$$

由于开关事件，所需的总动态功率是方程式 12 和方程式 13 的和：

$$P_{\text{SW}} = P_{\text{SRC}} + P_{\text{SNK}} = (V_{DD} - V_{EE}) \times (Q_G \times F_{\text{SW}}) = 700 \text{ mW} \quad (14)$$

根据 UCC21732-Q1 数据表，使用 5.9mA 的最大 $I_{Q_V_{DD}}$ 来计算静态电流消耗所需的功率：

$$P_{\text{IQ}} = (V_{DD} - V_{EE}) \times I_Q = (20 \text{ V} - (-5 \text{ V})) \times 5.9 \text{ mA} = 147.5 \text{ mW} \quad (15)$$

根据方程式 16，将 P_{SW} 与 P_{IQ} 结合即可得所需的总偏置功率如下：

$$P_{\text{BIAS}} = P_{\text{SW}} + P_{\text{IQ}} = 700 \text{ mW} + 147.5 \text{ mW} = 847.5 \text{ mW} \quad (16)$$

应使用方程式 16 的结果来验证所需的功率小于在高达 105°C 环境温度下的最大 UCC14240-Q1 功率 1.5W 。在本示例中，结果为 $847.5\text{mW} < 1.5\text{W}$ 。

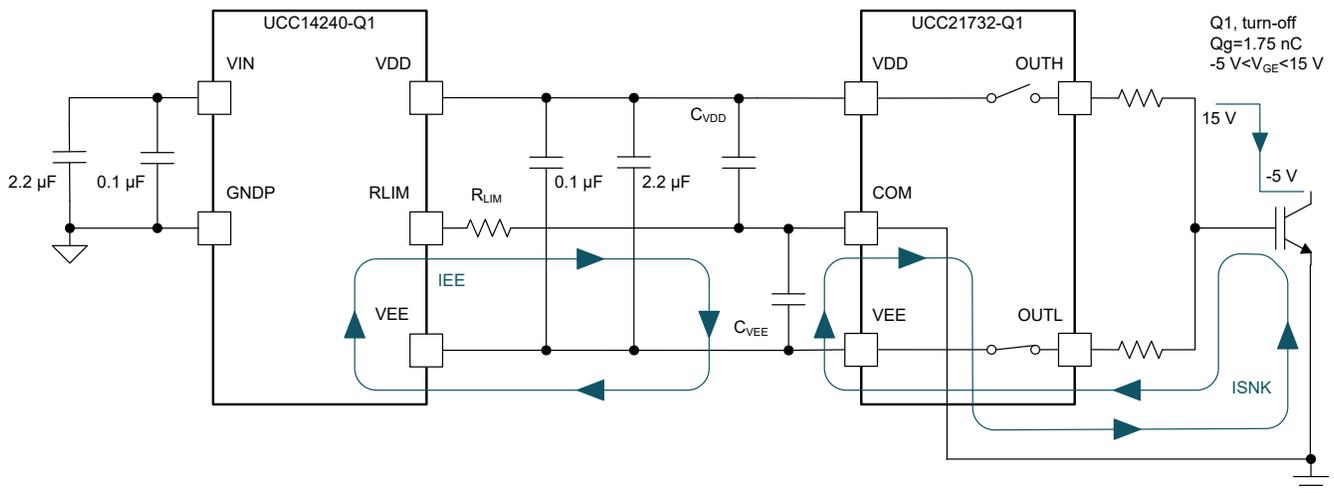


图 7-2. 关断时灌电流

方程式 10 可以改写为：

$$C_{V_{EE}} = \frac{Q_G \times C_{V_{DD}}}{(C_{V_{DD}} \times \Delta V) - Q_G} \quad (17)$$

$C_{V_{DD}}$ 、 $C_{V_{EE}}$ 电容分压器的第二项功能是根据负 V_{EE} 电压相对于正 V_{DD} 电压的期望值来平衡中点 COM 电压。由 $C_{V_{DD}}$ 和 $C_{V_{EE}}$ 组成的分压器会得到：

$$C_{VEE} = \frac{C_{VDD} \times (VDD - COM)}{COM - VEE} \quad (18)$$

将方程式 17 设为与方程式 18 相等并求解 C_{VDD} 会得到：

$$C_{VDD} = \frac{Q_G}{\Delta V} \times \left[\frac{VDD - VEE}{VDD - COM} \right] = \frac{1.75 \mu C}{500 mV} \times \left[\frac{15 V - (-5 V)}{15 V - 0 V} \right] = 4.67 \mu F \quad (19)$$

$C_{VDD}=4.67\mu F$ ，然后可使用该电容求解方程式 20 中的 C_{VEE} 。

$$C_{VEE} = \frac{C_{VDD} \times (VDD - COM)}{COM - VEE} = \frac{4.67 \mu F \times (15 V - 0 V)}{0 V - (-5 V)} = 14.1 \mu F \quad (20)$$

值得重申的是， C_{VDD} 和 C_{VEE} 是 VDD 和 VEE 相对于 COM 所需的最小总电容值。添加适当的降额并选择大于所示最小计算结果的标准元件值，然后进行调整以保持正确的 C_{VDD} 与 C_{VEE} 比值（根据方程式 20）。一旦选择了值，现在可以将 C_{VDD} 和 C_{VEE} 代入方程式 10 和方程式 19，以验证所选电容器值是否满足所需的 ΔV 、纹波电压以及设置由方程式 19 确定的正确中点电压。可能有必要使用不同电容器元件值的并联组合来获得所需的比率。

降低纹波电压、 V_{CE} 下降电压或提高动态栅极驱动性能是增大 C_{VDD} 电容值的几个可能原因。为了保持正确的 C_{VDD} 与 C_{VEE} 电容分压比（本例中为 3:1），重要的是调整 C_{VEE} 电容值以匹配引入到 C_{VDD} 电容值的任何变化。 C_{VDD} 电容器的额定电压应为 35V 或更高，但 C_{VEE} 电容器的额定电压可以较低，适当降低额定电压以处理大约 1.5x 的 VEE。 C_{VDD} 和 C_{VEE} 应为具有 X7R 或更优电介质的陶瓷表面贴装电容器，并符合 AEC-Q200 标准，可满足应用的预期温度要求。如果想要达到所需的最小电容，应特别注意所施加的直流电压与电容器额定工作电压、温度、容差和电介质类型的关系，如图 7-3 至图 7-5 所示。要实现最佳的偏置和栅极驱动器性能，需要在所有电气和环境运行条件下满足最小计算电容。

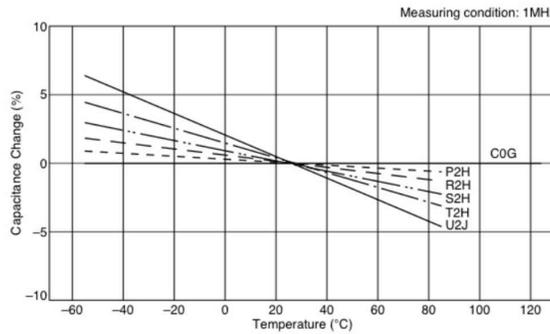


图 7-3. 陶瓷电容器温度特征

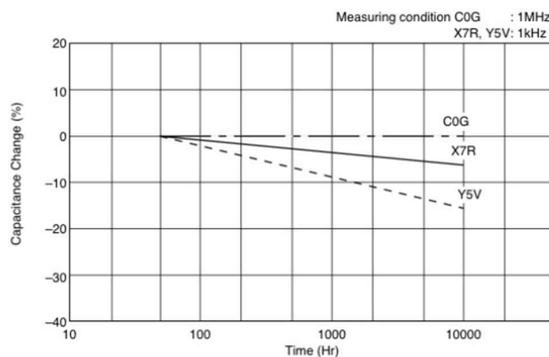


图 7-4. 陶瓷电容器老化特征

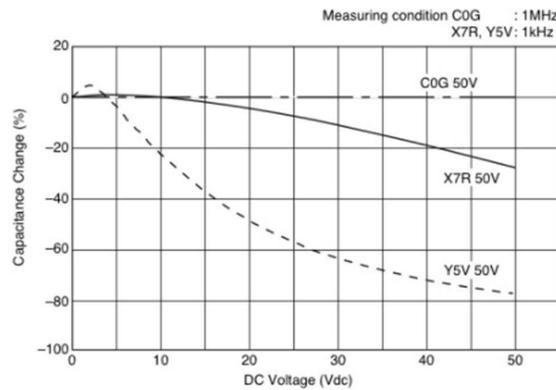


图 7-5. 陶瓷电容器施加的直流电压特征

8 R_{LIM} 限流电阻器

8.1 R_{LIM} 功能描述

为了保持准确的电压调节，必须通过 UCC14240-Q1 补偿 C_{VDD} 和 C_{VEE} 之间的电荷失配。这是通过图 8-1 和图 8-2 中描述为 S1 和 S2 的异步内部开关的简单图腾柱来实现的。当 UCC14240-Q1 配置为双路输出时，限流电阻器 R_{LIM} 的主要用途是在 VDD 拉电流期间限制通过 S1 的峰值电流，在 VEE 灌电流期间限制通过 S2 的峰值电流。 R_{LIM} 还具有调节维持 C_{VDD} 和 C_{VEE} 之间电荷平衡所需的电流的辅助功能。

如果获得了理想的 C_{VDD} 与 C_{VEE} 比率，则根据电容器选型部分中概述的电压比率调节 VDD-VEE、间接调节 COM-VEE， $ILIM=0A$ 。然而，由于温度、容差、老化和施加的直流电压而导致的 C_{VDD} 与 C_{VEE} 电容器值失配不可避免地会导致理想和实际元件值之间存在电容变化。此外，栅极驱动器 IC 的源极和灌入静态电流 I_Q 会导致 C_{VDD} 与 C_{VEE} 电容器之间出现微小但显著的电荷不平衡。通过补偿此类情况引起的误差，UCC14240-Q1 内部 R_{LIM} 稳压器有助于保持优于 1.3% 的严格电压调节。

8.2 R_{LIM} 双路输出配置

本节介绍了会导致 C_{VDD} 与 C_{VEE} 电容器电荷不平衡的四种情况，以及如何使用 R_{LIM} 功能来补偿不平衡情况以保持优于 1.3% 的电压调节。

8.2.1 C_{VEE} 高于标称值且 C_{VDD} 低于标称值

考虑 $ILIM$ 在 C_{VDD} 与 C_{VEE} 电容值失配的影响，本节暂时忽略栅极驱动器 I_Q 的额外影响。图 8-1 显示了第一种情况。在这种情况下， R_{LIM} 稳压器向栅极驱动器 COM 引脚提供电流，以对 C_{VEE} 和 C_{VDD} 的电容值失配（前者高于标称值，后者低于标称值）进行补偿。 C_{VEE} (COM-VEE) 两端的电压变低，从而产生流经 R_{LIM} 的 $ILIM$ 拉电流以恢复等电容器电荷平衡。

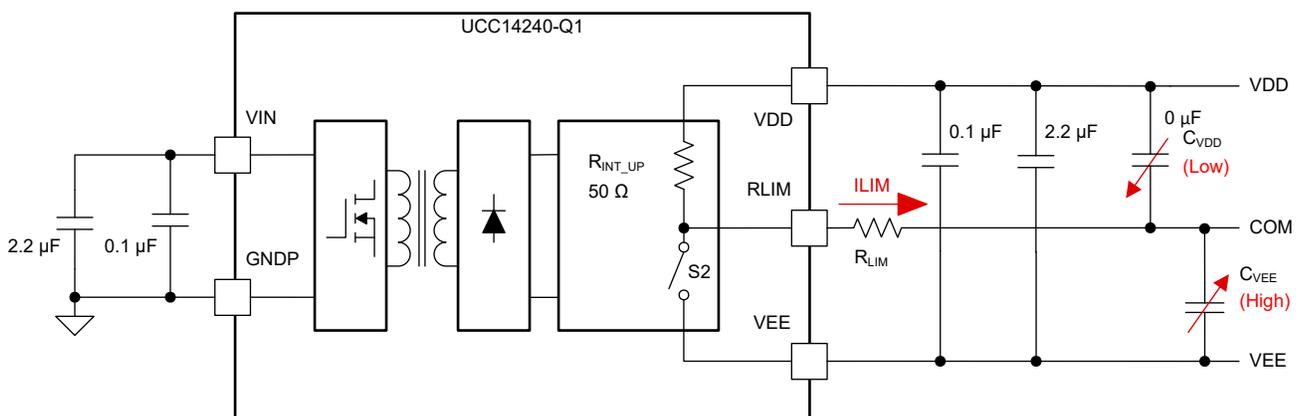


图 8-1. 情况 1：ILIM 拉电流 (C_{VEE} 较高， C_{VDD} 较低)

额外补偿电荷 ΔQ_{C_UP} 是根据最坏情况下的预期电容器变化 ΔC_{VDD} 和 ΔC_{VEE} 由方程式 21 计算得出的。

$$\Delta Q_{C_UP} = Q_G \times \left[\frac{C_{VEE} \times (1 - \Delta C_{VEE})}{C_{VDD} \times (1 - \Delta C_{VDD}) + C_{VEE} \times (1 - \Delta C_{VEE})} - \frac{C_{VEE}}{C_{VDD} + C_{VEE}} \right] \quad (21)$$

然后可以使用 ΔQ_{C_UP} 和开关频率 F_{SW} 的积确定 I_{LIM} 拉电流，由方程式 22 算出。

$$I_{LIM} = \Delta Q_{C_UP} \times F_{SW} \quad (22)$$

接下来，使用方程式 23 算出 R_{LIM} 。

$$R_{LIM} = \frac{V_{DD} - COM}{I_{LIM}} - R_{INT_UP} \quad (23)$$

8.2.2 C_{VEE} 低于标称值且 C_{VDD} 高于标称值

图 8-2 显示了第二种情况。在这种情况下， R_{LIM} 稳压器从栅极驱动器 COM 引脚灌入电流，以对 C_{VEE} 和 C_{VDD} 的电容量失配（前者低于标称值，后者高于标称值）进行补偿。 C_{VEE} (COM-VEE) 两端的电压变高，从而产生流经 R_{LIM} 的 I_{LIM} 灌电流以恢复等电容器电荷平衡。

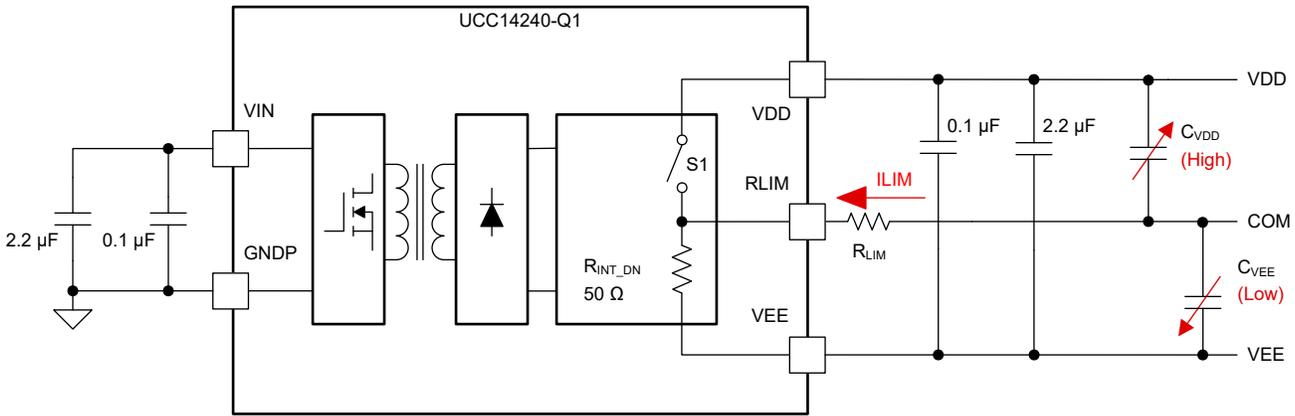


图 8-2. 情况 2 : I_{LIM} 灌电流 (C_{VEE} 较低, C_{VDD} 较高)

额外补偿电荷 ΔQ_{C_DN} 是根据最坏情况下的预期电容变化 ΔC_{VDD} 和 ΔC_{VEE} 由方程式 24 计算得出的。

$$\Delta Q_{C_DN} = Q_G \times \left[\frac{C_{VDD} \times (1 - \Delta C_{VDD})}{C_{VDD} \times (1 - \Delta C_{VDD}) + C_{VEE} \times (1 - \Delta C_{VEE})} - \frac{C_{VDD}}{C_{VDD} + C_{VEE}} \right] \quad (24)$$

然后可以使用 ΔQ_{C_DN} 和 F_{SW} 的积确定 I_{LIM} 拉电流，由方程式 25 算出。

$$I_{LIM} = \Delta Q_{C_DN} \times F_{SW} \quad (25)$$

接下来，使用方程式 26 算出 R_{LIM} 。

$$R_{LIM} = \frac{V_{DD} - COM}{I_{LIM}} - R_{INT_DN} \quad (26)$$

8.2.3 栅极驱动器静态电流： $I_{Q_VEE} > I_{Q_VDD}$

接下来，考虑 I_{LIM} 在栅极驱动器 I_Q 不平衡的两种情况下的影响。本节暂时忽略 C_{VDD} 对 C_{VEE} 电容值失配 (ΔC_{VDD} 和 ΔC_{VEE}) 的影响。图 8-3 中所示的第一种情况说明了 R_{LIM} 稳压器向栅极驱动器 COM 引脚提供电流以对 $I_{Q_VEE} > I_{Q_VDD}$ 进行补偿。 C_{VEE} (COM-VEE) 两端的电压变低，从而产生流经 R_{LIM} 的 I_{LIM} 拉电流以恢复等电容器电荷平衡。

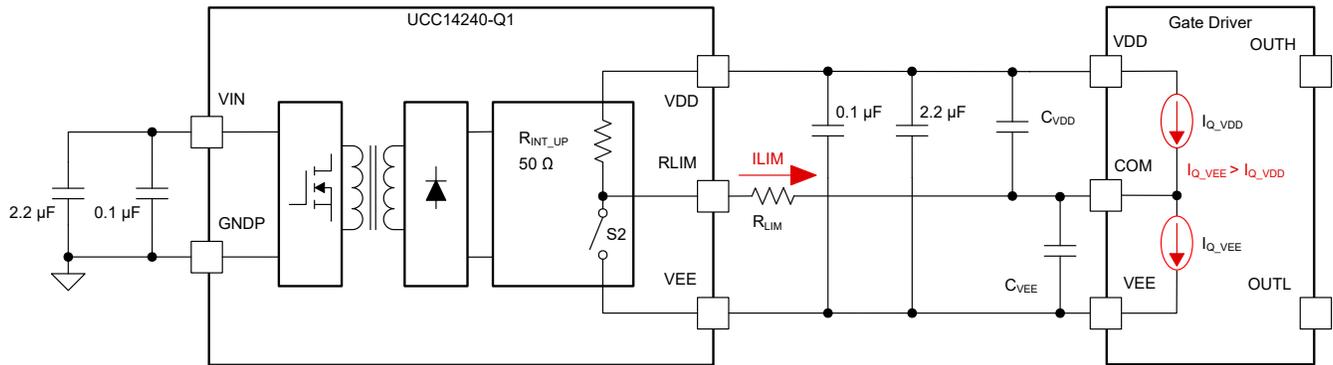


图 8-3. 情况 3 : $I_{Q_VEE} > I_{Q_VDD}$

在 $I_{Q_VEE} > I_{Q_VDD}$ 的情况下的 R_{LIM} 电阻通过方程式 27 计算得出，其中 $ILIM = I_{Q_VEE} - I_{Q_VDD}$ 。

$$R_{LIM} = \frac{VDD - COM}{ILIM} - R_{INT_UP} \quad (27)$$

8.2.4 栅极驱动器静态电流 : $I_{Q_VEE} < I_{Q_VDD}$

图 8-4 中所示的第四种情况说明了 R_{LIM} 稳压器从栅极驱动器 COM 引脚灌入电流以对 $I_{Q_VEE} < I_{Q_VDD}$ 进行补偿。 C_{VEE} (COM-VEE) 两端的电压变高，从而产生流经 R_{LIM} 的 $ILIM$ 灌电流以恢复等电容器电荷平衡。

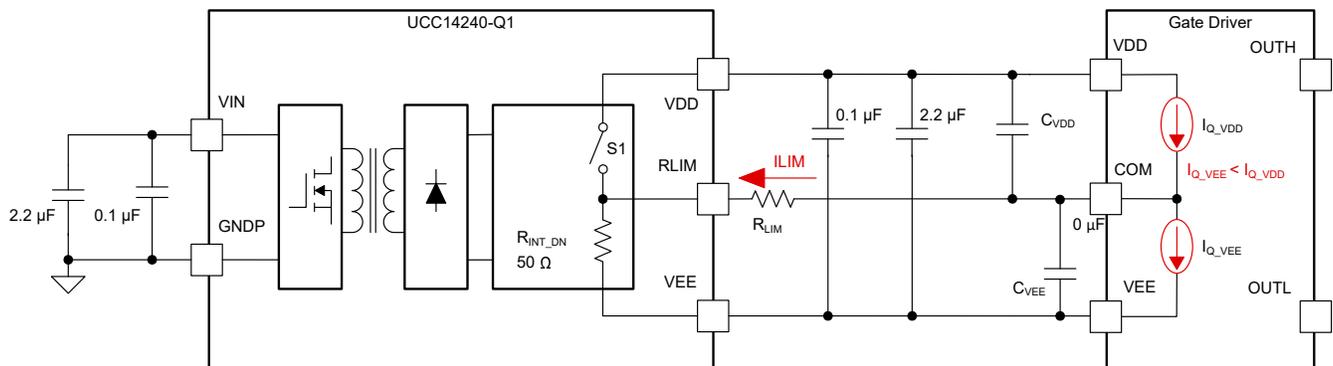


图 8-4. 情况 4 : $I_{Q_VEE} < I_{Q_VDD}$

在 $I_{Q_VEE} < I_{Q_VDD}$ 的情况下的 R_{LIM} 电阻可通过方程式 28 计算得出，其中 $ILIM = I_{Q_VDD} - I_{Q_VEE}$ 。

$$R_{LIM} = \frac{COM - VEE}{ILIM} - R_{INT_DN} \quad (28)$$

8.2.5 C_{VEE} 高于标称值且 C_{VDD} 低于标称值 : $I_{Q_VEE} > I_{Q_VDD}$

最后，考虑 $ILIM$ 对 C_{VDD} 与 C_{VEE} 电容值失配且栅极驱动器 I_Q 变化时的综合影响。图 8-5 所示的情况是情况 1 (图 8-1) 和情况 3 (图 8-3) 的组合，其中 R_{LIM} 稳压器向栅极驱动器 COM 引脚提供电流。这是最坏情况。在这种情况下， C_{VEE} (COM-VEE) 两端的电压变低，从而产生流经 R_{LIM} 的 $ILIM$ 拉电流进行额外补偿，以恢复等电容器电荷平衡。

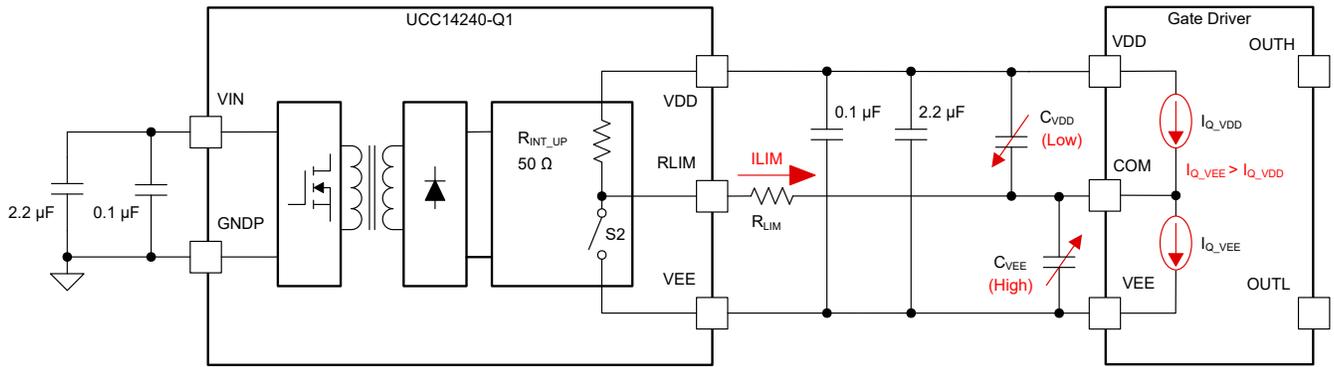


图 8-5. 情况 1 和情况 3 : C_{VEE} 较高, C_{VDD} 较低, $I_{Q_VEE} > I_{Q_VDD}$

额外补偿电荷 ΔQ_{C_UP} 是根据最坏情况下的预期电容器变化 ΔC_{VDD} 和 ΔC_{VEE} 由方程式 29 计算得出。在方程式 21 中重复以保持完整性。

$$\Delta Q_{C_UP} = Q_G \times \left[\frac{C_{VEE} \times (1 - \Delta C_{VEE})}{C_{VDD} \times (1 - \Delta C_{VDD}) + C_{VEE} \times (1 - \Delta C_{VEE})} - \frac{C_{VEE}}{C_{VDD} + C_{VEE}} \right] \quad (29)$$

根据方程式 30 计算得出 R_{LIM} , 根据方程式 31 计算得出功率损耗, 其中总 $ILIM$ 现在由 ΔQ_{C_UP} (从总电容变化得出) 和 I_Q 变化值 (在 $I_{Q_VEE} > I_{Q_VDD}$ 的情况下) 组成。

$$R_{LIM} = \frac{V_{DD} - COM}{ILIM} - R_{INT_UP} = \frac{V_{DD} - COM}{\Delta Q_{C_UP} \times F_{SW} + (I_{Q_VEE} - I_{Q_VDD})} - R_{INT_UP} \quad (30)$$

$$P_{RLIM} = ILIM^2 \times R_{LIM} = [\Delta Q_{C_UP} \times F_{SW} + (I_{Q_VEE} - I_{Q_VDD})]^2 \times R_{LIM} \quad (31)$$

8.2.6 C_{VEE} 低于标称值且 C_{VDD} 高于标称值 : $I_{Q_VEE} < I_{Q_VDD}$

图 8-6 所示的情况是情况 2 (图 8-2) 和情况 4 (图 8-4) 的组合, 其中 R_{LIM} 稳压器从栅极驱动器 COM 引脚灌入电流。这是最坏情况。在这种情况下, C_{VEE} (COM-VEE) 两端的电压变高, 从而产生流经 R_{LIM} 的 $ILIM$ 灌电流进行额外补偿, 以恢复等电容器电荷平衡。

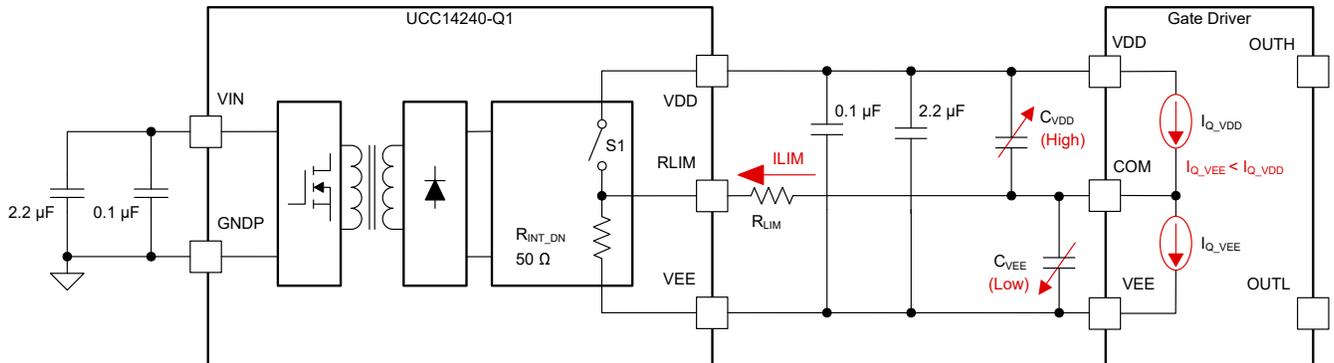


图 8-6. 情况 2 和情况 4 : C_{VEE} 较低, C_{VDD} 较高, $I_{Q_VEE} < I_{Q_VDD}$

额外补偿电荷 ΔQ_{C_DN} 是根据最坏情况下的预期电容器变化 ΔC_{VDD} 和 ΔC_{VEE} 由方程式 32 计算得出的。在方程式 24 中重复以实现完整性。

$$\Delta Q_{C_DN} = Q_G \times \left[\frac{C_{VDD} \times (1 - \Delta C_{VDD})}{C_{VDD} \times (1 - \Delta C_{VDD}) + C_{VEE} \times (1 - \Delta C_{VEE})} - \frac{C_{VDD}}{C_{VDD} + C_{VEE}} \right] \quad (32)$$

根据方程式 33 计算得出 R_{LIM} , 根据方程式 34 计算得出功率损耗, 其中总 $ILIM$ 现在由 ΔQ_{C_DN} (从总电容变化得出) 和 I_Q 变化值 (在 $I_{Q_VEE} < I_{Q_VDD}$ 的情况下) 组成。

$$R_{LIM} = \frac{COM - V_{EE}}{I_{LIM}} - R_{INT_DN} = \frac{COM - V_{EE}}{\Delta Q_{C_DN} \times F_{SW} + (I_{Q_VDD} - I_{Q_VEE})} - R_{INT_DN} \quad (33)$$

$$P_{RLIM} = I_{LIM}^2 \times R_{LIM} = [\Delta Q_{C_DN} \times F_{SW} + (I_{Q_VDD} - I_{Q_VEE})]^2 \times R_{LIM} \quad (34)$$

如果所选的 R_{LIM} 值过低，则 I_{DD} 峰值电流可能会增加，从而导致 V_{DD} 上出现振荡，进而使 UCC14240-Q1 进入过载关断状态。相反，如果 R_{LIM} 的值太高，由于 RC 时间常数较高， C_{VDD} ，尤其是 C_{VEE} 的充电速率会变慢。其结果是 $V_{DD}-V_{EE}$ 比 $COM-V_{EE}$ 更快地达到稳压状态，从而导致启动期间出现 $V_{DD}-COM$ 电压过冲。选择的 C_{VDD} 和 C_{VEE} 远大于 [方程式 19](#) 和 [方程式 20](#) 的结果时，会加剧 $COM-V_{EE}$ 响应缓慢和 $V_{DD}-COM$ 电压过冲的问题。仔细选择 C_{VDD} 、 C_{VEE} 和 R_{LIM} 对于优化 UCC14240-Q1 的启动和瞬态性能非常重要。使用 [Excel UCC14240-Q1 设计计算器工具](#) (请参阅 [UCC14240-Q1 Excel 设计计算器工具](#) 部分) 可以大大简化 UCC14240-Q1 所需元件值的确定过程。

8.3 R_{LIM} 单路输出配置

当 UCC14240-Q1 配置为单路输出 V_{DD} 工作时，没有 C_{VDD} 、 C_{VEE} 电容分压器， R_{LIM} 的应用如 [图 8-7](#) 所示并发挥不同的作用。在关断或 $V_{DD}-V_{EE}$ 欠压故障期间， S_2 关闭， R_{LIM} 为 C_{VDD} (和 $2.2\mu F // 0.1\mu F$) 提供受控放电路径，如 I_{DSCH} 所示。在本例中，应使用建议的最小 R_{LIM} 值 ($1k\Omega$) 通过内部下拉电阻 R_{INT_DN} 安全地限制 I_{DSCH} 。

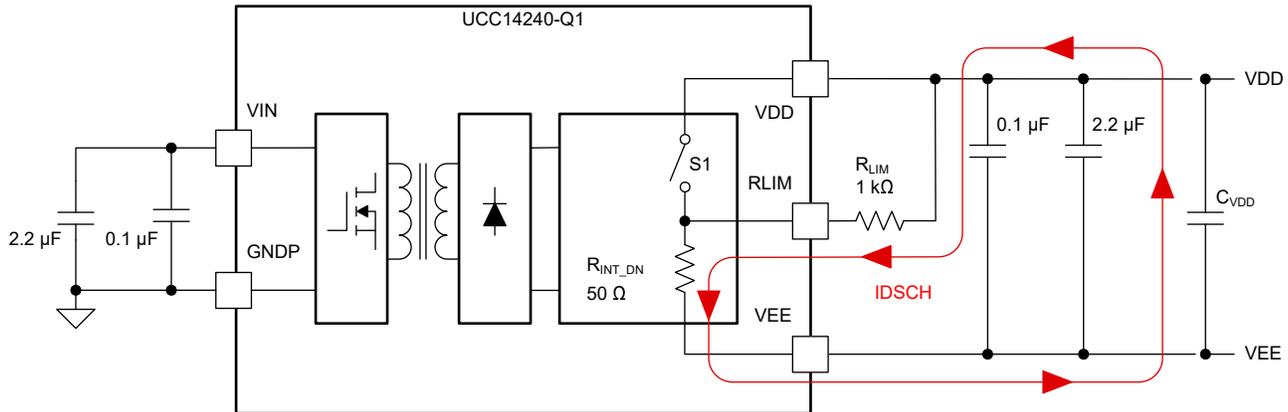


图 8-7. R_{LIM} ，单路输出配置

例如，使用 $R_{LIM}=1k\Omega$ ，假设 $C_{VDD}=22\mu F$ ， $V_{DD}-V_{EE}=20V$ ，并假设 $V_{DD}-V_{EE}$ 上没有负载，从欠压故障检测阈值 $0.9 \times (V_{DD}-V_{EE})$ 放电到 $0.5V$ 所需的时间约为 $91ms$ 。移除 C_{VDD} 上的电荷确保了 UCC14240-Q1 不会重新启动到预偏置负载。

$$t_{DSCH} = - (R_{LIM} + R_{INT_DN}) \times (C_{VDD} + 2.2 \mu F) \times \ln \left[\frac{V_C(t)}{(V_{DD} - V_{EE}) \times 0.9} \right] = - (1 k\Omega + 50 \Omega) \times (22 \mu F + 2.2 \mu F) \times \ln \left[\frac{0.5 V}{(20 V - 0 V) \times 0.9} \right] \approx 91 ms \quad (35)$$

9 UCC14240-Q1 Excel 设计计算器工具

[UCC14240-Q1 Excel 设计计算器工具](#) 可从 [TI.com](#) 上的 [UCC14240-Q1 产品文件夹](#) 下载。该工具允许用户将已知的设计参数输入到 [图 9-1](#) 和 [图 9-2](#) 的绿框中。根据用户反馈和持续改进，该工具可能会根据需要进行修订，因此建议用户查看 [UCC14240-Q1 产品文件夹](#) 以获取新版本。本应用报告中提供的公式可在该设计计算器工具中使用，以简化快速设置 UCC14240-Q1 的任务。

所请求的参数很直观，并且计算了 [节 8.2](#) 中引入的每种电荷失配情况，以帮助选择涵盖所有情况的正确 R_{LIM} 值。需要从栅极驱动器数据表中获得静态电流 I_Q 值。考虑到最坏情况下的失配，[UCC21736-Q1 适用于 SiC/IGBT 并具有主动保护和高 CMTI 的 10A 拉电流和灌电流增强型隔离式单通道栅极驱动器](#) 数据表给出的最大值为 $I_{Q_VDD}=4.7mA$ (OUT(L))，最小值为 $I_{Q_VEE}=830\mu A$ (OUT(H))。有时，栅极驱动器数据表中可能未指定 I_{Q_VEE} 。在这种情况下，只能使用 I_{Q_VDD} 和 I_{Q_VEE} 之间的差异计算 R_{LIM} ， $I_{Q_VEE}=0A$ 可用作最坏情况。

UCC14240-Q1 DESIGN CALCULATOR TOOL: DUAL OUTPUT (Ver. 4)			
Disclaimer			
This product is designed as an aid for customers of Texas Instruments. No warranties, either expressed or implied, with respect to this software or its fitness for any particular purpose, are claimed by Texas Instruments or the author. The software is licensed solely on an "as is" basis. The entire risk as to its quality and performance is with the customer.			
UCC14240-Q1 1.5-W, 24-V VIN, High-Efficiency, > 3 kVRMS, Isolated DC/DC Module			
CLEAR ALL USER INPUT CELLS BEFORE STARTING A NEW DESIGN			
ALL GREEN CELLS ARE USER INPUTS			
WHERE APPLICABLE, A RECOMMENDED VALUE IS GIVEN THAT WILL BE THE BEST CHOICE TO MEET THE GIVEN SPECIFICATION. IT IS IN THE BEST INTEREST OF THE USER TO USE A VALUE AS CLOSE AS POSSIBLE TO THE RECOMMENDED VALUE. FOR ACCURATE RESULTS, THE USER MUST ENTER THE ACTUAL VALUE USED IN THE APPROPRIATE CELL.			
DESIGN REQUIREMENTS			
Differential voltage between VDD and VEE, VDD - VEE =	20.0	V	
Differential voltage between COM and VEE, COM - VEE =	5.0	V	
Total gate charge of power switch, Q _{gtotal} =	1.75	μC	
Switching frequency of gate driver load, f _{sw} =	20	kHz	
Quiescent current of the gate driver from (VDD - COM), I _{Q_DRIVER_VDD}	4.7	mA	Includes the operating current of gate driver without switching
Quiescent current of the gate driver from (COM - VEE), I _{Q_DRIVER_VEE}	0	mA	
Bottom feedback resistor between FBVDD and VEE, R ₂	10	kΩ	
Bottom feedback resistor between FBVEE and VEE, R ₄	10	kΩ	
Desired AC gate-switching ripple between VDD and VEE, V _{PP_MAX}	0.5	V	Respect to VDD-VEE
Min. energy-storage capacitance between VDD and COM, C _{OUT2(MIN)}	4.67	μF	Based on above parameters
Selected energy-storage capacitance between VDD and COM, C _{OUT2}	7.5	μF	Choose ≥ C _{OUT2(MIN)} . Note (1)
Max. component tolerance of C _{OUT2}	20	%	
Min. component tolerance of C _{OUT2}	-20	%	
Max. component tolerance of C _{OUT3}	20	%	
Min. component tolerance of C _{OUT3}	-20	%	
Max. RLIM current to overcome capacitance variation, I _{RLIM_CAP}	-2.9	mA	Positive means out of RLIM pin Negative means into RLIM pin
Max. RLIM current to overcome capacitance variation & differential I _Q	-7.6	mA	Positive means out of RLIM pin Negative means into RLIM pin
Output power contribution from gate driver switching	0.7	W	
Output power contribution from gate driver quiescent current	0.094	W	
Output power contribution from capacitor mismatch current (I _{RLIM_CAP})	0.00	W	
Total output power requirement not RLIM regulator loss, P _O =	0.79	W	1.5W capability for 105°C Ambient

图 9-1. UCC14240-Q1 设计工具：设计输入 (绿色)

如图 9-2 中突出显示部分所示，设计工具底部有两个可选项卡，允许用户将 UCC14240-Q1 配置为双路输出或单路输出 (请参阅图 5-1 和图 4-1)。

RECOMMENDED COMPONENT VALUE FROM DESIGN REQUIREMENTS			
Top feedback resistor between VDD and FBVDD, R ₁ =	70	kΩ	
Top feedback resistor between COM and FBVEE, R ₃ =	10	kΩ	
Min. decoupling capacitance between COM and VEE, C _{OUT3(MIN)} =	22.5	μF	Note (1)
Max. R _{lim} resistance, R _{lim(MAX)} =	606.5	Ω	
Selected R _{lim} value, R _{lim} =	511	Ω	Choose slightly lower than R _{lim(MAX)} Note (2)
Power loss of selected R _{lim} , P _{RLIM} =	0.030	W	< Max. power limit of R _{lim}
OTHER RECOMMENDED COMPONENT VALUE			
Filter capacitor between FBVDD and VEE, C _{FBVDD} =	330	pF	
Filter capacitor between FBVEE and VEE, C _{FBVEE} =	330	pF	
Decoupling capacitor between VDD and VEE, C _{OUT1} =	2.2 // 0.1	μF	
Decoupling capacitor between VIN and GNDP, C _{IN} =	2.2 // 0.1	μF	
Note (1): Achieve the minimum required capacitance, careful attention should be paid to the applied DC voltage vs. capacitor rated working voltage, temperature, tolerance and dielectric type.			
Note (2): RLIM regulator efficiency will be impaired if R _{lim} is chosen much lower than R _{lim(MAX)} .			
Dual Output Single Output			

图 9-2. UCC14240-Q1 设计工具：双路与单路输出

10 散热注意事项

10.1 热阻

UCC14240-Q1 数据表 (第 6.4 节) 指定了基于联合电子设备工程委员会 (JEDEC) 测试标准的传统热阻参数, 该标准用于推导单芯片半导体封装的 $R_{\theta JA}$ 和 $R_{\theta JC}$ 。结至环境热阻 $R_{\theta JA}$ 常被假定为对确定结温 T_J 有效, 公式为:

$$T_J = T_A + (R_{\theta JA} \times P_D) \quad (36)$$

其中 T_A 是环境温度， $R_{\theta JA}$ 是 UCC14240-Q1 数据表中的结至环境热阻， P_D 是根据 UCC14240-Q1 效率曲线确定的功耗，也在数据表中公布。这种方法的问题在于， $R_{\theta JA}$ 是根据给定 IC 封装的 JEDEC PCB 设计标准确定的。 $R_{\theta JA}$ 的推导很大程度上取决于芯片尺寸、焊盘尺寸、环境条件和覆铜、铜厚度等的 PCB 设计。牵引逆变器中使用的 PCB 肯定不会像用于描述 θ_{JA} 的 JEDEC PCB。

作为一种基于测量外壳温度确定 T_J 的方法， T_C (在知道总功率耗散 $R_{\theta JC}$ 的情况下) 通常用作：

$$T_J = T_C + (R_{\theta JC} \times P_D) \quad (37)$$

当可以假设耗散功率将热量转换为大部分从塑料 IC 封装的顶面辐射出来的能量时，使用 T_C 来确定 T_J 是有效的。 T_J 测量技术适用于传统或军用金属封装或具有金属顶部冷却的封装。然而，将 $R_{\theta JC}$ 应用于塑料封装时，误差是不可避免的。UCC14240-Q1 旨在通过封装引线框将热量提取到 PCB，从而引入更多偏差 (假定通过测量顶部表面温度 T_C 能准确表示封装内部产生的热能)。

10.2 结至顶部热特性参数

Ψ_{JT} 给出的更准确的热指标可用于根据测量 T_C 来更精确预测结温。与 $R_{\theta JC}$ 不同， Ψ_{JT} 是使用 UCC14240EVM-052 评估模块 (EVM) 测量的，该评估模块更准确地反映了 IC 在实际 PCB 设计中的预期使用情况。因此，对于安装在非 JEDEC 环境中的封装，EVM 可用于以合理的精度估算 IC 结温。该热指标符合 JEDEC 标准 (JESD51-2)，已被业界采用，由于 Ψ_{JT} 不是真正的热阻，所以用希腊字母 psi (Ψ) 来度量，以区别于 (θ)。用 Ψ_{JT} 计算 T_J 更准确，其形式与 方程式 37 中给出的 $R_{\theta JA}$ 类似。

$$T_J = T_C + (\Psi_{JT} \times P_D) \quad (38)$$

$R_{\theta JA}$ 和 Ψ_{JT} 是基于为单芯片 IC 封装定义和开发的测试标准的热参数。JESD51-31 中引入了单芯片封装标准的扩展，以包含涵盖多芯片封装的热测试方法。但是，UCC14240-Q1 隔离式直流/直流模块采用 multi-source package (MSP) 封装，其中包含第一和第二芯片以及一个由初级侧和次级侧变压器绕组组成的集成式平面变压器。鉴于 MSP 的性质，无法使用一组 JEDEC 标准来描述 UCC14240-Q1。由于 MSP 的 T_J 与单芯片甚至多芯片 IC 的含义不同，因此将双芯片和两个变压器绕组视为四个独立的潜在热源，并推导出准确描述上述四个内部元件之间的温度关系的热矩阵。

热矩阵是一个写入 4x4 矩阵的线性方程组，用于推导 UCC14240-Q1 数据表中的热参数，由 方程式 39 算出。

$$\begin{bmatrix} T_1 \\ T_2 \\ T_3 \\ T_4 \end{bmatrix} = \begin{bmatrix} R_{11} & R_{12} & R_{13} & R_{14} \\ R_{21} & R_{22} & R_{23} & R_{24} \\ R_{31} & R_{32} & R_{33} & R_{34} \\ R_{41} & R_{42} & R_{43} & R_{44} \end{bmatrix} \cdot \begin{bmatrix} P_1 \\ P_2 \\ P_3 \\ P_4 \end{bmatrix} \quad (39)$$

其中，方程式 39 的命名规则定义为：

- 1、2、3、4 分别表示第一芯片、第二芯片、初级侧绕组和次级侧绕组
- T 是芯片或变压器的温升
- P 是功率耗散
- R 是热阻，下标如下：
 - R_{11} 是由第一芯片的功耗导致的第一芯片每单位功率的温升 ($^{\circ}\text{C}/\text{W}$)
 - R_{12} 是由第二芯片的功耗导致的第一芯片每单位功率的温升 ($^{\circ}\text{C}/\text{W}$)
 - R_{13} 是由变压器初级侧绕组的功耗导致的第一芯片每单位功率的温升 ($^{\circ}\text{C}/\text{W}$)
 - R_{14} 是由变压器次级侧绕组的功耗导致的第一芯片每单位功率的温升 ($^{\circ}\text{C}/\text{W}$)

在 125°C 静止空气环境中使用 EVM 对热矩阵表示的模型进行了模拟。已知预测的温度和功率耗散值，通过求解热矩阵中的四个方程来确定热阻值。不建议用户尝试验证分布式热矩阵式解决方案，此处演示的目的仅是为了概述此过程，从而为数据表中所发布集总热参数提供支持。

UCC14240-Q1 内部的最大热源来自内部变压器绕组。由于 T_J 是主要问题，因此允许变压器上升到超过 150°C 的温度。变压器产生的热量流经由热矩阵确定并与第一和第二芯片相关的热阻抗。监控第一和第二芯片上产生的累积温度，以便在 160°C 左右关闭 UCC14240-Q1 并保持 $T_J < 150^\circ\text{C}$ 。

使用热像仪测量外壳温度并计算 IC 功率耗散，我们可以非常有把握地根据 [方程式 38](#) 估算最大 T_J 。

10.3 热性能测量和 T_J 计算示例

对于在 $V_{IN}=24\text{V}$ 、 $V_{DD}-V_{EE}=20\text{V}$ 和 $P_{OUT}=1.62\text{W}$ 下工作且 $\eta=57\%$ 的 EVM 中使用的 UCC14240-Q1，功率耗散可通过以下公式确定：

$$P_D = P_{OUT} \times \left(\frac{1}{\eta} - 1\right) = 1.62 \text{ W} \times \left(\frac{1}{0.57} - 1\right) = 1.22 \text{ W} \quad (40)$$

在 $T_A=26^\circ\text{C}$ 的环境温度下测量的最高外壳温度 $T_C=61^\circ\text{C}$ ，得到的热感图像如 [图 10-1](#) 所示。

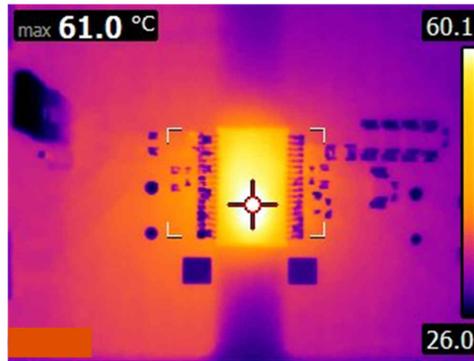


图 10-1. UCC14240-Q1 最高外壳温度， $P_{OUT}=1.62\text{W}$

使用从 EVM 得出的 Ψ_{JT} 热指标（该指标能非常接近地表示 UCC14240-Q1 PCB 的预期设计方式），我们得到 T_J 为 81.25°C ，如 [方程式 41](#) 所示。因此，应用 Ψ_{JT} 被认为是估算 T_J 最准确的方法。

$$T_J = T_C + (\Psi_{JT} \times P_D) = 61^\circ\text{C} + (16.6^\circ\text{C}/\text{W} \times 1.22 \text{ W}) = 81.25^\circ\text{C} \quad (41)$$

与应用从 JEDEC PCB（铜散热器较少，无过孔，并且从每个 IC 引脚延伸出薄铜线）上提取的 $R_{\theta JC}$ 热阻相比，我们得到 T_J 为 95.7°C ，如 [方程式 42](#) 所示。该结果中的误差主要是由于 JEDEC PCB 与 EVM 之间的 PCB 失配以及测得的外壳温度与芯片温度之间的热界面。

$$T_J = T_C + (R_{\theta JC} \times P_D) = 61^\circ\text{C} + (28.5^\circ\text{C}/\text{W} \times 1.22 \text{ W}) = 95.7^\circ\text{C} \quad (42)$$

最后，应用是从 JEDEC PCB（铜散热器较少，无过孔，并且从每个 IC 引脚延伸出薄铜线）上提取的 $R_{\theta JA}$ 热阻，我们得到 T_J 为 89.8°C ，如 [方程式 43](#) 所示。该结果还假设了 JEDEC PCB 和 EVM 之间的误差，但不依赖于测得的外壳温度，更符合 [方程式 43](#)。

$$T_J = T_A + (R_{\theta JA} \times P_D) = 26^\circ\text{C} + (52.3^\circ\text{C}/\text{W} \times 1.22 \text{ W}) = 89.8^\circ\text{C} \quad (43)$$

11 使能 (ENA) 和电源正常引脚 (/PG)

UCC14240-Q1 包含初级参考的、5V TTL 和 3.3V LVTTTL 逻辑兼容的、高电平有效使能功能。强制 ENA 为低电平会禁用器件，并将其置于非开关待机模式，此时电流消耗降至 $500\mu\text{A}$ 以下。将 ENA 引脚拉至高电平（高于 2V 阈值）会激活正常的器件功能。ENA 引脚有一个较弱的内部下拉电阻，因此如果该引脚处于开路状态，ENA 引脚将悬空到禁用状态。如果不使用 ENA，则应将其拉高至 $2.5\text{V} < V_{ENA} < 5.5\text{V}$ 之间的电压。应注意确保 V_{ENA} 不超过 5.5V_{MAX} 。

低电平有效、电源正常 (/PG) 引脚为开漏输出，用于指示 UCC14240-Q1 何时不存在故障且输出电压在其调节设定点的 $\pm 10\%$ 范围内。将 /PG 引脚上的上拉电阻 ($>1k\Omega$) 连接到 5V 或 3.3V 逻辑轨。对于不使用 /PG 信号的应用，/PG 可以直接连接到 GNDP。

图 11-1 中的启动波形显示了 /PG 相对于 ENA 的预期行为。输入电压 ($V_{IN}=24V$ ，未显示) 已经存在，UCC14240-Q1 由 ENA 变为高电平而激活。ENA 高电平和 /PG 低电平之间的测量时间约为 3.75ms，但可以根据隔离输出电压在设定调节值的 $\pm 10\%$ 范围内所需的时间而变化。相对于 VDD-VEE，COM-VEE 达到调节所需的时间较长，这会导致 VDD-COM 出现轻微的过冲，但这是在 /PG 达到其低电平有效状态之前发生的。这突显了在 /PG 进入有效低电平状态之前请勿切换栅极驱动器的重要性。请注意，此处介绍的波形是从 UCC14240EVM-052 EVM 捕获的。使用 UCC14240EVM-052 用于偏置需要单、正或双、正/负偏置电源的牵引逆变器栅极驱动器 IC 是 EVM 用户指南，其中包含原理图、PCB 详细信息和测量到的性能数据。

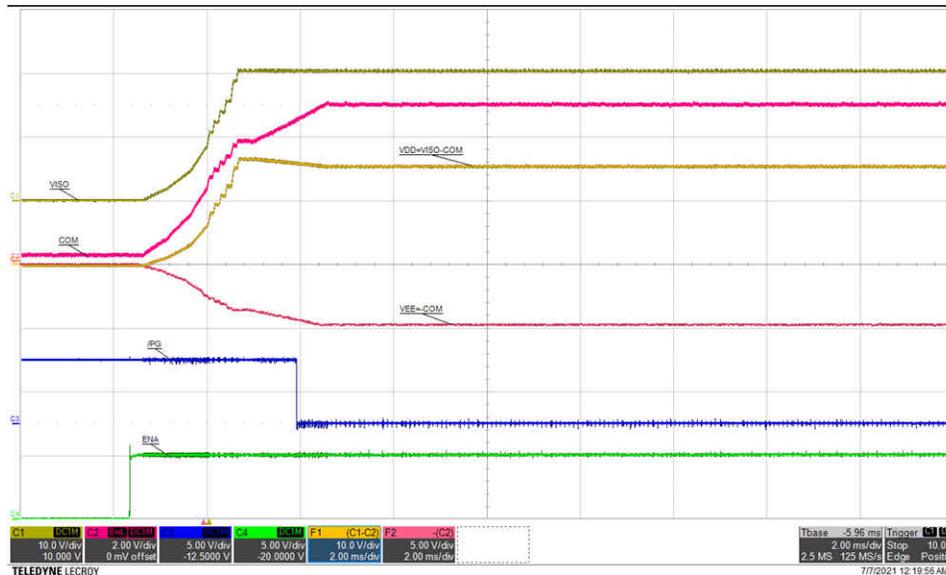


图 11-1. 启动： $V_{IN}=24V$ ， $I_{DD}=80mA$ (顶部：VISO (VDD-VEE)，10V/div，中间 1：COM，2V/div，中间 2：VDD=VISO-COM，10V/div，中间 3：VEE=-COM，5V/div，中间 4：/PG，5V/div，底部：ENA，5V/div)，时间 = 2ms/div (除非另有说明)。

相反，图 11-2 中的关断波形显示，只要 ENA 被拉至为低电平，UCC14240-Q1 输出电压就会以受控方式放电，并且 /PG 在相对于 ENA 几乎没有延迟的情况下切换为高电平。

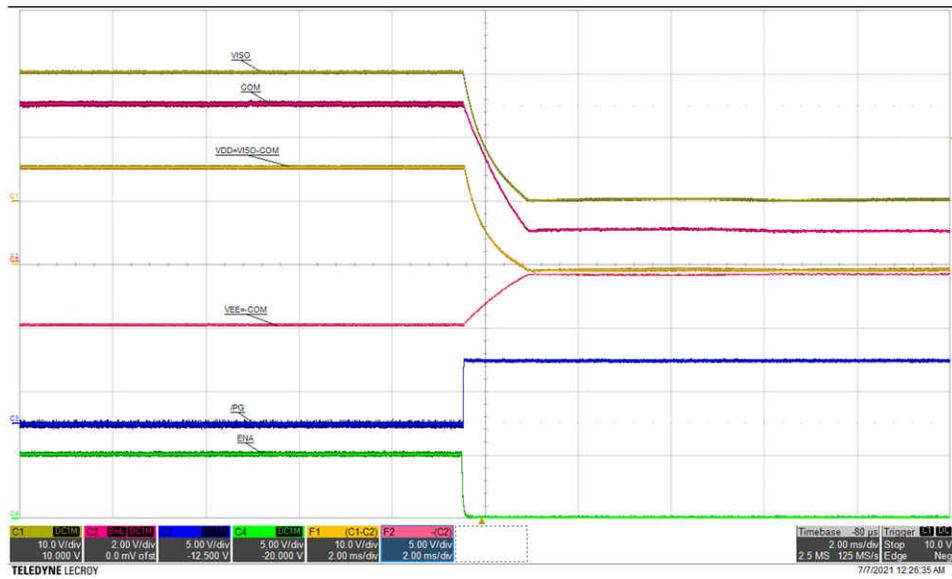


图 11-2. 关断 : VIN=24V , IVDD=80mA (顶部 : VISO (VDD-VEE) , 10V/div , 中间 1 : COM , 2V/div , 中间 2 : VDD=VISO-COM , 10V/div , 中间 3 : VEE=-COM , 5V/div , 中间 4 : /PG , 5V/div , 底部 : ENA , 5V/div) , 时间 = 2ms/div (除非另有说明) 。

12 PCB 布局布线注意事项

外部元件最少意味着 PCB 布线更容易更直接，占用的 PCB 面积更少。正确的 PCB 布局对于实现最佳电气和热性能非常重要。利用 UCC14240-Q1 提供的高性能特性的汽车系统可能会使用多层 PCB 设计。建议至少规划一个四层 PCB 设计，首选 2 盎司铜。也应该尽可能地应用下述关于元件布局和布线优先级的想法。

1. 将 2.2 μ F 和 0.1 μ F 去耦电容尽可能靠近输入和输出器件引脚放置，而 0.1 μ F 旁路电容则最靠近 IC 引脚。对于输入，将电容器放置在引脚 6、7 (VIN) 和引脚 1、2、5、8-18 (GNDP) 之间。对于隔离式输出，将电容器放置在引脚 28、29(VDD) 和引脚 19-27、30-31、35-36 (VEE) 之间。该位置对输入去耦电容特别重要，因为该电容提供与电源驱动电路的快速开关波形相关的瞬态电流。
2. 由于该器件没有用于散热的散热焊盘，因此热量通过各自的 GND 引脚提取。确保 GNDP 和 VEE 引脚上有充足的覆铜（最好是接地层的连接），以实现最佳的散热效果。
3. 在空间和层数允许的情况下，还建议通过尺寸足够的通孔将 VIN、GNDP、VDD、RLIM 和 VEE 引脚连接到内部接地平面或电源平面。或者，使这些网络的走线尽可能宽，以尽量减少损失。
4. TI 还建议将非连接引脚 (NC) 接地至其各自的接地层。对于单路输出选项引脚 32 和 34，连接到 VEE。这将允许更多连续的接地层和更大的热质量用于散热。
5. 建议至少使用四层，以允许足够的内部层 GND 屏蔽和连接顶层和底层的低热阻抗过孔，以便为 UCC14240-Q1 散热。内层可用于在 GNDP 和 VEE 之间创建高频共模拼接电容器，从而减轻辐射发射。
[UCC12050EVM-022 EVM 用户指南](#) 中提供了一个展示内部 PCB 拼接电容器设计的示例。
6. 密切注意 PCB 外层的初级接地层 (GNDP) 和次级接地层 (VEE) 之间的间距。如果两个接地层的间距小于 UCC14240-Q1 封装的间距，则系统的有效爬电和/或电气间隙将减小。
7. 为确保初级侧和次级侧之间的隔离性能，请避免在 UCC14240-Q1 器件下方放置任何 PCB 迹线或覆铜。

[UCC14240EVM-052 用户指南](#) 中提供了额外的 PCB 指导。

13 参考设计示例

PMP22817A 参考设计解决方案采用标称 12V 输入工作, 包括 SEPIC 前置稳压器、UCC14240-Q1 隔离式偏置转换器器和 **UCC5870-Q1** 具有高级保护功能、适用于汽车应用的 30A 隔离式 IGBT/SiC MOSFET 栅极驱动器。

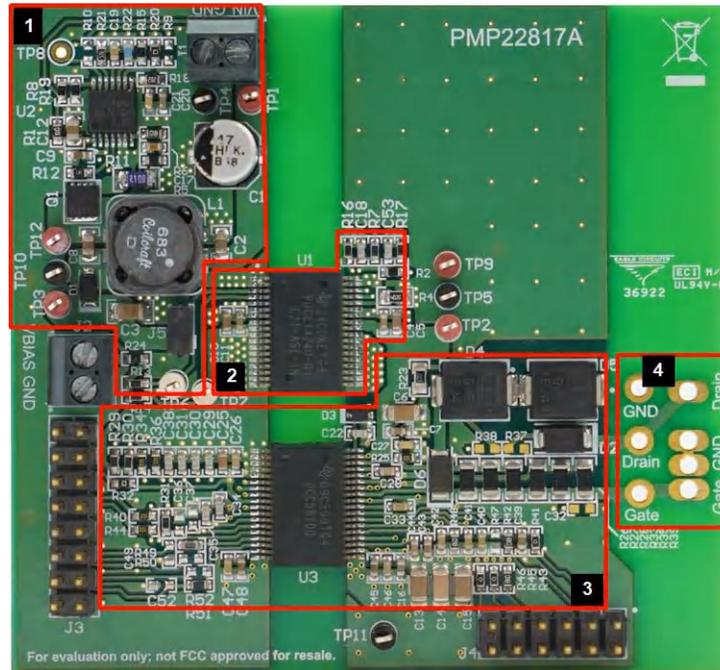


图 13-1. 单通道 SiC/IGBT 栅极驱动解决方案

图 13-1 中概述的分区定义为：

1. **LM5156-Q1** : 12V (6V<12V<42V) 至 24V SEPIC 前置稳压器
2. **UCC14240-Q1** : 24V 至 +15V、-5V 隔离式偏置电源
3. **UCC5870-Q1** : 用于 IGBT/SiC (加数字接口) 的 30A 隔离式栅极驱动器
4. 电镀穿孔可容纳 3 引脚、TO-220 或 4 引脚开尔文分立式 IGBT/SiC 封装或连接的飞线以驱动 IGBT/SiC 模块

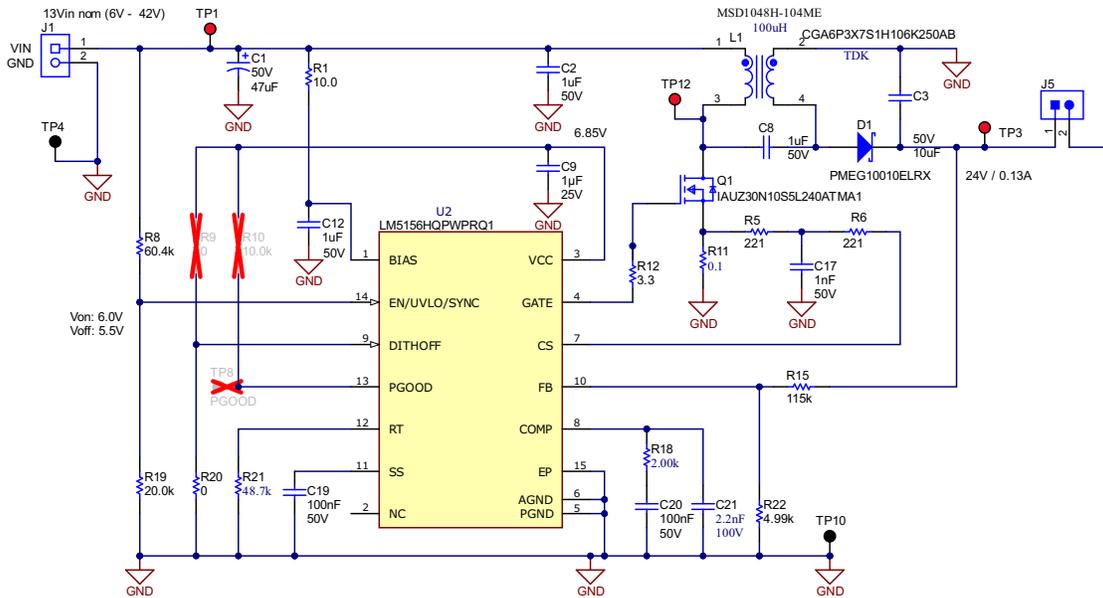


图 13-2. LM5156-Q1 12V 至 24V SEPIC 前置稳压器

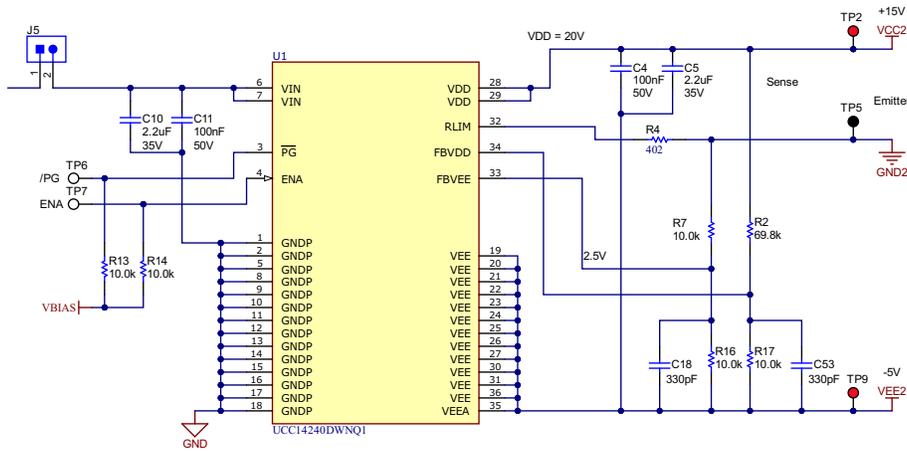


图 13-3. UCC14240-Q1 24V 至 +15V、-5V 隔离式偏置电源

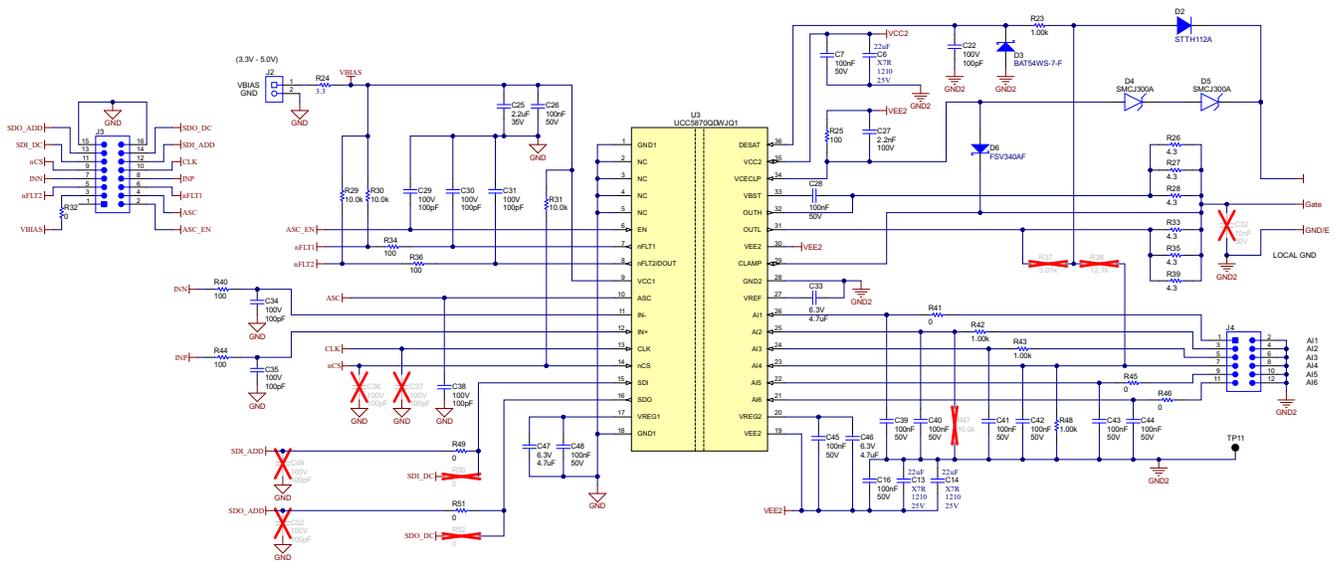


图 13-4. UCC5870-Q1 30A 隔离式 IGBT/SiC 栅极驱动器

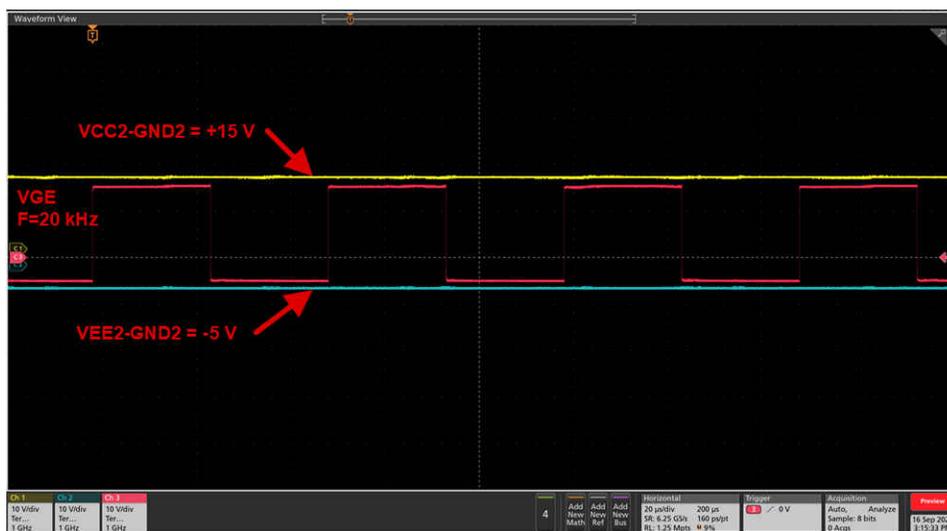


图 13-5. PMP22817A 稳态切换

14 总结

分布式栅极驱动偏置架构提供 EV、HEV 汽车推进和电池管理系统所需的最高水平的性能、可靠性和故障检测。通过将变压器和控制功能集成到扁平 SOIC 封装中，[UCC14240-Q1 1.5W、24V VIN、> 3kVRMS 高效隔离式直流/直流模块](#) 简化了为每个 IGBT/SiC 栅极驱动器位置提供专用偏置电源的难题。UCC14240-Q1 提供隔离式正负电压轨，并且易于配置以满足不同的 IGBT/SiC 功率和电压要求。易用性、元件数量少、高可靠性、高功率密度、与 [TI 隔离式栅极驱动器](#) 的兼容性和可扩展性使 UCC14240-Q1 成为 EV、HEV HV 偏置电源应用的明智选择。

15 参考文献

1. 德州仪器 (TI) [UCC14240-Q1 1.5W、24V VIN、> 3kVRMS 高效隔离式直流/直流模块](#) 数据表。
2. 德州仪器 (TI) , [UCC25800-Q1 用于隔离式偏置电源的超低 EMI 变压器驱动器](#) 数据表。
3. 德州仪器 (TI) , [UCC21732-Q1 适用于 SiC/IGBT 并具有主动保护、隔离式模拟感应和高 CMTI 的 10A 拉电流/灌电流增强型隔离式单通道栅极驱动器](#) 数据表。
4. 德州仪器 (TI) , [UCC280x-Q1 低功耗 BiCMOS 电流模式 PWM 控制器](#) 数据表。
5. 德州仪器 (TI) , [UCC14240-Q1 Excel 设计计算器工具](#) , 2022 , [UCC14240-Q1 设计工具](#) 。
6. 德州仪器 (TI) , [UCC21736-Q1 适用于 SiC/IGBT 并具有主动保护和高 CMTI 的 10A 拉电流和灌电流增强型隔离式单通道栅极驱动器](#) 数据表。
7. 德州仪器 (TI) , [使用 UCC14240EVM-052 用于偏置需要单、正或双、正/负偏置电源的牵引逆变器栅极驱动器 IC 用户指南](#) 。
8. 德州仪器 (TI) , [用于偏置 1.5W 双路输出隔离式直流/直流转换器栅极驱动器的 UCC14240EVM-052、UCC14240-Q1 评估模块](#) 。
9. 德州仪器 (TI) , Darwin Edwards、Hiep Nguyen , [半导体和 IC 封装热指标](#) 应用报告。
10. 德州仪器 (TI) , [UCC12050EVM-022、UCC12050DVE 隔离式直流/直流转换器评估模块](#) 。
11. 德州仪器 (TI) , [UCC12050EVM-052 用户指南](#) 。
12. 德州仪器 (TI) , [UCC12050 高密度、低 EMI、5kVRMS 增强型隔离式直流/直流模块](#) 数据表。
13. 德州仪器 (TI) , [PMP22817A 参考设计](#) 。
14. 德州仪器 (TI) , [LM5156x-Q1 采用双随机展频技术的 2.2MHz 宽输入电压 65V 非同步升压/SEPIC/反激式控制器](#) 数据表。
15. 德州仪器 (TI) , [UCC5870-Q1 具有高级保护功能、适用于汽车应用的 30A 隔离式 IGBT/SiC MOSFET 栅极驱动器](#) 数据表。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司