

Alfred Chong

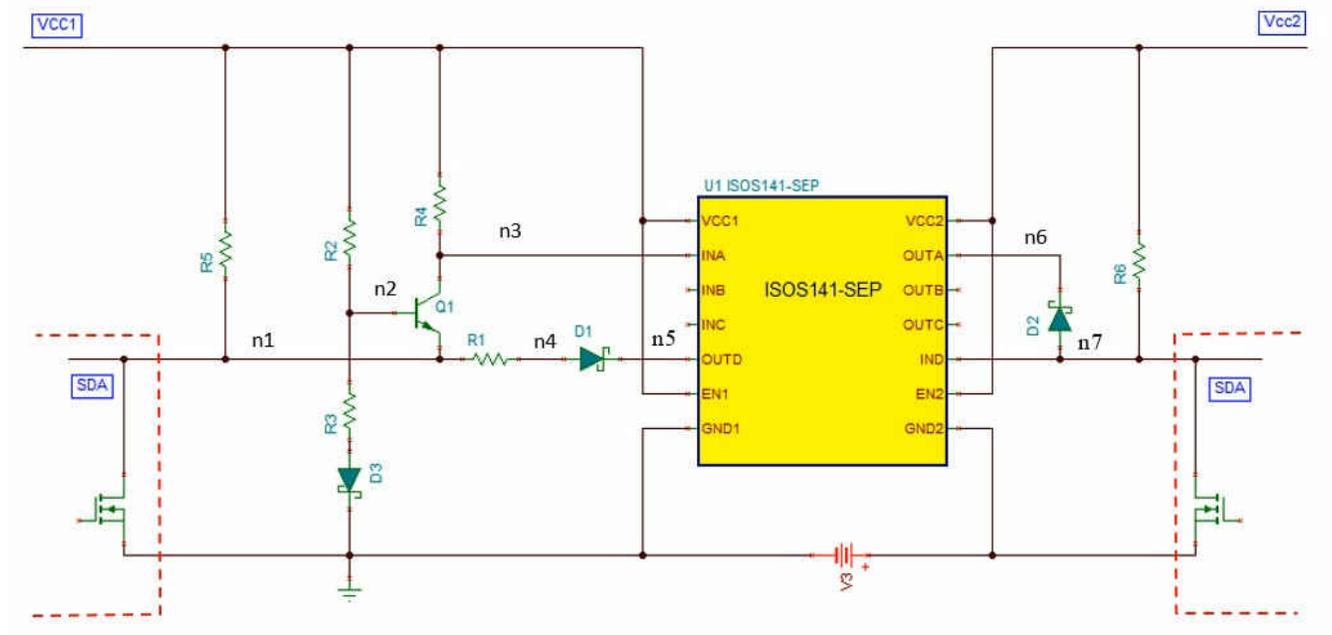
设计目标

参数	设计要求
电源电压	3.3V
信令速率	1Mbps (快速模式)
最大电离辐射总剂量	30krad(Si)
针对 LET 的最大 SEL 抗扰度	43MeV × cm ² /mg
隔离电压	3000V _{RMS} (符合 UL1577 标准)

设计说明

在航天器中，可能会使用 I²C 总线进行板对板通信，并且冷备件的普遍使用可能需要在系统中进行额外的隔离。I²C 总线是一种常用的通信总线。使用标准数字隔离器来设计隔离式 I²C 接口时的特殊挑战在于两者之间的运行模式不同。I²C 总线在双向、半双工模式下运行，而标准数字隔离器是单向器件。为了有效利用一种技术支持另一种技术，需要采用外部电路将双向总线分成两个单向信号路径，同时避免带来明显的传播延迟。

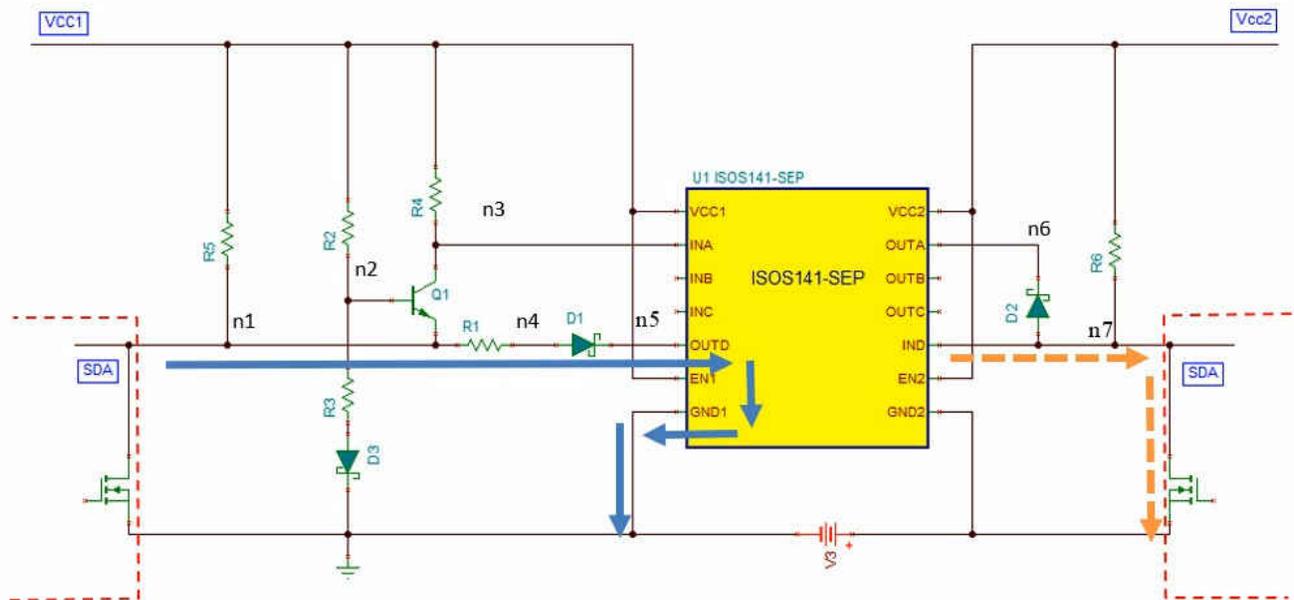
本电路设计使用一个 NPN 晶体管、3 个肖特基二极管和 4 个电阻器将数字隔离器转换为隔离式 I²C 器件。



设计注意事项

晶体管 Q1 及其周围的电阻器网络可提供比较器功能。由于 I²C 中的主要开关电平为逻辑低电平，Q1 的基极偏置会特别高，以至于施加到 n1 的低电平会导通晶体管，而 n7 的低电平会使 Q1 保持高阻抗。R3、R2 分压器主要决定偏置，而二极管 D3 提供温度补偿。为了防止 n7 的低电平并进而防止 n1 将 Q1 导通，n1 的电压电平在 n4 中的 R1 两端压降的基础上升高，以便提高 Q1 的发射极电位 VE，并将基极-发射极电压降低到最小导通电平以下。但是，必须注意将 VE 维持在 SDA 的最小输入高电平阈值以下，I²C 规范中将其列为 $VIL_{max} = 0.3 \times VCC$ 。

当 n7 的 I²C 总线被拉至逻辑低电平状态时（如下一个图中的橙色虚线箭头所示），低电平状态会传入 IND 中并导致 OUTD 进入低电平状态。n1 的电压被拉低到蓝色箭头所示的低电平状态。R1 会从 n1 向 n4 引入电压降，这样会将 n1 的电压升高到足以关断 Q1 但同时远低于 VIL_{max} ，从而为 I²C 输入端带来有效低电平。同时，R4 为隔离器输入端 INA 提供逻辑高电平，并使 OUTA 变为高电平，从而防止二极管 D2 导通。



当 n1 被拉至低电平状态时，n2 和 n1 上的电压明显低于 VE 并会导致 Q1 导通。这种情况会导致 INA 进入逻辑低电平，如下一个图中的橙色虚线箭头所示。低电平状态信号通过隔离器并导致 OUTA 进入低电平状态。n7 的电压通过蓝色箭头所示的二极管 D2 的正向偏置被拉低。但是，当 n1 变为高电平时，由于 n7 和 n5 的剩余低电平信号会导致 D1 正向偏置，n1 的电压无法立即恢复到 VCC1 的电平。实际上，n1 会上升到必要的 VE 电位以阻止 Q1。n1 将保持在该电平，直到 Q1 上的高阻抗允许 R4 为隔离器输入端 INA 提供逻辑高电平，从而释放 n6 和 D3 并使 n7 变为高电平。只有这样，n1 才能恢复到 VCC1 的电平。

对于 $V_{CC} = 3.3V$ ， $0.6V < \text{偏置电压} < 0.99V$ ，令偏置电压 = $0.65V$

$$0.001 = \frac{3.3}{R3 + R2} - (2)$$

$R3 = 650\Omega$ 且 $R2 = 2.65k\Omega$

- 计算 $R1$

$R1$ 的作用是防止晶体管 $Q1$ 在 $n4$ 被拉至 $0V$ 时导通。晶体管 $Q1$ 的导通电压为 $0.6V$ ，偏置电压为 $0.65V$ 。因此， $R1$ 上的压降电压应大于偏置电压减去导通电压，但小于 V_{ILmax} 。此外， $R1$ 上的压降是 $R1$ 和 $R5$ 的分压器

$$0.99V \leq \frac{R1}{R1 + R5} * 3.3 \geq 0.65V - 0.6V - (1)$$

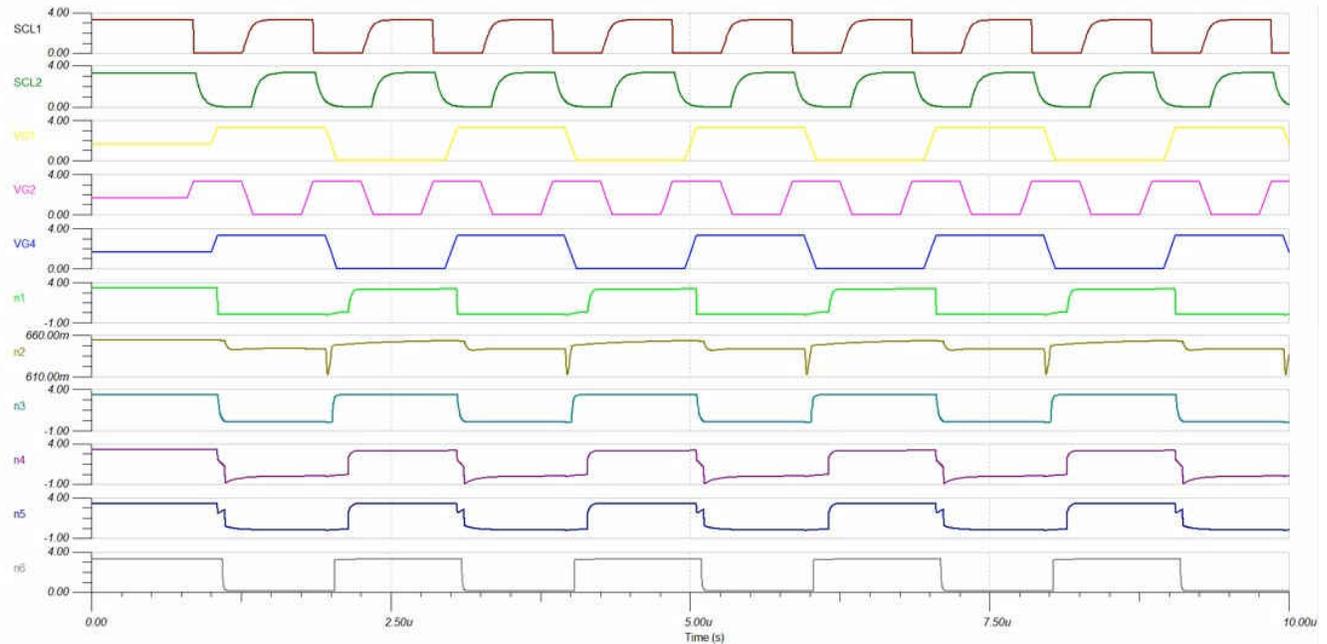
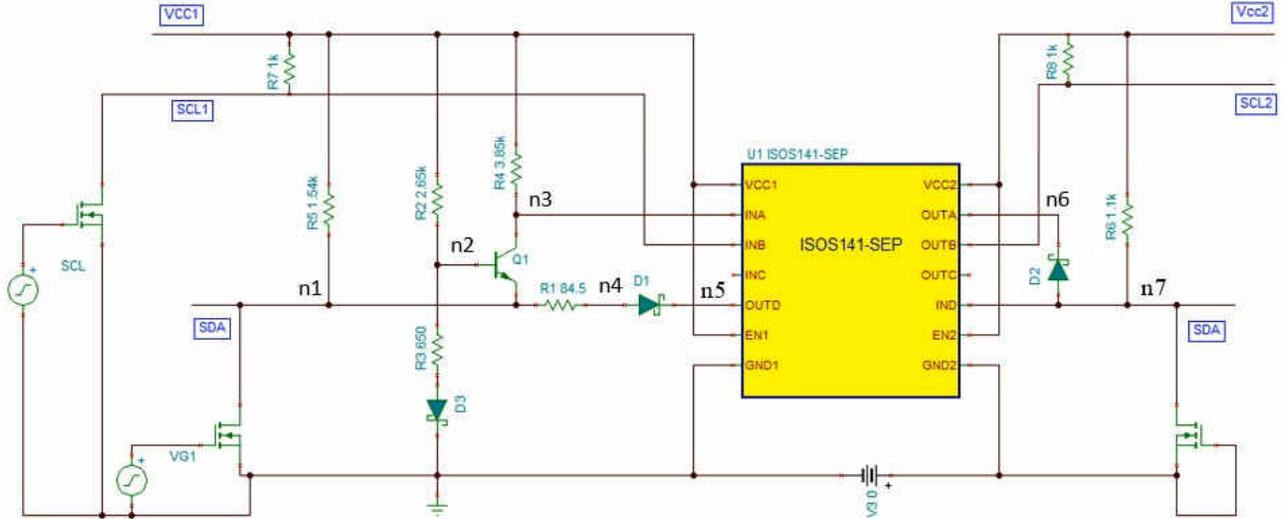
令 $R1$ 上的压降为 $0.17V$ ：

$$\frac{R1}{R1 + R5} * 3.3V = 0.17V$$

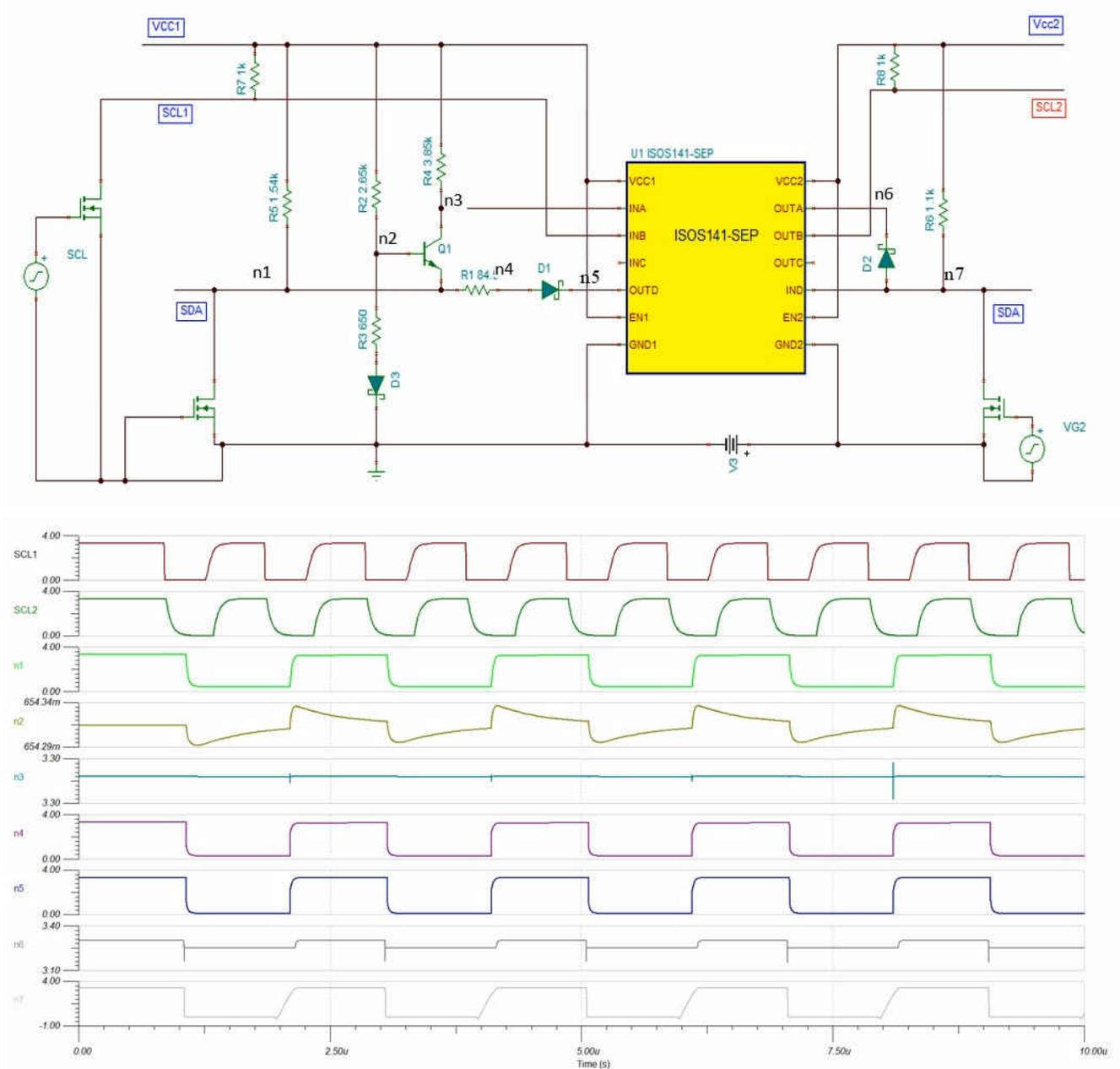
根据上一公式中的 $R5 = 1.54k\Omega$ ，可算出 $R1 = 84.5\Omega$ 。

设计仿真

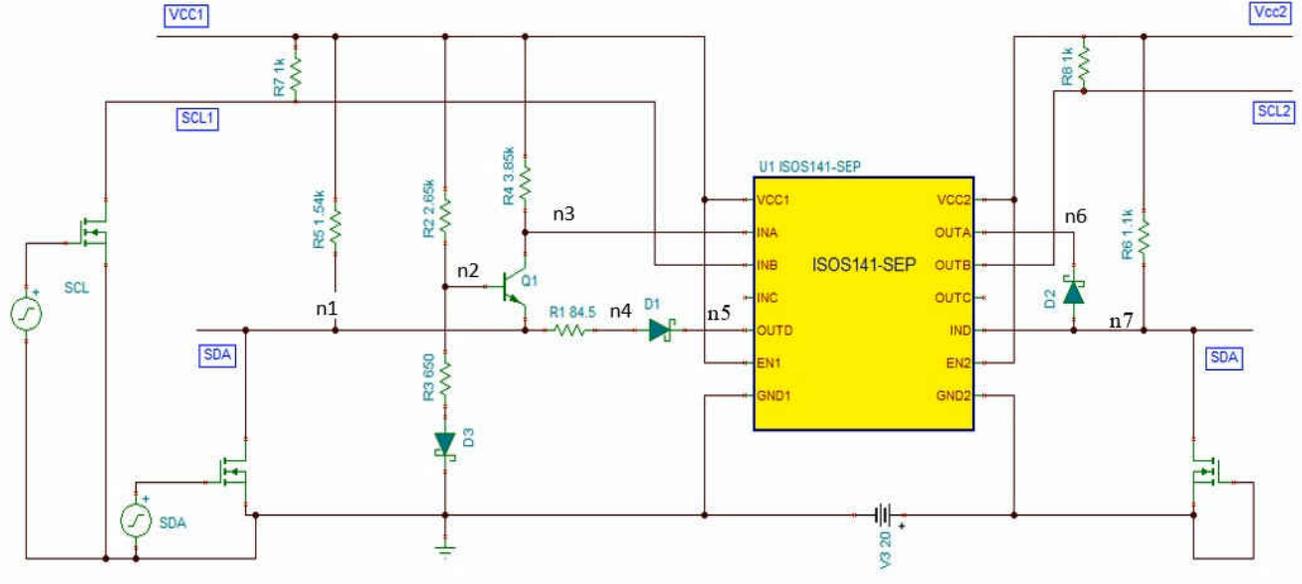
下图显示了初级与次级总线是否隔离的情况下的最终隔离式 I²C 电路。只有 SDA 数据线路是双向的，SCL 时钟线路是单向的。初级 SDA 上设置了一个 500kHz 的脉冲发生器，用于对从 n1 发送到 n7 的 1Mbps 0101 数据模式进行仿真。如下方的图所示，n1 被拉低至逻辑低电平。这会导致 n3 变为逻辑低电平并将值从输入端 INA 传递到输出端 OUTA。因此 n6 和 n7 被拉低至逻辑低电平。当 SDA 被释放时，n1 电压仅在 n7 电压变为逻辑高电平后才会恢复到逻辑高电平。



次级 SDA 上设置了一个 500kHz 的脉冲发生器，用于对从 n7 发送到 n1 的 1Mbps 0101 数据模式进行仿真。如下方的图所示，n7 被拉低至逻辑低电平，并将值从输入端 IND 传递到输出端 OUTD。因此 n5 和 n4 被拉低至逻辑低电平。由于 R1 上的压降，n1 电压比 n4 电压高 0.17V，但仍明显低于 VILmax。



初级 SDA 上设置了一个 500kHz 的脉冲发生器，用于对从 n1 发送到 n7 的 1Mbps 0101 数据模式进行仿真。次级侧接地电压将升高 20V 以对隔离式 I²C 的性能进行仿真。如下图所示，由于地弹效应，初级侧 SDA (n1) 的工作电压范围为 0V 至 3.3V，次级侧 SCL 和 SDA (n7) 的工作电压范围为 20V 至 23.3V。



参考

设计中采用的数字隔离器

ISOS141-SEP	
V _{CC1} 、V _{CC2}	2.25 V 至 5.5 V
数据速率	100MHz
传播延迟	10.7ns 至 16ns
TID 表征 (无 ELDRS)	30krad(Si)
TID RLAT、RHA	30krad(Si)
CMT1	±100kV/μs
V _{ISO}	3000 V _{RMS}
www.ti.com.cn/product/cn/ISOS141-SEP	

重要声明和免责声明

TI 提供技术和可靠性数据 (包括数据表)、设计资源 (包括参考设计)、应用或其他设计建议、网络工具、安全信息和其他资源, 不保证没有瑕疵且不做任何明示或暗示的担保, 包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任: (1) 针对您的应用选择合适的 TI 产品, (2) 设计、验证并测试您的应用, (3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。这些资源如有变更, 恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务, TI 对此概不负责。

TI 提供的产品受 TI 的销售条款 (<https://www.ti.com/legal/termsofsale.html>) 或 [ti.com](https://www.ti.com) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

邮寄地址: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2021, 德州仪器 (TI) 公司

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司