



摘要

模数转换器 (ADC) 是一个关键模块, 用于在实时控制应用中检测反馈信号和监测信号。但是, 如果不仔细设计和评估驱动 ADC 输入的电路, 可能会出现明显的采样保持电路 (S+H) 稳定误差, 导致 ADC 检测性能不佳, 从而导致系统性能不佳。本应用报告将介绍可用于了解 ADC 输入稳定和设计合适 ADC 驱动电路的资源, 以及如何在 TMS320F2837xD、TMS320F2837xS、TMS320F2838x、TMS320F2807x、TMS320F28004x、TMS320F28002x、TMS320F28003x、TMS320F280013x 和 TMS320F280015x 系列微控制器的特定上下文中评估这些资源。

本应用报告中讨论的工程配套资料和源代码可从以下 URL 下载: <http://www.ti.com/cn/lit/zip/spract6>。

内容

1 引言	3
1.1 ADC 输入稳定的机制.....	3
1.2 稳定不足的症状.....	3
1.3 资源.....	3
2 输入稳定设计步骤	6
2.1 选择 ADC.....	7
2.2 查找最小运算放大器带宽和 RC 滤波器范围.....	7
2.3 选择运算放大器.....	9
2.4 验证运算放大器模型.....	9
2.5 构建 ADC 输入模型.....	9
2.6 通过仿真优化 RC 滤波器值.....	12
2.7 执行最终仿真.....	12
2.8 输入设计工作表.....	12
3 电路设计示例	13
3.1 选择 ADC.....	13
3.2 查找最小运算放大器带宽和 RC 滤波器范围.....	13
3.3 验证运算放大器模型.....	14
3.4 构建 ADC 输入模型.....	14
3.5 直流节点分析.....	16
3.6 通过仿真优化 RC 滤波器值 (第 1 部分).....	16
3.7 通过仿真优化 RC 滤波器值 (第 2 部分).....	17
3.8 通过仿真优化 RC 滤波器值 (第 3 部分).....	20
3.9 进一步改进.....	20
3.10 进一步仿真.....	20
3.11 已完成的工作表.....	21
4 使用现有电路或额外限制	22
4.1 现有电路.....	22
4.2 预选运算放大器.....	23
4.3 预选 R_s 和 C_s 值.....	24
5 总结	25
6 参考文献	25
7 修订历史记录	25

插图清单

图 1-1. ADC S+H 电容器的稳定.....	3
----------------------------	---

图 2-1. 模拟工程师计算器屏幕截图.....	7
图 2-2. F28004x ADC 输入模型.....	10
图 2-3. t_{acq} 的示例时序 (分段线性).....	11
图 2-4. t_{dis} 的示例时序 (分段线性).....	12
图 3-1. F280049 模拟工程师计算器输出示例.....	14
图 3-2. F280049 TINA-TI 电路示例.....	15
图 3-3. F280049 T_{acq} 源时序示例.....	15
图 3-4. F280049 T_{dis} 源时序示例.....	16
图 3-5. F280049 瞬态分析配置示例.....	16
图 3-6. F280049 初始瞬态结果示例.....	17
图 3-7. 扫描按钮.....	17
图 3-8. F280049 扫描控制对话框示例.....	18
图 3-9. F280049 R_s 初始扫描结果示例.....	18
图 3-10. F280049 R_s 精细扫描结果示例.....	19
图 3-11. F280049 最终瞬态结果示例.....	20
图 4-1. 利用电荷共享的电路示例.....	22
图 4-2. C_s 电压 ($R_s = 100 \Omega$).....	23
图 4-3. C_s 电压 ($R_s = 1k \Omega$).....	23
图 4-4. OPA2320 的模拟工程师计算器输出.....	24

表格清单

表 1-1. 器件系列.....	5
表 2-1. 计算器输入类型映射.....	8
表 2-2. ADC 输入稳定设计工作表.....	12
表 3-1. ADC 输入稳定设计工作表 (F280049 示例).....	21

商标

TINA-TI™ is a trademark of Texas Instruments.

PSpice® is a registered trademark of Cadence Design Systems, Inc.

所有商标均为其各自所有者的财产。

1 引言

在使用 C2000 实时 MCU 设计系统时，评估驱动 ADC 的输入电路以实现适当的稳定是必要的步骤。稳定不足会导致各种采样问题，常见问题是信号失真和存储器串扰。本应用报告探讨了 [TI 高精度实验室 - SAR ADC 输入驱动器设计](#) 关于 ADC 输入稳定的视频系列（包含八个部分）中介绍的方法（在 C2000 实时 MCU 上 ADC 的特定上下文文中）。

1.1 ADC 输入稳定的机制

要将检测到的模拟电压转换为数字转换结果，ADC 必须首先准确地将施加的输入电压捕获到其采样保持电路 (S+H) 中。如图 1-1 所示，这需要在配置的采集窗口时间（也称为 S+H 时间）内将内部 ADC S+H 电容器 (C_h) 充电至所施加电压的某个可接受容差（通常为 0.5LSB ）范围内。

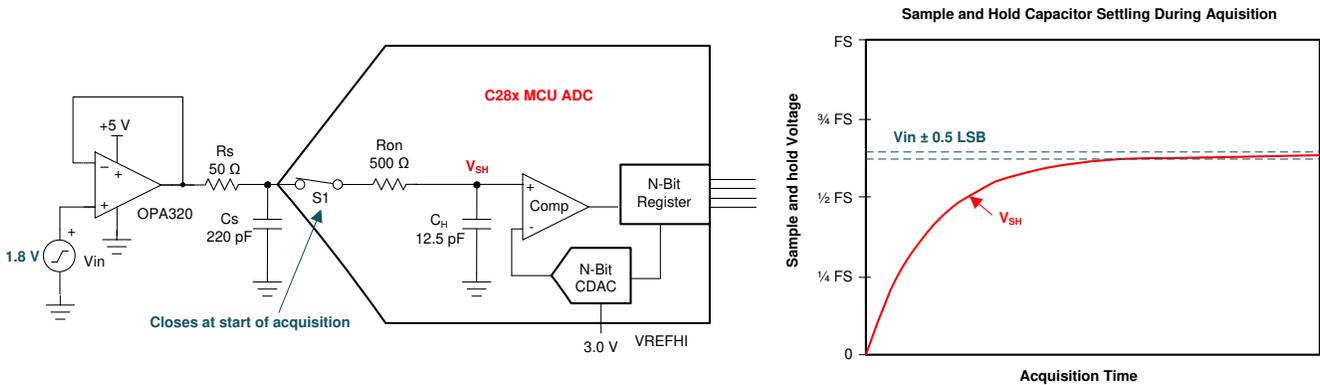


图 1-1. ADC S+H 电容器的稳定

考虑到外部 ADC 驱动器电路的有限带宽和稳定时间以及内部 ADC S+H 电路的稳定时间，快速将 C_h 充电至所施加电压的过程会变得复杂。在图 1-1 中，驱动器显示为具有有限带宽的运算放大器 (OPA320)，驱动器电路也有意放置了源电阻 (R_s) 并有意放置了源电容 (C_s)，其有限的稳定时间由 RC 时间常数决定。请注意，其他电路拓扑可用于驱动 ADC，这些电路可能具有额外的元件，需要对这些元件进行建模以确保适当的稳定时间。这些元件可能包括无意寄生效应，例如传感器的输出阻抗或分压器的有效源电阻。从图 1-1 还可以看到，ADC 具有内部寄生开关电阻 (R_{on})。这与 C_h 一起提供了一个会限制稳定速度的额外 RC 时间常数。

1.2 稳定不足的症状

一旦将电压捕获到 S+H 电容器中，ADC 就会在转换阶段将该电压转换为数字转换结果。然后，CPU 可以使用该结果来控制或监测系统。但是，如果由于稳定误差而导致捕获的电压不能准确地表示施加的电压，那么即使 ADC 转换过程一切顺利，最终转换结果也会存在误差。

这些稳定误差的表现形式各不相同，具体取决于 ADC 是重复对同一通道进行采样还是按顺序扫描多个通道。稳定误差的表现形式也会因采集阶段开始时 S+H 电容器上的起始电压而有所不同。一些 ADC 架构实现方案的起始 S+H 电压接近上一次采样的电压，而另一些架构通常在采集阶段开始时使用已经过放电的 S+H 电容器。

1.3 资源

以下工具和材料对于 ADC 驱动器电路设计和输入稳定评估非常有用。

1.3.1 TINA-TI 基于 SPICE 的模拟仿真程序

TI 为 TI 客户提供 TINA-TI 应用，以便利用 TI 产品轻松对电路进行基于 SPICE 的仿真。由于本应用报告使用 PSpice for TI 而不是 TINA-TI 来评估电路稳定性能，因此在继续之前无需确保下载并安装 TINA-TI。但是，TINA-TI 应用和其他资源仍然可用。

工具文件夹链接：[TINA-TI™](#)

1.3.2 PSpice for TI 设计和仿真工具

TI 为 TI 客户提供 PSpice for TI 应用，以便利用 TI 产品轻松对电路进行基于 SPICE 的仿真。本应用报告利用该程序来评估电路稳定性能。确保下载并安装该应用程序，然后再继续。

工具文件夹链接：[PSpice®for TI](#)

PSpice for TI 培训系列链接：[探索 PSpice for TI](#)

TI E2E 支持论坛链接：[欢迎来到 TI E2E 设计支持论坛](#)

Cadence PSpice for TI 论坛链接：[欢迎来到 PSpice 论坛](#)

1.3.3 TI 高精度实验室 - SAR ADC 输入驱动器设计系列

TI 高精度实验室提供了一个由八个部分组成的出色视频系列，该视频系列演示了如何设计 SAR ADC 的输入驱动器。查看该材料将有助于进一步了解基于高速运算放大器的信号调节设计过程和选项。

视频培训系列链接：[TI 高精度实验室 - SAR ADC 输入驱动器设计](#)

1.3.4 模拟工程师计算器

模拟工程师的计算器工具提供了各种非常有用的基于 GUI 的计算选项卡，以协助完成常见的模拟电路设计任务。高速运算放大器设计方法利用“Data Converters”→“ADC SAR Drive”计算器。

工具文件夹链接：[模拟工程师计算器](#)

1.3.5 相关应用报告

TI 提供了多个与 C2000 实时 MCU 器件上 ADC 输入电路的设计和评估相关的应用报告。这些应用报告与简要说明一起列出。

应用报告标题	原理图捕获和仿真工具	用途
C2000 MCU 的 ADC 输入电路评估 (TINA-TI)	TINA-TI	介绍了如何设计和评估传统高速 ADC 驱动电路。输入电路包含一个运算放大器。适用于在 ADC 的最大采样率附近对高带宽信号进行采样。
C2000 MCU 的 ADC 输入电路评估 (PSpice for TI)	PSpice for TI	
C2000 ADC 的电荷共享驱动电路 (TINA-TI)	TINA-TI	介绍了如何设计和评估电荷共享 ADC 驱动电路。输入电路可能包含也可能不包含运算放大器。适用于对带宽和采样率足够低的信号进行采样。
C2000 ADC 的电荷共享驱动电路 (PSpice for TI)	PSpice for TI	
缓解 ADC 存储器串扰的方法	TINA-TI	介绍了在输入电路设计未实现足够稳定时减少存储器串扰误差的策略。适用于特殊情况。

1.3.6 TINA-TI ADC 输入模型

本应用报告与预先为多个器件系列生成的 ADC 输入模型捆绑在一起。下面列出了器件系列以及与每个系列关联的 ADC 输入模型和对每个 ADC 输入模型的简要说明。

对于表 1-1 中未列出的 C2000 器件，只要信号模式匹配（使用单端模型运行单端 ADC，或使用差分模型运行差分 ADC），仍可以使用这些输入模型。还需要更新 R_{on} 和 C_h 值，以匹配特定于器件的数据手册中指定的值。

表 1-1. 器件系列

器件系列	ADC 输入模型	说明
TMS320F2807x	F2807x_Ext	F2807x ADC 输入模型 3.0V 外部基准 12 位分辨率 单端输入模式
TMS320F2837xD、TMS320F2837xS	F2837x_Ext_12BSE	F2837x ADC 输入模型 3.0V 外部基准 12 位分辨率 单端输入模式
	F2837x_Ext_16BDE	F2837x ADC 输入模型 3.0V 外部基准 16 位分辨率 差分输入模式
TMS320F2838xD、TMS320F2838xS	F2838x_Ext_12BSE	F2838x ADC 输入模型 3.0V 外部基准 12 位分辨率 单端输入模式
	F2838x_Ext_16BSE	F2838x ADC 输入模型 3.0V 外部基准 16 位分辨率 单端输入模式
	F2838x_Ext_16BDE	F2838x ADC 输入模型 3.0V 外部基准 16 位分辨率 差分输入模式
TMS320F28002x	F28002x_Ext	F28002x ADC 输入模型 3.0V 外部基准 12 位分辨率 单端输入模式
	F28002x_Int25	F28002x ADC 输入模型 2.5V 外部基准 12 位分辨率 单端输入模式
	F28002x_Int33	F28002x ADC 输入模型 3.3V 外部基准 12 位分辨率 单端输入模式
TMS320F28004x	F28004x_Ext	F28004x ADC 输入模型 3.0V 外部基准 12 位分辨率 单端输入模式
	F28004x_Int25	F28004x ADC 输入模型 2.5V 内部基准 12 位分辨率 单端输入模式
	F28004x_Int33	F28004x ADC 输入模型 3.3V 内部基准 12 位分辨率 单端输入模式

表 1-1. 器件系列 (continued)

器件系列	ADC 输入模型	说明
TMS320F28003x	F28003x_Ext	F28003x ADC 输入模型 3.0V 外部基准 12 位分辨率 单端输入模式
	F28003x_Int25	F28003x ADC 输入模型 2.5V 内部基准 12 位分辨率 单端输入模式
	F28003x_Int33	F28003x ADC 输入模型 3.3V 内部基准 12 位分辨率 单端输入模式
TMS320F280013x	F280013x_Ext	F280013x ADC 输入模型 3.0V 外部基准 12 位分辨率 单端输入模式
	F280013x_Int25	F280013x ADC 输入模型 2.5V 内部基准 12 位分辨率 单端输入模式
	F280013x_Int33	F280013x ADC 输入模型 3.3V 内部基准 12 位分辨率 单端输入模式
TMS320F280015x	F280015x_Ext	F280015x ADC 输入模型 3.0V 外部基准 12 位分辨率 单端输入模式
	F280015x_Int25	F280015x ADC 输入模型 2.5V 内部基准 12 位分辨率 单端输入模式
	F280015x_Int33	F280015x ADC 输入模型 3.3V 内部基准 12 位分辨率 单端输入模式

CAUTION

虽然用于多个 C2000 器件的 ADC 输入模型与本应用报告捆绑在一起，但应始终首先使用特定于器件的数据手册对输入模型元件值进行验证，然后再继续。如需更多信息，请参阅节 2.5。

2 输入稳定设计步骤

用于设计理想 ADC 输入驱动器的 **TI 高精度实验室 - SAR ADC 输入驱动器设计** 方法可细分为以下步骤。后续各节将讨论如何将这此步骤应用于 C2000 ADC。

1. 选择 ADC。
2. 查找最小运算放大器带宽和 RC 滤波器范围。
3. 选择运算放大器。
4. 验证运算放大器模型。
5. 构建 ADC 输入模型。
6. 通过仿真优化 RC 滤波器值。
7. 执行最终仿真

2.1 选择 ADC

假设您已选择一款具有一个或多个集成 ADC 模块的基于 C28x 的微控制器。C28x 产品搜索可用于选择 MCU：[C2000 实时控制 MCU - 产品](#)和 [C2000 外设指南](#)列举了不同器件上的外设（包括 ADC）之间的区别：[C2000 实时控制 MCU 外设参考指南](#)

选择 C2000 器件后，您应在特定于器件的数据手册中找到以下信息，然后再继续。

数据手册信息	位置	注释
最短采样窗口持续时间	“ADC 电气数据和时序”部分中的“ADC 运行条件”表	某些器件支持多种分辨率模式和信令模式；请确保参数与您要使用的模式相对应。
ADC 输入模型	“ADC 输入模型”部分中的“输入模型参数”表	某些器件支持多种分辨率模式和信令模式；请确保模型与您要使用的模式相对应。
所选 ADC 引脚的特定寄生电容	“ADC 输入模型”部分中的“每通道寄生电容”表	如果通道分配尚不清楚，请使用 ADCIN15 的值。
ADC 时序	“ADC 时序图”部分中的“ADC 时序”表	某些器件支持多种分辨率模式和信令模式；请确保时序与您要使用的模式相对应。您还需要了解您的预期 CPU 时钟 (SYSCLK) 和 ADC 时钟 (ADCCLK) 速率。如果尚不清楚，请使用“ADC 运行条件”表中给出的最大 ADCCLK 值以及器件的最大 SYSCLK。

2.2 查找最小运算放大器带宽和 RC 滤波器范围

找到特定于器件的数据手册中的详细 ADC 信息后，您就可以使用[模拟工程师计算器](#)来确定驱动运算放大器所需的最小带宽，以及放置在 ADC 输入上的外部源电阻器和外部源电容器的电势范围。

打开模拟工程师计算器应用程序，选择“Data Converters”->“ADC SAR Drive”计算器。这将打开一个类似于图 2-1 中所示的计算器窗口。

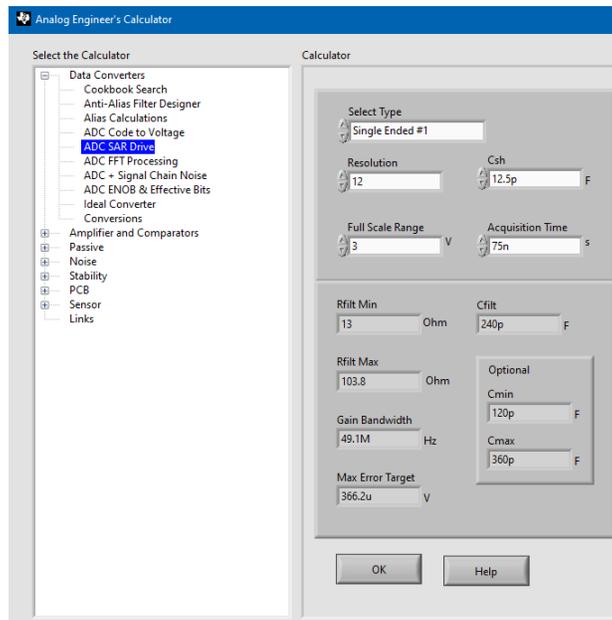


图 2-1. 模拟工程师计算器屏幕截图

打开正确的计算器后，请提供输入信息。

2.2.1 选择类型

C2000 ADC 可根据特定器件配置为单端输入模式或差分输入模式。该计算器支持多种输入模式类型。表 2-1 将 C2000 输入模式映射到计算器选择类型。

表 2-1. 计算器输入类型映射

C2000 信号模式	计算器输入类型选择
单端	“单端 1”
差分	“差分”

2.2.2 分辨率

输入要使用的 ADC 模式的分辨率 (以位为单位)。对于 C2000 ADC，这通常是 12 位或 16 位。

备注

通常会选择 ADC 的实际分辨率。但是，在 ADC 通道不需要利用 ADC 的全分辨率的情况下，可以输入较低的值来放宽输入稳定设计要求。

例如：

分辨率 = 12 位， $C_{sh} = 12.5\text{pF}$ ，满量程范围 = 3.0V，采集持续时间 = 100ns

- 12 位的全分辨率要求最小运算放大器带宽为 37MHz 并稳定至优于 0.366mV
- 降低 10 位的分辨率 (大约 0.1% 稳定) 需要 28MHz 的最小运算放大器带宽并稳定至优于 1.465mV

2.2.3 C_{sh}

输入 ADC S+H 电容器的容值。这便是特定于器件的数据手册的输入模型参数表中的参数“ C_h ”。不同的分辨率和基准模式可能具有不同的输入模型参数，因此请确保选择的参数与预期的 ADC 使用模式相对应。

2.2.4 满量程范围

输入与 ADC 的满量程范围相对应的电压。当使用外部基准模式时，这对应于 ADC VREFHI 引脚上提供的电压，通常为 2.5V 或 3.0V。当使用内部基准模式 (在支持的器件上) 时，这对应于所选基准模式的电压范围 (2.5V 或 3.3V)。

2.2.5 采集时间

输入目标 ADC 采集窗口时间。为获得最低 ADC 转换延迟 (对应于最大 ADC 采样率)，请在特定于器件的数据手册的 ADC 运行条件表中选择参数“采样窗口持续时间”的最小值。

备注

选择一个大于 ADC 最小采集时间的目标 S+H 时间可以简化输入驱动运算放大器的输入稳定设计要求。

例如：

分辨率 = 12 位， $C_{sh} = 12.5\text{pF}$ ，满量程范围 = 3.0V

- 采集时间 = 75ns 需要使用带宽约为 50MHz 的驱动运算放大器
- 采集时间 = 150ns 需要使用带宽约为 25MHz 的驱动运算放大器
- 采集时间 = 750ns 需要使用带宽约为 5MHz 的驱动运算放大器

由于 C2000 ADC 包装器允许按 SoC 配置 S+H 时间 (通过使用 SoC 控制寄存器中的 ACQPS 设置)，因此可以根据每个通道做出相应的决策。

2.2.6 输出

将所有输入提供给计算器后，记录输出以供后续分析

- 为了确定更优驱动器电路，将通过 TINA-TI 仿真来探索 R_{filt} 和 C_{filt} 输出范围
- 最大误差目标输出对应于指定分辨率下的 1/2LSB。如果稳定处于此范围内，则将最终 TINA-TI 仿真视为成功。
- 下一步将使用增益带宽输出来选择合适的运算放大器。所选的运算放大器应具有大于等于该值的单位带宽增益积，以实现出色的稳定性。

2.2.7 计算器背后的数学原理

有关通过分析来确定所需运算放大器带宽以及 R_{filt} 和 C_{filt} 范围的其他信息，请参阅 SAR ADC 输入驱动器设计系列中的最终 TI 高精度实验室视频：[R-C 元件选择背后的数学原理](#)。

2.3 选择运算放大器

接下来需要为 ADC 驱动器电路选择合适的运算放大器。该运算放大器需要满足模拟工程师计算器报告的最小单位带宽增益积。

有关选择运算放大器的其他说明，请观看 TI 高精度实验室视频：[选择并验证驱动器放大器](#)。

备注

如果事实证明难以选择满足指定要求的运算放大器，请记住，可以放宽稳定分辨率和目标采集时间（如果应用要求允许），以放宽对驱动运算放大器的要求。这两种器件均可根据每个通道进行调整，以使关键 ADC 输入具有出色性能，同时允许辅助 ADC 输入具有宽松的性能。

2.4 验证运算放大器模型

接下来，需要为上一步中选择的运算放大器获取 TINA-TI 模型。

TI 高精度实验室视频[选择和验证驱动放大器](#)详细说明了如何获取所选运算放大器的 TINA-TI 模型以及如何验证根据特定于器件的数据手册中提供的信息来验证该模型。

2.5 构建 ADC 输入模型

要在 TINA-TI 中对 ADC 输入驱动电路进行仿真和改进，首先需要为 ADC 构建 TINA-TI 输入模型。TI 高精度实验室视频[构建 SAR ADC 输入模型](#)概述了如何根据 ADC 器件特定于器件的数据手册中提供的信息执行该过程。本应用报告与预先为 TMS320F2837xD、TMS320F2837xS、TMS320F2838x、TMS320F2807x、TMS320F28004x 和 TMS320F28002x 系列器件生成的 ADC 输入模型捆绑在一起，因此无需手动创建这些模型。但是，该视频展示了如何配置您的 TINA-TI 仿真参数（通过标题为“优化仿真结果”的幻灯片）。

CAUTION

首次运行稳定仿真时，请勿跳过[构建 SAR ADC 输入模型](#)视频中有关配置仿真参数的说明。可以在“优化仿真结果”部分中找到这些说明。

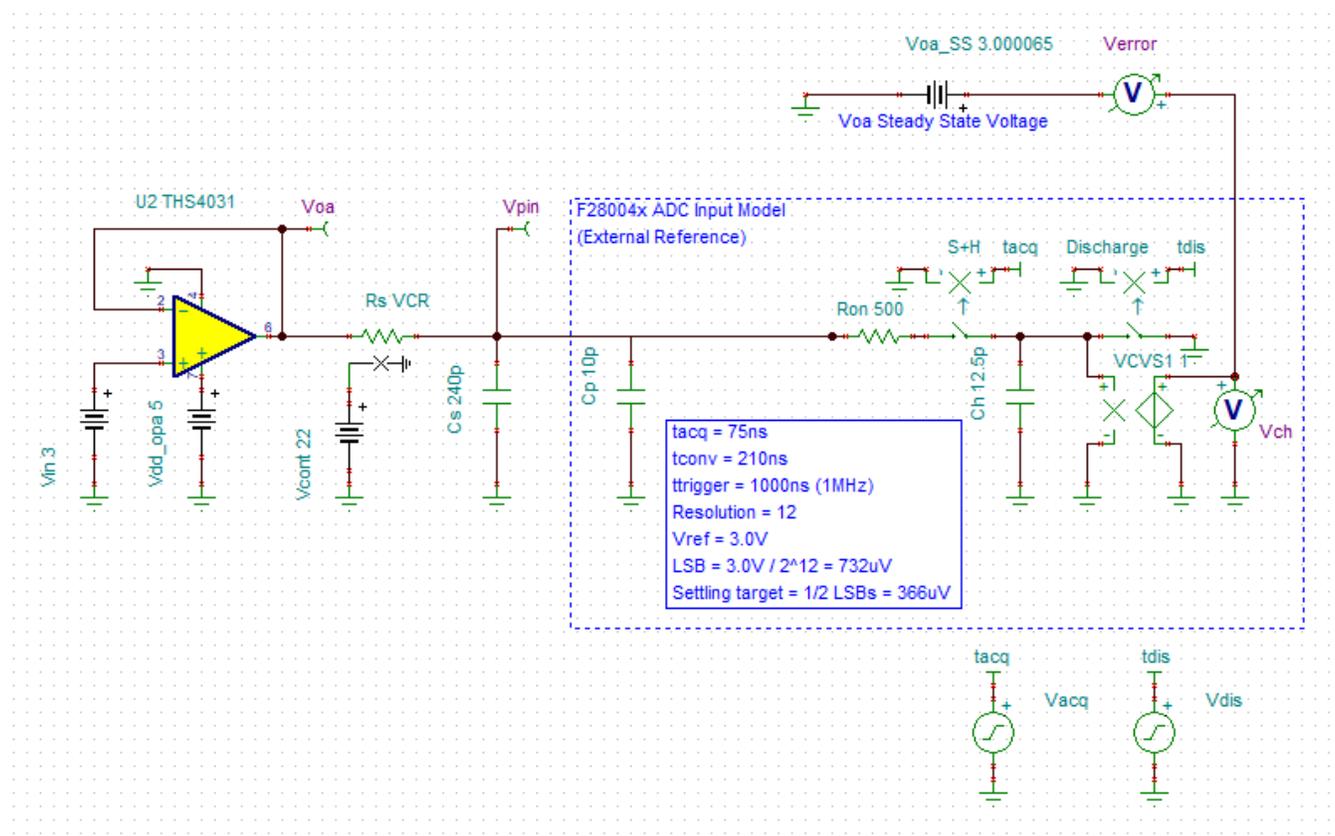


图 2-2. F28004x ADC 输入模型

图 2-2 显示了提供的 ADC 输入模型之一的示例。以下各节简要介绍了每个模型元件的主要功能。

2.5.1 V_{in}

V_{in} 是所施加的用于为 S+H 电容器充电的电压。虽然可以对任何输入进行仿真，但施加满量程输入电压可提供最坏情况下的直流稳定条件，因为 S+H 电容器始终在此模型中开始放电。

2.5.2 V_{oa} 、 V_{oa_ss} 和 V_{error}

TINA-TI 运算放大器模型包含各种非理想因素，这会导致运算放大器在 V_{oa} 下的直流稳态输出与 V_{in} 不完全匹配。可对 V_{oa} 下的稳态输出进行仿真并将其输入 V_{oa_ss} ，这样 V_{error} 就能够仅准确表示输入稳定误差。

2.5.3 R_s 、 C_s 和 V_{cont}

R_s 和 C_s 分别是源电阻和源电容。这些值对应于 TI 高精度实验室培训术语中的 R_{filt} 和 C_{filt} 。 R_s 电阻由控制电压 V_{cont} 控制。 R_s 是一个增益为 1 的压控电阻器 ($1V = 1\Omega$, $10V = 10\Omega$, 依此类推)，而不是一个简单的电阻器，以便在差分模型中有两个 R_s 电阻器时允许进行参数扫描。

2.5.4 C_h 、 R_{on} 和 C_p

ADC 输入模型的元件值。

C_h (S+H 电容器) 对应于 TI 高精度实验室培训术语中的 C_{sh} ，而 R_{on} (S+H 开关导通电阻) 对应于 R_{sh} 。

C_p 是特定于引脚的输入电容。这未在 TI 高精度实验室培训中建模，但可以选择性地将其添加到仿真中以提高仿真精度。对于与带有 C_p 值 (在大多数器件上大于 $100pF$) 的 VDAC (备用 DAC 电压基准引脚) 进行多路复用的引脚，这一点特别有用。

与 F2837x 和 F2807x 器件上的缓冲 DAC 输出进行多路复用的引脚在这些引脚上有一个寄生 $50k\Omega$ 下拉电阻器。建议在模型中添加该电阻器 (图 2-2 中未显示)，以更好地表示这些引脚的行为。

CAUTION

虽然用于多个 C2000 器件的 ADC 输入模型与本应用报告捆绑在一起，但应始终首先使用特定于器件的数据手册对输入模型元件值进行验证，然后再继续。 C_h 和 R_{on} 的值可从特定于器件的数据手册的输入模型参数表中获取，而 C_p 的值可从每通道寄生电容表中获取。如果特定于器件的数据手册值与本文档或所提供模型中的值不一致，应始终将特定于器件的数据手册值视为正确的值。

2.5.5 S+H 开关、放电开关、 t_{acq} 和 t_{dis}

开关“S+H”控制 S+H 电容器 C_h 何时由驱动电路充电。该开关的时序由 t_{acq} 控制。图 2-3 显示了 75ns 采集窗口的示例 t_{acq} 时序配置。

开关“放电”控制 S+H 电容器 C_h 何时通过对地放电而复位。该开关的时序由 t_{dis} 控制。图 2-4 显示了 1 μ s 触发周期的示例 t_{dis} 时序配置。

当 t_{acq} 和 t_{dis} 均未激活时，S+H 电容器的容值保持在其最终稳定值。

请注意，时序配置为对以设定的 1MHz 频率触发的转换进行仿真，而不是背靠背连续转换。这可以对 ePWM 模块定期触发的典型 C2000 ADC 用例进行更真实的仿真。通过修改 t_{acq} 和 t_{dis} 时序源的周期，可以修改触发速率以匹配实际应用的 ePWM 触发速率。不过，请务必确保触发周期大于 ADC 转换的总 S+H 加采集时间。特定于器件的数据手册的“ADC 时序”表中提供了 ADC 转换时间。

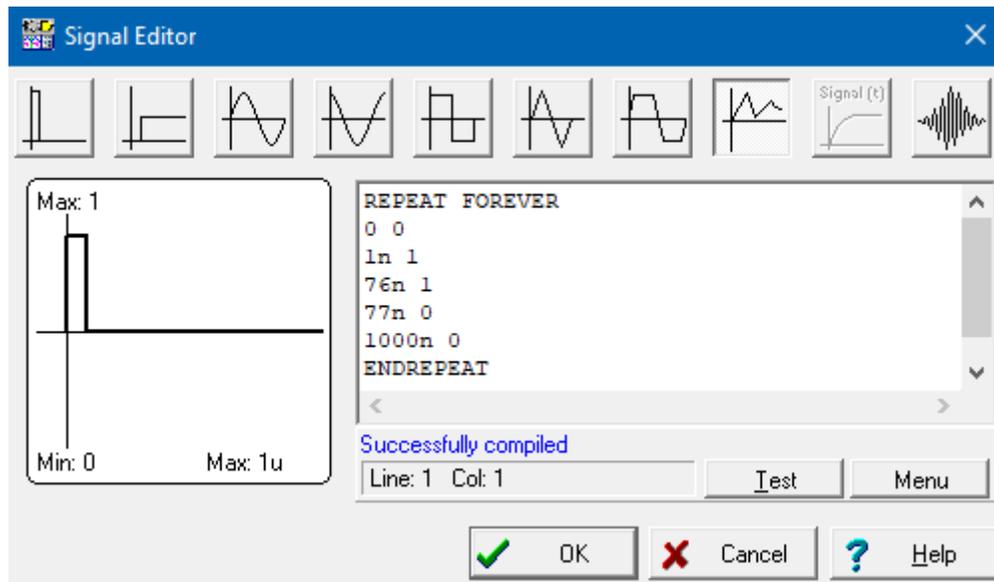
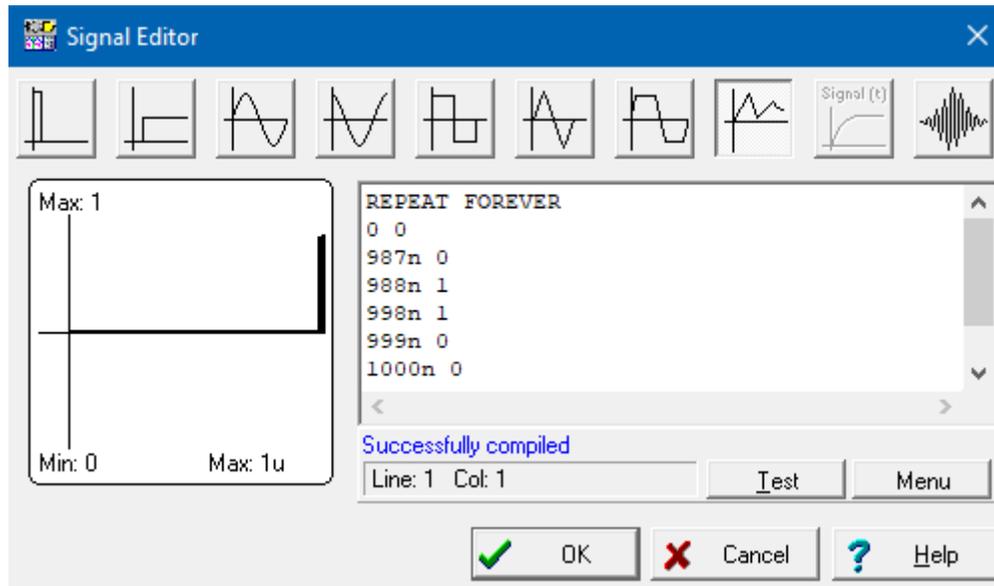


图 2-3. t_{acq} 的示例时序 (分段线性)

图 2-4. t_{dis} 的示例时序 (分段线性)

2.6 通过仿真优化 RC 滤波器值

将 ADC 输入模型与运算放大器仿真模型结合后，可以使用仿真来选择 R_s 和 C_s 的理想值。有关执行元件优化仿真的深入说明，请观看 TI 高精度实验室视频[优化 ADC 驱动器上的 Rfilt 和 Cfilt 值](#)或参阅节 3 中的输入电路设计示例。

确定 R_s 和 C_s 的理想值后，应使用最接近的可用标准元件值执行最终仿真。这将建立最终的稳定误差，可以将该误差与从模拟工程师计算器中获得的稳定误差目标进行比较。

如果稳定误差不符合目标，则需要进行额外的迭代，这就需要评估不同的运算放大器，评估不同的 R_s 和 C_s 值，或放宽 S+H 时间或稳定分辨率目标。

2.7 执行最终仿真

还可以选择执行其他仿真来验证设计的稳健性。其中包括：

- 使用更长的 S+H 持续时间进行仿真，以确保输入始终保持稳定
- 观察运算放大器输出节点处的稳定情况。该节点还应在采集周期结束时稳定在 $1/2LSB$ (或选定的稳定目标) 以内
- 观察多个周期内的稳定情况
- 使用交流输入执行稳定仿真

有关执行这些仿真的信息，请参阅 TI 高精度实验室视频[最终 SAR ADC 驱动器仿真](#)。

2.8 输入设计工作表

表 2-2 列出了评估 ADC 输入驱动电路所需的输入，并提供了一个汇总输出的位置。建议为实时控制应用中的每个不同电路填写此工作表，以确保良好的稳定性能。对于某些电路，可能需要使用应用报告 [C2000 ADC 的电荷共享驱动电路 \(使用 TINA-TI 仿真工具\)](#) 中介绍的替代设计方法。该报告还提供了一个工作表，可以使用替代设计方法对其进行评估。

表 2-2. ADC 输入稳定设计工作表

符号	说明	值	说明
Vfs	满量程电压范围		在外部基准模式下，这是向 VREFHI 引脚提供的电压 (通常为 3.0V 或 2.5V) 在内部基准模式下，这是基于所选基准模式的有效输入范围 (通常为 3.3V 或 2.5V)
N	目标稳定分辨率 (位)		通常与 ADC 的分辨率相同 可以采用较低的目标分辨率以降低输入设计要求。

表 2-2. ADC 输入稳定设计工作表 (continued)

符号	说明	值	说明
V_{errmax}	最大误差目标		$V_{fs}/2^{N+1}$ 使用模拟工程师计算器“ADC SAR Drive”获取
t_{sh}	S+H 时间		输入目标 S+H 时间 (如果已知) 较长的 S+H 时间会导致对驱动运算放大器的带宽要求不那么严格。 可针对预先确定的运算放大器选择或预先确定的 R_S 和 C_S 进行求解
导通电阻 (Ron)	ADC 开关电阻		在特定于器件的数据手册的输入模型参数表中提供 TI 高精度实验室培训将其称为“ R_{sh} ”
C_h	ADC S+H 电容		在特定于器件的数据手册的输入模型参数表中提供 TI 高精度实验室培训将其称为“ C_{sh} ”
C_p	ADC 引脚寄生电容		在特定于器件的数据手册的每通道寄生电容表中提供
C_S (range)	源电容范围		使用模拟工程师计算器“ADC SAR Drive”获取。 TI 高精度实验室培训将其称为“ C_{filt} ”
R_S (range)	源电阻范围		使用模拟工程师计算器“ADC SAR Drive”获取。 TI 高精度实验室培训将其称为“ R_{filt} ”
BWOPA	ADC 驱动器运算放大器最小带宽		使用模拟工程师计算器“ADC SAR Drive”获取。
运算放大器	所选运算放大器器件型号		在此处记录所选的运算放大器
V_{oa_ss}	稳态运算放大器输出电压		从 V_{oa} 节点的直流节点分析生成 复制到 V_{oa_ss} ，然后继续进行其他仿真
C_S (final)	最终源电容		从仿真选择的最终 C_S 。 TI 高精度实验室培训将其称为“ C_{filt} ”
R_S (final)	最终源电阻		从仿真选择的最终 R_S 。 TI 高精度实验室培训将其称为“ R_{filt} ”
$BW_{R_S C_S}$	来自 C_S 和 R_S 的滤波器带宽		$1/(2\pi \cdot C_S \cdot R_S)$ 备注 为了实现适当的稳定，滤波器带宽将必然高于采样频率的 $1/2$ ，因此 C_S 和 R_S 的组合通常不会用作抗混叠滤波器。
V_{err}	实际稳定误差		确保 $V_{err} < V_{errmax}$ 否则，需要对 C_S 、 R_S 或驱动放大器的选择进行额外迭代。

3 电路设计示例

以下各节将详细介绍并讨论如何设计用于实现输入稳定的 C2000 电路示例。

3.1 选择 ADC

该示例假设 F280049 器件处于外部基准模式 ($V_{REFHI} = 3.0V$) 并且使用通道 A0。触发将在 1MHz 频率下发生。该 ADC 仅支持 12 位单端采样。

从 [TMS320F28004x 微控制器数据手册](#) 中可以获得以下关键值：

- 最短采样窗口持续时间 = 75ns
- $C_h = 12.5pF$
- $R_{on} = 500\Omega$
- $C_p = 12.7pF$
- ADC 转换时间 = 210ns ([TMS320F28004x 微控制器数据手册](#) 的 ADC 时序表中的 t_{eoc}) = 21 个 SYSCLK 周期，SYSCLK = 100MHz

3.2 查找最小运算放大器带宽和 RC 滤波器范围

图 3-1 显示了本示例中模拟工程师计算器的输入和输出。由此，我们获得以下关键值：

- $C_S = 240pF$ (如果需要，范围为 120pF 至 360pF)
- R_S 范围 = 17 Ω 至 138 Ω

- 运算放大器最小带宽 = 37MHz
- 稳定误差目标 (1/2LSB) = 366 μ V

请注意，结合运算放大器选择步骤，我们发现通过将 S+H 持续时间从 ADC 最小值 75ns 略微放宽至 100ns，可将所需的运算放大器带宽从 50MHz 降低至 37MHz。这使得运算放大器选择能够更好地满足工程限制 (OPA2350)，同时仍然满足应用的采样延迟要求。

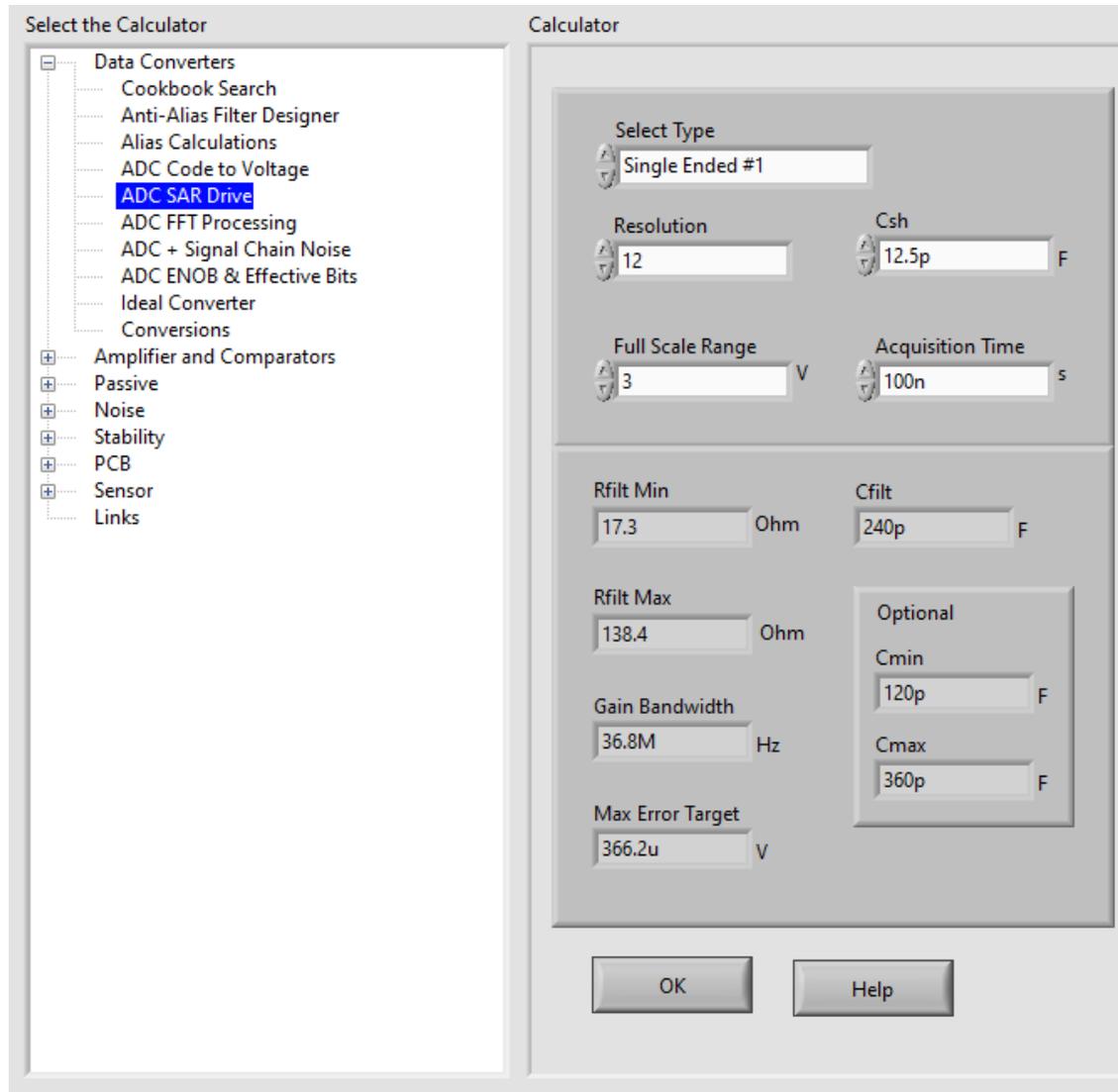


图 3-1. F280049 模拟工程师计算器输出示例

3.3 验证运算放大器模型

已从 ti.com 获取了最新的 OPA2350 模型。

3.4 构建 ADC 输入模型

OPA2350 模型与提供的 F28004x_Ext.TSC ADC 输入模型相结合。除了将驱动放大器设置为 OPA2350 外，还在 TINA-TI 文件上执行了以下操作来准备仿真：

- 将运算放大器电源设置为适当的电压 (5.0V 和接地)
- 将 V_{in} 设置为满量程电压 (3.0V)
- 将 C_s 和 C_p 初始值设置为满量程电压 (3.0V)
- 将 V_{oa_ss} 设置为从直流节点电压分析 (在下一节中演示) 获得的电压
- 将 T_{acq} 和 T_{dis} 源周期设置为 1000ns (1MHz 触发频率)

- 将 T_{acq} 源 S+H 时间设置为 100ns
- 根据从特定于器件的数据手册中获得的值来设置 C_p 、 R_{on} 和 C_h 值
- 将 C_s 设置为计算器提供的标称值
- 将 R_s 设置为计算器提供的范围中的值 (通过设置 V_{cont})

初始电路如图 3-2 所示， t_{acq} 和 t_{dis} 的时序如图 3-3 和图 3-4 所示。

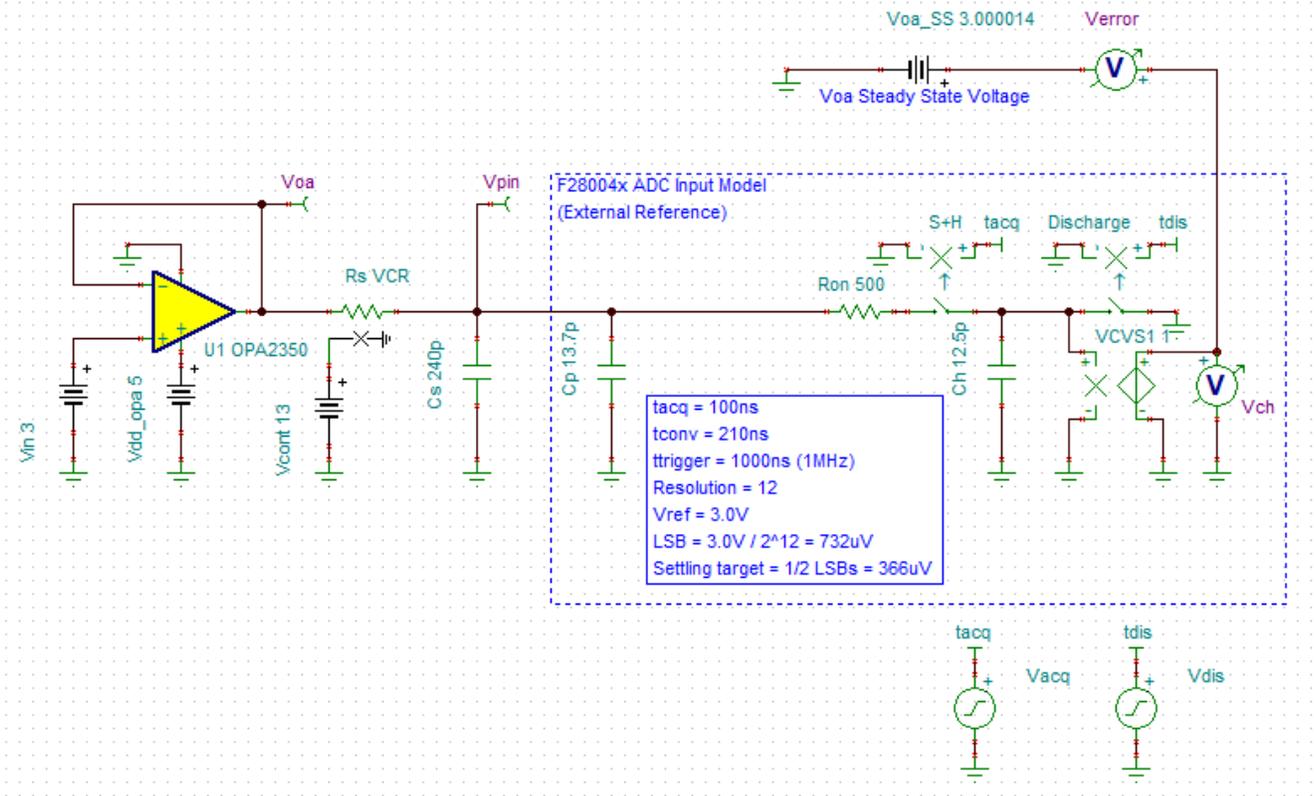


图 3-2. F280049 TINA-TI 电路示例

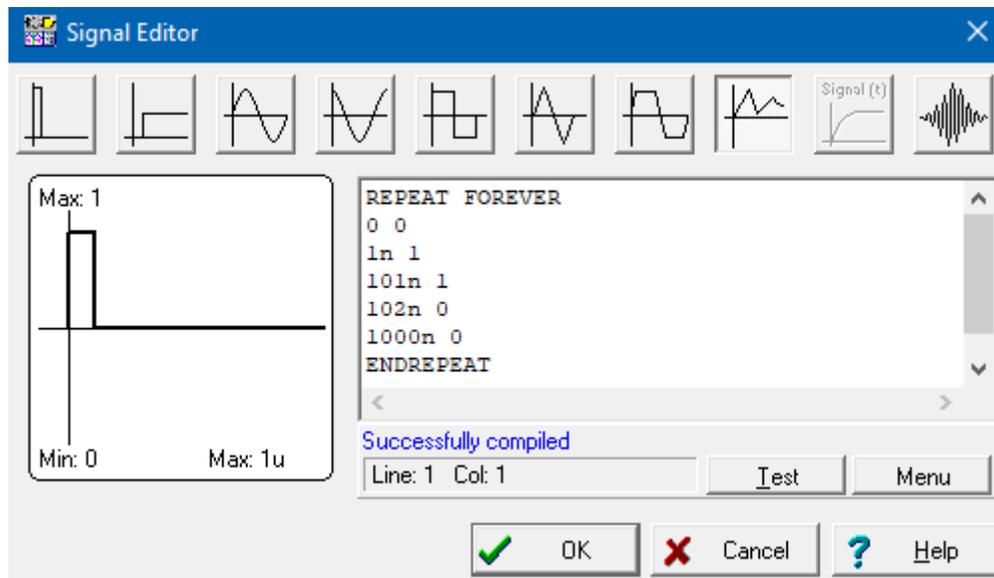
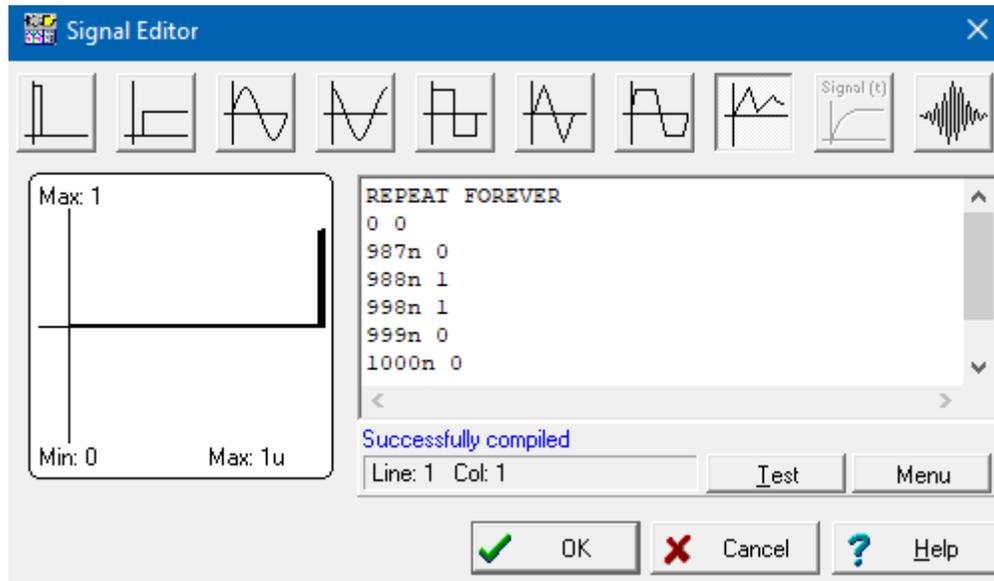


图 3-3. F280049 T_{acq} 源时序示例

图 3-4. F280049 T_{dis} 源时序示例

3.5 直流节点分析

为了最终确定 TINA-TI 输入模型，需要执行直流节点分析，以便在给定所评估特定运算放大器的情况下确定 V_{oa} 的稳态输出值（“Analysis” → “DC Analysis” → “Calculated nodal voltages”）。对于此电路中的 OPA2350，这可以得出：

- $V_{oa} = 3.000014V$

然后将其复制到 V_{oa_ss} 电压源。

CAUTION

确保根据构建 SAR ADC 输入模型视频中的“优化仿真结果”幻灯片配置仿真参数。

3.6 通过仿真优化 RC 滤波器值（第 1 部分）

现在电路已设置好用于仿真，第一步是运行基本瞬态分析，以确保一切正常运行并检查初始稳定。可以通过以下 TINA-TI 菜单选项来运行瞬态分析：“Analysis” → “Transient...”

应在让电路稳定几个采样周期后再捕获稳定，因此选择 $2.5 \mu s$ 至 $5.5 \mu s$ 的时间段，如图 3-5 所示。这样便可捕获完整的第 3 个和第 4 个采样周期（由于触发频率为 1MHz，因此每个周期为 $1 \mu s$ ）。

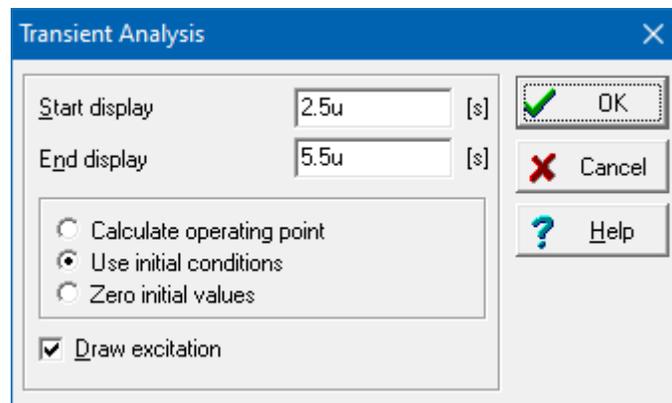


图 3-5. F280049 瞬态分析配置示例

图 3-6 显示了分离输出后的瞬态仿真输出波形 (“View” → “Separate outputs”)。误差电压标度也进行了调整, 以显示 +10mV 至 -10mV 的范围 (双击 “V_{error}”, 在 “Lower limit” 字段中输入 -10m, 在 “Upper limit” 字段中输入 10m, 然后点击 “OK”)。

从该输出中可以清楚地看到:

- 放电和采集时间符合预期
- V_{oa} 和 V_{pin} 上的瞬态幅度合理 (小于 100mV, 因此信号稳定将被视为小信号事件)
- V_{error} 稳定至约 14μV, 这完全处于 366μV 的误差目标范围内

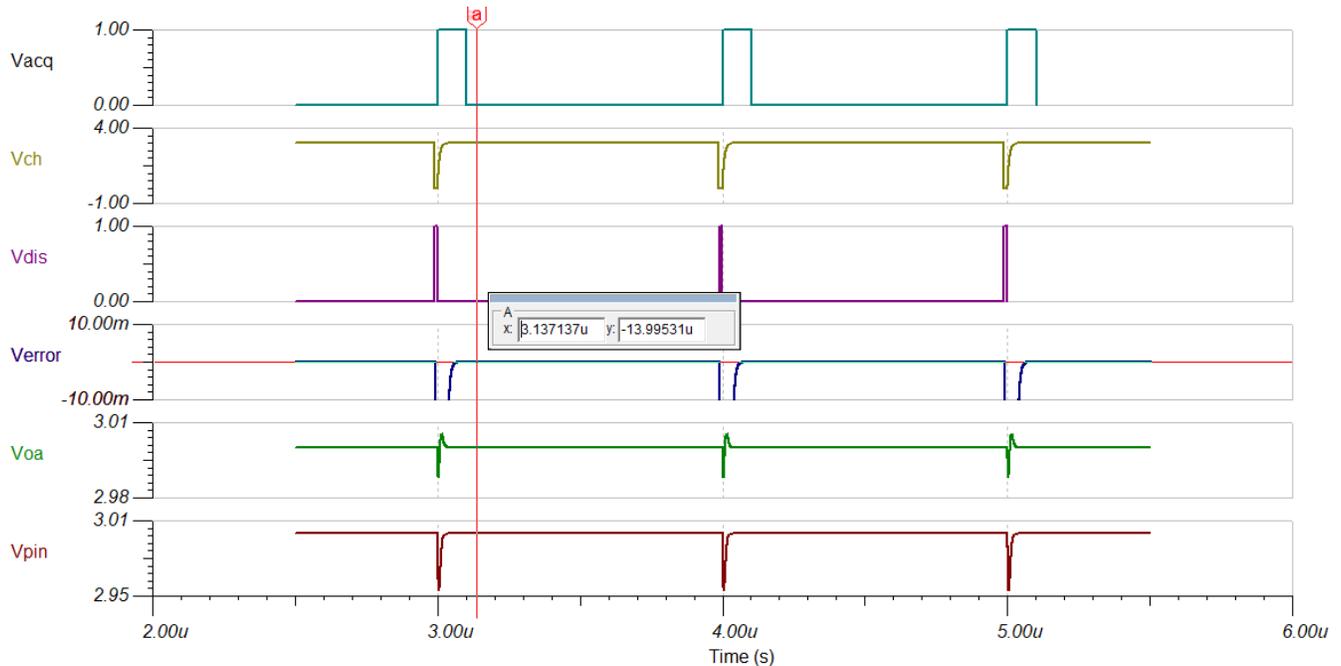


图 3-6. F280049 初始瞬态结果示例

3.7 通过仿真优化 RC 滤波器值 (第 2 部分)

现在, 基本仿真已经表明仿真基本上可以正常工作, 可以执行扫描来优化 R_s 元件选择。

要执行扫描, 请点击扫描按钮, 然后点击 V_{cont} 电压源 (控制 R_s 的值)。



图 3-7. 扫描按钮

这将打开一个对话框。选择 “Voltage [V]” 参数旁边的 “...” 按钮并配置扫描, 以在 13 Ω 至 138 Ω 的线性范围内选择 5 个点, 如图 3-8 所示。

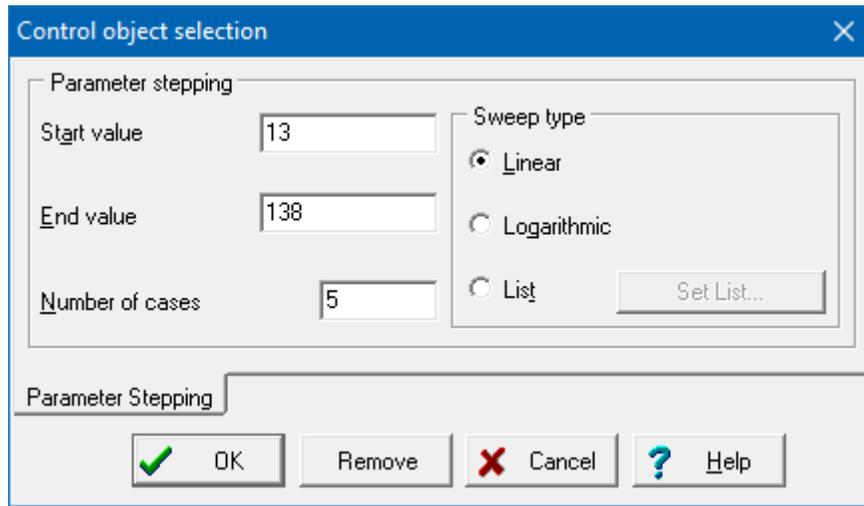


图 3-8. F280049 扫描控制对话框示例

图 3-9 显示了 R_s 扫描后的瞬态仿真的输出。请注意，输出仍然被分离，除 V_{pin} 和 V_{error} 之外的所有输出都被删除。 V_{error} 范围已设置为 $-50mV$ 至 $+50mV$ ，并且对波形进行了限制，以更好地观察稳定情况。

从该输出可以得出结论：

- R_s 范围内的较高电阻值无法提供足够快的稳定。例如， $106\ \Omega$ 仅在分配的 S+H 时间内稳定至 $6.6mV$ ，而稳定目标为 $366\ \mu V$
- 进一步调查的合理范围是 $10\ \Omega$ 至 $50\ \Omega$

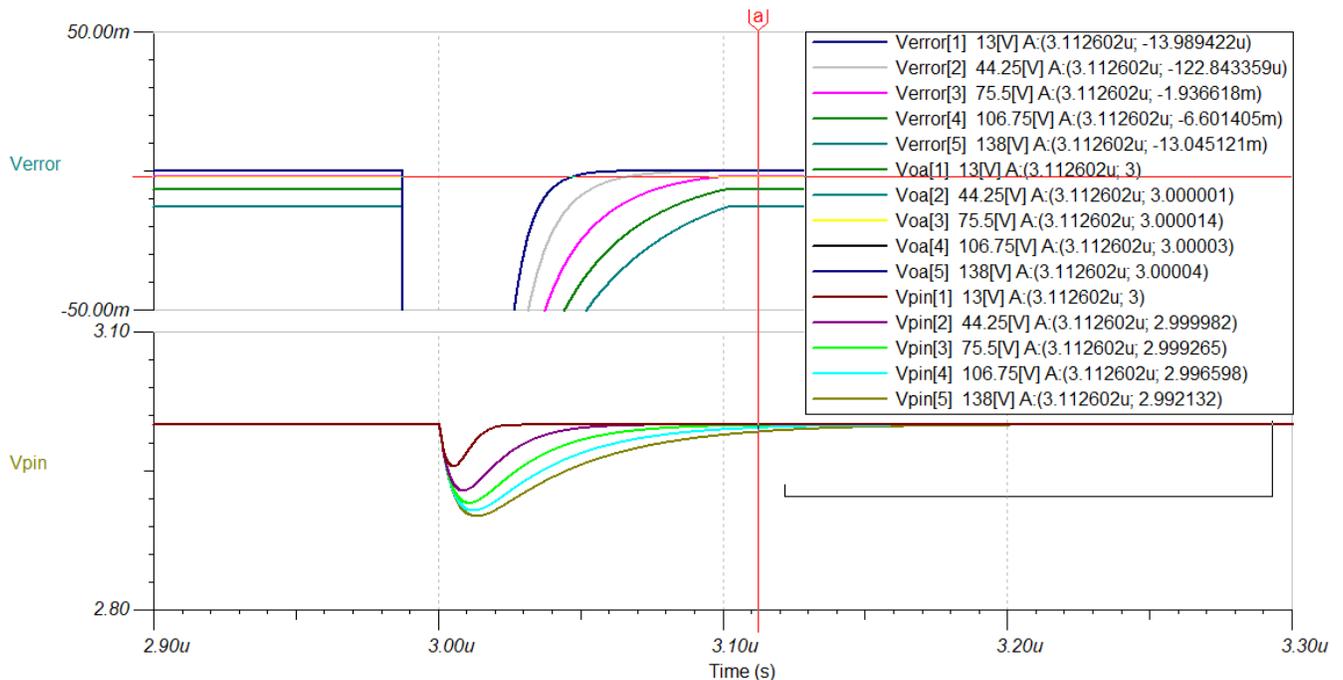


图 3-9. F280049 R_s 初始扫描结果示例

图 3-10 显示了 $10\ \Omega$ 至 $50\ \Omega$ 范围内 R_s 的扫描结果。从这组波形可以看到， $10\ \Omega$ 至 $30\ \Omega$ 的 R_s 值似乎都提供了显著超过设计目标的稳定性能。因此， R_s 的最终值被选为 $27\ \Omega$ 。

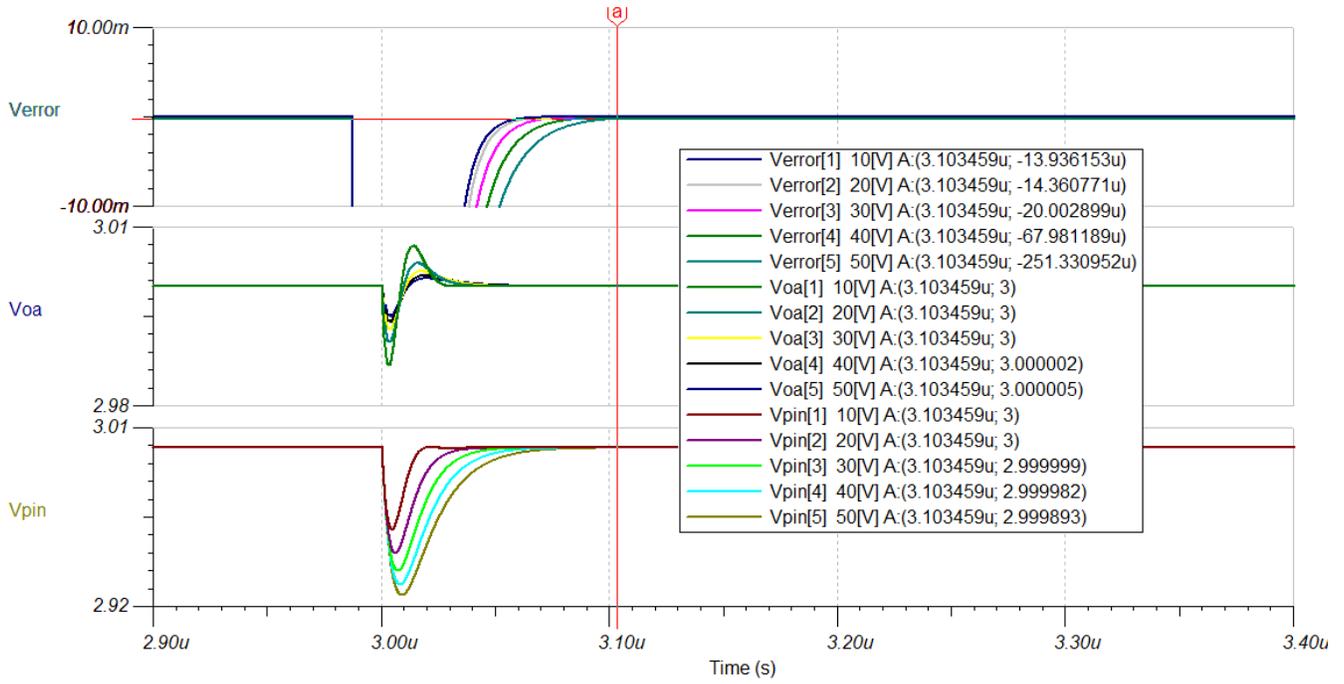


图 3-10. F280049 R_s 精细扫描结果示例

3.8 通过仿真优化 RC 滤波器值 (第 3 部分)

确定最终 R_S 和 C_S 值后，可以执行最终瞬态仿真以验证元件选择。图 3-11 显示了此最终仿真的结果。从这些结果可以看到，达到 $366\mu\text{V}$ 的稳定目标似乎需要 67ns ， 100ns 时的最终稳定值约为 $17\mu\text{V}$ 。最终应用电路应具有出色的 ADC 输入稳定性能。

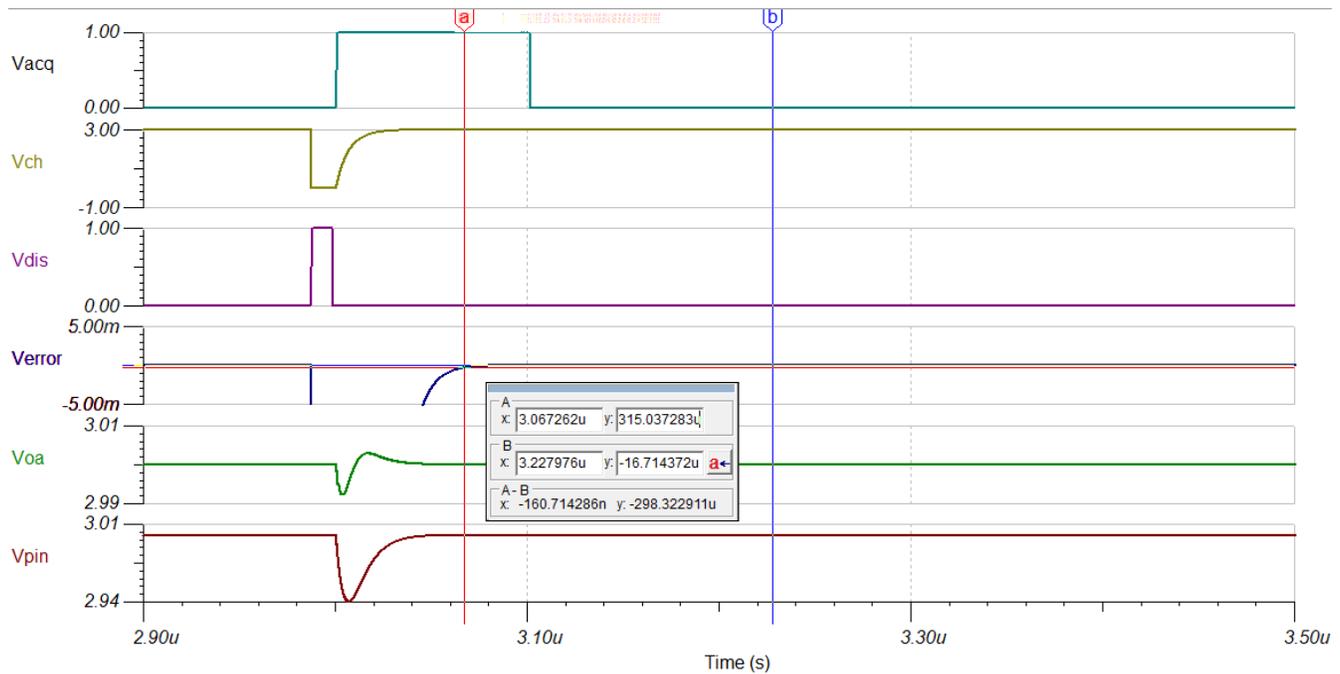


图 3-11. F280049 最终瞬态结果示例

3.9 进一步改进

总体而言，该设计似乎具有相当大的稳定裕度。如果需要进一步优化，设计人员可以探索使用带宽稍低的运算放大器。或者，如果需要，仿真支持使用短于 100ns 的 S+H 窗口。

另一项改进之处是通过有意增加 R_S 和 C_S 来解析电路。按照设计， R_S 和 C_S 电路的低通滤波器带宽约为 2.5MHz ，因此该电路可在一定程度上抑制高频噪声。通过有意增加 R_S 和 C_S ，可以降低滤波器带宽，从而进一步抑制噪声。但要注意， R_S 和 C_S 电路通常不能提供真正的抗混叠滤波器，因为这必然会导致稳定时间常数太大而无法实现适当的稳定。如果需要真正的抗混叠滤波器，则应在 ADC 驱动级之前将其构建为单独的滤波器级。

CAUTION

即使仿真表明输入稳定速度可能快于特定于器件的数据手册中指定的最小采集窗口，也不要选择违反特定于器件的数据手册最小采集窗口时间的采集窗口。

3.10 进一步仿真

如节 2.7 所示，选择最终元件后，可以执行额外的仿真以进一步验证设计。该设计经过多个周期的验证，具有更长的 S+H 持续时间 (未显示)。在这些额外仿真中没有发现任何问题。

3.11 已完成的工作表

表 3-1 显示了包含 OPA2350 示例的 F280049 已完成工作表。

表 3-1. ADC 输入稳定设计工作表 (F280049 示例)

符号	说明	值	说明
V_{fs}	满量程电压范围	3.0V	在外部基准模式下, 这是向 VREFHI 引脚提供的电压 (通常为 3.0V 或 2.5V) 在内部基准模式下, 这是基于所选基准模式的有效输入范围 (通常为 3.3V 或 2.5V)
N	目标稳定分辨率 (位)	12 位	通常与 ADC 的分辨率相同 可以采用较低的目标分辨率以降低输入设计要求。
V_{errmax}	最大误差目标	366 μ V	$V_{fs}/2^{N+1}$ 使用模拟工程师计算器 “ADC SAR Drive” 获取
t_{sh}	S+H 时间	100 ns	输入目标 S+H 时间 (如果已知) 较长的 S+H 时间会导致对驱动运算放大器的带宽要求不那么严格。 可针对预先确定的运算放大器选择或预先确定的 R_S 和 C_S 进行求解
R_{on}	ADC 开关电阻	500 Ω	在数据手册表 “输入模型参数” 中提供 TI 高精度实验室培训将其称为 “ R_{sh} ”
C_h	ADC S+H 电容	12.5pF	在数据手册表 “输入模型参数” 中提供 TI 高精度实验室培训将其称为 “ C_{sh} ”
C_p	ADC 引脚寄生电容	12.7 pF	在数据手册表 “每通道寄生电容” 中提供
C_S (range)	源电容范围	240pF (120pF 至 360pF)	使用模拟工程师计算器 “ADC SAR Drive” 获取。 TI 高精度实验室培训将其称为 “ C_{filt} ”
R_S (range)	源电阻范围	17 Ω 至 138 Ω	使用模拟工程师计算器 “ADC SAR Drive” 获取。 TI 高精度实验室培训将其称为 “ R_{filt} ”
BW_{OPA}	ADC 驱动器运算放大器最小带宽	37 MHz	使用模拟工程师计算器 “ADC SAR Drive” 获取。
运算放大器	所选运算放大器器件型号	OPA2350	在此处记录所选的运算放大器
V_{oa_ss}	稳态运算放大器输出电压	3.000014 V	从 V_{oa} 节点的直流节点分析生成 复制到 V_{oa_ss} , 然后继续进行其他仿真
C_S (final)	最终源电容	240pF	从仿真选择的最终 C_S 。 TI 高精度实验室培训将其称为 “ C_{filt} ”
R_S (final)	最终源电阻	27 Ω	从仿真选择的最终 R_S 。 TI 高精度实验室培训将其称为 “ R_{filt} ”
$BW_{R_S C_S}$	来自 C_S 和 R_S 的滤波器带宽	2.5MHz	$1/(2\pi \cdot C_S \cdot R_S)$ 备注 为了实现适当的稳定, 滤波器带宽将必然高于采样频率的 $1/2$, 因此 C_S 和 R_S 的组合通常不会用作抗混叠滤波器。
V_{err}	实际稳定误差	17 μ V	确保 $V_{err} < V_{errmax}$ 否则, 需要对 C_S 、 R_S 或驱动放大器的选择进行额外迭代

4 使用现有电路或额外限制

本报告中探讨的 TI 高精度实验室设计方法首先假设已知 S+H 窗口，并且尚未确定运算放大器以及 R_S 和 C_S 。如果已选择其中一个或多个元件或需要对其进行限制，以下各节提供了一些指导。

4.1 现有电路

当然，可以使用提供的 ADC 输入模型和仿真方法对完全确定的输入驱动电路进行仿真，以检查其稳定情况。

请注意，对于不是使用 TI 高精度实验室方法设计的现有电路，验证多个采样周期内的性能尤为重要。这一点很重要的一个常见情况是使用“电荷共享”设计方法设计输入。

4.1.1 电荷共享的简要概述

通常，随着 C_S 的大小增加，稳定时间也会增加。使 C_S 非常大通常并不有利。但是，如果 C_S 变得足够大，它可以完全提供将 C_H 驱动至稳定误差目标范围内所需的所有电荷，不管 R_S 的值是多少都是如此。

外部源仍需要在采样间隔时间内通过 R_S 对 C_S 进行充电，否则每次采样将缓慢耗尽 C_S 上的电压。这会导致基于 R_S 电阻大小的采样率限制。

对于 1/2LSB 稳定，当 $C_S = 2^{(N+1)} \times C_H$ 时 C_S 达到临界值。

4.1.2 电荷共享示例

在图 4-1 的示例电路中， C_S 已设置为大约 $2^{(N+1)} \times C_H$ ，采样触发速率设置为 100kHz。

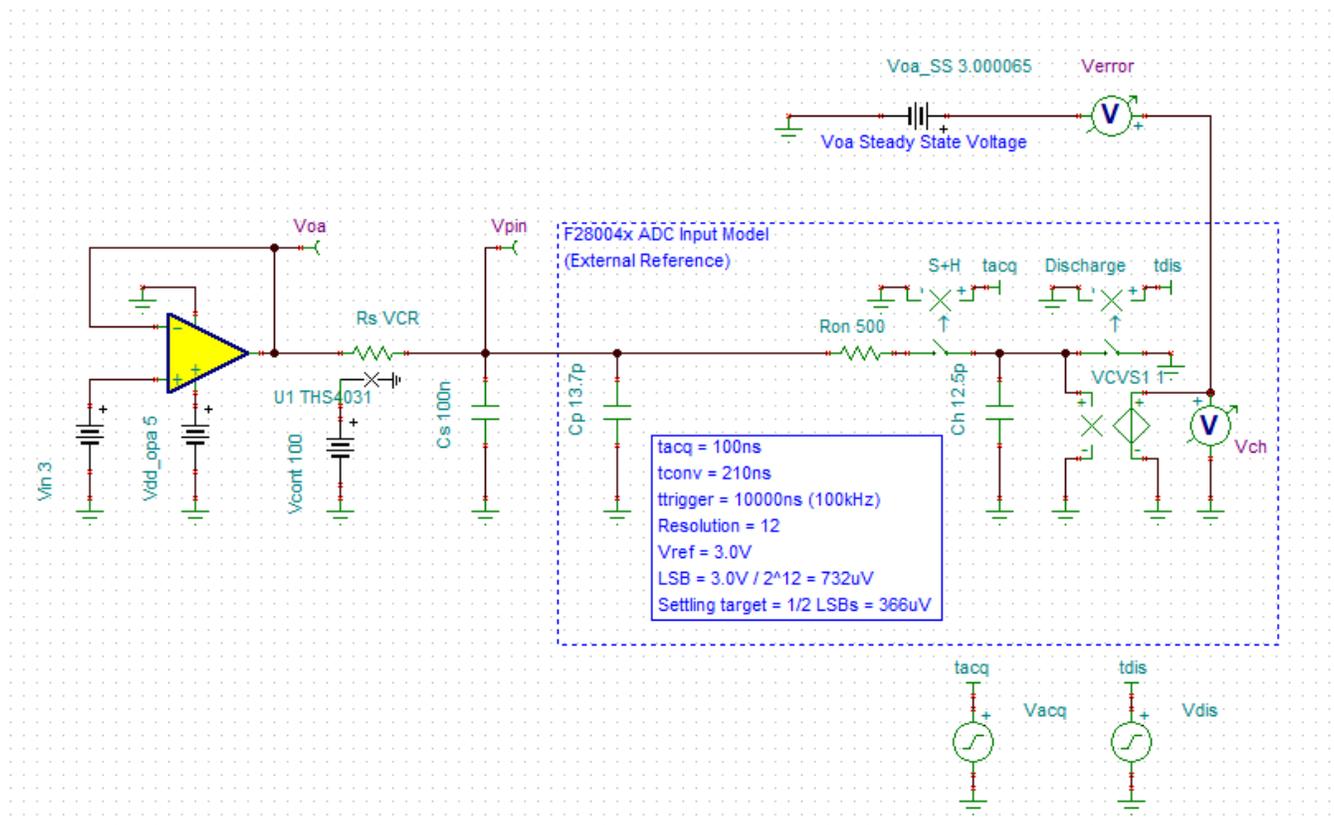


图 4-1. 利用电荷共享的电路示例

图 4-2 显示了 R_S 为 100Ω 时许多采样周期内的引脚瞬态。可以看到，引脚上的电压（即直接施加在 C_S 上的电压）在两次转换之间恢复到 1/2LSB 以内。只要采样率保持在 100kpsps 或更低，这将使用一个非常短的 S+H 窗口来实现良好的 ADC 输入稳定。

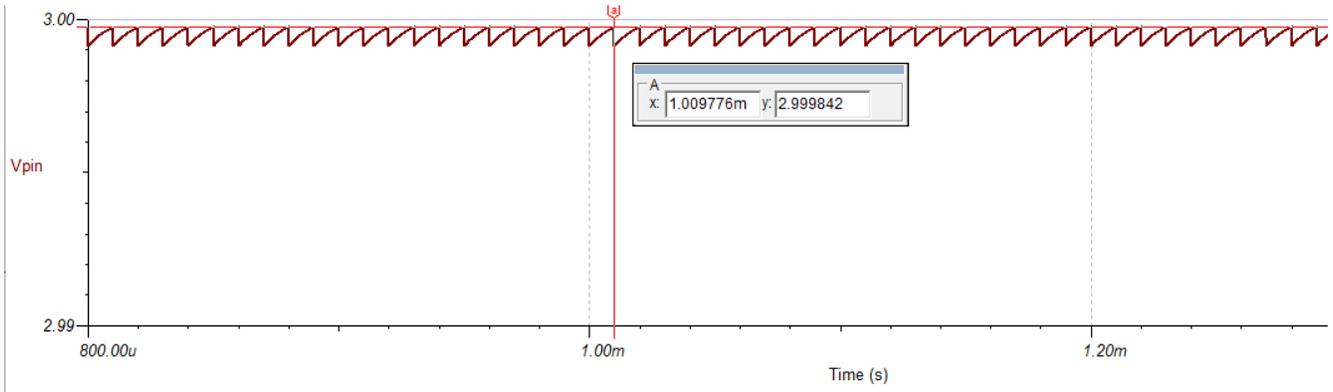


图 4-2. C_s 电压 ($R_s = 100 \Omega$)

现在考虑图 4-3 中的结果。 R_s 已设置为 $1k\Omega$ 。在这种情况下， C_s 上的电压会在每次采样中缓慢耗尽，直到达到平衡。在平衡状态下，引脚电压的误差约为 $3.5mV$ 。尽管 C_h 将在 S+H 阶段快速匹配 C_s 电压，但 C_s 上的电压仍有显著误差。

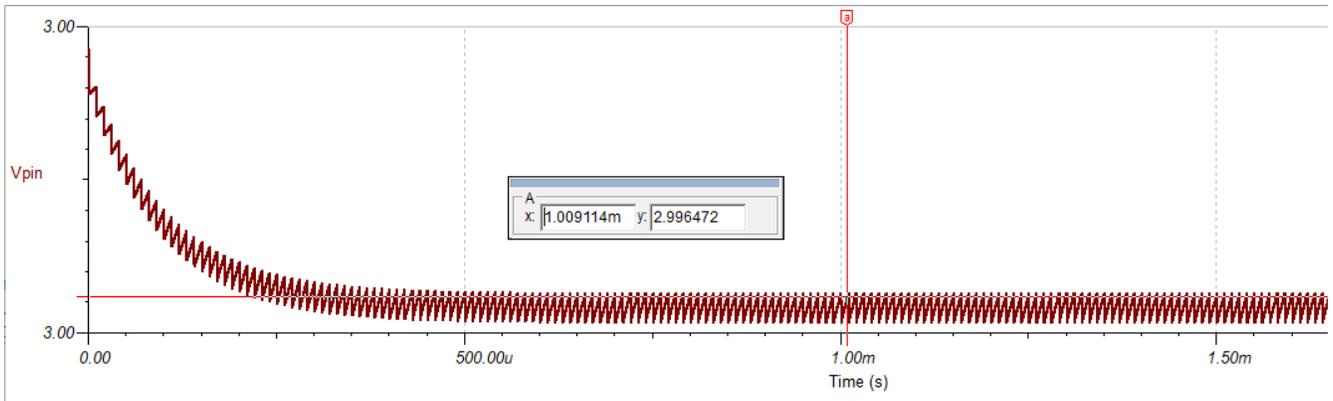


图 4-3. C_s 电压 ($R_s = 1k\Omega$)

要解决该误差，需要降低 R_s 或降低采样率。

本示例强调了在许多周期内对具有大 C_s 或 R_s 的电路进行仿真的重要性。

4.2 预选运算放大器

如果已经为输入驱动器选择了运算放大器，则继续进行设计的简单方法是迭代模拟工程师计算器中的采集时间设置，直到所需的带宽与预选运算放大器的带宽相匹配。然后，设计人员可以记录 C_s 和 R_s 元件范围，并按照现有方法继续进行设计（假设预测的 S+H 满足应用的延迟或采样率要求）。

4.2.1 预选运算放大器示例

设计人员希望将 OPA2320 用作 ADC 输入的驱动运算放大器（也许 OPA2320 有一个备用通道在 PCB 上执行其他功能）。OPA2320 的带宽为 $20MHz$ ，相关 ADC 的 C_h 值为 $12.5pF$ 。通过迭代计算器的采集窗口输入，可以找到图 4-4 中所示的解决方案，因此可以将 $185ns$ 的 S+H 窗口作为目标。

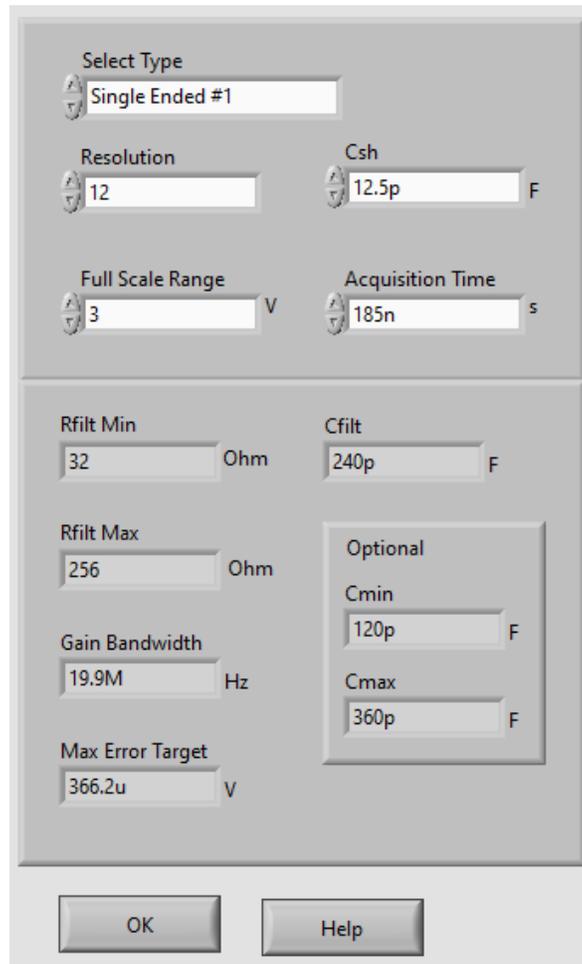


图 4-4. OPA2320 的模拟工程师计算器输出

4.3 预选 R_s 和 C_s 值

如果已预选两个外部源元件，则可以通过使用理想源或具有很高带宽的运算放大器来对电路进行仿真，从而确定目标采集时间。然后可以使用该初始目标采集时间在选择运算放大器方面提供一些指导，从而可以照常进行设计改进。

4.3.1 ADC 采集时间分析解决方案

要根据给定的 R_s 和 C_s 选择（以及特定于器件的数据手册中的输入模型参数）来估算 ADC S+H 时间，一种快速方法是使用 [方程式 1](#) 和 [方程式 2](#) 中显示的公式：

$$T = (R_s + R_{on})C_h + R_s (C_s + C_p)$$

$$k = \ln\left(\frac{2^N}{\text{target settling error}}\right) - \ln\left(\frac{C_s + C_p}{C_h}\right)$$

$$\text{acquisition time} = Tk \tag{1}$$

4.3.2 ADC 采集时间分析解决方案示例

- $n = 12$ 位
- $R_{on} = 500 \Omega$
- $C_h = 12.5\text{pF}$
- $C_p = 12.7\text{pF}$

- 目标稳定误差 = 1/2LSB
- $R_s = 180 \Omega$
- $C_s = 150\text{pF}$

$$T = (180 \Omega + 500 \Omega)12.5 \text{ pF} + 180 \Omega(150 \text{ pF} + 12.7 \text{ pF}) = 37.8 \text{ ns}$$

$$k = \ln\left(\frac{4069 \text{ LSBs}}{0.5 \text{ LSBs}}\right) - \ln\left(\frac{(150 \text{ pF} + 12.7 \text{ pF})}{12.5 \text{ pF}}\right) = 6.4 \text{ time constants}$$

$$\text{acquisition time} = 37.8 \text{ ns} \times 6.4 = 242 \text{ ns} \quad (2)$$

5 总结

输入稳定是 ADC 驱动电路的重要设计注意事项。如果不进行适当的评估，可能会发生失真和存储器串扰错误，从而导致检测性能和精度下降。

通过使用 [TI 高精度实验室 - SAR ADC 输入驱动器设计](#) 视频系列中提供的优秀资源、[模拟工程师计算器](#) 以及本应用报告中的指导，可以系统地评估输入稳定，以确保 ADC 驱动电路具有适当的稳定性能。

6 参考文献

- [TI 高精度实验室 - SAR ADC 输入驱动器设计](#)
- [模拟工程师计算器](#)
- [TINA-TI](#)
- 德州仪器 (TI) : [TMS320F28004x 微控制器数据手册](#)

7 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (October 2020) to Revision A (March 2023)	Page
• 更新了本文档的“摘要”。.....	1
• 更新了整个文档中的表格、图和交叉参考的编号格式。.....	3
• 更新了 节 1.3.5 。.....	4
• 更新了 节 1.3.6 。.....	5

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司