

Application Note

ESD 包装和布局指南



摘要

静电放电 (ESD) 保护对于消费类、工业和汽车领域各种终端设备的系统级设计至关重要。未受保护的系统遭遇一次 ESD 冲击就可能使整个系统遭受永久性损坏。本指南分为三个部分，介绍了如何在系统设计中选用合适的瞬态电压抑制器 (TVS) 实现 ESD 保护。第一部分定义了 ESD 器件的主要参数。第二部分介绍了印刷电路板 (PCB) 布局设计的技巧。最后一部分提供了按封装类型分类的 TI ESD 器件，便于用户根据封装和占位面积快速选择 ESD 器件。

内容

1 ESD 器件规格定义	2
1.1 工作电压 (V_{RWM})	2
1.2 电容	2
1.3 IEC 61000-4-2 等级	2
1.4 通道	2
1.5 单向与双向	2
2 ESD 布局技巧	3
2.1 优化阻抗以消除 ESD	3
2.2 限制来自 ESD 的 EMI	3
2.3 使用过孔进行布线	4
2.4 优化 ESD 接地方案	5
3 按封装类型划分的 ESD 解决方案	6
3.1 0201 2 引脚 SON (TI : DPL) 0.6mm x 0.3mm	6
3.2 0402 2 引脚 SON (TI : DPY) 1.0mm x 0.6mm	7
3.3 2 引脚 SOD-523 (TI : DYB) 1.2mm x 0.8mm	8
3.4 3 引脚 SOT-9X3 (TI : DRT) 1mm x 1mm	9
3.5 3 引脚 SC70 (TI : DCK) 2mm x 1.25mm	10
3.6 3 引脚 SOT23 (TI : DBZ) 3.04mm x 2.64mm	11
3.7 4 引脚 SON (TI : DPW) 0.8mm x 0.8mm	12
3.8 5 引脚 SOT-5X3 (TI : DRL) 1.6mm x 1.2mm	13
3.9 5 引脚 SOT-23 (TI : DBV) 2.9mm x 1.6mm	14
3.10 6 引脚 SON (TI : DRY) 1.45mm x 1mm	15
3.11 6 引脚 SOT-5X3 (TI : DRL) 1.6mm x 1.2mm	16
3.12 6 引脚 SOT-23 (TI : DBV) 1.6mm x 2.9mm	17
3.13 6 引脚 SC70 (TI : DCK) 2.15mm x 1.4mm	18
3.14 8 引脚 SON (TI : DQD) 1.35mm x 1.7mm	19
3.15 10 引脚 SON (TI : DQA) 1mm x 2.5mm	20
4 参考文献	21
5 修订历史记录	22

商标

所有商标均为其各自所有者的财产。

1 ESD 器件规格定义

1.1 工作电压 (V_{RWM})

工作电压是指建议的器件工作电压范围。应用的信号电压不应处于 ESD 器件的工作电压范围之外。在负范围或正范围内超过工作电压都会导致不必要的钳位和泄漏，从而损坏器件和系统。

1.2 电容

ESD 二极管与信号布线并联，因而 ESD 器件会向系统引入一些寄生电容。对于高速接口，最大限度地减小电容以保持信号完整性十分重要。

1.3 IEC 61000-4-2 等级

IEC61000-4-2 等级包括体现 ESD 器件稳健性的接触等级和空气间隙等级。接触等级是指当源极直接向 ESD 器件放电时该器件可承受的最大电压。空气间隙等级是指当源极通过空气间隙向 ESD 器件放电时该器件可承受的最大电压。IEC61000-4-2 等级专为实际应用而设计，分为 4 个级别。IEC 61000-4-2 等级越高则说明该 ESD 器件可承受的电压越高。

1.4 通道

ESD 器件可采用单通道和多通道配置。根据应用的不同，多通道器件可实现更小的解决方案尺寸并节省布板空间，因为它将多个单通道器件整合在一起。相反，单通道器件可提供更高的设计灵活性。

1.5 单向与双向

双向 ESD 二极管同时具有正负工作电压范围，通常为 -3.6V 至 3.6V 或 -5.5V 至 5.5V。因此，双向 ESD 器件可支持数据信号在正负电压之间切换的接口。单向 ESD 只有正工作电压范围，但具有更好的负钳位。

更多有关应用特定 ESD 器件的信息，请参阅 [《系统级 ESD 保护指南》](#)。

2 ESD 布局技巧

2.1 优化阻抗以消除 ESD

在设计将 ESD 消除的电路时，电感是需要考虑的重要寄生参数。由于存在寄生电感，电流的变化会导致整体电压发生变化，从而破坏整体电路板的性能。图 2-1 所示为 ESD 源和瞬态电压抑制器 (TVS) 或 ESD 二极管之间的四个寄生电感。

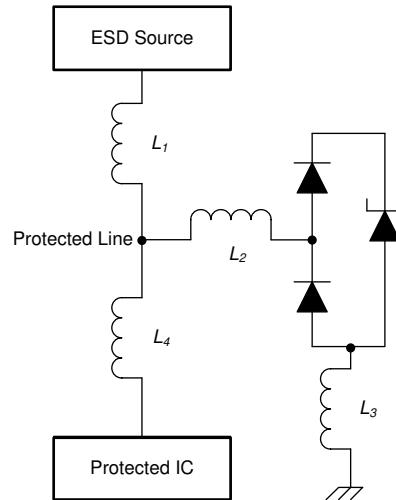


图 2-1. 单通道 TVS 周围的 PCB 电感

在设计完善的系统中，ESD 源与通过 TVS 的接地路径之间的电感会最大限度地减小。请通过以下 5 个布局技巧来减小电感：

1. 最大限度地减小 ESD 源与通过 TVS 的接地路径之间的电感
2. 在设计规则允许的情况下，将 TVS 放置在尽可能靠近 ESD 源或连接器的位置
3. 使受保护的 IC 与 TVS 之间的距离远远超过 TVS 到连接器的距离。遵循第 2 条和第 3 条技巧将确保 $L_4 \gg L_1$ ，引导 I_{ESD} 流向 TVS。节 2.2 和节 2.3 中进一步介绍了如何最大限度地减少 L_1 。
4. 不要在 TVS 和受保护线路之间使用 L_2 残桩。在 ESD 源与 TVS 之间直接布线。在设计完善的系统中，不应存在 L_2 。请避免会在受保护线路和 TVS 之间引入电感的设计做法。
5. 最大限度地减小了 TVS 与接地之间的 L_3 电感，具体请参阅节 2.4 中的进一步说明。该电感是影响整体 V_{ESD} 的最主要的寄生参数。

2.2 限制来自 ESD 的 EMI

如果不采取适当的抑制措施，产生高 di/dt 的 ESD 等快速瞬变会导致电磁干扰 (EMI)。图 2-2 所示为主要辐射源出现在 ESD 源和 TVS 之间。

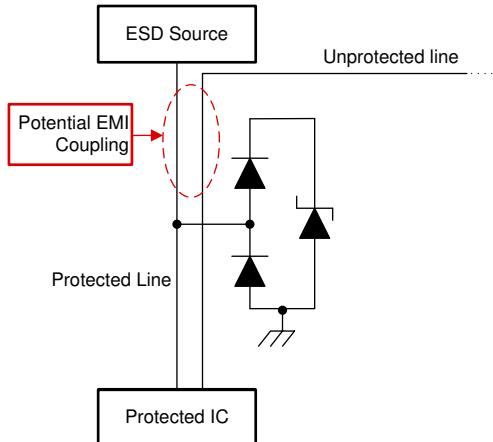


图 2-2. EMI 椀耦到相邻的无保护迹线

即使没有图 2-1 中的电感 L1，ESD 期间快速变化的电场也会影响附近的电路。任何 L1 都会使 EMI 进一步放大。PCB 设计人员应避免在该区域使用未受保护的 PCB 迹线进行任何设计实践。在 ESD 事件中，与未受保护的线路耦合的潜在 EMI 会通过直接接触 IC 或将 EMI 进一步带入系统而导致系统损坏。请使用以下 4 个技巧来限制 EMI：

1. 不要在 ESD 源和 TVS 之间的区域中布放未受保护的电路
2. 在设计规则允许的情况下，将 TVS 放置在尽可能靠近 ESD 源或连接器的位置
3. 如果可能，在 ESD 源和 TVS 之间使用直线迹线
4. 如果必须形成拐角，应首选曲线，可接受的最大角度为 45°

2.3 使用过孔进行布线

强烈建议在 PCB 上从 ESD 源布线到 TVS，而不要通过过孔切换各层。图 2-3 展示了通过过孔进行布线的三种情况。

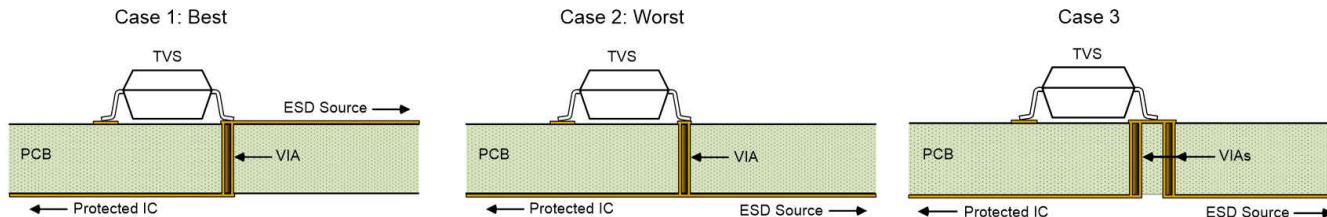


图 2-3. 通过过孔进行布线

如果 ESD 源和受保护 IC 之间需要过孔，则第 1 种情况是首选方法，应避免第 2 种情况，如果没有替代方法时，可接受第 3 种情况。在第 1 种情况下， I_{ESD} 会被强制进入 TVS 保护引脚，然后经由过孔到达受保护的 IC。该过孔与图 2-1 中的 L4 相关。在第 2 种情况下， I_{ESD} 在受保护 IC 和过孔之间产生分支并到达 TVS 保护引脚。该过孔与图 2-1 中的 L2 相关。应避免这种做法，因为受保护的 IC 会在 ESD 事件发生期间承受电流的冲击。在第 3 种情况下， I_{ESD} 会被强制进入 TVS 的保护引脚，然后传递到受保护的 IC。使用过孔布线时，请注意以下 2 个技巧：

1. 避免 ESD 源和 TVS 之间的过孔
2. 如果在 ESD 源和受保护 IC 之间需要过孔，请在使用过孔之前直接从 ESD 源布线到 TVS

2.4 优化 ESD 接地方案

对于 TVS，具有极低阻抗的接地路径非常重要。仅当 TVS 实现良好接地时，消除 ESD 源和 TVS 之间的所有寄生电感才会有效。图 2-4 展示了连接到顶层接地平面的 TVS 的接地焊盘。

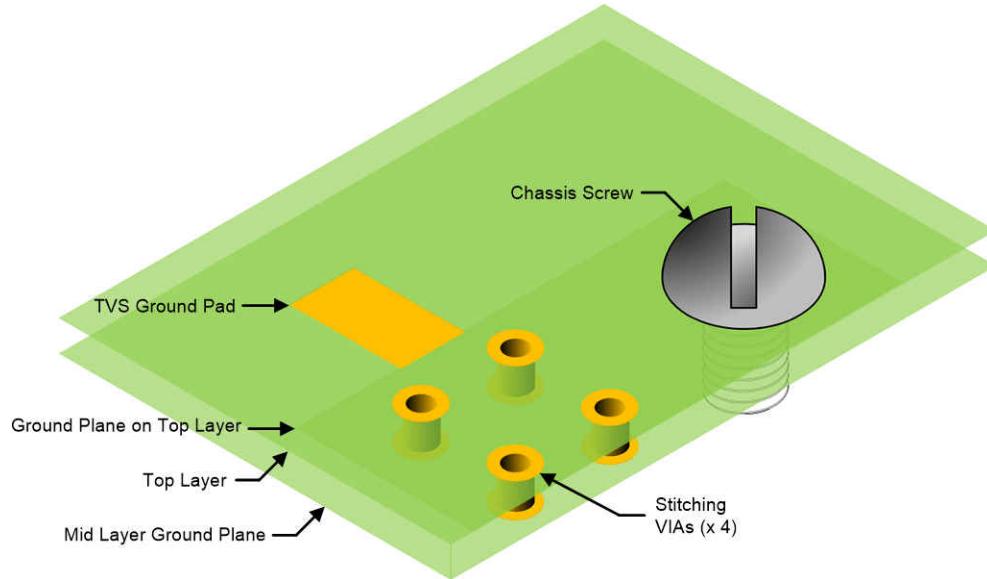


图 2-4. 两层 PCB - 顶层接地平面缝合到中间层接地平面

TVS 接地引脚应连接到同一层的接地平面，且该接地平面与直接相邻层上的另一个接地平面耦合。这些接地平面应与过孔缝合在一起，且有一个过孔紧邻 TVS 的接地引脚。请使用以下技巧来优化阻抗极低的接地方案：

1. 将 TVS 接地引脚直接连接到同一层的接地平面，确保该接地平面在附近有缝合到相邻内部接地平面的过孔
2. 尽可能使用多个接地平面
3. 使用已接地的底座螺钉连接 PCB 接地端，并将其放置在 TVS 和 ESD 源附近作为连接器接地屏蔽层
4. 使用大直径和大钻孔的过孔，以降低阻抗

更多详细说明，请参阅 “[ESD 保护布局指南](#)” 应用报告

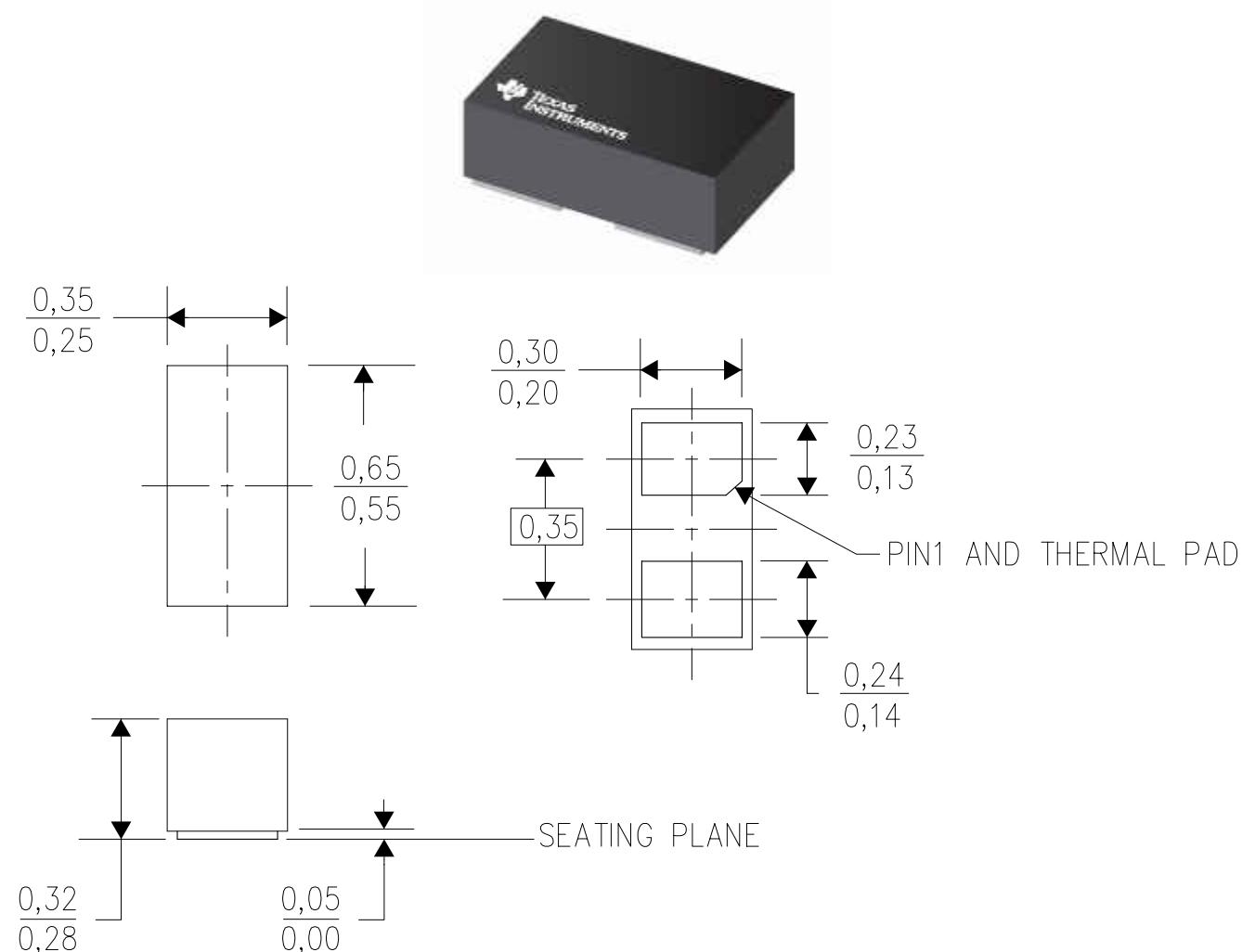
3 按封装类型划分的 ESD 解决方案

并非同一封装类型的所有器件都具有相同的引脚输出。更多详细信息，请参阅每个器件的数据表。

3.1 0201 2 引脚 SON (TI : DPL) | 0.6mm x 0.3mm

器件名称	通道数	方向	工作电压 (V)	电容 (pF)	ESD 等级 (kV)
TPD1E0B04	1	双向	± 3.6	0.13	8
TPD1E01B04 (Q1)	1	双向	± 3.6	0.18	15
TPD1E04U04	1	双向	± 3.6	0.5	16
ESD341	1	双向	± 3.6	0.66	30
TPD1E6B06	1	双向	± 5	6	15

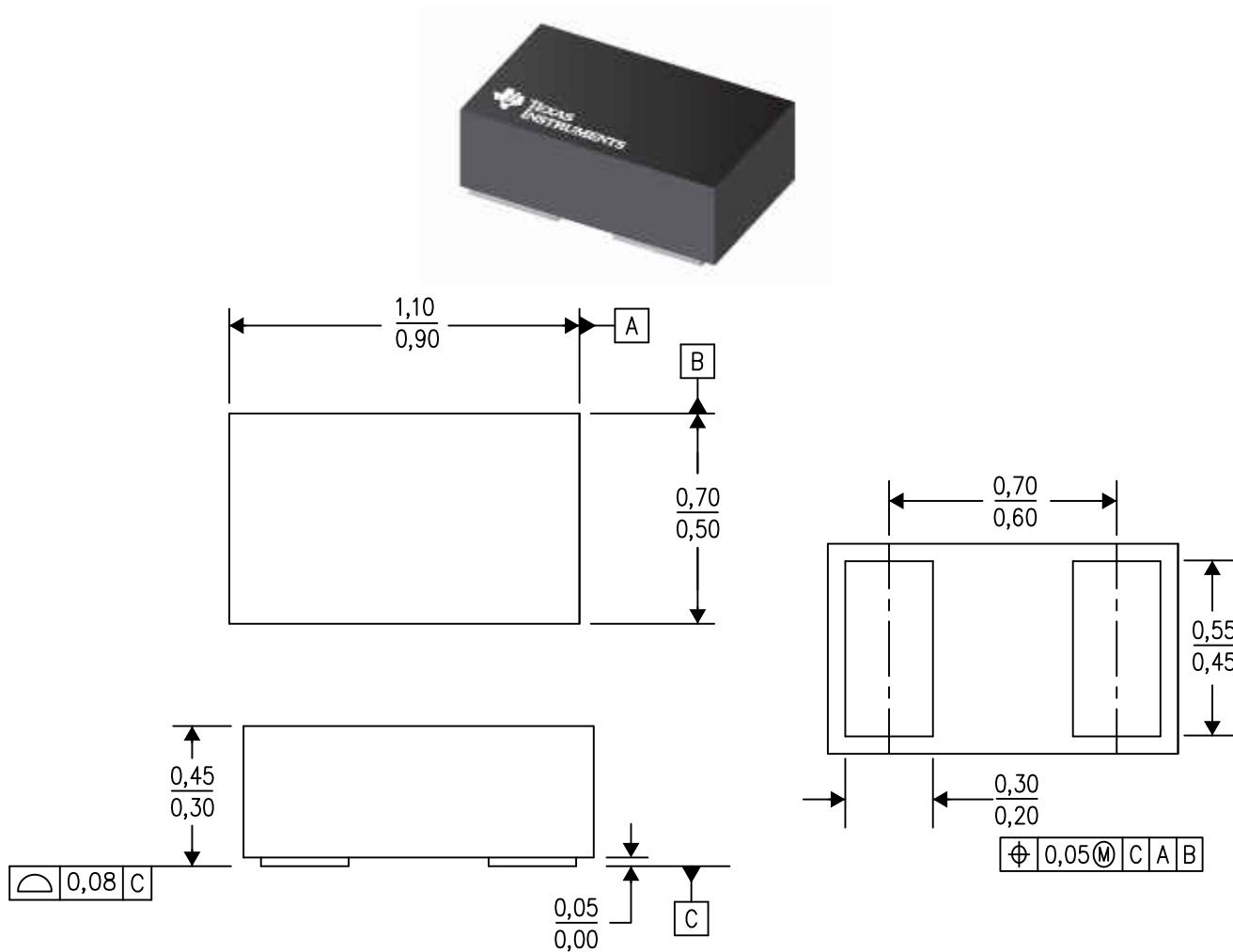
封装图链接



3.2 0402 2 引脚 SON (TI : DPY) | 1.0mm × 0.6mm

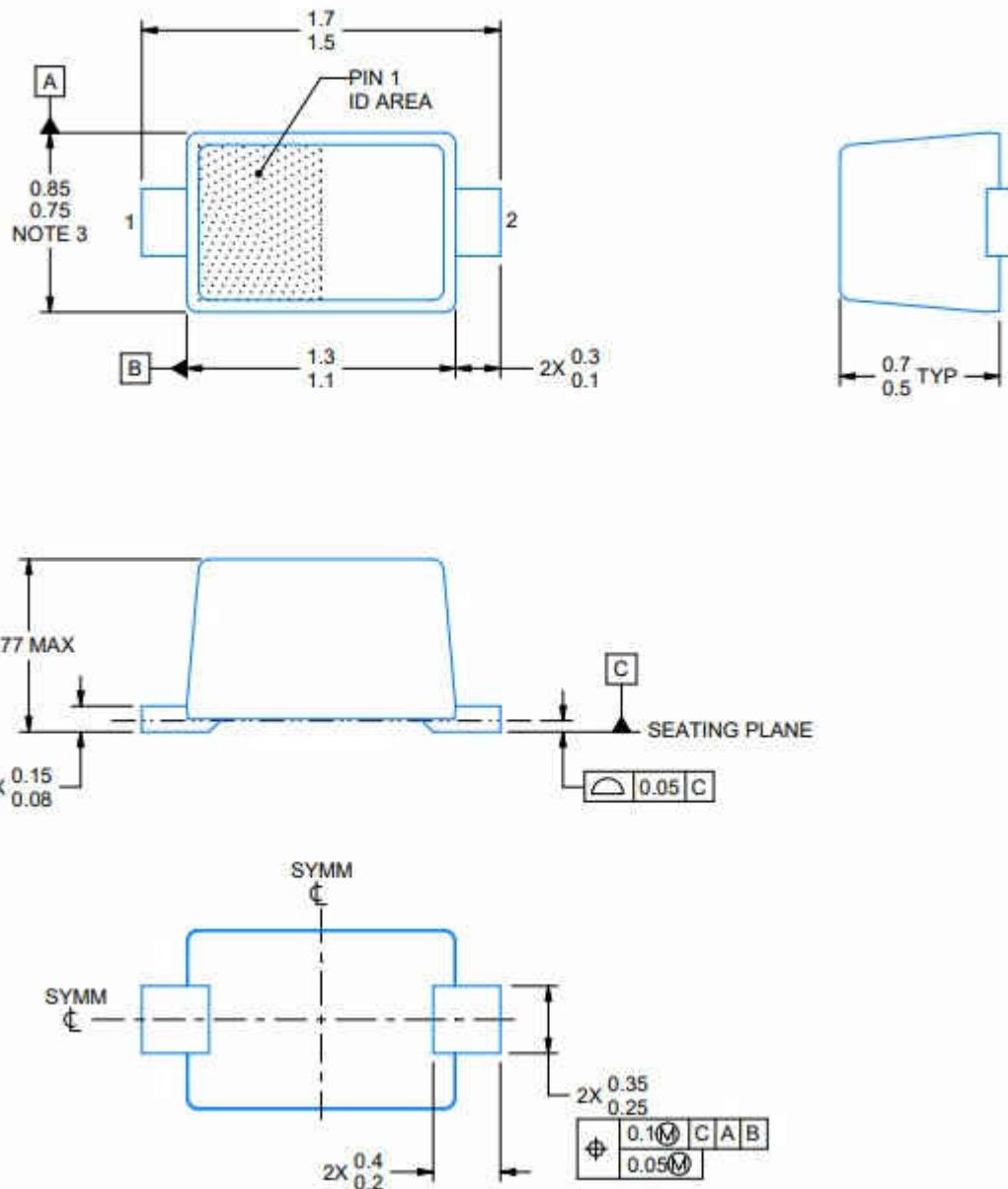
器件名称	通道数	方向	工作电压 (V)	电容 (pF)	ESD 等级 (kV)
TPD1E0B04	1	双向	±3.6	0.13	8
TPD1E01B04 (Q1)	1	双向	±3.6	0.18	15
ESD321	1	单向	3.6	0.9	30
TPD1E1B04	1	双向	±3.6	1	30
TPD1E05U06 (Q1)	1	单向	5.5	0.4	12
ESD401	1	双向	±5.5	0.77	24
TPD1E10B06 (Q1)	1	双向	±5.5	12	30
TPD1E10B09 (Q1)	1	双向	±9	10	20

[封装图链接](#)



3.3 2 引脚 SOD-523 (TI : DYA) | 1.2mm x 0.8mm

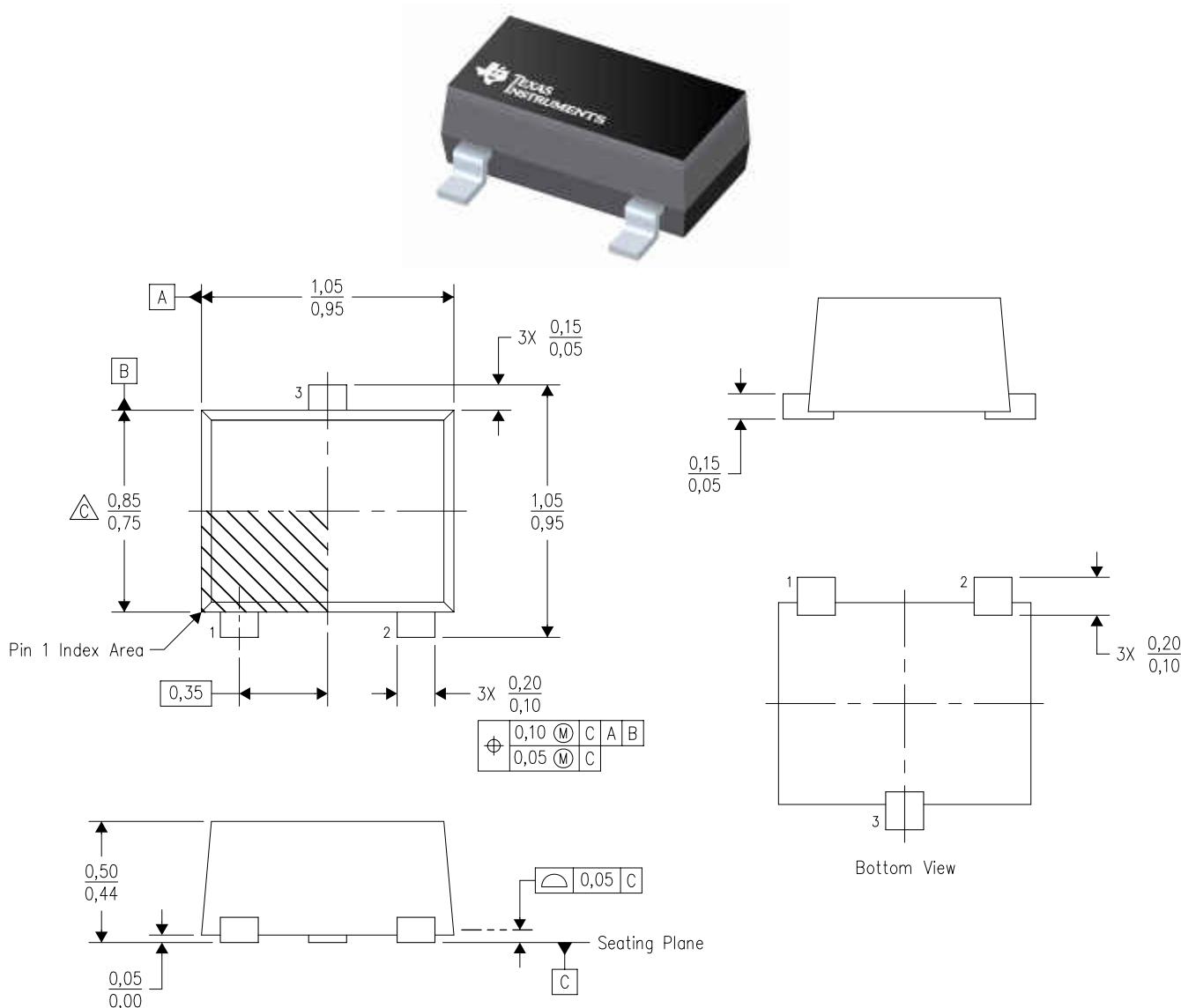
器件名称	通道数	方向	工作电压 (V)	电容 (pF)	ESD 等级 (kV)
TPD1E05U06	1	单向	5.5	0.4	12
TPD1E10B06 (Q1)	1	双向	± 5.5	12	30

[封装图链接](#)


3.4.3 引脚 SOT-9X3 (TI : DRT) | 1mm × 1mm

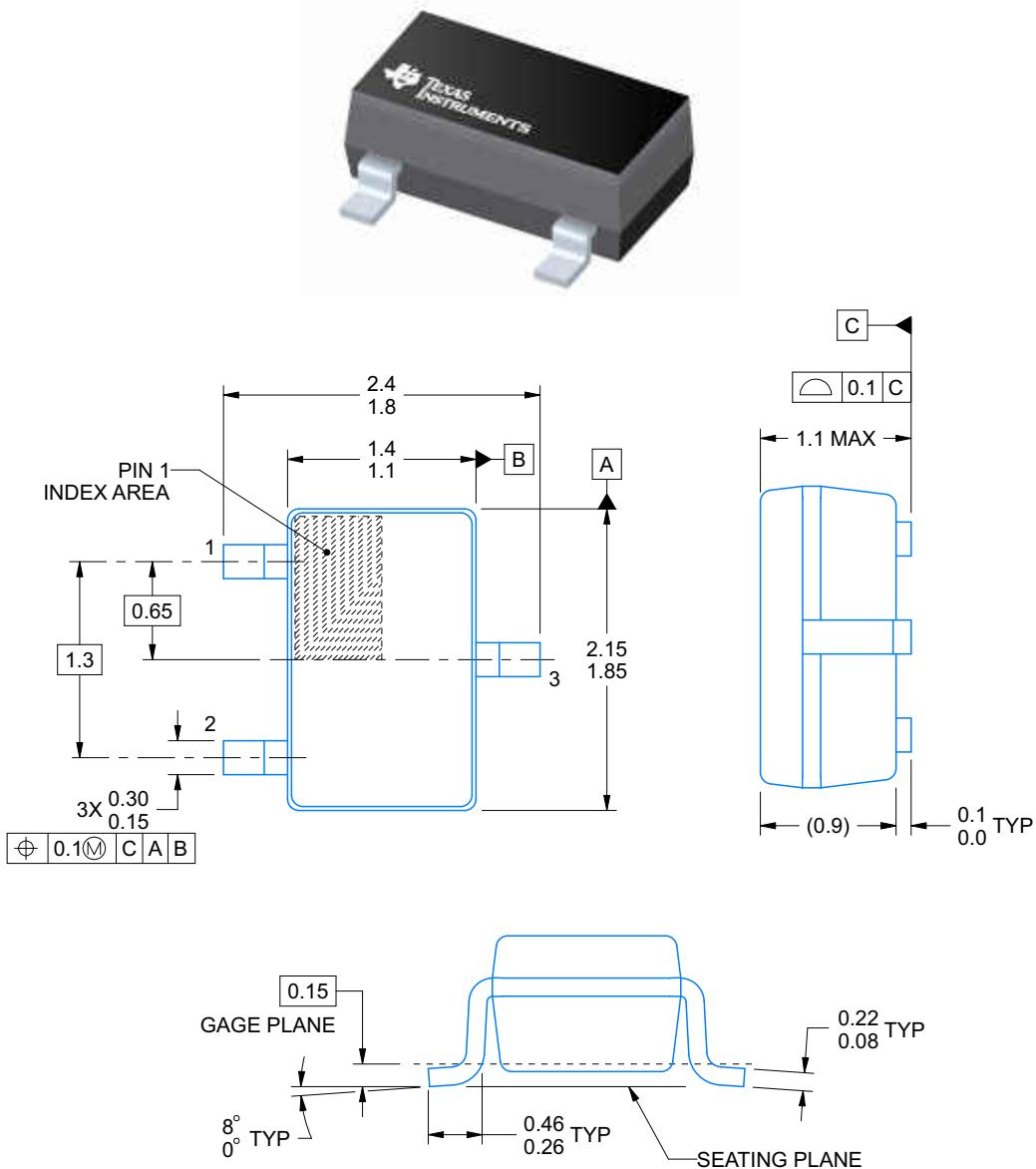
器件名称	通道数	方向	工作电压 (V)	电容 (pF)	ESD 等级 (kV)
TPD2EUSB30A	2	单向	3.6	0.7	8
TPD2EUSB30	2	单向	5.5	0.7	8
TPD2E009	2	单向	5.5	0.7	8

[封装图链接](#)



3.5.3 引脚 SC70 (TI : DCK) | 2mm × 1.25mm

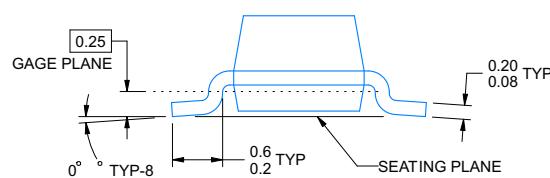
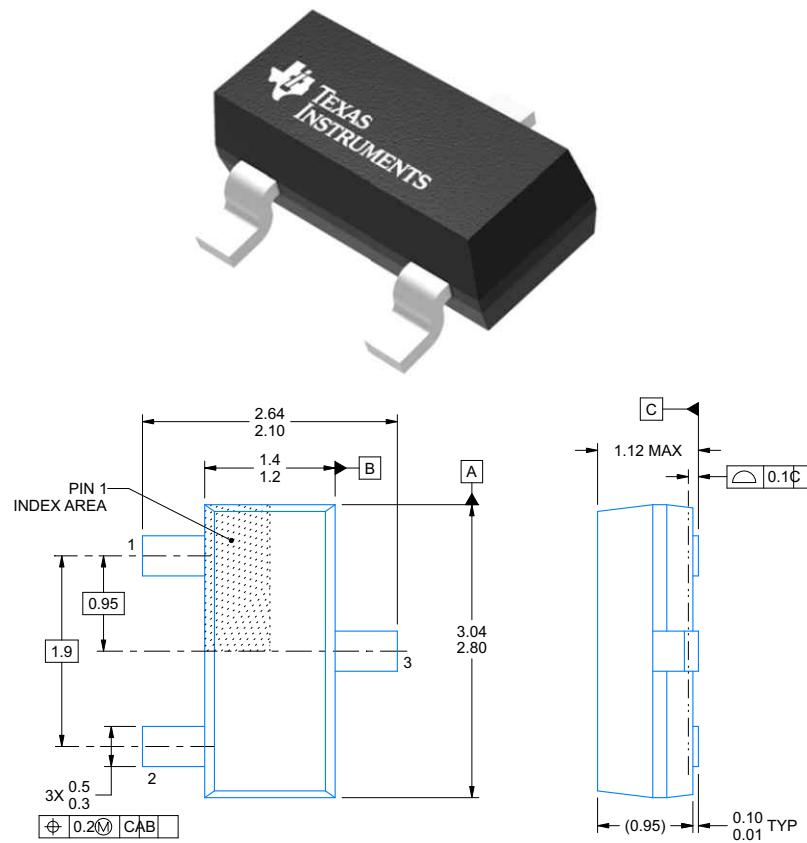
器件名称	通道数	方向	工作电压 (V)	电容 (pF)	ESD 等级 (kV)
TPD2E2U06 (Q1)	2	单向	5.5	1.5	25
TPD2E007	2	双向	±13	15	8
ESD752	2	双向	±24	2.5	30
ESD2CAN24-Q1	2	双向	±24	3	30

[封装图链接](#)


3.6.3 引脚 SOT23 (TI : DBZ) | 3.04mm × 2.64mm

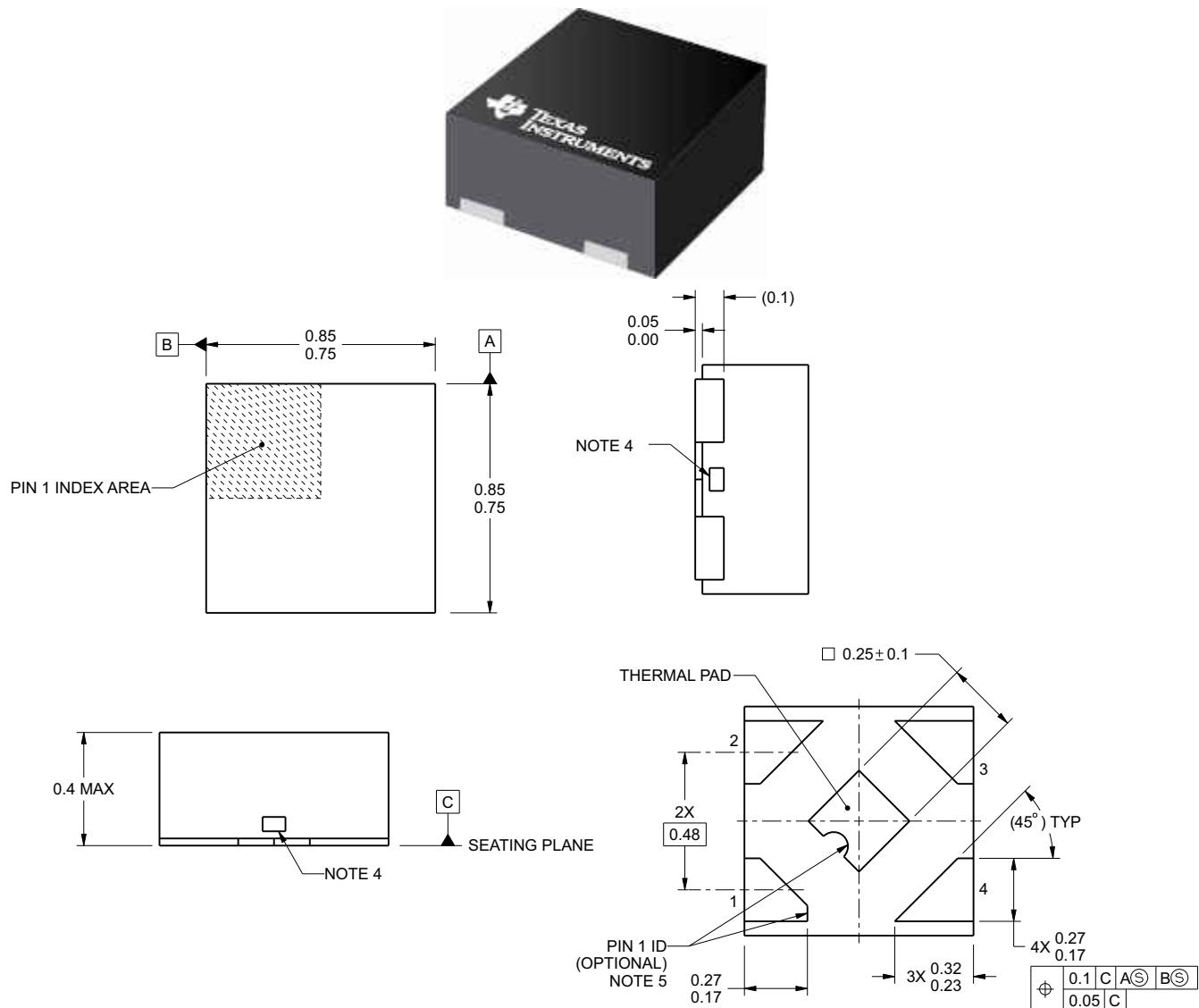
器件名称	通道	方向	工作电压 (V)	电容 (pF)	ESD 等级 (kV)
TSM36A	1	单向	36	90	30
TPD2E009	2	单向	5.5	0.7	8
TPD2E2U06 (Q1)	2	双向	5.5	1.5	25
ESD752	2	双向	24	2.5	30
ESD2CAN24-Q1	2	双向	24	3	30

[封装图链接](#)



3.7.4 引脚 SON (TI : DPW) | 0.8mm × 0.8mm

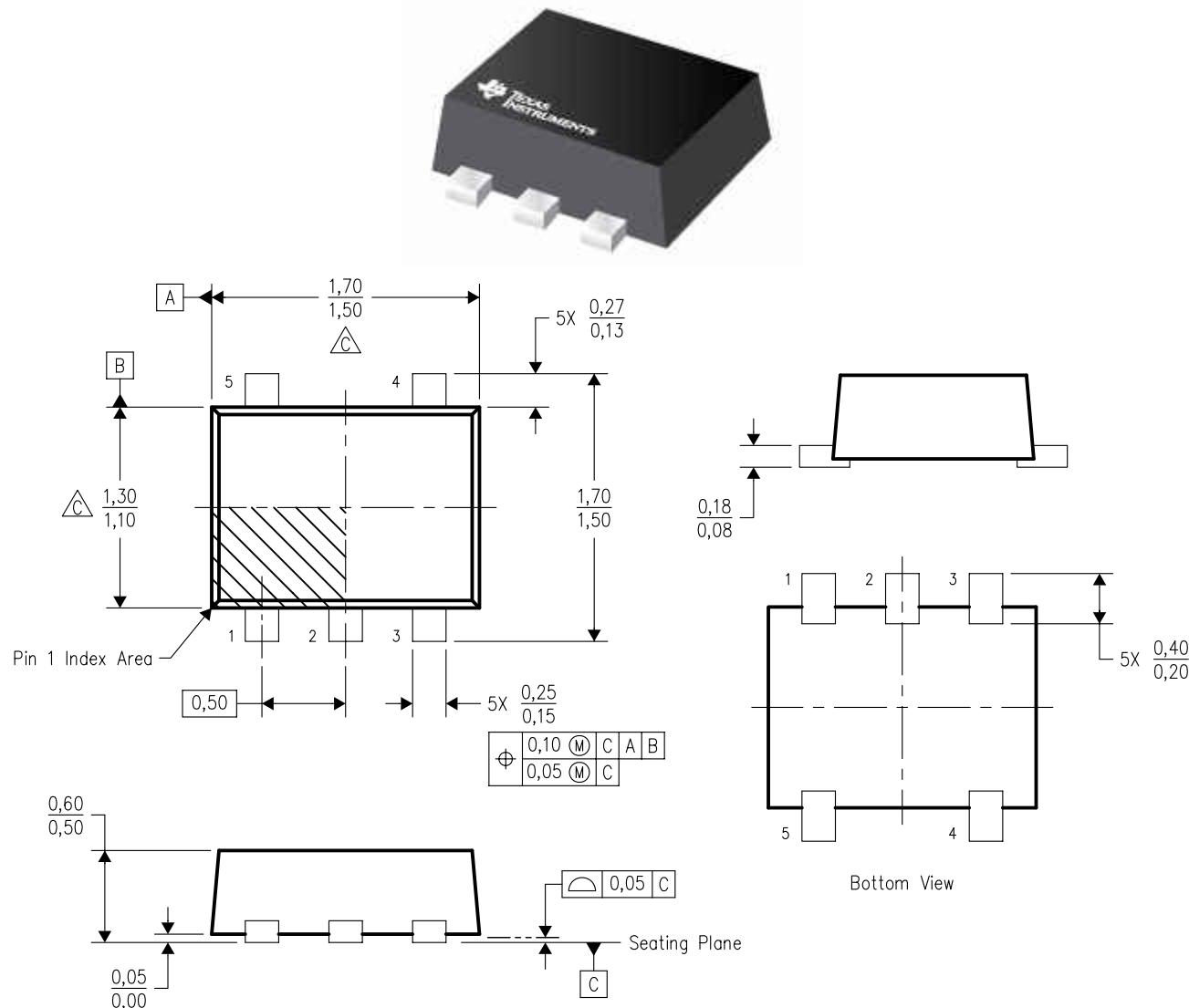
器件名称	通道数	方向	工作电压 (V)	电容 (pF)	ESD 等级 (kV)
TPD4E110	4	双向	±5.5	0.5	12
TPD4E101	4	双向	±5.5	4.8	15
TPD4E6B06	4	双向	±5.5	4.8	15

[封装图链接](#)


3.8 5 引脚 SOT-5X3 (TI : DRL) | 1.6mm × 1.2mm

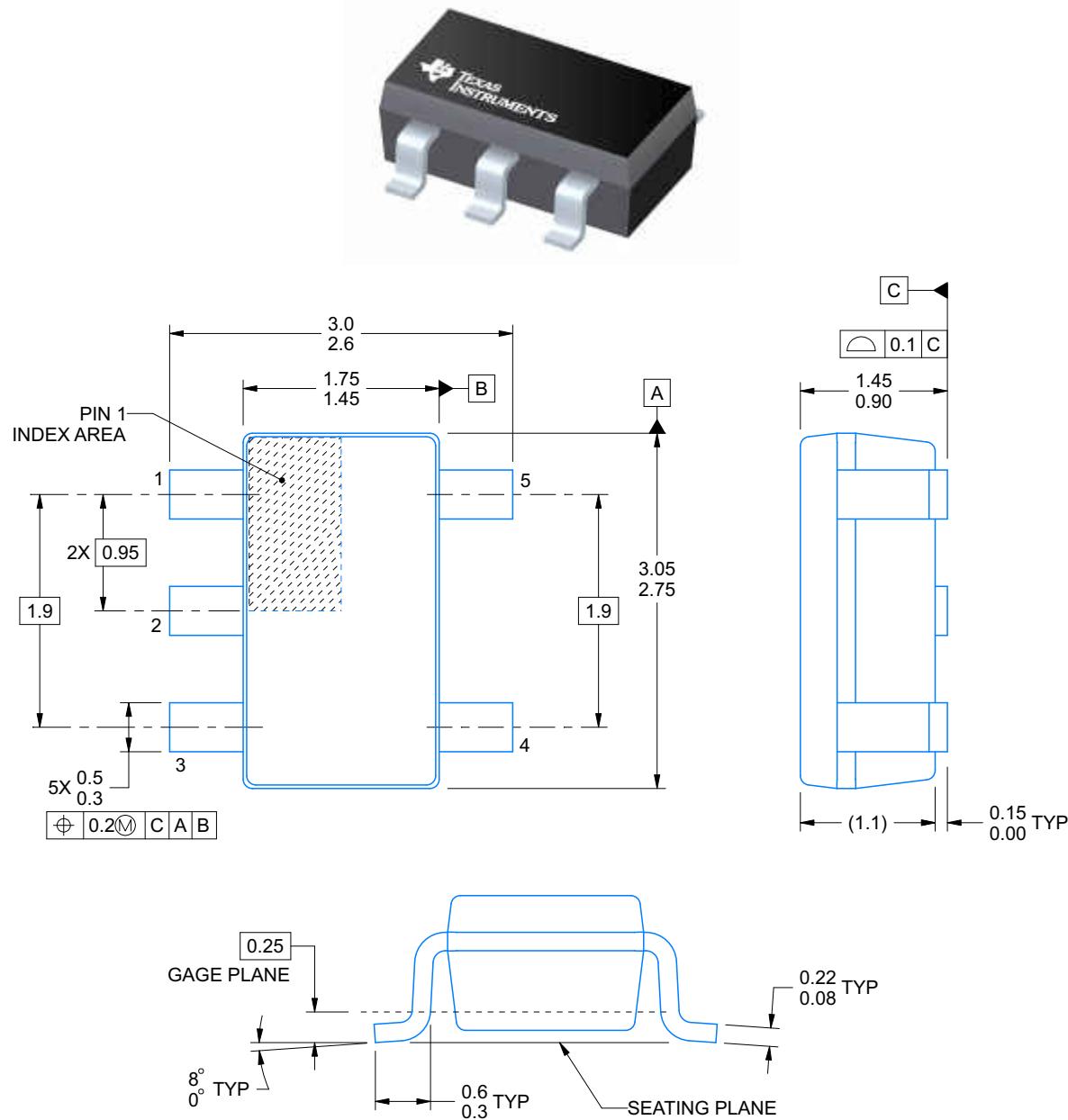
器件名称	通道数	方向	工作电压 (V)	电容 (pF)	ESD 等级 (kV)
TPD2E2U06	2	单向	5.5	1.5	25
TPD2E001 (Q1)	2	单向	5.5	1.5	8
TPD3E001	3	单向	5.5	1.5	8
TPD4E002	4	单向	5	11	15

封装图链接



3.9 5 引脚 SOT-23 (TI : DBV) | 2.9mm × 1.6mm

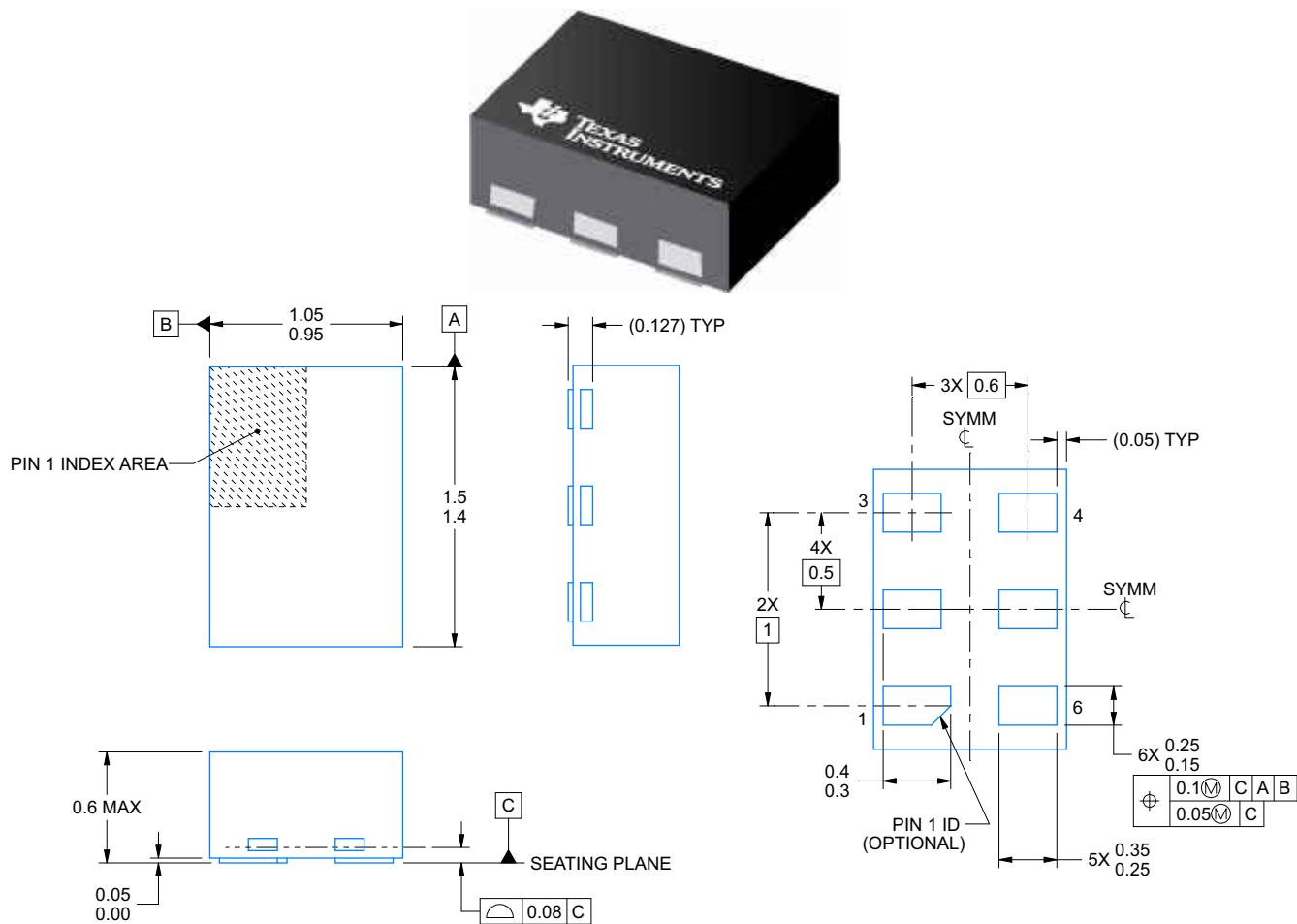
器件名称	通道数	方向	工作电压 (V)	电容 (pF)	ESD 等级 (kV)
ESDS302	2	单向	3.6	2.3	30
ESDS312	2	单向	3.6	4.5	30
ESDS304	4	单向	3.6	2.3	30
ESDS314	4	单向	3.6	4.5	30

[封装图链接](#)


3.10 6 引脚 SON (TI : DRY) | 1.45mm × 1mm

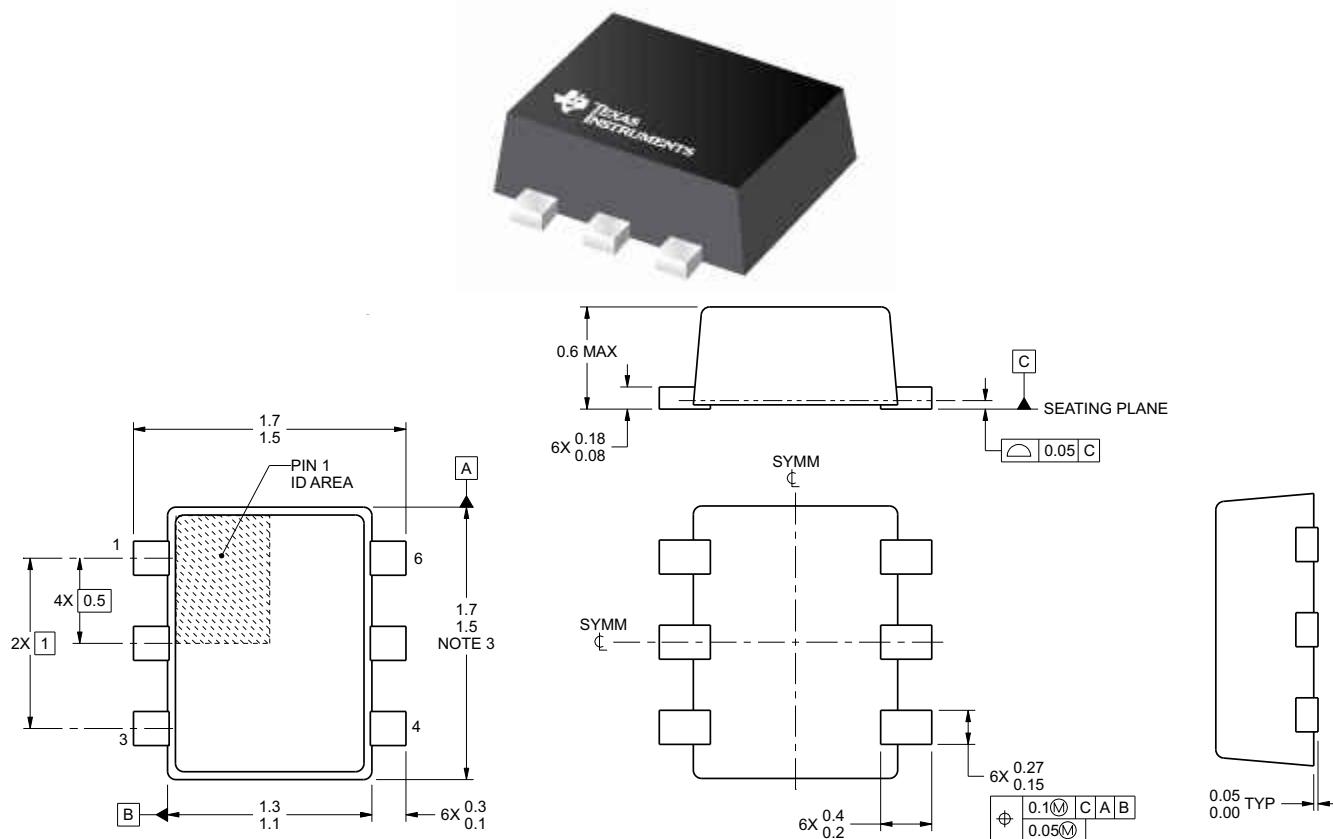
器件名称	通道数	方向	工作电压 (V)	电容 (pF)	ESD 等级 (kV)
TPD2E001	2	单向	5.5	1.5	8
TPD3E001	3	单向	5.5	1.5	8
TPD4S009	4	单向	5.5	0.8	8
TPD4E004	4	单向	5.5	1.6	8
TPD4S012	4	单向	5.5	4	10

封装图链接



3.11 6 引脚 SOT-5X3 (TI : DRL) | 1.6mm × 1.2mm

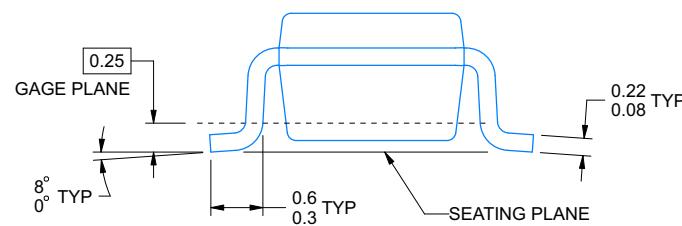
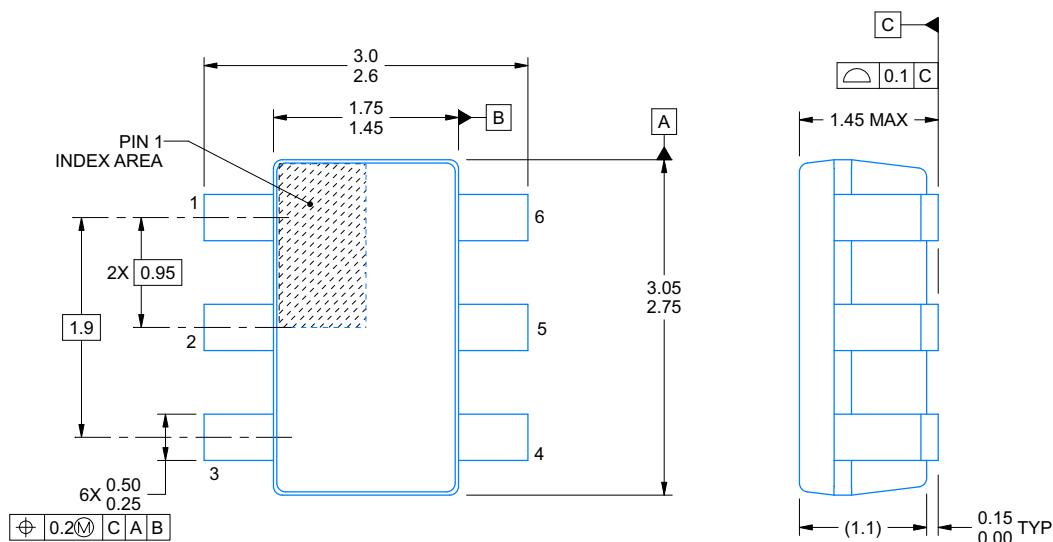
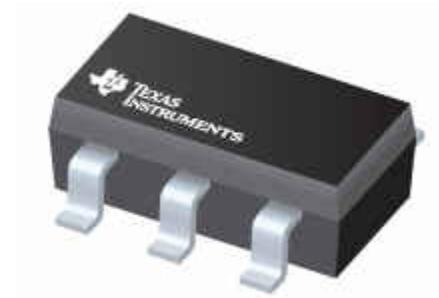
器件名称	通道数	方向	工作电压 (V)	电容 (pF)	ESD 等级 (kV)
TPD2E1B06	2	双向	±5.5	1	10
TPD4E1B06	4	双向	±5.5	0.7	12
TPD4E001	4	单向	5.5	1.5	8

[封装图链接](#)


3.12 6 引脚 SOT-23 (TI : DBV) | 1.6mm × 2.9mm

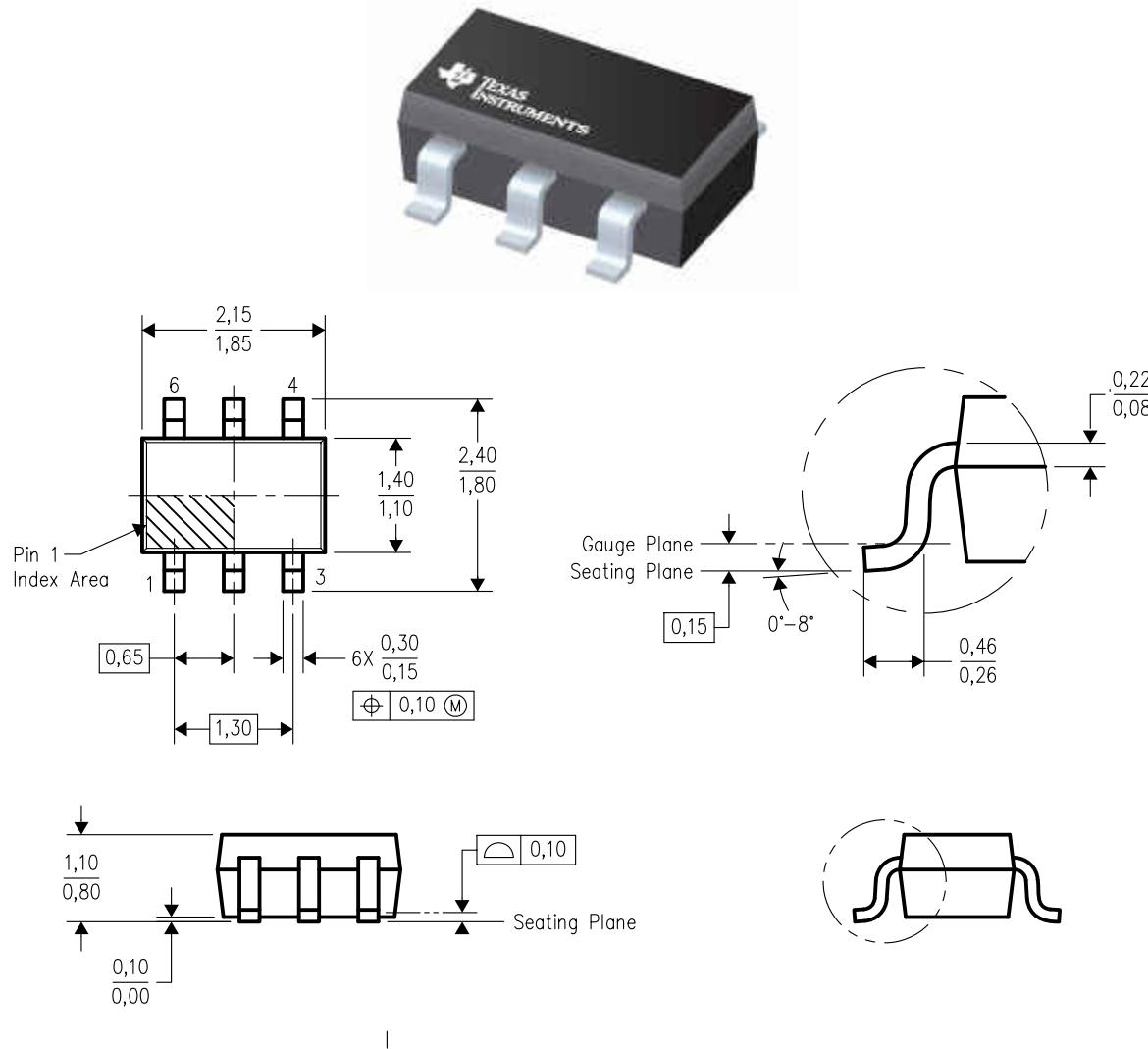
器件名称	通道数	方向	工作电压 (V)	电容 (pF)	ESD 等级 (kV)
TPD4E1U06	4	单向	5.5	0.8	15
TPD4S009	4	单向	5.5	0.8	8
TPD4E001 (Q1)	4	单向	5.5	1.5	8

[封装图链接](#)



3.13 6 引脚 SC70 (TI : DCK) | 2.15mm × 1.4mm

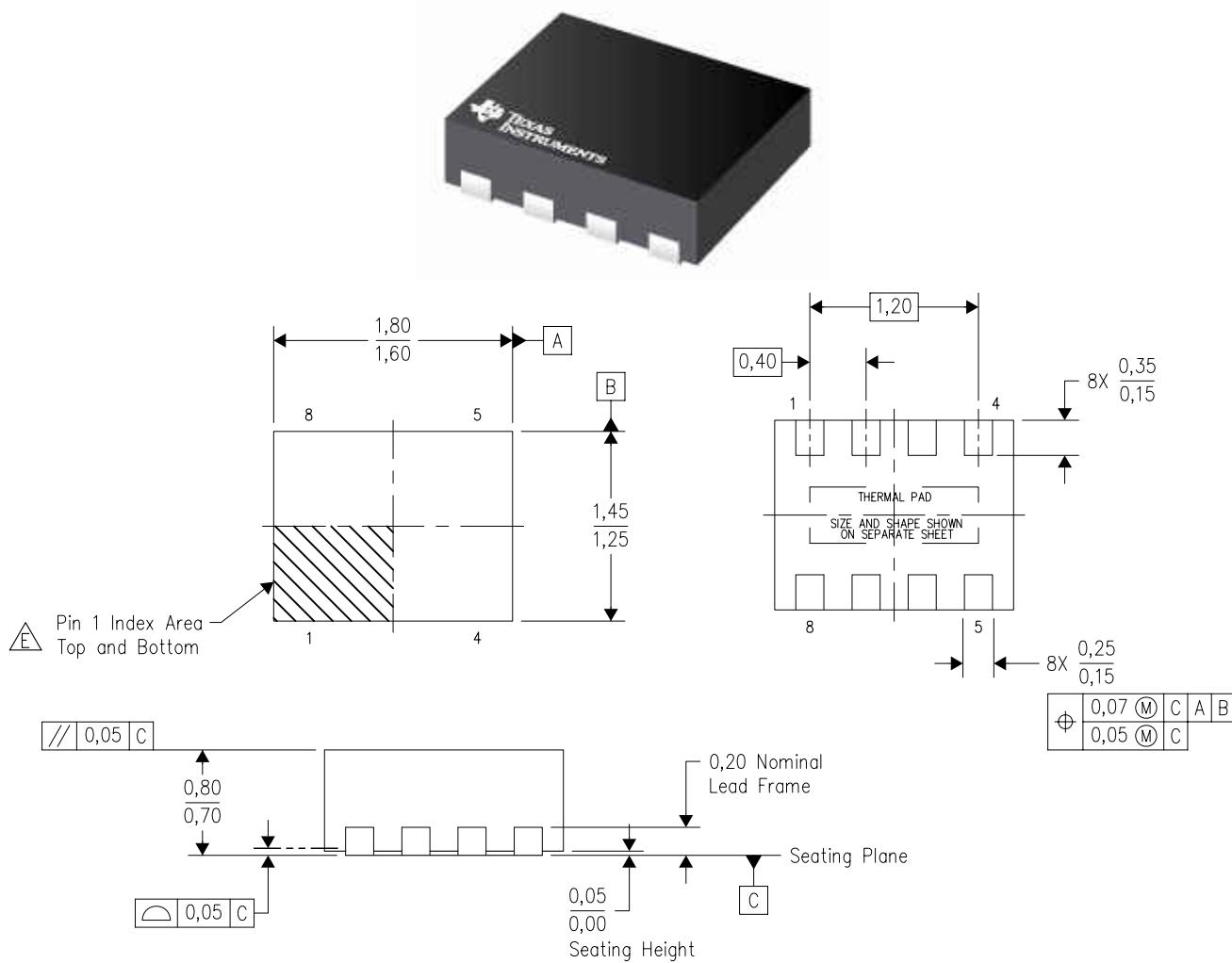
器件名称	通道数	方向	工作电压 (V)	电容 (pF)	ESD 等级 (kV)
TPD4E1B06	4	双向	±5.5	0.7	12
TPD4E1U06	4	单向	5.5	0.8	15
TPD4S009	4	单向	5.5	0.8	8
TPD4E001	4	单向	5.5	1.5	8

[封装图链接](#)


3.14 8 引脚 SON (TI : DQD) | 1.35mm × 1.7mm

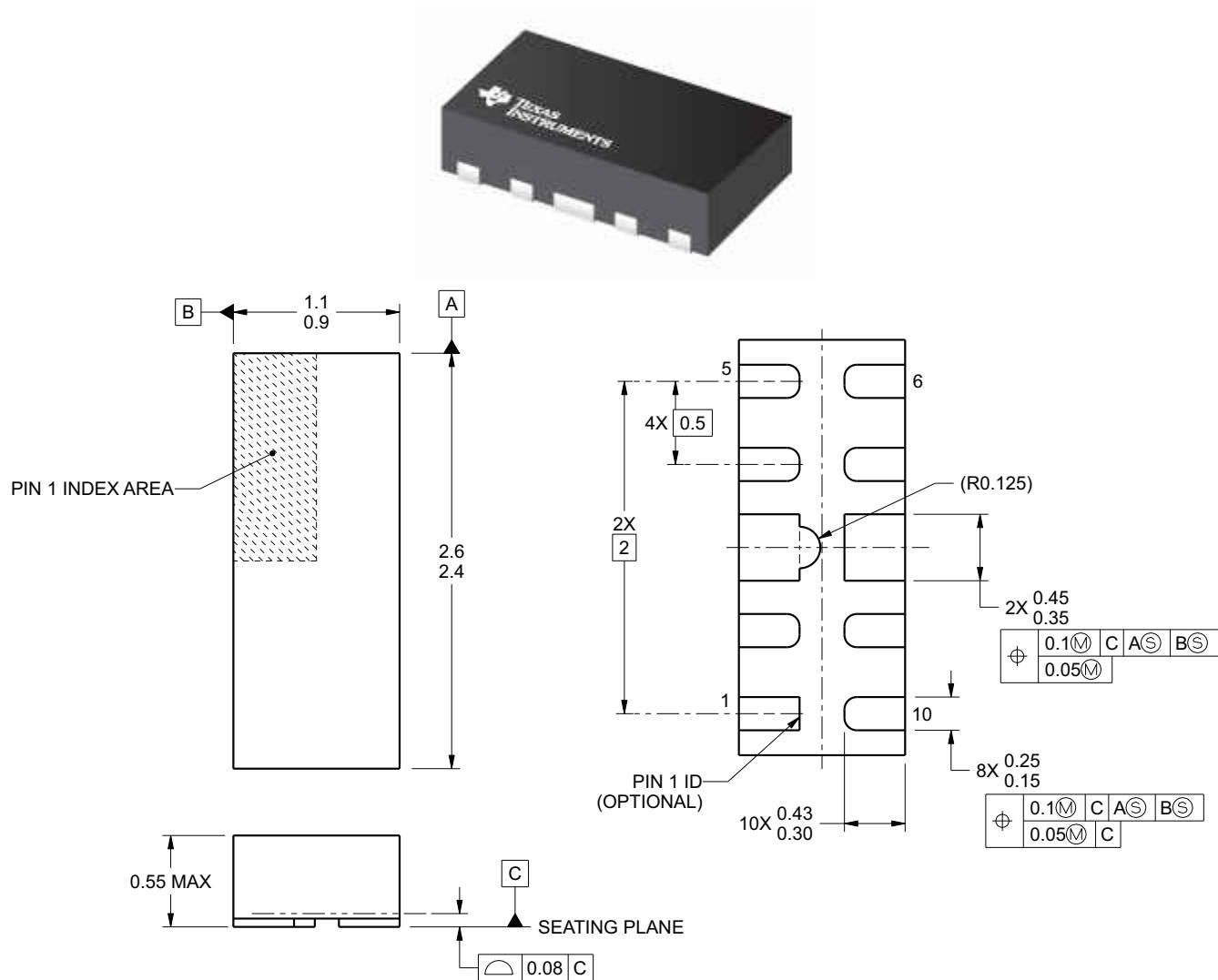
器件名称	通道数	方向	工作电压 (V)	电容 (pF)	ESD 等级 (kV)
TPD3F303	3	双向	±5.5	20	15
TPD4F003	4	单向	5.5	17	12
TPD8E003	8	单向	5.5	9	12

封装图链接



3.15 10 引脚 SON (TI : DQA) | 1mm × 2.5mm

器件名称	通道数	方向	工作电压 (V)	电容 (pF)	ESD 等级 (kV)
TPD4E02B04 (Q1)	4	双向	±3.6	0.25	12
ESD224	4	双向	±3.6	0.5	12
ESD204	4	双向	±3.6	0.55	30
TPD4E05U06 (Q1)	4	单向	5.5	0.5	12
TPD4EUSB30	4	单向	5.5	0.8	8
TPD4S010	4	单向	5.5	0.8	8

[封装图链接](#)


4 参考文献

- 德州仪器 (TI) , 《系统级 *ESD* 保护指南》营销选择指南
- 德州仪器 (TI) , 《*ESD* 保护布局指南》应用报告

5 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (April 2022) to Revision B (August 2022)	Page
• 更新了封装布局，添加了每种封装的最新器件.....	6
• 添加了“3 引脚 SOT23 (TI : DBZ) 3.04mm × 2.64mm”主题.....	11

Changes from Revision * (August 2020) to Revision A (April 2022)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• 添加了“2 引脚 SOD-523 1.2mm x 0.8mm (TI : DYB)”主题.....	8

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2022, 德州仪器 (TI) 公司