

设计优化 LMZ31707 欠压保护电路

Jun Shen

Sales and Marketing / SZ China

ABSTRACT

欠压保护电路设计需要考虑开启关断电压，迟滞阈值三个基本参数，本文通过计算结合仿真的方式来提高 LMZ31707 欠压保护电路的可靠性，并且有效防止 LMZ31707 关断时，输出电压的二次重启现象。改进使能结构，使用欠压保护结构设计默认关断的使能电路，得出器件参数边界，避免关不断的情况，方便器件上电的时序控制。

Contents

1. 掉电重启问题	2
2. 欠压保护电路设计	3
3. 仿真与测试	5
4. 总结	8
5. 参考文献	8

Figures

Figure 1. 掉电输出电压重启现象	2
Figure 2. 线路阻抗导致输入电压回弹	2
Figure 3. 芯片欠压保护结构	3
Figure 4. 默认开启的使能电路	4
Figure 5. 默认关闭的欠压保护电路	4
Figure 6. 欠压保护电路的 TINA 模型	5
Figure 7. 欠压保护电路开启关断电压仿真	5
Figure 8. 欠压保护电路关断电压测试	6
Figure 9. 欠压保护电路开启电压测试	6
Figure 10. 使能仿真电路	7
Figure 11. 使能电路仿真结果	7

1. 掉电重启问题

LMZ31707 是一颗 17V 输入，10A 的降压 DCDC 模块，内部集成了电感，外部使用少数元器件即可设计大电流降压电路，用 LMZ31707 这类模块设计 FPGA 的数据采集系统电源比较方便。由于电流和功率比较大，在使用 LMZ31707 时需要特别考虑欠压保护（UVLO）电路设计，否则有可能导致输入掉电过程中，输出电压二次重启的问题。



Figure 1. 掉电输出电压重启现象

图（1）为实测 LMZ31707 评估板输出电压重启现象，通过分析，发现这个问题的根本原因来源于线路阻抗和欠压保护阈值设置。线路阻抗导致的输入电压回弹达 0.5V 之多，所以芯片手册建议设计 UVLO 建议保留 500mV 的迟滞阈值，以避免 DCDC 反复启动。

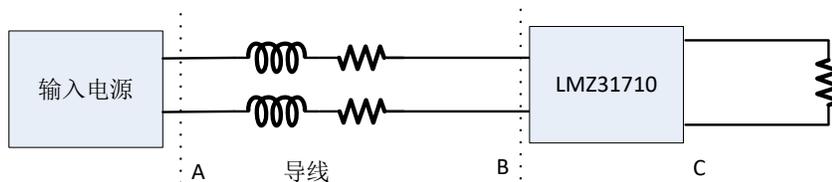


Figure 2. 线路阻抗导致输入电压回弹

图（2）为线路阻抗模型，B 点电压低于欠压保护点时，DCDC 关断，B 点电压高于欠压保护点时，DCDC 打开。开通和关断 DCDC 的两个欠压保护点称之为欠压保护阈值。如下图所示，当输入电源关闭时，A 点 B 点电压同时下降，但是 A 点始终由于电流和导线阻抗的存在高于 B 点电压。当 B 点电压达到欠压保护点的时候，输出关闭，C 点电压变为零。由于 A 点电压较 B 点高，此时导线上电流为零，所以 B 点电压会出现电压回弹，高于欠保护点，从而重新开启了 DCDC，导致 C 点电压变成零之后，出现电压的短暂升高。这个电压短暂的升高有可能会引起后续电路的误操作。本文主要讨论 LMZ31707 的欠压保护阈值设置，来避免掉电后输出电压二次重启现象。

2. 欠压保护电路设计

2.1 欠压保护电路计算

欠压保护电路的目的是为了控制 LMZ31707 的开启和关断电压，并且开启电压通常比关断电压高，在芯片手册里面，INH/UVLO 是用于控制开启和关断电压。芯片内置了一个 4.5V 的开启电压，150mV 的迟滞电压的欠压保护结构，并且可以通过外部电阻来改变欠压保护点和迟滞电压。如果需要设计表格之外的保护点和迟滞电压，就需要对 LMZ31707 本身有一些理解。

LMZ31707 内部使用的是 TPS54020 作用转换芯片，TPS54020 的手册中包含了详细的欠压保护电路结构和外部电阻的设计公式。简单的来说就是一个带有迟滞电压的比较器和一个额外的迟滞电流源构成。只要确定启动电压 V_{start} 和关断电压 V_{stop} ，就可以计算出来分压电阻值，分出来的电压连接到芯片的 EN 或者 INH/UVLO 上面即可得到相对应的开启电压和关断电压的效果。

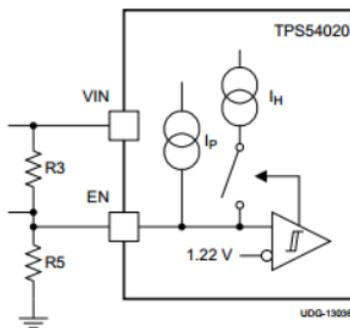


Figure 16. Adjustable VIN Undervoltage Lockout

R3, the top UVLO divider resistor is calculated using Equation 2.

$$R3 = \frac{V_{START} \times \left(\frac{V_{EN(falling)}}{V_{EN(rising)}} \right) - V_{STOP}}{I_p \times \left(1 - \frac{V_{EN(falling)}}{V_{EN(rising)}} \right) + I_H}$$

R5, the bottom UVLO divider resistor is calculated in Equation 3.

$$R5 = \frac{R3 \times V_{EN(falling)}}{V_{STOP} - V_{EN(falling)} + R3 \times (I_p + I_H)}$$

In this example

- $I_H = 3.3 \mu A$
- $I_p = 1.15 \mu A$
- $V_{ENRISING} = 1.22 V$
- $V_{ENFALLING} = 1.17 V$

Figure 3. 芯片欠压保护结构

例如 12V 输入，设计启动电压 6.32V，停止电压 6.85V，计算可得 $R3 = 75K$ ， $R5 = 16K$ ，可见计算是很方便的，需要注意的是，芯片内部有两个部分的迟滞结构，一个是比较器有 50mV 的迟滞电压，另一个是内部 I_H 电流源的导通与关断构成的迟滞电流源，在电阻上面产生迟滞电压。如果要快速的估算迟滞结构，大概可以理解为， $R3, R5$ 的比例决定比较器迟滞电压在欠压保护中的作用， $R3, R5$ 值的大小决定了迟滞电流源的作用，电阻比例越大，电阻值越大，所得到的欠压保护迟滞电压越大。

2.2 使能电路优化

通常情况下，给 FPGA 等供电需要做时序控制，利用电源本身的开启和关闭来实现时序控制是通常的做法。芯片手册中提到了一种关断 LMZ31707 的方法，如图（4）所示，但是此种方法在上电过程中是 LMZ31707 是使能的，INH 控制信号需要在 LMZ31707 的 UVLO 脚达到开启电压之前建立，通常情况下，INH 由 MCU 或者前级电源产生，有可能 INH 控制信号会滞后，所以希望采纳默认关闭的时序控制电路，图（4）电路结构需要重新设计，不能满足一般的时序控制要求。

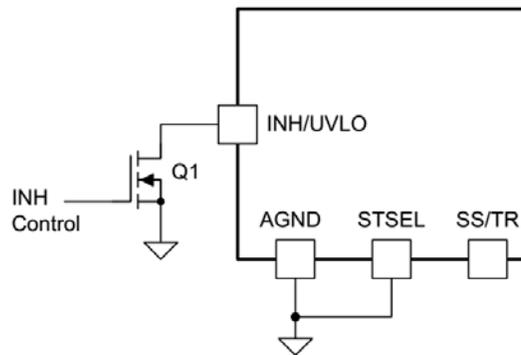


Figure 4. 默认开启的使能电路

需要将欠压保护电路，与默认关闭的时序控制电路结合起来，本文设计了一种结构如图（5）所示，将欠压保护电路与 V_{in} 的连接断开，从而 V_{in} 有电的时候， V_{en} 为 0V，保证 INH/UVLO 为 0V，LMZ31707 处于关断状态，当需要使能 LMZ31707 时，通过 MCU 或者前级电源将 V_{en} 拉高，PMOS 将欠压保护电路 R3 与 V_{in} 连接，从而开启电源。如果 V_{in} 较高，需要注意 PMOS 的栅极耐压。

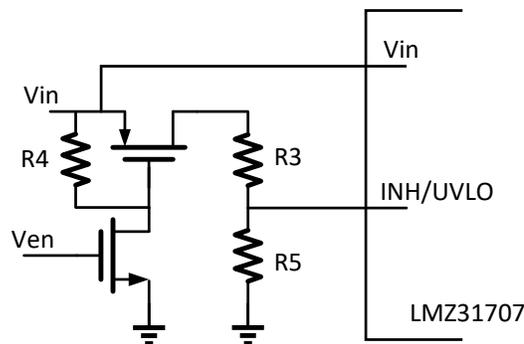


Figure 5. 默认关闭的欠压保护电路

注意，默认关闭的欠压保护电路有一个隐藏的风险，那就是电阻 R5 不可以取非常大，原因是芯片内部有一个恒流源电流会一直流过 R5，这个恒流源在上电的时候为 I_p ，掉电的时候为 I_h ， I_h 与 I_p 的并联，所以 R5 的边界条件由掉电的时候决定。

$$R5 \max = \frac{V_{enfaling}}{I_p + I_h}$$

掉电关闭电压点 $V_{enfaling}$ 为 1.17V， $I_p + I_h$ 为 4.45uA，所以 R5 的最大值不能超过 263k 欧姆，否则会出现芯片关不掉的可能性。

3. 仿真与测试

3.1 欠压保护电路

通过前面的分析得出输出电压二次重启的原因，并且分析了欠压保护电路的计算方法。我们可以使用 TI-TINA 做仿真并且基于评估板测量实际应用的效果。使用 LMV339 当作比较器，并通过一个压控开关来切换两个比较阈值，1.22V，1.17V。通过另一组压控开关来切换电流源，来模拟 3.3uA 的迟滞电流，并且对电阻分压节点注入一个 1.15uA 的常态电流，由此可以完全模拟 LMZ31707 欠压保护电路结构。将输入信号源 VG1 调整为三角波或者锯齿波输入，来模拟输入电压的上电与掉电。

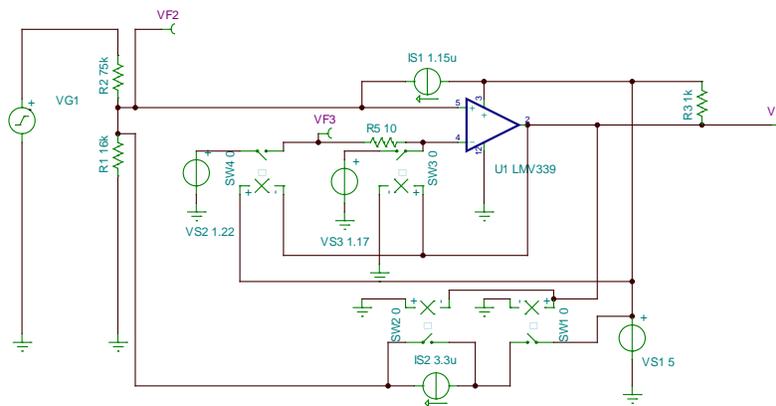


Figure 6. 欠压保护电路的 TINA 模型

图（7）为采用 TINA 对图（6）的仿真结果，结果表明欠压保护电路使能电压为 6.804V，关断电压为 6.328V，验证了章节 2 中采用 $R5 = 75K$ ， $R3 = 16K$ 的开启关断电压，仿真结果表明，开启关断电压之间的差值为 476mV，跟计算结果相差 60mV，仿真的误差与仿真中采用的电流源和比较器有细微的关系。

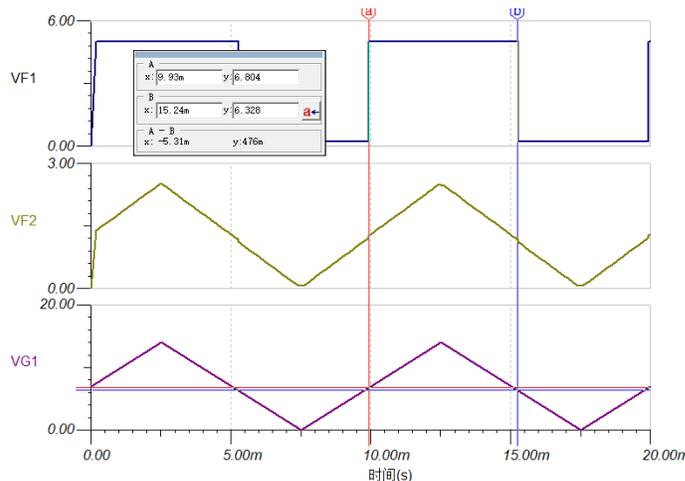


Figure 7. 欠压保护电路开启关断电压仿真

图（8）为采用 LMZ31707/10 评估板测试的结果，LMZ3170X 为一个系列器件，包含 4A,7A,10A 三种规格，管脚兼容，使用非常方便，内部结构也是一致的。测试采用与仿真计算一致的电阻 $R5 = 75K$, $R3 = 16K$ ，从图中可以看出，掉电没有出现输出电压二次重启的现象。输入电压在 6.48V 的时候，出发芯片欠压保护，芯片关断，从图中可以看出，输入电压仍然有一个回弹，由于欠压保护阈值的存在，输入回弹电压并没有重新出发芯片的开启电压，所以相比图（1），在输出电压上没有出现重启的毛刺电压。

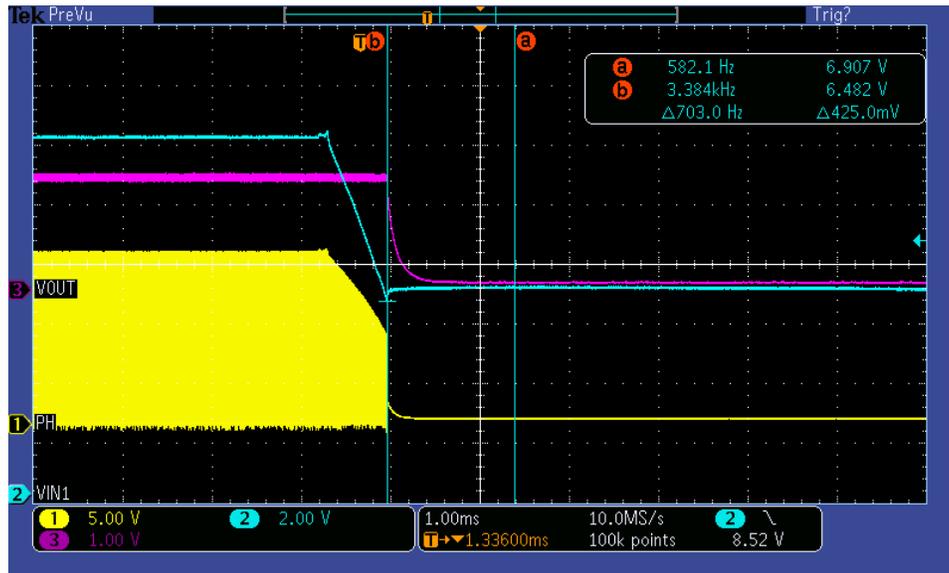


Figure 8.欠压保护电路关断电压测试

图（9）为同样的电路测试开启电压的结果，开启过程由于软启动的存在，所以上电斜率是控制的，从图中可以看出，上电开启电压为 6.99V，与关断电压 6.48V 结合，得到约 510mV 的迟滞电压，与计算仿真一致。

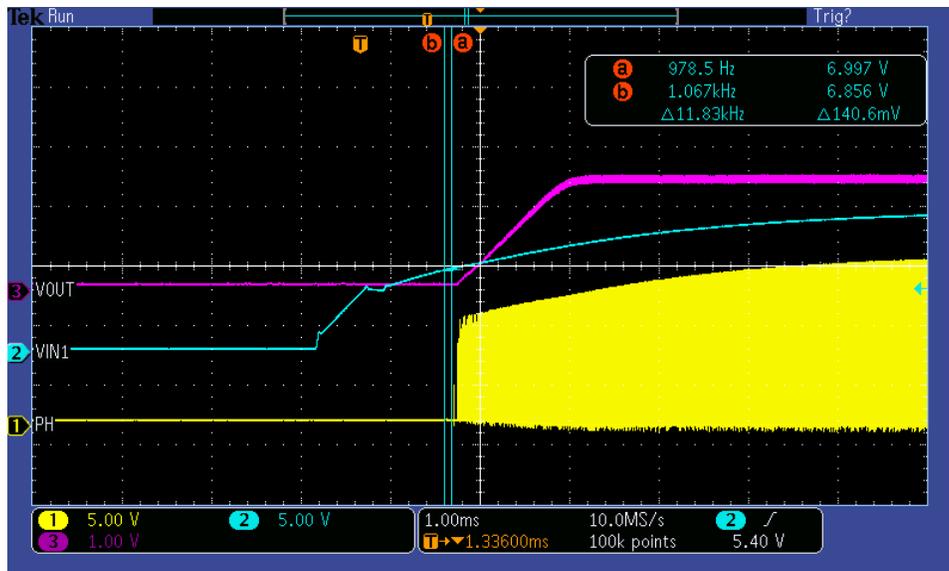


Figure 9.欠压保护电路开启电压测试

3.2 使能电路仿真

本文设计的基于欠压保护的默认关断的使能电路，可以方便的控制上电时序。有一个潜在风险是由于芯片内部电流源的存在，R5 电阻不能超过 263K 欧姆，否则会有关不断的可能。采用如图 10 的仿真结构，图 11 左图为 R5 是 16k 欧姆的仿真结果，可以看出 VG1 为高时使出 VF1 使能，VG1 为低的时候，输出 VF1 为低，从而关断 DCDC。图 11 右图为 R5 设置为 270K 的仿真结果，发生关不断的情况，VG1 为低，VF1 还是为高。

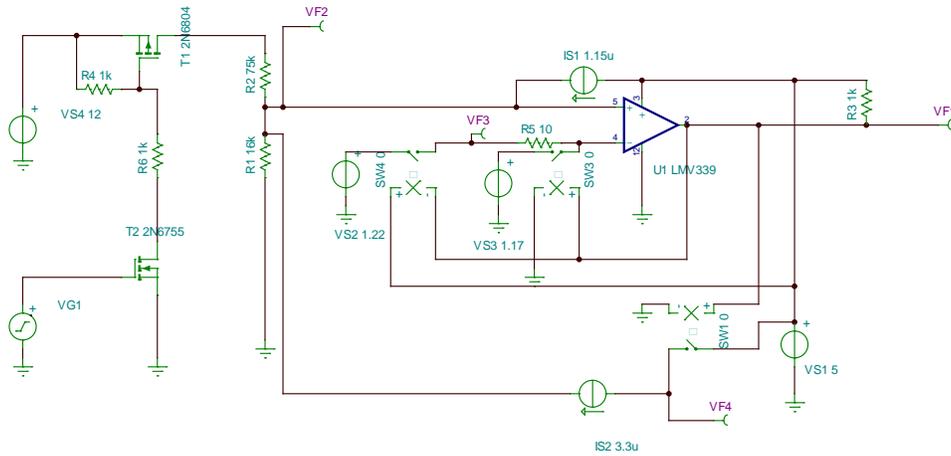


Figure 10. 使能仿真电路

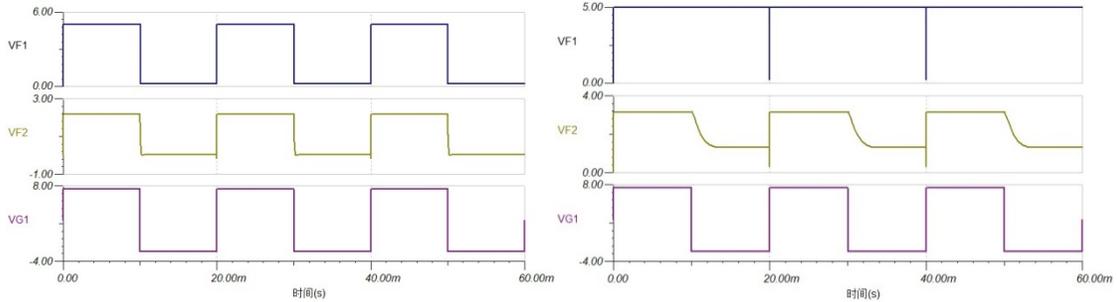


Figure 11. 使能电路仿真结果

4. 总结

本文深入探讨了 LMZ31707 欠压保护电路，结合计算，TINA 仿真与实际测试，结果表明使用 TINA 可以有效的验证和优化欠压保护性能，设计合理的欠压保护电路可以有效的抑制输出电压二次重启的影响。相比默认使能的电路，改进型的基于欠压保护的使能电路，默认为关断状态，以方便的控制电源的上电时序。

5. 参考文献

- [1]. LMZ31707 datasheet
- [2]. TPS54020 datasheet
- [3]. Undervoltage and overvoltage control for the TPS2490 and TPS2491, Jim Bird
- [4]. Understanding Undervoltage Lockout in Display Power Devices, Nigel Smith
- [5]. Design of UVLO for LM27313, Dheemanth Prabhu Hejamady, Dilip Mohol

有关 TI 设计信息和资源的重要通知

德州仪器 (TI) 公司提供的技术、应用或其他设计建议、服务或信息，包括但不限于与评估模块有关的参考设计和材料（总称“TI 资源”），旨在帮助设计人员开发整合了 TI 产品的应用；如果您（个人，或如果是代表贵公司，则为贵公司）以任何方式下载、访问或使用了任何特定的 TI 资源，即表示贵方同意仅为该等目标，按照本通知的条款进行使用。

TI 所提供的 TI 资源，并未扩大或以其他方式修改 TI 对 TI 产品的公开适用的质保及质保免责声明；也未导致 TI 承担任何额外的义务或责任。TI 有权对其 TI 资源进行纠正、增强、改进和其他修改。

您理解并同意，在设计应用时应自行实施独立的分析、评价和判断，且应全权负责并确保应用的安全性，以及您的应用（包括应用中使用的 TI 产品）应符合所有适用的法律法规及其他相关要求。就您的应用声明，您具备制订和实施下列保障措施所需的一切必要专业知识，能够 (1) 预见故障的危险后果，(2) 监视故障及其后果，以及 (3) 降低可能导致危险的故障几率并采取适当措施。您同意，在使用或分发包含 TI 产品的任何应用前，您将彻底测试该等应用和该等应用所用 TI 产品的功能而设计。除特定 TI 资源的公开文档中明确列出的测试外，TI 未进行任何其他测试。

您只有在为开发包含该等 TI 资源所列 TI 产品的应用时，才被授权使用、复制和修改任何相关单项 TI 资源。但并未依据禁止反言原则或其他法律授予您任何 TI 知识产权的任何其他明示或默示的许可，也未授予您 TI 或第三方的任何技术或知识产权的许可，该等许可包括但不限于任何专利权、版权、屏蔽作品权或与使用 TI 产品或服务的任何整合、机器制作、流程相关的其他知识产权。涉及或参考了第三方产品或服务的信息不构成使用此类产品或服务的许可或与其相关的保证或认可。使用 TI 资源可能需要您向第三方获得对该等第三方专利或其他知识产权的许可。

TI 资源系“按原样”提供。TI 兹免除对 TI 资源及其使用作出所有其他明确或默示的保证或陈述，包括但不限于对准确性或完整性、产权保证、无复发故障保证，以及适销性、适合特定用途和不侵犯任何第三方知识产权的任何默认保证。

TI 不负责任何申索，包括但不限于因组合产品所致或与之有关的申索，也不为您辩护或赔偿，即使该等产品组合已列于 TI 资源或其他地方。对因 TI 资源或其使用引起或与之有关的任何实际的、直接的、特殊的、附带的、间接的、惩罚性的、偶发的、从属或惩戒性损害赔偿，不管 TI 是否获悉可能会产生上述损害赔偿，TI 概不负责。

您同意向 TI 及其代表全额赔偿因您不遵守本通知条款和条件而引起的任何损害、费用、损失和/或责任。

本通知适用于 TI 资源。另有其他条款适用于某些类型的材料、TI 产品和服务的使用和采购。这些条款包括但不限于适用于 TI 的半导体产品 (<http://www.ti.com/sc/docs/stdterms.htm>)、[评估模块](http://www.ti.com/sc/docs/sampters.htm)和样品 (<http://www.ti.com/sc/docs/sampters.htm>) 的标准条款。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2018 德州仪器半导体技术（上海）有限公司