

UCC25660x 系列针对轻负载效率进行优化的 750kHz 宽 V_{IN}/V_{OUT} 范围 LLC 控制器

1 特性

- 50kHz 至 750kHz 满载开关频率
- IPPC 控制可实现宽输入和输出 LLC (WLLC) 运行
- 增强的轻负载管理：
 - 高频脉冲跳跃可提高轻负载效率
 - 低频突发可实现低待机功耗
 - 可闻频率范围跳跃可降低可闻噪声
 - 集成 PFC 开/关控制信号有助于进一步降低待机功耗
- 内部谐振电容器电压合成器可提高信号可靠性并支持高启动频率
- 自动电容区规避
- 具有超低浪涌电流的自适应软启动
- 集成高电压启动 (UCC256601、UCC256602 和 UCC256604)
- X 电容器放电 (UCC256601 和 UCC256604)。
- 集成式 +0.6/-1.2A 栅极驱动
- 全面保护
 - 50ns 过流保护 (OCP) - 逐周期电流限制
 - 过压保护 (OVP)、内部和外部过热保护 (OTP)
 - 具有内部 19V VCCP 钳位的输入和 VCCP UVLO
- SOIC-14 封装，移除了用于高压间隙的引脚

2 应用

- 电视 SMPS 电源
- 工业交流和直流电
- 照明和电池充电器
- 笔记本和游戏机适配器
- 医疗电源
- PC 电源

3 说明

UCC25660x 系列 是实现输入功率比例控制 (IPPC) 方案的高频 LLC 控制器，具有增强的轻负载管理和多种保护功能。

IPPC 拓宽了 LLC 转换器的控制范围，简化了 LED 驱动器、电池充电器等宽输入和输出电压范围应用的设计。它甚至可以在没有 PFC 的情况下工作，适用于非通用输入应用。

UCC25660x 系列 改进了增强型轻负载管理，同时可更大程度地降低可闻噪声。为更大程度地降低待机功耗，UCC25660x 系列 在突发模式下运行时可以直接禁用 PFC 控制器。

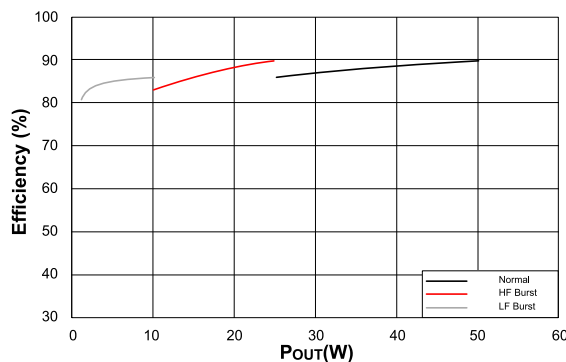
自动电容区规避方案以及具有反向恢复规避方案的自适应软启动功能，可确保器件不会在可能损坏 FET 的模式下工作。该方案使得该控制器非常适合用于预偏置负载。

UCC25660x 系列 附带强大的保护功能，可帮助您设计可靠的电源。UCC25660x 系列 具有支持高压启动、X 电容器放电、OVP 响应和扩展增益范围的选项。请参阅器件比较表，了解详细信息。

器件信息

器件型号	封装	本体尺寸 (标称值)
UCC25660x 系列	SOIC	9.9mm x 3.9mm

- 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



典型效率曲线



内容

1 特性	1	7 详细说明	17
2 应用	1	7.1 概述.....	17
3 说明	1	7.2 功能方框图.....	19
4 器件比较表	3	7.3 特性说明.....	20
5 引脚配置和功能	3	7.4 保护功能.....	30
6 规格	5	7.5 器件功能模式.....	33
6.1 绝对最大额定值.....	5	8 应用和实施	43
6.2 ESD 等级.....	5	8.1 应用信息.....	43
6.3 建议运行条件.....	6	8.2 典型应用.....	43
6.4 热性能信息.....	6	8.3 电源相关建议.....	59
6.5 电气特性.....	7	8.4 布局.....	60
6.6 开关特性.....	12	9 修订历史记录	65
6.7 典型特性.....	12	10 机械、包装和订购信息	66

4 器件比较表

可订购器件型号	集成高压启动	集成 X 电容器放电	LF 突发期间的 PFC 开/关	扩展增益范围	输出电压 (OVP) 锁存	I _{FB} 典型值 (uA)	R _{FBInternal} 典型值 (kΩ)
UCC256601	是	是	否	否	是	80	100
UCC256602	是	否	否	否	否	160	50
UCC256603	否	否	否	否	否	160	50
UCC256604	是	是	是	是	否	80	100

5 引脚配置和功能

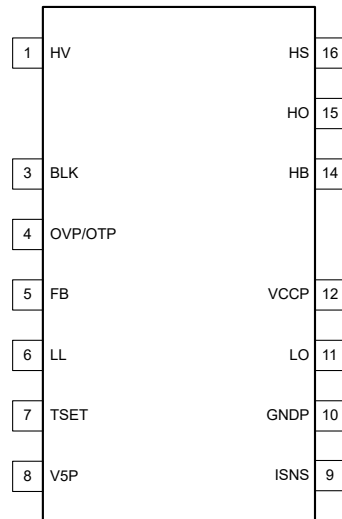


图 5-1. DDB 封装 16 引脚 SOIC (移除了引脚 2、13) 顶视图

表 5-1. 引脚功能

引脚		I/O	说明
名称	编号		
HV	1	I	高压 (HV) 启动和 X 电容器放电。 该引脚用于执行 HV 启动。启动完成后, HV 引脚用于交流存在性检测和 X 电容器放电。该引脚连接至整流交流线路 (适用于 UCC256601 和 604) 或输入大容量电容器 (适用于 UCC256602) 。
	2	-	缺少。用于高压引脚和低压引脚之间爬电距离的 HV 垫片
BLK	3	I	大容量输入 UVLO/OVLO 和输入电压前馈。 该引脚连接至查看大容量电容器电压的电阻分压器。
OVP/OTP	4	I	过压保护和外部过热保护。 该引脚通过 NTC 电阻器接地, 并连接至与 VCC 相连的齐纳二极管
FB	5	I	反馈信号。 此引脚连接至光耦合器的集电极。此引脚用于反馈输入。
LL	6	I	轻负载运行选项和突发模式阈值设置。 该引脚连接至一个外部电阻分压器。分压器的顶部电阻器连接至 V5P。此引脚的阻抗和电压用于为高频和低频突发模式运行选择阈值。
TSET	7	I/O	该引脚用于对内部谐振回路电流积分器 (VCR 合成器) 时间常数和最小开关频率进行编程。 根据所编程的选项, 还需要选择最大死区时间。 编程阶段结束后, TSET 引脚会在 UCC256604 型号中提供 PFC 开/关信号。

表 5-1. 引脚功能（续）

引脚		I/O	说明
名称	编号		
V5P	8	P	5V 偏置。 该引脚在外部连接一个去耦电容器至 GNDP。
ISNS	9	I	谐振电流检测。 此引脚检测差分谐振电容器电压。此信号在内部用于： 1.生成控制信号。 2.OCP 和逐周期电流限制。 3.容性区域规避。
GNDP	10	P	此引脚连接至初级侧大容量电容器负端子
LO	11	O	低侧栅极驱动器输出。
VCCP	12	P	IC 电源电压 此引脚连接至一个去耦电容器。对于在 LLC 变压器上包含偏置绕组的应用，VCC 引脚通过二极管连接至偏置绕组。对于禁用 HV 启动的应用，VCCP 由辅助电源供电。 VCCP 引脚在内部被钳位为 19V。
	13	不适用	缺少引脚。用于高压引脚和低压引脚之间爬电距离的高压垫片。
HB	14	P	高侧栅极驱动器偏置。HB 和 HS 之间连接的电容器为高侧驱动器提供电能。
HO	15	O	高侧栅极驱动器输出。
HS	16	P	高侧栅极驱动器返回。该引脚在 LLC 功率级中连接至半桥结构的开关节点。

有关更多详细信息，请参阅第 8.2 部分“典型应用”。

6 规格

6.1 绝对最大额定值

在自然通风工作温度范围内（除非另有说明），所有电压均以 GND 为基准，进入指定端子的电流为正电流，从指定端子流出的电流为负电流。⁽¹⁾

		最小值	最大值	单位
输入电压	HV, HB	-0.3	700	V
	ISNS	-6.5	6.5	V
	BLK, LL, TSET	-0.55	5.5	V
	HB - HS	-0.3	25	V
	VCCP	-0.55	30	V
	OVP/OTP	-0.55	5.5	V
5V	DC	-0.55	5.5	V
HO 输出电压	DC	HS - 0.3	HB + 0.3	V
	瞬态, 小于 100ns	HS - 2	HB + 0.3	V
LO 输出电压	DC	-0.3	VCCP+ 0.3	V
	瞬态, 小于 100ns	-2	VCCP + 0.3	V
悬空接地压摆率	dV _{HS} /dt	-200	200	V/ns
HO、LO 脉冲电流	I _{OUT_PULSED}	-0.6	1.2	A
结温范围	T _J	-40	150	°C
贮存温度范围, T _{stg}	T _{stg}	-65	150	
引线温度	焊接, 10 秒		300	
	回流焊		260	

(1) 应力超出“绝对最大额定值”下列出的值可能会对器件造成永久损坏。这些列出的值仅仅是应力额定值，这并不表示器件在这些条件下以及在“建议运行条件”以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001, HV、HO、HS、HB 引脚 ⁽¹⁾	±1000	V
		人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001, 其他所有引脚 ⁽¹⁾	±2000	
		充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101, 所有引脚 ⁽²⁾	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

所有电压均以 GND 为基准， $-40^{\circ}\text{C} < T_J = T_A < 125^{\circ}\text{C}$ ，进入指定端子的电流为正电流，从指定端子流出的电流为负电流，除非另有说明。

		最小值	标称值	最大值	单位
HV, HS	输入电压			640	V
V _{VCCP}	电源电压		15	18.5	V
HB - HS	驱动器自举电压	10	14	17.5	V
C _B	从 HB 到 HS 的陶瓷旁路电容器	0.1		5	μF
C _{VCCP}	VCCP 引脚去耦电容器	33		470	μF
I _{VCCP} MAX	VCCP 的最大输入电流			100	mA
T _A	工作环境温度	-40		125	°C

6.4 热性能信息

热指标 ⁽¹⁾		UCC25640x	单位
		D (SOIC)	
		14 引脚	
R _{θJA}	结至环境热阻	74.7	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	30.7	°C/W
R _{θJB}	结至电路板热阻	31.8	°C/W
Ψ _{JT}	结至顶部特征参数	4.4	°C/W
Ψ _{JB}	结至电路板特征参数	31.4	°C/W

(1) 有关新旧热指标的更多信息，请参阅“半导体和 IC 封装热指标”应用报告 (SPRA953)。

6.5 电气特性

所有电压均以 GND 为基准, $-40^{\circ}\text{C} < T_J = T_A < 125^{\circ}\text{C}$, $V_{CC} = 15\text{V}$, 进入指定端子的电流为正电流, 从指定端子流出的电流为负电流, 除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
电源电压						
VCC _{Short}	低于该阈值时，使用减低启动电流		0.6	1	1.4	V
VCC _{ReStartJfet}	低于该阈值时，重新启用 JFET。		10.2			V
VCC _{ReStart}	在启动阶段，当 VCC 低于此水平时，将重新启用 HV 启动		12.5	13	13.5	V
VCC _{StartSelf}	当 VCC 高于此水平时启动		13.5	14	14.5	V
VCC _{StartExt}	当 VCC 高于此水平时启动		10.5	10.9	11.3	V
VCC _{StopSwitching}	低于此阈值时停止开关		9	9.5		V
VCC _{UVLOr}	VCC 欠压锁定电压 (上升)		7.25	7.5	7.75	V
VCC _{UVLOf}	VCC 欠压锁定电压迟滞		6.5	6.8	7.1	V
VCC _{Hold_r}	启动编程阶段的Jfet 停止电压		7.9	8.2	8.5	V
VCC _{Hold_f}	启动编程阶段的Jfet 启动电压		7.65	7.9	8.15	V
VCC _{Shunt}	VCC 内部钳位电压		19			V
IVCC _{Clamp}	VCC 内部钳位电流		15			mA
VCC_OV	VCC OVP 阈值		20.5			V
电源电流						
I _{CCSleep}	突发关闭周期期间从 VCC 电压轨获取的电流		800			μA
I _{CCRun}	栅极开关时从 VCC 引脚获取的电流。不包括栅极电流	死区时间 = 1μs 最大死区时间	8			mA
I _{CCLatchFault}	锁存故障状态下从 VCC 引脚汲取的电流 ⁽¹⁾	对于 UCC256601	1			mA
稳压电源						
V5P	稳压电源电压 ⁽¹⁾	空载	4.75	5	5.25	V
	稳压电源电压	10mA 负载	4.75	5	5.25	V
V5P _{UVLO}	V5P 欠压锁定电压 ⁽¹⁾		4			V
I _{V5PStartupCurrentLimit}	当 VCCP < VCC _{StartSelf} 时可从该引脚上汲取的最大电流 ⁽¹⁾		6			mA
I _{V5PCurrentLimit}	IV5P = 15mA 时的 V5P ⁽¹⁾	VCCP=15V	10.2			mA

UCC25660

ZHCSP3B - OCTOBER 2023 - REVISED JULY 2024

所有电压均以 GND 为基准， $-40^{\circ}\text{C} < T_J = T_A < 125^{\circ}\text{C}$ ， $V_{CC} = 15\text{V}$ ，进入指定端子的电流为正电流，从指定端子流出的电流为负电流，除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
高压启动						
I _{VCC_Charge_Low}	来自 HV 引脚的减低 VCCP 充电电流	V _{HV} = 20V , VCC = 0V (UCC256601、UCC256602、UCC256604)	0.23	0.44	0.65	mA
I _{VCC_Charge_High}	全 VCCP 充电电流	V _{HV} = 20V , VCC = 4V (UCC256601、UCC256602、UCC256604)	7.5	10	13.8	mA
I _{HVZCD}	最高交流过零检测测试电流	UCC256601、UCC256604	0.625			mA
I _{XCAPDischarge}	X 电容放电电流	UCC256601、UCC256604	8.7	11.5	13.5	mA
V _{zero-crossing}	检测到过零的 HV 引脚电压阈值	UCC256601、UCC256604	8	9	11	V
t _{XCAPZCD}	第一个四测试电流级的交流过零检测窗口长度 ⁽¹⁾	UCC256601、UCC256604	10	12	14	ms
t _{XCAPZCDLast}	最后一个测试电流级的交流过零检测窗口长度 ⁽¹⁾	UCC256601、UCC256604	36			ms
t _{XCAPIdle}	交流过零检测空闲周期长度 ⁽¹⁾	UCC256601、UCC256604	700			ms
t _{XCAPDischarge}	X 电容放电电流处于活动状态的时间 ⁽¹⁾	UCC256601、UCC256604	360			ms
t _{XCAPJFETON}	JFETON 之后首次 X 电容检测的时间 ⁽¹⁾	UCC256601、UCC256604	12			ms
I _{XCAP_I0}	X 电容测试电流 I0	UCC256601、UCC256604	125			uA
I _{XCAP_Idel1}	X 电容测试电流 I1	UCC256601、UCC256604	125			uA
I _{XCAP_Idel1}	X 电容测试电流 I2	UCC256601、UCC256604	250			uA
I _{XCAP_Idel1}	X 电容测试电流 I3	UCC256601、UCC256604	375			uA
恒压电压感应						
V _{BLKStartHys}	允许 LLC 启动开关的 BLK 电压 ⁽¹⁾		0.09	0.1	0.11	V
V _{BLKStop}	强制 LLC 停止运行的BLK 电压		0.98	1	1.02	V
I _{BLKHys}	BLK 迟滞电流		5			μA
t _{BLKStopDC}	BLK 关断持续时间 ⁽¹⁾		12	14	16	μs

所有电压均以 GND 为基准， $-40^{\circ}\text{C} < T_J = T_A < 125^{\circ}\text{C}$ ， $V_{CC} = 15\text{V}$ ，进入指定端子的电流为正电流，从指定端子流出的电流为负电流，除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
反馈引脚						
$R_{FBInternal}$	内部下拉电阻器值	UCC256601、UCC256604	85	100	115	$k\Omega$
$R_{FBInternal}$	内部下拉电阻器值	UCC256602、UCC256603	42.5	50	57.5	$k\Omega$
I_{FB}	FB 内部电流源	UCC256601、UCC256604	68	80	92	μA
I_{FB}	FB 内部电流源	UCC256602、UCC256603	136	160	184	μA
V_{FB}	当 FB 引脚灌电流处于 ($I_{FB} - 50\mu\text{A}$) 时的 FB 引脚电压	$I_{lopto} = 0.37 * I_{FB}$	3.3	3.5	3.7	V
ΔV_{FB}	当 FB 引脚灌电流范围为 ($I_{lopto} = 0.37 * I_{FB}$) 至 ($I_{lopto} = 0.94 * I_{FB}$) 时的 FB 引脚电压变化				0.6	V
ΔV_{clamp}	当 FB 引脚灌电流范围为 ($I_{lopto} = 0.94 * I_{FB}$) 至 ($I_{lopto} = 1.06 * I_{FB}$) 时的 FB 引脚电压变化	($I_{lopto} = 0.94 * I_{FB}$) 至 ($I_{lopto} = 1.06 * I_{FB}$)	0.3			V
$I_{FBclamp}$	当 FB 被钳位时的最大 FB 内部电流源	UCC256601、UCC256604	75	87.5	100	μA
$I_{FBclamp}$	当 FB 被钳位时的最大 FB 内部电流源	UCC256602、UCC256603	150	175	200	μA
$\Delta V_{FBclamp}$	当 FB 引脚灌电流范围为 ($I_{lopto} = 1.06 I_{FB}$) 至 ($I_{lopto} = I_{FB} + 0.94 * I_{FBclamp}$) 时的 FB 引脚电压变化	($I_{lopto} = 1.06 I_{FB}$) 至 ($I_{lopto} = I_{FB} + 0.94 * I_{FBclamp}$)			0.5	V
f_{-3dB}	反馈链 -3dB 截止频率 ⁽²⁾	FBReplica 从 4.5V 至 0.5V	1			MHz
V_{FBOLP}	OLP 保护 ⁽¹⁾			4.75		V
T_{OLP}	OLP 保护时间 ⁽¹⁾			100		ms
谐振电流检测						
V_{ISNS_OCP}	OCP 阈值	适用于 TSET 选项 $> 2.5\text{V}$ ⁽¹⁾	3.9	4	4.1	V
V_{ISNS_OCP}	OCP 阈值	适用于 TSET 选项 $< 2.5\text{V}$	3.4	3.5	3.6	V
$V_{ISNS_OCP_SS}$	软启动期间的 OCP 阈值		2.9	3	3.1	V
τ_{OCP}	触发 OCP 故障前的 OCP 周期数 ⁽¹⁾			7		
τ_{OCP_SS}	启动时触发 OCP 故障前的 OCP 周期数 ⁽²⁾			50		
$V_{IpolarityHyst}$	ISNS 极性比较器迟滞			40		mV
V_{ISNS_ZCS}	软启动后的 ZCS 比较器 +Ve 阈值			100		mV
V_{ISNS_ZCSn}	软启动后的 ZCS 比较器 -Ve 阈值			-100		mV
$V_{ISNS_MINCU_RR_SS}$	软启动期间的 +Ve ISNS 阈值			50		mV
$V_{ISNS_MINCU_RR_SSn}$	软启动期间的 -Ve ISNS 阈值			-50		mV
t_{deb}	ZCS 和 OCP1 比较器的前沿消隐 ⁽¹⁾			250		ns
$TZCS_{Fault}$	当 ZCS 事件在指定时间内持续存在时检测到的故障 ⁽²⁾	ZCS 事件持续存在		10		ms

所有电压均以 GND 为基准, $-40^{\circ}\text{C} < T_J = T_A < 125^{\circ}\text{C}$, $V_{CC} = 15\text{V}$, 进入指定端子的电流为正电流, 从指定端子流出的电流为负电流, 除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
栅极驱动器						
V_{LOL}	LO 输出低电压	$I_{sink} = 20\text{mA}$			0.12	V
$V_{RVCC} - V_{LOH}$	LO 输出高电压	$I_{source} = 20\text{mA}$			0.3	V
$V_{HOL} - V_{HS}$	HO 输出低电压	$I_{sink} = 20\text{mA}$			0.12	V
$V_{HB} - V_{HOH}$	HO 输出高电压	$I_{source} = 20\text{mA}$			0.35	V
$V_{HB-} - V_{HSUVLOFall}$	高侧栅极驱动器 UVLO 下降阈值		6.6	7.25	8	V
$V_{HB-} - V_{HSUVLOHys}$	高侧栅极驱动器 UVLO 阈值迟滞		0.78	0.9	1.05	V
$I_{source_pk_HO}$	HO 峰值拉电流 ⁽²⁾	在 $V_{CCP} = 12\text{V}$ 时		-0.6		A
$I_{source_pk_LO}$	LO 峰值拉电流 ⁽²⁾	在 $V_{CCP} = 12\text{V}$ 时		-0.6		A
$I_{sink_pk_HO}$	HO 峰值灌电流 ⁽²⁾	在 $V_{CCP} = 12\text{V}$ 时		1.2		A
$I_{sink_pk_LO}$	LO 峰值灌电流 ⁽²⁾	在 $V_{CCP} = 12\text{V}$ 时		1.2		A
自举						
$I_{BOOT_QUIESCENT}$	(HB - HS) 静态电流	$V_{HB} - V_{HS} = 12\text{V}$		60	70	μA
I_{BOOT_LEAK}	HB 至 GND 漏电流	$V_{HB} = 600\text{V}$		0.40	5.40	μA
$t_{ChargeBoot}$	电荷引导状态的长度 ⁽¹⁾		230	265	300	μs
软启动						
SSRamp	软启动斜坡时间 ⁽¹⁾			25		ms
OVP/OTP						
V_{clamp_otp}	0mA 时的钳位电压 ⁽¹⁾	在 0mA 时流经钳位的电流	1.35	1.5	1.65	V
V_{clamp_otp}	1mA 时的钳位电压 ⁽¹⁾	在 1mA 时流经钳位的电流	2.9	3.5	4.1	V
I_{OTP}	BW/OTP 引脚上的电流源			100		μA
$VOVP_{pos}$	输出电压 OVP - 上升阈值			3.5		V
$VOTP_{Neg}$	OTP - 下降阈值			0.8		V
$OTP_{CompHys}$	OTP 比较器迟滞		60	90	125	mV
$OVP_{CompHys}$	OVP 比较器迟滞		65	100	145	mV
$OTP_{Blanking_gstartup}$	启动时的 OTP 消隐时间			50		ms
$TOTP_{Fault}$	OTP 故障检测时间			330		μs
$TOVP_{Fault}$	OVP 故障检测时间 ⁽²⁾			40		μs
I_{LLPrgm}	用于突发模式转换阈值编程的 LL 引脚拉电流 ⁽²⁾			10		μA
t_{LLPrgm}	突发模式转换阈值编程时间 ⁽²⁾			2		ms
自适应死区时间						
dV_{HS}/dt	可检测的压摆率 (下降斜率) ⁽²⁾		0.1		200	V/ns
故障恢复						
$t_{PauseTimeOut}$	暂停计时器 ⁽¹⁾			1		s
热关断						
T_{J_r}	热关断温度 ⁽¹⁾	温度上升	130	140		$^{\circ}\text{C}$
T_{J_H}	热关断迟滞 ⁽¹⁾			20		$^{\circ}\text{C}$

(1) 未经量产测试。由特征确保

(2) 未经量产测试。通过设计保证

6.6 开关特性

所有电压均以 GND 为基准， $-40^{\circ}\text{C} < T_J = T_A < 125^{\circ}\text{C}$ ， $V_{CC} = 15\text{V}$ ，进入指定端子的电流为正电流，从指定端子流出的电流为负电流，除非另有说明。

参数		测试条件	最小值	典型值	最大值	单位
$t_{r(LO)}$	上升时间	10% 至 90%，1nF 负载		30	50	ns
$t_{f(LO)}$	下降时间	10% 至 90%，1nF 负载		20	30	ns
$t_{r(HO)}$	上升时间	10% 至 90%，1nF 负载		30	55	ns
$t_{f(HO)}$	下降时间	10% 至 90%，1nF 负载		15	50	ns
$t_{DT(min)}$	最小死区时间 ⁽¹⁾			50		ns
$t_{DT(max)}$	最大死区时间 (死区时间故障) ⁽¹⁾	未检测到 ZCS 事件		1		μs
$t_{DT(max_ZCS)}$	最大死区时间 (死区时间故障) ⁽¹⁾	检测到 ZCS 事件		1.1		μs
$t_{ON(min)}$	最小栅极打开时间			250		ns
$t_{ON(max)}$	最大栅极打开时间			10		μs
$t_{ipol(ZCS)}$	结束之后可使用 IPOL 信号来终止 DT 的消隐时间	检测到 ZCS 事件		500		nS

(1) 未经量产测试。通过设计保证

6.7 典型特性

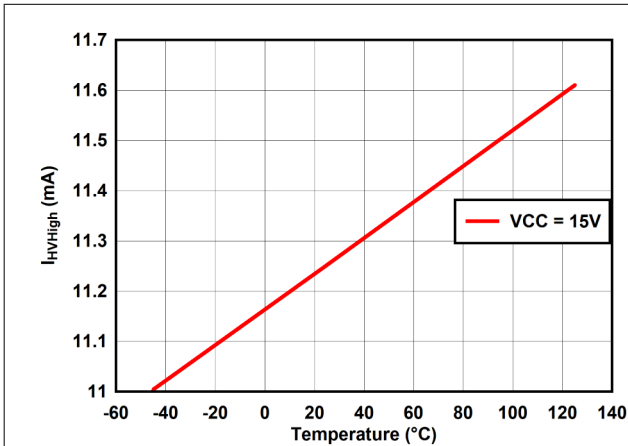


图 6-1. I_{HVHigh} 与温度间的关系

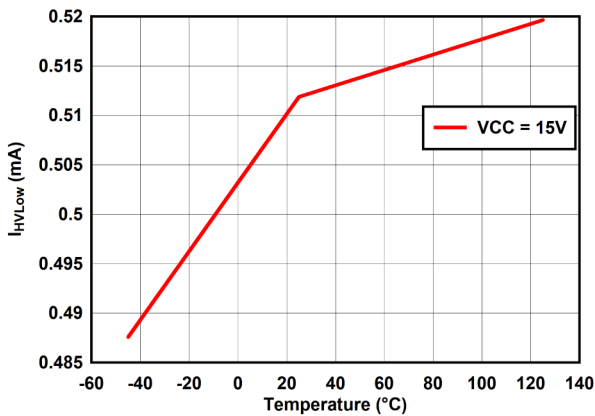


图 6-2. I_{HVLow} 与温度间的关系

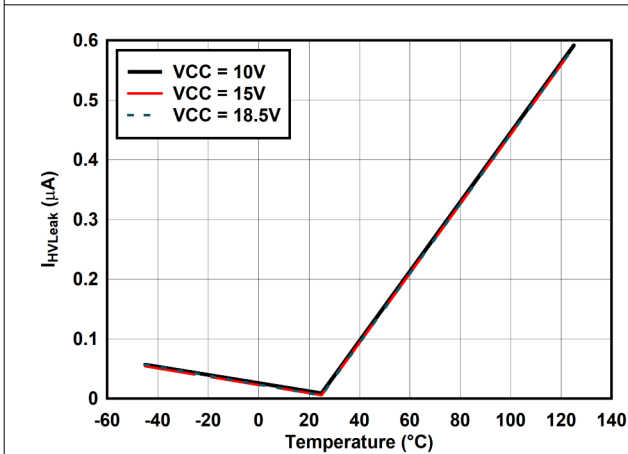


图 6-3. I_{HVLeak} 与温度间的关系

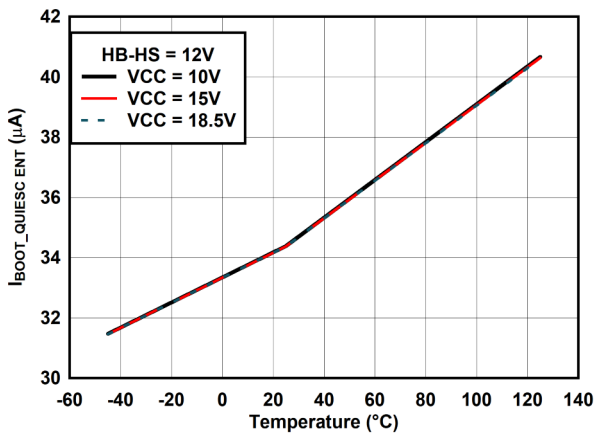


图 6-4. $I_{BOOT_QUIESCIENT}$ 与温度间的关系

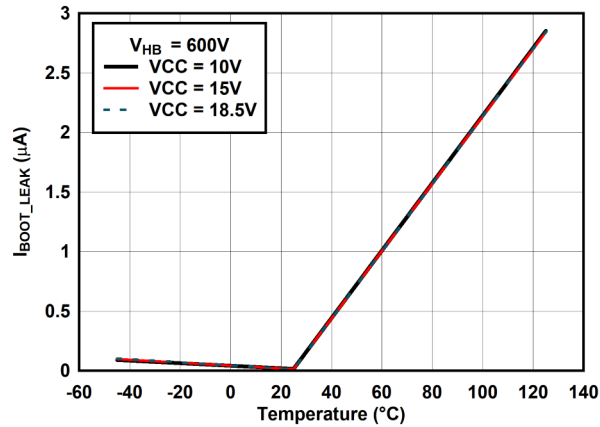


图 6-5. I_{BOOT_LEAK} 与温度间的关系

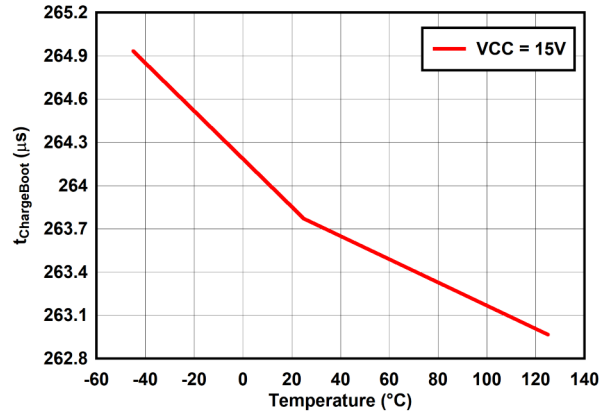


图 6-6. $t_{ChargeBoot}$ 与温度间的关系

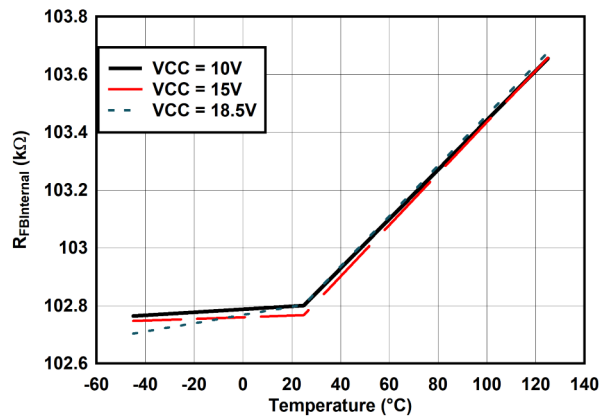


图 6-7. $R_{FBInternal}$ 与温度间的关系

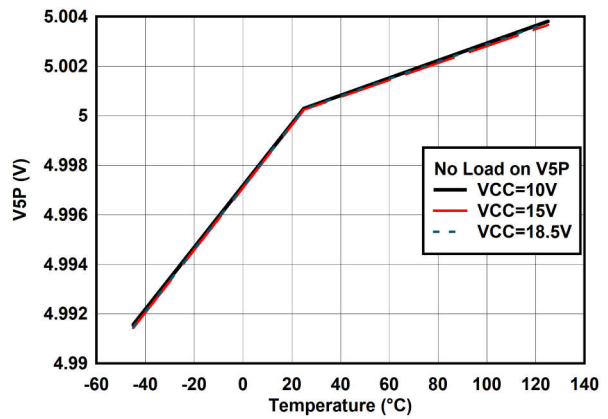


图 6-8. V_{5P} (空载) 与温度间的关系

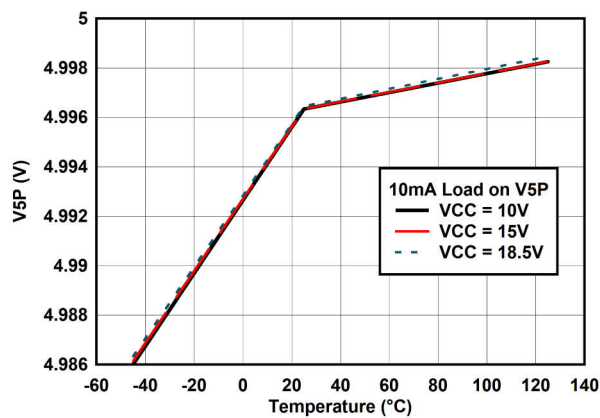


图 6-9. V_{5P} (10mA 负载) 与温度间的关系

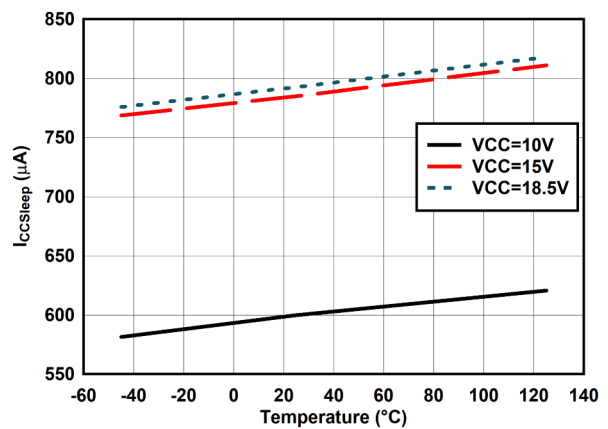
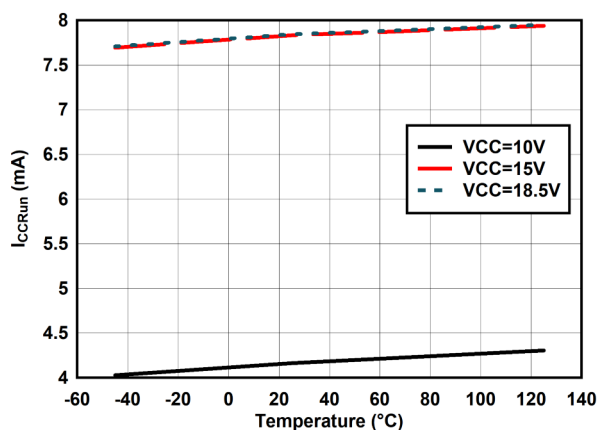
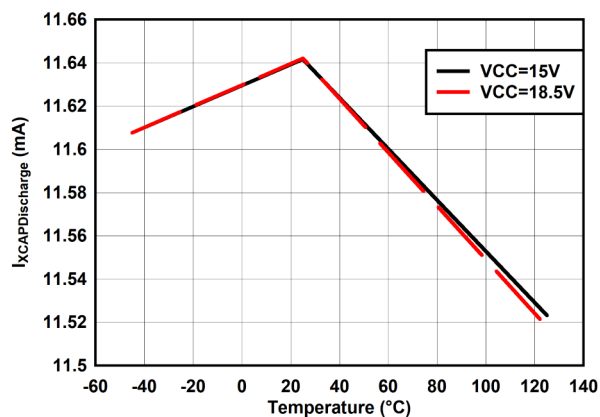
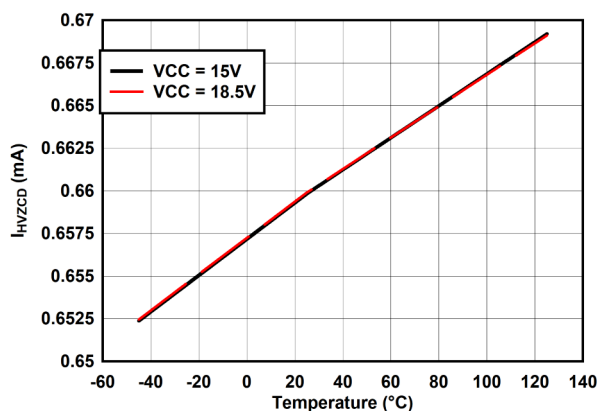
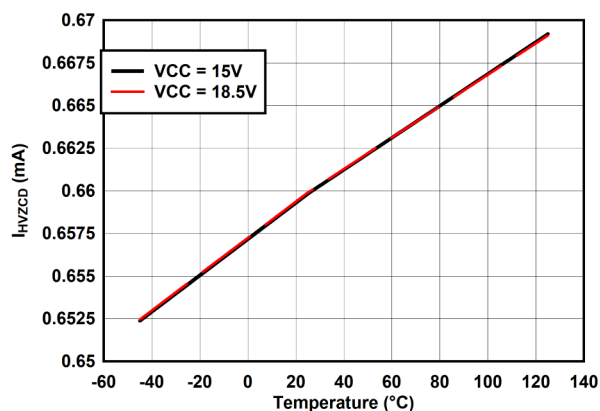
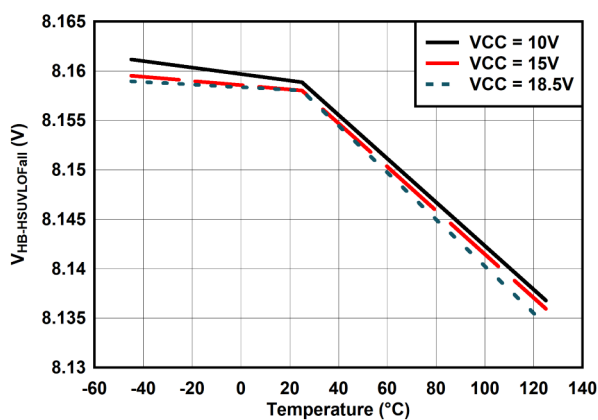
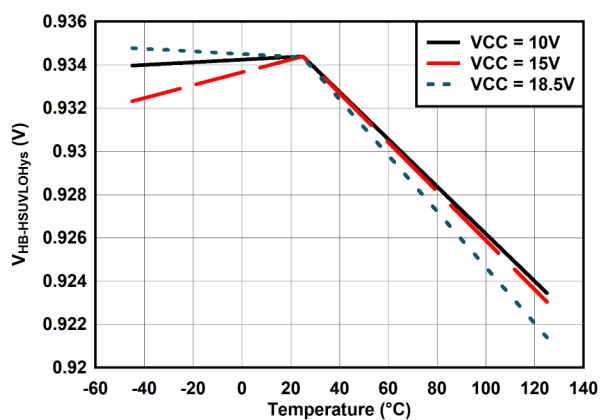


图 6-10. $I_{CCSleep}$ 与温度间的关系

图 6-11. I_{CCRUN} 与温度间的关系图 6-12. $I_{XCAPDischarge}$ 与温度间的关系图 6-13. I_{HVZCD} 与温度间的关系图 6-14. I_{HVZCD} 与温度间的关系图 6-15. $V_{HB-HSUVLOFall}$ 与温度间的关系图 6-16. $V_{HB-HSUVLOHys}$ 与温度间的关系

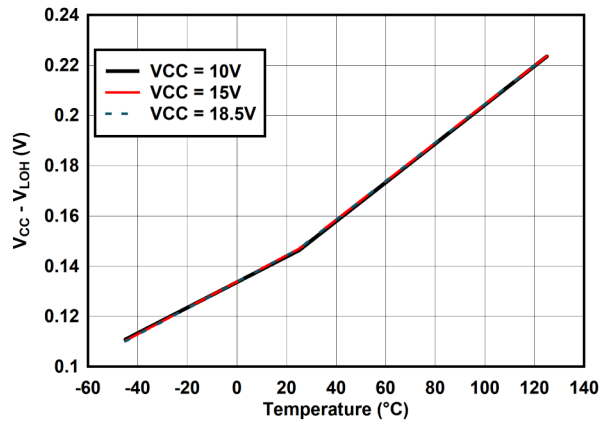


图 6-17. ($V_{CC} - V_{LOH}$) 与温度间的关系

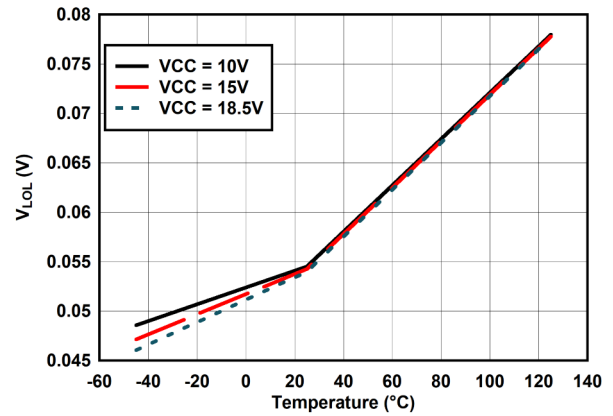


图 6-18. V_{LOL} 与温度间的关系

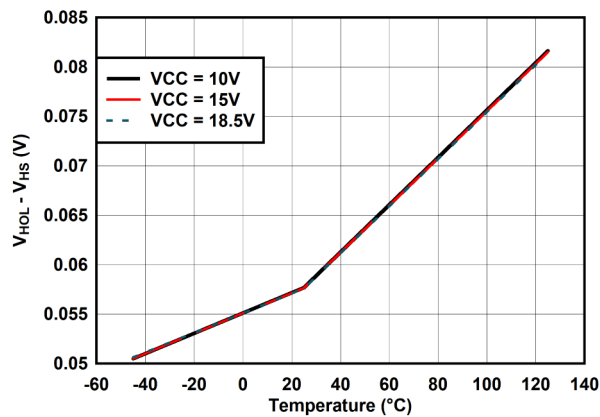


图 6-19. ($V_{HOL} - V_{HS}$) 与温度间的关系

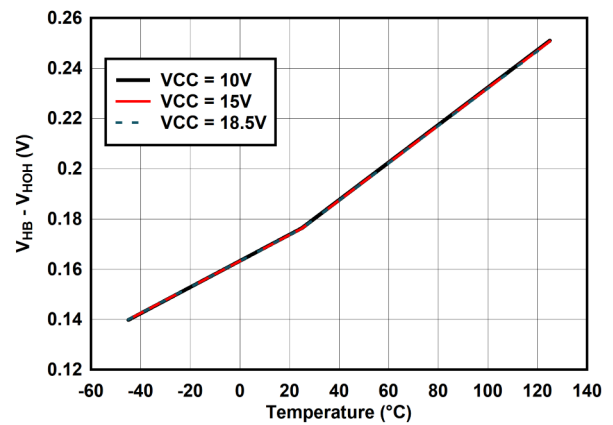


图 6-20. ($V_{HB} - V_{HOH}$) 与温度间的关系

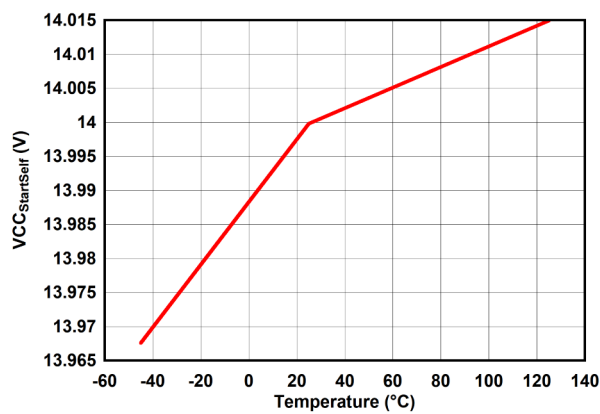


图 6-21. $V_{CCStartSelf}$ 与温度间的关系

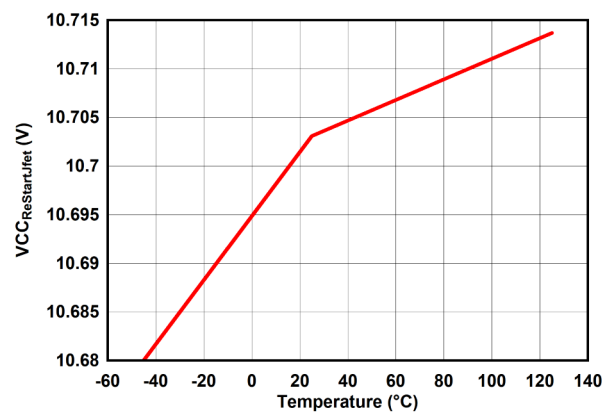
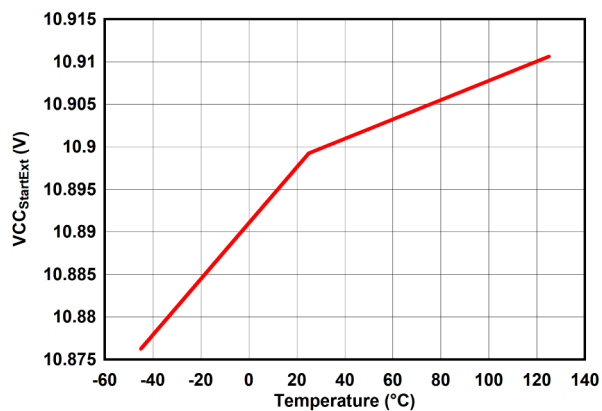
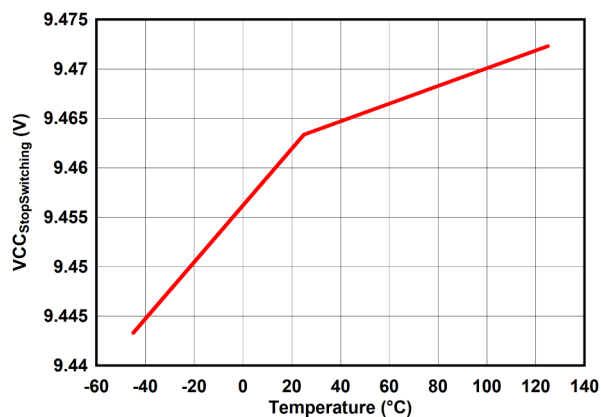
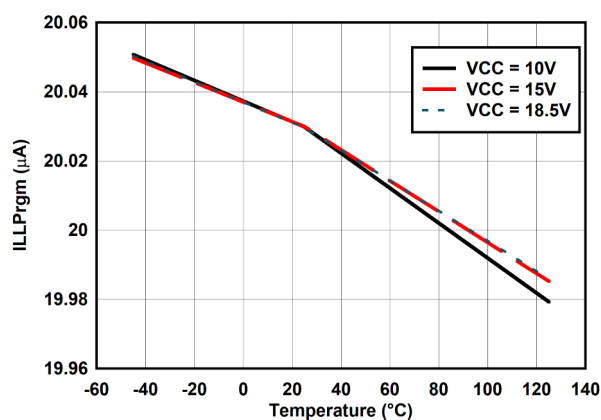


图 6-22. $V_{CCReStartJfet}$ 与温度间的关系

图 6-23. VCC_{StartExt} 与温度间的关系图 6-24. VCC_{StopSwitching} 与温度间的关系图 6-25. I_{LLPrm} 与温度间的关系

7 详细说明

7.1 概述

UCC25660x 系列 是一款适用于隔离式电源的全功能 LLC 谐振控制器。它融合了高集成度和多种设计特性，可适应宽输入/输出电压运行、高功率密度以及更高的 LLC 功率级可靠性。

该器件采用新颖的控制方案输入功率比例控制 (IPPC)，可以提供电流模式控制所固有的出色瞬态性能，同时在宽输入和输出电压变化范围内，使输入功率和控制信号之间实现一种线性关系。IPPC 控制可在宽输入/输出电压变化范围内，实现一致的轻负载、突发模式高性能运行。

UCC25660x 系列 的一些新特性如下所述：

- IPPC 控制可在宽输入/输出电压运行情况下，实现更好的突发模式和动态响应。
- 全新的运行模式，可提高轻负载效率，同时降低可闻噪声。
 - 高频 (HF) 脉冲跳跃，可提高轻负载效率。
 - 低频 (LF) 突发模式，用于降低待机功耗。
 - 可编程的轻负载/突发模式阈值。
 - 自适应突发模式阈值调整，可适应输入电压变化。
- 高达 750kHz 满载开关频率可实现高功率密度设计。
- 谐振电流检测与内部控制电压生成相结合，提高了控制稳健性。
- 输入前馈。
- 集成保护功能包括：
 - 50ns 快速逐周期电流限制。
 - OCP 故障保护（在短路情况下）。
 - 过功率保护 (OPP)，可限制峰值输入功率。
 - ZCS（零电流开关）规避方案，可消除容性区运行。
 - 自适应软启动，可降低浪涌电流，并消除启动时的反向恢复。
 - 外部 OVP/OTP 保护。
 - 输入 & 辅助电源 (VCCP) UVLO。

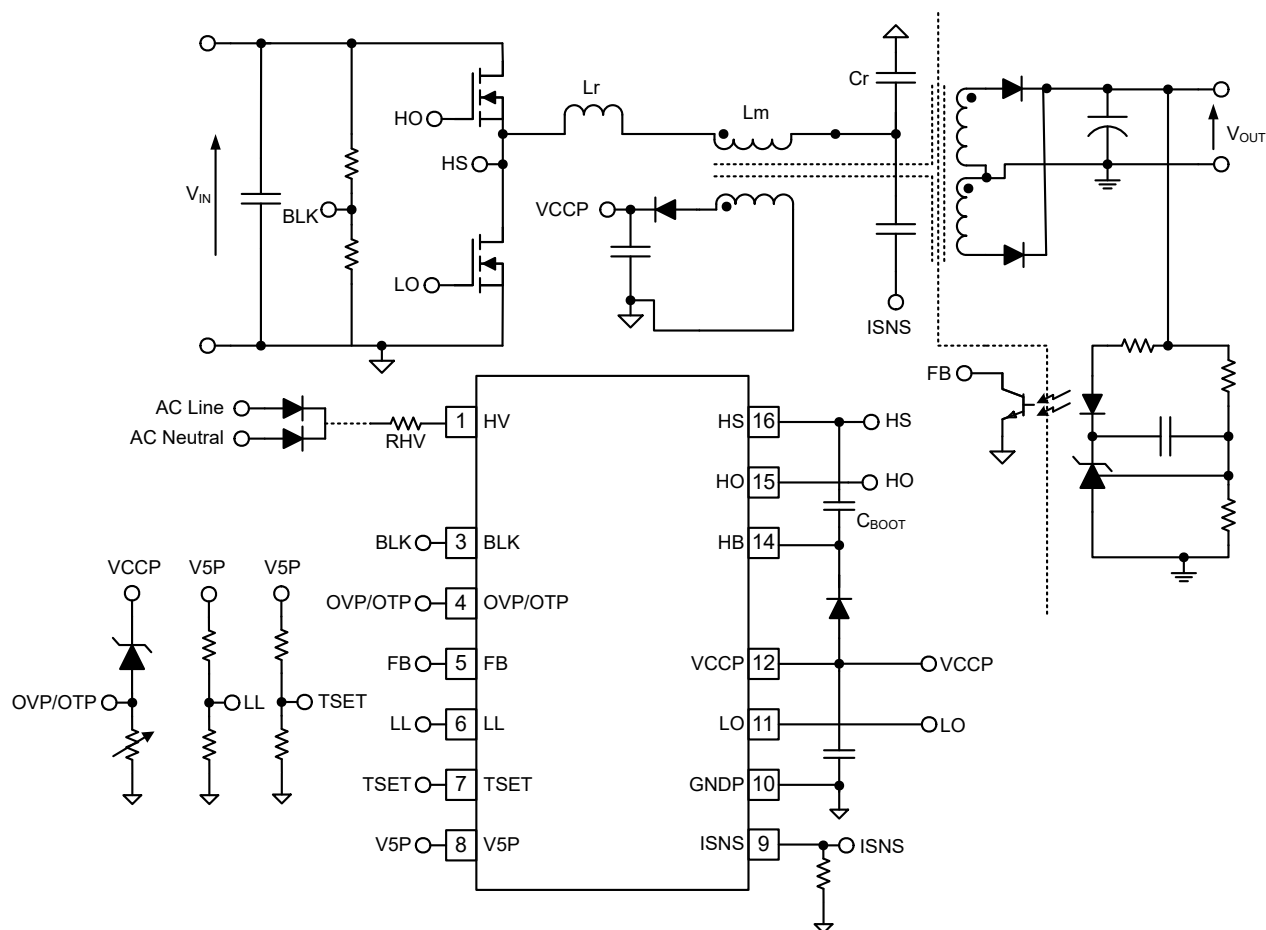
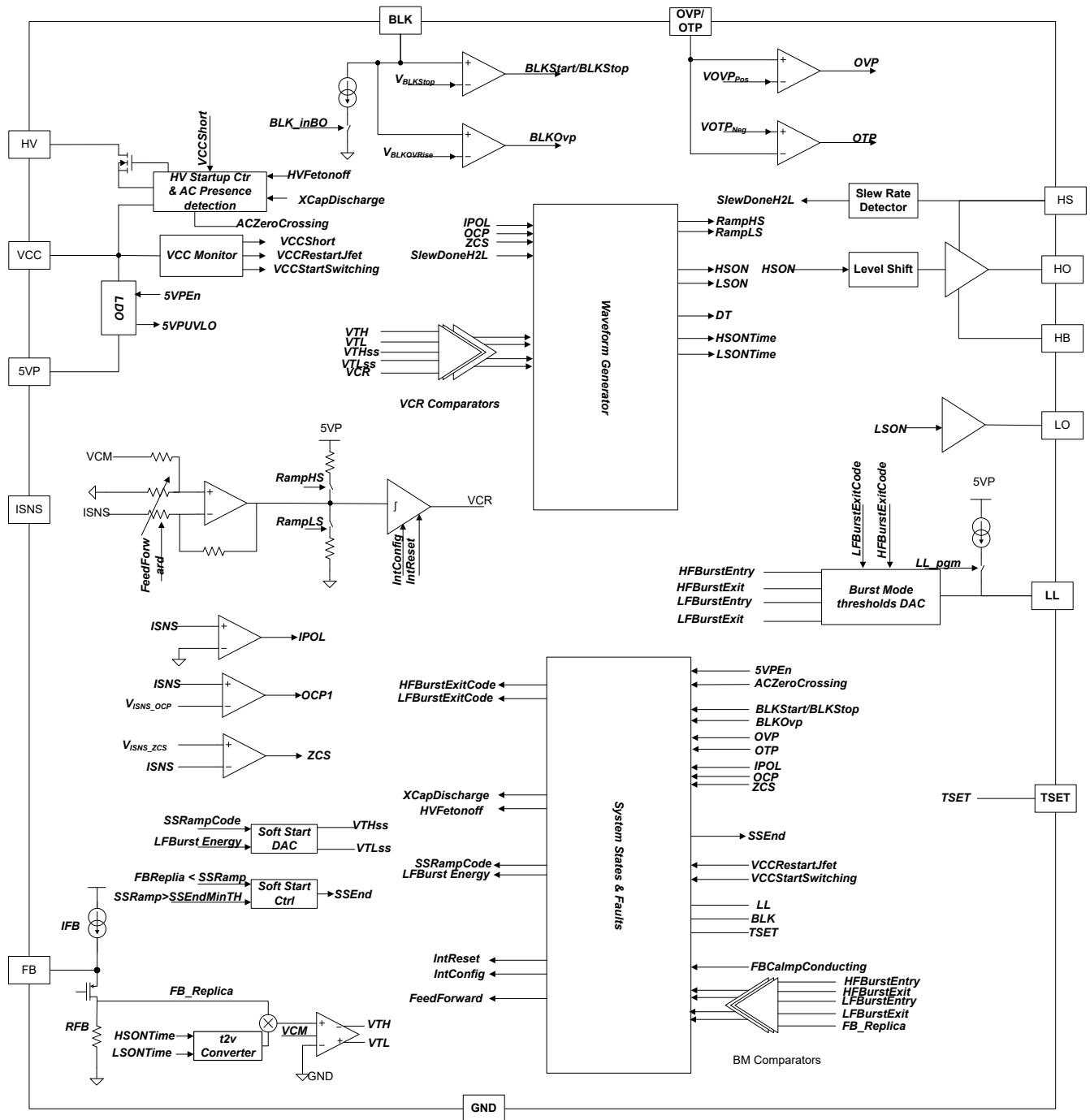


图 7-1. 简化版应用原理图

7.2 功能方框图



7.3 特性说明

7.3.1 输入功率比例控制

上一代 TI LLC 控制器使用一种称为迟滞混合控制 (HHC) 的充电控制版本。在 UCC25660x 系列 LLC 控制器中，使用了一种名为输入功率比例控制 (IPPC) 的 HHC 改进版本。传统直接频率控制的控制信号与开关频率成正比，与之相比，传统的充电控制方法在简化补偿器设计的同时可提供更快的瞬态响应，这是因为功率级传递函数变成了一阶系统。在传统充电控制中，控制信号由输入电流和开关频率决定。IPPC 显著降低了控制信号对开关频率的依赖，从而更大限度减小输入和输出电压变化的影响。

IPPC 可以带来以下优势：

- 使控制信号与输入功率成比例。
- 在宽 LLC (WLLC) 运行应用中实现一致的突发模式和过载性能。
- 保持更快的负载瞬态性能并提高线路瞬态性能。

在 ISNS 引脚上，UCC25660x 系列 通过由电容器 C_{ISNS} 和电阻器 R_{ISNS} 形成的外部微分器来测量谐振回路电流。ISNS 引脚上的电压在 VCR 合成器块中积分，形成内部 VCR 信号 V_{CR_synth} 。

VCR 合成器块根据 BLK 引脚电压应用前馈增益，并应用斜坡补偿，从而生成补偿后的内部 VCR 信号。

然后，补偿后的内部 VCR 信号与两组阈值进行比较，从而控制高侧开关关断 (V_{TH}) 和低侧开关关断 (V_{TL})。阈值 V_{TH} 和 V_{TL} 由内部控制信号 $FBReplica$ ，以及前半个开关周期中的高侧和低侧开关导通时间来生成。在软启动期间，会根据内部软启动斜坡来生成 V_{TH} 和 V_{TL} 阈值。这用于在启动期间尽可能减小谐振回路浪涌电流。

在下面的波形中，系统根据内部 VCR 信号以及比较器阈值 V_{TH} 和 V_{TL} 来控制高侧和低侧开关。当 VCR 高于 V_{TH} 时，高侧开关关断；当 VCR 低于 V_{TL} 时，低侧开关关断。

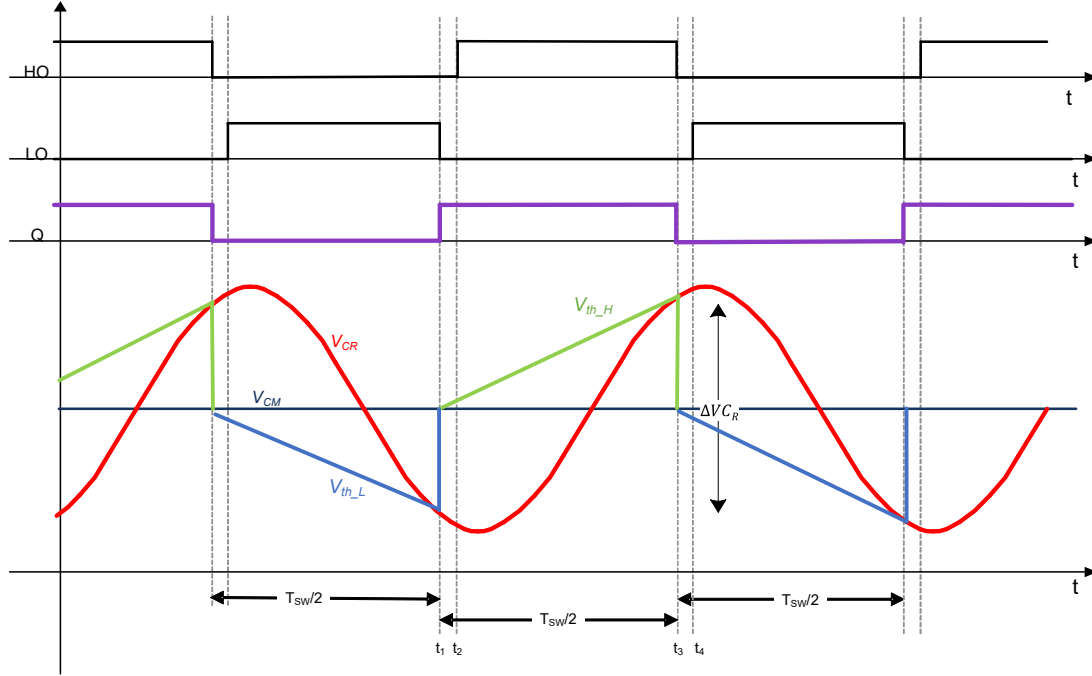


图 7-2. IPPC 基本波形

可以使用下面的公式，计算比较器阈值 V_{TH} 和 V_{TL} 。

$$V_{TH} = (V_{CM} + k \cdot FBReplica \cdot T_{sw}/2) \quad (1)$$

$$V_{TL} = (V_{CM} - k \cdot FBReplica \cdot T_{sw}/2) \quad (2)$$

$$V_{TH} - V_{TL} = \Delta V_{CR} = k \cdot FBReplica \cdot T_{sw} \quad (3)$$

7.3.1.1 电压前馈

通过实现输入电压前馈，控制信号可以与输入功率 P_{inavg} 成比例。

在应用输入电压前馈的情况下重写 方程式 4。

$$FBReplica = \frac{2}{C_r} * K_1 * Pin_{avg} + K_2 * Iramp \quad (4)$$

在 BLK 引脚上定期检测 LLC 功率级的输入电压。然后，使用该电压的周期性平均值来调节前馈增益，使控制信号与输入功率成比例。“VCR 合成器”中可找到与此相关的更多详细信息。

7.3.2 VCR 合成器

UCC25660x 系列 会部署一个 VCR 合成器，其中集成了谐振回路电流，从而形成谐振电容器电压的内部表示。通过在内部实现 VCR 合成器，UCC25660x 系列 能够做到通过受控浪涌电流和前馈增益级来支持非常高频的启动。内部 VCR 合成器还使控制器不易受 ISNS 引脚上拾取的外部噪声影响，从而使控制器更加强健。

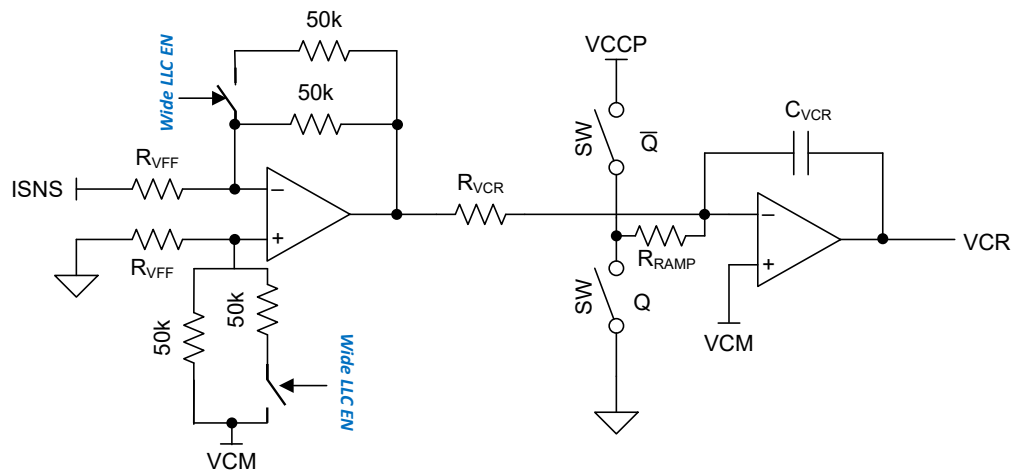


图 7-3. VCR 合成器方框图

VCR 合成器的第一级包含一个可编程增益级，用于实现输入电压前馈功能。第二级包含一个具有斜坡补偿功能的可编程积分器。

UCC256604 支持扩展的增益范围。当 LLC 的输入电压在宽范围 (3:1) 内变化时，这个扩展的增益范围有助于减少 $FBReplica$ 的变化。这是通过启用 **Wide LLC EN** 位来降低 VCR 合成器可编程增益级的增益来实现的。

为了适应 LLC 功率级的宽频率范围，积分器的时间常数可在启动时从外部进行配置，从而满足使用 TSET 引脚的设计需求。V5P 和 GNDP 之间一个电压电阻分压器连接到 TSET 引脚，用于配置 TSET 设置。UCC25660x 系列 在启动期间检测到分压器分压比。根据分压器分压比，不仅可以选择时间常数，还可以选择 OCP 阈值。一旦选择时间常数，还需要配置最大死区时间。表中第 2 列表示维持 IPPC 运行所要求的最低频率。一旦频率降至此值以下，控制器仍可维持闭环运行，充当传统电流模式控制。

在该表中，TSET 电压值为标称值。每个 TSET 设置可使用的最大和最小范围均在 $\pm 48\text{mV}$ 以内。

表 7-1. TSET 编程选项表

TSET 选项编号	TSET 电压 (V) 用于 3.5V OCP	TSET 电压 (V) 用于 4V OCP	IPPC 运行所需的最低 频率 (kHz)	积分器时间常数 (ns)	最大死区时间 (μ s)
17	2.295	2.675	698.6	68	0.5
16	2.168	2.802	591.6	80	0.5
15	2.041	2.929	501	93	0.5
14	1.914	3.056	424.3	112	0.5
13	1.787	3.183	359.3	132	1
12	1.66	3.310	304.3	156	1
11	1.533	3.427	256.7	184	1
10	1.416	3.554	218.2	214	1
9	1.299	3.681	184.8	257	1
8	1.182	3.798	156.5	304	1
7	1.074	3.906	132.5	359	1
6	0.967	4.013	112.2	424	1
5	0.850	4.130	95	490	1
4	0.742	4.238	80.5	588	1
3	0.644	4.336	68.1	694	1
2	0.547	4.433	57.7	820	1
1	0.450	4.532	48.9	968	1
X	<0.392	>4.589	X	X	X

7.3.3 反馈链 (控制输入)

输出电压控制由位于隔离栅次级侧的电压稳压器电路提供。来自次级侧稳压器电路的需求信号使用光耦合器穿过隔离栅。

VCCP 电压产生一个恒定电流源 I_{FB} ，并连接到 FB 引脚。电阻 R_{FB} 也会与 PMOS 串联连接到此电流源。在正常运行期间，PMOS 始终导通，因此 FB 引脚电压等于齐纳二极管基准电压加上 PMOS 源极至栅极上的压降。

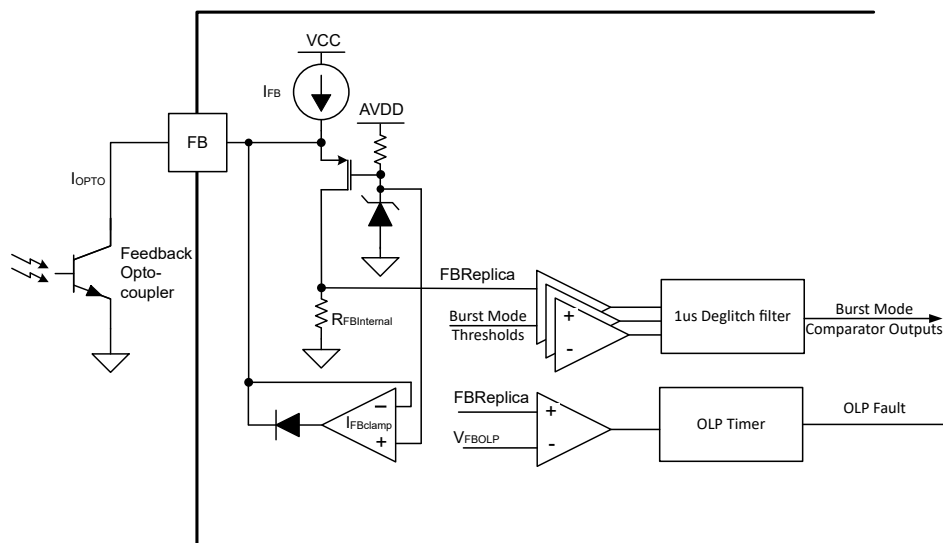


图 7-4. 反馈链方框图

$$I_{R_{FBInternal}} = I_{FB} - I_{OPTO} \quad (5)$$

控制信号 $FBReplica$ 用下面的公式表示。

$$FBReplica = I_{RFBInternal} \cdot R_{FBIInternal} \quad (6)$$

通过此公式可以得出，当 I_{OPTO} 增加时， I_{RFB} 会降低，从而降低 $FBReplica$ 。这样，控制信号就会反转。当 I_{OPTO} 继续增加并达到 I_{FB} 的值时，FB 引脚电压开始下降，这是因为没有足够的电流经过 PMOS。FB 引脚拉低会影响系统瞬态响应，这是由于对光耦合器的寄生电容器充电以拉高 FB 引脚电压时，会引入额外延迟。FB 引脚电压钳位电路可用于防止这种情况。当 FB 引脚电压降至 FB 引脚钳位电压阈值以下时，会导通一个额外电流源，对 FB 电压进行钳位。钳位强度为 $I_{FBClamp}$ 。从轻负载变为重负载时，FB 引脚钳位电路可提高系统瞬态性能。FB 引脚钳位的运行如下图所示。

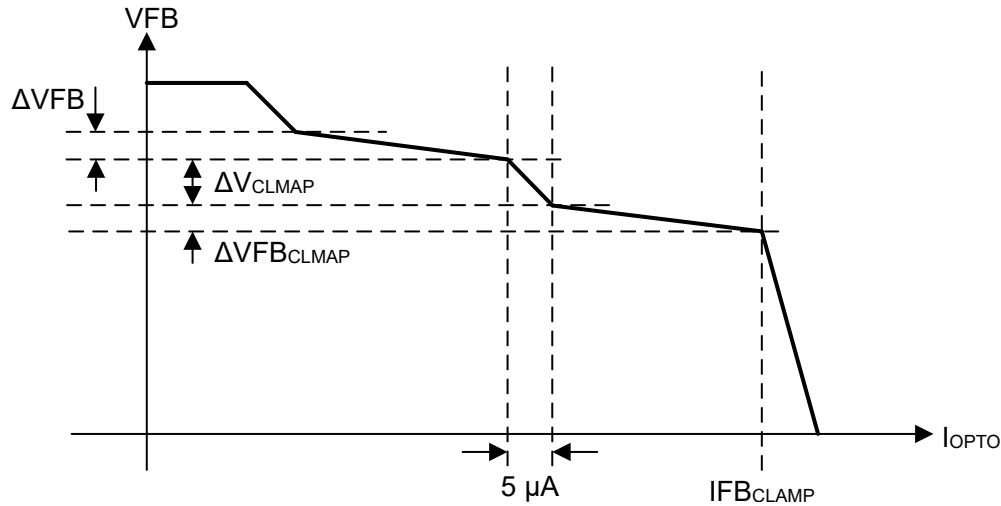


图 7-5. FB 引脚电压与 FB 引脚电流间的关系

7.3.4 自适应死区时间

UCC25660x 系列 实现有一个高速低延迟压摆率检测块，用于优化高侧和低侧脉冲之间的死区时间。自适应死区时间块可调整死区时间，防止发生击穿或体二极管过度导通。

自适应死区时间块的核心是压摆率检测器块，该检测器块能够检测高达 200V/ns 的压摆率，这使得 UCC25660x 系列 非常适合用于高频谐振转换器。

在突发模式下的 ZCS 预防运行期间，或在压摆率可能非常慢的功率级中，谐振回路电流极性信号 (Ipolarity 比较器输出) 用于增强压摆率检测器。

利用 LLC 的自然对称操作，压摆率检测器仅会确定高侧开关关断和低侧开关导通之间的死区时间。此死区时间会被复制，然后应用于低侧 MOSFET 关断和高侧 MOSFET 导通之间的死区时间。有一些例外情况，此时死区时间不会被复制。下面列出了这些情况。

- 在之前的高低转换中缺少压摆率检测器信号。
- 上一周期中的 ZCS 检测。

在上述情况下，将使用基于 ISNS 信号的 Ipolarity 比较器，调整低高转换期间的死区时间。

7.3.5 输入电压检测

BLK 引脚输入电压检测用于实现下面列出的多种功能：

- 输入电压过压保护 & 欠压保护
- 输入前馈 (在“输入功率比例控制”中已做说明)
- 输入电压 OVP。

7.3.5.1 过压保护和欠压保护阈值及选项

UCC25660x 系列 提供可编程的过压保护和欠压保护阈值。当 BLK 引脚上的电压降至 $V_{BLKStop}$ 以下时，控制器将进入欠压保护状态并停止开关。在欠压保护状态下，会额外导通一个电流阱，以便从 BLK 引脚汲取 I_{BLKHys} 。通过更改在外部连接到引脚的等效电阻，可对实际的过压保护电压进行编程。

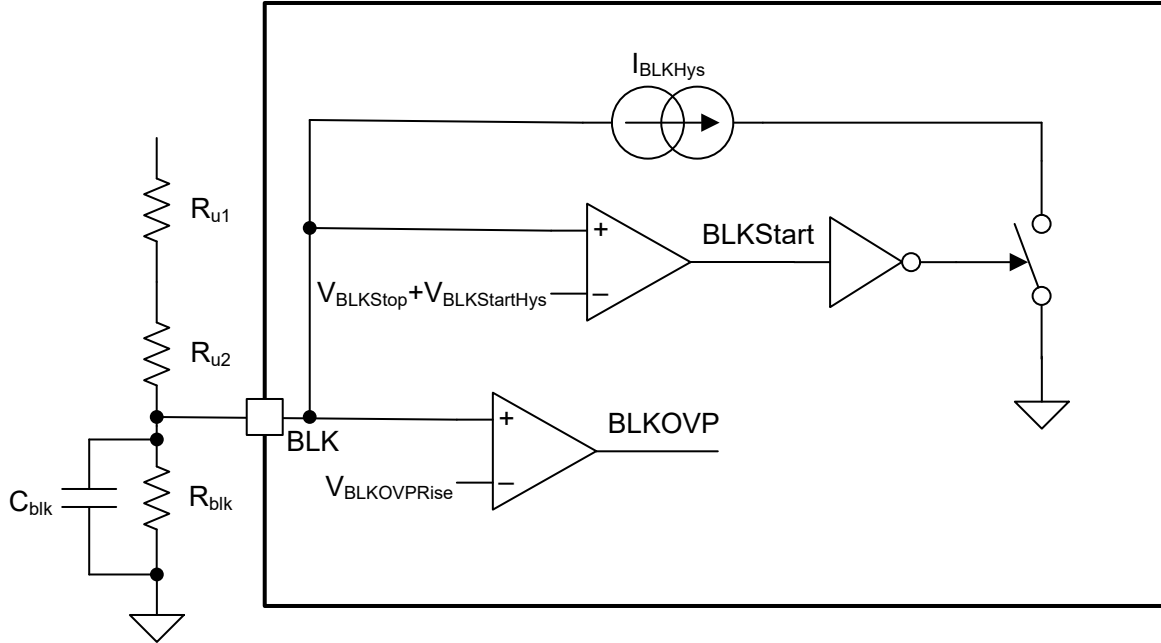


图 7-6. BLK 引脚输入电压检测架构

当检测到欠压保护时，控制器将停止开关。如果 BLK 电压上升到过压保护电压以上，则控制器会立即开始软启动，而不会等待故障空闲时间结束。

在启用 BLK OVP 选项的型号中，如果 BLK 引脚电压上升到 OVP 阈值以上，则控制器将停止开关并转至故障状态。在故障空闲时间结束后，控制器会检查 OVP 情况是否已清除。如果 OVP 情况已清除，则控制器开始恢复和软启动。如果 OVP 情况未清除，则控制器将保持关闭，直到 OVP 情况清除。

7.3.5.2 输出 OVP 和外部 OTP

UCC25660x 系列 使用一个多功能引脚 (OVP/OTP) 来监测是否出现输出过压和外部过热情况。

VCCP 和 OVP/OTP 引脚之间连接一个齐纳二极管。在正常工作条件下，齐纳二极管不导通，OVP/OTP 引脚电压由 NTC 电阻和 I_{OTP} 拉电流产生。如果 VCCP 升高到足以超过齐纳二极管击穿电压的水平，则 OVP/OTP 引脚上的电压会因齐纳二极管电流而被拉高。如果 OVP/OTP 上的电压超过 $VOVP_{Pos}$ 阈值的时间达到 40us，则控制器将检测到故障并停止开关。

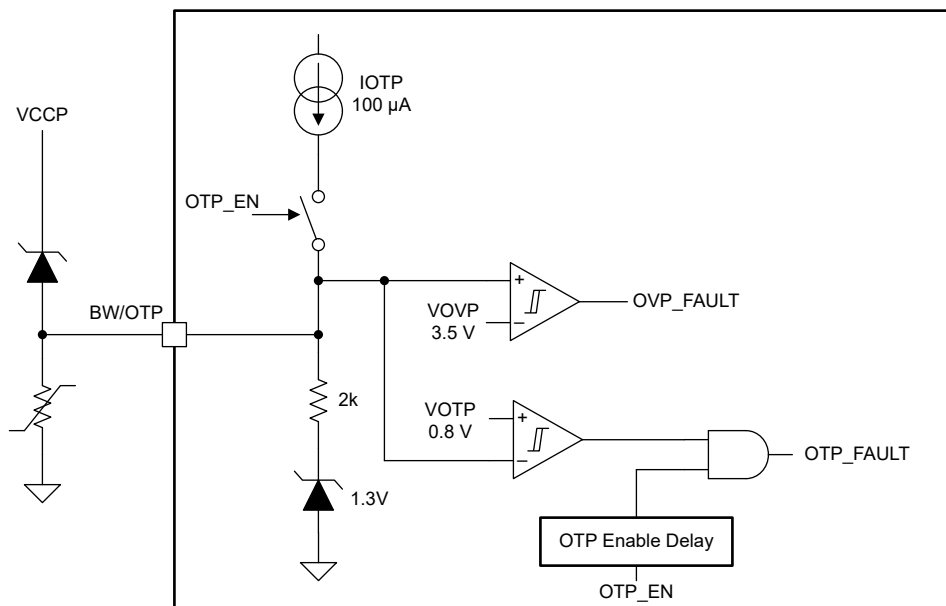


图 7-7. OVP/OTP 保护架构

一个 NTC 从 OVP/OTP 连接到 GNDP。内部电流源 I_{OTP} 从 OVP/OTP 引脚流出并流入 NTC 电阻器。根据 NTC 的温度，引脚上产生的电压会与 $V_{OTP_{Neg}}$ 进行比较，以便确定是否发生外部过热故障。一旦检测到外部过热保护，UCC25660x 系列 就会进入故障状态。在 1s 等待期后，UCC25660x 系列 会检查 OVP/OTP 引脚电压。如果 OVP/OTP 引脚电压高于 $VOVP_{Pos}$ ，则 UCC25660x 系列 会尝试重新启动，否则将在故障空闲状态下继续等待。在突发模式期间，过热保护会被禁用，以更大限度地减小静态电流。从突发模式转换为正常开关时，OTP 功能将重新启用。

7.3.6 谐振回路电流检测

ISNS 引脚会通过微分器检测谐振回路电流。除了充当过流保护引脚外，ISNS 引脚还是控制功能的必要组成部分。

ISNS 引脚具有以下功能。

1. 向产生控制电压的积分器输入，用于 IPPC 控制。
2. OCP (逐周期) 保护。
3. 谐振电流极性检测。
4. ZCS 预防和死区时间管理。
5. 启动时避免反向恢复。

7.4 保护功能

7.4.1 零电流开关 (ZCS) 保护

ZCS 保护是 LLC 转换器避免交越进入容性运行区域的一项必要功能。在容性区域，MOSFET 会经历严重的反向恢复，可能导致 LLC 功率级损坏。此外，增益与频率关系会在容性区域反转，可能导致转换器完全失去对功率级的调节。

ZCS 保护的目标是确保 MOSFET 可以在电流反转之前关断，从而消除 MOSFET 体二极管硬反向恢复的可能性。这可以提高功率级的可靠性。最小关断电流应设置为一定的阈值，这样可以增加在该情况下实现 ZVS 开关或近 ZVS 开关的机会。

结合会同时关注压摆完成信号和 IPOL 信号的死区时间引擎，我们可以确保对向 MOSFET 在 V_{ds} 电压的谷点导通，从而实现更低的导通损耗。

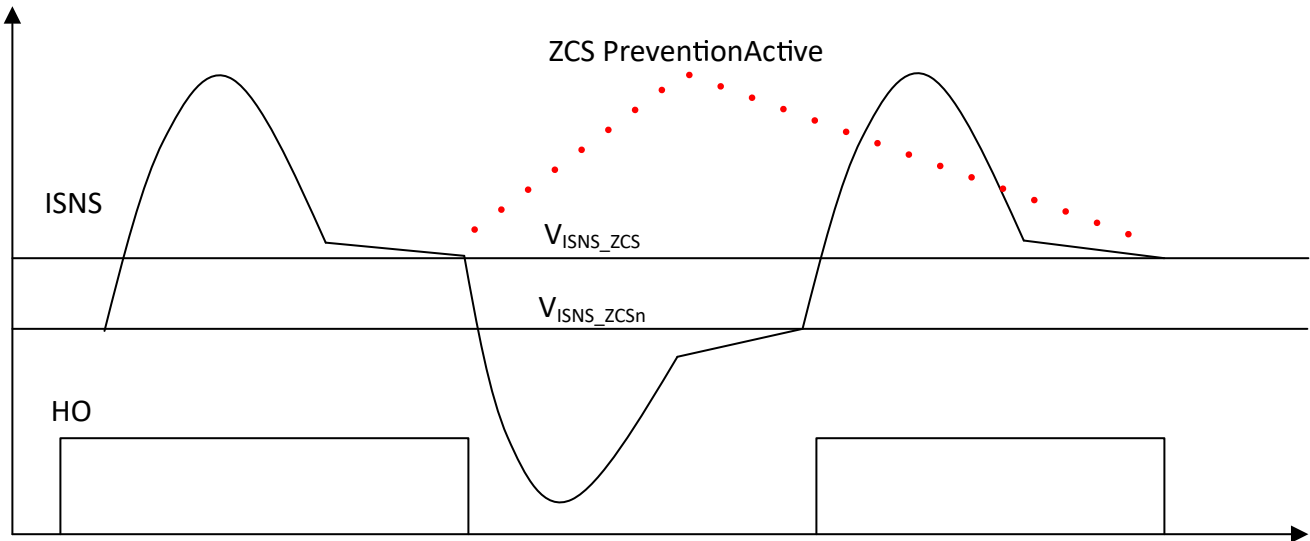


图 7-8. ZCS 保护

当运行接近电感/电容边界时，谐振电流会在栅极关断之前减小。如果 ISNS 波形小于 V_{ISNS_ZCS} 阈值，则栅极脉冲会提前终止，而不是等待 VCR 波形越过 VTH 或 VTL 边界。这种提前终止方案能够在栅极关断沿产生足够的谐振电流，以便在死区时间内驱动 ZVS 转换。

ISNS 信号会馈送到两个 ZCS 比较器。由于 HO 导通时和 LO 导通时有专用的比较器，因此另一个比较器输出会被忽略。

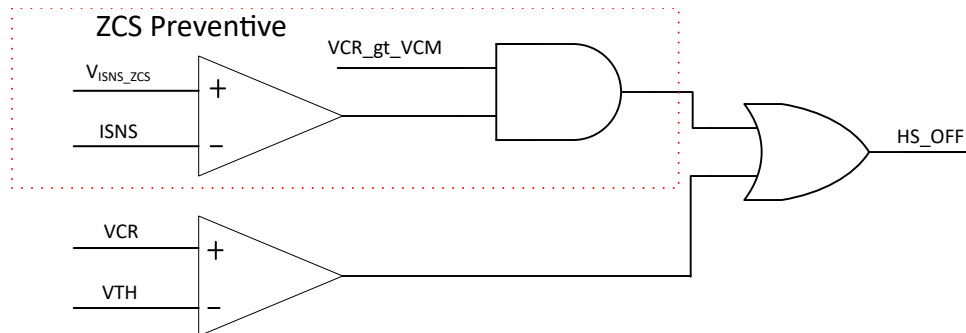


图 7-9. 高侧 MOSFET 导通时的 ZCS 预防方案

谐振电流的形状远低于谐振频率，会对检测谐振电流波形的正确下降沿造成一些挑战。UCC25660x 实现有额外的逻辑，用于确保检测 ISNS 信号的正确下降沿，从而避免误跳。

为了提高抗噪声稳健性，ISNS ZCS 比较器会在 HO 或 LO 栅极的上升沿被消隐。VCR 比较器和 ISNS ZCS 比较器使用相同的消隐时间 t_{leb} 。

检测到 ZCS 事件时，内部软启动斜坡电压会缓慢降低。当内部软启动斜坡降时，开关频率也会被强制进一步增加，从而强制系统退出容性区域。

如果 ZCS 情况持续，控制器会停止开关操作并转为故障状态。可配置的超时用来声明 ZCS 持续故障情况。

7.4.2 软启动期间的最小电流关断

启动期间，在前几个开关周期内，初级侧上的 MOSFET 可能会经历体二极管反向恢复和硬开关。这主要是因为启动时，谐振电容器的直流偏置电压可能与稳态工作电压 $V_{in}/2$ 偏离。这会导致启动时谐振回路电流不对称。在前几个周期中，这种不对称可能足够高，以至于开关关断点的电流极性错误。

例如，请参阅下图。

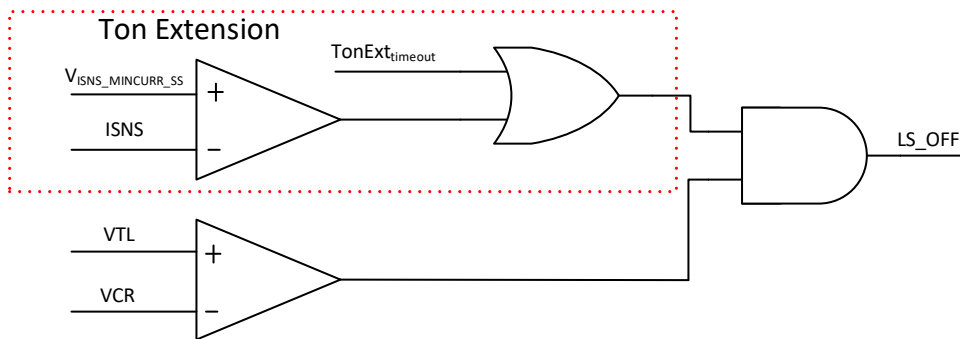


图 7-10. Ton 延长方案

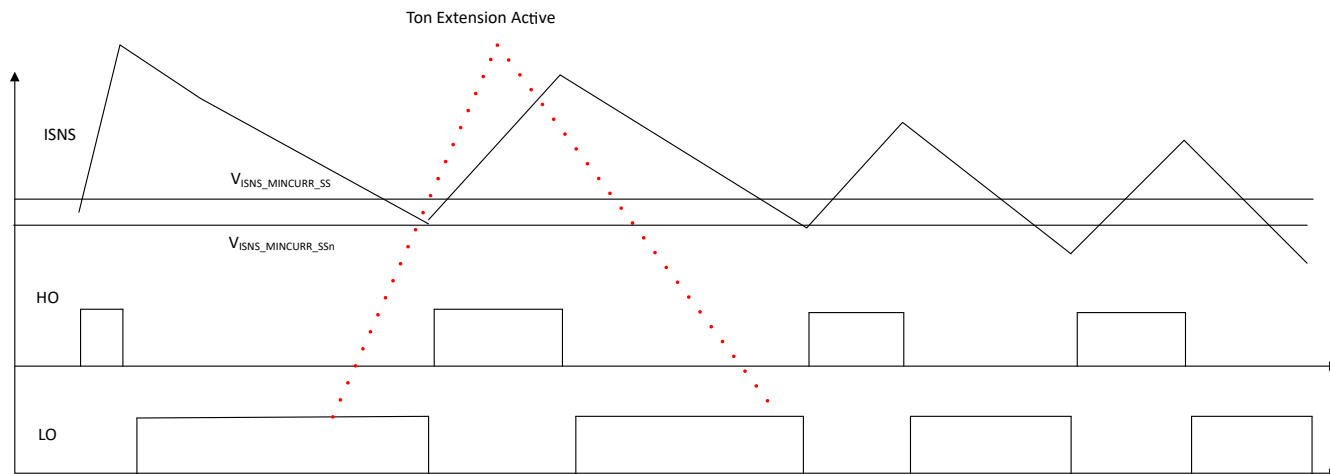


图 7-11. 启动期间的 ZCS 预防

7.4.3 逐周期电流限制和短路保护

UCC25660X 中的 OCP 和逐周期电流限制功能可针对短路进行快速 (<50ns) 响应。

逐周期保护有助于限制功率级中的峰值应力。当 ISNS 电压变成大于 $+V_{ISNS_OCP}$ 时，电流 HO 栅极脉冲将被终止。相应地，在 LO 脉冲为高电平的半个周期内，如果 ISNS 电压变成小于 V_{ISNS_OCPn} ，则电流 LO 栅极脉冲将被终止。

如果连续 7 个开关周期检测到 OCP，则器件将进入故障状态。

7.4.4 过载 (OLP) 保护

通过使用具有前馈功能的 IPPC，我们能够得出 P_{out} 与内部控制信号 FBReplica 之间的密切相关性。

当 FBReplica 高于 V_{FBOLP} (I_{opto} 达到 $0\ \mu A$) 时，系统开始限制输入功率，并且 OLP 计时器计数会增加。如果 FBReplica 持续高于 V_{FBOLP} 的时间 $>(T_{OLP})$ ，则会检测到 OLP 故障，并且系统进入故障重启序列。

7.4.5 VCC OVP 保护

VCC 引脚上的内部限流钳位可保护 VCC 引脚，当施加到 VCC 引脚的电压超过最大建议电压时，可以对栅极驱动输出电压进行钳位。该钳位具有最大灌电流 $I_{VCC_{clamp}}$ 。如果通过 VCC 分流器的电流超过 $I_{VCC_{clamp}}$ ，将导致 VCC 引脚电压进一步增加以超过 $V_{CC_{OVP}}$ 。如果发生这种情况，UCC25660X 将立即进入故障状态，并在 1s 故障空闲时间后重试。

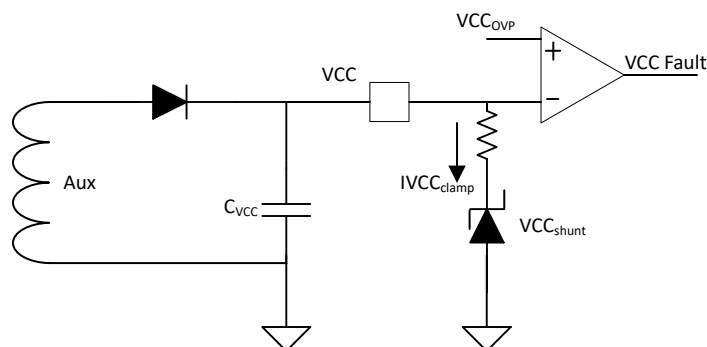


图 7-12. VCC 钳位

7.5 器件功能模式

7.5.1 启动

7.5.1.1 有 HV 启动

首次启动序列

1. 当插入交流电源时，会在 HV 引脚上施加电压。如果 V_{CCP} 电压低于 $V_{CCShort}$ ， V_{CCP} 引脚通过 $I_{VCC_Charge_Low}$ 充电。如果 V_{CCP} 电压高于 $V_{CCShort}$ ， V_{CCP} 引脚通过 $I_{VCC_Charge_High}$ 充电。
2. 当 V_{CCP} 电压高于 $V_{CCUVLOr}$ 时，内部 LDO 会调节 V5P 电压，直到完成器件初始化。
3. 建立 V5P。LL 引脚和 TSET 引脚用于突发模式和内部 VCR 合成器编程。
4. 如果启用 HV 启动选项，则 TSET 引脚会输出高电平（表示 PFC 关闭），防止 PFC 在 V_{CCP} 完全建立之前导通。
5. 当 V_{CCP} 高于 $V_{CCStartSelf}$ 时，HV 充电电流会停止。LLC 启动过程开始。TSET 电压会保持在 1V 以下，以便允许 PFC 启动。
6. 在第 3 阶段和第 4 阶段，如果 V_{CCP} 电压降至 $V_{CCReStartJfet}$ 以下，则 HV 充电电流会再次启用，并且会通过 $I_{VCC_Charge_High}$ 对 V_{CCP} 进行充电。
7. 一旦 LLC 完成启动，HV 充电电流就会被禁用，直到 V_{CCP} 降至 $V_{CCReStartJfet}$ 以下。
8. 在正常运行期间，如果 V_{CCP} 电压低于 $V_{CCStopSwitching}$ ，则会发生故障且 UCC25660x 系列 关断。然后，按照正常的重启序列运行。

重启序列

1. 检测到故障后，UCC25660x 系列 会关断。对于故障重试模式，在 1s 空闲时间后，UCC25660x 系列 会重试（当 V_{CCP} 仍高于 $V_{CCUVLOr}$ 时，TSET 会输出高电平）。
2. 如果 V_{CCP} 电压低于 $V_{CCShort}$ ， V_{CCP} 引脚通过 $I_{VCC_Charge_Low}$ 充电。如果 V_{CCP} 电压高于 $V_{CCShort}$ ， V_{CCP} 引脚通过 $I_{VCC_Charge_High}$ 充电。如果 V_{CCP} 引脚电压高于 $V_{CCStartSelf}$ ，则不会启用 HV 启动（跳过阶段 I）。建立 V5P 并释放 LL 引脚，以用于突发模式编程。

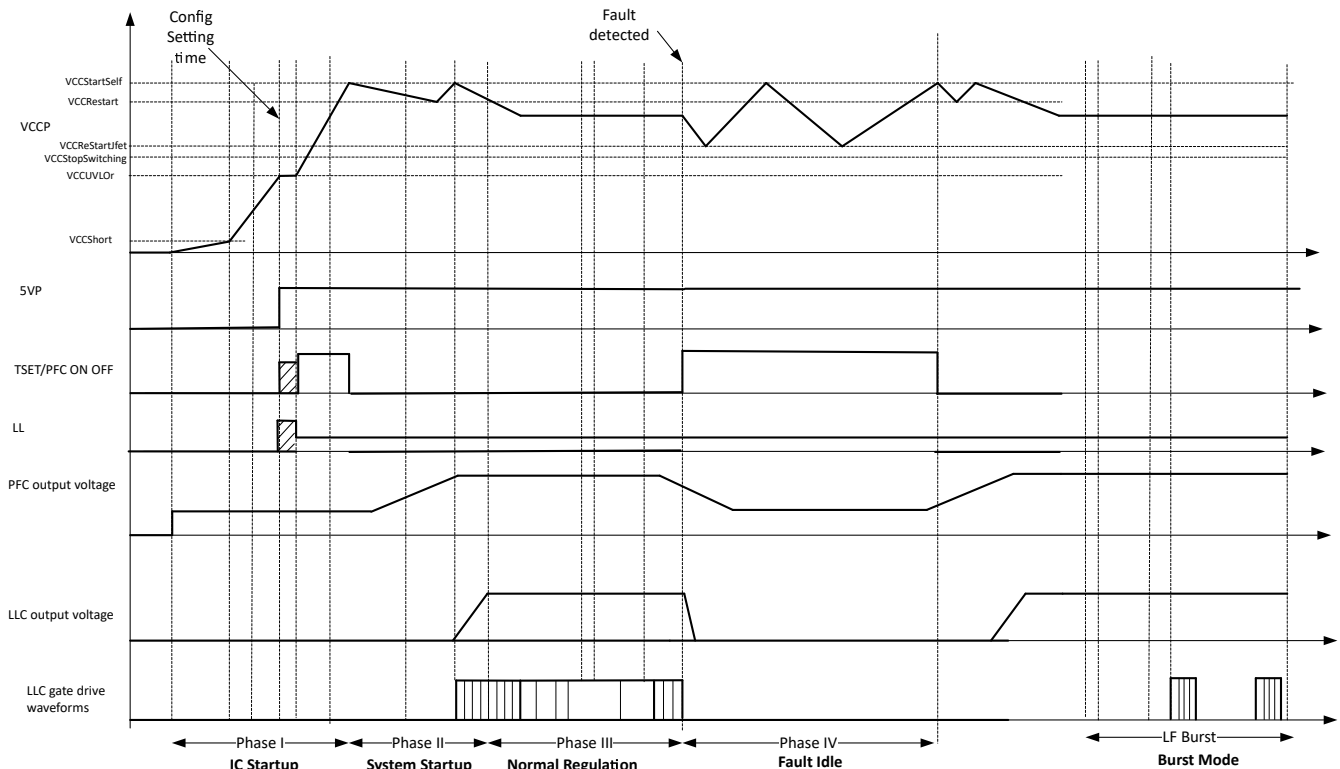


图 7-13. 启用“HV 启动”功能时的启动顺序

7.5.1.2 无 HV 启动

当禁用 HV 启动时，PFC 开/关信号也会被禁用。因此，当禁用 HV 启动时，启动期间 PFC 开/关序列会被禁用。启动序列如下：

1. 当 V_{CCP} 电压高于 $V_{CCUVLOf}$ 时，建立 V5P
2. LL 引脚和 TSET 引脚用于突发模式和内部 VCR 积分器编程。
3. 当 V_{CC} 降至 $V_{CCUVLOf}$ 以下时，V5P 关闭且系统关断。

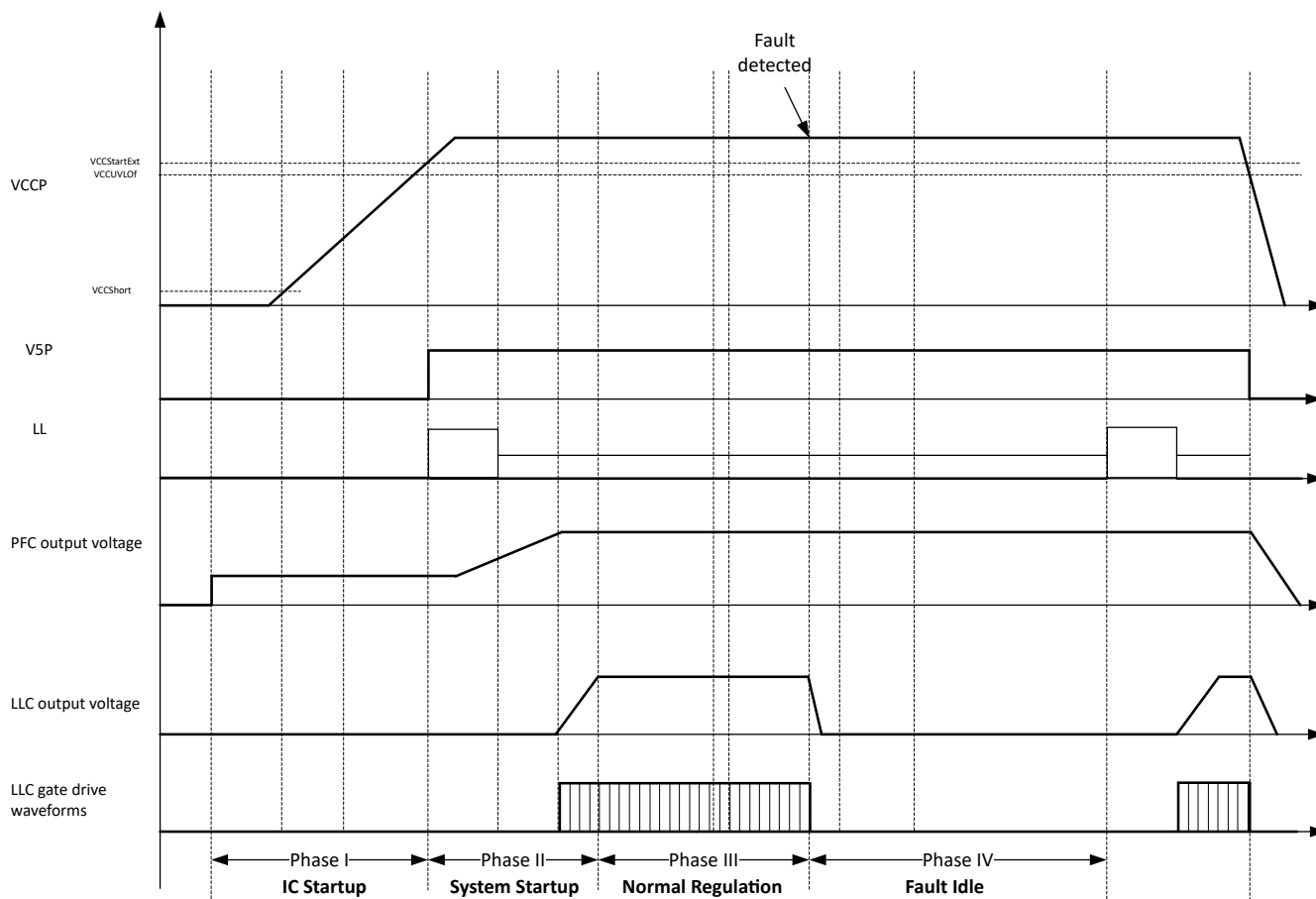


图 7-14. 禁用“HV 启动”功能时的启动顺序

7.5.2 软启动斜坡

UCC25660x 系列 内部会生成软启动斜坡。内部会生成一个固定的最大软启动时间 25ms，有助于减少启动时的浪涌电流，同时允许输出电压快速斜升。

7.5.2.1 启动到调节的转换

在 UCC25660x 系列 中，实现了一种新的软启动功能，用来控制启动时的浪涌电流。新方案有助于避免软启动过早终止，确保软启动和闭环调节之间平稳转换。

启动时，内部软启动电压 (**SSRamp**) 使用定义的斜率斜升，由于输出电压低于调节电压，因此 **FBReplica** 为高电平。选择低电平块会查看这两个信号，并使用两者中较低的信号来控制功率级开关的关断。

仅当 **SSRamp** 高于最小阈值时才会退出软启动，从而避免任何软启动过早退出问题。下图展示了此行为。

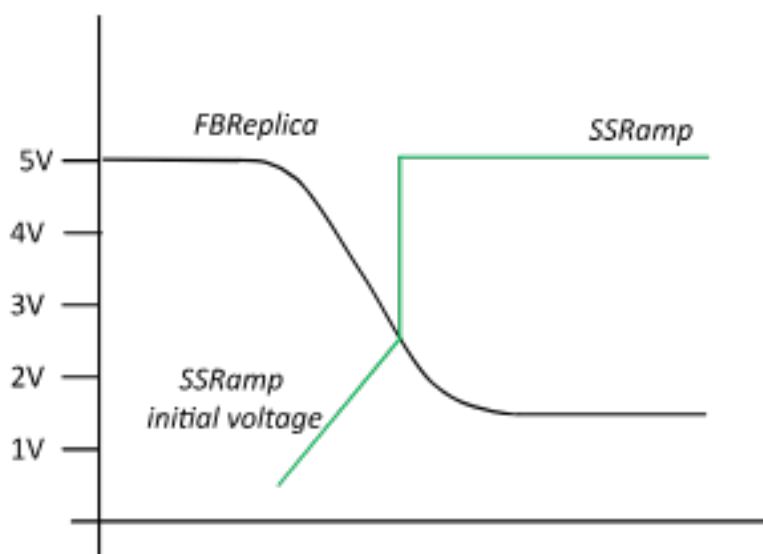


图 7-15. 软启动运行

7.5.3 轻负载管理

7.5.3.1 工作模式 (突发模式)

UCC25660x 系列 突发模式算法可更大限度降低可闻噪声，同时提高轻负载效率。具体实现方式是，将突发包频率保持在可闻范围以上 ($>25\text{kHz}$)，或者将突发包频率保持在可闻区域的下限 ($<400\text{Hz}$)。UCC25660x 系列 采用两种突发模式：高频 (HF) 脉冲跳跃和低频 (LF) 突发。

HF 突发包中包含固定数量的 LO 和 HO 脉冲。HF 突发的目的是保持突发频率高于可闻频率范围。在下图中，开关节点第 2 个谷底上启用了低侧栅极，以开始传送下一个 HF 突发包。

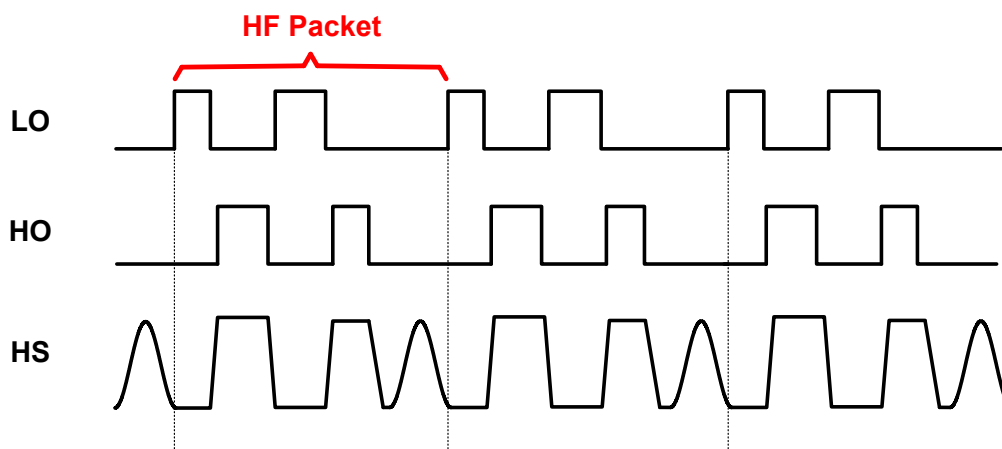


图 7-16. 高频脉冲跳跃包

LF 突发包括多个 HF 突发包和一个 LF 突发关闭周期。

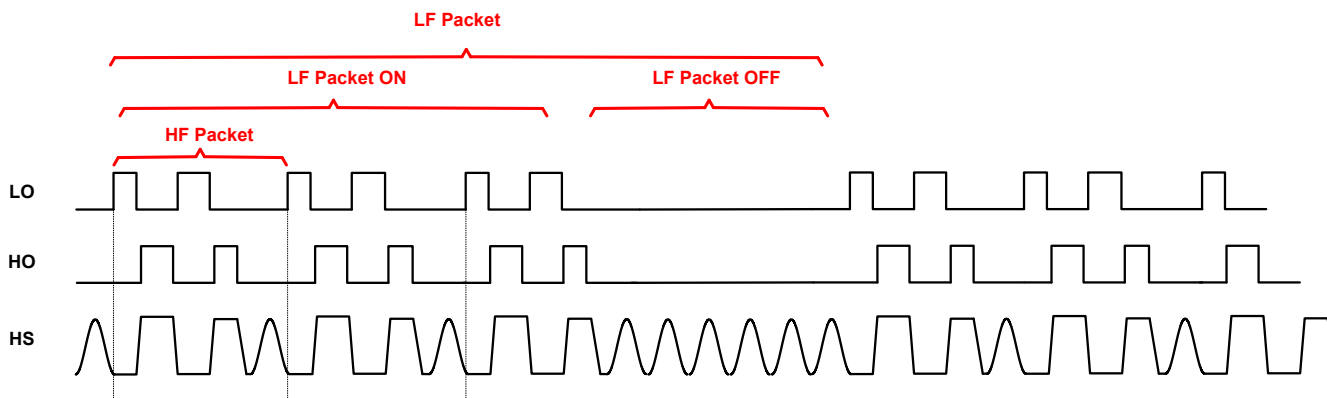


图 7-17. 低频突发包

需要计算 HF 突发包的数量，以便将 LF 突发频率保持在一定的频率范围内。内部提供了一组目标频率范围，默认选项是将 LF 突发调节在 200Hz 左右。

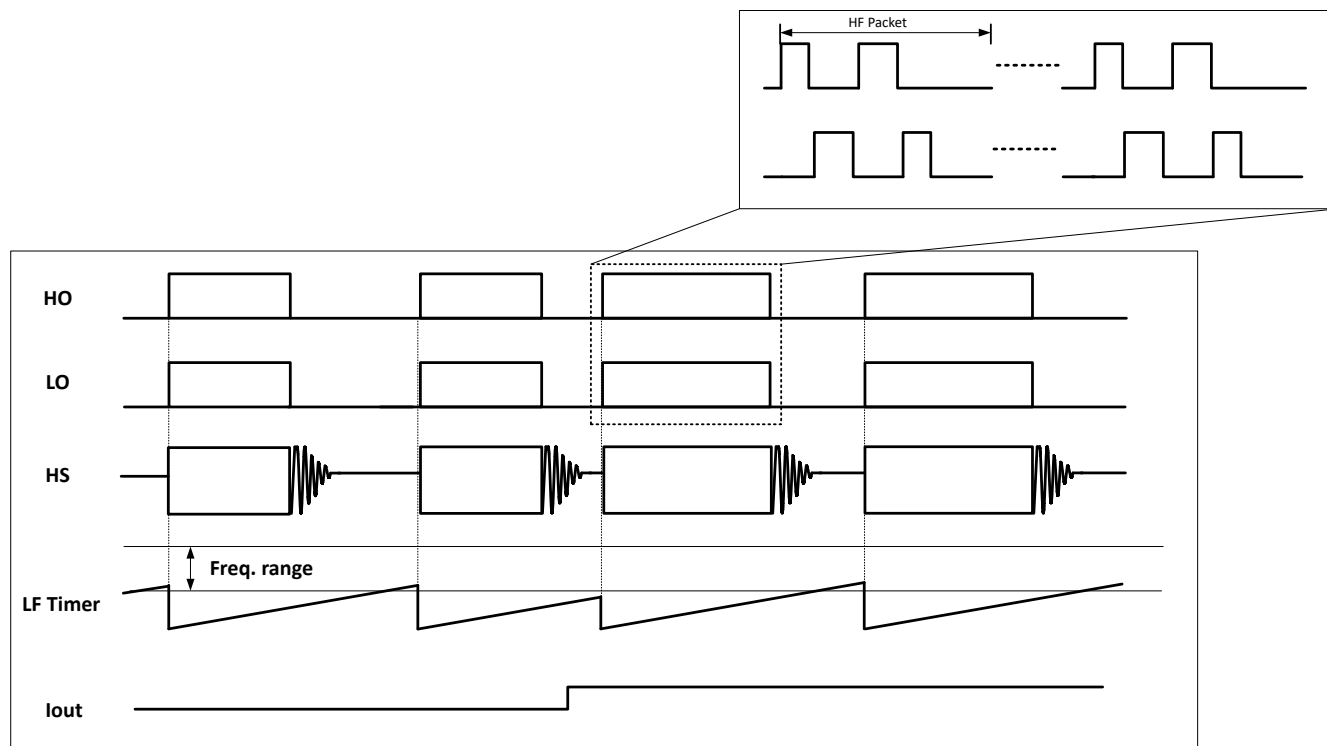


图 7-18. LF 突发中的包大小调节

7.5.3.2 模式转换管理

使用 LL 引脚，用户可以配置 UCC25660x 系列进入 HF 脉冲跳跃和 LF 突发模式时的功率级别。可以设置的两个阈值是 *HFBurstEntry* 和 *LFBurstEntry*。节 7.5.3.3 中展示了有关如何完成此配置的更多详细信息。

图 7-19 描述了 UCC25660X 在突发模式下的进入和退出行为。

- *HFBurstEntry* 对应所需功率级别下的 *FBReplica* 电压，此时系统会进入 HF 脉冲跳跃模式。
- *LFBurstEntry* 对应修正后的 *FBReplica* 电压，此时系统会进入 LF 突发模式。
- 当 *FBReplica* 高于 *HFBurstEntry* 时，UCC25660x 系列以正常开关状态运行。
- 当 *FBReplica* 小于 *HFBurstEntry* 但大于 *LFBurstEntry* 时，UCC25660x 系列以 HF 脉冲跳跃模式运行。在 HF 脉冲跳跃模式下，每个包中的能量仍由控制信号 *FBReplica* 控制。
- 当 *FBReplica* 小于 *LFBurstEntry* 时，UCC25660X 以 LF 突发模式运行。在 LF 突发模式下，每个包中的能量固定在 *LFBurstEntry* 阈值。
- 在以 LF 突发模式运行时，当 *FBReplica* 升至 *LFBurstEntry* 阈值以上时，会启动一个新的 LF 突发段。当传送完所需数量的包并且 *FBReplica* 低于 *PacketStop* 阈值时，段会被终止。
- 需要计算 LF 突发段中所需的包数量，以便将 LF 突发工作频率调节在 200Hz 至 400Hz 范围内。
- 如果负载突然下降，则 LF 突发段会被立即终止，以避免出现输出过压情况。

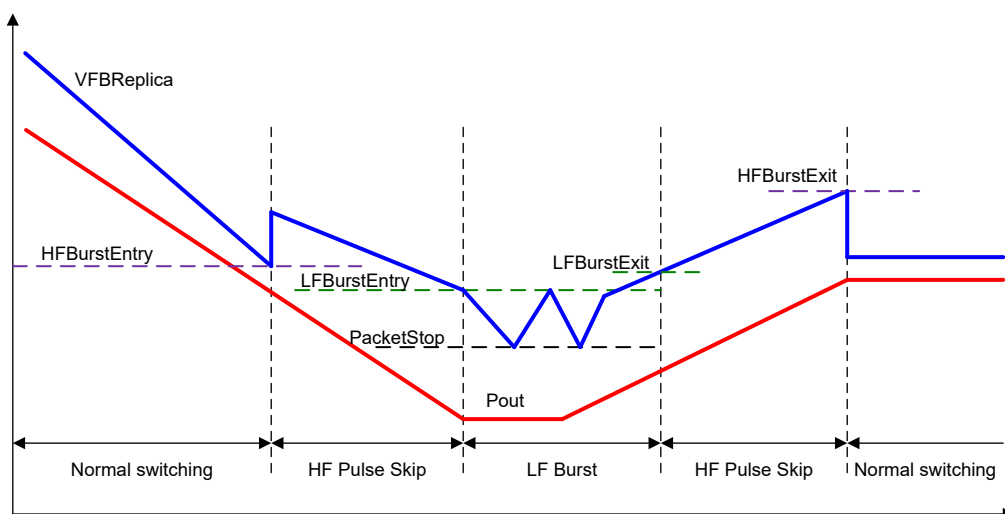


图 7-19. 通过 *FBReplica* 比较器确定突发模式

7.5.3.3 突发模式阈值编程

突发模式编程通过连接到 V5P 的外部电阻分压器进行设置。在编程阶段，恒定电流 I_{LLPrgm} 会被馈送到引脚，所产生的电压通过 ADC (V_{LLA}) 在 T_{LLPrgm} 时间处测量。在 T_{Prgm} 之后， I_{LLPrgm} 被关断，并测量 LL 电阻分压器的电压 (V_{LLB})。

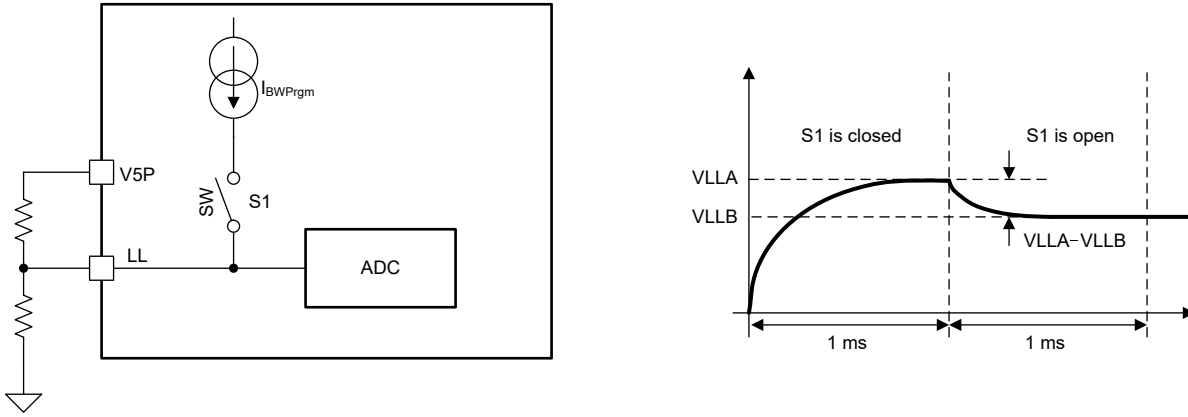


图 7-20. LL 引脚编程

开关 S1 关闭后 LL 引脚上的电压 (V_{LLB}) 直接用于设置相应的输入功率，在该输入功率下，系统会停止 LF 突发段 (*PacketStop*)。

根据测得的 V_{LLB} 电压，以及 V_{LLA} 与 V_{LLB} 之间的电压差，可以确定控制器进入 HF 突发模式时的 *FBReplica* 电压。这可以根据 *PacketStop/HFBurstEntry* 比率进行计算，下表给出了该比率。除此之外，还提供禁用突发模式功能本身的选项。

下面给出了用于计算 $V_{LLA} - V_{LLB}$ 的公式。其中

$$V_{LLA} - V_{LLB} = (R_u || R_i) \cdot I_{LLprgm}$$

(7)

$$R_u || R_i = R_{th}$$

下面给出了控制器启动 LF 突发段时的 *FBReplica*。

$$LFBurstEntry = PacketStop / 0.6$$

(8)

表 7-2. 突发模式外部可编程设置

VLLA- VLLB (V)	PacketStop/HFBurstEntry 比率	注释
>2.41	0.45	
2.185	不适用	突发禁用
1.754	0.50	LF 频率范围 200Hz 至 400Hz
1.391	0.55	LF 频率范围 200Hz 至 400Hz
1.087	0.60	LF 频率范围 200Hz 至 400Hz
0.833	0.65	LF 频率范围 200Hz 至 400Hz
0.617	0.70	LF 频率范围 200Hz 至 400Hz
0.441	0.75	LF 频率范围 200Hz 至 400Hz
0.176	0.80	LF 频率范围 200Hz 至 400Hz

由于能够直接设置系统进入各种低功耗模式时的输入功率，并动态禁用突发模式，将会在系统设计上获得额外的自由度。

7.5.3.4 PFC 开/关

PFC 开/关逻辑使用 TSET 引脚。在初始编程阶段之后，TSET 将成为一个应该用于驱动小信号 MOSFET (例如 2N7002) 的逻辑输出引脚。当 UCC25660 进入 LF 突发模式时，PFC 开/关信号会变为高电平。当控制器退出 LF 突发模式时，TSET 引脚电压会变低。

7.5.4 X 电容器放电

HV 引脚用于交流存在性检测和 X 电容器放电。

7.5.4.1 仅通过 HV 引脚进行检测

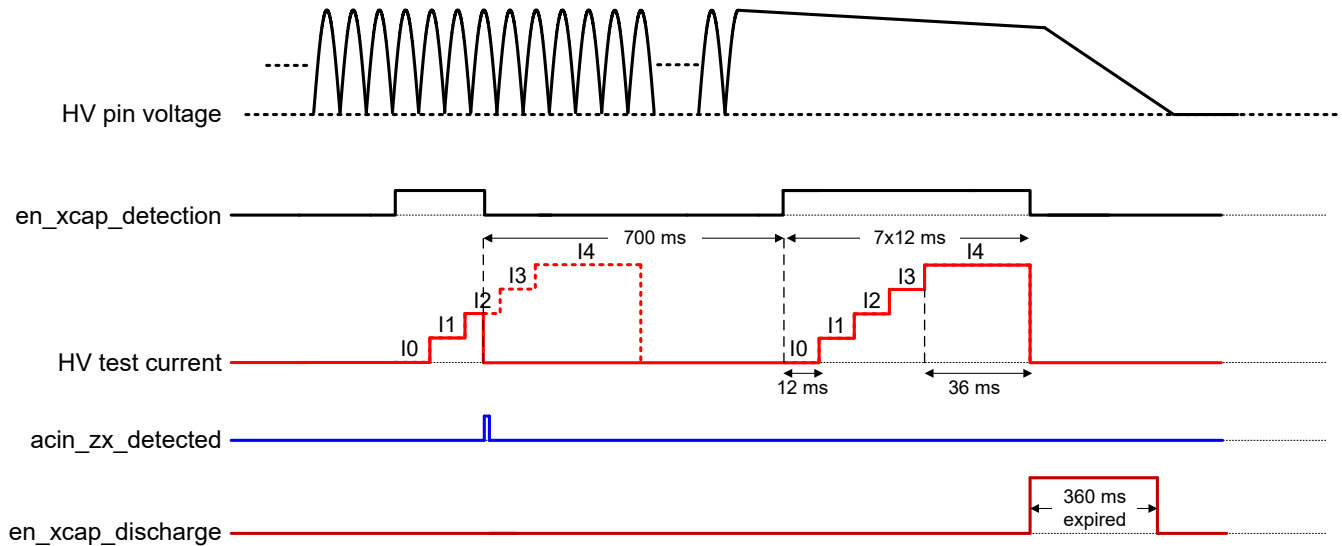


图 7-21. 过零检测序列仅 HV 引脚

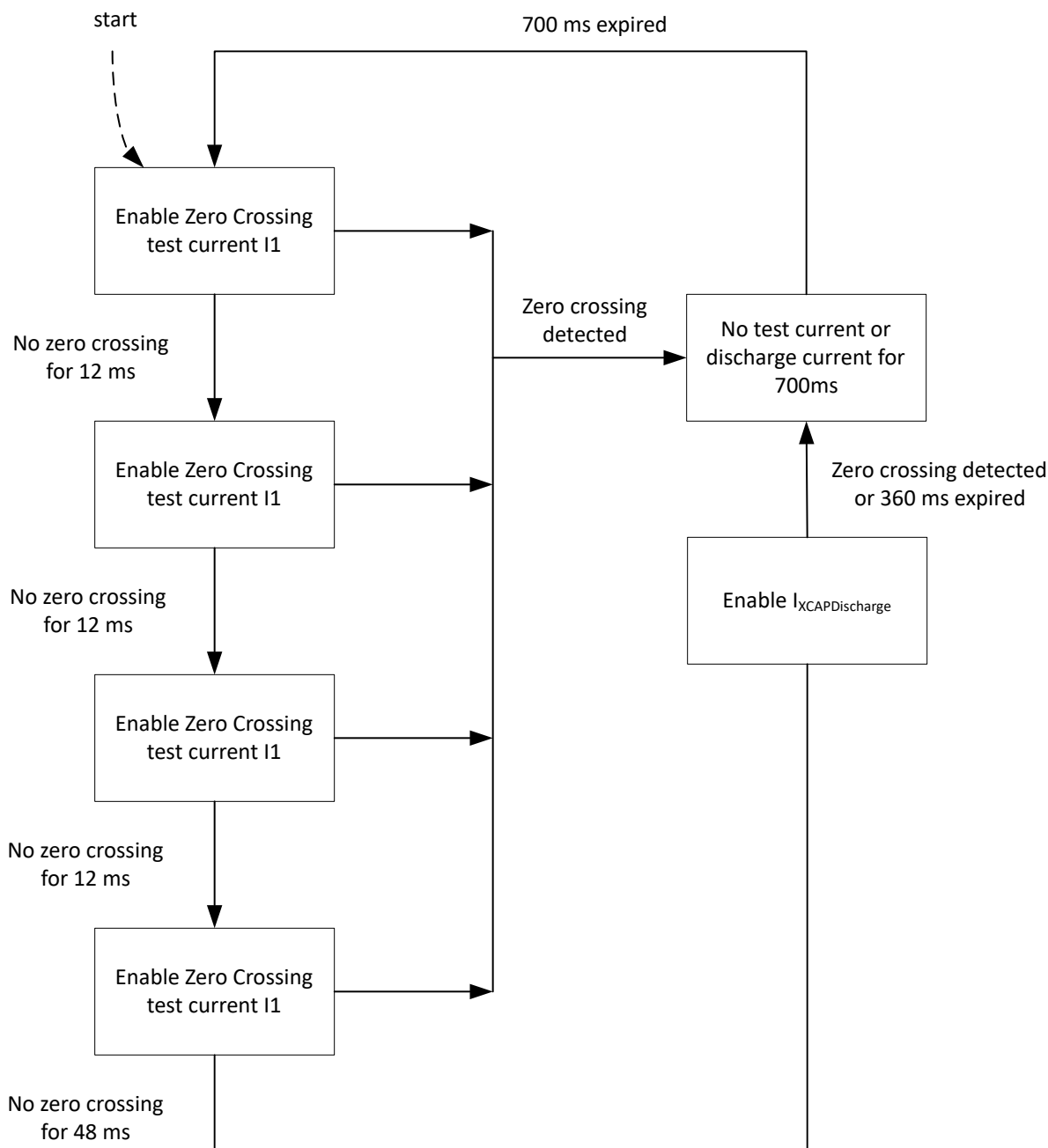


图 7-22. 交流 ZCD 和 X 电容器放电流程图

1. 每经过 700ms，HV 引脚过零检测电路就会接通一次。
2. 起初，HV 引脚测试电流为零，持续时间为 12ms。检查 HV 引脚电压，查看该电压是否小于 9V 阈值
3. 如果 HV 引脚电压未降至 9V 以下，则施加测试电流 I1，然后再次检查 HV 引脚电压是否低于 9V 阈值
4. 如果 HV 引脚电压仍未降至 9V 以下，则继续增大测试电流至 I2，然后增至 I3、I4
5. I4 测试电流的最大导通时间为 36ms
6. 如果即使在增至 I4 之后 HV 引脚电压也未降至 9V 以下，则 X 电容器放电电路将接通 360ms。
7. 两个测试电流事件之间的最小间隔为 700ms

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

8.1 应用信息

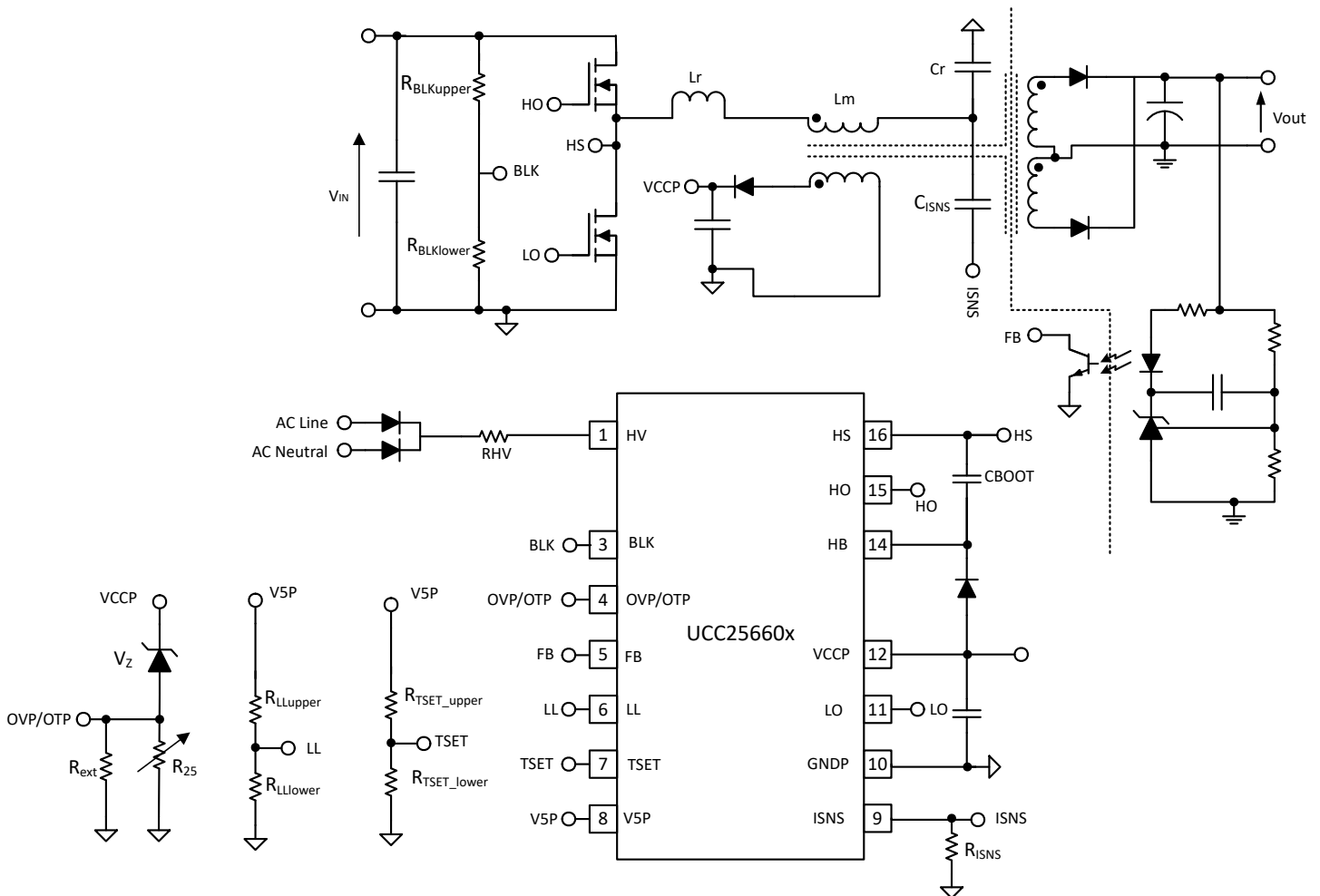
UCC25660 可在实现 LLC 拓扑的各种应用中使用。为了使器件更易于使用，TI 准备了一份材料清单，用于演示器件的特性：

- 全功能 EVM 硬件
- Excel 设计计算器
- 仿真模型

在接下来的部分中，将介绍一个典型的设计示例。

8.2 典型应用

下方显示了使用 UCC25660 作为控制器的典型半桥 LLC 应用。



8.2.1 设计要求

表 8-1 中概述了设计规格。

表 8-1. 系统设计规格

参数	测试条件	最小值	典型值	最大值	单位
输入特性					
直流电压范围		365	390	410	VDC
交流电压范围		85		264	VAC
交流电压频率		47		63	Hz
输入直流 UVLO 导通			365		VDC
输入直流 UVLO 关断			315		VDC
输出特性					
输出电压, VOUT	无负载至满负载		12		VDC
输出负载电流, IOUT	360VDC 至 410VDC			15	A
输出电压纹波	390VDC 且满负载 = 10A		120		mVpp
系统特性					
谐振频率			100		kHz
峰值效率	390VDC		92		
工作温度	自然对流		25		°C

8.2.2 详细设计过程

8.2.2.1 LLC 功率级要求

开始设计时，首先应确定 LLC 功率级元件值。此处概述的 LLC 功率级设计过程遵循 TI 应用手册“[设计 LLC 谐振半桥功率转换器](#)”中规定的过程。该应用手册包含对所用各个公式的来源的完整解释。下方的公式基于分析 LLC 拓扑时常用的一次谐波近似 (FHA) 方法。该方法在任何设计的一个良好起点，但最终设计需要采用结合了 FHA 结果、电路模拟和硬件测试的迭代方法。TI 应用手册 [SLUA733](#) “UCC29950 的 LLC 设计”中给出了一种替代设计方法。

8.2.2.2 LLC 增益范围

首先，通过标称输入和输出电压确定变压器匝数比。

$$N_{PS} = \frac{V_{IN(nom)} / 2}{V_{OUT(nom)}} = \frac{390 / 2}{12} = 16.25 \Rightarrow 16.5 \quad (9)$$

然后确定 LLC 增益范围 $M_{G(min)}$ 和 $M_{G(max)}$ 。假设整流器二极管压降为 0.5V (V_f)，并且因其他损耗额外产生 0.5V (V_{loss})。

$$M_{G(min)} = N_{PS} \frac{V_{OUT(min)} + V_f}{V_{IN(max)} / 2} = 16.5 \frac{12 + 0.5}{410 / 2} = 1.006 \quad (10)$$

$$M_{G(max)} = N_{PS} \frac{V_{OUT(max)} + V_f + V_{loss}}{V_{IN(min)} / 2} = 16.5 \frac{12 + 0.5 + 0.5}{365 / 2} = 1.175 \quad (11)$$

8.2.2.3 选择 L_N 和 Q_E

L_N 是磁化电感和谐振电感之比。

$$L_N = \frac{L_M}{L_R} \quad (12)$$

Q_E 是谐振回路品质因数。

$$Q_E = \frac{\sqrt{L_R / C_R}}{R_E} \quad (13)$$

在该公式中， R_E 是等效负载电阻。

选择 L_N 和 Q_E 值应该会产生一个 LLC 增益曲线，该曲线将与 $M_{G(\min)}$ 和 $M_{G(\max)}$ 线迹相交。结果曲线的峰值增益应大于 $M_{G(\max)}$ 。本文未讨论关于如何选择 L_N 和 Q_E 的详细信息。设计计算器中提供了这些信息。

在本例中，所选择的 L_N 和 Q_E 值是：

$$L_N = 6 \quad (14)$$

$$Q_E = 0.3 \quad (15)$$

8.2.2.4 确定等效负载电阻

通过 [方程式 16](#) 确定等效负载电阻。

$$R_E = \frac{8 \times N_{PS}^2}{\pi^2} \times \frac{V_{OUT(nom)}}{I_{OUT(nom)}} = \frac{8 \times 16.5^2}{\pi^2} \times \frac{12}{15} = 176.5 \Omega \quad (16)$$

8.2.2.5 确定 LLC 谐振电路的元件参数

确定谐振回路元件参数之前，应选择标称开关频率（谐振频率）。在此设计中，选择 100kHz 作为谐振频率。

$$f_0 = 100 \text{ kHz} \quad (17)$$

谐振回路参数的计算方式如下：

$$C_R = \frac{1}{2\pi \times Q_E \times f_0 \times R_E} = \frac{1}{2\pi \times 0.3 \times 100 \text{ kHz} \times 176.5 \Omega} = 30.0 \text{ nF} \quad (18)$$

$$L_R = \frac{1}{(2\pi \times f_0)^2 C_R} = \frac{1}{(2\pi \times 100 \text{ kHz})^2 \times 30.0 \text{ nF}} = 84.4 \mu\text{H} \quad (19)$$

$$L_M = L_N \times L_R = 6 \times 84.4 \mu\text{H} = 506.4 \mu\text{H} \quad (20)$$

选择初步参数后，找到可用的最接近的实际元件值，使用选择的参数再次校验增益曲线，然后运行时间域仿真以验证电路运行。

以下谐振回路参数为：

$$C_R = 30 \text{ nF} \quad (21)$$

$$L_R = 85 \mu\text{H} \quad (22)$$

$$L_M = 510 \mu\text{H} \quad (23)$$

基于最终谐振回路参数，可以计算谐振频率：

$$f_0 = \frac{1}{2\pi\sqrt{L_R C_R}} = \frac{1}{2\pi\sqrt{30\text{ nF} \times 85\text{ }\mu\text{H}}} = 99.7\text{ kHz}$$
(24)

基于新的 LLC 增益曲线，最大及最小增益下的标准化开关频率通过以下公式得出：

$$f_{N(Mgmax)} = 0.7$$
(25)

$$f_{N(Mgmin)} = 1.0$$
(26)

最大和最小开关频率为：

$$f_{SW(Mgmax)} = 69.8\text{ kHz}$$
(27)

$$f_{SW(Mgmin)} = 99.7\text{ kHz}$$
(28)

8.2.2.6 LLC 初级侧电流

计算初级侧电流是为了选择元件。电流计算基于 110% 过载条件。

初级侧 RMS 负载电流由以下公式得出：

$$I_{OE} = \frac{\pi}{2\sqrt{2}} \times \frac{I_o}{n} = \frac{\pi}{2\sqrt{2}} \times \frac{1.1 \times 15\text{ A}}{16.5} = 1.111\text{ A}$$
(29)

最小开关频率下的 RMS 磁化电流由以下公式得出：

$$I_M = \frac{2\sqrt{2}}{\pi} \times \frac{N_{PS} V_{OUT}}{\omega L_M} = \frac{2\sqrt{2}}{\pi} \times \frac{16.5 \times 12}{2\pi \times 64.8 \text{ kHz} \times 510 \mu\text{H}} = 0.797 \text{ A} \quad (30)$$

谐振回路总电流由以下公式得出：

$$I_R = \sqrt{I_M^2 + I_{OE}^2} = \sqrt{(1.111 \text{ A})^2 + (0.797 \text{ A})^2} = 1.367 \text{ A} \quad (31)$$

8.2.2.7 LLC 次级侧电流

总次级侧 RMS 负载电流是指从初级侧电流 (I_{OE}) 到次级侧的电流。

$$I_{OES} = N_{PS} \times I_{OE} = 16.5 \times 1.111 \text{ A} = 18.327 \text{ A} \quad (32)$$

在此设计中，变压器次级侧采用中心抽头配置。各次级变压器绕组的电流计算如下：

$$I_{WS} = \frac{\sqrt{2} \times I_{OES}}{2} = \frac{\sqrt{2} \times 18.327 \text{ A}}{2} = 12.959 \text{ A} \quad (33)$$

相应的半波平均电流为：

$$I_{SAV} = \frac{\sqrt{2} \times I_{OES}}{\pi} = \frac{\sqrt{2} \times 18.327 \text{ A}}{\pi} = 8.250 \text{ A} \quad (34)$$

8.2.2.8 LLC 变压器

为了使用 HV 自启动功能，需要一个偏置绕组。建议对偏置绕组进行设计，使 VCC 电压大于 12V。

可以根据以下规格构建或购买变压器：

- 匝数比：初级：次级：偏置 = 33 : 2 : 2
- 初级端子电压：450V_{pk}
- 初级磁化电感：L_M = 510μH
- 初级侧绕组额定电流：I_R = 1.367A
- 次级端子电压：36V_{pk}
- 次级绕组额定电流：I_{WS} = 12.959A
- 最小开关频率：69.8kHz
- 最大开关频率：99.7kHz
- 初级侧和次级侧之间的绝缘：IEC60950 增强型绝缘

正常运行期间的最小运行频率计算如上。请注意，一些应用作为宽输入 LLC 运行，其中 PFC 可能会在待机模式下被关断，此时在重负载关断期间，工作频率可能要低很多，而 LLC 可以在恰好高于 ZCS 边界的较低频率下运行。谐振电路中的磁性元件，即变压器和谐振电感器，应该以此较低的频率作为额定工作频率。

8.2.2.9 LLC 谐振电感器

谐振电感器上的交流电压通过其阻抗乘以电流而得出：

$$V_{L_R} = \omega L_R I_R = 2\pi \times 69.8\text{kHz} \times 85\mu\text{H} \times 1.367\text{A} = 50.946\text{V} \quad (35)$$

可以根据以下规格制造或购买电感器：

- 电感：L_R = 85μH
- 额定电流：I_R = 1.367A
- 端子交流电压：50.946V
- 频率范围：69.8kHz 至 99.7kHz

请注意，有些设计可能会利用变压器的漏电感作为谐振电感，不需要外部谐振电感器。

8.2.2.10 LLC 谐振电容器

该电容器以开关频率承载全初级电流。需要使用低耗散因数电容器器件，以防止出现过热。

谐振电容器上的交流电压通过其阻抗乘以电流而得出。

$$V_{CR} = \frac{I_R}{\omega C_R} = \frac{1.367\text{A}}{2\pi \times 69.8\text{kHz} \times 30\text{nF}} = 104.0\text{V} \quad (36)$$

$$V_{CR(rms)} = \sqrt{\left(\frac{V_{IN(max)}}{2}\right)^2 + V_{CR}^2} = \sqrt{\left(\frac{410}{2}\right)^2 + 104.0^2} = 229.9\text{V} \quad (37)$$

峰值电压：

$$V_{CR(peak)} = \frac{V_{IN(max)}}{2} + \sqrt{2}V_{CR} = \frac{410}{2} + \sqrt{2} \times 104.0 = 352.0V$$

(38)

谷值电压：

$$V_{CR(valley)} = \frac{V_{IN(max)}}{2} - \sqrt{2}V_{CR} = \frac{410}{2} - \sqrt{2} \times 104.0 = 58.0V$$

(39)

额定电流：

$$I_R = 1.367A$$

(40)

8.2.2.11 LLC 初级侧 MOSFET

每个 MOSFET 将输入电压视为其最大施加电压。选择的 MOSFET 额定电压应为最大体电压的 1.5 倍：

$$V_{QLLC(peak)} = 1.5 \times V_{IN(max)} = 615V$$

(41)

选择的 MOSFET 额定电流应为最大初级侧 RMS 电流的 1.1 倍：

$$I_{QLLC} = 1.1 \times I_R = 1.504A$$

(42)

8.2.2.12 自适应死区时间的设计注意事项

设计谐振回路并选择初级侧 MOSFET 后，需要仔细检查转换器的 ZVS 运行。只有当栅极关断沿的谐振电感器中剩余足够的电流给开关节点放电时，才能实现 ZVS。UC256604 基于开关节点的转换实现自适应死区时间。转换检测电路的检测范围为 0.1V/ns 至 200V/ns。

要检查 ZVS 运行，需进行一系列时间域仿真，并捕捉栅极关断沿的谐振电流。下方显示了示例图：

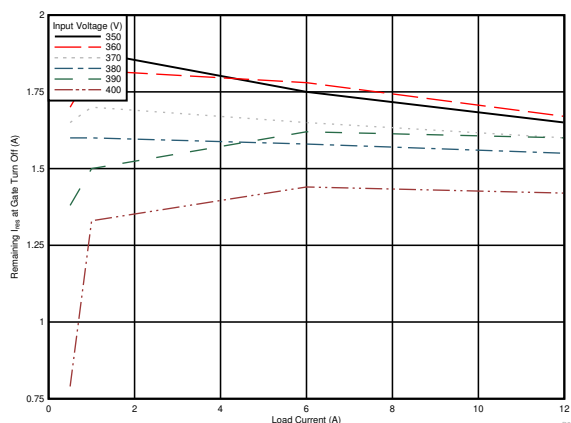


图 8-1. 自适应死区时间

上图假设在 5% 负载时出现最大开关频率，且系统在 5% 负载时开始突发。

从该图中可以看出，在感兴趣运行范围内，回路中剩余的最小谐振电流为 $I_{\min} = 0.8\text{A}$ 。要计算压摆率，必须知道初级侧开关节点寄生电容。此值可以由 MOSFET 数据表中进行估测。在本例中， $C_{\text{switchnode}} = 400\text{pF}$ 。最小压摆率由以下公式得出：

$$\frac{I_{\text{MIN}}}{C_{\text{switchnode}}} = \frac{0.8\text{ A}}{400\text{ pF}} = 2\text{ V/ns} \quad (43)$$

该值大于 0.1V/ns 的最小可检测压摆率。

8.2.2.13 LLC 整流器二极管

输出二极管的额定电压由以下公式得出：

$$V_{\text{DB}} = 1.2 \times \frac{V_{\text{IN(max)}}}{N_{\text{PS}}} = 1.2 \times \frac{410}{16.5} = 29.82\text{V} \quad (44)$$

输出二极管的额定电流由以下公式得出：

$$I_{\text{SAV}} = \frac{\sqrt{2} \times I_{\text{OES}}}{\pi} = \frac{\sqrt{2} \times 18.329}{\pi} = 8.250\text{ A} \quad (45)$$

8.2.2.14 LLC 输出电容器

LLC 转换器拓扑不需要输出滤波器，但一个小型二级滤波电感器可能有助于降低峰间输出噪声。假设输出电容器承载整流器的全波输出电流，则电容器额定纹波电流为：

$$I_{RECT} = \frac{\pi}{2\sqrt{2}} I_{OUT} = \frac{\pi}{2\sqrt{2}} \times 15 = 16.66 \text{ A} \quad (46)$$

对 12V 输出电压使用 20V 额定电压：

$$V_{LLCcap} = 20 \text{ V} \quad (47)$$

电容器的 RMS 额定电流为：

$$I_{C(out)} = \sqrt{\left(\frac{\pi}{2\sqrt{2}} I_{OUT}\right)^2 - I_{OUT}^2} = \sqrt{\left(\frac{\pi}{2\sqrt{2}} \times 15\right)^2 - 15^2} = 7.251 \text{ A} \quad (48)$$

采用导电聚合物技术的固态铝电容器具有较高的额定纹波电流，是一个不错的选择，尤其是对于需要在较低温度下运行的设计来说。一个电容器的额定纹波电流可能不足，因此经常并联多个电容器。

LLC 级输出的纹波电压是流经电容器的交流电流大小的函数。要估测此电压，假定所有电流（包括负载中的直流电流）均流经滤波电容器。

$$ESR_{max} = \frac{V_{OUT(pk-pk)}}{I_{RECT(pk)}} = \frac{0.12 \text{ V}}{2 \frac{\pi}{4} \times 15 \text{ A}} = 5.1 \text{ m}\Omega \quad (49)$$

电容器规格为：

- 额定电压：20V
- 额定纹波电流：7.251A
- ESR：< 5.1mΩ

8.2.2.15 HV 引脚串联电阻器

多个电阻器与 HV 引脚串联连接，以限制 UCC25660 器件的功率耗散。HV 引脚串联电阻器建议为 5kΩ。

8.2.2.16 BLK 引脚分压器

BLK 引脚会检测 LLC 直流输入电压，并确定何时导通和关断 LLC 转换器。此外，BLK 引脚电压还用于前馈补偿。

BLK 引脚电阻分压器的所需功耗是 $P_{BLKsns} = 15\text{mW}$ 。BLK 检测电阻器总值由以下公式得出：

$$R_{BLKsns} = R_{BLKupper} + R_{BLKlower} = \frac{V_{IN(nom)}^2}{P_{BLKsns}} = \frac{390^2}{0.015} = 10\text{M}\Omega \quad (50)$$

选择 365V LLC 启动电压。然后， $V_{BLKStart}$ 与 $V_{BLKStop}$ 、 $V_{BLKStartHys}$ 、 $I_{BLKSink}$ 关系如下：

$$V_{BLKStart} = 365 \left(\frac{R_{BLKlower}}{R_{BLKupper} + R_{BLKlower}} \right) = V_{BLKStop} + V_{BLKStartHys} + I_{BLKSink} \left(\frac{R_{BLKupper} R_{BLKlower}}{R_{BLKupper} + R_{BLKlower}} \right) \quad (51)$$

如果 $V_{BLKStop} = 1\text{V}$ ， $V_{BLKStartHys} = 0.1\text{V}$ ， $I_{BLKSink} = 5\mu\text{A}$ ，则可以得出 $R_{BLKupper}$ 和 $R_{BLKlower}$ 分别为 $10\text{M}\Omega$ 和 $35.4\text{k}\Omega$ 。

为 $R_{BLKlower}$ 选择标准值 $35.4\text{k}\Omega$ ，为 $R_{BLKupper}$ 选择 3 个串联标准值 $3.3\text{M}\Omega$ 。

实际启动电压可由以下公式得出

$$V_{BLKStart} \left(\frac{R_{BLKupper} + R_{BLKlower}}{R_{BLKlower}} \right) = \left(\frac{V_{BLKStop} + V_{BLKStartHys} + I_{BLKSink} \left(\frac{R_{BLKupper} R_{BLKlower}}{R_{BLKupper} + R_{BLKlower}} \right)}{I_{BLKSink} \left(\frac{R_{BLKupper} R_{BLKlower}}{R_{BLKupper} + R_{BLKlower}} \right)} \right) \cdot \left(\frac{R_{BLKupper} + R_{BLKlower}}{R_{BLKlower}} \right) = 358\text{V} \quad (52)$$

BLK 电阻器的功耗可由以下公式得出

$$P_{BLKsns} = \frac{V_{IN(nom)}^2}{(R_{BLKupper} + R_{BLKlower})} = \frac{390^2}{(10\text{M}\Omega + 35.4\text{k}\Omega)} = 15.3\text{mW} \quad (53)$$

LLC 关断电压可由以下公式得出

$$V_{BLKStop} \left(\frac{R_{BLKupper} + R_{BLKlower}}{R_{BLKlower}} \right) = 280.6\text{V} \quad (54)$$

8.2.2.17 ISNS 引脚微分器

ISNS 引脚通过微分器来检测谐振电流。ISNS 引脚会与 TSET、BLK 引脚电阻器一起设定过载保护水平。过载保护的典型阈值电压 (V_{FBOPP}) 为 4.75V 。ISNS 引脚还会设定过流保护水平 (OCP1)。OCP1 的阈值为 3.5V 或 4V ，具体取决于 TSET 引脚电阻器。

满负载时的峰值 ISNS 引脚电压

$$V_{ISNSpeak} = \sqrt{2} I_r = \sqrt{2} \times 1.367 = 1.933\text{V} \quad (55)$$

先选择电流检测电容器，因为可选择的高压电容器比电阻器少：

$$C_{ISNS} = 150\text{pF} \quad (56)$$

在此设计中，选择了 TSET 选项 4 (参阅 节 8.2.2.18)。这使得过流保护阈值为

$$OCP1_Threshold = 3.5\text{V} \quad (57)$$

然后计算所需的 ISNS 电阻器值：

$$R_{ISNS} < \frac{OCP1_Threshold \cdot C_r}{V_{ISNSpeak} \cdot C_{ISNS}} = \frac{3.5\text{V} \cdot 30\text{nF}}{1.933\text{V} \cdot 150\text{pF}} = 329\Omega \quad (58)$$

$R_{ISNS} = 205\Omega$ 被选中。

此外，也可以根据给定输出功率下的 $V_{FBReplica}$ 电压来选择 ISNS 引脚电阻器。在选择它的值时，应使得 FBReplica 在额定功率下低于 V_{FBOPP} ，如图 8-2 所示。

8.2.2.18 TSET 引脚

TSET 引脚电压用于设置 VCR 积分器时间常数和最小开关频率。根据所选的选项，将需要设置 OCP1 阈值、计时器增益 (k_s)、积分器元件值 (R_{VCR} 、 R_{RAMP} 、 C_{VCR})、最大死区时间。

在此设计中，选择了 TSET 选项 4。因此，对于选项 4，TSET 引脚电压需要在 0.742V 到 0.850V 之间，如表 TSET 编程选项表 所示。TSET 引脚上使用 $1M\Omega$ (R_{TSET_upper}) 和 $191k\Omega$ (R_{TSET_lower})。于是，TSET 引脚电压将为

$$V_{TSET} = \frac{R_{TSET_lower} \cdot V_{5P}}{R_{TSET_upper} + R_{TSET_lower}} = \frac{191k \cdot 5}{191k + 1M} = 0.8V \quad (59)$$

然后 方程式 4 将成为

$$FBReplica = 0.0076P_{in} + 1.7364 \quad (60)$$

其中使用先前选择的 R_{ISNS} 、 C_{ISNS} 、 C_R 、 $R_{BLKupper}$ 、 $R_{BLKlower}$ 值、TSET 选项 4 的积分器时间常数得出了此关系。

在这里，为了计算 P_{in} ，以下表达式中考虑使用 92% 效率。

$$P_{in} = \frac{P_{out}}{\eta} \quad (61)$$

图 8-2 展示了相对于 LLC 输入功率的 FBReplica 电压。

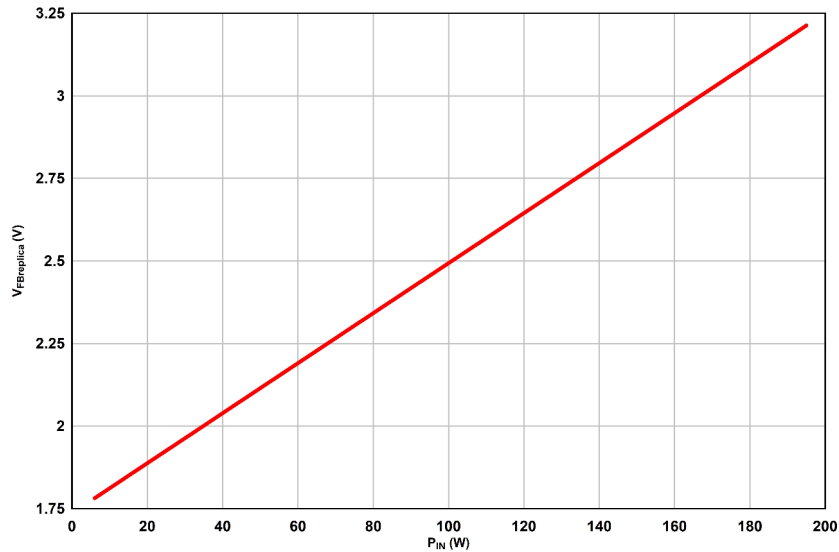


图 8-2. FBReplica 与 P_{in} 间的关系

在反馈光耦合器发射极和接地之间插入一个 $10k\Omega$ 电阻器可以测得 FBReplica 电压。假设在 $10k\Omega$ 电阻器上测得的电压是 V_{10k} 。可按如下公式计算 FBReplica 电压：

$$FBReplica = \left(I_{FB} - \frac{V_{10k\Omega}}{10k\Omega} \right) \times R_{FBInternal} \quad (62)$$

8.2.2.19 OVP/OTP 引脚

OVP/OTP 用于保护功率级免受过压影响。此外，该引脚还用来使用负温度系数 (NTC) 热敏电阻进行过热保护。由于偏置绕组电压是通过变压器匝数比的输出电压镜像，因此使用齐纳二极管拉高该引脚是一种在初级侧设置 OVP 的便捷方法。在该设计中，标称输出电压为 12V。偏置绕组和次级侧绕组都有 2 匝。假设整流器二极管压降为 0.5V (V_f)，并且因其他损耗进一步下降 0.5V (V_{loss})，则偏置绕组的标称电压由以下公式得出：

$$V_{BiasWindingNom} = (12 + 0.5 + 0.5) \cdot \frac{N_{aux}}{N_2} = (12 + 0.5 + 0.5) \cdot \frac{2}{2} = 13V \quad (63)$$

在此设计中，理想 OVP 阈值是标称值的 140%。UC25660 器件中的 OVP 阈值水平 (V_{OVPpos}) 为 3.5V。

齐纳二极管所要求的额定电压随后由以下公式得出：

$$V_z = (1.4 \cdot V_{out} + V_{drop}) \cdot \frac{N_{aux}}{N_2} - V_{OVPpos} = (1.4 \cdot 12 + 0.5 + 0.5) \cdot \frac{2}{2} - 3.5 = 14.3V \quad (64)$$

假设使用的齐纳二极管的实际额定电压为 15V。

触发 OVP 时的实际输出电压为

$$V_{out_ovp} = (V_z + V_{OVPpos}) \cdot \frac{N_2}{N_{aux}} - V_{drop} = (15 + 3.5) \cdot \frac{2}{2} - 1 = 17.5V = 146\% \cdot V_{out} \quad (65)$$

正常运行期间，OVP/OTP 引脚的电压应处于 0.8V 至 3.5V 的工作窗口内。为了实现过热保护，OVP/OTP 引脚应拉低至 0.8V OTP 阈值以下。

在室温下，OVP/OTP 引脚电压视为 1.4V。因此在室温下，该引脚上的有效电阻值应为

$$R_{OVP/OTP_25} = \frac{1.4V}{I_{OVP_OTP}} = \frac{1.4V}{100 \cdot 10^{-6}A} = 14k\Omega \quad (66)$$

$$R_{OVP/OTP_25} = \frac{R_{ext} \cdot R_{NTC_25}}{R_{ext} + R_{NTC_25}} = 14k\Omega \quad (67)$$

其中 R_{ext} 是与热敏电阻器并联的外部电阻器。R_{NTC_25} 是室温下热敏电阻器的电阻值。

在此设计中，过热保护设定在为 110°C。因此，根据 NTC 的可用性和温度系数，应选择

$$\frac{R_{NTC_110}}{R_{NTC_25}} = 0.035263 \quad (68)$$

(参阅 B57371V2474J060 数据表)。这里的 R_{NTC_110} 是热敏电阻器在 110°C 下的电阻。

对于 OTP 触发，OVP/OTP 引脚电压应低于 0.8V。

$$R_{OVP/OTP_110} = \frac{0.8V}{I_{OVP_OTP}} = \frac{0.8V}{100 \cdot 10^{-6}A} = 8k\Omega \quad (69)$$

$$R_{OVP/OTP_110} = \frac{R_{ext} \cdot R_{NTC_110}}{R_{ext} + R_{NTC_110}} = 8k\Omega \quad (70)$$

通过公式 方程式 67、方程式 68、方程式 70，得出 R_{NTC_25} 和 R_{ext} 为 510kΩ 和 14.4kΩ。因此，最终选择 R_{NTC_25}=470kΩ (制造商器件型号：B57371V2474J060) 和 R_{ext}=15kΩ。

因此在室温下使用新选择的电阻器时，OVP/OTP 电压将为

$$R_{OVP/OTP_25} \cdot I_{OVP_OTP} = \left(\frac{15k \cdot 470k}{15k + 470k} \right) \cdot 100 \cdot 10^{-6} = 1.454V \quad (71)$$

在 110°C 下，OVP/OTP 电压将为

$$R_{OVP/OTP_110} \cdot I_{OVP_OTP} = \left(\frac{15k \cdot (470k \cdot 0.035263)}{15k + (470k \cdot 0.035263)} \right) \cdot 100 \cdot 10^{-6} = 0.78V \quad (72)$$

8.2.2.20 突发模式编程

借助 LL 引脚电压 (VLLB) 和连接至 LL 引脚的电阻分压器，设计人员能够设置 HFBurstEntry 和 LFBurstEntry 阈值，如下所示。

$$V_{LLB} = \frac{R_{LL_lower} \cdot V_{5P}}{R_{LL_upper} + R_{LL_lower}} \quad (73)$$

$$V_{LLA} = V_{LLB} + \frac{R_{LL_lower} R_{LL_upper}}{R_{LL_upper} + R_{LL_lower}} \cdot I_{LLPrgm} \quad (74)$$

如表 7-2 所示，(VLLA-VLLB) 电压决定了 VLLB/HFBurstEntry 比率。

对于此设计，请考虑 (VLLB/HFBurstEntry) = 0.55。因此，(VLLA-VLLB) 的最大电压应低于 1.391V。

于是，HFBurstEntry 与 LL 引脚电压的关系如下所示：

$$HFBurstEntry = \frac{V_{LLB}}{0.55} = 1.818 \cdot V_{LLB} \quad (75)$$

LFBurstEntry 始终与 LL 引脚电压存在以下关系：

$$LFBurstEntry = \frac{V_{LLB}}{0.6} = 1.667 \cdot V_{LLB} \quad (76)$$

对于此设计，请考虑 VLLB = 1V 和 VLLA = (VLLA-VLLB) 的最大电压) - 0.1V。通过将这些值代入 方程式 73、方程式 74，可以得出 R_{LLupper}、R_{LLlower} 分别为 641k 和 161k。

最后，此设计选择了 R_{LLupper} = 549kΩ 和 R_{LLlower} = 140kΩ。

然后，最终突发条目将按照如下方法计算。

$$V_{LLB} = \frac{140k \cdot 5}{140k + 549k} = 1.016V \quad (77)$$

$$V_{LLA} = 1.016V + \frac{140k \cdot 549k}{140k + 549k} \cdot 10\mu A = 2.131V \quad (78)$$

$$V_{LLA} - V_{LLB} = 1.116V \quad (79)$$

$$HFBurstEntry = 1.818 \cdot 1.016 = 1.847V \quad (80)$$

$$LFBurstEntry = 1.667 \cdot 1.016 = 1.693V \quad (81)$$

8.2.2.21 应用曲线

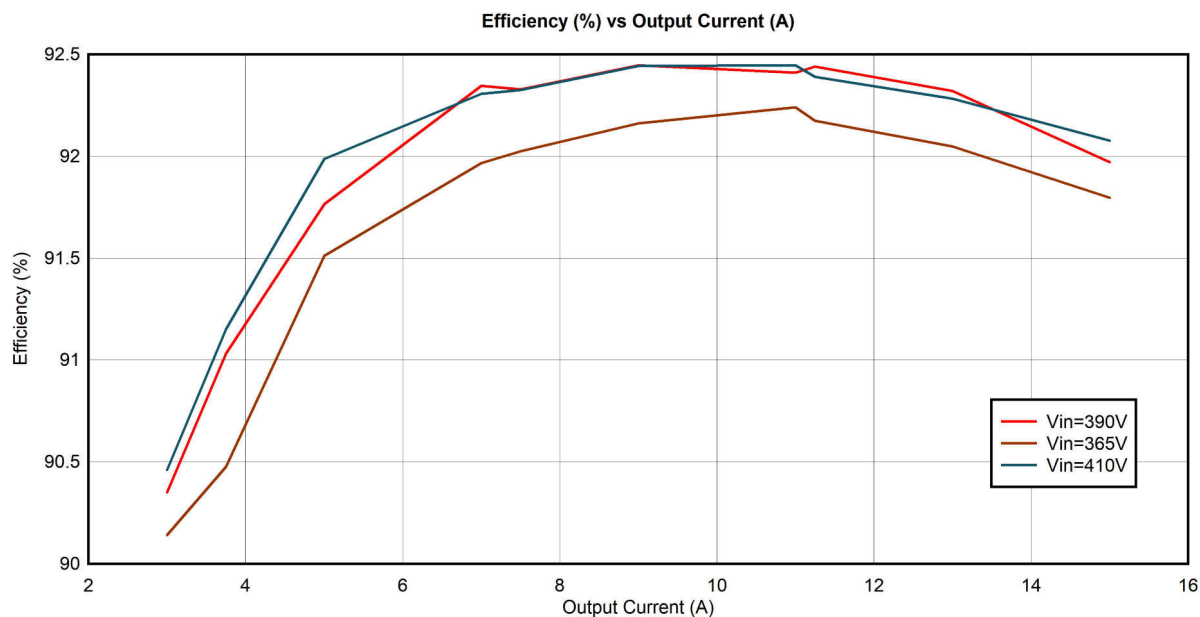


图 8-3. 效率

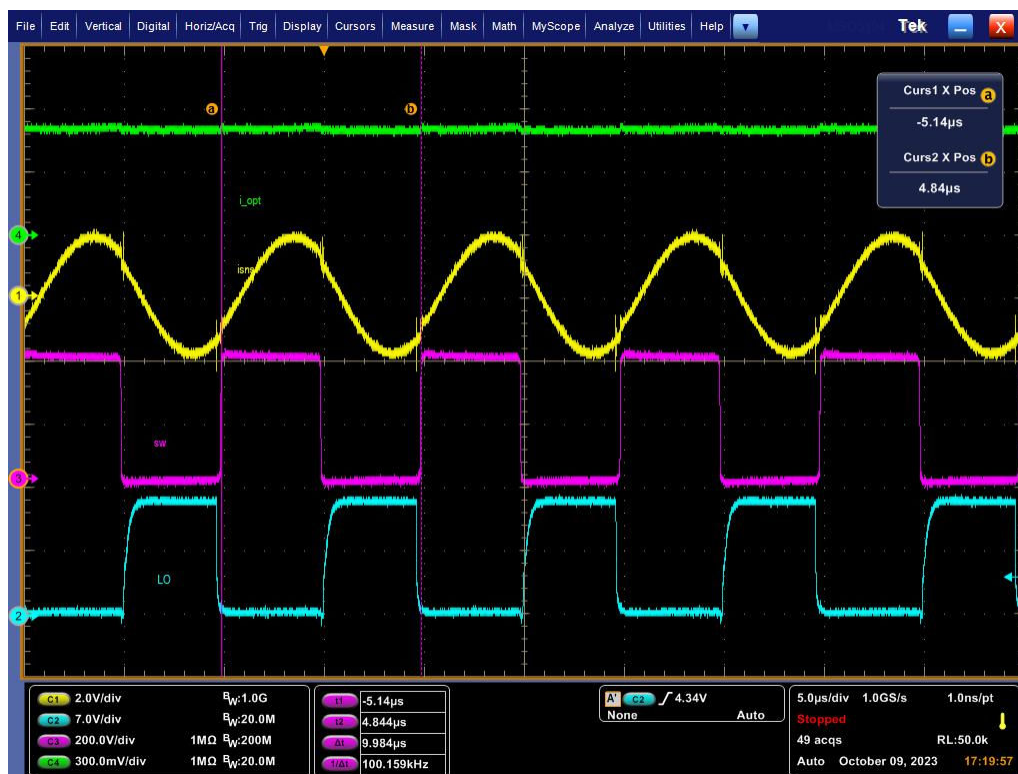


图 8-4. 稳态波形 (Ch1 = ISNS , Ch2 = LO , Ch3 = SW , Ch4 = 光耦合器集电极串联电阻的电压)

8.3 电源相关建议

8.3.1 VCCP 引脚电容器

必须选择值足够高的 VCCP 电容器，以便保证在 LF 突发运行期间，VCCP 不会低于 $V_{CCStopSwitching}$ 水平。
至少选择 100μF 电容器或电容器组合。

8.3.2 引导电容器

在 LF 突发关断周期内，HB 引脚的高侧栅极驱动器消耗的功率必须从 C_{BOOT} 获得，这将导致其电压衰减。在下一个突发周期开始时， C_{BOOT} 上必须剩余足够的电压，以便为高侧栅极驱动器供电，直到 LO 的导电周期使之通过 C_{VCCP} 获得补充。因此，在此突发关断周期内，高侧驱动器消耗的功率直接影响着必须连接到 HB 和 VCCP 的电容器大小和成本。

假设系统的最大突发关断周期为 150ms，自举二极管的正向压降为 1V。最小自举电压应定为 8V，以避免出现 UVLO 故障。引导电容器上的最大允许压降为：

$$V_{bootmaxdrop} = V_{VCCP} - V_{bootforwarddrop} - 8V = 12V - 1V - 8V = 3V \quad (82)$$

随后可以确定引导电容器的大小：

$$C_B = \frac{I_{BOOT_QUIESCENT}}{V_{bootmaxdrop}} = \frac{60\mu A \times 150ms}{3V} = 3\mu F \quad (83)$$

8.3.3 V5P 引脚电容器

该引脚应在外部连接一个去耦电容器至 GND。由于该引脚上的负载非常小、因此 1 μF 至 4.7 μF 的小型去耦电容器就足够。

8.4 布局

8.4.1 布局指南

- 除了储能电解电容器以外，还应在 VCCP 引脚上放置一个 2.2 μ F 陶瓷电容器。该 2.2 μ F 陶瓷电容器应尽量靠近 VCC 引脚。
- 最小引导电容器 C_B 建议为 0.1 μ F。需根据最小突发频率确定引导电容器的最小值。引导电容器应足够大，以便在最低突发频率期间保持自举电压。请参阅电气表中的引导漏电流。
- 信号接地和电源接地应单点连接。建议将电源接地连接到 LLC 输入大容量电容器的负端子。
- ISNS、BLK、LL、BW/OTP 的滤波电容器应尽量靠近引脚。
- FB 布线应尽量短
- 为 ISNS 电容器使用薄膜电容器或 C0G、NP0 陶瓷电容器，以实现低失真
- 在 VCCP 引脚上增加必要的滤波电容器，以过滤掉偏置绕组波形上的高峰值。
- 保持必要的高电压间隙和爬电距离。
- 如果 HV 引脚上需要 2kV HBM ESD 等级，则可以在 HV 引脚到接地之间放置一个 100pF 电容器，用于传递高达 2kV 的 HBM ESD。

8.4.2 布局示例

8.4.2.1 原理图

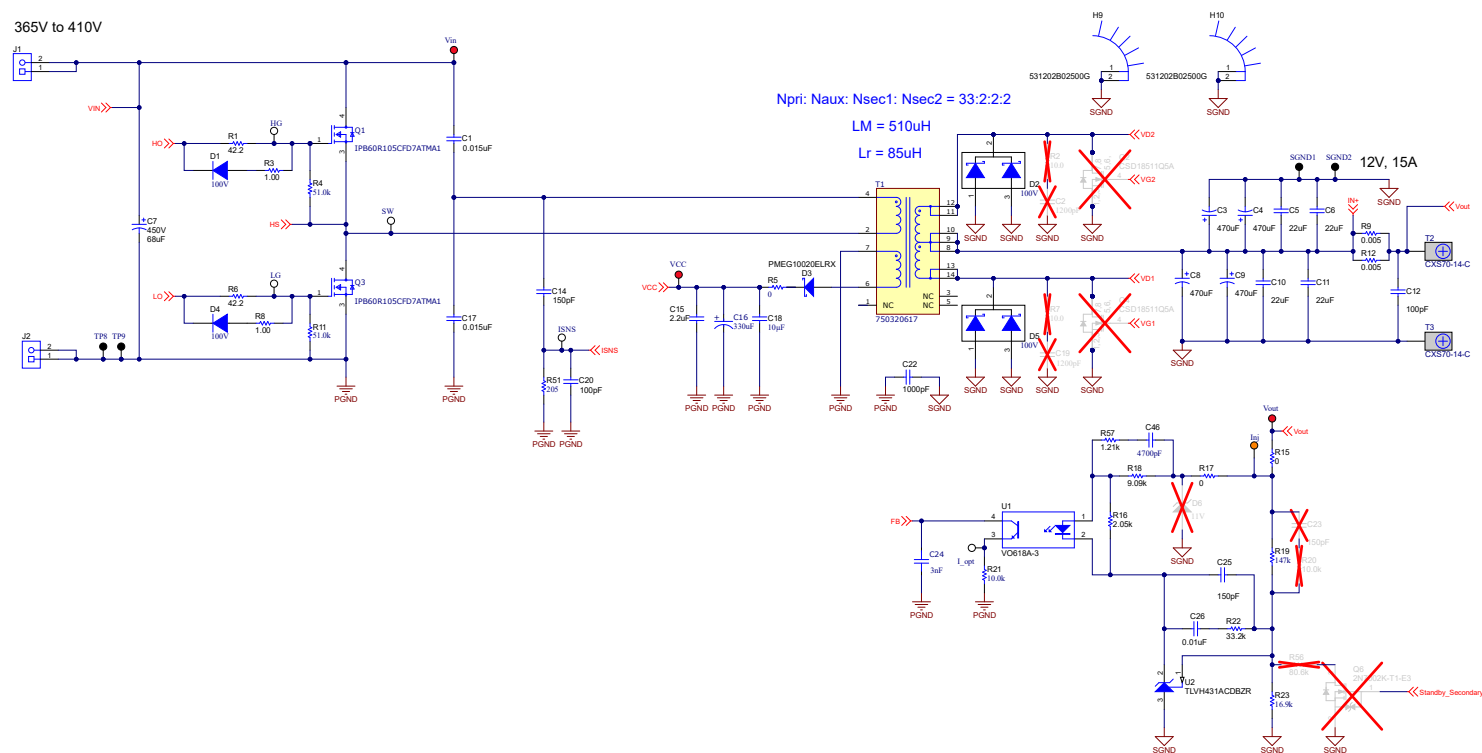


图 8-5. UCC25660EVM-064 功率级原理图

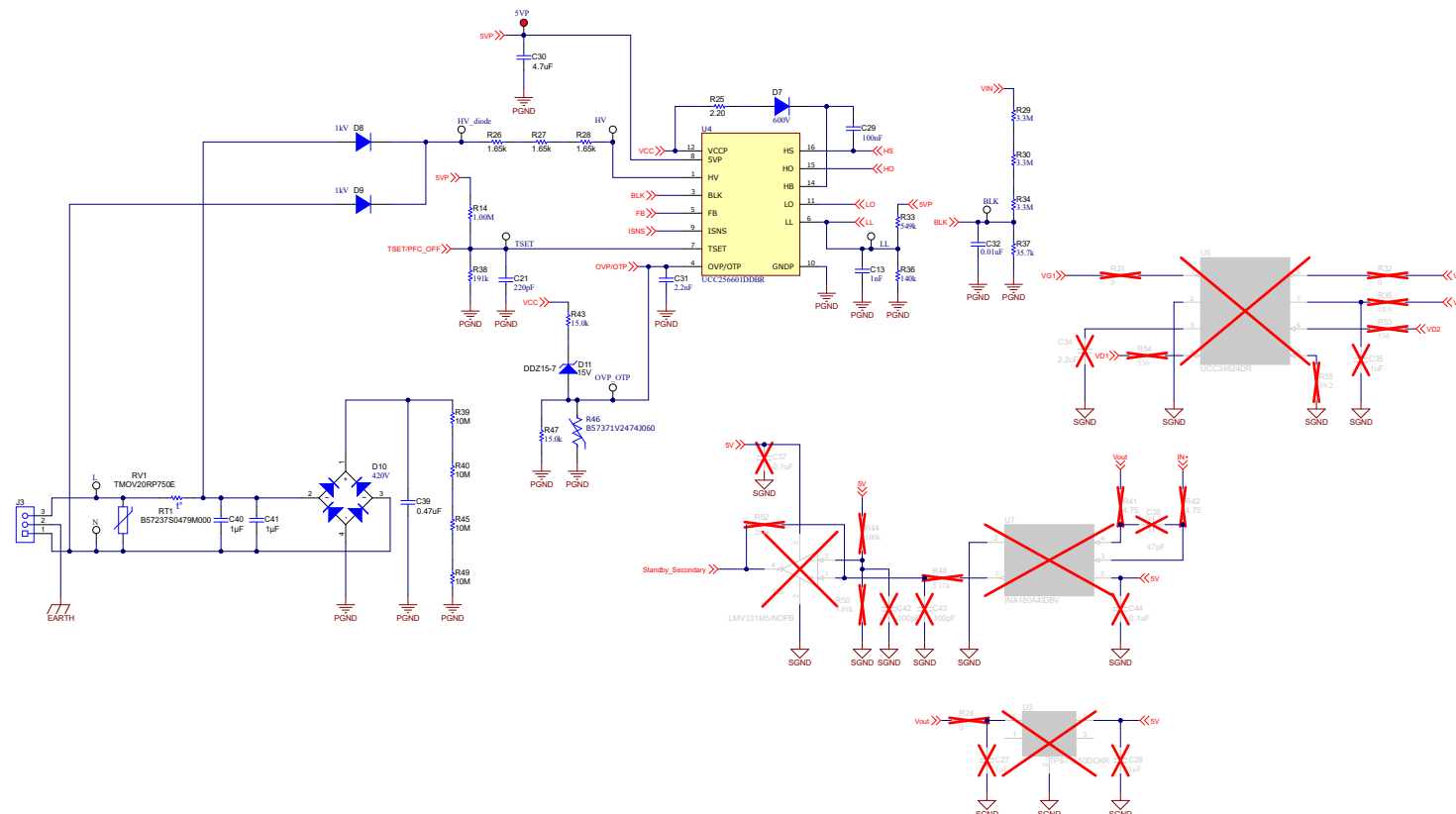


图 8-6. UCC25660EVM-064 控制原理图

8.4.2.2 原理图

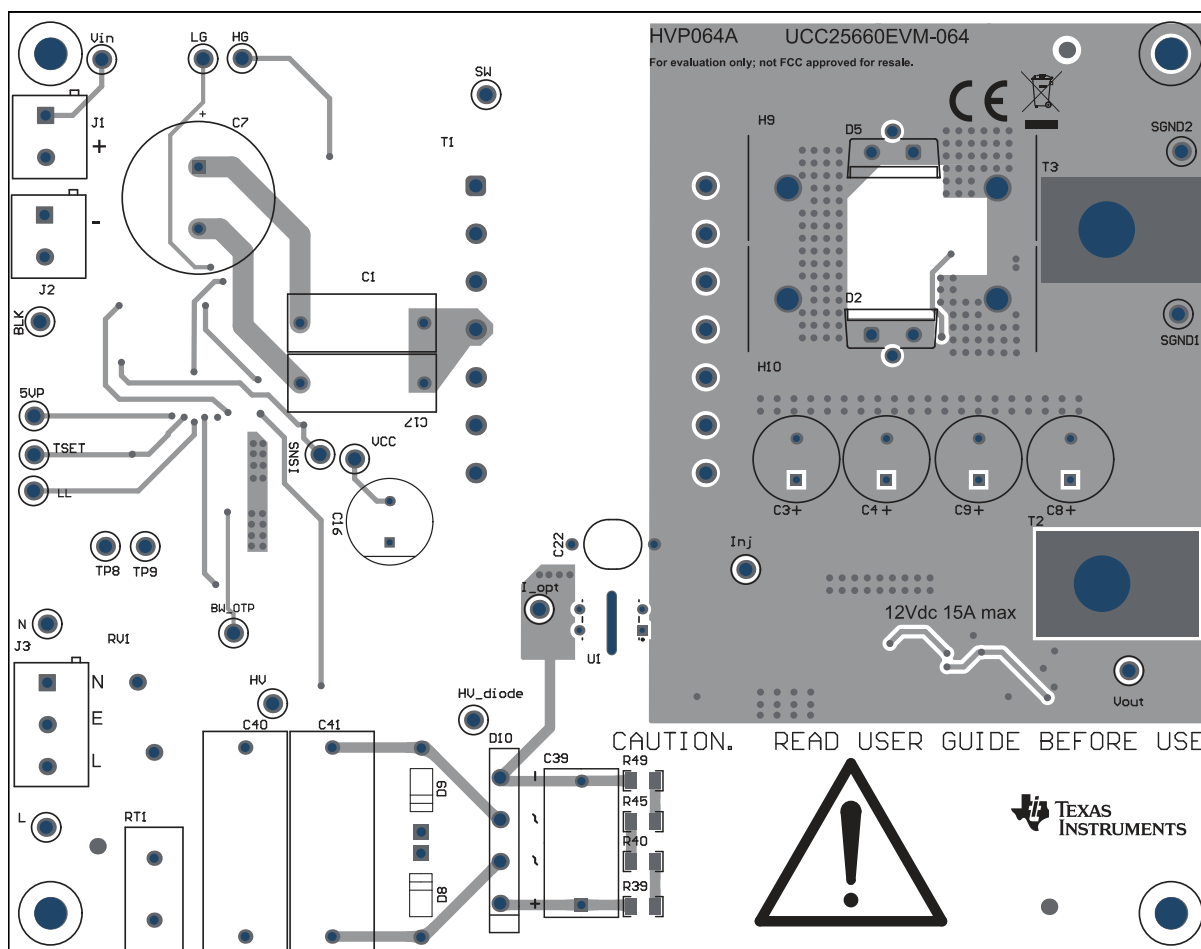


图 8-7. UCC25660EVM-064 (顶视图)

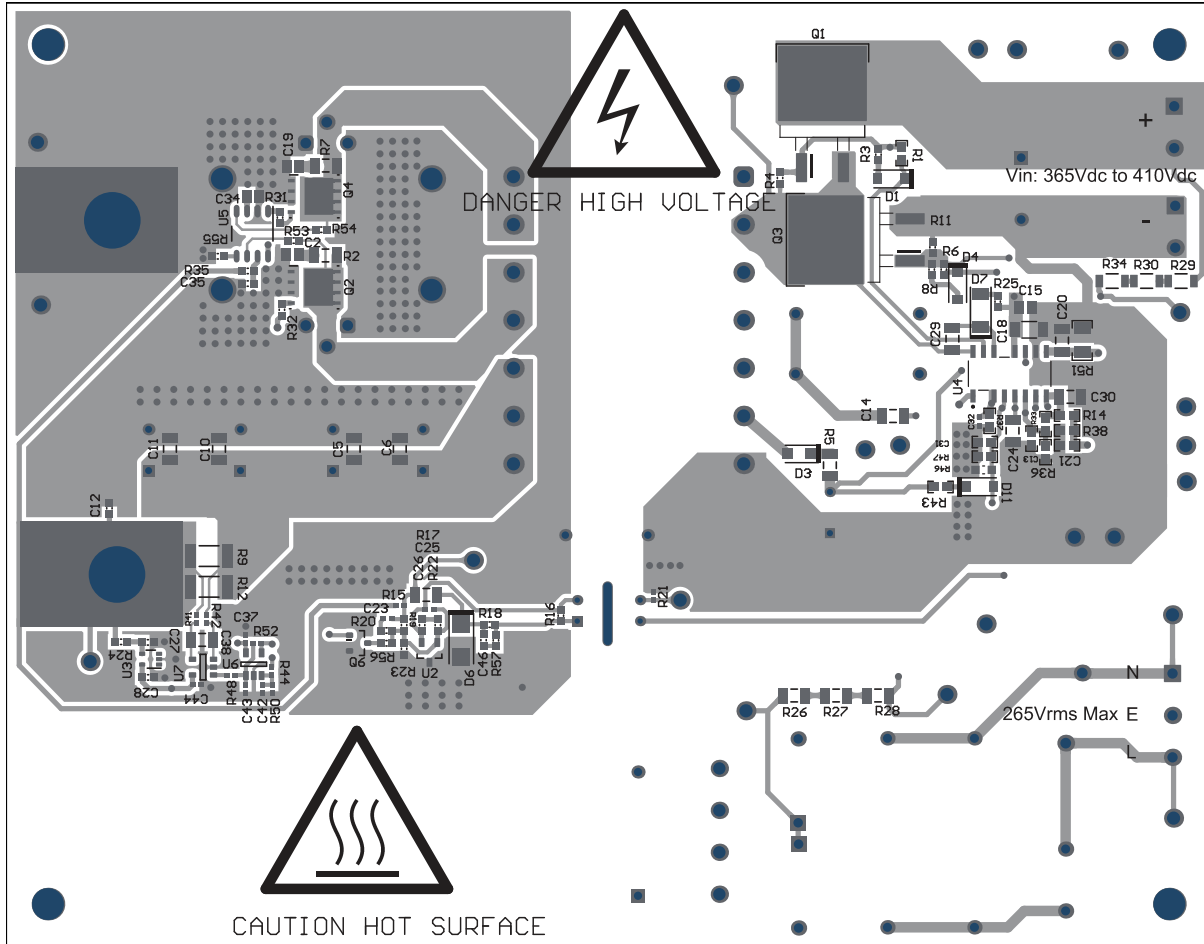


图 8-8. UCC25660EVM-064 (底视图)

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (November 2023) to Revision B (July 2024)	Page
• 添加了 UCC256602、UCC256603 和 UCC256604 可订购选项.....	1
• 向“器件比较”表中添加了 UCC256601、UCC256602、UCC256603 和 UCC256604 可订购选项.....	3
• 向规格表中添加了 UCC256601、UCC256602、UCC256603 和 UCC256604 可订购选项.....	5
Changes from Revision * (October 2023) to Revision A (December 2023)	Page
• 将销售状态从“预告信息”更改为“量产数据”.....	1

10 机械、包装和订购信息

下述页面包含机械、包装和订购信息。这些信息是所指定器件的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PUCC256601DDBR	Active	Preproduction	SOIC (DDB) 14	2500 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PUCC256601DDBR.A	Active	Preproduction	SOIC (DDB) 14	2500 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PUCC256601DDBR.B	Active	Preproduction	SOIC (DDB) 14	2500 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PUCC256602DDBR	Active	Preproduction	SOIC (DDB) 14	2500 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PUCC256602DDBR.A	Active	Preproduction	SOIC (DDB) 14	2500 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PUCC256602DDBR.B	Active	Preproduction	SOIC (DDB) 14	2500 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PUCC256603DDBR	Active	Preproduction	SOIC (DDB) 14	2500 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PUCC256603DDBR.A	Active	Preproduction	SOIC (DDB) 14	2500 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PUCC256603DDBR.B	Active	Preproduction	SOIC (DDB) 14	2500 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PUCC256604DDBR	Active	Preproduction	SOIC (DDB) 14	2500 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PUCC256604DDBR.A	Active	Preproduction	SOIC (DDB) 14	2500 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PUCC256604DDBR.B	Active	Preproduction	SOIC (DDB) 14	2500 LARGE T&R	-	Call TI	Call TI	-40 to 125	
UCC256601DDBR	Active	Production	SOIC (DDB) 14	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	UCC256601
UCC256601DDBR.A	Active	Production	SOIC (DDB) 14	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	UCC256601
UCC256601DDBR.B	Active	Production	SOIC (DDB) 14	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	UCC256601

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

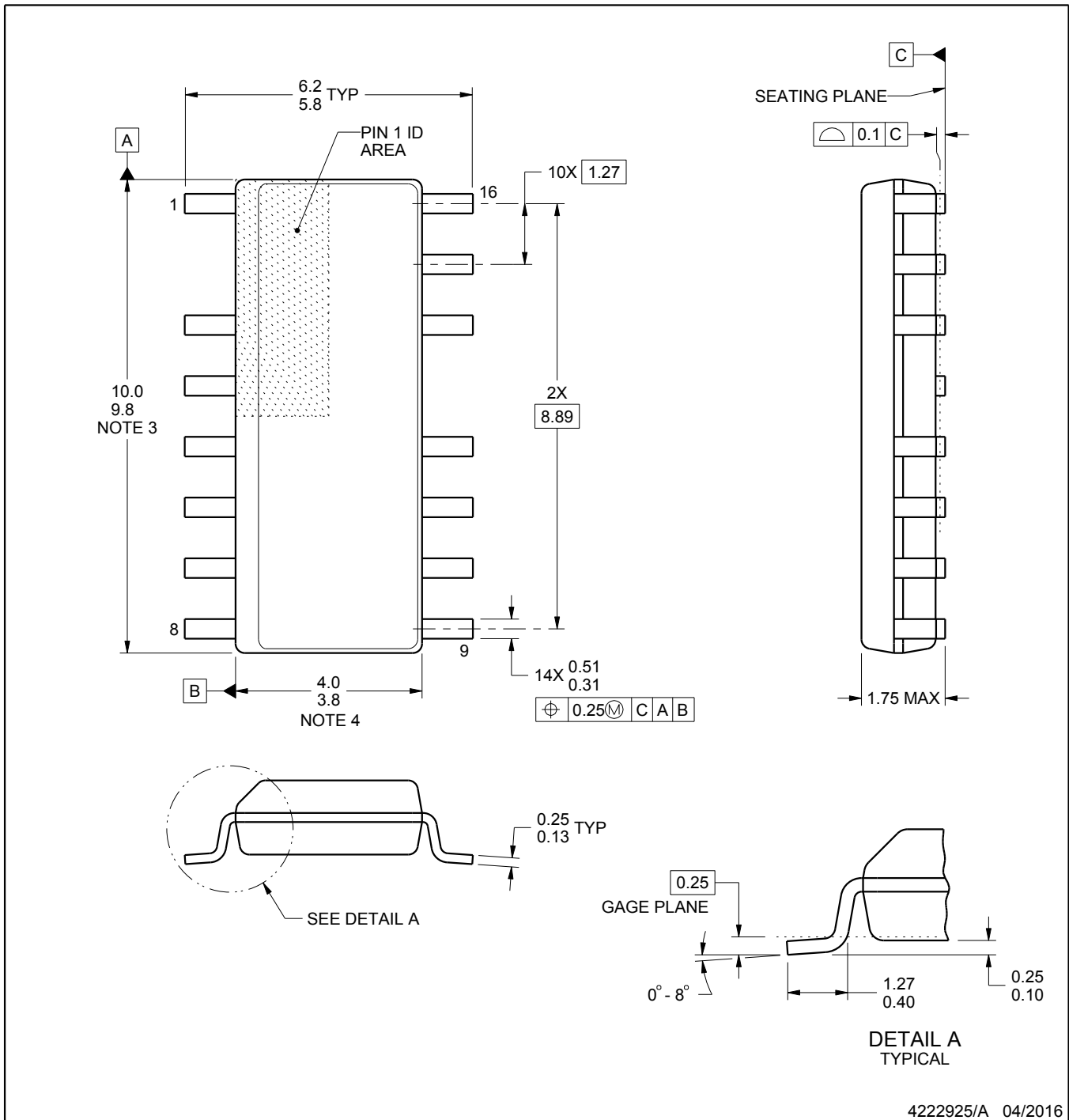
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



4222925/A 04/2016

NOTES:

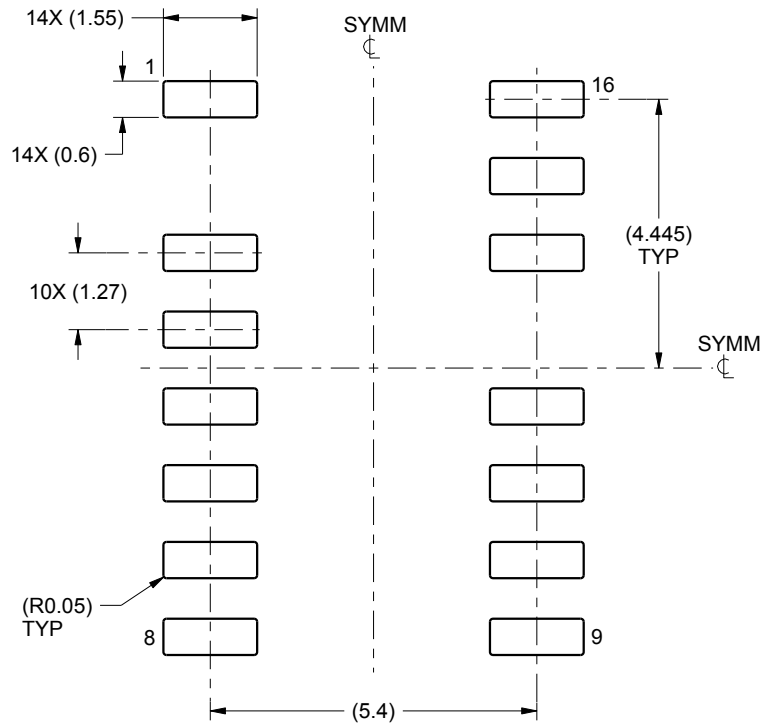
1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm per side.
5. Reference JEDEC registration MS-012, variation AC.

EXAMPLE BOARD LAYOUT

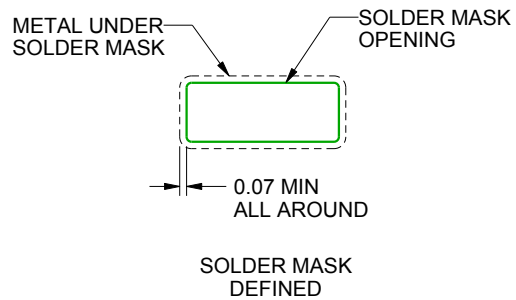
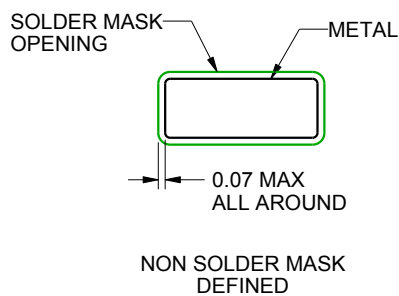
DDB0014A

SOIC - 1.75 mm max height

SOIC



LAND PATTERN EXAMPLE
SCALE:8X



SOLDER MASK DETAILS

4222925/A 04/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

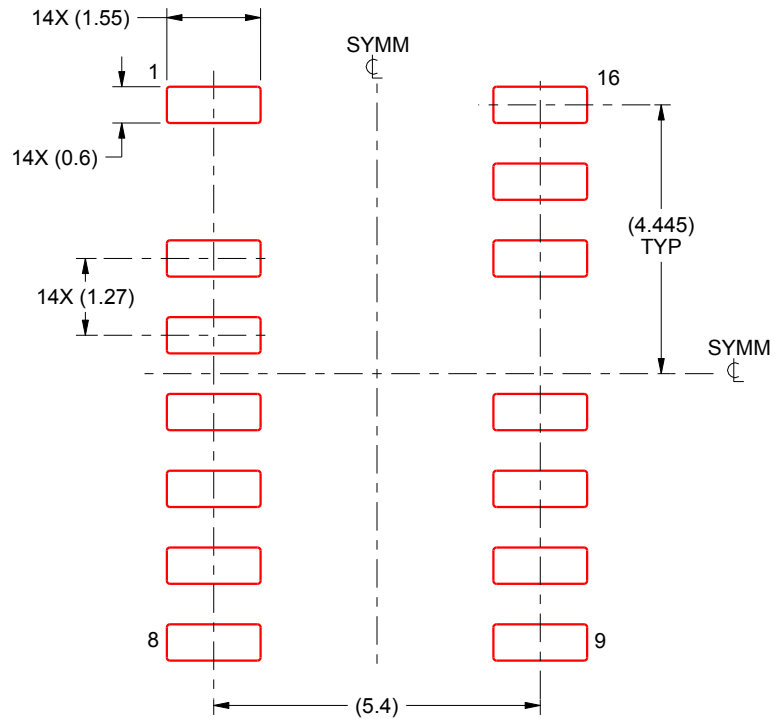
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DDB0014A

SOIC - 1.75 mm max height

SOIC



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X

4222925/A 04/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司