

TUSB1146-Q1 汽车类 DisplayPort™ 交替模式 USB Type-C® 源端 10Gbps 线性转接驱动器交叉点开关

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
 - 温度：-40°C 至 105°C，T_A
- USB Type-C® 交叉点开关支持
 - USB 3.2 + 2 条 DisplayPort™ 通道
 - 4 条 DisplayPort™ 通道
- 1 个 USB 3.2，高达 10Gbps
- VESA® DisplayPort™ 2.1，高达 10Gbps
- 支持 D_DFP 引脚分配 C、D 和 E
- USB DFP 接收器可选择自适应均衡或固定均衡。
- UFP 变送器上支持线性和限幅转接驱动器
- 限幅转接驱动器选项可同时提供 TX 电压摆幅和 TX 均衡控制
 - 4 级 TX 电压摆幅，从 800mVpp 一直到 1100mVpp
 - TX 预冲和去加重
- 超低功耗架构
- 高达 12dB 均衡 (5.0GHz)
- 对 DisplayPort™ 链路训练透明
- 可通过 GPIO 或 I²C 进行配置
- 支持热插拔
- 5mm x 7mm、0.5mm 间距 VQFN 封装

2 应用

- 后座娱乐系统
- 汽车音响主机
- 汽车信息娱乐系统与仪表盘

3 说明

TUSB1146-Q1 是一种基于 USB Type-C® 的 VESA® DisplayPort™ 交替模式转接驱动开关，支持高达 10Gbps 的 USB 3.2 数据传输速率和高达 10Gbps 的 DisplayPort™ 2.1 数据传输速率，适用于下行端口（主机）。该器件根据 USB Type-C® 上的 VESA® DisplayPort™ 交替模式标准，用于 C、D 和 E 配置。此线性转接驱动器与协议无关，并且还支持其他 USB Type-C® 交替模式接口，如 HDMI® 交替模式。

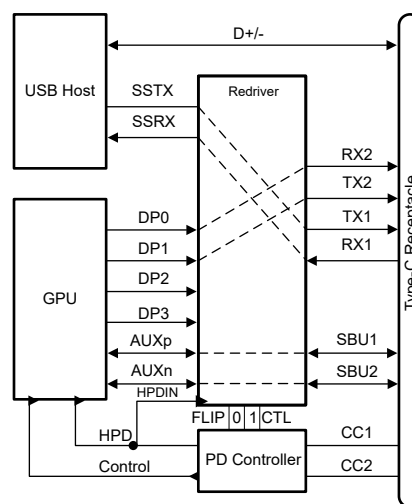
TUSB1146-Q1 还包含自适应接收器均衡 (AEQ) 功能，可以自动在 USB 器件和 TUSB1146-Q1 之间找到最佳 ISI 补偿设置。AEQ 可找到有助于改善 USB 主机和 USB 器件之间互操作性的理想设置。TUSB1146-Q1 由 3.3V 单电源供电运行，支持汽车级别 2 级温度范围。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
TUSB1146-Q1	RGF (VQFN, 40)	5mm × 7mm

(1) 有关所有可用封装，请参阅节 11。

(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



简化版原理图



内容

1 特性	1	6.5 编程.....	31
2 应用	1	7 寄存器映射	36
3 说明	1	7.1 TUSB1146-Q1 寄存器.....	36
4 引脚配置和功能	3	8 应用和实施	47
5 规格	5	8.1 应用信息.....	47
5.1 绝对最大额定值.....	5	8.2 典型应用.....	47
5.2 ESD 等级.....	5	8.3 系统示例.....	52
5.3 建议运行条件.....	5	8.4 电源相关建议.....	55
5.4 热性能信息.....	5	8.5 布局.....	55
5.5 电源特性.....	6	9 器件和文档支持	57
5.6 控制 I/O 直流电气特性.....	6	9.1 接收文档更新通知.....	57
5.7 USB 和 DP 电气特性.....	8	9.2 支持资源.....	57
5.8 时序要求.....	11	9.3 商标.....	57
5.9 开关特性.....	12	9.4 静电放电警告.....	57
5.10 典型特性.....	13	9.5 术语表.....	57
6 详细说明	21	10 修订历史记录	57
6.1 概述.....	21	11 机械、封装和可订购信息	57
6.2 功能方框图.....	22	11.1 卷带包装信息.....	58
6.3 特性说明.....	23	11.2 机械数据.....	60
6.4 器件功能模式.....	24		

4 引脚配置和功能

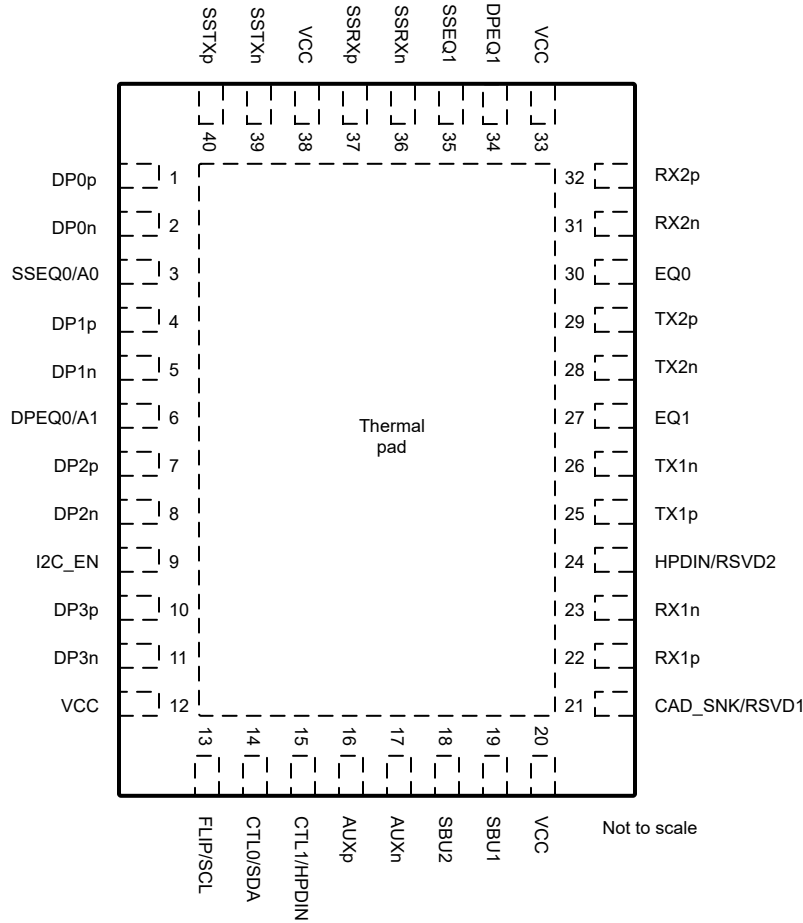


图 4-1. TUSB1146-Q1 RGF 封装，40 引脚 VQFN (顶视图)

表 4-1. TUSB1146-Q1 引脚功能

引脚		I/O	说明
名称	编号		
DP0p	1	差分输入	DisplayPort 通道 0 的 DP 差分正输入。
DP0n	2	差分输入	DisplayPort 通道 0 的 DP 差分负输入。
DP1p	4	差分输入	DisplayPort 通道 1 的 DP 差分正输入。
DP1n	5	差分输入	DisplayPort 通道 1 的 DP 差分负输入。
DP2p	7	差分输入	DisplayPort 通道 2 的 DP 差分正输入。
DP2n	8	差分输入	DisplayPort 通道 2 的 DP 差分负输入。
DP3p	10	差分输入	DisplayPort 通道 3 的 DP 差分正输入。
DP3n	11	差分输入	DisplayPort 通道 3 的 DP 差分负输入。
RX1n	23	差分输入/输出	DisplayPort 的差分负输出或 USB 3.2 下行端口的差分负输入。
RX1p	22	差分输入/输出	DisplayPort 的差分正输出或 USB 3.2 下行端口的差分正输入。
TX1n	26	差分输出	DisplayPort 或 USB 3.2 下行端口的差分负输出。
TX1p	25	差分输出	DisplayPort 或 USB 3.2 下行端口的差分正输出。
TX2p	29	差分输出	DisplayPort 或 USB 3.2 下行端口的差分正输出。
TX2n	28	差分输出	DisplayPort 或 USB 3.2 下行端口的差分负输出。

表 4-1. TUSB1146-Q1 引脚功能 (续)

引脚		I/O	说明
名称	编号		
RX2p	32	差分输入/输出	DisplayPort 的差分正输出或 USB 3.2 下行端口的差分正输入。
RX2n	31	差分输入/输出	DisplayPort 的差分负输出或 USB 3.2 下行端口的差分负输入。
SSTXp	40	差分输入	USB 3.2 上行端口的差分正输入。
SSTXn	39	差分输入	USB 3.2 上行端口的差分负输入。
SSRXp	37	差分输出	USB 3.2 上行端口的差分正输出。
SSRXn	36	差分输出	USB 3.2 上行端口的差分负输出。
EQ1	27	四电平输入	使用 USB 时, 此引脚与 EQ0 一起为下行 RX1 和 RX2 设置 USB 接收器均衡器增益。有关均衡设置的详细信息, 请参阅表 6-7。
EQ0	30	四电平输入	使用 USB 时, 此引脚与 EQ1 一起为下行 RX1 和 RX2 设置 USB 接收器均衡器增益。有关均衡设置的详细信息, 请参阅表 6-7。
CAD_SNK/RSVD1 ⁽¹⁾	21	I/O (PD)	当 I2C_EN != 0 时, 此引脚被保留。不使用时保持开路。当 I2C_EN = 0 时, 此引脚为 CAD_SNK (L = 启用 AUX 监测, H = 禁用 AUX 监测且所有通道均处于活动状态)。
HPDIN/RSVD2 ⁽¹⁾	24	I/O (PD)	当 I2C_EN != 0 时, 此引脚被保留。不使用时保持开路。当 I2C_EN = 0 时, 此引脚是从 DisplayPort 接收端接收的热插拔检测输入。当 HPDIN 处于低电平的时间超过 2ms 时, 所有 DisplayPort 通道将被禁用, 而 AUX 至 SBU 开关将保持闭合状态。
I2C_EN	9	四电平输入	I ² C 编程模式或 GPIO 编程选择。 0 = GPIO 模式 (禁用 I ² C) 且禁用自适应 EQ。 R = TI 测试模式 (I ² C 在 3.3V 下启用) F = I ² C 在 1.8V 下启用 (当 EQ0 = 0 且 EQ1 = 0 时)。否则为 GPIO 模式 (禁用 I ² C) 且禁用自适应 EQ。 1 = I ² C 在 3.3V 下启用。
SBU1	19	I/O, CMOS	SBU1。TI 建议将此引脚直流耦合到 Type-C 插座上的 SBU1 引脚。还建议把一个 2M Ω 电阻器接地。
SBU2	18	I/O, CMOS	SBU2。TI 建议将此引脚直流耦合到 Type-C 插座上的 SBU2 引脚。还建议把一个 2M Ω 电阻器接地。
AUXp	16	I/O, CMOS	AUXp。DisplayPort AUX 正 I/O 通过交流耦合电容器连接到 DisplayPort 源端。除了交流耦合电容器外, 此引脚还需要一个 100k 接地电阻。此引脚与 AUXN 一起由 TUSB1146-Q1 用于 AUX 监测, 并且根据 Type-C 的方向路由到 SBU1/2。
AUXn	17	I/O, CMOS	AUXn。DisplayPort AUX 负 I/O 通过交流耦合电容器连接到 DisplayPort 源端。除了交流耦合电容器外, 此引脚还需要一个 100k 接 VCC (3.3V) 电阻。此引脚与 AUXP 一起由 TUSB1146-Q1 用于 AUX 监测, 并且根据 Type-C 的方向路由到 SBU1/2。
DPEQ1	34	四电平输入	DisplayPort 接收器 EQ。该引脚与 DPEQ0 一起选择 DisplayPort 接收器均衡器增益。有关均衡设置的详细信息, 请参阅表 6-9。
DPEQ0/A1	6	四电平输入	DisplayPort 接收器 EQ。该引脚与 DPEQ1 一起选择 DisplayPort 接收器均衡器增益。当 I2C_EN 不为“0”时, 该引脚还设置 TUSB1146-Q1 I ² C 地址。有关均衡设置的详细信息, 请参阅表 6-9。
SSEQ1	35	四电平输入	与 SSEQ0 一起设置上游 SSTXP/N 的 USB 接收器均衡器增益。有关均衡设置的详细信息, 请参阅表 6-8。
SSEQ0/A0	3	四电平输入	与 SSEQ1 一起设置上游 SSTXP/N 的 USB 接收器均衡器增益。当 I2C_EN 不为“0”时, 该引脚还设置 TUSB1146-Q1 I ² C 地址。有关均衡设置的详细信息, 请参阅表 6-8。
FLIP/SCL	13	两电平输入	当 I2C_EN = 0 时, 此引脚为翻转控制引脚, 否则此引脚为 I ² C 时钟引脚。当用于 I ² C 时钟时, 将引脚上拉至 I ² C 控制器的 VCC I ² C 电源。
CTL0/SDA	14	两电平输入	当 I2C_EN = 0 时, 此引脚为 USB3 开关控制引脚, 否则此引脚为 I ² C 数据引脚。当用于 I ² C 数据时, 将引脚上拉至 I ² C 控制器的 VCC I ² C 电源。
CTL1/HPDIN	15	两电平输入 (失效防护) (PD)	DP 交替模式开关控制引脚。当 I2C_EN = 0 时, 此引脚可以启用或禁用 DisplayPort 功能。否则, 当 I2C_EN 不为“0”时, 通过 I ² C 寄存器启用和禁用 DisplayPort 功能。 L = 禁用 DisplayPort。 H = 启用 DisplayPort。 当 I2C_EN 不为“0”时, 此引脚是从 DisplayPort 接收端接收的热插拔检测输入。当该 HPDIN 处于低电平的时间超过 2ms 时, 所有 DisplayPort 通道将被禁用, 且 AUX 至 SBU 开关将保持闭合状态。
VCC	12、20、33、38	P	3.3V 电源
散热焊盘		G	接地

(1) 不是失效防护 I/O。在移除 VCC 时主动将引脚驱动为高电平会导致 VCC 引脚上出现漏电压。

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) (1)

		最小值	最大值	单位
电源电压范围	V _{CC}	-0.3	4	V
任一输入或输出引脚上的电压范围	正负输入之间的差分电压	-2.5	2.5	V
	差分输入的电压	-0.5	4	V
	CMOS 输入	-0.5	4	V
最大结温, T _J		-40	125	°C
贮存温度, T _{stg}		-65	150	°C

(1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用,器件可能不会完全正常运行,这可能影响器件的可靠性、功能和性能并缩短器件寿命。

5.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 AEC Q100-002(1), 所有引脚	±2000	V
		充电器件模型 (CDM), 符合 AEC Q100-011, 所有引脚	±1500	

(1) AEC Q100-002 指示必须按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

		最小值	标称值	最大值	单位
V _{CC}	主电源	3.0	3.3	3.6	V
	主电源斜坡要求	0.1		50	ms
V _(I2C)	在 SDA 和 SCL 上将外部电阻拉升到的电源	1.7		3.6	V
V _(PSN)	V _{CC} 引脚上的电源噪声 (小于 4MHz)			100	mV
T _A	自然通风条件下的工作温度范围	-40		105	°C
T _{PCB}	PCB 温度 (距离器件 1mm)	-40		112	°C

5.4 热性能信息

热指标(1)		器件		单位
		RGF (VQFN)		
		40 引脚		
R _{θJA}	结至环境热阻	29.4		°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	18.9		°C/W
R _{θJB}	结至电路板热阻	11.0		°C/W
ψ _{JT}	结至顶部特征参数	0.3		°C/W
ψ _{JB}	结至电路板特征参数	10.9		°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	3.6		°C/W

(1) 有关新旧热指标的更多信息, 请参阅[半导体和 IC 封装热指标](#)应用手册。

5.5 电源特性

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$P_{CC(ACTIVE-USB)}$	平均有功功率 仅 USB	链路处于 U0 ; EQ 控制引脚 = NC ; PRBS7 码型 ; $V_{ID} = 1000mV_{PP}$; LINR_L3 ; CTL1 = L ; CTL0 = H		270		mW
$P_{CC(ACTIVE-USB-DP1)}$	平均有功功率 USB + 2 通道 DP	链路处于 U0 ; EQ 控制引脚 = NC ; PRBS7 码型 ; $V_{ID} = 1000mV_{PP}$; LINR_L3 ; CTL1 = H ; CTL0 = H		520		mW
$P_{CC(ACTIVE-4DP)}$	平均有功功率 仅 4 通道 DP	四个以 10Gbps 运行的活动 DP 通道 ; PRBS7 码型 ; CTL1 = H ; CTL0 = L ; LINR_L3 ;		500		mW
$P_{CC(NC-USB)}$	无连接时的平均功率	无 USB3 器件连接至 TXP/TXN ; CTL1 = L ; CTL0 = H ;		1.7		mW
$P_{CC(U2U3)}$	U2/U3 中的平均功率	链路处于 U2 或 U3 ; 仅 USB 模式 ; CTL1 = L ; CTL0 = H ;		2.0		mW
$P_{CC(HPDL0W-4DP)}$	当 HPDIN = L 时仅 4 通道 DP 模式的功率	CTL1 = H ; CTL0 = L ; HPDIN = L ;		0.475		mW
$P_{CC(DISABLED-I2C)}$	I ² C 模式下器件禁用功率	I2C_EN != 0 ; HPDIN = L ; CTLSEL = 0x0 ;		0.122		mW
$P_{CC(DISABLED)}$	器件禁用功率	CTL1 = L ; CTL0 = L ; I2C_EN = 0 ; HPDIN = L ;		0.110		mW

5.6 控制 I/O 直流电气特性

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
4 电平输入						
I_{IH}	高电平输入电流	$V_{CC} = 3.6V ; V_{IN} = 3.6V$	20		60	μA
I_{IL}	低电平输入电流	$V_{CC} = 3.6V ; V_{IN} = 0V$	-100		-40	μA
四电平 V_{TH}	阈值 0/R	$V_{CC} = 3.3V$		0.55		V
四电平 V_{TH}	阈值 R/悬空	$V_{CC} = 3.3V$		1.65		V
四电平 V_{TH}	阈值悬空/1	$V_{CC} = 3.3V$		2.7		V
R_{PU}	内部上拉电阻			48		k Ω
R_{PD}	内部下拉电阻			98		k Ω
2 态 CMOS 输入 (CTL0、CTL1、FLIP)。CTL0 和 FLIP 采用失效防护机制。						
V_{IH}	高电平输入电压	$V_{CC} = 3.0V$	2		3.6	V
V_{IL}	低电平输入电压	$V_{CC} = 3.6V$	0		0.8	V
R_{PD}	HPDIN、CADSNK 的内部下拉电阻		300	500	600	k Ω
R_{PD}	CTL1 的内部下拉电阻		300	400	600	k Ω
I_{IH_CTL1}	CTL1 引脚的高电平输入电流	$V_{IN} = 3.6V$	-12		12	μA
I_{IL_CTL1}	CTL1 引脚的低电平输入电流	$V_{IN} = GND , V_{CC} = 3.6V$	-1		1	μA
$I_{IH_HPD_CAD}$	HPDIN、CADSNK 的高电平输入电流	$V_{IN} = 3.6V$	-11		11	μA
$I_{IL_HPD_CAD}$	HPDIN、CADSNK 的低电平输入电流	$V_{IN} = GND , V_{CC} = 3.6V$	-1		1	μA
$I_{IH_CTL0_FLIP}$	CTL0 和 FLIP 的高电平输入电流	$V_{IN} = 3.6V ; I2C_EN = 0$	-1		2	μA
$I_{IL_CTL0_FLIP}$	CTL0 和 FLIP 的低电平输入电流	$V_{IN} = GND , V_{CC} = 3.6V ; I2C_EN = 0 ;$	-1		1	μA
I²C 控制引脚 (SCL、SDA)						
V_{IH_3p3V}	配置为 3.3V I ² C 电平时的高电平输入电压	I2C_EN = 1	2.0		3.6	V
V_{IL_3p3V}	配置为 3.3V I ² C 电平时的低电平输入电压	I2C_EN = 1	0		0.8	V
V_{IH_1p8V}	配置为 1.8V I ² C 电平时的高电平输入电压	I2C_EN = F	1.2			V
V_{IL_1p8V}	配置为 1.8V I ² C 电平时的低电平输入电压	I2C_EN = F	0		0.6	V
V_{OL}	低电平输出电压	I2C_EN = 0 ; $I_{OL} = 6mA$	0		0.4	V
I_{OL}	低电平输出电流	I2C_EN = 0 ; $V_{OL} = 0.4V$	20			mA

在自然通风条件下的工作温度范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$I_{I(I2C)}$	输入电流	$0.1 \times V_{(I2C)} < \text{输入电压} < 3.3V$	-1		1	μA
$C_{I(I2C)}$	输入电容				10	pF
$C_{(I2C_FM+_BUS)}$	FM+ (1MHz) 的 I ² C 总线电容				150	pF
$C_{(I2C_FM_BUS)}$	FM (400kHz) 的 I ² C 总线电容				150	pF
$R_{(EXT_I2C_FM+)}$	在 FM+ (1MHz) 下运行时 SDA 和 SCL 二者之上的外部电阻	$C_{(I2C_FM+_BUS)} = 150pF$	620	820	910	Ω
$R_{(EXT_I2C_FM)}$	在 FM (400kHz) 下运行时 SDA 和 SCL 二者之上的外部电阻	$C_{(I2C_FM_BUS)} = 150pF$	620	1500	2200	Ω

5.7 USB 和 DP 电气特性

在自然通风条件下的工作温度范围和电压范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
USB Gen 2 差分接收器 (RX1p/n、RX2p/n、SSTXp/n)						
$V_{(RX-DIFF-PP)}$	输入差分峰峰值电压摆幅线性动态范围	通过基准通道在 CTLE 后测得的交流耦合差分峰峰值信号		1200		mVppd
$V_{(RX-DC-CM)}$	接收器中的共模电压偏置 (直流)			0		V
$V_{RX_CM-INST}$	以下工作状态下的最大瞬时 RX 直流共模电压变化: 关断切换至导通、禁用切换至断开、U3 切换至断开。	在 200k Ω 负载下交流耦合电容器的非转接驱动器侧测量。	-500		1000	mV
$V_{RX_CM-INST}$	以下工作状态下的最大瞬时 RX 直流共模电压变化: 断开切换至 U0、U0 切换至 U3、U3 切换至 U0。	在 50 Ω 负载下交流耦合电容器的非转接驱动器侧测量。	-300		1000	mV
$R_{(RX-DIFF-DC)}$	差分输入阻抗 (直流)	在 TXP/TXN 上检测到 USB3 器件后存在	72	90	120	Ω
$R_{(RX-CM-DC)}$	接收器直流共模阻抗	在 TXP/TXN 上检测到 USB3 器件后存在	18		30	Ω
$Z_{(RX-HIGH-IMP-DC-POS)}$	禁用具有终端时的共模输入阻抗 (直流)	在 TXP/TXN 上未检测到 USB3 器件时存在。在相对于 GND 的 0V 至 500mV 范围内测得。	25			k Ω
$V_{(SIGNAL-DET-DIFF-PP)}$	输入差分峰峰值信号检测置位电平	在 10Gbps 下, 无输入损耗, PRBS7 码型		90		mVppd
$V_{(RX-IDLE-DET-DIFF-PP)}$	输入差分峰峰值信号检测置为无效电平	在 10Gbps 下, 无输入损耗, PRBS7 码型		70		mVppd
$V_{(RX-LFPS-DET-DIFF-PP)}$	低频率周期性信令 (LFPS) 检测阈值	VCC = 3.3V; 25°C \leq T _A \leq 105°C; 在 25MHz 和 300mVppd VIN 下进行测试; 低于最小值时进行静噪	100		300	mVppd
$V_{(RX-CM-AC-P)}$	峰值 RX 交流共模电压	在封装引脚处测得			150	mVppd
$R_L(RX-DIFF)$	差分回波损耗	90 Ω 下 50MHz 至 1.25GHz;		-19		dB
$R_L(RX-DIFF)$	差分回波损耗	90 Ω 下 5GHz;		-7		dB
$R_L(RX-CM)$	共模回波损耗	90 Ω 下 50MHz 至 5GHz;		-7		dB
E_Q_SSTX0	100MHz 下 SSTX 接收器均衡	FLIPSEL = 0; SSEQ_SEL = 0;		1.8		dB
E_Q_SSTX0	100MHz 下 SSTX 接收器均衡	FLIPSEL = 1; SSEQ_SEL = 0;		2.1		dB
E_Q_SSTX15	100MHz 下 SSTX 接收器均衡	FLIPSEL = 0; SSEQ_SEL = 15;		3.6		dB
E_Q_SSTX15	100MHz 下 SSTX 接收器均衡	FLIPSEL = 1; SSEQ_SEL = 15;		4.0		dB
E_Q_SSTX15	2.5GHz 下 SSTX 接收器均衡	FLIPSEL = 0; SSEQ_SEL = 15;		12.0		dB
E_Q_SSTX15	2.5GHz 下 SSTX 接收器均衡	FLIPSEL = 1; SSEQ_SEL = 15;		12.2		dB
E_Q_SSTX15	5GHz 下 SSTX 接收器均衡	FLIPSEL = 0; SSEQ_SEL = 15;		14.5		dB
E_Q_SSTX15	5GHz 下 SSTX 接收器均衡	FLIPSEL = 1; SSEQ_SEL = 15;		14.5		dB
E_Q_RX0	100MHz 下 RX1 接收器均衡	FLIPSEL = 0; EQ1_SEL = 0;		1.7		dB
E_Q_RX15	100MHz 下 RX1 接收器均衡	FLIPSEL = 0; EQ1_SEL = 15;		3.5		dB
E_Q_RX15	2.5GHz 下 RX1 接收器均衡	FLIPSEL = 0; EQ1_SEL = 15;		11.6		dB
E_Q_RX15	5GHz 下 RX1 接收器均衡	FLIPSEL = 0; EQ1_SEL = 15;		14.1		dB
E_Q_RX0	100MHz 下 RX2 接收器均衡	FLIPSEL = 1; EQ2_SEL = 0;		2.0		dB
E_Q_RX15	100MHz 下 RX2 接收器均衡	FLIPSEL = 1; EQ2_SEL = 15;		3.8		dB
E_Q_RX15	2.5GHz 下 RX2 接收器均衡	FLIPSEL = 1; EQ2_SEL = 15;		11.4		dB
E_Q_RX15	5GHz 下 RX2 接收器均衡	FLIPSEL = 1; EQ2_SEL = 15;		13.4		dB
$C_{AC-USB1}$	SSTX 上必要的外部交流耦合电容器		75		265	nF
$C_{AC-USB2}$	RX1 和 RX2 上可选的外部交流耦合电容器。		297		363	nF
USB Gen 2 差分变选器 (TX1p/n、TX2p/n、SSRXp/n)						
$V_{TX(DIFF-PP)}$	发送器动态差分电压摆幅范围。			1200		mVppd
$V_{TX(RCV-DETECT)}$	接收器检测期间允许的电压变化量	T _A = 25°C 时;			600	mV

在自然通风条件下的工作温度范围和电压范围内测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位	
V _{TX-CM-INST}	以下工作状态下的最大瞬时 TX 直流共模电压变化：关断切换至导通、导通切换至关断，禁用切换至断开、U3 切换至断开。	在 200kΩ 负载下交流耦合电容器的非转接驱动器侧单端测量。	-500	1000	mV	
V _{TX-CM-INST}	以下工作状态下的最大瞬时 TX 直流共模电压变化：断开切换至 U0、U0 切换至 U2/U3、U2/U3 切换至 U0。	在 50Ω 负载下交流耦合电容器的非转接驱动器侧单端测量。	-300	1000	mV	
V _{TX(CM-IDLE-DELTA)}	处于 U2/U3 且未主动发送 LFPS 时的发送器空闲共模电压变化		-300	600	mV	
V _{TX(DC-CM)}	发送器中的共模电压偏置 (直流)		0.5	1.1	V	
V _{TX(CM-AC-PP-ACTIVE)}	TX 交流共模电压有源	T _{xp} + T _{xn} 在时间和振幅上的最大不匹配		100	mVpp	
V _{TX(IDLE-DIFF-AC-PP)}	交流电气空闲差分峰值输出电压	在高通滤波器 (HPF) 之后的封装引脚上，移除直流量；HPF = 1/LPF；在 RX 端子上不施加交流或直流信号；	0	10	mV	
V _{TX(IDLE-DIFF-DC)}	直流电气空闲差分输出电压	在低通滤波器 (LPF) 之后的封装引脚处，移除交流元件；LPF = 1/HPF；在 RX 端子上不施加交流或直流信号；	0	14	mV	
V _{TX(CM-DC-ACTIVE-IDLE-DELTA)}	U1 和 U0 之间的绝对直流共模电压	在封装引脚处		200	mV	
R _{TX(DIFF)}	驱动器的差分阻抗		72	90	120	Ω
R _{TX(CM)}	驱动器的共模阻抗	在 0V 至 500mV 范围内相对于交流地测得	18		30	Ω
V _{SSRX-LIMITED-VODL0}	配置为限幅转接驱动器 and LINR_L0 时的 SSRX 差分峰峰值电压	TX_PRESHOOT_EN = 0； TX_DEEMPHASIS_EN = 0；		725		mVppd
V _{SSRX-LIMITED-VODL1}	配置为限幅转接驱动器 and LINR_L1 时的 SSRX 差分峰峰值电压	TX_PRESHOOT_EN = 0； TX_DEEMPHASIS_EN = 0；		850		mVppd
V _{SSRX-LIMITED-VODL2}	配置为限幅转接驱动器 and LINR_L2 时的 SSRX 差分峰峰值电压	TX_PRESHOOT_EN = 0； TX_DEEMPHASIS_EN = 0；		1000		mVppd
V _{SSRX-LIMITED-VODL3}	配置为限幅转接驱动器 and LINR_L3 时的 SSRX 差分峰峰值电压	TX_PRESHOOT_EN = 0； TX_DEEMPHASIS_EN = 0；		1100		mVppd
V _{SSRX-DE-RATIO0}	配置为限幅转接驱动器并启用去加重时的 SSRX 去加重。	TX_PRESHOOT_EN = 0； TX_DEEMPHASIS_EN = 1； TX_DEEPHASIC = 2'b00； USB_SSRX_VOD = 2'b00 (LINR_L3)；		-1.5		dB
V _{SSRX-DE-RATIO1}	配置为限幅转接驱动器并启用去加重时的 SSRX 去加重。	TX_PRESHOOT_EN = 0； TX_DEEMPHASIS_EN = 1； TX_DEEPHASIC = 2'b01； USB_SSRX_VOD = 2'b00 (LINR_L3)；		-2.1		dB
V _{SSRX-DE-RATIO2}	配置为限幅转接驱动器并启用去加重时的 SSRX 去加重。	TX_PRESHOOT_EN = 0； TX_DEEMPHASIS_EN = 1； TX_DEEPHASIC = 2'b10； USB_SSRX_VOD = 2'b00 (LINR_L3)；		-3.2		dB
V _{SSRX-DE-RATIO3}	配置为限幅转接驱动器并启用去加重时的 SSRX 去加重。	TX_PRESHOOT_EN = 0； TX_DEEMPHASIS_EN = 1； TX_DEEPHASIC = 2'b11； USB_SSRX_VOD = 2'b00 (LINR_L3)；		-3.8		dB
V _{SSRX-PRESH-RATIO0}	配置为限幅转接驱动器并启用预冲时的 SSRX 预冲电平。	TX_PRESHOOT_EN = 1； TX_DEEMPHASIS_EN = 0； TX_PRESHOOT = 2'b00； USB_SSRX_VOD = 2'b00 (LINR_L3)；		1.5		dB
V _{SSRX-PRESH-RATIO1}	配置为限幅转接驱动器并启用预冲时的 SSRX 预冲电平。	TX_PRESHOOT_EN = 1； TX_DEEMPHASIS_EN = 0； TX_PRESHOOT = 2'b01； USB_SSRX_VOD = 2'b00 (LINR_L3)；		2.0		dB
V _{SSRX-PRESH-RATIO2}	配置为限幅转接驱动器并启用预冲时的 SSRX 预冲电平。	TX_PRESHOOT_EN = 1； TX_DEEMPHASIS_EN = 0； TX_PRESHOOT = 2'b10； USB_SSRX_VOD = 2'b00 (LINR_L3)；		2.3		dB

在自然通风条件下的工作温度范围和电压范围内测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$V_{SSRX-PRESH-RATIO3}$	配置为限幅转接驱动器并启用预冲时的 SSRX 预冲电平。	TX_PRESHOOT_EN = 1 ; TX_DEEMPHASIS_EN = 0 ; TX_PRESHOOT = 2'b11 ; USB_SSRX_VOD = 2'b00 (LINR_L3) ;		2.8		dB
$I_{TX(SHORT)}$	TX 短路电流	TX± 短路至 GND			40	mA
$R_{LTX(DIFF)}$	差分回波损耗	90 Ω 下 50MHz 至 1.25GHz		-20		dB
$R_{LTX(DIFF)}$	差分回波损耗	90 Ω 下 5GHz		-13		dB
$R_{LTX(CM)}$	共模回波损耗	90 Ω 下 50MHz 至 5GHz		-6.5		dB
$C_{TX-AC(COUPLING)}$	外部必要交流耦合电容器		75		265	nF
交流特性						
串扰	TX 和 RX 信号对之间的差分串扰	在 5GHz 下 ; EQ = 0 ;		-34		dB
$CP_{LF-LINRL0}$	LINR_L0 设置下的低频 - 1dB 压缩点。	在 100MHz 下 , 200mVpp < V_{ID} < 1200mVpp , EQ = 0		750		mVppd
$CP_{HF-LINRL0}$	LINR_L0 设置下的高频 - 1dB 压缩点。	在 5GHz 下 , 200mVpp < V_{ID} < 1200mVpp , EQ = 0		675		mVppd
$CP_{LF-LINRL1}$	LINR_L1 设置下的低频 - 1dB 压缩点。	在 100MHz 下 , 200mVpp < V_{ID} < 1200mVpp , EQ = 0		850		mVppd
$CP_{HF-LINRL1}$	LINR_L1 设置下的高频 - 1dB 压缩点。	在 5GHz 下 , 200mVpp < V_{ID} < 1200mVpp , EQ = 0		740		mVppd
$CP_{LF-LINRL2}$	LINR_L2 设置下的低频 - 1dB 压缩点。	在 100MHz 下 , 200mVpp < V_{ID} < 1200mVpp , EQ = 0		975		mVppd
$CP_{HF-LINRL2}$	LINR_L2 设置下的高频 - 1dB 压缩点。	在 5GHz 下 , 200mVpp < V_{ID} < 1200mVpp , EQ = 0		800		mVppd
$CP_{LF-LINRL3}$	LINR_L3 设置下的低频 - 1dB 压缩点。	在 100MHz 下 , 200mVpp < V_{ID} < 1200mVpp , EQ = 0		1050		mVppd
$CP_{HF-LINRL3}$	LINR_L3 设置下的高频 - 1dB 压缩点。	在 5GHz 下 , 200mVpp < V_{ID} < 1200mVpp , EQ = 0		775		mVppd
t_{TX_DJ}	TX 输出确定性残留抖动	V_{ID} = 1Vppd ; 最优 EQ 设置 ; 12 英寸前置信道 (5GHz 下 SDD21 = - 8.2dB) ; 1.6 英寸后置信道 (5GHz 下 SDD21 = - 1.8dB) ; PRBS7 ; 10Gbps 下 USB3		0.1		UI
t_{TX_DJ}	TX 输出确定性残留抖动	V_{ID} = 0.8Vppd ; 最优 EQ 设置 ; 12 英寸前置信道 (5GHz 下 SDD21 = - 8.2dB) ; 1.6 英寸后置信道 (5GHz 下 SDD21 = - 1.8dB) ; PRBS7 ; 10Gbps 下 DP		0.1		UI
DisplayPort 接收器 (DP[3:0]p/n)						
$V_{ID(PP)}$	峰峰值输入差分动态电压范围			1400		V
V_{IC}	输入共模电压		0.8	1.75	2	V
$V_{RX_CM-INST}$	以下工作状态下的最大瞬时 RX 直流共模电压变化 : 关断切换至导通、禁用切换至 4DP 低功耗、4DP 运行切换有效至禁用。(1)	在 200kΩ 负载下交流耦合电容器的非转接驱动器侧单端测量。	-1200		1000	mV
$V_{RX_CM-INST}$	以下工作状态下的最大瞬时 RX 直流共模电压变化 : 禁用切换至 4DP 运行 (D0)、D0 切换至 D3、D3 切换至 D0。	在 50Ω 负载下交流耦合电容器的非转接驱动器侧单端测量。	-500		1000	mV
d_R	数据速率				10	Gbps
$R_{(i)}$	输入终端电阻		72	90	110	Ω
$C_{(AC)}$	外部必要交流耦合电容器		75		265	nF
E_{Q_DP0}	100MHz 下 DP0 接收器均衡	FLIPSEL = 0 ; DP0EQ_SEL = 0 ;		-0.2		dB
E_{Q_DP15}	100MHz 下 DP0 接收器均衡	FLIPSEL = 0 ; DP0EQ_SEL = 15 ;		2.3		dB
E_{Q_DP0}	4.05GHz 下 DP0 接收器均衡	FLIPSEL = 0 ; DP0EQ_SEL = 0 ;		0.6		dB
E_{Q_DP15}	4.05GHz 下 DP0 接收器均衡	FLIPSEL = 0 ; DP0EQ_SEL = 15 ;		14.5		dB
E_{Q_DP15}	5GHz 下 DP0 接收器均衡	FLIPSEL = 0 ; DP0EQ_SEL = 15 ;		14.4		dB

在自然通风条件下的工作温度范围和电压范围内测得 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
DisplayPort 变送器 (TX1p/n、TX2p/n、RX1p/n、RX2p/n)					
$V_{TX-CM-INST}$	以下工作状态下的最大瞬时 TX 直流共模电压变化：禁用切换至 4DP 运行 (D0)、D0 切换至 D3、D3 切换至 D0。	在 50Ω 负载下交流耦合电容器的非转接驱动器侧测量。	-500	1000	mV
$V_{TX-CM-INST}$	以下工作状态下的最大瞬时 TX 直流共模电压变化：禁用切换至 4DP 低功耗、4DP 运行切换至禁用	在 200kΩ 负载下交流耦合电容器的非转接驱动器侧测量。	-1000	1000	mV
$V_{TX(DC-CM)}$	发送器中的共模电压偏置 (直流)	0.6		1	V
$R_{TX(DIFF)}$	驱动器的差分阻抗	72	90	120	Ω
AUXp 或 AUXn 和 SBU1 或 SBU2					
R_{ON}	输出导通电阻	$V_{CC} = 3.3V$; AUXp 的 $V_I = 0V$ 至 0.4V ; AUXn 的 $V_I = 2.7V$ 至 3.6V		6	Ω
ΔR_{ON}	对内导通电阻不匹配	$V_{CC} = 3.3V$; AUXp 的 $V_I = 0V$ 至 0.4V ; AUXn 的 $V_I = 2.7V$ 至 3.6V		1.0	Ω
$R_{ON(FLAT)}$	在相同 VCC 和温度下测得的导通电阻平坦度 (RON 最大值 - RON 最小值)	$V_{CC} = 3.3V$; AUXp 的 $V_I = 0V$ 至 0.4V ; AUXn 的 $V_I = 2.7V$ 至 3.6V		1.0	Ω
$V_{(AUXP_DC_CM)}$	AUXp 和 SBU1 的 AUX 通道直流共模电压。	$V_{CC} = 3.3V$;	0	0.4	V
$V_{(AUXN_DC_CM)}$	AUXn 和 SBU2 的 AUX 通道直流共模电压	$V_{CC} = 3.3V$;	2.7	3.6	V

(1) 通过在禁用 DPTX 终端之前禁用转接驱动器，可以最大限度地减少 GPU (DPTX) 观测到的瞬时共模偏移。

5.8 时序要求

			最小值	标称值	最大值	单位
USB3.2						
$t_{IDLEEntry}$	从 U0 到电气空闲的延迟	请参阅 图 6-4		10		ns
$t_{IDLEExit_U1}$	U1 退出时间：电气空闲中断到传输 LFPS	请参阅 图 6-4		6		ns
$t_{IDLEExit_U2U3}$	U2/U3 退出时间：电气空闲中断到传输 LFPS	请参阅 图 6-4		10		μs
t_{RXDET_INTVL}	在断开期间的 RX 检测间隔				12	ms
$t_{IDLEExit_DISC}$	断开退出时间			10		μs
t_{Exit_SHTDN}	关断退出时间			1		ms
$t_{AEQ_FULL_DONE}$	在完全完整 AEQ 模式下运行时获得最佳 EQ 设置的最长时间。				300	μs
$t_{AEQ_FAST_DONE}$	在快速 AEQ 模式下运行时确定适当 EQ 设置的最长时间。				60	μs
t_{DIFF_DLY}	差分传播延迟	请参阅 图 6-3			300	ps
t_R, t_F	输出上升/下降时间	在距输出引脚 1.7 英寸处测得的差分电压的 20% 至 80%；请参阅 图 6-5。		40		ps
t_{RF_MM}	输出上升/下降时间不匹配	在距输出引脚 1.7 英寸处测得的差分电压的 20% 至 80%			2.6	ps
上电						
t_{D_PG}	$V_{CC(min)}$ 至内部电源正常状态置为高电平有效	请参阅 图 6-10			27	ms
t_{CFG_SU}	CFG ⁽¹⁾ 引脚建立 ⁽²⁾	请参阅 图 6-10	800			μs
t_{CFG_HD}	CFG ⁽¹⁾ 引脚保持	请参阅 图 6-10	10			μs
t_{CTL_DB}	CTL[1:0] 和 FLIP 引脚去抖	请参阅 图 6-10			16	ms

(1) 以下引脚包括 CFG 引脚：I2C_EN、EQ[1:0]、SSEQ[1:0] 和 DPEQ[1:0]。

(2) 当 V_{CC} 为最小值时，建议使 CFG 引脚保持稳定。

5.9 开关特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
AUXp 或 AUXn 和 SBU1 或 SBU2						
t_{AUX_PD}	开关传播延迟				400	ps
$t_{AUX_SW_OFF}$	CTL1 到开关断开的开关时间。不包括 TCTL1_DEBOUNCE。	参阅 图 6-7。			500	ns
$t_{AUX_SW_ON}$	CTL1 到开关导通的开关时间	参阅 图 6-6。			500	ns
USB 和 DisplayPort 模式转换要求 GPIO 模式						
$t_{GP_USB_4DP}$	从仅 USB3 模式转换到 4 通道 DisplayPort 模式或反向转换时，CTL0 和 CTL1 的最小重叠时间。	I2C_EN = 0；请参阅 图 6-2。	4			μ s
CTL1 和 HPDIN						
$t_{HPDIN_DEBOUNCE}$	从 H 转换到 L 时的 CTL1 和 HPDIN 去抖时间。		2		10	ms
I²C						
f_{SCL}	I ² C 时钟频率				1	MHz
t_{BUF}	启动条件和停止条件之间的总线空闲时间	请参阅 图 6-1	0.5			μ s
t_{HDSTA}	重复启动条件后的保持时间。在这段时间后，第一个时钟脉冲被生成。	请参阅 图 6-1	0.26			μ s
t_{LOW}	I ² C 时钟的低电平周期	请参阅 图 6-1	0.5			μ s
t_{HIGH}	I ² C 时钟的高电平周期	请参阅 图 6-1	0.26			μ s
t_{SUSTA}	重复 START 条件的建立时间	请参阅 图 6-1	0.26			μ s
t_{HDDAT}	数据保持时间	请参阅 图 6-1	0.008			μ s
t_{SUDAT}	数据建立时间	请参阅 图 6-1	50			ns
t_R	SDA 和 SCL 信号的上升时间	请参阅 图 6-1			120	ns
t_F	SDA 和 SCL 信号的下降时间	请参阅 图 6-1	1.2		120	ns
t_{SUSTO}	STOP 条件的建立时间	请参阅 图 6-1	0.26			μ s
C_b	每个总线的容性负载				150	pF

5.10 典型特性

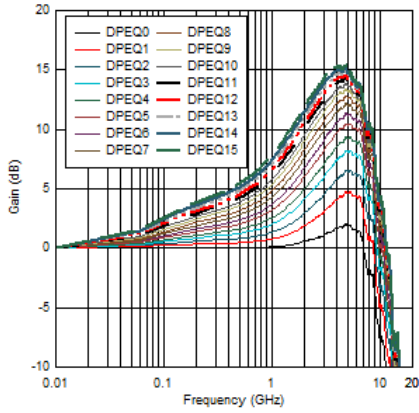


图 5-1. DisplayPort EQ 设置曲线

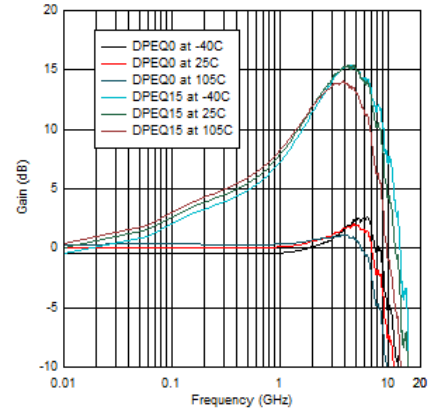


图 5-2. 温度范围内的 DisplayPort EQ 设置曲线

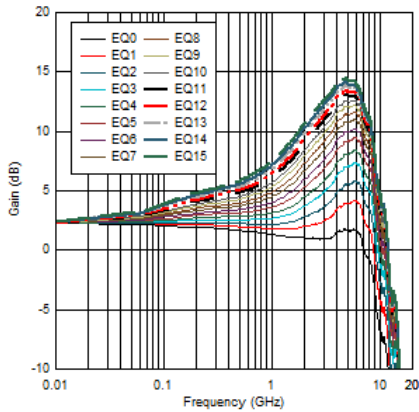


图 5-3. USB RX1 EQ 设置曲线

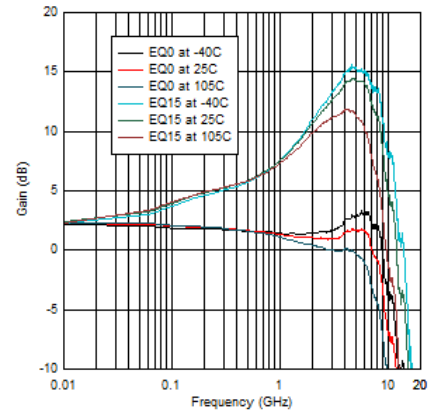


图 5-4. 温度范围内的 USB RX1 EQ 设置曲线

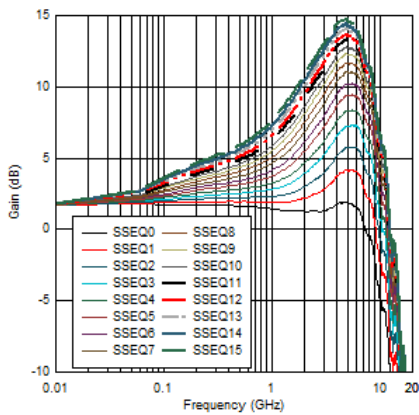


图 5-5. USB SSTX EQ 设置曲线

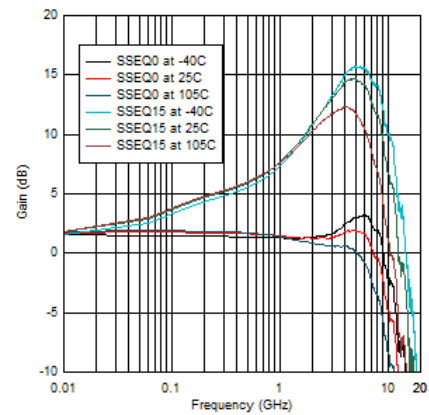


图 5-6. 温度范围内的 USB SSTX EQ 设置曲线

5.10 典型特性 (续)

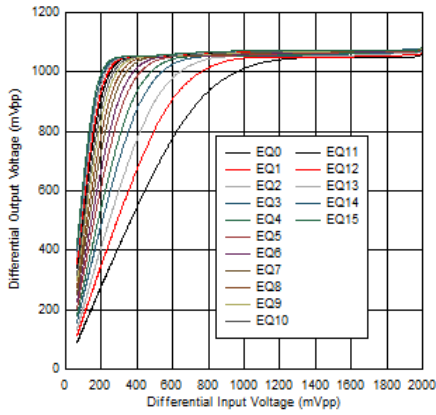


图 5-7. 4.05GHz 时的 DisplayPort 线性曲线

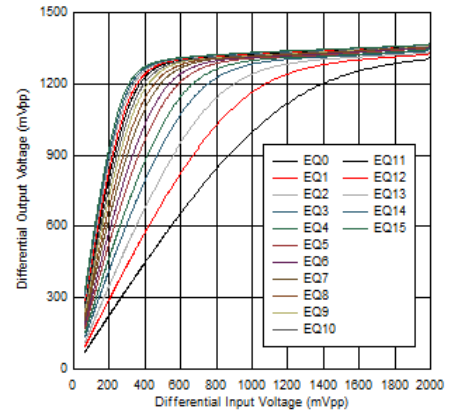


图 5-8. 5GHz 时的 USB TX 线性曲线

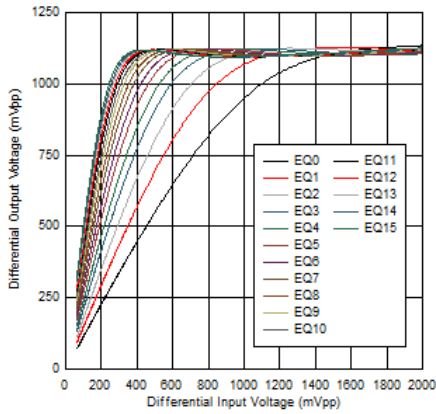


图 5-9. 5GHz 时的 USB RX 线性曲线

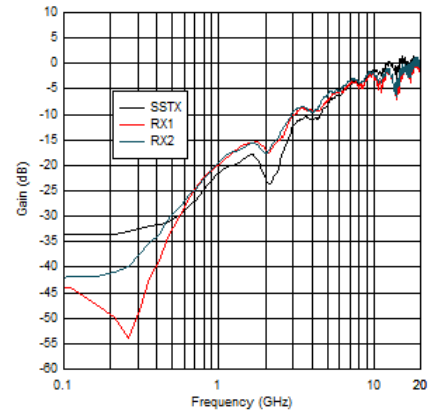


图 5-10. USB 输入回波损耗性能

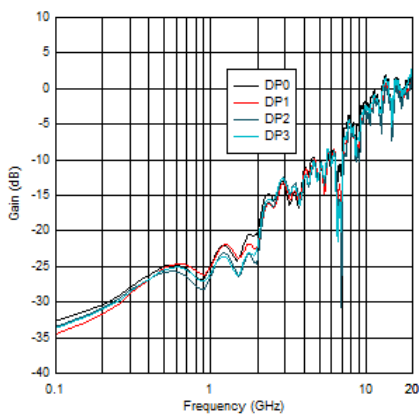


图 5-11. DisplayPort 输入回波损耗性能

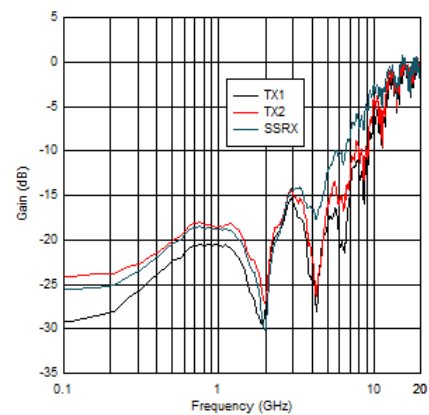


图 5-12. USB 输出回波损耗性能

5.10 典型特性 (续)

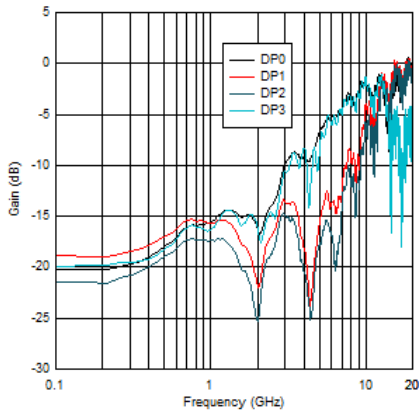


图 5-13. DisplayPort 输出回波损耗性能

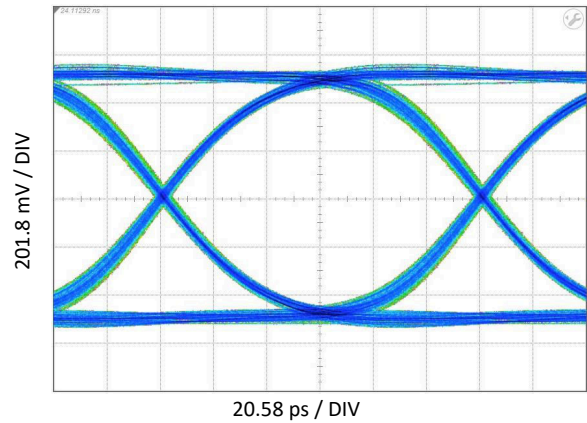


图 5-14. 8.1Gbps 下具有 12 英寸输入 PCB 布线的 DisplayPort HBR3 眼图性能

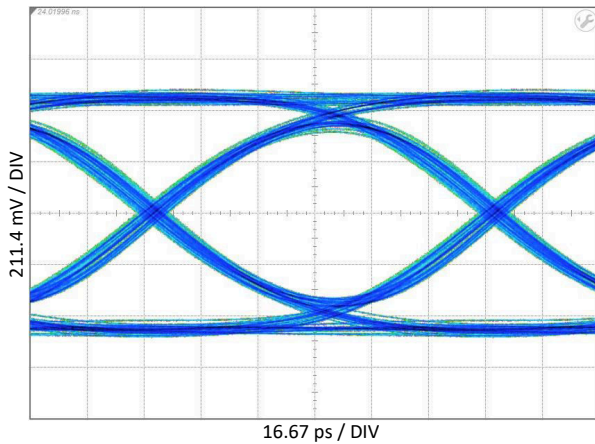


图 5-15. 10Gbps 下具有 12 英寸输入 PCB 布线的 USB 3.1 Gen2 眼图性能

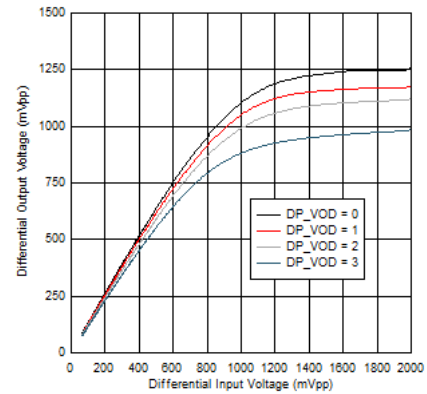


图 5-16. 100MHz 下的 DP VOD 线性设置

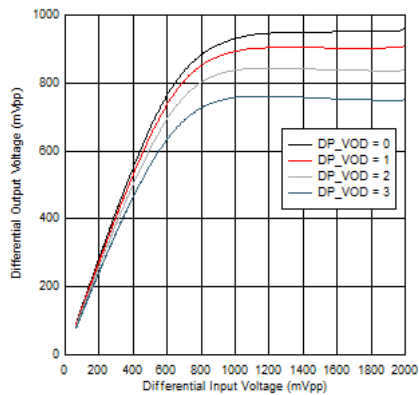


图 5-17. 5GHz 下的 DP VOD 线性设置

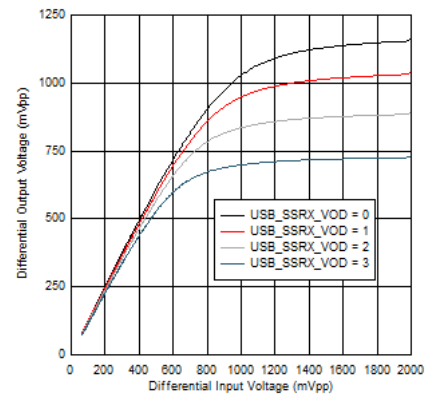


图 5-18. 100MHz 下的 USB SSRX VOD 线性设置

5.10 典型特性 (续)

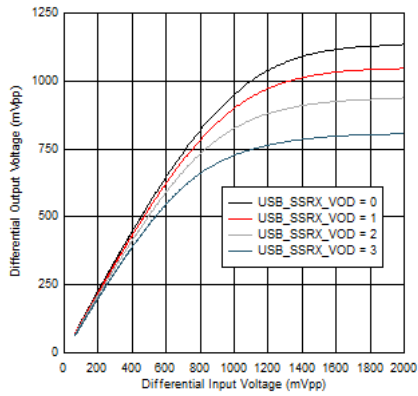


图 5-19. 5GHz 下的 USB SSRX VOD 线性设置

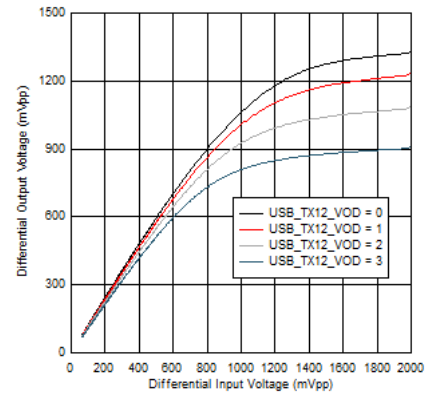


图 5-20. 100MHz 下的 USB TX1 VOD 线性设置

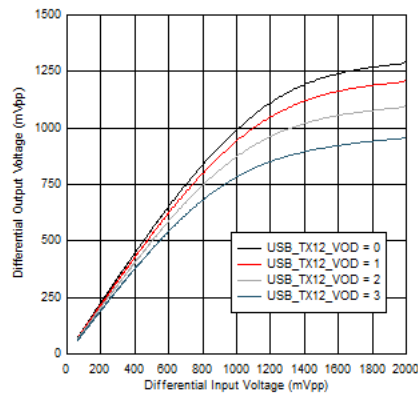


图 5-21. 5GHz 下的 USB TX1 VOD 线性设置

参数测量信息

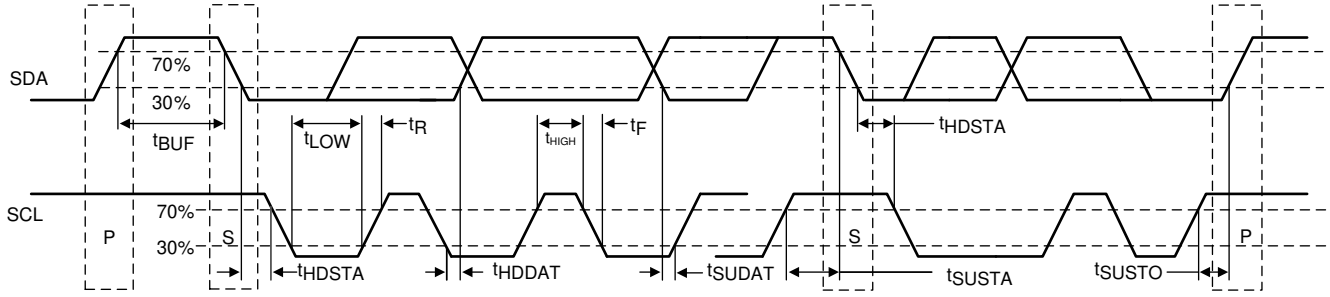


图 6-1. I²C 时序图定义

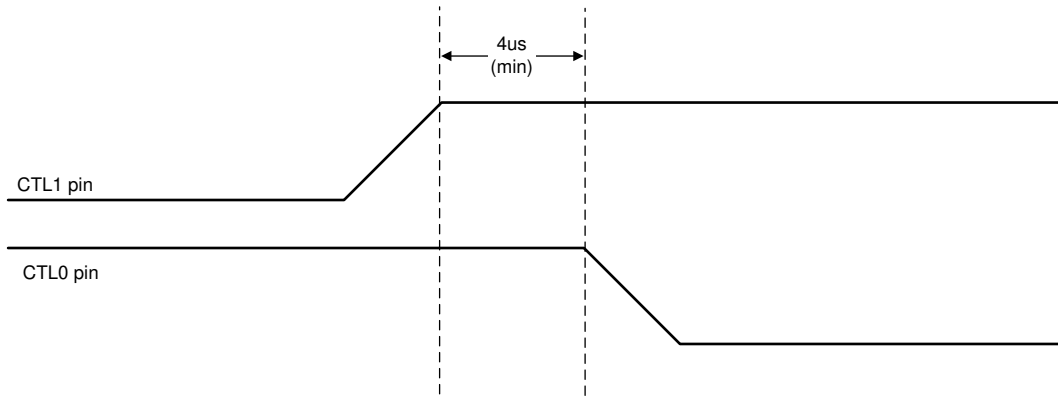


图 6-2. GPIO 模式下 USB 转 4 通道 DisplayPort

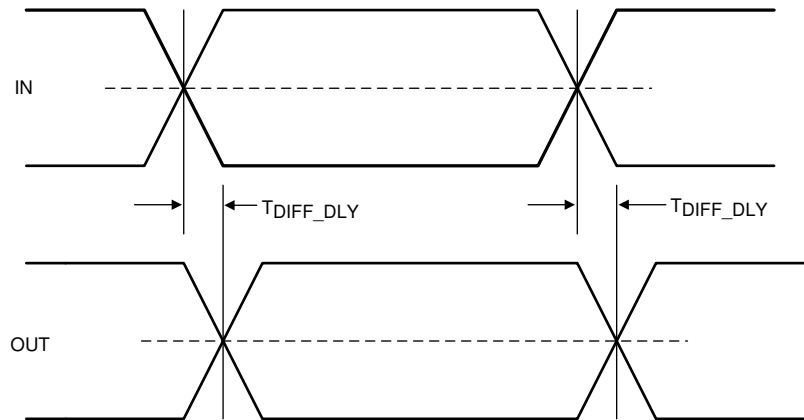


图 6-3. 传播延迟

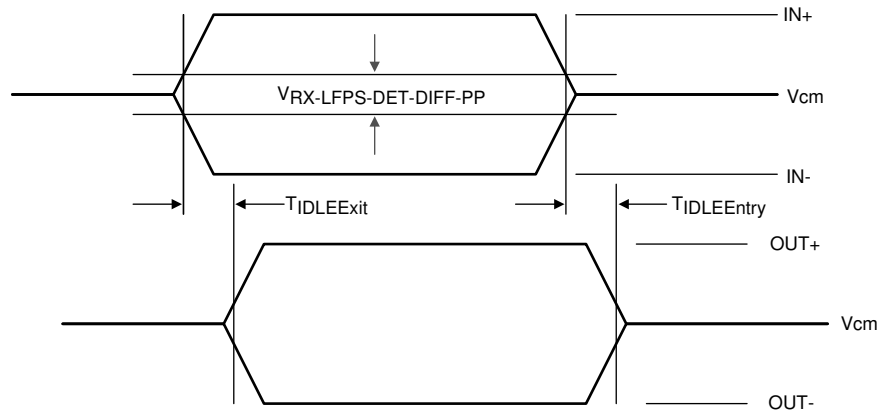


图 6-4. 电气空闲模式退出和进入延迟

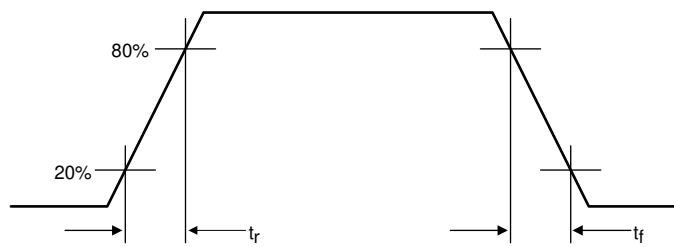
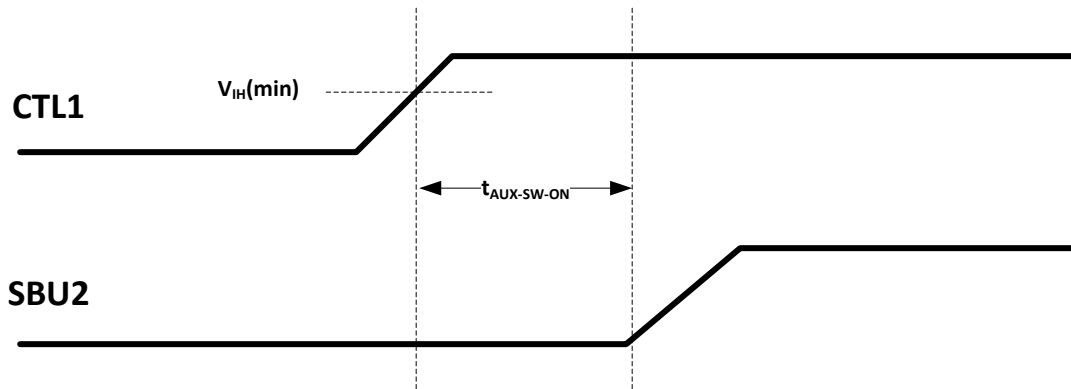
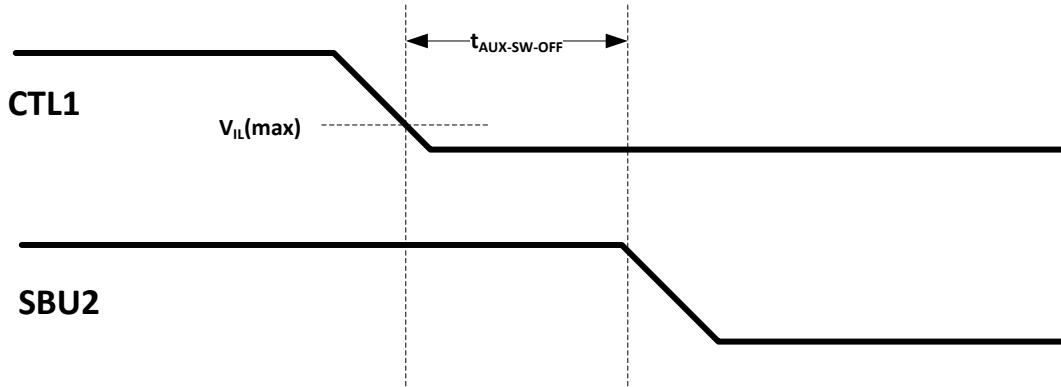


图 6-5. 输出上升和下降时间



Copyright © 2017, Texas Instruments Incorporated

图 6-6. AUX 至 SBU 开关导通时序图



Copyright © 2017, Texas Instruments Incorporated

图 6-7. AUX 至 SBU 开关断开时序图

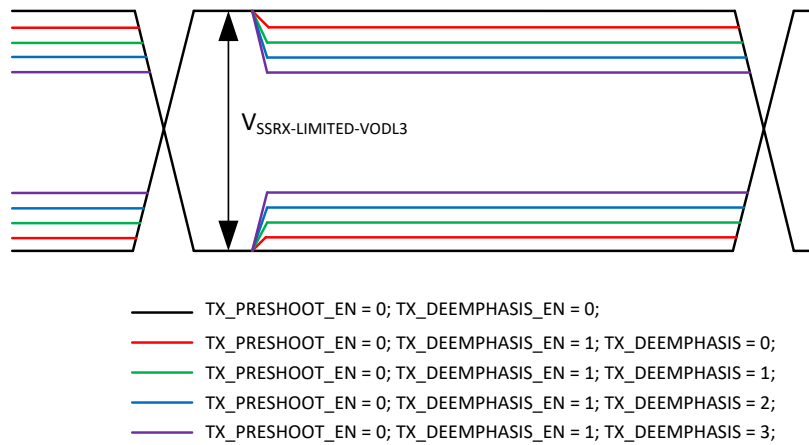


图 6-8. 仅 SSRX 限幅去加重

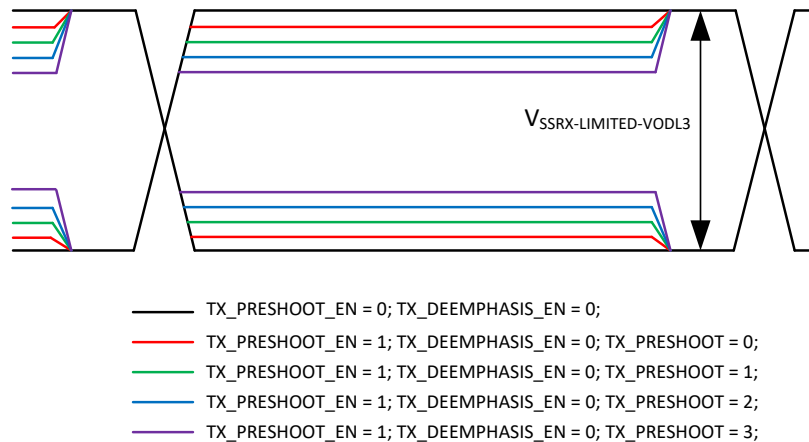


图 6-9. 仅 SSRX 限幅预冲

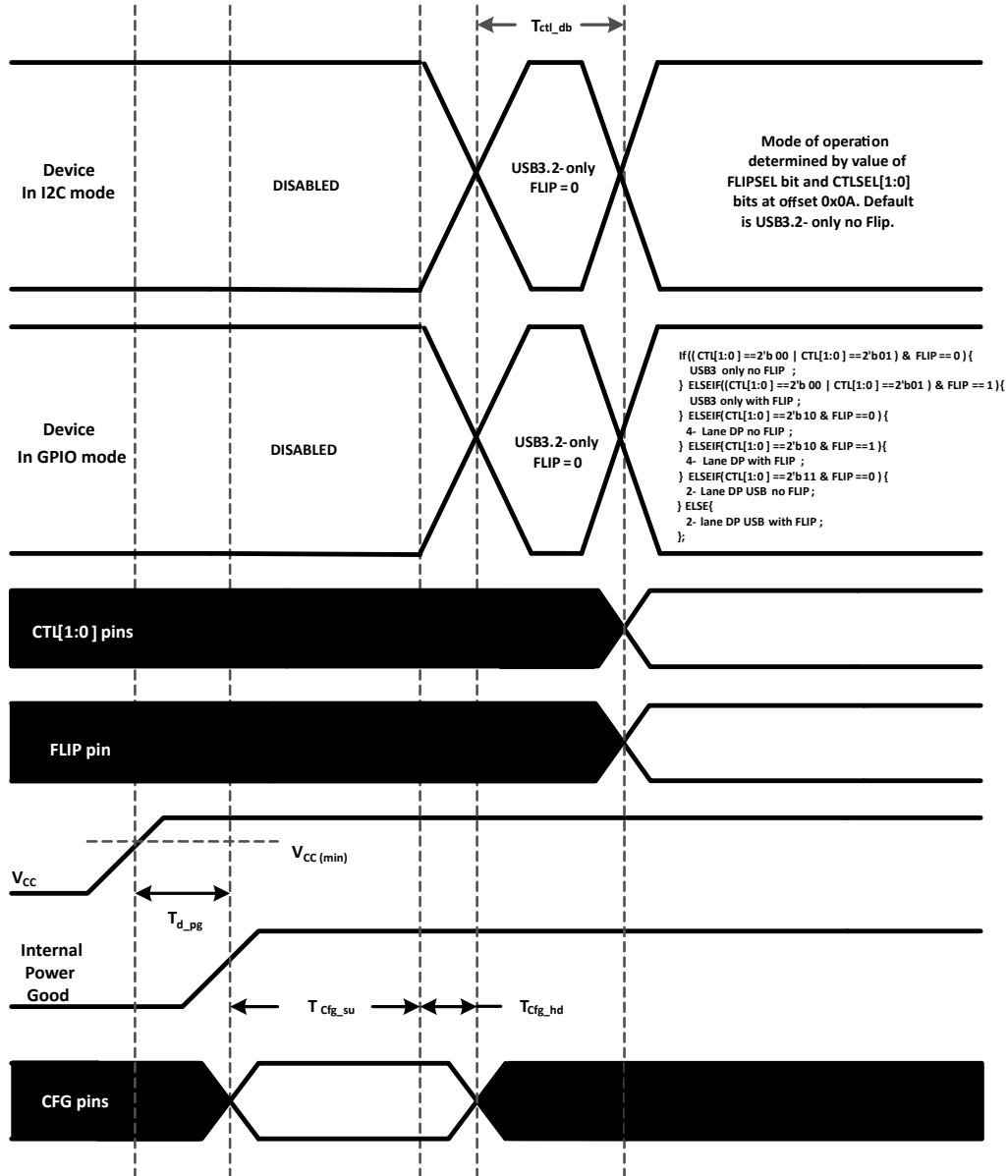


图 6-10. 上电时序

6 详细说明

6.1 概述

TUSB1146-Q1 是一款基于 USB Type-C 的 VESA DisplayPort 交替模式转接驱动器开关，支持高达 10Gbps 的 DisplayPort 数据传输速率，适用于下行端口。该器件利用第五代 USB 转接驱动器技术，。该器件根据 USB Type-C 上的 VESA DisplayPort 交替模式，用于 DFP 配置 C、D 和 E。

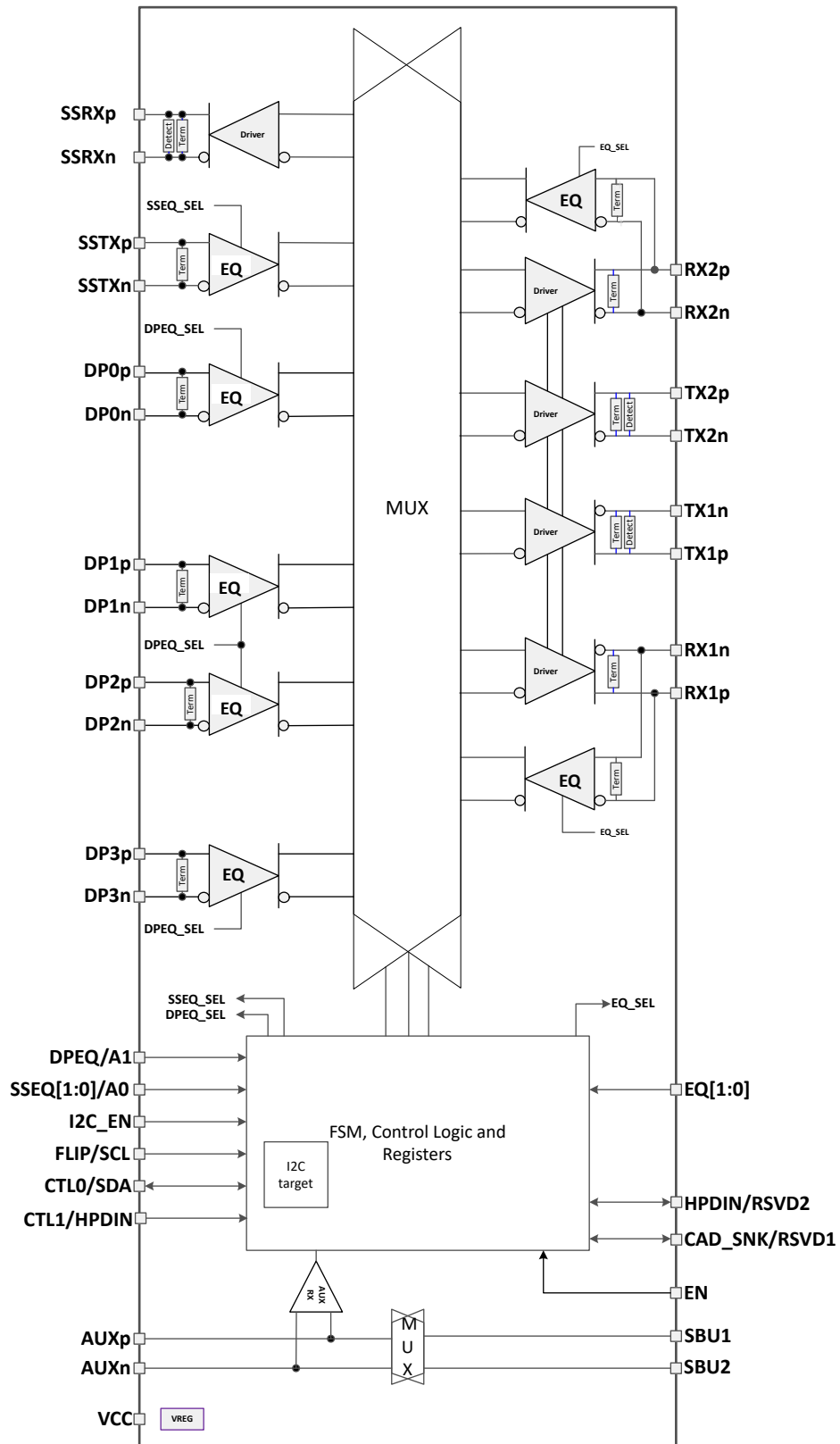
TUSB1146-Q1 提供多个接收均衡等级，可以补偿当 USB 3.2 或 DisplayPort 2.1 信号通过 PCB 或线缆时，因符号间干扰 (ISI) 造成的线缆和电路板布线损耗。TUSB1146-Q1 需要 3.3V 电源，支持汽车级别 2 级温度范围。

对于主机应用，TUSB1146-Q1 使系统能够同时通过 USB 3.2 和 DisplayPort 版本 2.1 的变送器合规性测试和接收器抖动容差测试。转接驱动器通过采用补偿通道损耗的均衡来恢复传入的数据，并且使用一个高差分电压来向外驱动信号。每个通道有一个具有可选增益设置的接收器均衡器。可根据 TUSB1146-Q1 信号接收前的插入损耗情况来设置合适的均衡度。可以使用 EQ[1:0]、SSEQ[1:0] 和 DPEQ[1:0] 引脚来设置每个通道的独立均衡控制。

TUSB1146-Q1 高级状态机使得该器件对于主机和设备是透明的。上电后，TUSB1146-Q1 在 TX 对上定期执行接收器检测。如果器件检测到 USB 3.2 接收器，则启用 RX 终端，并且 TUSB1146-Q1 准备好进行转接驱动。

该器件的超低功耗架构在 3.3V 电源下运行，可实现增强的性能。自动 LFPS 去加重功能控制进一步使系统能够符合 USB 3.2 标准。

6.2 功能方框图



6.3 特性说明

6.3.1 USB 3.2

TUSB1146-Q1 支持高达 10Gbps 的 USB 3.2 数据速率。TUSB1146-Q1 支持所有 USB 定义的电源状态 (U0、U1、U2 和 U3)。TUSB1146-Q1 是一款线性转接驱动器，因此该器件不能解码 USB3.2 物理层流量。TUSB1146-Q1 监控接收器终止、电气空闲、LFPS 和超高速信令速率等实际物理层条件，以确定 USB 3.2 接口的 USB 功率状态。

TUSB1146-Q1 具有智能低频率周期性信令 (LFPS) 检测器。LFPS 检测器自动感测低频率信号，并禁用接收器均衡功能。当未接收到 LFPS 时，TUSB1146-Q1 基于 EQ[1:0] 和 SSEQ[1:0] 引脚或 EQ1_SEL、EQ2_SEL 和 SSEQ_SEL 寄存器中的编程值来启用接收器均衡。

6.3.2 DisplayPort

TUSB1146-Q1 支持多达四个数据速率高达 10Gbps 的 DisplayPort 通道。配置为 DisplayPort 模式时，当流在 DisplayPort 源端和 DisplayPort 接收端之间遍历时，TUSB1146-Q1 会监控本机 AUX 流量。为了降低功耗，TUSB1146-Q1 会根据 AUX 事务的内容来管理活动 DisplayPort 通道的数量。TUSB1146-Q1 会监测对 DisplayPort 接收端的 DPCD 寄存器 0x00101 (LANE_COUNT_SET) 和 0x00600 (SET_POWER_STATE) 的本机 AUX 写入。TUSB1146-Q1 会根据写入 LANE_COUNT_SET 的值禁用或启用各通道。当 SET_POWER_STATE 位于 D3 中时，TUSB1146-Q1 会禁用所有通道。否则，活动通道将基于 LANE_COUNT_SET 的值。

默认情况下，DisplayPort AUX 监测处于启用状态，但可以通过更改 AUX_SNOOP_DISABLE 寄存器来禁用。禁用 AUX 监测时，可通过各种配置寄存器控制对 TUSB1146-Q1 DisplayPort 通道的管理。当 TUSB1146-Q1 启用 GPIO 模式 (I2C_EN = 0) 时，CAD_SNK 引脚可用于禁用 AUX 监测。当 CAD_SNK 引脚为高电平时，AUX 监测功能将被禁用，所有四个 DisplayPort 通道全部处于活动状态。

6.3.3 四电平输入

TUSB1146-Q1 具有 (I2C_EN、EQ[1:0]、DPEQ[1:0] 和 SSEQ[1:0]) 四电平输入引脚，它们用于控制均衡增益，并使 TUSB1146-Q1 处于不同的运行模式下。这些四电平输入使用电阻分压器来帮助设置四个有效电平并提供更广泛的控制设置。有内部上拉和下拉电阻。这些电阻器与外部电阻器连接相互结合，可实现所需电压电平。

表 6-1. 四电平控制引脚设置

等级	设置
0	将 1kΩ 5% 连接到 GND。
R	将 20kΩ 5% 连接到 GND。
F	悬空 (使引脚保持开路状态)
1	将 1kΩ 5% 连接到 V _{CC} 。

备注

在内部复位的上升沿之后，锁存所有四电平输入。在 t_{cfg_hd} 之后，隔离内部上拉和下拉电阻以降低功耗。

6.3.4 接收器线性均衡

接收器均衡旨在补偿 TUSB1146-Q1 输入之前系统中的通道插入损耗和符号间干扰。接收器会使信号低频分量相对于高频分量发生衰减，从而克服上述损耗。选择适当的增益设置以匹配 TUSB1146-Q1 接收器输入前的通道插入损耗。两个四电平输入引脚可实现多达 16 种可能的均衡设置。USB 3.2 上行路径、USB 3.2 下行路径和 DisplayPort 各自有两个四电平输入。TUSB1146-Q1 还提供通过 I²C 寄存器调整设置的灵活性。

TUSB1146-Q1 为 USB-C 下行端口接收器 (RX1 和 RX2) 实现了三种不同的均衡器功能：固定 EQ、快速自适应 EQ (快速 AEQ) 和完全自适应 EQ (完全 AEQ)。默认运行模式为固定 EQ。在固定 EQ 运行情况下，所有可能插入 USB-C 插座的器件 (带电缆和不带电缆) 均采用单一设置。快速 AEQ 功能可以区分短沟道和长沟道。短沟

道表示 USB 3.2 器件不使用电缆直接插入 USB-C 插座的一种低损耗用例。长沟道表示 USB 3.2 器件通过 USB 电缆插入插座的一种高损耗用例。在快速 AEQ 模式下，TUSB1146-Q1 会根据沟道是短沟道还是长沟道，在两种预定设置之间做出选择。当 TUSB1146-Q1 配置为完全 AEQ 功能时，TUSB1146-Q1 会在每次 USB 器件插入 USB-C 插座时自动确定最佳的均衡设置。在完全 AEQ 模式下，无论沟道是短沟道、长沟道还是介于两者之间，TUSB1146-Q1 始终会确定最佳设置。完全 AEQ 功能默认处于禁用状态，但可以通过寄存器启用。

6.4 器件功能模式

6.4.1 GPIO 模式下的器件配置

当 I2C_EN = 0 或 I2C_EN = F 且 !(EQ0 = 0 and EQ1 = 0) 时，TUSB1146-Q1 处于 GPIO 配置下。TUSB1146-Q1 支持以下配置：仅 USB 3.2、2 个 DisplayPort 通道 + USB 3.2 或 4 个 DisplayPort 通道 (无 USB 3.2)。CTL1 引脚控制是否启用 DisplayPort。CTL1 与 CTL0 的组合可在仅 USB 3.2、2 个 DisplayPort 通道或 4 个 DisplayPort 通道之间选择，详见表 6-2。AUXp 或 AUXn 到 SBU1 或 SBU2 映射是根据表 6-3 控制的。

上电后 (V_{CC} 从 0V 到 3.3V)，TUSB1146-Q1 默认为 USB3.2 模式。USB PD 控制器在检测到没有器件连接到 Type-C 端口时或者连接的器件不需要进行 USB3.2 操作时，必须通过将 CTL0 引脚从 L 转换为 H 再返回到 L 来让 TUSB1146-Q1 退出 USB3.2 模式。

表 6-2. GPIO 配置控制

CTL1 引脚	CTL0 引脚	FLIP 引脚	TUSB1146-Q1 配置	VESA DisplayPort 交替模式 DFP_D 配置
L	L	L	断电	—
L	L	H	断电	—
L	H	L	单端口 USB 3.2 - 无翻转	—
L	H	H	单端口 USB 3.2 - 带翻转	—
H	L	L	4 通道 DP — 无翻转	C 和 E
H	L	H	4 通道 DP - 带翻转	C 和 E
H	H	L	单端口 USB 3.2 + 2 通道 DP - 无翻转	D
H	H	H	单端口 USB 3.2 + 2 通道 DP - 带翻转	D

表 6-3. GPIO AUXp 或 AUXn 到 SBU1 或 SBU2 映射

CTL1 引脚	FLIP 引脚	映射
H	L	AUXp → SBU1 AUXn → SBU2
H	H	AUXp → SBU2 AUXn → SBU1
L > 2ms	X	开路

表 6-4 展示了 TUSB1146-Q1 器件的多路复用器布线。该表对 I²C 和 GPIO 配置模式都有效。

表 6-4. 输入到输出映射

CTL1 引脚	CTL0 引脚	FLIP 引脚	自	至
			输入引脚	输出引脚
L	L	L	不适用	不适用
L	L	H	不适用	不适用
L	H	L	RX1P	SSRXP
			RX1N	SSRXN
			SSTXP	TX1P
			SSTXN	TX1N
L	H	H	RX2P	SSRXP
			RX2N	SSRXN
			SSTXP	TX2P
			SSTXN	TX2P
H	L	L	DP0P	RX2P
			DP0N	RX2N
			DP1P	TX2P
			DP1N	TX2N
			DP2P	TX1P
			DP2N	TX1N
			DP3P	RX1P
			DP3N	RX1N
H	L	H	DP0P	RX1P
			DP0N	RX1N
			DP1P	TX1P
			DP1N	TX1N
			DP2P	TX2P
			DP2N	TX2N
			DP3P	RX2P
			DP3N	RX2N
H	H	L	RX1P	SSRXP
			RX1N	SSRXN
			SSTXP	TX1P
			SSTXN	TX1N
			DP0P	RX2P
			DP0N	RX2N
			DP1P	TX2P
			DP1N	TX2N
H	H	H	RX2P	SSRXP
			RX2N	SSRXN
			SSTXP	TX2P
			SSTXN	TX2N
			DP0P	RX1P
			DP0N	RX1N
			DP1P	TX1P
			DP1N	TX1N

6.4.2 I²C 模式中的器件配置

当 I2C_EN 不等于 0 时，或者当 I2C_EN = F 且 EQ0 = 0、EQ1 = 0 时，TUSB1146-Q1 处于 I²C 模式。在 GPIO 模式中定义的相同配置也可以在 I²C 模式中使用。TUSB1146-Q1 USB3.2 和 DisplayPort 配置根据表 6-5 进行控制。AUXp 或 AUXn 到 SBU1 或 SBU2 映射控制基于表 6-6。

表 6-5. I²C 配置控制

寄存器			TUSB1146-Q1 配置	VESA DisplayPort 交替模式 DFP_D 配置
CTLSEL1	CTLSEL0	FLIPSEL		
0	0	0	断电	—
0	0	1	断电	—
0	1	0	单端口 USB 3.2 - 无翻转	—
0	1	1	单端口 USB 3.2 - 带翻转	—
1	0	0	4 通道 DP - 无翻转	C 和 E
1	0	1	4 通道 DP - 带翻转	C 和 E
1	1	0	单端口 USB 3.2 + 2 通道 DP - 无翻转	D
1	1	1	单端口 USB 3.2 + 2 通道 DP - 带翻转	D

表 6-6. I²C AUXp 或 AUXn 到 SBU1 或 SBU2 映射

寄存器				映射
AUX_SBU_OVR1	AUX_SBU_OVR0	CTLSEL1	FLIPSEL	
0	0	1	0	AUXp → SBU1 AUXn → SBU2
0	0	1	1	AUXp → SBU2 AUXn → SBU1
0	0	0	X	开路
0	1	X	X	AUXp → SBU1 AUXn → SBU2
1	0	X	X	AUXp → SBU2 AUXn → SBU1
1	1	X	X	开路

6.4.3 DisplayPort 模式

TUSB1146-Q1 支持多达四个数据速率高达 10Gbps 的 DisplayPort 通道。TUSB1146-Q1 可通过 GPIO 控制或 I²C 寄存器控制来启用 DisplayPort。当 I2C_EN 为“0”时，DisplayPort 基于表 6-2 进行控制。当不处于 GPIO 模式时，DisplayPort 功能通过 I²C 寄存器进行控制。

6.4.4 线性 EQ 配置

每个 TUSB1146-Q1 接收器通道都通过单独的控制实现接收器均衡。接收器均衡增益值可通过 I²C 寄存器或通过 GPIO 进行控制。表 6-7 详细说明了 TUSB1146-Q1 在 GPIO 模式下时每个可用组合的增益值。通过更新寄存器 DP0EQ_SEL、DP1EQ_SEL、DP2EQ_SEL、DP3EQ_SEL、EQ1_SEL、EQ2_SEL 和 SSEQ_SEL，这些相同的选项在 I²C 模式下也可用。

表 6-7. USB 下行端口接收器 (RX1 和 RX2 引脚) 均衡控制

寄存器 : EQ1_SEL 或 EQ2_SEL 均衡设置 #	EQ1 引脚电平	EQ0 引脚电平	2.5GHz/5.0GHz 时的 EQ 增益减 去 100MHz 时的增益 (dB)
0	0	0	-1.0/-0.4
1	0	R	0.0/1.8
2	0	F	0.9/3.2
3	0	1	1.8/4.6
4	R	0	2.6/5.5
5	R	R	3.4/6.5
6	R	F	4.0/7.2
7	R	1	4.6/7.8
8	F	0	5.2/8.3
9	F	R	5.7/8.9
10	F	F	6.1/9.2
11	F	1	6.5/9.5
12	1	0	6.8/9.7
13	1	R	7.1/10.0
14	1	F	7.5/10.2
15	1	1	7.8/10.4

表 6-8. USB 上行端口接收器 (SSTX 引脚) 均衡控制

寄存器 : SSEQ_SEL 均衡设置编号	SSEQ1 引脚电平	SSEQ0 引脚电平	2.5GHz/5.0GHz 时的 EQ 增益减去 100MHz 时的增 益 (dB)
0	0	0	-0.5/0.1
1	0	R	0.6/2.2
2	0	F	1.5/3.7
3	0	1	2.5/5.1
4	R	0	3.2/6.0
5	R	R	4.0/7.0
6	R	F	4.6/7.6
7	R	1	5.2/8.3
8	F	0	5.7/8.8
9	F	R	6.3/9.3
10	F	F	6.6/9.6
11	F	1	7.1/10.0
12	1	0	7.4/10.2
13	1	R	7.8/10.5
14	1	F	8.0/10.7
15	1	1	8.4/10.9

表 6-9. DisplayPort 接收器 (DP[3:0] 引脚) 均衡控制

寄存器 : DP0EQ_SEL、 DP1EQ_SEL、 DP2EQ_SEL 或 DP3EQ_SEL 均衡设置编号	DPEQ1 引脚电平	DPEQ0 引脚电平	2.7/4.05/5GHz 时的 EQ 增益减去 100MHz 时的增益 (dB)
0	0	0	0.4/0.8/0.83
1	0	R	2.0/3.1/3.4
2	0	F	3.0/4.6/5.0
3	0	1	4.2/6.0/6.5
4	R	0	5.0/7.0/7.5
5	R	R	6.0/8.0/8.4
6	R	F	6.5/8.7/9.1
7	R	1	7.2/9.4/9.8
8	F	0	7.8/10.0/10.3
9	F	R	8.3/10.4/10.7
10	F	F	8.7/10.7/10.9
11	F	1	9.1/11.1/11.2
12	1	0	9.4/11.3/11.3
13	1	R	9.7/11.5/11.5
14	1	F	10.0/11.7/11.6
15	1	1	10.2/11.8/11.7

6.4.5 线性 VOD

TUSB1146-Q1 提供四种不同的线性 VOD 设置。所有四种设置均可以在 I²C 模式下通过寄存器控制进行使用。在 GPIO 模式下，线性 VOD 固定在 LINR_L3。

备注

TX1 和 TX2 在 DP 模式和 USB 模式之间共用。如果仅 USB (CTLSEL = 2'b01) 和四通道 DP (CTLSEL = 2'b10) 模式之间的 TX_SWING_DFP 设置不同，则外部 PD 控制器必须将适当的 DP 和 USB 值写入 TX_SWING_DFP 寄存器。TI 建议在进入 USB 或 DP 模式之前更改这些寄存器。请记住，当 CTLSEL = 2'b11 (DP+USB) 时，写入 TX_SWING_DFP 的设置会同时应用于 USB 和 DP。因此，当 CTLSEL = 2'b11 时，PD 控制器可写入最高共用设置。例如，如果用于四通道 DP (CTLSEL = 2'b10) 的设置为 LINR_L2，而仅 USB (CTLSEL = 2'b01) 的设置为 LINR_L1，则当 CTLSEL = 2'b10 时，PD 控制器可将 TX_SWING_DFP 设置为 LINR_L2。

6.4.6 VOD 模式

TUSB1146-Q1 提供了两种 VOD (电压输出差分) 控制模式：线性 VOD 和限幅 VOD。TUSB1146-Q1 默认采用线性 VOD 模式，但可以通过 I²C 寄存器更改为限幅 VOD 模式。

6.4.6.1 线性 VOD

线性 VOD 定义了 TUSB1146-Q1 的线性范围。当 TUSB1146-Q1 处于线性 VOD 模式时，输出 VOD 是输入 VID 的线性函数。例如，如果 TUSB1146-Q1 输入 (VID) 处的信号为 600mVpp，则 TUSB1146-Q1 输出 VOD 约为 600mVpp。线性 VOD 模式是唯一可用于下行路径 (DisplayPort 和 USB) 的模式。上行路径 (仅 USB) 同时支持线性和限幅 VOD。线性 VOD 模式是 TUSB1146-Q1 的默认运行模式。TUSB1146-Q1 提供四种不同的线性 VOD 设置。所有四种设置均可以在 I²C 模式下通过寄存器控制进行使用。

6.4.6.2 限幅 VOD

限幅 VOD 模式用于设置实际的 VOD 等级，并且在 TUSB1146-Q1 配置为限幅转接驱动器模式时使用。在此模式下，VOD 不再是输入 VID 的线性函数。例如，如果 TUSB1146-Q1 输入 (VID) 处的信号为 600mVpp，则 TUSB1146-Q1 输出 VOD 约为 1000mVpp (假设选择 LINR_L3)。限幅转接驱动器模式仅在上游方向 (RX1 → SSRX 和 RX2 → SSRX) 上受支持。下游路径始终在线性转接驱动器模式下运行。限幅转接驱动器只能通过 I²C 寄存器启用。此模式在 GPIO 模式下不受支持。TUSB1146-Q1 提供了四种不同的限幅 VOD 设置。所有四种设置均可通过寄存器控制使用。

6.4.7 发送均衡

TUSB1146-Q1 在限幅转接驱动器模式下可同时提供 SSRX 变送器预冲控制和去加重控制。TUSB1146-Q1 提供四个预冲等级和四个去加重等级。这些等级可通过修改 I²C 寄存器来更改。当 SSRX_LIMIT_ENABLE 位 = 1 且 TX_PRESHOOT_EN 位 = 1 时，将启用预冲。当 SSRX_LIMIT_ENABLE 位 = 1 且 TX_DEEPHESIS_EN = 1 时，将启用去加重。

6.4.8 USB3.2 模式

TUSB1146-Q1 监控物理层状况，如接收器终止、电气空闲、LFPS 和超高速信令速率，以确定 USB3.2 接口的状态。根据 USB 3.2 接口的状态，当启用 USB 3.2 时 (CTL0 = H 或 CTLSEL0 = 1b1)，TUSB1146-Q1 可处于四种主要运行模式之一：断开、U2/U3、U1 和 U0。

断开模式是指 TUSB1146-Q1 在上行端口 (UFP) 或下行端口 (DFP) 上均未检测到远端终端的状态。断开模式是这四种模式中每种模式的最低功耗模式。TUSB1146-Q1 会一直保持该模式，直到在 UFP 和 DFP 上均检测到远端接收器终端。检测到远端终止后，TUSB1146-Q1 立即退出该模式并进入 U0。

在 U0 模式下时，TUSB1146-Q1 转接驱动在 UFP 和 DFP 上接收到的所有流量。U0 是所有 USB3.2 模式的最高功耗模式。TUSB1146-Q1 保持在 U0 模式下，直到 UFP 和 DFP 上都出现电气空闲。在检测到电气空闲时，TUSB1146-Q1 立即切换到 U1。

U1 模式是 U0 模式和 U2/U3 模式之间的中间模式。在 U1 模式下，TUSB1146-Q1 UFP 和 DFP 接收器终止保持启用状态。UFP 和 DFP 变送器直流共模电压得以保持。U1 中的功耗与 U0 的功耗类似。

除断开模式外，U2/U3 模式是下一个最低功耗状态。在此模式下时，TUSB1146-Q1 定期执行远端接收器检测。只要在 UFP 或 DFP 上未检测到远端接收器终端，TUSB1146-Q1 就会退出 U2/U3 模式并切换到断开模式。该器件还监控有效 LFPS。检测到有效 LFPS 后，TUSB1146-Q1 立即切换到 U0 模式。在 U2/U3 模式下，TUSB1146-Q1 接收器终端保持启用状态，但不能保持 TX 直流共模电压。

6.4.9 下行端口自适应均衡

TUSB1146-Q1 为 USB-C 下行端口接收器 (RX1 和 RX2) 实现了一种自适应均衡器 (AEQ) 功能。自适应均衡器功能的目的是确定最佳 EQ 值，以便尽可能降低输出抖动。TUSB1146-Q1 提供了两种自适应均衡模式：快速 AEQ 和完全 AEQ。在快速和完全 AEQ 之间进行选择时，由寄存器做出决定。AEQ 功能默认处于禁用状态，但可以通过寄存器启用。在 I²C_EN 引脚 = F 且 !(EQ0 引脚 = 0 and EQ1 = 0) 的 GPIO 模式下，支持完全自适应均衡功能。

备注

SSTX 接收器和 DP[3:0] 接收器不支持 AEQ 功能。这些接收器仅支持固定 EQ。

TI 建议在使用自适应 EQ 功能时，将 TUSB1146-Q1 配置为 I²C 模式，因为此时具有最大的灵活性。

6.4.9.1 I²C 模式下快速自适应均衡

快速 AEQ 模式用于区分两个沟道 (短沟道和长沟道)，并且为该沟道选择适当的接收器均衡设置。快速 AEQ 仅会区分两种选项，因此 AEQ 时间远少于完全 AEQ 模式，这可以尽可能减少对 USB 链路训练的影响。

当启用快速 AEQ 且确定沟道为短沟道时，TUSB1146-Q1 将使用编程到 EQx_SEL 中的值，其中 x = 1 或 2。如果 TUSB1146-Q1 确定沟道不是短沟道，则 TUSB1146-Q1 会切换到编程到 LONG_EQx 寄存器中的 EQ 值，其中 x = 1 或 2。在初始系统评估期间，TI 建议执行短沟道和长沟道 USB 3.2 RX JTOL 测试，并且将 EQx_SEL 和 LONG_EQx 编程为能够为每种沟道配置产生最佳结果的值。

TUSB1146-Q1 会根据估计眼图高度来确定短沟道和长沟道。编程到 FASTAEQ_LIMITS 寄存器中的值用于确定眼图高度限值。软件可以更改该寄存器的默认值，以便降低或提高限值。

备注

必须设置 EQ_OVERRIDE 字段，才能使用编程到 EQx_SEL 和 LONG_EQx 中的值。

TI 建议将 FASTAEQ_LIMITS 寄存器从默认值更改为 0x2 (80mV)。

6.4.9.2 完全自适应均衡

完全 AEQ 模式会尝试为 RX1 和 RX2 接收器找到最佳均衡值，此过程从最低 EQ 值开始，然后扫描所有 EQ 组合，其最高数量为编程到 FULLAEQ_UPPER_EQ 字段中的值。默认情况下会扫描全部十六个 EQ 值 (0 至 15)。通过对 FULLAEQ_UPPER_EQ 寄存器进行编程，可以减少 EQ 组合的数量。TUSB1146-Q1 还提供了增加或减去一些过/欠均衡的功能，可通过将 OVER_EQ_CTRL 字段编程为非零值，补偿 TUSB1146-Q1 前面的通道。如果 OVER_EQ_SIGN = 0，则 TUSB1146-Q1 将向由完全适应功能确定的 EQ 值加上编程到 OVER_EQ_CTRL 中的值。如果 OVER_EQ_SIGN = 1，则 TUSB1146-Q1 将从由完全适应功能确定的 EQ 值中减去编程到 OVER_EQ_CTRL 中的值。例如，如果完全适应功能确定最佳均衡值为 4、OVER_EQ_CTRL 为 2 且 OVER_EQ_SIGN = 0，则 TUSB1146-Q1 使用的 EQ 设置为 6。TUSB1146-Q1 硬件始终将限制 OVER_EQ_CTRL 与由完全适应功能确定的最优 EQ 之和，使之小于或等于 15。

6.4.9.3 GPIO 模式 (I2C_EN = F) 下完全自适应均衡

当以下条件成立时，在 GPIO 模式下支持完全 AEQ 功能：I2C_EN == "F" && !(EQ0 == "0" && EQ1 == "0")。当 TUSB1146-Q1 在 GPIO 模式下配置为完全 AEQ 时，TUSB1146-Q1 将以线性转接驱动器模式运行。

6.5 编程

6.5.1 模式转换

TUSB1146-Q1 允许在任何模式之间进行转换 (仅 USB 转 4DP、4DP 转 USB+2DP 等)。USB-C 标准要求在进入或退出交替模式之前转换到 USB 安全状态。当在 USB 和交替模式之间转换时, USB 安全状态会为 DFP、UFP 和有源电缆定义 SBU1/2 和 SSTX/SSRX 的电气状态。因此, 在进入或退出四通道 DP 模式之前, TI 建议先进入禁用状态 (CTLSEL = 2'b00, 或者 CTL0 引脚 = 0 且 CTL1 引脚 = 0)。

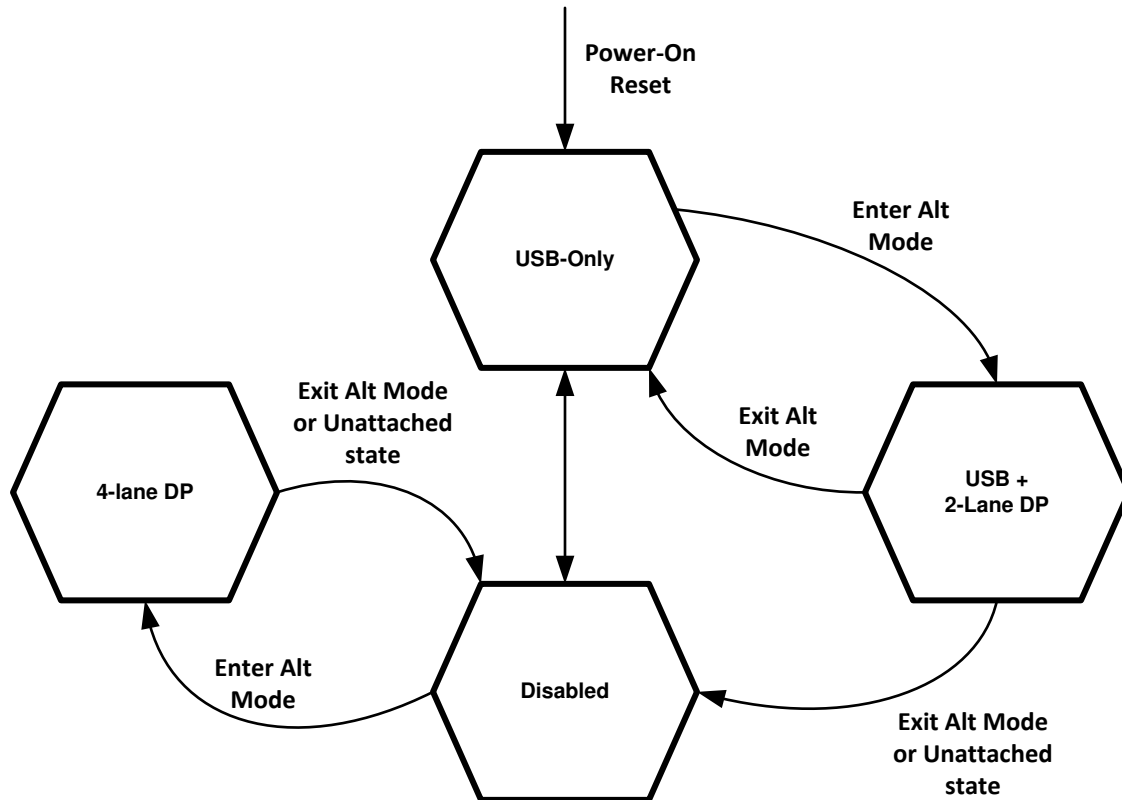


图 6-1. 建议的模式转换

6.5.2 伪代码示例

6.5.2.1 具有线性转接驱动器模式的快速 AEQ

```

// (address, data)
// Initial power-on configuration.
(0x0A, 0x11), // EQ_OVERRIDE and USB3.1 default.
(0x1C, 0x81), // Fast AEQ enable
(0x10, 0x55), // DP lanes 0 and 1 EQ
(0x11, 0x55), // DP lanes 2 and 2 EQ
(0x1D, 0x10), // FASTAEQ_LIMITS to 80mV
(0x1E, 0x55), // USB-C Rx1/Rx2 Long channel EQ.
(0x20, 0x00), // USB-C Rx1/Rx2 Short channel EQ.
(0x21, 0x05), // SSTX receiver EQ.
    
```

```

// Controls when selecting between USB and DP modes.
If (USBonly_normal)
{ (0x0A, 0x11); }
Else if (USBonly_flip)
{ (0x0A, 0x15); }
    
```

```

Else if (Dponly_normal)
{ (0x0A, 0x12); }
Else if (Dponly_flip)
{ (0x0A, 0x16); }
Else if (DPUSB_normal)
{ (0x0A, 0x13); }
Else if (DPUSB_flip)
{ (0x0A, 0x17); }
Else // Nothing connected to Type-C
{ (0x0A, 0x10); }

```

6.5.2.2 具有有限幅转接驱动器模式的快速 AEQ

```

// (address, data)
// Initial power-on configuration.
(0x0A, 0x91), // EQ_OVERRIDE and USB3.1 default.
(0x0B, 0x24), // Pre-shoot and De-emphasis control
(0x1C, 0x81), // Fast AEQ enable
(0x10, 0x55), // DP lanes 0 and 1 EQ
(0x11, 0x55), // DP lanes 2 and 2 EQ
(0x1D, 0x10), // FASTAEQ_LIMITS to 80mV
(0x1E, 0x55), // USB-C Rx1/Rx2 Long channel EQ.
(0x20, 0x00), // USB-C Rx1/Rx2 Short channel EQ.
(0x21, 0x05), // SSTX receiver EQ.
(0x32, 0x40), // VOD Control.

```

```

// Controls when selecting between USB and DP modes.
If (USBonly_normal)
{ (0x0A, 0x91); }
Else if (USBonly_flip)
{ (0x0A, 0x95); }
Else if (Dponly_normal)
{ (0x0A, 0x92); }
Else if (Dponly_flip)
{ (0x0A, 0x96); }
Else if (DPUSB_normal)
{ (0x0A, 0x93); }
Else if (DPUSB_flip)
{ (0x0A, 0x97); }
Else // Nothing connected to Type-C
{ (0x0A, 0x90); }

```

6.5.2.3 具有线性转接驱动器模式的完全 AEQ

```

// (address, data)
// Initial power-on configuration.
(0x0A, 0x11), // EQ_OVERRIDE and USB3.1 default.
(0x1C, 0x83), // Full AEQ enable
(0x10, 0x55), // DP lanes 0 and 1 EQ
(0x11, 0x55), // DP lanes 2 and 2 EQ
(0x20, 0x11), // USB-C Rx1/Rx2 EQ. Not used in Full AEQ
(0x21, 0x05), // SSTX receiver EQ.

```

```

// Controls when selecting between USB and DP modes.
If (USBonly_normal)
{ (0x0A, 0x11); }
Else if (USBonly_flip)
{ (0x0A, 0x15); }
Else if (Dponly_normal)
{ (0x0A, 0x12); }
Else if (Dponly_flip)
{ (0x0A, 0x16); }
Else if (DPUSB_normal)
{ (0x0A, 0x13); }
Else if (DPUSB_flip)
{ (0x0A, 0x17); }

```



```
Else // Nothing connected to Type-C
{ (0x0A, 0x10); }
```

6.5.2.4 具有限幅转接驱动器模式的完全 AEQ

```
// (address, data)
// Initial power-on configuration.
(0x0A, 0x91), // Limited Redriver, EQ_OVERRIDE and USB3.1 default.
(0x0B, 0x24), // Pre-shoot and De-emphasis control
(0x1C, 0x83), // Full AEQ enable
(0x10, 0x55), // DP lanes 0 and 1 EQ
(0x11, 0x55), // DP lanes 2 and 2 EQ
(0x20, 0x11), // USB-C Rx1/Rx2 EQ. Not used in Full AEQ
(0x21, 0x05), // SSTX receiver EQ.
(0x32, 0x40), // VOD Control.
```

```
// Controls when selecting between USB and DP modes.
If (USBonly_normal)
{ (0x0A, 0x91); }
Else if (USBonly_flip)
{ (0x0A, 0x95); }
Else if (Dponly_normal)
{ (0x0A, 0x92); }
Else if (Dponly_flip)
{ (0x0A, 0x96); }
Else if (DPUSB_normal)
{ (0x0A, 0x93); }
Else if (DPUSB_flip)
{ (0x0A, 0x97); }
Else // Nothing connected to Type-C
{ (0x0A, 0x90); }
```

6.5.3 TUSB1146-Q1 I²C 地址选项

为了实现进一步的可编程性，可使用 I²C 来控制 TUSB1146-Q1。SCL 和 SDA 引脚分别用于 I²C 时钟和 I²C 数据。

表 6-10. TUSB1146-Q1 I²C 目标地址

DPEQ0/A1 引脚电平	SSEQ0/A0 引脚电平	位 7 (MSB)	位 6	位 5	位 4	位 3	位 2	位 1	位 0 (W/R)
0	0	1	0	0	0	1	0	0	0/1
0	R	1	0	0	0	1	0	1	0/1
0	F	1	0	0	0	1	1	0	0/1
0	1	1	0	0	0	1	1	1	0/1
R	0	0	1	0	0	0	0	0	0/1
R	R	0	1	0	0	0	0	1	0/1
R	F	0	1	0	0	0	1	0	0/1
R	1	0	1	0	0	0	1	1	0/1
F	0	0	0	1	0	0	0	0	0/1
F	R	0	0	1	0	0	0	1	0/1
F	F	0	0	1	0	0	1	0	0/1
F	1	0	0	1	0	0	1	1	0/1
1	0	0	0	0	1	1	0	0	0/1
1	R	0	0	0	1	1	0	1	0/1
1	F	0	0	0	1	1	1	0	0/1
1	1	0	0	0	1	1	1	1	0/1

6.5.4 TUSB1146-Q1 I²C 目标行为

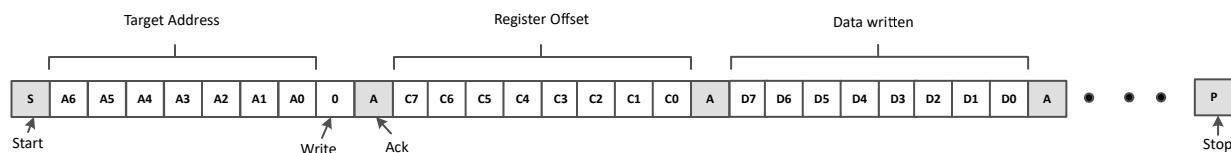


图 6-2. 带数据的 I²C 写入

按照以下程序将数据写入 TUSB1146-Q1 I²C 寄存器 (请参阅图 6-2) :

1. 控制器通过生成启动条件 (S) 以及 TUSB1146-Q1 7 位地址和一个用以指示写入周期的零值 “W/R” 位来启动写入操作。
2. TUSB1146-Q1 确认地址周期。
3. 控制器提供要写入的 TUSB1146-Q1 中的寄存器偏移, 它由一字节数据组成, MSB 优先。
4. TUSB1146-Q1 确认子地址周期。
5. 控制器提供要写入 I²C 寄存器的数据的第一个字节。
6. TUSB1146-Q1 确认字节传输
7. 控制器可以继续提供要写入的额外字节的数据, 每个字节传输都在 TUSB1146-Q1 发出确认后完成。
8. 控制器通过生成停止条件 (P) 来终止写入操作。

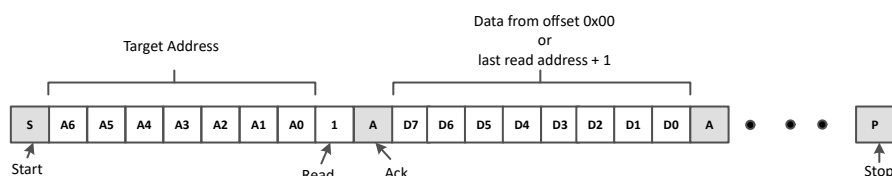


图 6-3. 不使用重复启动的 I²C 读取

按照以下程序在不重复启动的情况下读取 TUSB1146-Q1 I²C 寄存器 (请参阅图 6-3) 。

1. 控制器通过生成一个启动条件 (S), 后跟 TUSB1146-Q1 7 位地址和一个用以指示读取周期的零值 “W/R” 位, 从而启动读取操作。
2. TUSB1146-Q1 确认 7 位地址周期。
3. 在确认之后, 控制器继续发送时钟。
4. TUSB1146-Q1 从寄存器 00h 或上次读取的寄存器偏移 +1 处开始传输存储器寄存器的内容, MSB 优先。如果写入 I²C 寄存器发生在读取之前, 则 TUSB1146-Q1 应从写入中指定的寄存器偏移处开始。
5. 在每次字节传输后, TUSB1146-Q1 会等待控制器发出确认 (ACK) 或不确认 (NACK); I²C 控制器确认接收到传输的每个数据字节。
6. 如果接收到 ACK, 则只要控制器提供时钟, TUSB1146-Q1 就会传输下一个数据字节。如果接收到 NAK, 则 TUSB1146-Q1 停止提供数据并等待停止条件 (P)。
7. 控制器通过生成停止条件 (P) 来终止写入操作。

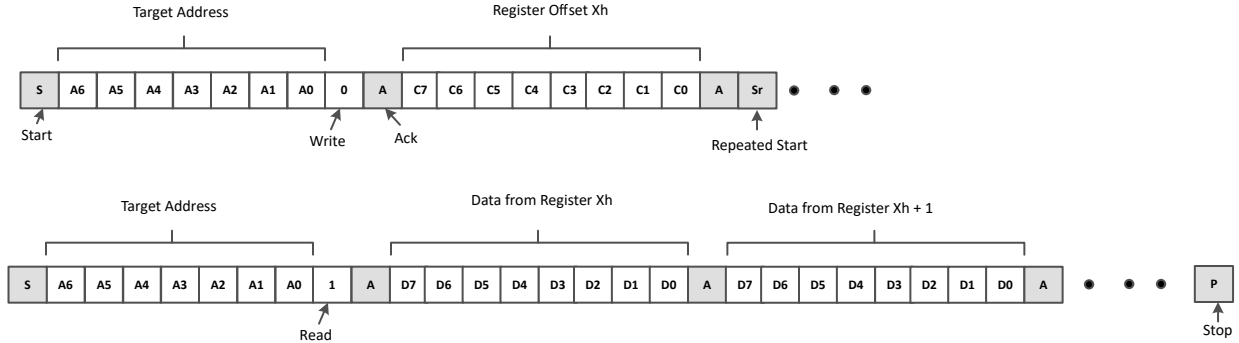


图 6-4. 使用重复启动的 I2C 读取

按照以下程序在重复启动的情况下读取 TUSB1146-Q1 I²C 寄存器（请参阅图 6-4）。

1. 控制器通过生成一个启动条件 (S)，后跟 TUSB1146-Q1 7 位地址和一个用以指示写入周期的零值 “W/R” 位，从而启动读取操作。
2. TUSB1146-Q1 确认 7 位地址周期。
3. 控制器提供要写入的 TUSB1146-Q1 中的寄存器偏移，它由一字节数据组成，MSB 优先。
4. TUSB1146-Q1 确认寄存器偏移周期。
5. 控制器提供重复启动条件 (Sr)。
6. 控制器通过生成启动条件 (S) 以及 TUSB1146-Q1 7 位地址和一个用以指示读取周期的 1 值 “W/R” 位来启动读取操作。
7. TUSB1146-Q1 确认 7 位地址周期。
8. TUSB1146-Q1 从寄存器偏移处开始传输存储器寄存器的内容，MSB 优先。
9. 在每次字节传输后，TUSB1146-Q1 将会等待控制器发出响应 (ACK) 或无应答 (NACK)；I²C 控制器会确认接收到每次数据字节传输。
10. 如果接收到 ACK，则只要控制器提供时钟，TUSB1146-Q1 就会传输下一个数据字节。如果接收到 NAK，则 TUSB1146-Q1 停止提供数据并等待停止条件 (P)。
11. 控制器通过生成停止条件 (P) 来终止读取操作。

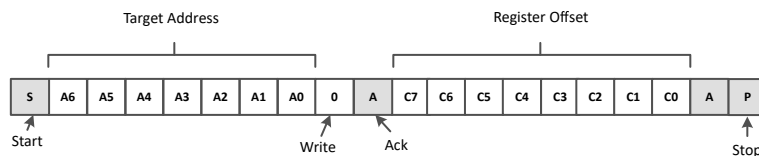


图 6-5. 无数据的 I2C 写入

按照以下程序为 I²C 读取设置起始子地址（请参阅图 6-5）。

1. 控制器通过生成启动条件 (S) 以及 TUSB1146-Q1 7 位地址和一个用以指示写入周期的零值 “W/R” 位来启动写入操作。
2. TUSB1146-Q1 确认地址周期。
3. 控制器提供要写入的 TUSB1146-Q1 中的寄存器偏移，它由一字节数据组成，MSB 优先。
4. TUSB1146-Q1 确认寄存器偏移周期。
5. 控制器通过生成停止条件 (P) 来终止写入操作。

备注

初始上电之后，如果读取过程不包含寄存器偏移（请参阅图 6-3），则读取从寄存器偏移 00h 开始并通过寄存器逐字节继续，直到 I²C 控制器终止读取操作为止。在读取操作期间，TUSB1146-Q1 会自动递增最后一个传输字节的 I²C 内部寄存器地址，而不论是否从 I²C 控制器收到 ACK。

7 寄存器映射

7.1 TUSB1146-Q1 寄存器

表 7-1 列出了 TUSB1146-Q1 寄存器。表 7-1 中未列出的所有寄存器偏移地址都应视为保留的存储单元，并且不应修改寄存器内容。

表 7-1. TUSB1146-Q1 寄存器

偏移	首字母缩写词	寄存器名称	部分
0xA	General_1	通用寄存器	转到
0xB	TXEQ_CTRL	TX EQ 控制	转到
0x10	DP01EQ_SEL	DisplayPort 通道 0 和 1 EQ 控制	转到
0x11	DP23EQ_SEL	DisplayPort 通道 2 和 3 EQ 控制	转到
0x12	DisplayPort_1	AUX 监测状态	转到
0x13	DisplayPort_2	DP 通道启用/禁用控制	转到
0x1C	AEQ_CONTROL1	AEQ 控制	转到
0x1D	AEQ_CONTROL2	AEQ 控制	转到
0x1E	AEQ_LONG	长通道的 AEQ 设置	转到
0x20	USBC_EQ	RX1 和 RX2 接收器的 EQ 控制	转到
0x21	SS_EQ	SSTX 接收器的 EQ 控制	转到
0x22	USB3_MISC	其他 USB3 控制	转到
0x24	USB_STATUS	USB 状态机状态	转到
0x32	VOD_CTRL	VOD 线性度和 AEQ 控制	转到
0x3B	AEQ_STATUS	完整和快速 AEQ 状态	转到

复杂的位访问类型经过编码可适应小型表单元。表 7-2 展示了适用于此部分中访问类型的代码。

表 7-2. TUSB1146-Q1 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
RH	R H	读取 由硬件置位或清零
写入类型		
W	W	写入
W1S	W 1S	写入 1 以进行设置
WS	W	写入
复位或默认值		
-n		复位后的值或默认值

7.1.1 General_1 寄存器 (偏移 = 0xA) [复位 = 0x1]

General_1 如表 7-3 所示。

返回到[汇总表](#)。

该寄存器用于在 USB 模式和 DisplayPort 模式之间做出选择，也用于选择多路复用器的方向。软件可以设置 EQ_OVERRIDE，以使用 EQ 寄存器，不使用引脚。

表 7-3. General_1 寄存器字段说明

位	字段	类型	复位	说明
7	SSRX_LIMIT_ENABLE	R/W	0x0	为 SSRX 变送器启用限幅转接驱动器模式。 0x0 = 线性转接驱动器 0x1 = 限幅转接驱动器
6	RESERVED	R	0x0	保留
5	SWAP_HPDIIN	R/W	0x0	控制从哪个引脚 HPDIIN 中获取。 0x0 = HPDIIN 处于默认位置 0x1 = 交换 HPDIIN 位置 (引脚 15 连接到引脚 24 , 或引脚 24 连接到引脚 15) 。
4	EQ_OVERRIDE	R/W	0x0	此字段使软件可以使用寄存器中的 EQ 设置, 而不是从引脚采样的值。 0x0 = 基于 EQ 引脚的采样状态的 EQ 设置。 0x1 = 基于每个 EQ 寄存器的编程值的 EQ 设置。
3	HPDIIN_OVERRIDE	R/W	0x0	覆盖 HPDIIN 引脚状态。 0x0 = 基于 HPDIIN 引脚的 HPDIIN。 0x1 = HPDIIN 高电平。
2	FLIP_SEL	R/W	0x0	该字段控制方向。 0x0 = 正常方向 0x1 = 翻转方向。
1-0	CTLSEL	R/W	0x1	控制 DP 模式和 USB 模式。 0x0 = 禁用。USB3 和 DisplayPort 的所有 RX 和 TX 都被禁用。 0x1 = 启用仅限 USB3。 0x2 = 启用四个 DisplayPort 通道。 0x3 = USB3 和两个 DisplayPort 通道。

7.1.2 TXEQ_CTRL 寄存器 (偏移 = 0xB) [复位 = 0x6C]

TXEQ_CTRL 如 表 7-4 所示。

返回到[汇总表](#)。

当启用限幅转接驱动器模式时, 该寄存器控制 SSRX 的预加重和去加重电平。

表 7-4. TXEQ_CTRL 寄存器字段说明

位	字段	类型	复位	说明
7-6	TX_PRESHOOT	R/W	0x1	SSRX TX 预冲电平 (前游标) 。 0x0 = 1.5dB 0x1 = 2dB 0x2 = 2.3dB 0x3 = 2.8dB

表 7-4. TXEQ_CTRL 寄存器字段说明 (续)

位	字段	类型	复位	说明
5	TX_PRESHOOT_EN	R/W	0x1	启用 SSRX TX 预冲 (前游标)。仅当 SSRX_LIMIT_ENABLE = 1 时有效。 0x0 = 禁用 (0dB) 0x1 = 启用
4-3	TX_DEEPHESIS	R/W	0x1	SSRX 发送器的去加重电平 (后置游标) 0x0 = -1.5dB 0x1 = -2.1dB 0x2 = -3.2dB 0x3 = -3.8dB
2	TX_DEEPHESIS_EN	R/W	0x1	启用 SSRX 发送器的去加重功能 (后置游标)。仅当 SSRX_LIMIT_ENABLE = 1 时有效。 0x0 = 禁用 (0dB) 0x1 = 启用
1-0	RESERVED	R	0x0	保留

7.1.3 DP01EQ_SEL 寄存器 (偏移 = 0x10) [复位 = 0x0]

DP01EQ_SEL 如表 7-5 所示。

返回到[汇总表](#)。

该寄存器控制 DisplayPort 接收器 0 和 1 的接收器均衡设置。

表 7-5. DP01EQ_SEL 寄存器字段说明

位	字段	类型	复位	说明
7-4	DP1EQ_SEL	RH/W	0x0	此字段选择 DP 通道 1 引脚的 EQ。当 EQ_OVERRIDE = 0b 时, 此字段反映 DPEQ[1:0] 引脚的采样状态。当 EQ_OVERRIDE = 1b 时, 软件可以基于写入此字段的值来更改 DP 通道 1 的 EQ 设置。
3-0	DP0EQ_SEL	RH/W	0x0	此字段选择 DP 通道 0 引脚的 EQ。当 EQ_OVERRIDE = 0b 时, 此字段反映 DPEQ[1:0] 引脚的采样状态。当 EQ_OVERRIDE = 1b 时, 软件可以基于写入此字段的值来更改 DP 通道 0 的 EQ 设置。

7.1.4 DP23EQ_SEL 寄存器 (偏移 = 0x11) [复位 = 0x0]

DP23EQ_SEL 如表 7-6 所示。

返回到[汇总表](#)。

该寄存器控制 DisplayPort 接收器 2 和 3 的接收器均衡设置。

表 7-6. DP23EQ_SEL 寄存器字段说明

位	字段	类型	复位	说明
7-4	DP3EQ_SEL	RH/W	0x0	此字段选择 DP 通道 3 引脚的 EQ。当 EQ_OVERRIDE = 0b 时, 此字段反映 DPEQ[1:0] 引脚的采样状态。当 EQ_OVERRIDE = 1b 时, 软件可以基于写入此字段的值来更改 DP 通道 3 的 EQ 设置。

表 7-6. DP23EQ_SEL 寄存器字段说明 (续)

位	字段	类型	复位	说明
3-0	DP2EQ_SEL	RH/W	0x0	此字段选择 DP 通道 2 引脚的 EQ。当 EQ_OVERRIDE = 0b 时，此字段反映 DPEQ[1:0] 引脚的采样状态。当 EQ_OVERRIDE = 1b 时，软件可以基于写入此字段的值来更改 DP 通道 2 的 EQ 设置。

7.1.5 DisplayPort_1 寄存器 (偏移 = 0x12) [复位 = 0x0]

DisplayPort_1 如表 7-7 所示。

返回到[汇总表](#)。

启用 AUX 监测时，该寄存器提供 AUX 监测的状态。

表 7-7. DisplayPort_1 寄存器字段说明

位	字段	类型	复位	说明
7	RESERVED	R	0x0	保留
6-5	SET_POWER_STATE	RH	0x0	此字段表示 AUX 写入 DPCD 地址 0x00600 的监测值。当 AUX_SNOOP_DISABLE = 0b 时，会根据监测值启用或禁用 DP 通道。当 AUX_SNOOP_DISABLE = 1b 时，DP 通道启用/禁用由 DPx_DISABLE 寄存器的状态决定，其中 x = 0、1、2 或 3。当 CTLSEL1 从 1b 变为 0b 时，通过硬件复位将此字段复位为 0h。
4-0	LANE_COUNT_SET	RH	0x0	此字段代表 AUX 写入 DPCD 地址 0x00101 寄存器的监测值。当 AUX_SNOOP_DISABLE = 0b 时，会启用由监测值指定的 DP 通道。禁用未使用的 DP 通道以降低功耗。当 AUX_SNOOP_DISABLE = 1b 时，DP 通道启用/禁用由 DPx_DISABLE 寄存器决定，其中 x = 0、1、2 或 3。当 CTLSEL1 从 1b 变为 0b 时，通过硬件复位将此字段复位为 0h。

7.1.6 DisplayPort_2 寄存器 (偏移 = 0x13) [复位 = 0x0]

DisplayPort_2 如表 7-8 所示。

返回到[汇总表](#)。

该寄存器提供对启用和禁用 AUX 监测和单个 DP 通道的控制。

表 7-8. DisplayPort_2 寄存器字段说明

位	字段	类型	复位	说明
7	AUX_SNOOP_DISABLE	R/W	0x0	根据 AUX 监测值或寄存器控制是否启用 DP 通道。 0x0 = AUX 监测已启用。 0x1 = AUX 监测已禁用。DP 通道由寄存器控制。
6	RESERVED	R	0x0	保留

表 7-8. DisplayPort_2 寄存器字段说明 (续)

位	字段	类型	复位	说明
5-4	AUX_SBU_OVR	R/W	0x0	此字段会根据 CTL1 和 FLIP 覆盖 AUX/P 至 SBU1/2 的连接和断开。通过将此字段更改为 01b 或 10b，无论 CTLSEL1 和 FLIPSEL 寄存器的状态如何，都会使流量通过 AUX 传输到 SBU。 0x0 = AUX 至 SBU 连接由 CTLSEL1 和 FLIPSEL 决定 0x1 = AUXP -> SBU1 和 AUXN -> SBU2 0x2 = AUXP -> SBU2 和 AUXN -> SBU1 0x3 = AUX 至 SBU 断开。
3	DP3_DISABLE	R/W	0x0	当 AUX_SNOOP_DISABLE = 1b 时，此字段可用于启用或禁用 DP 通道 3。当 AUX_SNOOP_DISABLE = 0b 时，对此字段的更改对通道 3 功能没有影响。 0x0 = DP 通道 3 已启用。 0x1 = DP 通道 3 已禁用。
2	DP2_DISABLE	R/W	0x0	当 AUX_SNOOP_DISABLE = 1b 时，此字段可用于启用或禁用 DP 通道 2。当 AUX_SNOOP_DISABLE = 0b 时，对此字段的更改对通道 2 功能没有影响。 0x0 = DP 通道 2 已启用。 0x1 = DP 通道 2 已禁用。
1	DP1_DISABLE	R/W	0x0	当 AUX_SNOOP_DISABLE = 1b 时，此字段可用于启用或禁用 DP 通道 1。当 AUX_SNOOP_DISABLE = 0b 时，对此字段的更改对通道 1 功能没有影响。 0x0 = DP 通道 1 已启用。 0x1 = DP 通道 1 已禁用。
0	DP0_DISABLE	R/W	0x0	当 AUX_SNOOP_DISABLE = 1b 时，此字段可用于启用或禁用 DP 通道 0。当 AUX_SNOOP_DISABLE = 0b 时，对此字段的更改对通道 0 功能没有影响。 0x0 = DP 通道 0 已启用。 0x1 = DP 通道 0 已禁用。

7.1.7 AEQ_CONTROL1 寄存器 (偏移 = 0x1C) [复位 = 0x80]

AEQ_CONTROL1 如表 7-9 所示。

返回到[汇总表](#)。

该寄存器用于启用自适应 EQ，并选择快速自适应模式还是完整自适应模式。

表 7-9. AEQ_CONTROL1 寄存器字段说明

位	字段	类型	复位	说明
7-4	FULLAEQ_UPPER_EQ	R/W	0x8	用于检查完全 AEQ 模式的最大 EQ 值

表 7-9. AEQ_CONTROL1 寄存器字段说明 (续)

位	字段	类型	复位	说明
3	USB3_U1_DISABLE	R/W	0x0	当设置该字段时, 如果检测到电气空闲状态, 将会导致进入 U3 而不是 U1。 0x0 = 检测到电气空闲后进入 U1。 0x1 = 检测到电气空闲后进入 U3。
2-1	AEQ_MODE	R/W	0x0	在“快速”和两种完整自适应模式之间进行选择 0x0 = 快速 AEQ。 0x1 = 完整 AEQ, 记录每次 EQ 中点的命中次数。 0x2 = 快速 AEQ。 0x3 = 完整 AEQ, 仅当 EQ 值为 0 时记录中点命中次数。
0	AEQ_EN	R/W	0x0	控制是否为 USB 下行端口启用自适应 EQ。 0x0 = 禁用 AEQ 0x1 = 启用 AEQ

7.1.8 AEQ_CONTROL2 寄存器 (偏移 = 0x1D) [复位 = 0x10]

AEQ_CONTROL2 如表 7-10 所示。

返回到[汇总表](#)。

此寄存器支持控制快速 AEQ 的上下限, 并可增加或减少完整 AEQ 功能使用的最终 EQ 值。

表 7-10. AEQ_CONTROL2 寄存器字段说明

位	字段	类型	复位	说明
7	OVER_EQ_SIGN	R/W	0x0	选择 OVER_EQ_CTRL 字段的符号。 0x0 = 正值 0x1 = 负值
6	RESERVED	R	0x0	保留
5-3	FASTAEQ_LIMITS	R/W	0x2	选择 DAC 的上限/下限以确定短通道与长通道。 0x0 = +/- 0mV 0x1 = +/- 40mV 0x2 = +/- 80mV 0x3 = +/- 120mV 0x4 = +/- 160mV 0x5 = +/- 200mV 0x6 = +/- 240mV 0x7 = +/- 280mV

表 7-10. AEQ_CONTROL2 寄存器字段说明 (续)

位	字段	类型	复位	说明
2-0	OVER_EQ_CTRL	R/W	0x0	此字段可根据所编程的值增加或减少 AEQ 值。例如, 若完整 AEQ 值为 6, 且此字段编程为 2 且 OVER_EQ_SIGN = 0, 则使用的 EQ 值为 8。此字段仅在完整 AEQ 模式下使用。 0x0 = 0 或 -8 0x1 = 1 或 -7 0x2 = 2 或 -6 0x3 = 3 或 -5 0x4 = 4 或 -4 0x5 = 5 或 -3 0x6 = 6 或 -2 0x7 = 7 或 -1

7.1.9 AEQ_LONG 寄存器 (偏移 = 0x1E) [复位 = 0x77]

AEQ_LONG 如表 7-11 所示。

返回到[汇总表](#)。

此寄存器用于在启用快速 AEQ 时为长通道设置编程 EQ 值。

表 7-11. AEQ_LONG 寄存器字段说明

位	字段	类型	复位	说明
7-4	LONG_EQ2	R/W	0x7	当 AEQ_EN = 1 且 AEQ_MODE = x0 时, 当检测到长通道时, 选择 USB 下行端口 1 (RX2) 的 EQ 设置。编程到该字段中的值可以为长通道配置提供理想的 Rx JTOL 结果。
3-0	LONG_EQ1	R/W	0x7	当 AEQ_EN = 1 且 AEQ_MODE = x0 时, 当检测到长通道时, 选择 USB 下行端口 2 (RX1) 的 EQ 设置。编程到该字段中的值可以为长通道配置提供理想的 Rx JTOL 结果。

7.1.10 USBC_EQ 寄存器 (偏移 = 0x20) [复位 = 0x0]

USBC_EQ 如表 7-12 所示。

返回到[汇总表](#)。

该寄存器控制 DFP (RX1 和 RX2) 的接收端均衡设置。

表 7-12. USBC_EQ 寄存器字段说明

位	字段	类型	复位	说明
7-4	EQ2_SEL	RH/W	0x0	如果 AEQ_EN = 0, 此字段选择面向 USB-C 接口的 USB3.1 RX2 接收端的 EQ 设置。当 EQ_OVERRIDE = 0b 时, 此字段反映 EQ[1:0] 引脚的采样状态。当 EQ_OVERRIDE = 1b 时, 软件可以基于写入此字段的值来更改 RX2p/n 引脚的 EQ 设置。当 AEQ_EN = 1 且 AEQ_MODE = x0 时, 当检测到短通道时, 此字段选择 USB 下行端口 1 (RX2) 的 EQ 设置。编程到该字段中的值可以为短通道配置提供理想的 Rx JTOL 结果。

表 7-12. USBC_EQ 寄存器字段说明 (续)

位	字段	类型	复位	说明
3-0	EQ1_SEL	RH/W	0x0	如果 AEQ_EN = 0, 此字段选择面向 USB-C 接口的 USB3.1 RX1 接收端的 EQ 设置。当 EQ_OVERRIDE = 0b 时, 此字段反映 EQ[1:0] 引脚的采样状态。当 EQ_OVERRIDE = 1b 时, 软件可以基于写入此字段的值来更改 RX1p/n 引脚的 EQ 设置。当 AEQ_EN = 1 且 AEQ_MODE = x0 时, 当检测到短通道时, 此字段选择 USB 下行端口 1 (RX1) 的 EQ 设置。编程到该字段中的值可以为短通道配置提供理想的 Rx JTOL 结果。

7.1.11 SS_EQ 寄存器 (偏移 = 0x21) [复位 = 0x0]

SS_EQ 如表 7-13 所示。

返回到[汇总表](#)。

该寄存器控制 UFP (SSTX) 的接收端均衡设置。

表 7-13. SS_EQ 寄存器字段说明

位	字段	类型	复位	说明
7-4	RESERVED	R	0x0	保留
3-0	SSEQ_SEL	RH/W	0x0	此字段为面向 USB 主机的 USB3.1 SSTX 接收端选择 EQ。当 EQ_OVERRIDE = 0b 时, 此字段反映 SSEQ[1:0] 引脚的采样状态。当 EQ_OVERRIDE = 1b 时, 软件可以根据写入此字段的值更改 SSTXp/n 引脚的 EQ 设置。

7.1.12 USB3_MISC 寄存器 (偏移 = 0x22) [复位 = 0x44]

USB3_MISC 如表 7-14 所示。

返回到[汇总表](#)。

表 7-14. USB3_MISC 寄存器字段说明

位	字段	类型	复位	说明
7	RXD_START_TERM	R/W	0x0	热复位之后 RX 检测开始时和进入 SS.Inactive 时的终止设置。 0x0 = 保持端接。与 tusb1046 相同 0x1 = 关闭终端。在断开连接的情况下, 避免本地和远程 RxD 之间发生竞争而导致合规性失败。如果连接保持下一个状态, 则无论如何都是轮询状态。
6	LFPS_EQ	R/W	0x1	控制基于 EQ1_SEL、EQ2_SEL 和 SSEQ_SEL 的 EQ 设置是否应用于接收到的 LFPS 信号。 0x0 = 接收到 LFPS 时, EQ 设置为零 0x1 = 接收到 LFPS 时, EQ 由相关寄存器设置。
5	U2U3_LFPS_DEBOUNCE	R/W	0x0	控制传入 LFPS 是否去抖。 0x0 = 在 U2/U3 退出前 LFPS 无去抖。 0x1 = 在 U2/U3 退出之前, LFPS 为 200µs 去抖。

表 7-14. USB3_MISC 寄存器字段说明 (续)

位	字段	类型	复位	说明
4	DISABLE_U2U3_RXDET	R/W	0x0	控制是否在 U2/U3 状态下执行 Rx.Detect。 0x0 = 在 U2/U3 中启用 Rx.Detect。 0x1 = 在 U2/U3 中禁用 Rx.Detect。
3-2	DFP_RXDET_INTERVAL	R/W	0x1	此字段控制下行端口 (TX1P/N 和 TX2P/N) 的 Rx.Detect 间隔。 0x0 = 保留 0x1 = 6ms 0x2 = 36ms 0x3 = 84ms
1	DIS_WARM_RESET_RXD	R/W	0x0	如果器件在热复位期间开始轮询, 则在热复位后禁用接收器检测。 0x0 = 是否在热复位后执行接收端检测取决于其他设置。 0x1 = 如果 USB FSM 检测到器件在热复位期间开始轮询, 则不执行接收器检测。
0	USB_COMPLIANCE_CTRL	R/W	0x0	控制合规模式检测是由 FSM 确定还是禁用 0x0 = 合规模式由 FSM 确定。 0x1 = 禁用合规模式。

7.1.13 USB_STATUS 寄存器 (偏移 = 0x24) [复位 = 0x41]

USB_STATUS 如表 7-15 所示。

返回到[汇总表](#)。

表 7-15. USB_STATUS 寄存器字段说明

位	字段	类型	复位	说明
7	USB_FASTAEQ_STAT	RH	0x0	当 AEQ_EN = 1 且 AEQ_MODE = x0 时, 此状态字段指示使用的是短 EQ 设置还是长 EQ 设置。当 AEQ_EN = 0 时, 此字段默认为 0h。 0x0 = 使用短通道 EQ。 0x1 = 使用长通道 EQ。
6	USB_AEQDONE_STAT	RH	0x1	此字段在 AEQ 运行期间为低电平, 在 AEQ 完成后为高电平。当 U0_STAT 和 AEQ_EN = 1 或 FORCE_AEQ_EN = 1 且硬件将 FORCE_AEQ 复位回 0 时, 此位有效。 0x0 = AEQ 正在运行 0x1 = AEQ 已完成
5	AEQ_HC_OVERFLOW	RH	0x0	13 位 AEQ 命中计数器溢出状态
4	RESERVED	R	0x0	保留
3	CM_ACTIVE	RH	0x0	合规模式状态。 0x0 = 未处于 USB3 合规模式。 0x1 = 处于 USB3 合规模式。

表 7-15. USB_STATUS 寄存器字段说明 (续)

位	字段	类型	复位	说明
2	U0_STAT	RH	0x0	U0 状态。设置器件是否进入 U0 状态。
1	U2U3_STAT	RH	0x0	U2/U3 状态。设置器件是否进入 U2/U3 状态。
0	DISC_STAT	RH	0x1	断开状态。设置器件是否进入断开状态。

7.1.14 VOD_CTRL 寄存器 (偏移 = 0x32) [复位 = 0x40]

VOD_CTRL 如表 7-16 所示。

返回到[汇总表](#)。

此寄存器控制 UFP 和 DFP 二者的变送器输出线性范围。当器件配置为有限转接驱动器 (设置 SSRX_LIMIT_ENABLE 字段) 时, USB_SSRX_VOD 会控制 SSRX 限幅驱动器的 VOD 电平。

表 7-16. VOD_CTRL 寄存器字段说明

位	字段	类型	复位	说明
7-6	LFPS_TX12_VOD	R/W	0x1	发送 LFPS 时 TX1 或 TX2 的 VOD 线性控制。 0x0 = LINR_L3 (最高) 0x1 = LINR_L2 0x2 = LINR_L1 0x3 = LINR_L0 (最低)
5-4	DP_VOD	R/W	0x0	DP 路径的 VOD 线性控制。 0x0 = LINR_L3 (最高) 0x1 = LINR_L2 0x2 = LINR_L1 0x3 = LINR_L0 (最低)
3-2	USB_TX12_VOD	R/W	0x0	USB 下行端口 (TX1 和 TX2) 的 VOD 线性控制。 0x0 = LINR_L3 (最高) 0x1 = LINR_L2 0x2 = LINR_L1 0x3 = LINR_L0 (最低)
1-0	USB_SSRX_VOD	R/W	0x0	USB 上行端口 (SSRX) 的 VOD 线性控制。当 SSRX_LIMIT_ENABLE = 1 时, 该字段控制 SSRX 的限幅 VOD。 0x0 = LINR_L3 (最高) 0x1 = LINR_L2 0x2 = LINR_L1 0x3 = LINR_L0 (最低)

7.1.15 AEQ_STATUS 寄存器 (偏移 = 0x3B) [复位 = 0x0]

AEQ_STATUS 如表 7-17 所示。

返回到[汇总表](#)。

该寄存器提供 AEQ 功能的状态。

表 7-17. AEQ_STATUS 寄存器字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R	0x0	保留
4	DONE_STAT	RH	0x0	该标志在 DAC 等待计时器到期后置位。
3-0	AEQ_STAT	RH	0x0	完成完整 AEQ 后由 FSM 确定的最佳 EQ。此字段还指示用于快速 AEQ 的 EQ。该字段还包含编程到 OVER_EQ_CTRL 字段中的值。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

TUSB1146-Q1 是一款线性转接驱动器，专门用于补偿因为 PCB 布线和电缆等无源介质导致的信号衰减而引起的符号间干扰 (ISI) 抖动。TUSB1146-Q1 具有四个独立的 DisplayPort 2.1 输入、一个上行 USB 3.2 输入和两个下行 USB 3.2 输入，因此该器件可进行优化，以便通过 16 种不同的均衡选项来校正所有这 7 个输入的 ISI。在 USB3.2 主机/DisplayPort 2.1 GPU 和 USB3.2 Type-C 插座之间放置 TUSB1146-Q1，可以纠正信号完整性问题，从而使系统更加稳健。

8.2 典型应用

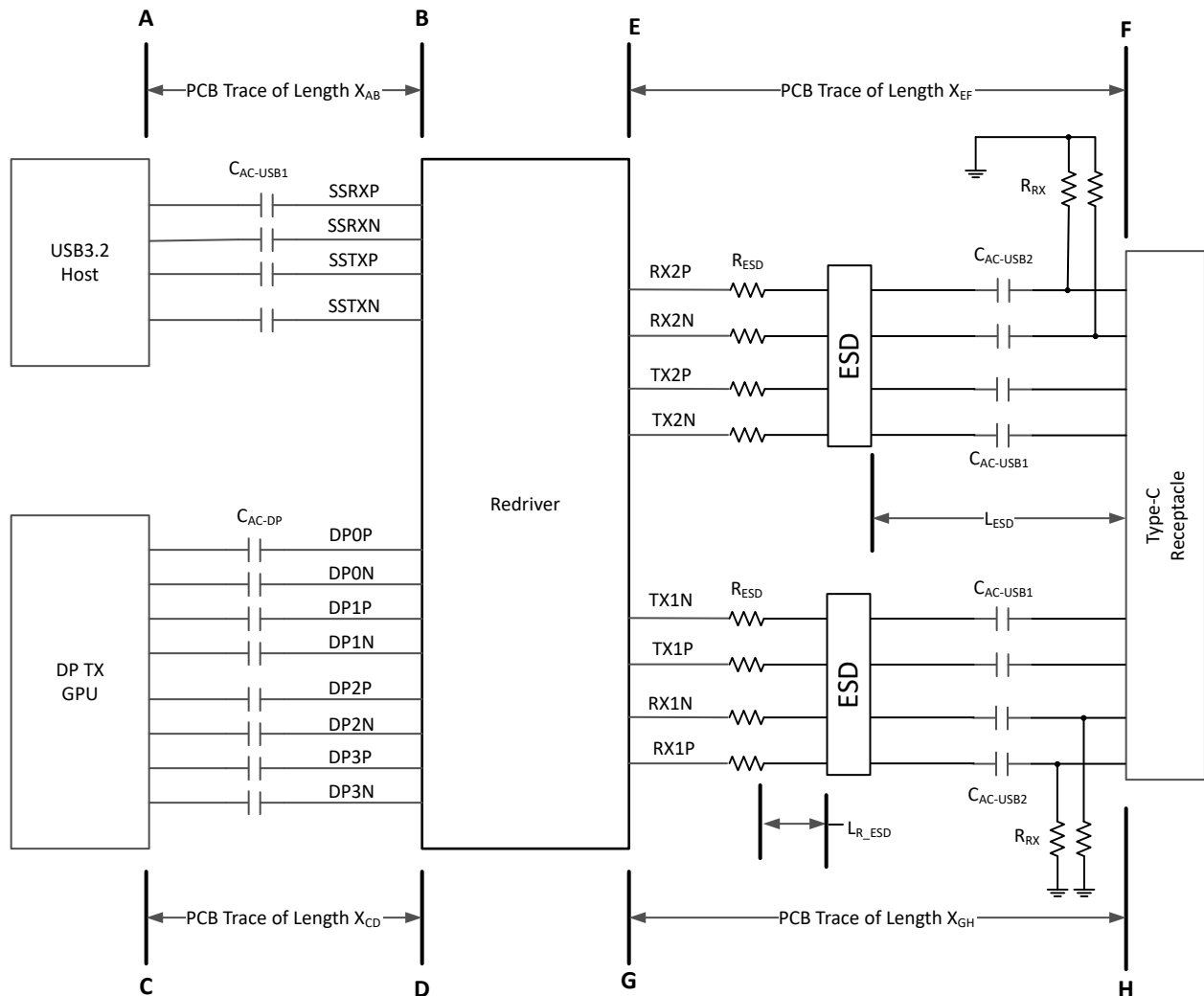


图 8-1. TUSB1146-Q1 在主机应用中

8.2.1 设计要求

对于此设计示例，请使用表 8-1 中显示的参数。

表 8-1. 设计参数

参数	值
USB3 前置沟道 A 至 B PCB 布线长度, X_{AB} 。请参阅图 8-1。	2 英寸 $\leq X_{AB} \leq$ 10 英寸 - [MAX (X_{EF} or X_{GH})]
DP 后置沟道 C 至 D PCB 布线长度, X_{CD} 。请参阅图 8-1。	2.5 英寸 $\leq X_{CD} \leq$ 10 英寸 - [MAX (X_{EF} or X_{GH})]
USB 和 DP 后置沟道 E 到 F PCB 布线长度, X_{EF} 。请参阅图 8-1。	长达 4 英寸
USB 和 DP 后置沟道 G 到 H PCB 布线长度, X_{GH} 。请参阅图 8-1。	长达 4 英寸
ESD 元件距 USB-C 插座的最大距离, L_{ESD}	0.5inches
串联电阻器 (R_{ESD}) 与 ESD 元件的最大距离, L_{R_ESD} °	0.25inches
$C_{AC-USB1}$ 交流耦合电容器 (75nF 至 265nF)	220nF
$C_{AC-USB2}$ 交流耦合电容器 (297nF 至 363nF)	选项： <ul style="list-style-type: none"> 带 R_{RX} 电阻的 330nF 交流耦合电容器 不带 R_{RX} 电阻的 330nF 交流耦合电容器
可选 R_{RX} 电阻 (220k Ω \pm 5%)	220k Ω
C_{AC-DP} 交流耦合电容器 (75nF 至 265nF)	220nF
R_{ESD} (0 Ω 至 2.2 Ω)	1 Ω
V_{CC} 电源 (3V 至 3.6V)	3.3V
I ² C 模式或 GPIO 模式	I ² C 模式。(I2C_EN 引脚 \neq "0")
1.8V 或 3.3V I ² C 接口	3.3V I ² C。使用 1K Ω 电阻将 I2C_EN 引脚上拉至 3.3V。

8.2.2 详细设计过程

图 8-2 展示了 TUSB1146-Q1 器件的典型应用。该器件可通过 GPIO 引脚或 I²C 接口进行控制。在下面所示的示例中，使用 Type-C PD 控制器通过 I²C 接口来配置该器件。当配置为 I²C 模式时，引脚 29 和 32 可保持未连接状态。在 I²C 模式下，可以通过 I²C 寄存器独立控制每个接收器的均衡设置。因此，所有均衡引脚 (EQ[1:0]、SSEQ[1:0] 和 DPEQ[1:0]) 都可保持未连接状态。如果这些引脚保持未连接状态，则 TUSB1146-Q1 7 位 I²C 目标地址为 0x12，因为 DPEQ0/A1 和 SSEQ0/A0 都处于引脚电平“F”。如果需要不同的 I²C 目标地址，请将 DPEQ0/A1 和 SSEQ0/A0 引脚设置为可生成所需 I²C 目标地址的电平。

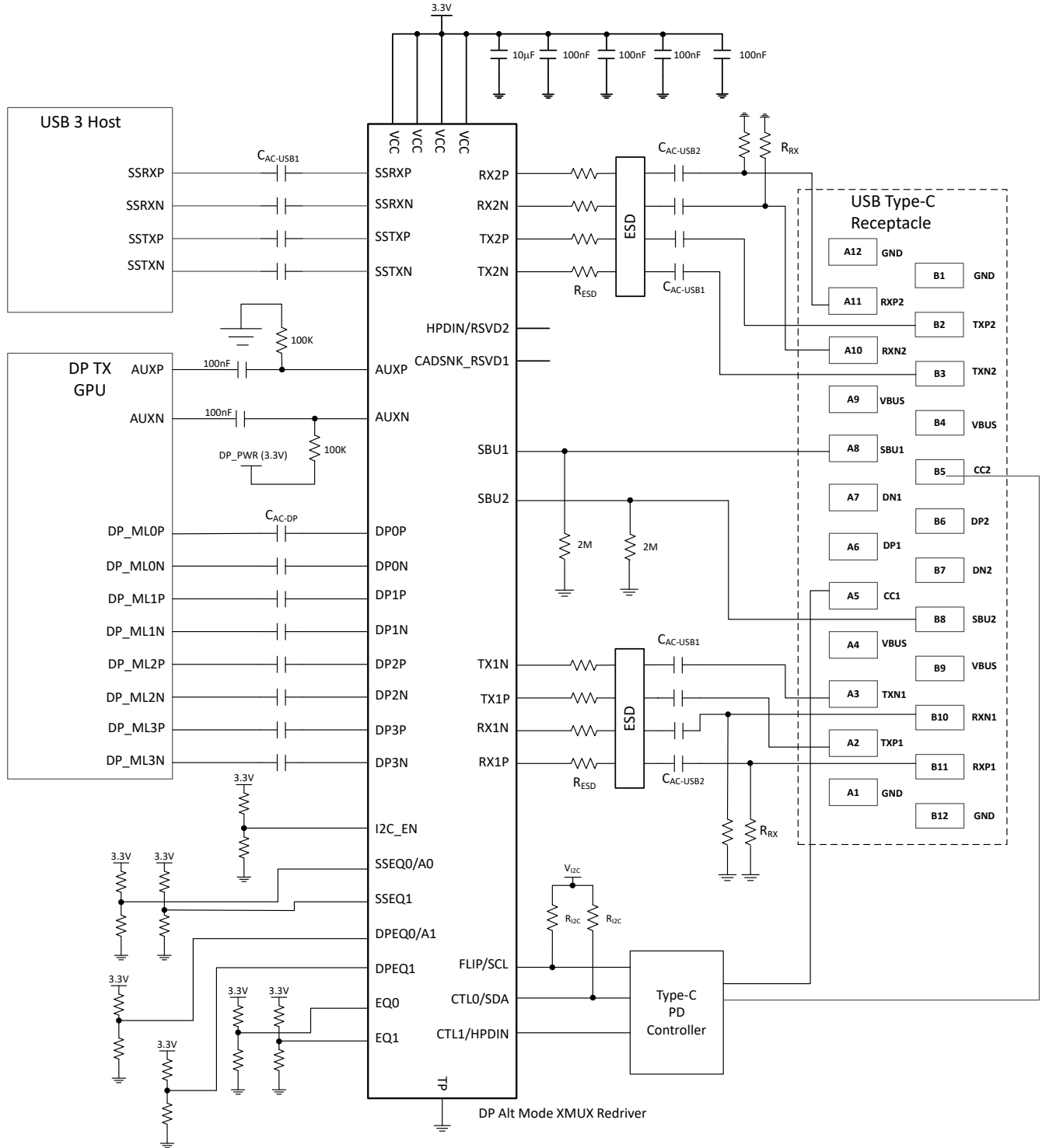


图 8-2. 应用电路

8.2.2.1 USB 和 DP 上行端口 (USB 主机/DP GPU 到 USB-C 插座) 配置

在为 TUSB1146-Q1 配置 USB 和 DP 下行方向时，需要了解前置沟道 (X_{AB} 和 X_{CD}) 的插入损耗 (SDD21)。将 DPEQ[1:0] 引脚和 SSEQ[1:0] 引脚或 SSEQ_SEL 和 DPEQx_SEL 寄存器设置为 5GHz 下的前置沟道插入损耗级别。对于 FR4 布线，TI 建议使用 5GHz 下每英寸约 -1.0dB 的插入损耗。按照此建议，如果 USB 的前置沟道

(X_{AB}) 为 8 英寸，则将 SSEQ 编程为 -8dB。如果 DP 的前置沟道 (X_{CD}) 插入损耗为 10 英寸，则将 DPEQ 编程为 -10dB。请参阅表 6-8 了解 USB SSEQ 设置，并参阅表 6-9 了解 DP EQ 设置。

8.2.2.2 USB 下行端口 (USB-C 插座到 USB 主机) 配置

8.2.2.2.1 固定均衡

在固定 EQ 运行情况下，所有可能插入 USB-C 插座的器件 (使用或不使用 USB 线缆) 都将使用单一 EQ 设置。TI 建议将 TUSB1146-Q1 EQ[1:0] 引脚 (如果在 GPIO 模式下) 或 EQ1_SEL 和 EQ2_SEL (如果在 I²C 模式下) 设置为比后置沟道的损耗 ($\text{MIN}(X_{EF}, X_{GH})$) 高约 4dB 至 5dB。例如，如果后置沟道为 0.5 英寸，则假设在 5GHz 下每英寸 -1dB，并将 EQ1_SEL 和 EQ2_SEL 编程为 4.5dB 至 5.5dB 之间。TI 建议执行 USB 3.1 Rx JTOL 长沟道和短沟道测试，以优化设置。单一 EQ 设置可能无法同时满足长沟道和短沟道测试要求，具体依赖于 USB 3.1 主机。如果是这种情况，TI 建议使用快速或完全 AEQ 模式。

8.2.2.2.2 快速自适应均衡

快速自适应 EQ 可以区分短沟道和长沟道，并根据检测到哪一种沟道，选择预定的 EQ 设置。快速 AEQ 在 I²C 模式下可用。当 AEQ_MODE = 0 且 AEQ_EN = 1 时，会启用快速 AEQ。

将短沟道 EQ 设置编程到 EQ1_SEL 和 EQ2_SEL 寄存器中。TI 建议在对这些寄存器进行编程时，使其比后置沟道的损耗 ($\text{MIN}(X_{EF}, X_{GH})$) 高大约 1dB 至 2dB。例如，如果后置沟道为 0.5 英寸，则假设在 5GHz 下每英寸 -1dB 插入损耗，并将 EQ1_SEL 和 EQ2_SEL 编程为 1.5dB 至 2.5dB 之间。TI 建议执行 USB3.1 Rx JTOL 短沟道测试，以便找到最优短沟道设置。

将长沟道 EQ 设置编程到 LONG_EQ1 和 LONG_EQ2 寄存器中。TI 建议在对这些寄存器进行编程时，使其比后置沟道的损耗 ($\text{MIN}(X_{EF}, X_{GH})$) 高大约 4dB 至 5dB。例如，如果后置沟道为 0.5 英寸，则假设在 5GHz 下每英寸 -1dB，并将 LONG_EQ1 和 LONG_EQ2 编程为 4.5dB 至 5.5dB 之间。TI 建议执行 USB3.1 Rx JTOL 长沟道测试，以便找到最优长沟道设置。

8.2.2.2.3 完全自适应均衡

在完全 AEQ 模式下，无论沟道是短沟道、长沟道还是介于两者之间，TUSB1146-Q1 始终会确定最佳设置。在 I²C 模式下默认禁用完全 AEQ 功能。当 AEQ_MODE = 1 且 AEQ_EN = 0x1 或 0x3 时，会启用完全 AEQ。

8.2.2.3 ESD 保护

可能需要整合 ESD 元件以保护 TUSB1146-Q1 免受静电放电 (ESD) 的影响。TI 建议遵循表 8-2 中列出的 ESD 保护建议。大于表 8-2 中规定值的钳位电压可能要求在每个差分引脚上设置 R_{ESD} 。将 ESD 元件布置在 USB 连接器附近。

表 8-2. ESD 二极管推荐特性

参数	建议
击穿电压	$\geq 3.5V$
I/O 线电容	数据速率 $\leq 5Gbps$: $\leq 0.50pF$
	数据速率 $> 5Gbps$: $\leq 0.35pF$
任何 P 和 N I/O 引脚之间的电容差值	$\leq 0.07pF$
8A I_{PP} IO 至 GND 时的钳位电压 ⁽¹⁾	$\leq 4.5V$
典型动态电阻	$\leq 30m\Omega$

(1) 符合 IEC 61000-4-5 (8/20 μs 电流波形)

表 8-3. 推荐的 ESD 保护元件

制造商	器件型号	R_{ESD} 支持 $\pm 8kV$ 的 IEC 61000-4-2 接触放电
Nexperia	PUSB3FR4	1 Ω
Nexperia	PESD2V8Y1BSF	1 Ω
德州仪器 (TI)	TPD1E04U04DPLR	2 Ω

表 8-3. 推荐的 ESD 保护元件 (续)

制造商	器件型号	R _{ESD} 支持 ±8kV 的 IEC 61000-4-2 接触放电
德州仪器 (TI)	TPD4E02B04DQAR	2 Ω

8.2.3 应用曲线

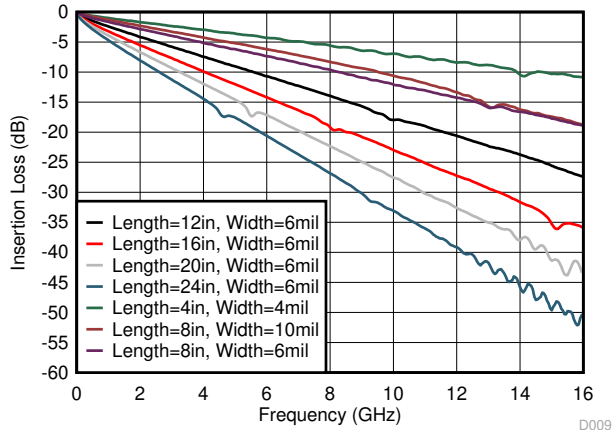


图 8-3. FR4 PCB 布线的插入损耗

8.3 系统示例

8.3.1 仅 USB 3.1

当 CTL1 引脚为低电平并且 CTL0 引脚为高电平时，TUSB1146-Q1 处于仅 USB3.1 模式。

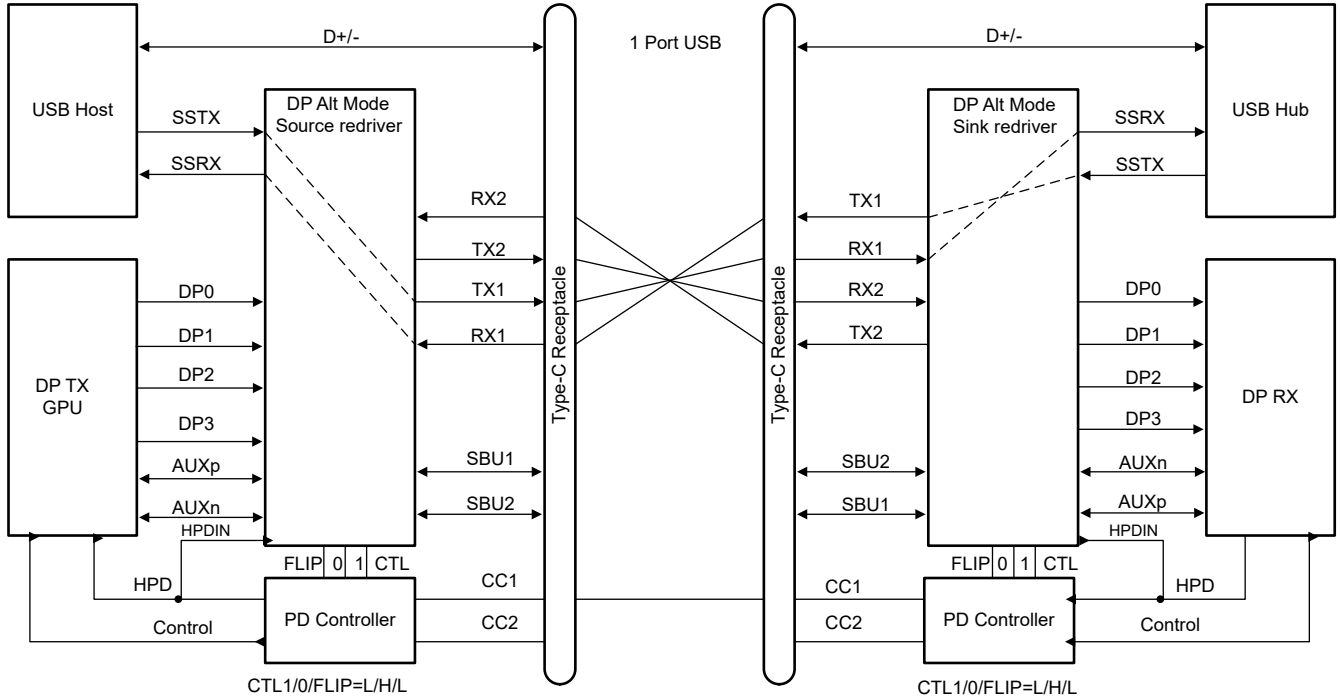


图 8-4. 仅 USB3.1 一无翻转 (CTL1 = L , CTL0 = H , FLIP = L)

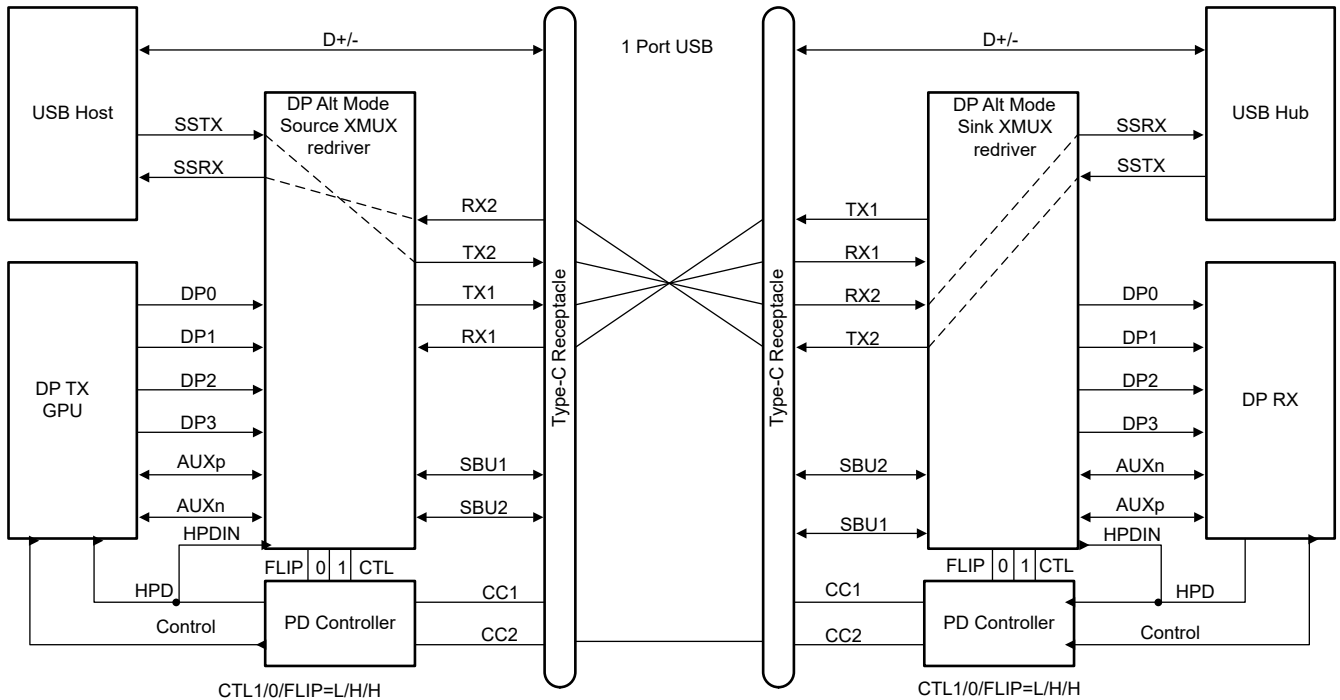


图 8-5. 仅 USB3.1 一带翻转 (CTL1 = L , CTL0 = H , FLIP = H)

8.3.2 USB 3.1 和 2 通道 DisplayPort 模式

当 CTL1 引脚为高电平且 CTL0 引脚为高电平时，TUSB1146-Q1 以 USB 3.1 和 2 个 DisplayPort 通道的模式运行。

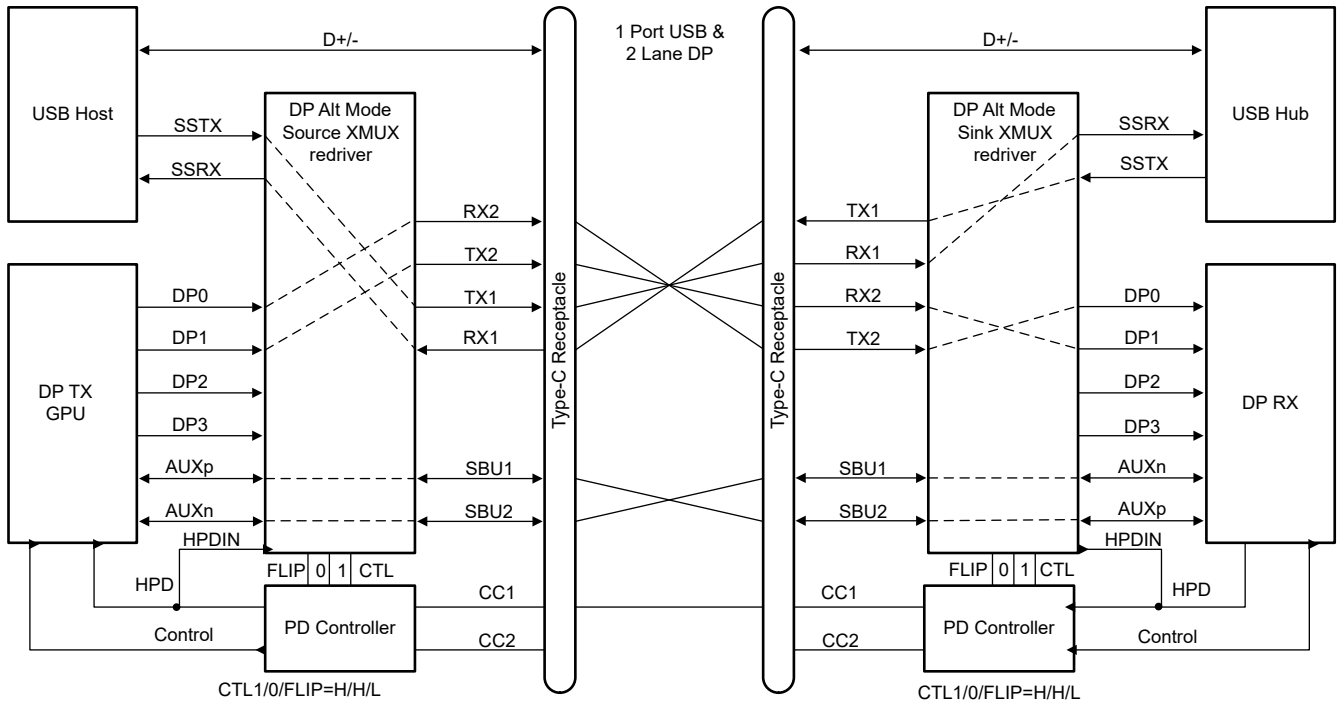


图 8-6. USB 3.1 + 2 通道 DP - 无翻转 (CTL1 = H , CTL0 = H , FLIP = L)

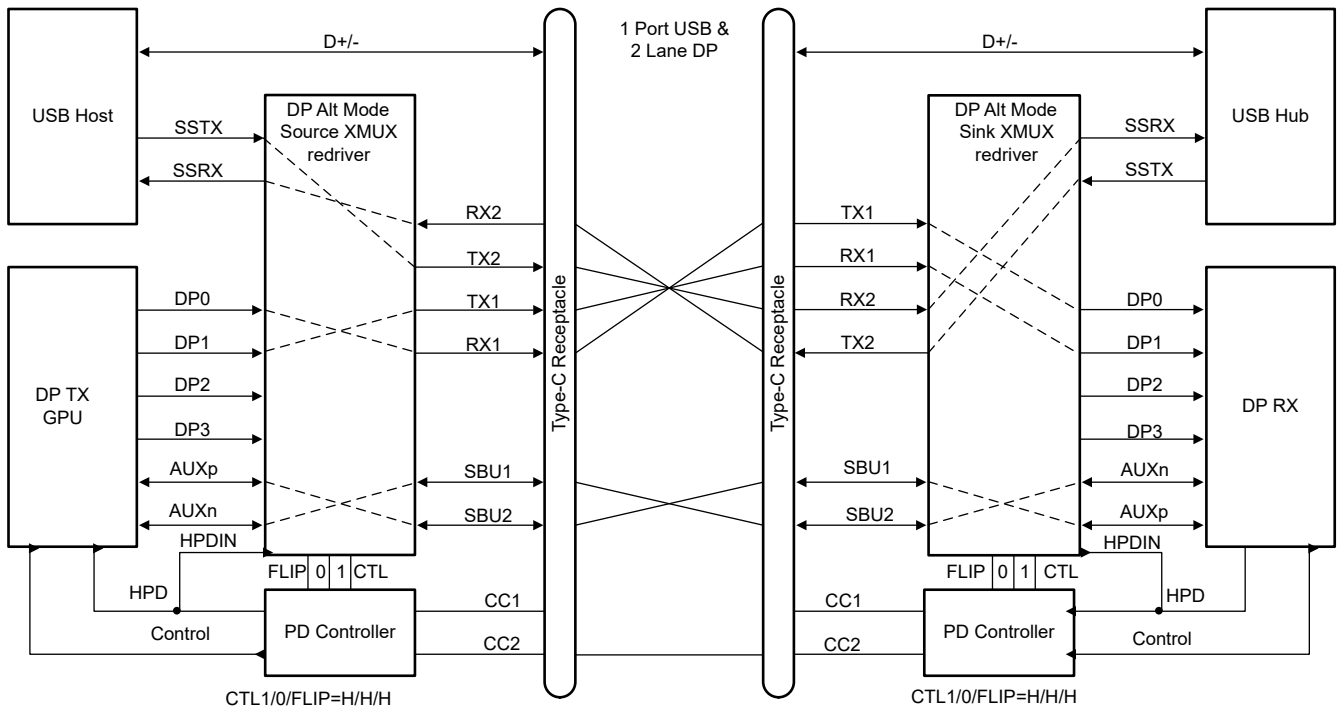


图 8-7. USB 3.1 + 2 通道 DP - 翻转 (CTL1 = H , CTL0 = H , FLIP = H)

8.3.3 仅 DisplayPort

当 CTL1 引脚为高电平且 CTL0 引脚为低电平时，TUSB1146-Q1 以 4 个通道仅 DisplayPort 模式运行。

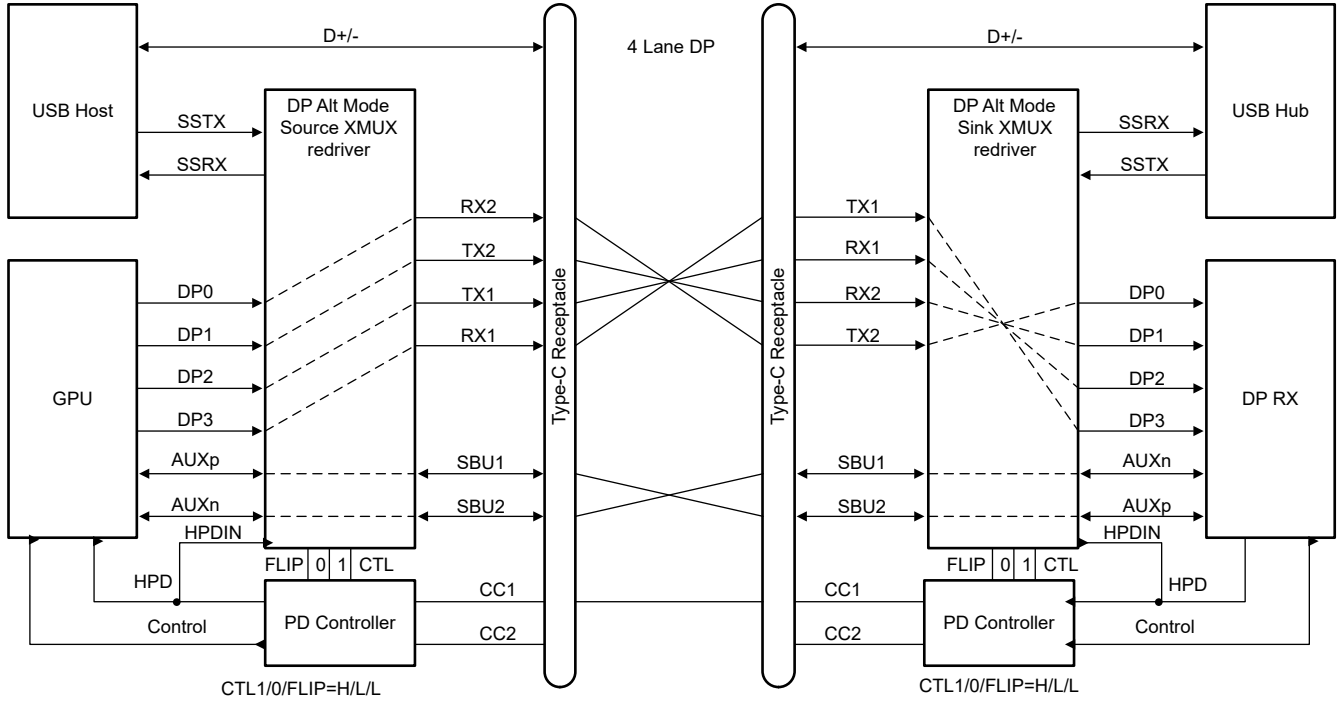


图 8-8.4 通道 DP — 无翻转 (CTL1 = H , CTL0 = L , FLIP = L)

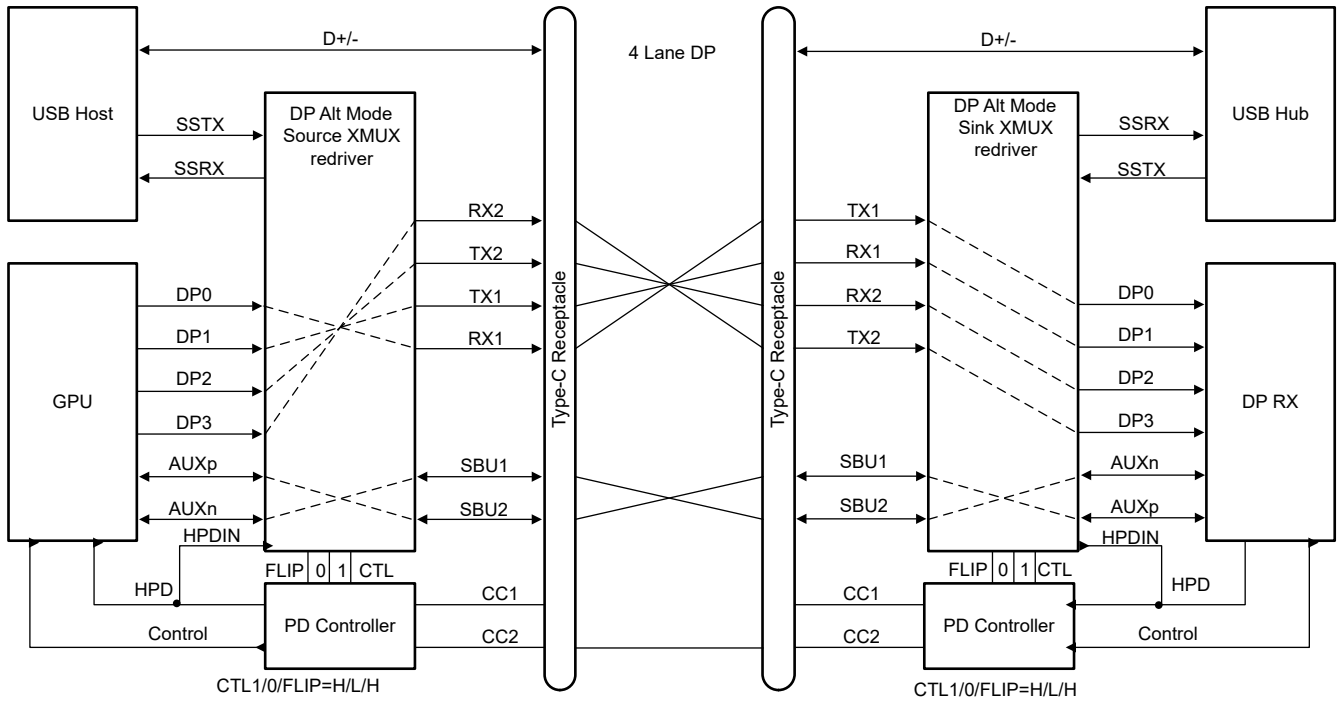


图 8-9.4 通道 DP — 带翻转 (CTL1 = H , CTL0 = L , FLIP = H)

8.4 电源相关建议

TUSB1146-Q1 旨在使用 3.3V 电源来运行。请勿使用超出 *绝对最大额定值* 表中所列的级别。如果使用电压较高的系统电源，可以使用电压稳压器将电压降至 3.3V。使用去耦电容器来降低噪声并提高电源完整性。在每个电源引脚上使用 0.1 μ F 电容器。

8.5 布局

8.5.1 布局指南

1. 使用受控 90 Ω 差分阻抗 ($\pm 10\%$) 布线 SSTXP/N、SSRXP/N、RX1P/N、RX2PN、TX1P/N 和 TX2P/N 对。
2. 使用受控 90 Ω 差分阻抗 ($\pm 10\%$) 布线 DP[3:0]P/N 对。
3. SSTXP/N 和 SSRXP/N 之间没有对间长度匹配要求。
4. 使从 GPU 经 TUSB1146-Q1 到 USB-C 插座的 DP 通道 (DP[3:0]) 之间的对间匹配保持在 100mil 以内。
5. 远离其他高速信号。
6. 使对内布线 (P 和 N 之间) 保持在 5mil 以内。
7. 确保长度匹配位于不匹配位置附近。
8. 每对应至少间隔信号布线宽度的 3 倍。
9. 尽量减少使用弯曲的差分布线。使用弯曲时，确保左右弯曲数量尽可能相等，且弯曲角度 ≥ 135 度。这样可以尽可能减少由弯曲引起的任何长度不匹配，从而尽可能降低弯曲对 EMI 造成的影响。
10. 在同一层布线所有差分对。
11. 尽量减少过孔数量。TI 建议将过孔数量保持在 2 个或更少。
12. 在靠近接地平面的层上保留布线。
13. 请勿在任何平面分割上方布线差分对。
14. 请记住，添加测试点可能导致阻抗不连续，从而对信号性能产生负面影响。如果使用测试点，应将测试点串联并对称放置。放置测试点时请勿使差分对上产生残桩。
15. TI 强烈建议在 USB-C 插座的 SuperSpeed 引脚下方留出参考平面空隙，以便尽可能降低插座的电容效应。
16. TI 强烈建议在交流耦合电容下方留出参考平面空隙。

8.5.2 布局示例

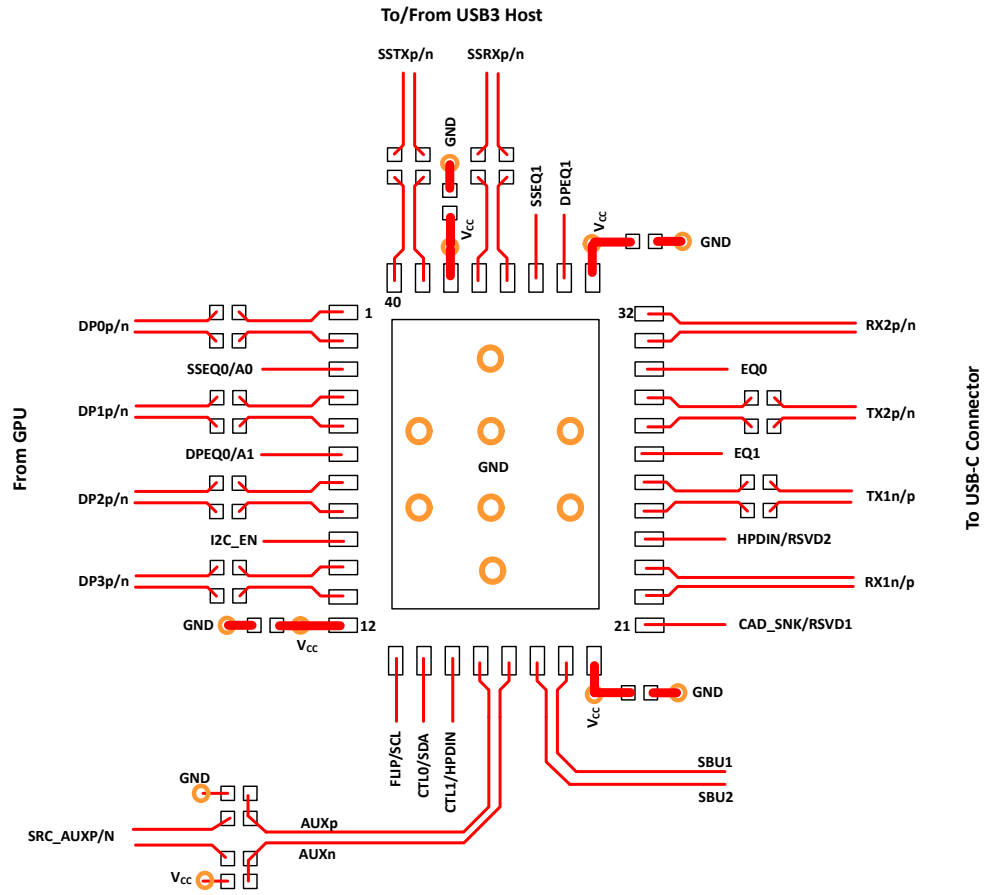


图 8-10. 布局示例

9 器件和文档支持

9.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.3 商标

DisplayPort™ is a trademark of VESA.

TI E2E™ is a trademark of Texas Instruments.

USB Type-C® is a registered trademark of USB Implementers Forum.

VESA® is a registered trademark of Video Electronics Standards Association.

HDMI® is a registered trademark of HDMI Licensing LLC.

所有商标均为其各自所有者的财产。

9.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.5 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

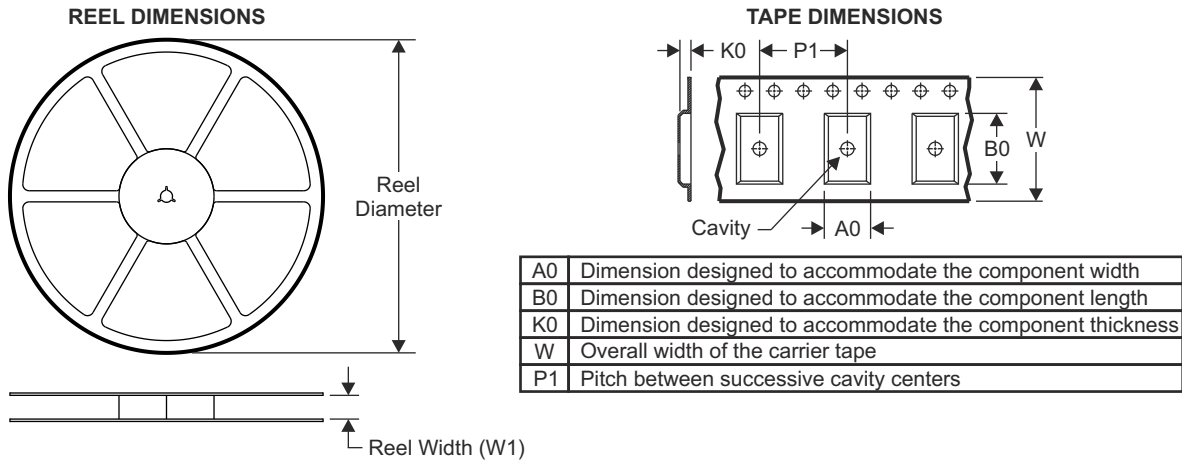
10 修订历史记录

日期	修订版本	注释
February 2025	*	初始发行版

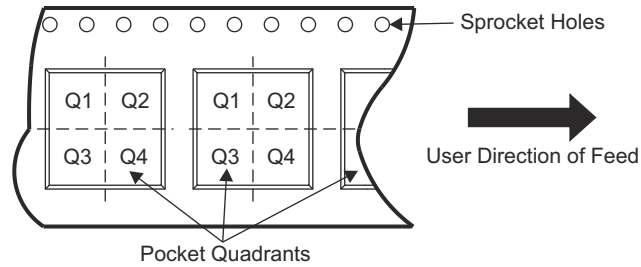
11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

11.1 卷带包装信息

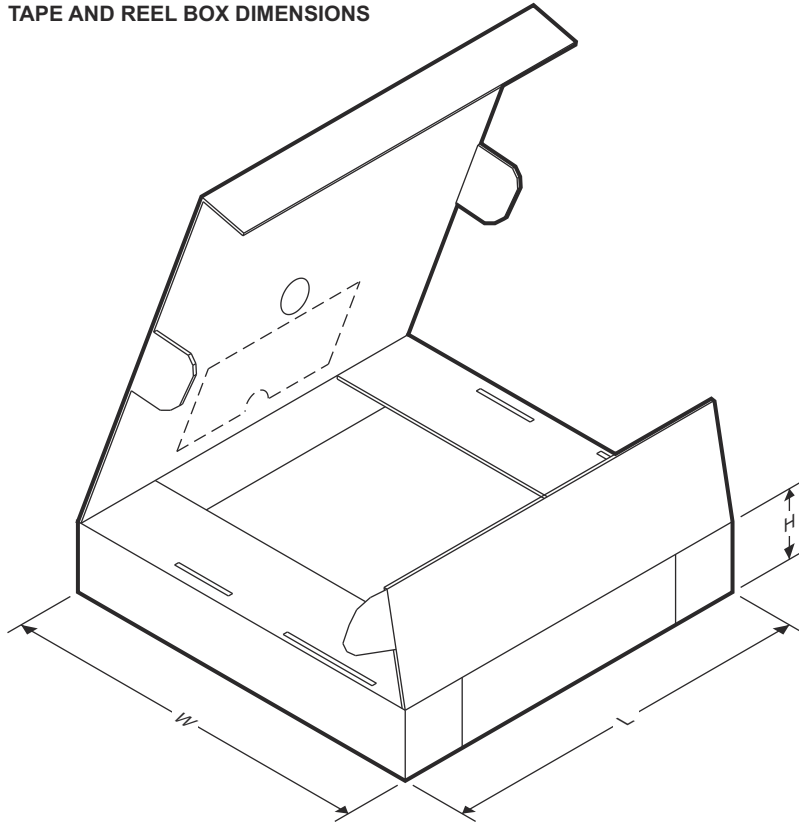


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



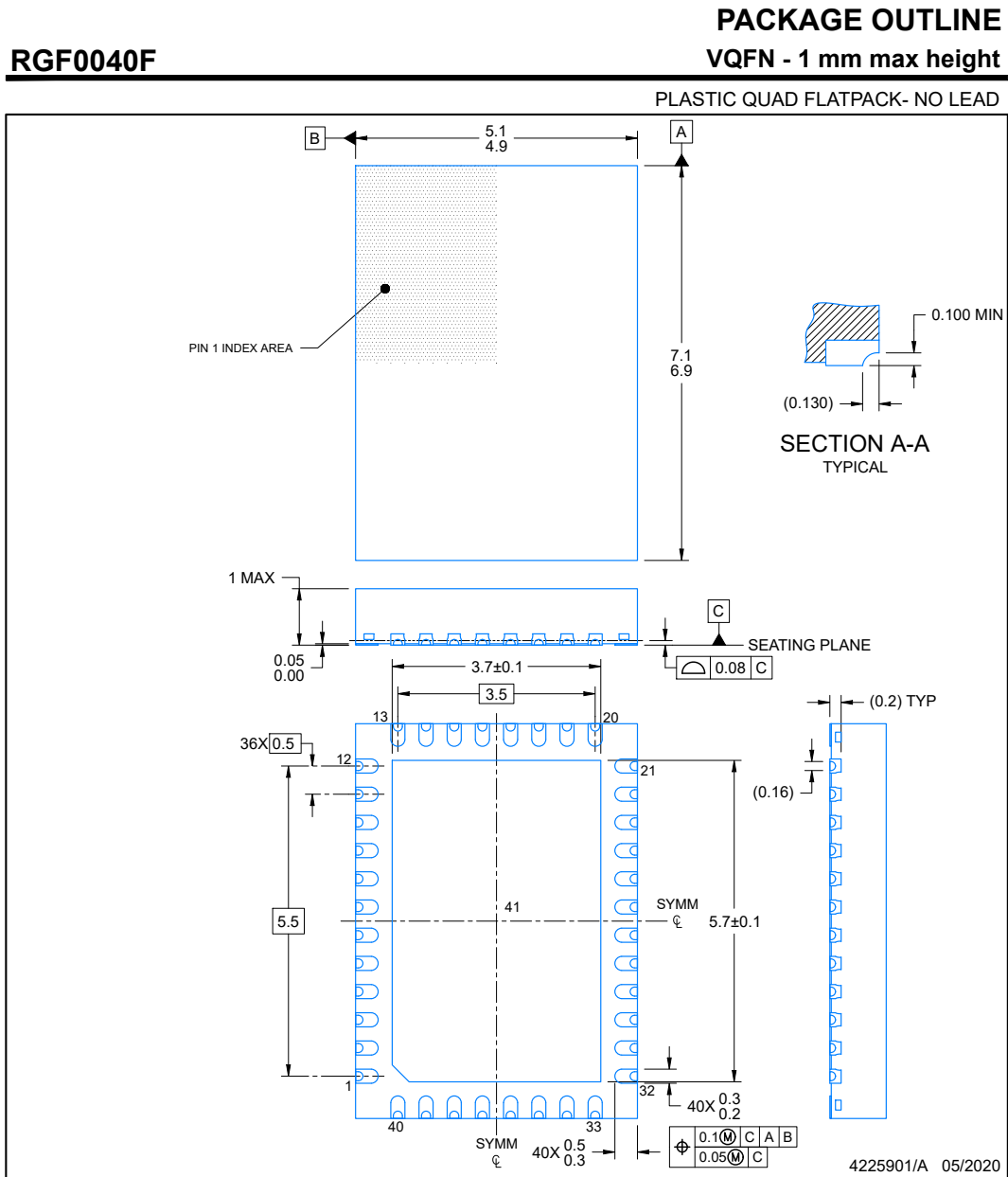
器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
PTUSB1146RGFQ1	VQFN	RGF	40	3000	330.0	16.4	5.25	7.25	1.45	8.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
PTUSB1146RGFQ1	VQFN	RGF	40	3000	367.0	367.0	35.0

11.2 机械数据



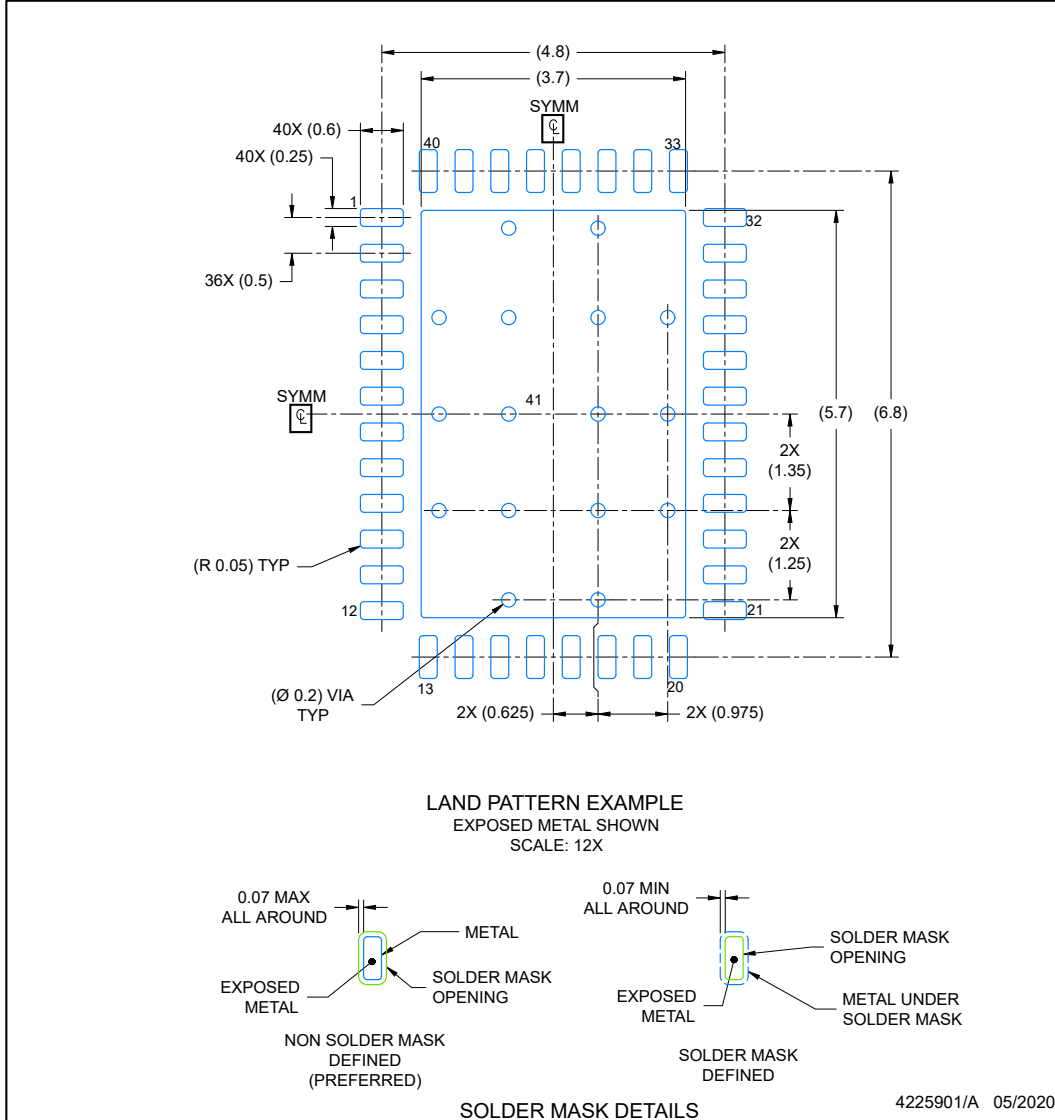
NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.

EXAMPLE BOARD LAYOUT
VQFN - 1 mm max height

RGF0040F

PLASTIC QUAD FLATPACK- NO LEAD



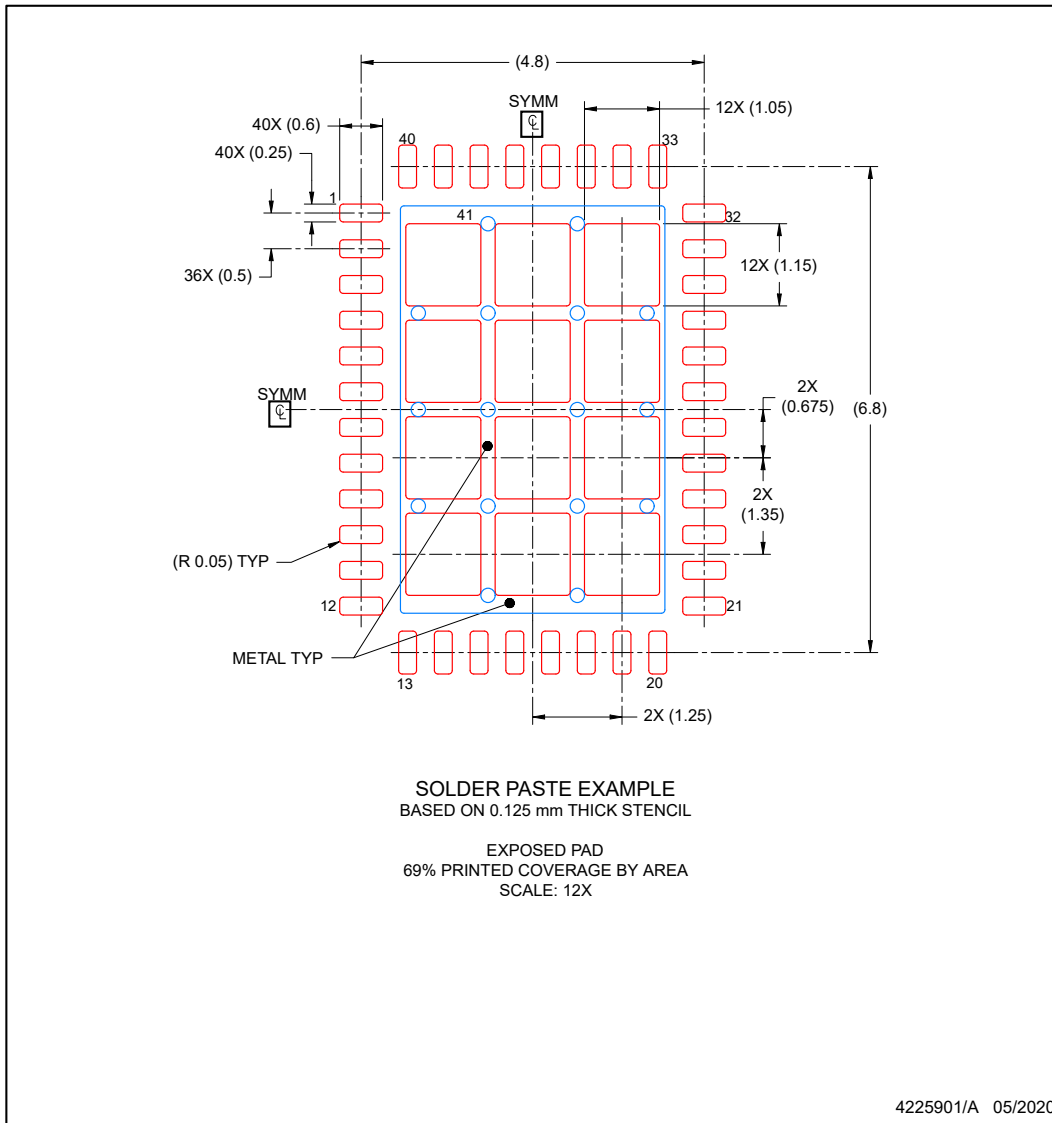
NOTES: (continued)

- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN
VQFN - 1 mm max height

RGF0040F

PLASTIC QUAD FLATPACK- NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TUSB1146RGFRQ1	Active	Production	VQFN (RGF) 40	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-	TDB461
TUSB1146RGFRQ1.B	Active	Production	VQFN (RGF) 40	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	See TUSB1146RGFRQ1	TDB461
TUSB1146RGFTQ1	Active	Production	VQFN (RGF) 40	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-	TDB461
TUSB1146RGFTQ1.B	Active	Production	VQFN (RGF) 40	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	See TUSB1146RGFTQ1	TDB461

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TUSB1146-Q1 :

- Catalog : [TUSB1146](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TUSB1146RGFRQ1	VQFN	RGF	40	3000	330.0	16.4	5.25	7.25	1.45	8.0	16.0	Q1
TUSB1146RGFTQ1	VQFN	RGF	40	250	180.0	16.4	5.25	7.25	1.45	8.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TUSB1146RGFRQ1	VQFN	RGF	40	3000	367.0	367.0	35.0
TUSB1146RGFTQ1	VQFN	RGF	40	250	210.0	185.0	35.0

GENERIC PACKAGE VIEW

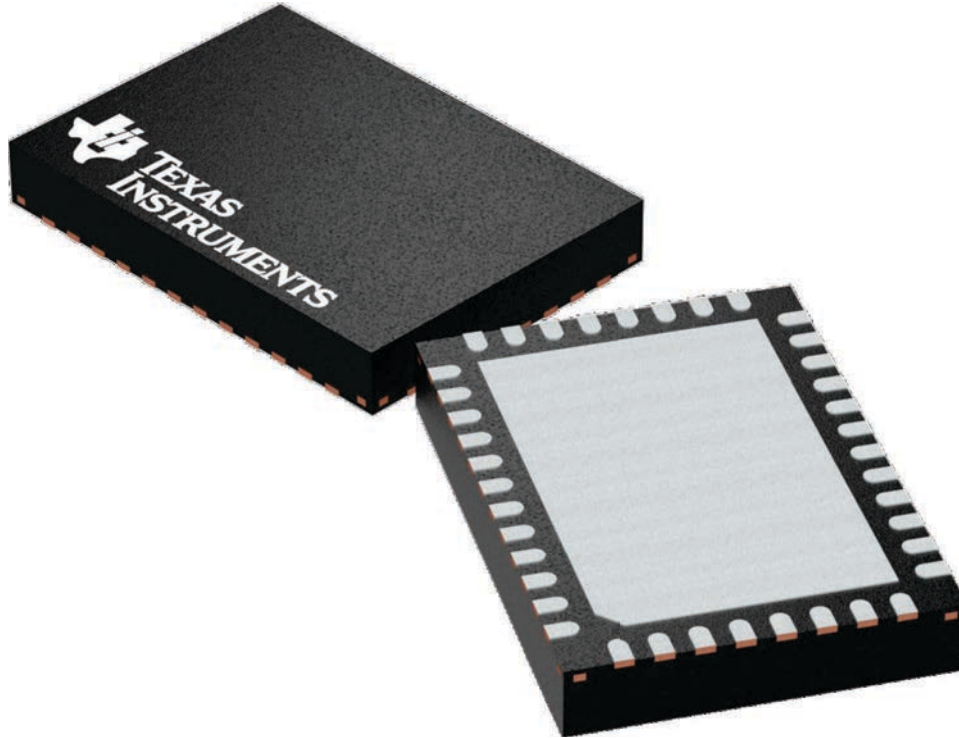
RGF 40

VQFN - 1 mm max height

5 x 7, 0.5 mm pitch

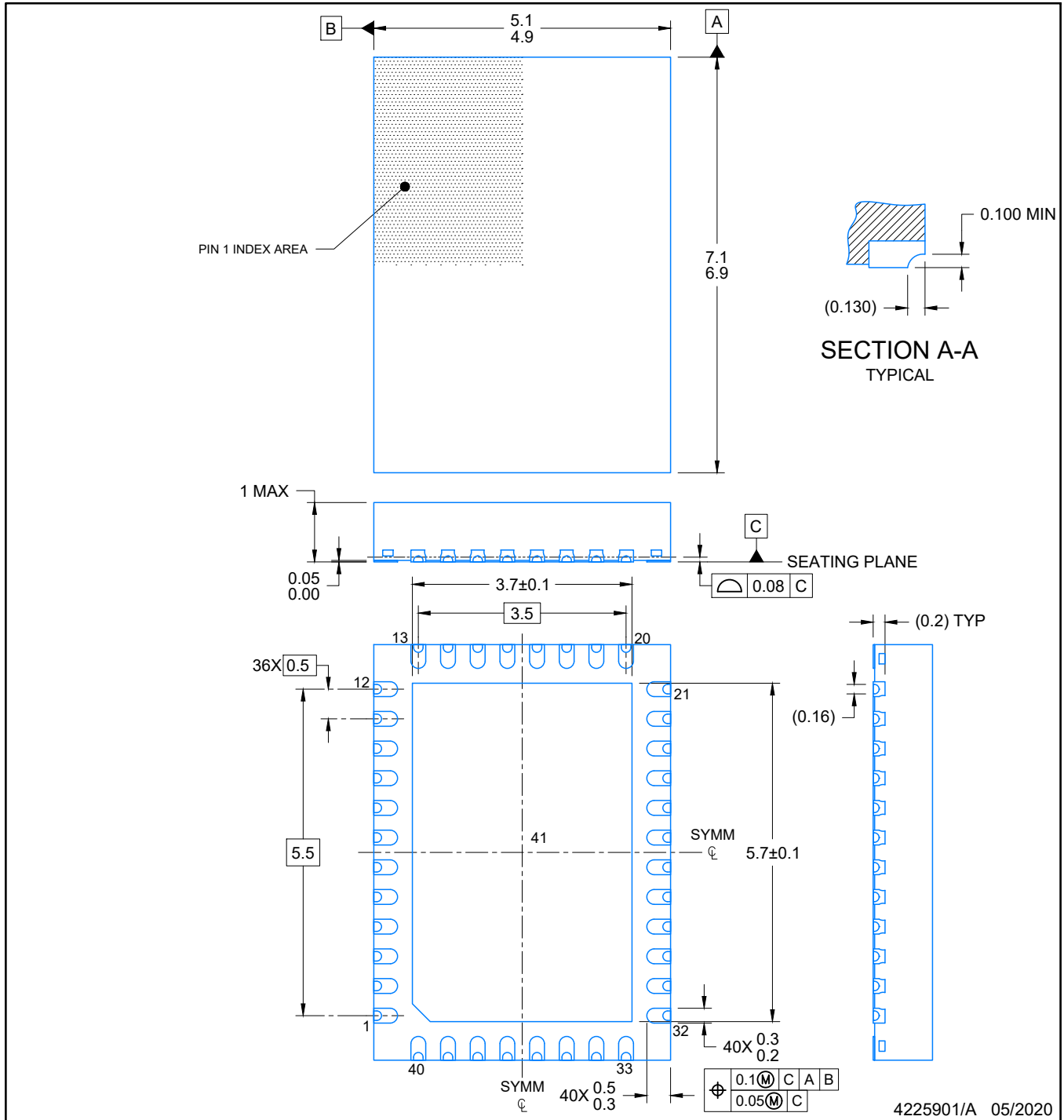
PLASTIC QUAD FLAT PACK- NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4225115/A

PLASTIC QUAD FLATPACK- NO LEAD



NOTES:

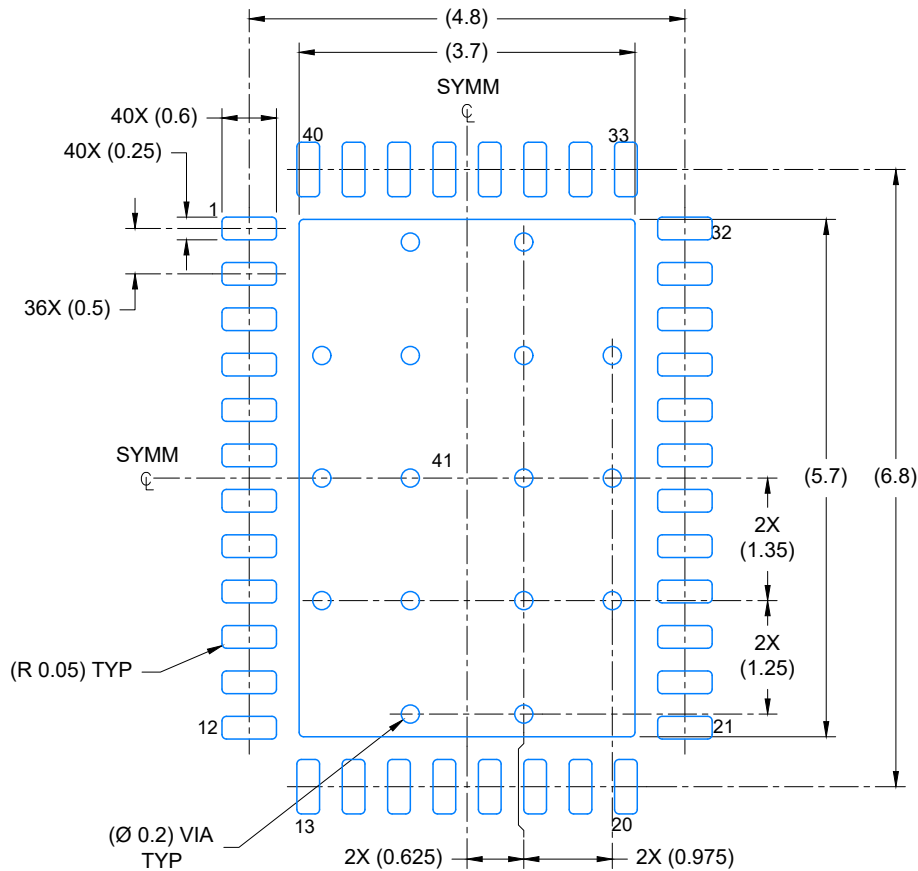
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

VQFN - 1 mm max height

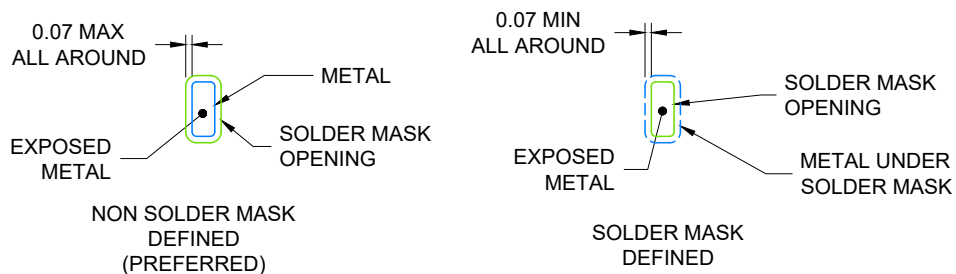
RGF0040F

PLASTIC QUAD FLATPACK- NO LEAD



LAND PATTERN EXAMPLE

EXPOSED METAL SHOWN
SCALE: 12X



SOLDER MASK DETAILS

4225901/A 05/2020

NOTES: (continued)

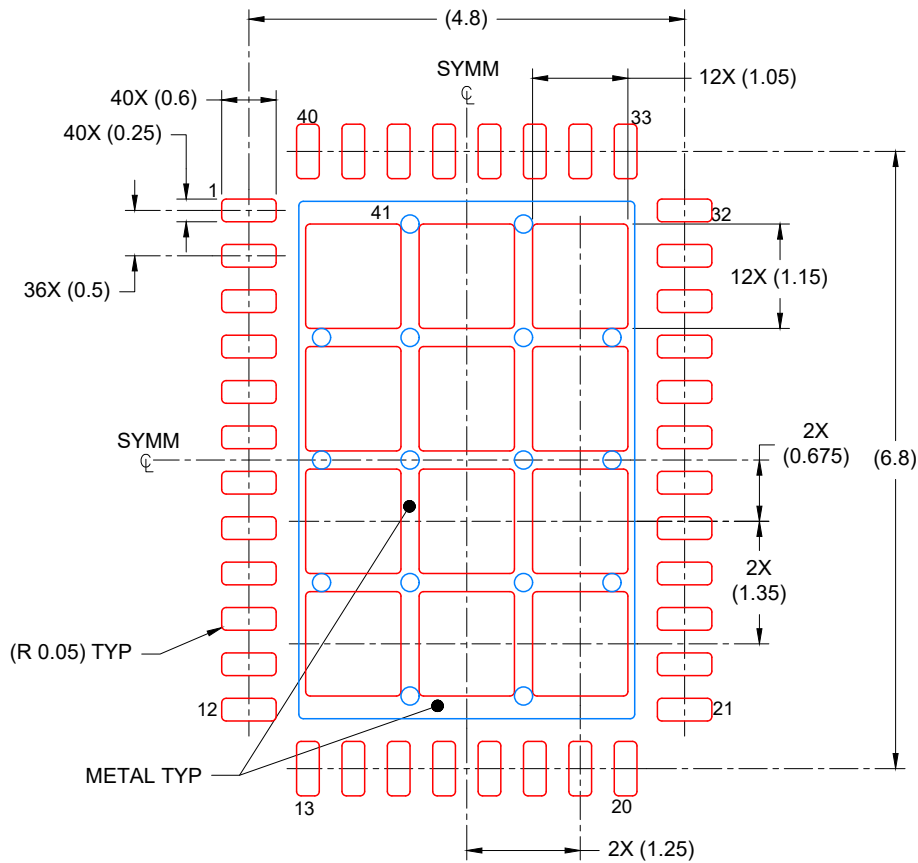
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RGF0040F

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK- NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
69% PRINTED COVERAGE BY AREA
SCALE: 12X

4225901/A 05/2020

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月