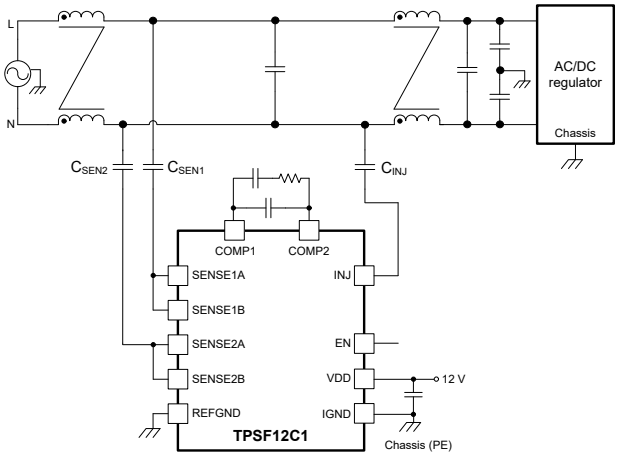
TPSF12C1 用于在单相交流电源系统中降低共模噪声的独立有源 EMI 滤波器

1 特性

- 功能安全型
  - 可提供用于功能安全系统设计的文档
- 电压检测、电流注入有源 EMI 滤波器
  - 针对 CISPR 11 和 CISPR 32 B 级传导 EMI 要求进行了优化
  - 在适用的 EMI 频率范围（150kHz 至 3MHz）内实现共模发射低阻抗
  - 扼流圈尺寸、重量和成本减少了 50% 以上
  - 峰值注入电流为 ±80mA（典型值）
  - 具有 113MHz 单位带宽增益积的放大器
- 8 V 至 16 V 的宽电源电压范围
- 结温范围为 –40°C 至 150°C
- 单相交流电源系统的简单外部配置
  - 集成检测滤波器和求和网络
  - 线路频率下漏电流低
  - 简化的补偿网络
- 固有保护特性，可实现稳健设计
  - 可承受 6kV 浪涌 (IEC 61000-4-5)，更大限度减少了外部元件数量
  - 用于远程开/关控制的使能引脚
  - 具有迟滞功能的 VDD 电压 UVLO 保护
  - 具有迟滞功能的热关断保护
- 4.2mm × 2mm SOT-23，14 引脚 (DYY) 封装

2 应用

- 电力输送 – 高密度服务器机架 PSU
- HVAC 电机控制、航天和国防
- 焊机、逆变器和其他工业系统
- 通信电源交流/直流整流器



简化原理图

3 说明

TPSF12C1 是一款有源滤波器 IC，旨在降低单相交流电源系统中的共模 (CM) 电磁干扰 (EMI)。

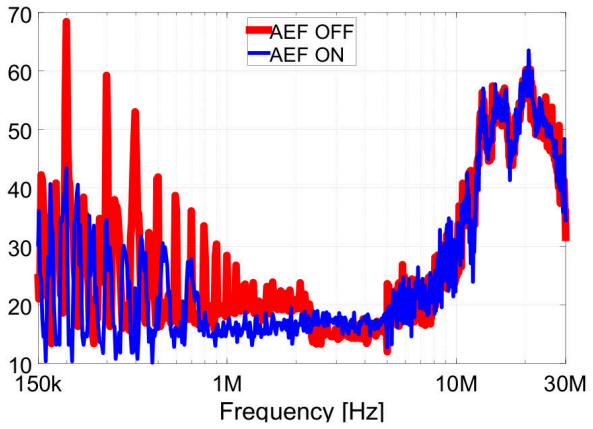
配置了电压检测和电流注入 (VSCI) 的有源 EMI 滤波器 (AEF) 使用电容倍增器电路来模拟传统无源滤波器设计中的 Y 电容器。该器件使用一组检测电容器来检测每条电源线上的高频噪声，并使用注入电容器将降噪电流注入电源线。有效的有源电容由电路增益和注入电容设置。AEF 检测和注入阻抗使用相对较低的电容值，组件尺寸较小。该器件包括集成滤波、补偿和保护电路，以及使能输入。

TPSF12C1 在 EMI 测量所需频率范围内提供了极低的 CM 噪声阻抗路径。在指定频率范围（例如 150kHz 至 3MHz）的下限降低高达 30dB 的 CM 噪声，可显著降低 CM 滤波器实施方案的尺寸、重量和成本。

封装信息

器件型号	封装(1)	封装尺寸（标称值）
TPSF12C1	DYY（SOT-23-THIN，14）	4.20mm × 2.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



EMI 降噪结果

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 修订历史记录 2
5 器件比较表 3
6 引脚配置和功能 3
7 规格 4
7.1 绝对最大额定值 4
7.2 ESD Ratings 4
7.3 建议运行条件 4
7.4 热性能信息 5
7.5 电气特性 5
7.6 系统特性 7
7.7 典型特性 8
8 详细说明 9
8.1 概述 9
8.2 功能模块图 9
8.3 特性说明 9
8.4 器件功能模式 11
9 应用和实施 12
9.1 应用信息 12
9.2 典型应用 12
9.3 电源相关建议 19
9.4 布局 19
10 器件和文档支持 22
10.1 器件支持 22
10.2 文档支持 22
10.3 接收文档更新通知 23
10.4 支持资源 23
10.5 商标 23
10.6 静电放电警告 23
10.7 术语表 23
11 机械、封装和可订购信息 23

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (March 2023) to Revision A (April 2023)	Page
• 将状态从“预告信息”更改为“量产数据”	1

Copyright © 2023 Texas Instruments Incorporated

5 器件比较表

器件	可订购器件型号	相数	等级	结温范围
TPSF12C1	TPSF12C1DYYR	1	商用级	–40°C 至 150°C
TPSF12C3	TPSF12C3DYYR	3	商用级	–40°C 至 150°C
TPSF12C1-Q1	TPSF12C1QDYYRQ1	1	汽车	–40°C 至 150°C
TPSF12C3-Q1	TPSF12C3QDYYRQ1	3	汽车	–40°C 至 150°C

6 引脚配置和功能

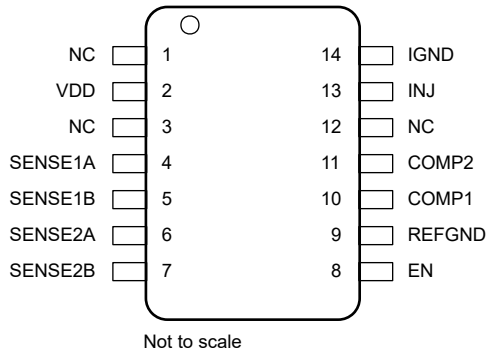


图 6-1. 14 引脚 SOT-23-THIN DYY 封装（顶视图）

表 6-1. 引脚功能

引脚		类型(1)	说明
编号	名称		
1、3、12	NC	-	无内部连接。连接到 PCB 上的 GND 平面。
2	VDD	P	IC 的电源。使用 1μF X7R 陶瓷电容器旁路至 IGND。
4	SENSE1A	I	检测输入（电源线或零线）
5	SENSE1B	I	检测输入（电源线或零线）
6	SENSE2A	I	检测输入（电源线或零线）
7	SENSE2B	I	检测输入（电源线或零线）
8	EN	I	用于激活噪声消除的使能信号
9	REFGND	G	参考接地（开尔文连接至 IGND）
10	COMP1	I	用于外部补偿电路的连接 1
11	COMP2	I	用于外部补偿电路的连接 2
13	INJ	O	注入信号输出
14	IGND	G	注入接地

(1) P = 电源，G = 接地，I = 输入，O = 输出

Copyright © 2023 Texas Instruments Incorporated

7 规格

7.1 绝对最大额定值

在推荐的 -40°C 到 150°C 工作结温范围内测得（除非另外说明）(1)

		最小值	最大值	单位
引脚电压	VDD 至 IGND 和 REFGND	– 0.3	18	V
引脚电压	SENSE1A、SENSE1B、SENSE2A、SENSE2B 至 REFGND	-5.5	5.5	V
引脚电压	COMP1 至 IGND 和 REFGND	– 0.3	5.5	V
引脚电压	COMP2 至 IGND 和 REFGND	– 0.3	15	V
引脚电压	INJ 至 IGND	– 0.3	V_{VDD}	V
引脚电压	EN 至 IGND 和 REFGND	– 0.3	18	V
引脚电压	IGND 至 REFGND	-0.3	0.3	V
灌电流	INJ		150	mA
拉电流	INJ		150	mA
T_J	工作结温	-40	150	°C
T_{stg}	贮存温度	-55	150	°C

(1) 超出绝对最大额定值运行可能会对器件造成损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

7.2 ESD Ratings

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001(1)	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准 (2)	±500	

(1) JEDEC 文件 JEP155 指出：500V HBM 可实现在标准 ESD 控制流程下安全生产。
(2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。

7.3 建议运行条件

在推荐的 -40°C 到 150°C 工作结温范围内测得（除非另外说明）

			最小值	标称值	最大值	单位
V_{VDD}	VDD 电压范围		8	12	16	V
V_{INJ}	输出电压范围		2.5		V_{VDD} – 2	V
V_{SENSE}	检测电压范围		-5		5	V
V_{EN}	引脚电压		0		16	V
I_{INJ}	输出电流范围	拉电流和灌电流幅度			80	mA
T_A	工作环境温度		-40		105	℃

Copyright © 2023 Texas Instruments Incorporated

7.4 热性能信息

热指标(1)		DYY (SOT-23-THIN) 14 引脚	单位
$R_{\theta JA}$	结至环境热阻	94	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	43	°C/W
$R_{\theta JB}$	结至电路板热阻	30	°C/W
ψ_{JT}	结至顶部特征参数	1.3	°C/W
ψ_{JB}	结至电路板特征参数	28	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。

7.5 电气特性

限值适用于 -40°C 至 150°C 结温范围（T_J）（除非另外说明）。最小值和最大值限值是经过测试、设计或统计相关性分析而确定的。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用：V_{VDD} = 12V(1)。

参数		测试条件	最小值	典型值	最大值	单位
电源						
I_Q	VDD 静态电流	SENSE1A、SENSE1B、SENSE2A 和 SENSE2B 接地，V_{EN} = 5V、8V ≤ V_{VDD} ≤ 16V	6.25	13.2	25.5	mA
		SENSE1A、SENSE1B、SENSE2A 和 SENSE2B 接地，V_{EN} = 5V，V_{VDD} = 12V，T_J = 25°C	11	13.2	15.5	
I_{SD}	VDD 关断电源电流	V_{EN} = 0V		55		μA
电源电压 UVLO						
$V_{VDD-UV-R}$	UVLO 上升阈值	V_{VDD} 上升	7.35	7.7	7.95	V
$V_{VDD-UV-F}$	UVLO 下降阈值	V_{VDD} 下降	6.4	6.7	7.0	V
$V_{VDD-UV-HYS}$	UVLO 迟滞			0.97		V
ENABLE						
V_{EN-H}	EN 电压高位		2.2			V
V_{EN-L}	EN 电压低位				0.8	V
R_{EN}	EN 引脚上拉电阻至 VDD	V_{EN} = 0V		850		kΩ
I_{EN-LKG}	EN 输入漏电流	V_{EN} = 12V		840		nA
输入滤波器网络						
A_{CM}	从短接电源线通过单一检测电容 C_{SEN} 到 COMP1 的增益（与 REFGND 相比）	C_{SEN} = 2μF(2)，60Hz		-44		dB
		C_{SEN} = 2μF(2)，50kHz		-4		
		C_{SEN} = 2μF(2)，500kHz(3)		-2		
		C_{SEN} = 2μF(2)，1MHz(3)		-1		

Copyright © 2023 Texas Instruments Incorporated

7.5 电气特性（续）

限值适用于 -40°C 至 150°C 结温范围（T_J）（除非另外说明）。最小值和最大值限值是经过测试、设计或统计相关性分析而确定的。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用：V_{VDD} = 12V(1)。

参数		测试条件	最小值	典型值	最大值	单位
A_{DM}	施加到 SENSE 线路的差分信号到 COMP1 的增益（与 REFGND 相比）	SENSE1A 短接至 SENSE1B，SENSE2A 短接至 SENSE2B，C_{SEN1} = C_{SEN2} = 1µF(2)，60Hz		-71		dB
		SENSE1A 短接至 SENSE1B，SENSE2A 短接至 SENSE2B，C_{SEN1} = C_{SEN2} = 1µF(2)，1kHz		-59		
		SENSE1A 短接至 SENSE1B，SENSE2A 短接至 SENSE2B，C_{SEN1} = C_{SEN2} = 1µF(2)，500kHz(3)		-42		
		SENSE1A 短接至 SENSE1B，SENSE2A 短接至 SENSE2B，C_{SEN1} = C_{SEN2} = 1µF(2)，1MHz(3)		-43		
		SENSE1A 短接至 SENSE1B，SENSE2A 短接至 SENSE2B，C_{SEN1} = C_{SEN2} = 1µF(2)，10MHz(3)		-35		
放大器						
A_{DC}	直流增益		52	58	69	dB
f_{BW}	单位带宽增益积(3)			113		MHz
f_{BW40}	40dB 增益频率			1		MHz
V_{OFST}	COMP1 失调电压			2		V
$V_{INJ-MAX}$	线性运行的最大输出电压(3)	COMP2 至 INJ 增益 > 36dB	V_{VDD} – 2			V
$V_{INJ-MIN}$	线性运行的最小输出电压(3)	COMP2 至 INJ 增益 > 36dB			2.5	V
$I_{INJ-MAX-OP}$	INJ 电流的线性限制(3)	V_{INJ} = V_{VDD} – 2V	80			mA
		V_{INJ} = V_{IGND} + 2.5 V			-80	mA
PSRR						
$PSRR_{10}$		10pF 与 COMP1 和 COMP2 之间的 10nF 和 2kΩ 串联组合并联，10kHz		0		dB
$PSRR_{100}$		10pF 与 COMP1 和 COMP2 之间的 10nF 和 2kΩ 串联组合并联，100kHz		6		
STARTUP						
t_W	启动延迟(3)	从施加 VDD = EN 到输出有效的时间		43		ms
t_{SU}	EN 高电平到有效输出			42		ms
t_{SD}	EN 低电平到停止输出信号			0.32		µs
热关断						
T_{J-SHD}	热关断阈值(3)	温度上升		175		°C
T_{J-HYS}	热关断迟滞(3)			20		°C

(1) 最低和最高限值在 25ºC 下经过完整的生产测试，除非另有说明。使用统计质量控制 (SQC) 方法通过相关性验证了工作温度范围内的限值。这些限值用于计算平均出厂质量水平 (AOQL)。
(2) 选择的电容仅用于有效测试。请勿在应用中使用该电容。
(3) 参数由相关参数的设计、统计分析和生产测试指定。

Copyright © 2023 Texas Instruments Incorporated

7.6 系统特性

以下规格仅适用于具有标称元件值的典型应用电路。典型值 (TYP) 列中的规格仅适用于 T_J = 25°C 和 V_{VDD} = 12V 的情况。最小值和最大值列中的规格适用于典型元件在 T_J = –40°C 至 150°C 温度范围内的情况。上述规格不通过生产测试保证。

参数		测试条件	最小值	典型值	最大值	单位
电源						
I_{SUPPLY}	加载 INJ 后的输入电源电流			15		mA

7.7 典型特性

除非另有说明，否则 V_{VDD} = V_{EN} = 12V。

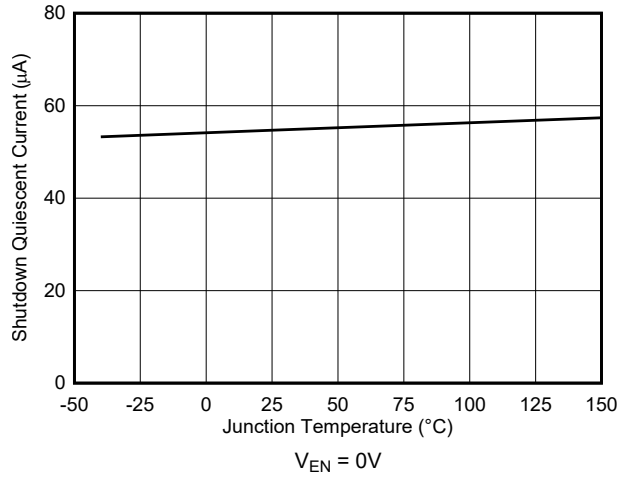


图 7-1. 关断电源电流与温度间的关系

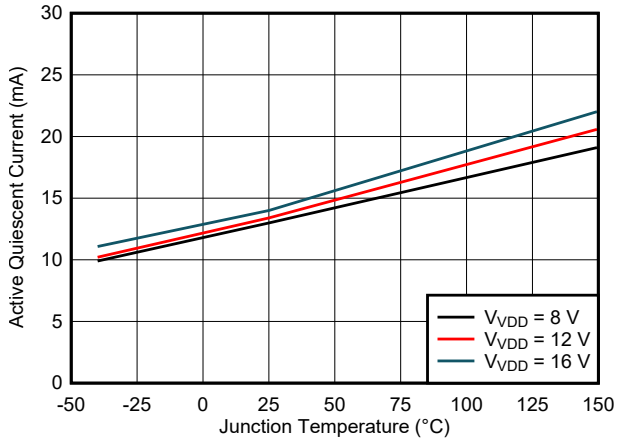


图 7-2. 静态电源电流与温度间的关系

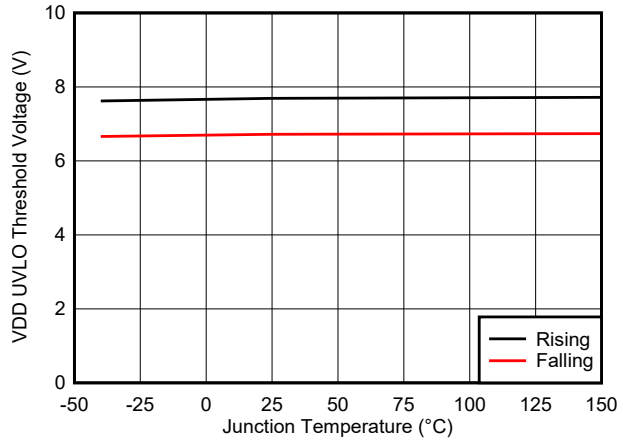


图 7-3. VDD UVLO 阈值与温度间的关系

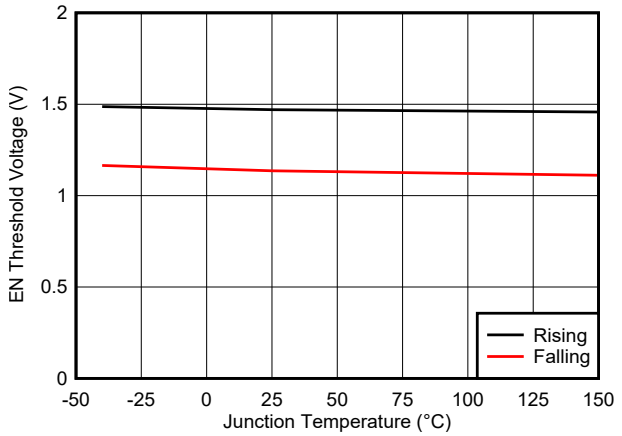


图 7-4. EN 阈值与温度间的关系

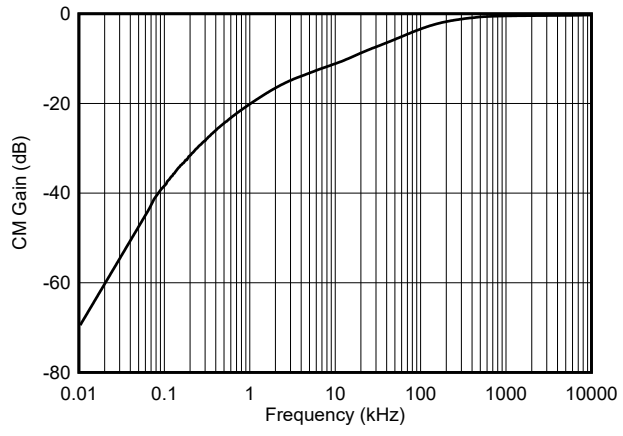


图 7-5. 输入滤波器响应 - 共模

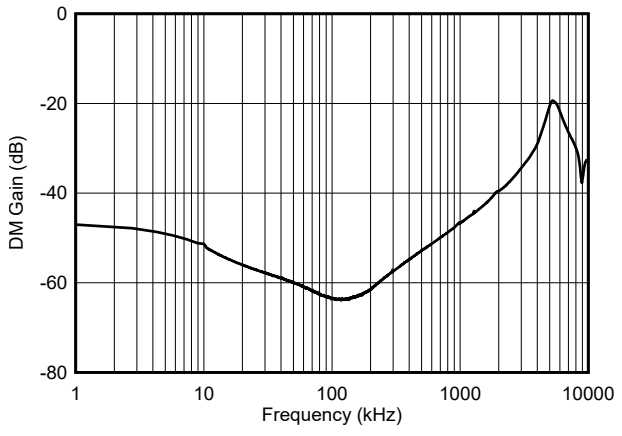


图 7-6. 输入滤波器响应 - 差分模式

Copyright © 2023 Texas Instruments Incorporated

8 详细说明

8.1 概述

TPSF12C1 是一款有源电磁干扰 (EMI) 滤波器，旨在降低离线电源转换器系统中的共模 (CM) 传导发射。使用 VSCI 架构，该器件使用一组 Y 额定电容器 C_{SEN1} 和 C_{SEN2} 检测每条电源线上的高频噪声，然后使用 Y 额定电容器 C_{INJ} 以及可确保稳定性的阻尼电路，将噪声消除电流注入回电源线上。该器件包含集成滤波、补偿和保护电路。

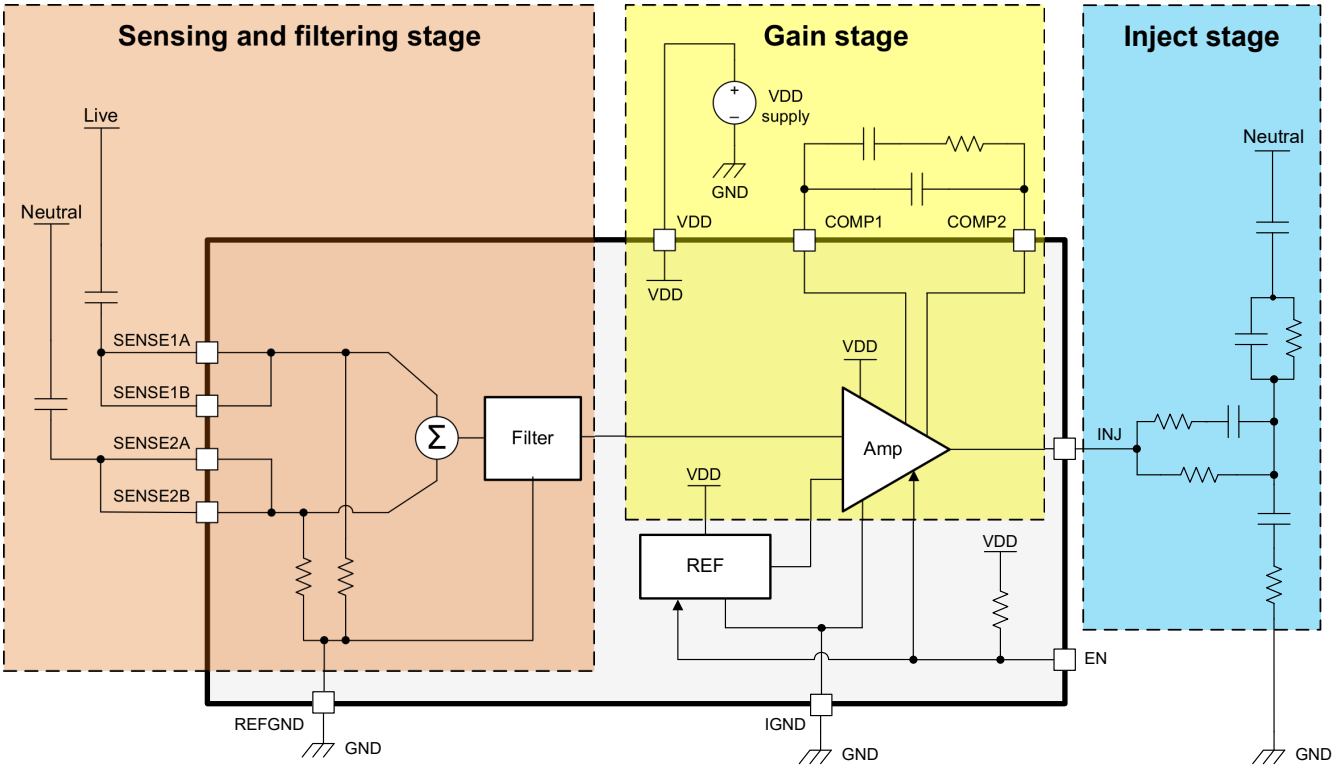
TPSF12C1 在 EMI 测量所需频率范围内针对 CM 噪声提供了具有较低阻抗的分流路径。该特性可以在适用的频率范围（例如，100kHz 到 3MHz）内实现大概 15dB 到 30dB 的 CM 衰减，这有助于减小 CM 扼流圈（通常是滤波器中最大的元件）的尺寸。

TPSF12C1 的工作电源电压范围为 8V 至 16V，可承受 18V 的电压。该器件的特性包括：

- 可简化补偿和设计的内部电路
- 可确保正常运行的内置电源电压 UVLO
- 内置的热关断保护功能
- EN 输入可在系统空闲时实现节能

有源 EMI 滤波器电路可显著降低 EMI 滤波器的成本、尺寸和重量，同时有助于满足 CISPR 11 和 CISPR 32 B 类传导发射限制。TPSF12C1 采用专为简单布局而设计的引脚排列（需要的外部元件相对较少），其最高环境温度和结温分别为 105°C 和 150°C。

8.2 功能模块图



8.3 特性说明

8.3.1 有源 EMI 滤波

设计紧凑高效的 EMI 输入滤波器是高密度开关稳压器设计面临的主要挑战之一，对于在工业、企业、航天和其他高度受限系统环境中实现电气化的全部优势至关重要。对于一般交流输入应用，CM 扼流圈和 Y 电容器提供 CM

Copyright © 2023 Texas Instruments Incorporated

滤波，而 CM 扼流圈和 X 电容器的漏电感提供 DM 滤波。然而，鉴于接触电流安全要求，用于此类应用的 CM 滤波器可能具有有限的 Y 电容，因此需要大尺寸 CM 扼流圈来实现必要的衰减，最终导致滤波器设计采用笨重、体积庞大且昂贵的无源器件。幸运的是，有源滤波器电路的部署可为下一代电源转换系统实现更紧凑的滤波器解决方案。

8.3.1.1 原理图

图 8-1 所示为千瓦级电网连接型应用中传统两级无源 EMI 滤波器的原理图。L、N 和 PE 分别指火线、零线和保护性接地连接。图示的多级滤波器可提供高滚降，广泛用于大功率交流线路应用，在这些应用中，CM 噪声通常比 DM 噪声更难以抑制。低阶开关谐波通常根据所需的转角频率（或多级设计中的多个转角频率）来决定无功滤波器元件的尺寸。

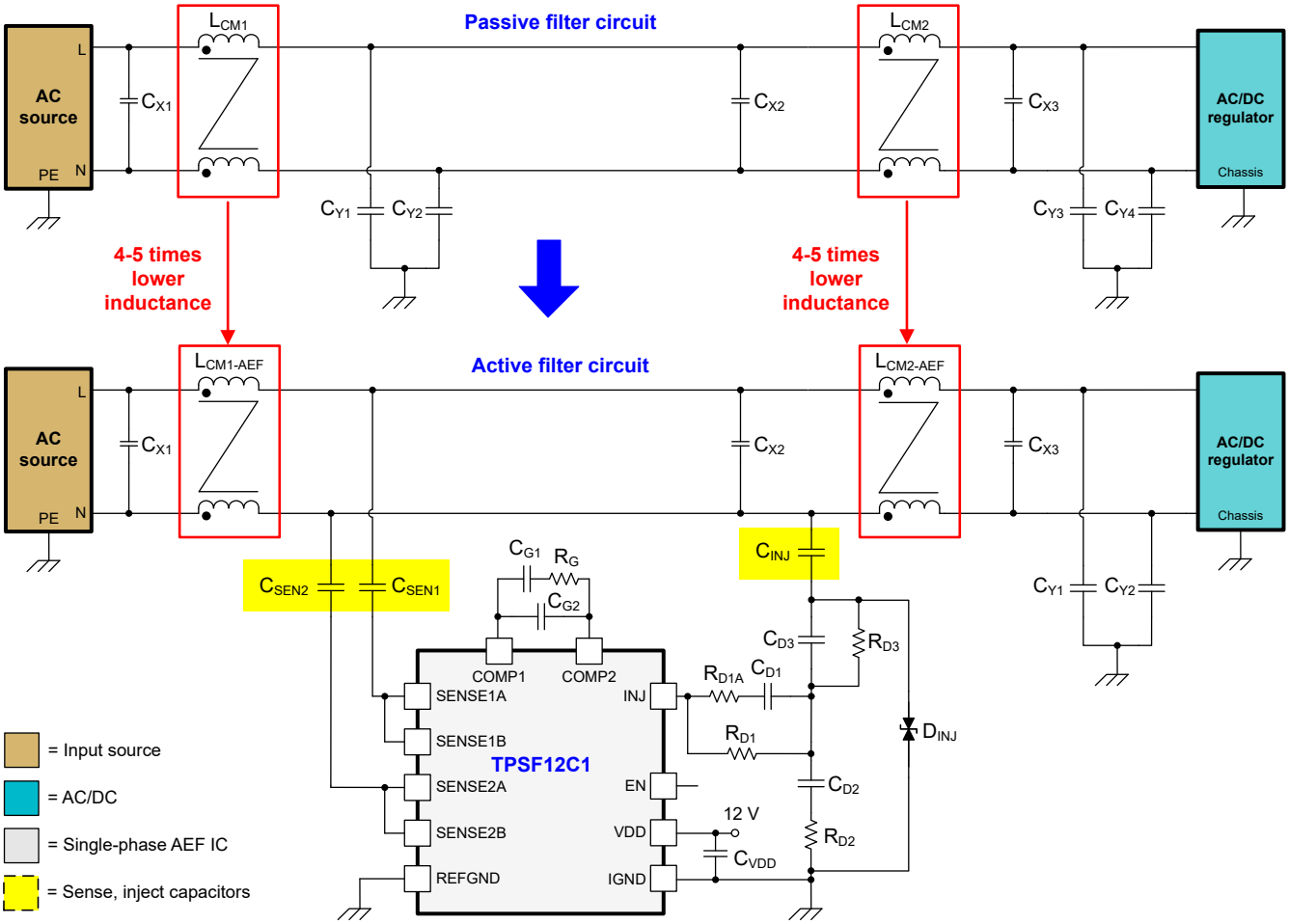


图 8-1. 用于实现 CM 衰减的单相无源滤波器和相应的有源滤波器解决方案的电路原理图

图 8-1 中还包括相应的有源滤波器设计。有源电路用单相 AEF 电路取代位于 CM 扼流圈之间的两个 Y 电容器，而这一电路使用 TPSF12C1 为 CM 电流提供较低阻抗的分流路径。TPSF12C1 的检测引脚使用一组 Y 额定检测电容器（通常为 680pF）与电源线连接，并馈入内部高通滤波器和信号组合器。该 IC 可抑制线路频率（50Hz 或 60Hz）交流电压以及 DM 干扰，同时使用外部可调阻尼电路来放大高频 CM 干扰并保持闭环稳定性。

从 CM 的角度来看，图 8-1 中放置于两个 CM 扼流圈之间的 X 电容器可以有效地在电源线路之间提供低阻抗路径，通常可达到低 MHz 频率。这样就可以仅使用一个注入电容器将电流注入到一条电源线上（通常是零线或布线距离 IC 最近的电源线）。

Copyright © 2023 Texas Instruments Incorporated

8.3.2 电容放大

用于降低 CM 噪声的 AEF 电路可从根本上在所需频率范围内放大 CM 扼流圈的视在电感或 Y 电容器的视在电容。针对 CM 衰减配置的 VSCI AEF 电路使用一个放大器级作为注入电容器 C_{INJ} 的电容倍增器。这种较高的有源电容值支持以较低的 CM 扼流圈值实现目标衰减。更具体地说，放大的 Y 电容可将每个 CM 扼流圈电感减少高达 80%（同时使滤波器转角频率实际上保持不变），从而降低 CM 扼流圈的尺寸、重量和成本。

注入电容的电容倍增发生在低频和中频发射的相关频率范围内，同时不影响适用于接触电流测量的低频时的值。检测和注入电容器的总电容（在图 8-1 中以黄色突出显示）保持小于或等于等效无源滤波器中替换的 Y 电容器的总电容，从而使总的线路频率漏电流实际上保持不变或减少。

8.3.3 集成线路抑制滤波器

TPSF12C1 具有一个内置的输入线路滤波器。高通滤波器级衰减电源线电压（相电压和线电压）的高线路频率（50Hz 或 60Hz）分量，从而尽可能地提高 INJ 处低压输出的有用电压范围。

该电路还在 CM 组合器中对信号进行求和，抑制电压的 DM 分量，并提取一个代表 CM 噪声特征的信号（不含线路频率分量）。结合高通滤波器的作用，最终结果是 COMP1 引脚电压表示检测到的高频 CM 噪声，而这就是器件尝试消除的噪声。由于整个滤波器集成在器件中，因此匹配效果优于使用分立式元件实现的效果。

8.3.4 补偿

TPSF12C1 包含部分内部补偿，当与 COMP1 和 COMP2 之间的两个电容器和一个电阻器结合使用时，会形成超前滞后网络。利用该内部网络，可以减少要使用的外部元件。

8.3.5 远程启用

TPSF12C1 具有使能输入 EN，这允许关断器件，从而在不需要降低 EMI 的间隔内显著降低功耗。当器件处于启用和禁用状态时，典型的静态电流消耗分别为 13.2mA 和 55 µA。由于许多设计可能不使用此特性，因此在 VDD 和 EN 之间内部连接了一个 850kΩ 上拉电阻，从而使 EN 引脚保持开路。

此外，当器件处于禁用状态时，INJ 下拉至低电平，以降低与 C_{INJ} 串联的有效电阻。

8.3.6 电源电压 UVLO 保护

为确保 TPSF12C1 在 VDD 通电和断电期间以及欠压条件下安全运行，该器件具有内置 UVLO 保护功能，可在 VDD 低于其工作电压时提供可预测的行为。当 VDD 电压超过 7.7V（典型值）时，UVLO 松开，从而实现正常工作。如果 VDD 电压降至大概 6.7V（典型值）以下，则 UVLO 接合。UVLO 迟滞大概为 1V。

8.3.7 热关断保护

TPSF12C1 提供内置过热保护功能，可在结温超过大概 175°C 时关断器件。当结温下降大概 20°C 后，器件重新启动。重复此过程，直到环境温度或功率损耗降低。该器件具有相对较低的热时间常量，可以在持续过热条件下以高速率循环进入和退出热关断。

8.4 器件功能模式

8.4.1 关断模式

EN 引脚为 TPSF12C1 提供开关控制功能。当 EN 电压低于大概 0.8V 时，器件处于关断模式。大多数内部电路已关断。关断模式下的静态电流降至 55 µA（典型值）。TPSF12C1 还采用 VDD 内部欠压保护。如果 VDD 电压低于其 UVLO 阈值，器件将保持关断状态。在关断模式下，INJ 输出拉至接地。

8.4.2 运行模式

当 V_{VDD} 高于其 UVLO 阈值、EN 为高电平且没有过热故障时，TPSF12C1 处于运行模式。使之运行的最简单方法是将 EN 连接到 VDD，这样就可以在施加的电源电压超过 UVLO 阈值电压时实现启动。在此模式下，器件放大 COMP2 上的信号并在 INJ 引脚上输出放大的信号。

Copyright © 2023 Texas Instruments Incorporated

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

TPSF12C1 共模 AEF IC 有助于改善单相电源系统的 CM EMI 特征。此器件为 EMI 测量相关频率范围内的 CM 噪声提供了一条极低阻抗路径，有助于满足国际 EMI 标准的规定限值，例如：

- CISPR 11、EN 55011 – 工业、科学和医疗 (ISM) 应用
- CISPR 25、EN 55025 – 汽车应用
- CISPR 32、EN 55032 – 多媒体应用

为了加快和简化基于 TPSF12C1 的解决方案的设计过程，可下载全面的 TPSF12C1 快速入门计算器，以帮助系统设计人员为给定应用选择合适的元件。

9.2 典型应用

有关 TPSF12C1 相关实现的电路原理图、物料清单、PCB 布局文件和测试结果，请参阅 TPSF12C1 EVM。

9.2.1 设计 1 – 用于高密度 3kW 服务器机架电源的 AEF 电路

图 9-1 所示为采用传统两级无源 EMI 滤波器的 3kW 高密度服务器机架电源的原理图。CM 扼流圈和 Y 电容器提供 CM 滤波，而 CM 扼流圈和 X 电容器的漏电感实现 DM 衰减。与 TI 参考设计 PMP23069、TIDA-010062 和 PMP41006 类似，该电路采用单相无桥功率因数校正 (PFC) 前端。直流/直流级提供电隔离和降压调节，是具有固定开关频率的相移全桥 (PSFB) 拓扑。或者，直流/直流级可以是具有可变开关频率的基于 LLC 的拓扑。

在此特定示例中，TTPL PFC 级和隔离式直流/直流级分别以 100kHz 和 200kHz 的固定开关频率运行。尽管使用 GaN 电源开关（例如，具有顶部冷却功能的 LMG3522-Q1）可实现高功率密度，但传统的无源 EMI 滤波器仍然至少占据整体解决方案尺寸的 20%。

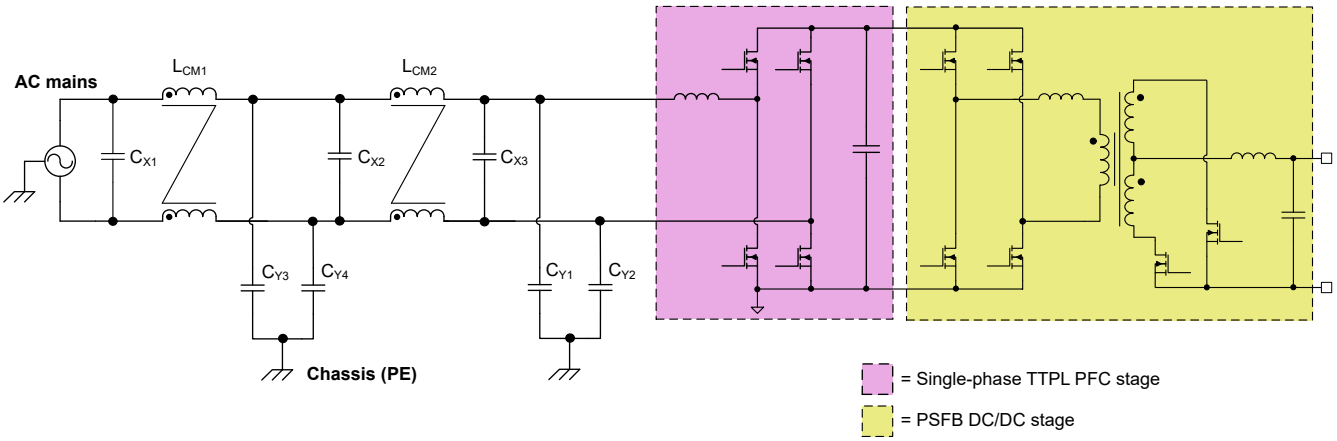


图 9-1. 采用传统两级输入 EMI 滤波器的服务器机架电源的简化电路原理图

请注意，直流/直流级尤其会根据 GaN 开关的高 dv/dt、变压器绕组间电容以及到机箱接地的各种开关节点寄生电容来增加 CM EMI 特征。

本应用示例使用 TPSF12C1 将图 9-1 中指定为 C_{Y3} 和 C_{Y4} 的两个 Y 电容器替换为单相 AEF 电路。请参阅图 9-2。AEF 电路提供注入电容器的电容倍增，这可降低 CM 电感值，进而降低 CM 扼流圈（现在指定为 $L_{CM1-AEF}$

Copyright © 2023 Texas Instruments Incorporated

和 $L_{CM2-AEF}$ ）的尺寸、重量和成本。检测和注入电容器的总电容与替换后的 Y 电容器的总电容保持相似，从而使线路频率漏电流实际上保持不变。

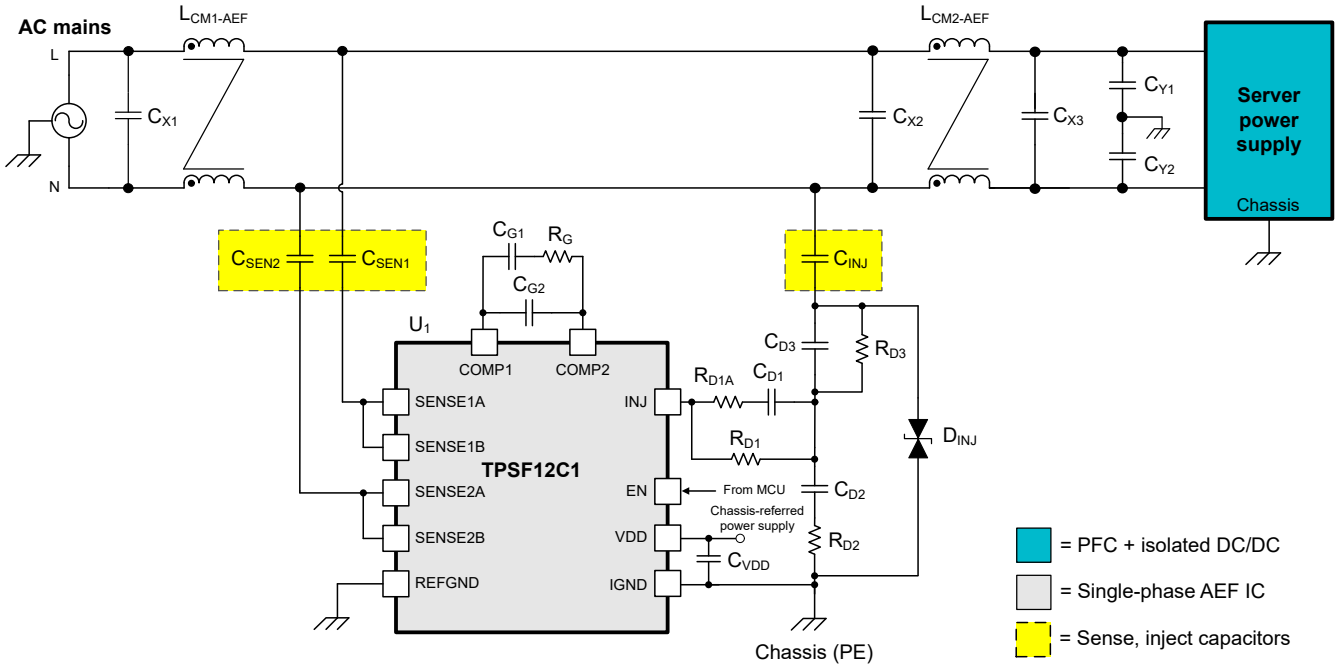


图 9-2. 连接 AEF 了电路的单相服务器电源的电路原理图

9.2.1.1 设计要求

表 9-1 显示了此应用示例的预期运行参数。还包括为满足适用的接触电流故障规格而允许的总 Y 额定滤波电容。

表 9-1. 设计参数

设计参数	值
交流输入电压范围	85V 至 265V RMS
交流输入线路频率	47 Hz 至 63 Hz
输入 RMS 电流（最大值）	16A
DC 输出电压	48V
高压线路的额定输出功率	3kW
低压线路的额定输出功率	1.5kW
交流/直流级开关频率	100 kHz
直流/直流级开关频率	200 kHz
总 Y 额定滤波电容（最大值）	10nF

Copyright © 2023 Texas Instruments Incorporated

9.2.1.2 详细设计过程

表 9-2 给出了所选元件值，这些值与 TPSF12C1 EVM 中使用的值相同。本设计使用放置在注入电容器低压侧的 TVS 二极管，以便在输入浪涌条件下实现钳位。

表 9-2. 应用电路 1 的 AEF 电路元件

参考标识符	数量	技术规格	制造商(1)	器件型号
C_{SEN1}、C_{SEN2} (2)	2	电容器，陶瓷，680pF，300VAC，Y2	MuRata	DE2B3SA681KN3AX02F
C_{INJ} (2)	1	电容器，陶瓷，4.7nF，300VAC，Y2	MuRata	DE2E3SA472MA3BX02F
C_{D1} (2)	1	电容器，陶瓷，4.7nF，50V，0603	各种	-
C_{D2} (2)	1	电容器，陶瓷，22nF，50V，0603	各种	-
C_{D3}	1	电容器，陶瓷，4.7nF，50V，0603	各种	-
C_{G1}	1	电容器，陶瓷，10nF，50V，0603	各种	-
C_{G2}	1	电容器，陶瓷，10pF，50V，0603	各种	-
C_{VDD}	1	电容器，陶瓷，1µF，25V，X7R，0603	各种	-
D_{INJ}	1	TVS 二极管，双向，24V，SOD-323	Eaton	STS321240B301
R_{D1}	1	电阻器，1kΩ，0.1W，0603	各种	-
R_{D1A}	1	电阻器，50Ω，0.1W，0603	各种	-
R_{D2}	1	电阻器，200Ω，0.1W，0603	各种	-
R_{D3}	1	电阻器，698Ω，0.1W，0603	各种	-
R_G	1	电阻器，1.5kΩ，0.1W，0603	各种	-
U_1	1	单相交流电源系统的 TPSF12C1 共模 AEF IC	德州仪器 (TI)	TPSF12C1DYYR

(1) 请参阅*第三方产品免责声明*。
(2) 根据施加的电压和工作温度检查有效电容值。

更普遍地说，TPSF12C1 AEF IC 旨在于各种无源滤波器元件和系统参数下正常运行。

9.2.1.2.1 检测电容器

TPSF12C1 的检测引脚馈入 IC 内的高通滤波器和信号组合器，从而抑制电源线电压的线路频率和 DM 分量，同时提取高频 CM 分量。这些检测引脚成对工作：SENSE1A 和 SENSE2A 分别连接至 SENSE1B 和 SENSE2B。

检测引脚使用 Y 额定电容器从外部连接到电源线，在图 9-2 中指定为 C_{SEN1} 和 C_{SEN2}。在此应用中选择 680pF、300VAC 的 Y2 额定检测电容器，以便在最大线路电压下运行时在 SENSE 引脚上建立低于 1V 峰峰值的电压。

9.2.1.2.2 注入电容器

INJ 节点使用 Y 额定电容器连接到电源线，在图 9-2 中指定为 C_{INJ}。在此设计中选择 4.7nF、300VAC 的 Y2 额定注入电容器，以适应 INJ 处的交流电压摆幅，与正负电源轨之间至少有 2.5V 的余量。INJ 引脚偏置为 VDD 电源电压的一半。采用 12V 电源轨并允许 2.5V 的上下余量，这意味着在直流运行中点附近存在 ±3.5V 的摆幅。

备注

许多市售的 Y 额定电容器的有效电容会随着工作温度的变化而显著降额。有效电容值可能远低于铭牌电容值，尤其是在额定工作温度范围的边界附近工作时。选择检测和注入电容器的电介质以满足所需的温度范围。根据具体实现方式，低于预期的检测和注入电容可能会影响稳定性能。

9.2.1.2.3 补偿网络

从 TPSF12C1 的内部检测滤波器和求和网络得出的 CM 噪声信号由增益级在内部反相并放大。IC 的 COMP1 和 COMP2 引脚之间的元件（在图 9-2 中指定为 R_G、C_{G1} 和 C_{G2}）用于设置增益特性。

Copyright © 2023 Texas Instruments Incorporated

更具体地说，电阻器 R_G 在需要 EMI 滤波的频率处建立了较高的中频 AEF 增益。电容器 C_{G1} 会增加该分支在低频时的阻抗，从而设置较低的 AEF 放大器增益，以进一步抑制 INJ 输出端出现的线路频率分量。电容器 C_{G2} 在高频下保持增益，从而扩展 AEF 带宽。

为 R_1 选择一个介于 1Ω 和 2kΩ 之间的值。1.5kΩ 的电阻是常见选择，在本例中选择此电阻值来设置 50dB 的中频增益。分别为 C_{G1} 和 C_{G2} 选择 10nF 和 10pF 的电容，从而建立低于大概 10kHz 的增益滚降，以实现线路频率和低频衰减。

9.2.1.2.4 注入网络

INJ 引脚和注入电容器之间连接的元件会建立阻尼注入网络。特别需要阻尼来管理 CM 扼流圈电感和注入电容之间的谐振，这在 AEF 环路增益中表现为一对复数零。

图 9-3 突出显示三个特定的 RC 分支：R_{D1}、R_{D1A} 和 C_{D1} 从 INJ 引脚形成一个分支；R_{D2} 和 C_{D2} 串联连接到 GND；R_{D3} 和 C_{D3} 并联连接到注入电容器。

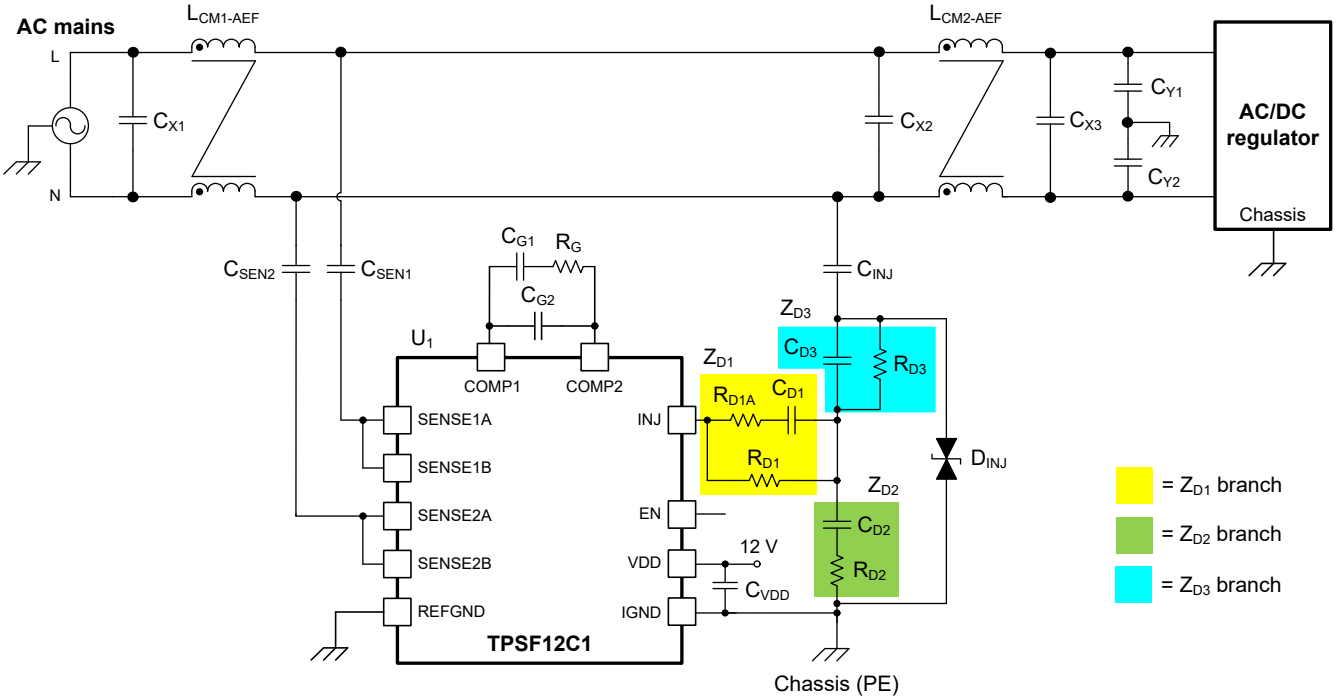


图 9-3. 注入网络

根据注入机制，AEF 电路对 CM 噪声提供低分流阻抗。根据图 9-3 中突出显示的三个阻尼阻抗分支，方程式 1 将 AEF 阻抗近似为：

$$Z_{AEF}(s) \approx \frac{Z_{INJ}(s) + Z_{D3}(s) + \left(Z_{D1}(s) \| Z_{D2}(s)\right)}{1 - G_{AEF}(s) \cdot \frac{Z_{D2}(s)}{Z_{D1}(s) + Z_{D2}(s)}} \quad (1)$$

其中，G_{AEF} 项是从电源线到 INJ 节点的增益（请参阅 TPSF12C1 快速入门计算器了解相关详细信息）。

方程式 1 显示阻抗 Z_{INJ} 与 Z_{D3} 以及并联的 Z_{D1} 和 Z_{D2} 组合串联。此外，增益 G_{AEF} 通过 Z_{D2} 和 Z_{D1} 之间的分压器分压比而减小。这些效应共同增加了 AEF 的有效阻抗，因而降低了其衰减性能，这就展示了性能和稳定性之间的权衡。

Copyright © 2023 Texas Instruments Incorporated

因此，虽然需要注入网络来保持稳定性，但它也会增加与注入电容器串联的阻抗，从而影响降低 EMI 的效果。如下所示，用户可以通过仔细和适当的设计尽可能减少对性能的影响。

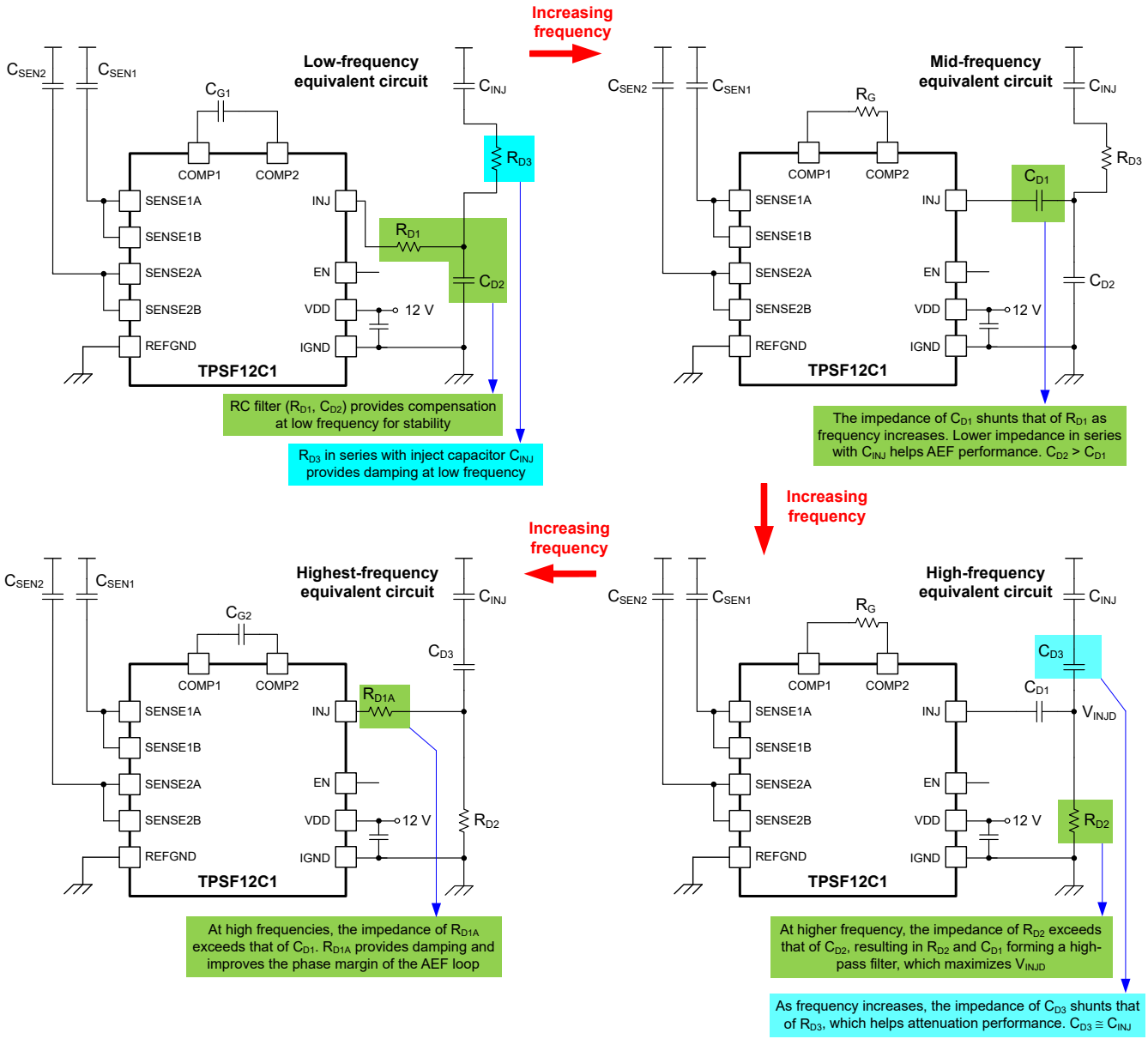


图 9-4. 注入网络的主要元件与频率间的关系

如图 9-4 所示，在 5kHz 至 50kHz 范围内的低频下，元件 R_{D1} 和 C_{D2} 提供补偿，而 R_{D3} 抑制 LC 谐振的影响。在较高频率（10kHz 以上）下，每个分支的主要元件阻抗会发生转换，以实现更好的衰减性能：

- R_{D1} 转换为 C_{D1}
- C_{D2} 转换为 R_{D2}
- R_{D3} 转换为 C_{D3}

最后，如果 AEF 环路的相位裕度在高频（通常高于 100kHz）下需要，则 C_{D1} 转换为 R_{D1A}。当从顺时针方向查看时，图 9-4 显示了上述转换随频率增加按序发生。

以下是为注入网络选择元件值的基本指导原则：

Copyright © 2023 Texas Instruments Incorporated

1. 无阻尼环路增益特性在 5kHz 至 50kHz 范围内可能不稳定，如前所述，这与 CM 扼流圈电感和注入电容之间的 LC 谐振有关。从电路仿真（或使用 TPSF12C1 快速入门计算器）观察频率 $f_{LFstability}$，此时相位交叉 – 180° 且增益为正，表示负增益裕度。
2. 选择一个转角频率，通过 R_{D1} 和 C_{D2} 使其等于不稳定性频率的五分之一：

$$\frac{1}{2\pi \cdot R_{D1} \cdot C_{D2}} = \frac{f_{LFstability}}{5} \tag{2}$$

指定 R_{D1} = 1kΩ，并假设在 35kHz 下不稳定，使用方程式 3 来找到 C_{D2} 的电容值：

$$C_{D2}\left[nF\right] = \frac{5000}{2\pi \cdot R_{D1}\left[k\Omega\right] \cdot f_{LFstability}\left[kHz\right]} = \frac{5000}{2\pi \cdot 1 \cdot 35} = 22nF \tag{3}$$

3. 选择 $C_{D1} < C_{D2}$，典型的选择是 $C_{D1} = C_{D2}/5 = 4.7nF$。
4. 选择 R_{D2} 的电阻，以使 R_{D2}、C_{D2} 的转角频率等于 R_{D1}、C_{D1} 的转角频率：

$$R_{D2}\left[\Omega\right] = \frac{R_{D1}\left[\Omega\right] \cdot C_{D1}\left[nF\right]}{C_{D2}\left[nF\right]} = \frac{R_{D1}\left[\Omega\right]}{5} = \frac{1000}{5} = 200\Omega \tag{4}$$

5. 选择 R_{D3} 的电阻来抑制不稳定频率 $f_{LFstability}$ 附近的谐振。
   - R_{D3} 的典型选择为 500Ω 至 1kΩ。
   - 指定 C_{D3} 等于 C_{INJ} 或适用的值，以使 R_{D3}、C_{D3} 转角频率小于开关频率。
   - R_{D3} 的电阻越低，阻尼越大，但代价是高频衰减减少（或强制 C_{D3} 的值较高，以保持适用的转角频率低于开关频率）。
6. 为 R_{D1A} 选择 50Ω 的电阻，以提高 AEF 环路的相位裕度（如果需要）。

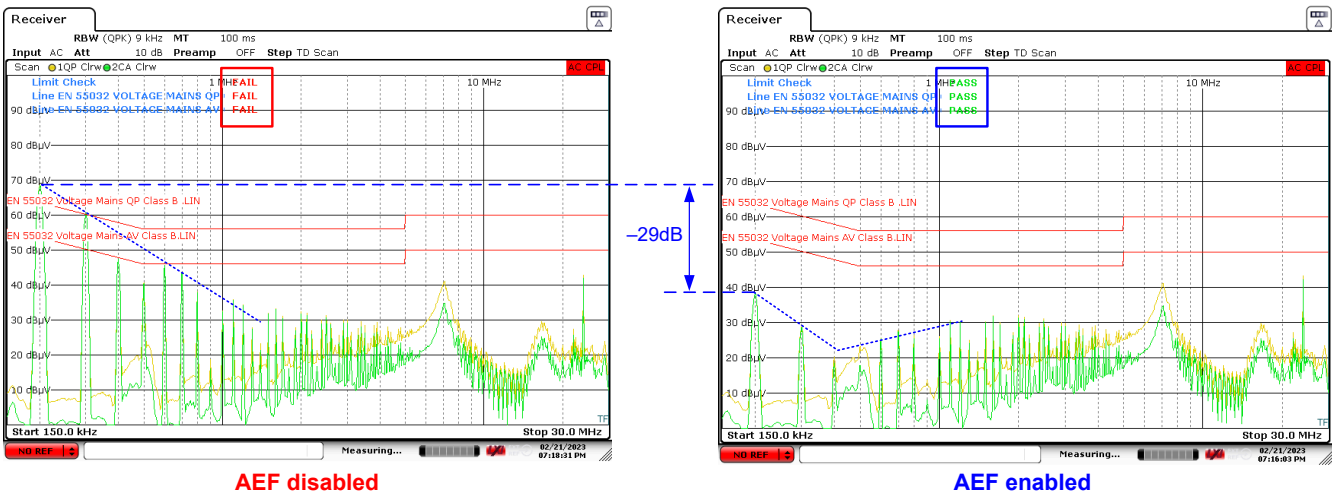
9.2.1.2.5 浪涌保护

无源和有源 EMI 滤波器设计通常使用从电源线连接到机箱接地的 MOV 来钳制浪涌电压瞬态。虽然 TPSF12C1 的检测引脚具有内部钳位保护功能，但注入电容值越高，在浪涌事件期间就会产生越大的电流，因此需要实施外部保护。将一个双向 TVS 二极管放置在注入电容器的低压侧，关断电压为 24V。使用表 9-2 中给出的 SOD-323 封装器件，钳位发生在 40V 和 50V，浪涌电流分别为 1A 和 8A。

Copyright © 2023 Texas Instruments Incorporated

9.2.1.3 应用曲线

除非另有说明，否则 V_{VDD} = V_{EN} = 12V。



备注

高 DM 噪声特征可能会掩盖与 AEF 相关的 CM 噪声性能的改善。减少 CM 扼流圈电感也可能减少漏电感，从而影响 DM 噪声衰减。根据需要，安装更高的 X 电容或分立式 DM 滤波电感器来管理 DM 衰减。另外，使用 DM-CM 噪声分离器来隔离测得的总噪声的 CM 分量。

图 9-5. AEF 导通和关断（EN 连接高电平和低电平）时的 CISPR 32 B 类 EMI 降噪结果

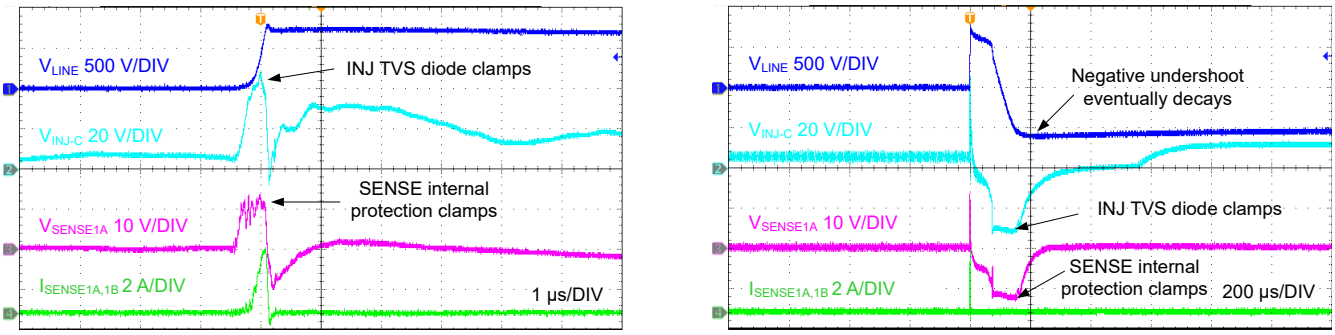
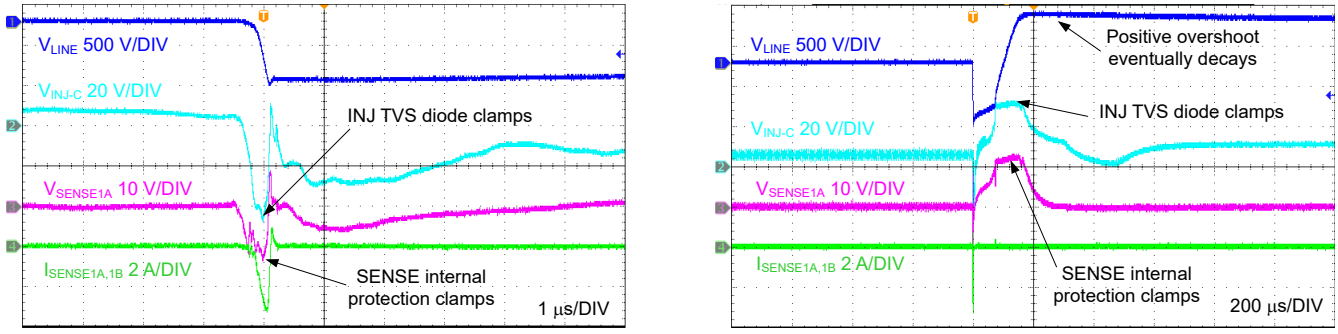


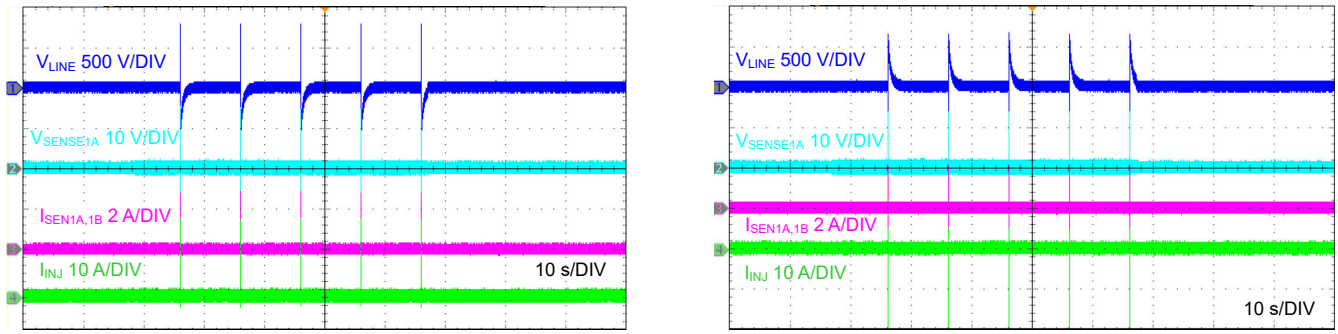
图 9-6. IEC 61000-4-5 正浪涌，5kV 单次冲击 – 1µs/div (a)，200µs/div (b)

Copyright © 2023 Texas Instruments Incorporated



(a) (b)

图 9-7. IEC 61000-4-5 负浪涌，5kV 单次冲击 – 1µs/div (a)，200µs/div (b)



(a) (b)

图 9-8. IEC 61000-4-5 浪涌，以 10 秒为间隔的 5kV 重复冲击 – 正 (a)，负 (b)

备注

浪涌测试电路使用 MOV (Littelfuse V20E300P)，它们从线路和中性滤波器输入端连接到机箱接地。请参阅图 9-11。

9.3 电源相关建议

TPSF12C1 AEF IC 在 8V 至 16V（通常为 12V）的宽电源电压范围内运行，并以系统的机箱接地为基准。此 VDD 辅助电源的特性必须符合本数据表中的*绝对最大额定值* 和*建议运行条件*。此外，VDD 电源必须能够向负载 AEF 电路提供所需的电源电流。

电源轨可能已经存在于系统中，也可以使用隔离型反激式稳压器中带有辅助绕组的低成本解决方案来获得电源轨。在靠近 TPSF12C1 的 VDD 和 IGND 引脚的位置连接一个至少为 1µF 的陶瓷电容器。确保 VDD 上的纹波电压小于 20mV 峰峰值，以避免低频噪声放大。

9.4 布局

在有源 EMI 电路（具有高稳压器电压和电流压摆率）中，为了实现可靠的器件运行和设计稳健性，正确的 PCB 设计和布局非常重要。此外，设计的 EMI 性能在很大程度上取决于 PCB 布局。

9.4.1 布局指南

以下列表总结了用于优化 AEF 性能的 PCB 布局和元件放置基本指南。图 9-9 和图 9-10 显示了 TPSF12C1 电路的推荐布局，尤其是 IC 和小信号元件的优化布局和布线。图 9-11 显示了一个单相滤波器电路板设计示例，其中包含 CM 扼流圈、X 电容器、Y 电容器、保护元件（例如压敏电阻和 X 电容器放电电阻）以及 AEF 电路。滤波器电路板包括一个插座，便于连接单相 AEF 子卡 EVM（而不是使用 PCB 上的 AEF 元件）。

Copyright © 2023 Texas Instruments Incorporated

- *将检测和注入电容器放置在 CM 扼流圈之间，靠近将注入信号耦合到其他电源线的 X 电容器。*避免将元件放置在靠近 CM 扼流圈绕组的位置，否则可能导致与检测和注入电容器的寄生耦合。
- *在高压和低压布线之间保持足够的间隙间距。*例如，图 9-11 从电源线（火线和零线）到机箱接地的覆铜间距为 150mil (3.8mm)。
- *使检测线路 S1 和 S2 远离 INJ 线路。*避免检测布线和注入布线之间的耦合。
- *在 TPSF12C1 和滤波器电路板之间使用牢固的接地连接。*尽可能地减少从 AEF 电路返回到电路板上机箱接地连接的寄生电感。
- *在靠近 VDD 和 IGND 的位置放置一个陶瓷电容器。*尽可能地减小到 VDD 和 IGND 引脚的环路面积。
- *将补偿网络元件放置在靠近 COMP1 和 COMP2 引脚的位置。*通过将元件 R_G、C_{G1} 和 C_{G2} 放置在靠近 COMP 引脚的位置，降低反馈补偿网络路径的噪声灵敏度。COMP2 是 AEF 放大器的反相输入，代表对噪声敏感的高阻抗节点。
- *提供足够大的 PCB 面积，以实现适当的散热。*使用足够的铜面积来实现低的热阻抗。为 TPSF12C1 提供足够的散热，以将结温保持在 150°C 以下。顶部接地平面是一个重要的散热区域。使用多个散热过孔将 REFGND（引脚 9）和 IGND（引脚 14）连接到其他层上的接地覆铜区。

9.4.2 布局示例

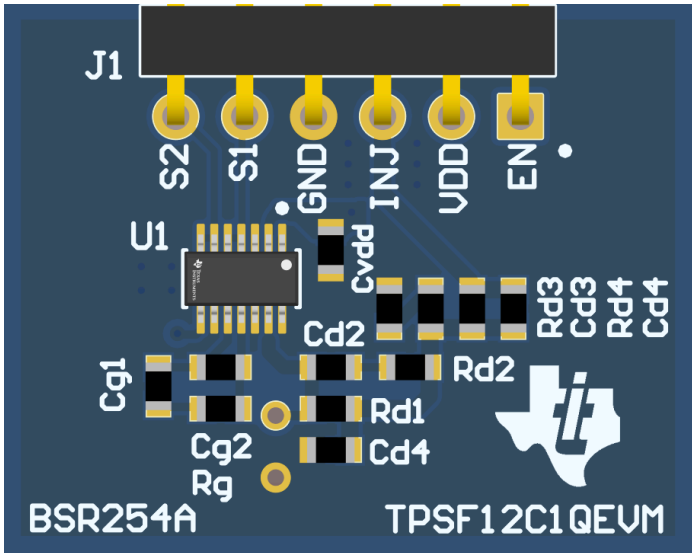


图 9-9. 典型布局

Copyright © 2023 Texas Instruments Incorporated

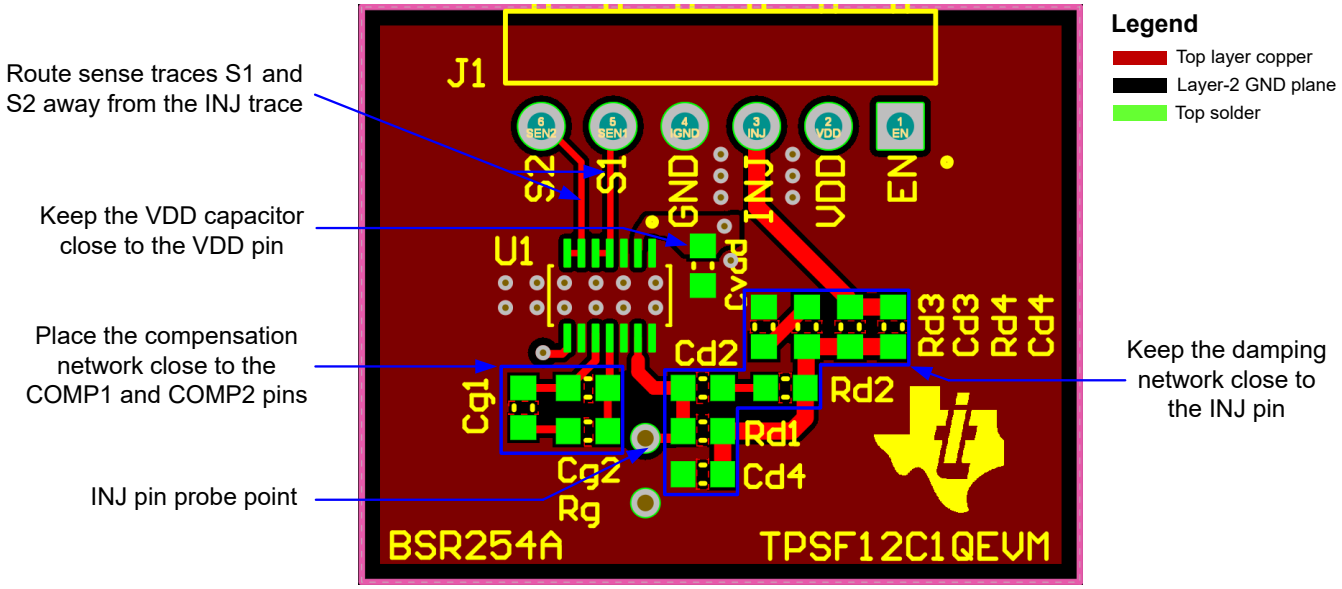


图 9-10. 典型顶层设计

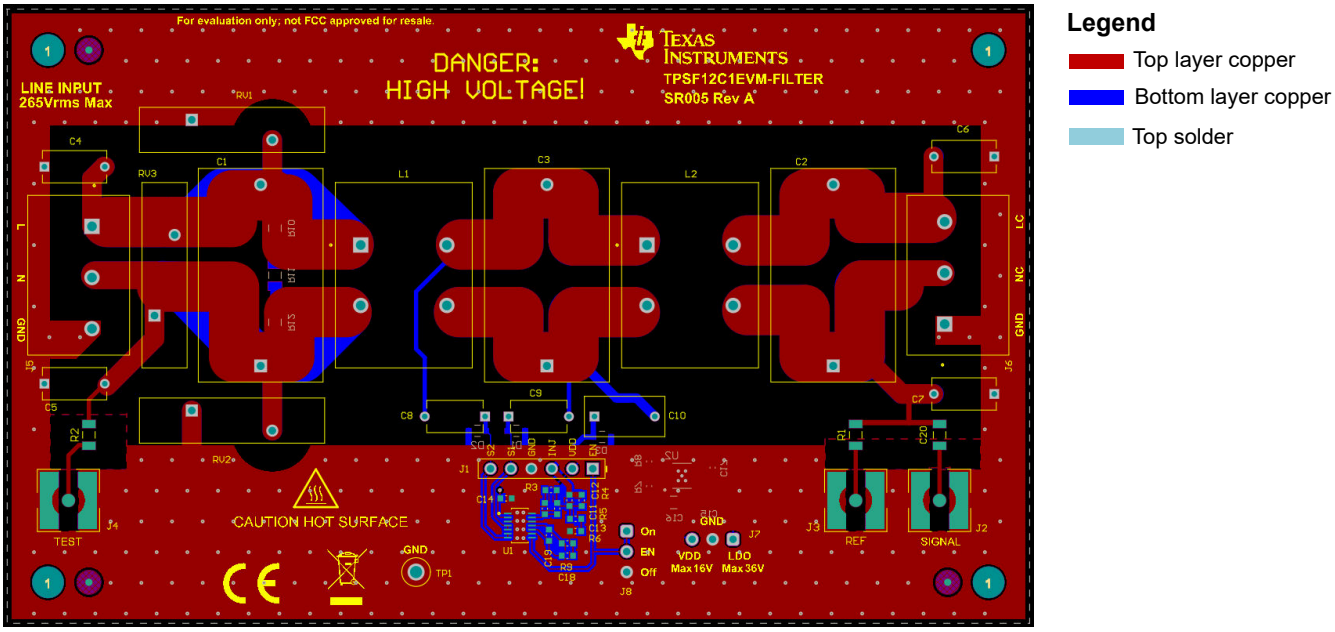


图 9-11. 采用 AEF 的典型单相滤波器电路板设计

10 器件和文档支持

10.1 器件支持

10.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

10.1.2 开发支持

表 10-1 所示系列中的所有 AEF 器件的额定最高结温为 150°C，并且提供功能安全。有关更多详细信息，请参阅德州仪器 (TI) 电源滤波器 IC 登陆页面。

表 10-1. 共模 AEF IC 系列

器件	可订购器件型号	相数	等级	结温范围
TPSF12C1	TPSF12C1DYYR	1	商用级	–40°C 至 150°C
TPSF12C3	TPSF12C3DYYR	3	商用级	–40°C 至 150°C
TPSF12C1-Q1	TPSF12C1QDYYRQ1	1	汽车	–40°C 至 150°C
TPSF12C3-Q1	TPSF12C3QDYYRQ1	3	汽车	–40°C 至 150°C

相关开发支持请参阅以下资源：

- TPSF12C1 快速入门计算器
- TPSF12C1 EVM *Altium 布局源文件*
- TI 的 TPSF12C1 PSPICE 和 SIMPLIS *仿真模型*
- TPSF12C1 *EVM 用户指南*
- 有关 TI 的参考设计库，请访问 *TI 参考设计库*
- 要设计低 EMI 电源，请查看 TI 的全面 *EMI 培训系列*
- TI 参考设计:
  - *具有 16A 最大输入的 3kW、180W/in3 单相图腾柱无桥 PFC 参考设计*
  - *由 C2000™ 和 GaN 实现 CCM 图腾柱 PFC 和电流模式 LLC 的 1kW 参考设计*
  - *采用 C2000™ MCU 且具有 CCM 图腾柱 PFC 和 CLLLC 直流/直流转换器的 7.4kW 车载充电器参考设计*
  - *基于 GaN 的 6.6kW 双向车载充电器参考设计*
  - *10kW 双向三相三级（T 型）逆变器和 PFC 参考设计*
- 技术文章：
  - 德州仪器 (TI)，*独立有源 EMI 滤波器 IC 如何缩小共模滤波器尺寸*
  - 德州仪器 (TI)，*器件级功能和封装选项如何帮助有效降低汽车设计中的 EMI*
  - 德州仪器 (TI)，*如何使用压摆率进行 EMI 控制*
- 白皮书：
  - 德州仪器(TI)，*有源 EMI 滤波器 IC 如何在单相和三相系统中降低共模发射并节省 PCB 空间*
  - 德州仪器 (TI)，*电源的传导 EMI 规格概述*
  - 德州仪器 (TI)，*电源的辐射 EMI 规格概述*
- 视频：
  - 德州仪器 (TI)，*单相和三相有源 EMI 滤波器 IC 可降低共模 EMI、节省空间并降低成本*
- 要查看此产品的相关器件，请参阅用于降低共模噪声的 TPSF12C3 三相有源 EMI 滤波器，或参阅德州仪器 (TI) 电源滤波器 IC 登陆页面

10.2 文档支持

10.2.1 相关文档

请参阅如下相关文档：

- 德州仪器 (TI)，*TI 在业内率先推出支持高密度电源设计的独立有源 EMI 滤波器 IC* 新闻稿

Copyright © 2023 Texas Instruments Incorporated

- 德州仪器 (TI)，*有关直流/直流稳压器 EMI 的工程师指南* 电子书
- 德州仪器 (TI)，*通过将电感寄生效应降至最低来降低降压转换器 EMI 和电压应力* ADJ 文章
- 德州仪器 (TI)，*设计高性能、低 EMI 的汽车电源* 应用报告
- 德州仪器 (TI)，*EMI 滤波器组件及其针对汽车直流/直流稳压器的非理想因素* 技术简报

10.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 *订阅更新* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.4 支持资源

TI E2E™ 支持论坛是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《使用条款》。

10.5 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

10.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2023 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPSF12C1DYYR	Active	Production	SOT-23-THIN (DYY) | 14	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	TPSF12C1
TPSF12C1DYYR.A	Active	Production	SOT-23-THIN (DYY) | 14	3000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	TPSF12C1

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TPSF12C1 :

- Automotive : TPSF12C1-Q1

NOTE: Qualified Version Definitions:

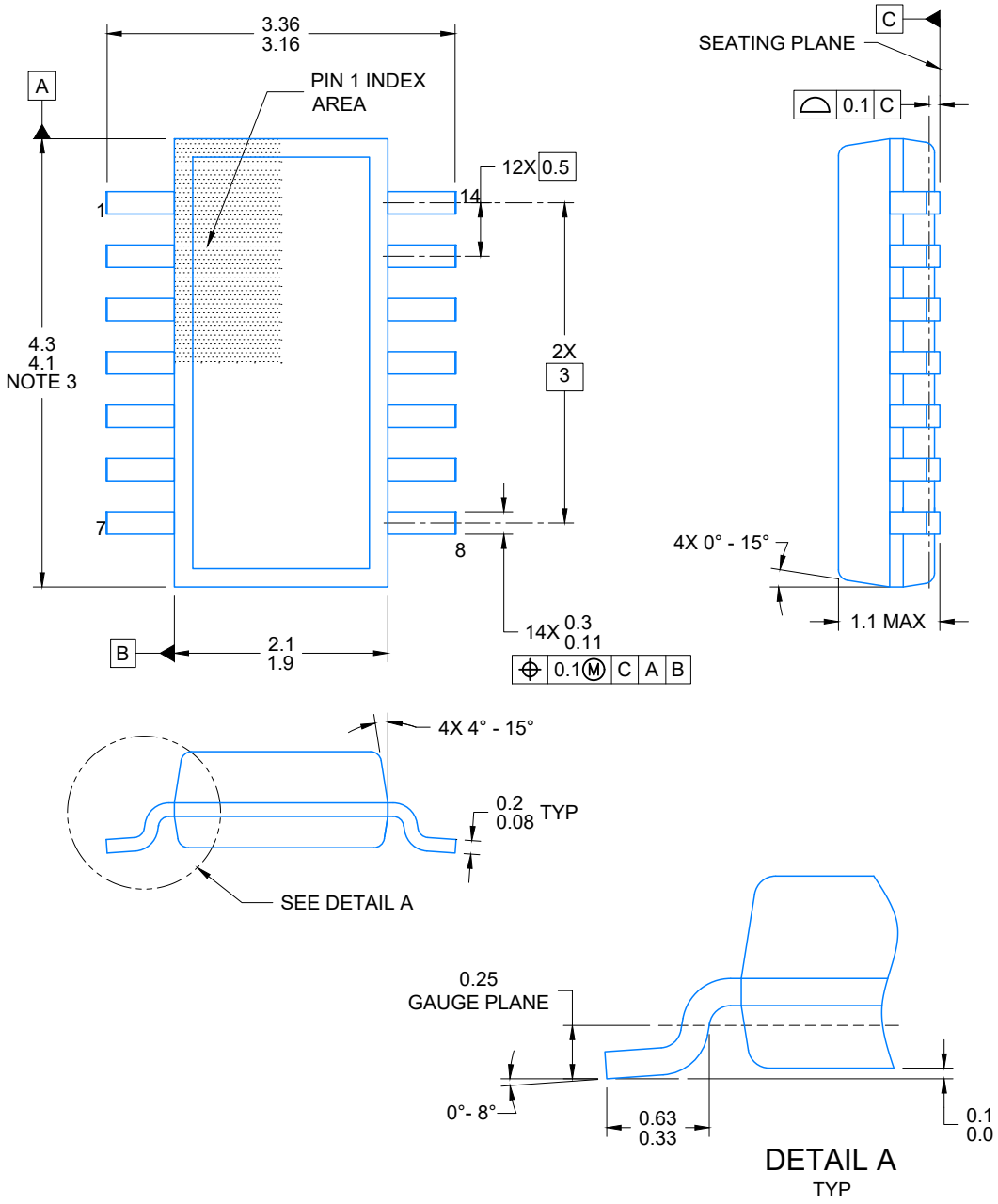
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

PACKAGE OUTLINE

DYY0014A

SOT-23-THIN - 1.1 mm max height

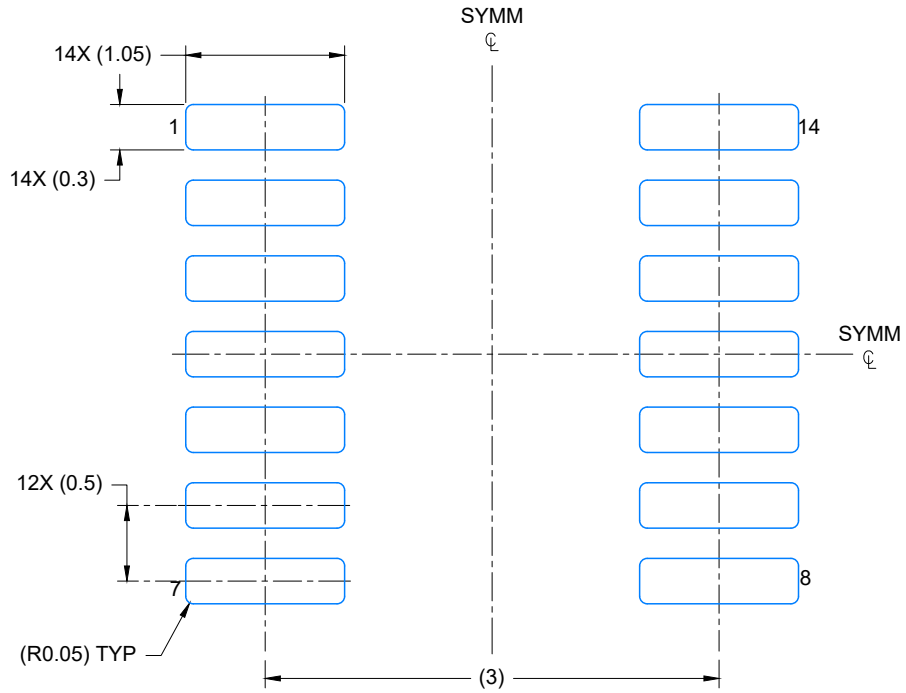
PLASTIC SMALL OUTLINE



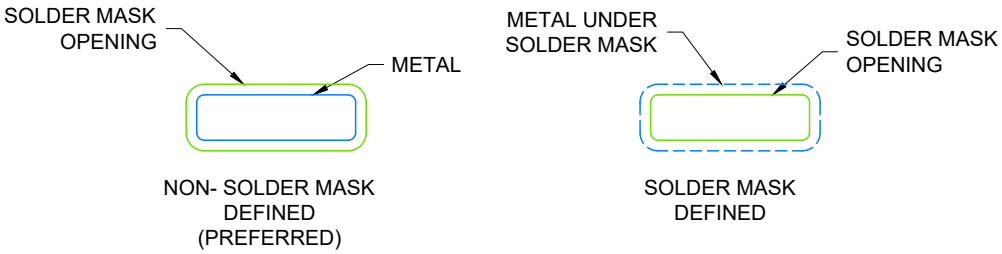
4224643/D 07/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
5. Reference JEDEC Registration MO-345, Variation AB



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



SOLDER MASK DETAILS

4224643/D 07/2024

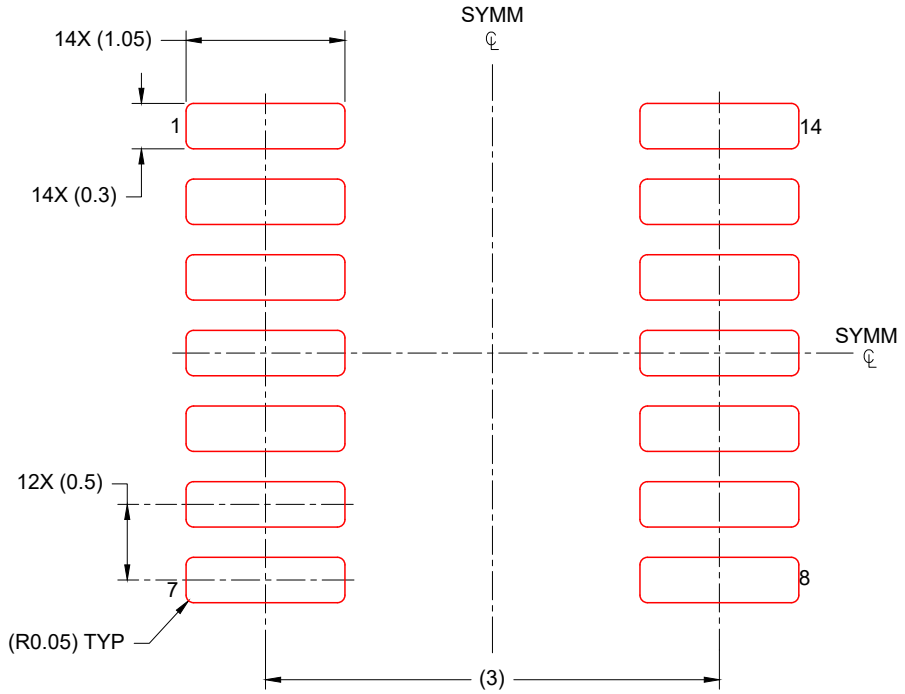
NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 20X

4224643/D 07/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。 严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司