TPS6286A06D 采用 2mm × 3mm QFN 封装的 2.4V 至 5.5V 输入、6A 同步降压转换器

1 特性

- 输入电压范围为 2.4V 至 5.5V
- 8mΩ 和 8mΩ 内部功率 MOSFET
- 5.1μA 运行静态电流
- 与其他行业标准器件一起实现多源采购
- 1.2MHz 开关频率
- 100% 占空比模式
- 0.7% 的输出电压精度
- 强制 PWM 或省电模式
- DCS-Control 拓扑（恒定导通时间）
- 输出电压：
  - 可在 0.6V 至 Vin 之间调节（使用外部 FB 分压器）
  - 0.4V 至 1.6V 固定电压（通过外部电阻器）
- 输出电压放电
- 断续短路保护
- 具有内部上拉电阻的电源正常状态指示器
- 热关断
- 可调软启动
- -40°C 至 125°C 工作温度范围
- 还可提供 8A 和 10A 版本，可带 I^2C 接口（TPS6286A08、TPS6286A10），也可不带 I^2C 接口（TPS6286B08 和 TPS6286B10）

2 应用

- WLAN/Wi-Fi 接入点
- IP 网络摄像头
- 机器视觉摄像机
- 适用于 FPGA、CPU、ASIC 和 DSP 的内核电源

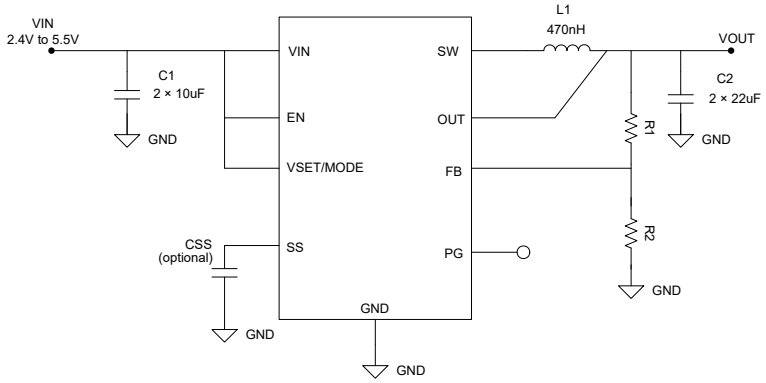
3 说明

TPS6286A06D 器件是高频同步降压转换器，可提供高效灵活的高功率密度设计。这些转换器在中高负载条件下以脉宽调制 (PWM) 模式运行，并在轻负载时自动进入省电模式运行，从而在整个负载电流范围内保持高效率。这些器件还可强制进入 PWM 模式运行，尽量减少输出电压纹波。凭借 DCS-Control 架构，这些器件可提供出色的负载瞬态性能和严格的输出电压精度。该器件具有带内部上拉电阻器（连接至 VIN）的电源正常状态信号（对于外部上拉电阻器选项，使用 TPS6286A06）和可调节软启动功能。该器件能够以 100% 模式运行。在故障保护方面，该器件加入了断续短路保护以及热关断功能。

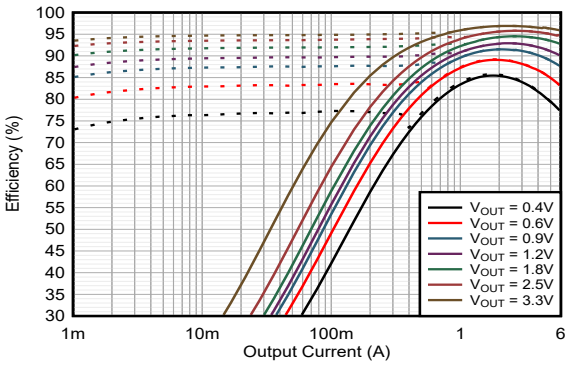
封装信息

器件型号	封装(1)	封装尺寸(2)
TPS6286A06D	VBM（VQFN-HR，13）	2mm × 3mm

(1) 有关更多信息，请参阅节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



典型应用原理图 - TPS6286A06D



效率与输出电流间的关系，V_{IN} = 5V

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....3
5 规格.....5
5.1 绝对最大额定值.....5
5.2 ESD 等级.....5
5.3 建议运行条件.....5
5.4 热性能信息.....5
5.5 电气特性.....6
6 典型特性.....8
7 详细说明.....9
7.1 概述.....9
7.2 功能方框图.....9
7.3 特性说明.....9
7.4 器件功能模式.....11
8 应用和实施.....14
8.1 应用信息.....14
8.2 典型应用.....14
8.3 电源相关建议.....21
8.4 布局.....21
9 器件和文档支持.....23
9.1 器件支持.....23
9.2 文档支持.....23
9.3 接收文档更新通知.....23
9.4 支持资源.....23
9.5 商标.....23
9.6 静电放电警告.....24
9.7 术语表.....24
10 修订历史记录.....24
11 机械、封装和可订购信息.....24

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

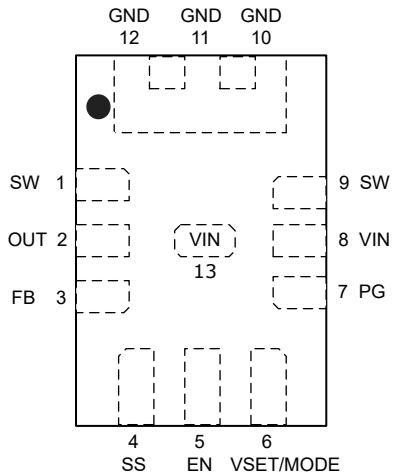


图 4-1. 用于 FB 版本的 13 引脚 VBM VQFN-HR 封装（顶视图）

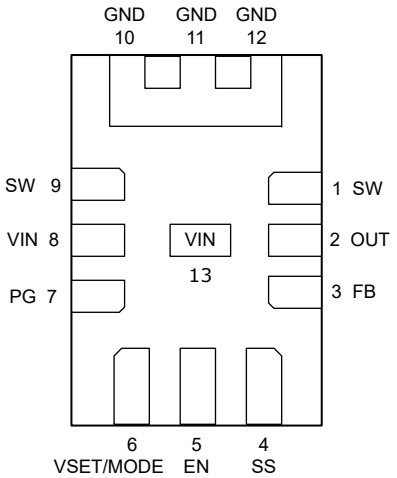


图 4-2. 用于 FB 版本的 13 引脚 VBM VQFN-HR 封装（底视图）

表 4-1. 引脚功能

引脚		类型[(1)]	说明
名称	编号		
EN	5	I	器件使能引脚。要启用器件，必须将此引脚的电平拉高。将这个引脚拉至低电平或保持悬浮会禁用器件。
FB	3	I	电压反馈输入。将输出电压电阻分压器连接到此引脚。使用固定输出电压时，直接连接到 OUT。
GND	10、11、12	GND	电源地引脚
OUT	2	I	输出电压检测引脚。此引脚必须直接连接到输出电容器。
PG	7	O	电源正常开漏输出引脚。该输出引脚在内部通过 500kΩ 电阻器上拉至 VIN。如果未使用该引脚，则将其保持悬空。当器件处于关断状态时，该引脚被拉至 GND。
SS	4	I	软启动引脚。一个外部电容器可以调节软启动时间。如果未使用，则将该引脚悬空以设置默认 SS 时间。
SW	1、9	P	功率级的开关引脚
VIN	8.13	P	电源输入电压引脚
VSET/MODE	6	I	将电阻器连接到 GND 可选择其中一个固定输出电压。通过将引脚连接到高电平或低电平或置于悬浮，可选择一个可调输出电压。器件启动后，该引脚作为 MODE 输入运行。施加高电平可选择强制 PWM 模式运行，施加低电平或悬浮可选择省电模式运行。

(1) I = 输入，O = 输出，P = 电源，GND = 地

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在工作温度范围内（除非另有说明）[1]

		最小值	最大值	单位
引脚电压[2]	VIN、EN、OUT、FB、PG、VSET/MODE、SS	-0.3	6	V
	SW（直流）	-0.3	V_{IN} + 0.3	
	SW（交流，小于 10ns）[3]	-2.5	10	
PG 上的灌电流	I_{SINK_PG}		1	mA
结温	T_J	-40	150	°C
贮存温度	T_{stg}	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 所有电压值都是以网络接地端为基准。
(3) 打开开关时。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚[1]	±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准，所有引脚[2]	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在工作结温范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
V_{IN}	电源电压范围	2.4		5.5	V
V_{OUT}	输出电压范围	0.4		V_{IN}	V
V_{IN_SR}	VIN 处的下降转换时间[1]			10	mV/µs
I_{OUT}	输出电流			6	A
T_J	结温	-40		125	°C

(1) 如果 V_{IN} 低于 V_{UVLO}，则必须限制 V_{IN} 的下降压摆率。

5.4 热性能信息

热指标[1]		TPS6286A06D		单位
		VBM (JEDEC 51-7)	VBM (EVM)	
		13 引脚	13 引脚	
$R_{\theta JA}$	结至环境热阻	71.2	43.2	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	45.3	不适用[2]	°C/W
$R_{\theta JB}$	结至电路板热阻	16.6	不适用[2]	°C/W
Ψ_{JT}	结至顶部特征参数	1.7	6.9	°C/W

5.4 热性能信息（续）

热指标[1]		TPS6286A06D		单位
		VBM (JEDEC 51-7)	VBM (EVM)	
		13 引脚	13 引脚	
Ψ_{JB}	结至电路板特征参数	16.6	10.5	°C/W

(1) 有关新旧热指标的更多信息，请参阅半导体和 IC 封装热指标应用手册。
(2) 不适用于 EVM。

5.5 电气特性

T_J = –40°C 至 125°C，V_{IN} = 2.4V 至 5.5V。典型值在 T_J = 25°C 和 V_{IN} = 5V 条件下测得（除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
电源						
I_{Q_VIN}	静态电流	EN = 高电平，空载，器件未开关，T_J = 25℃		5.1	9	μA
I_{Q_OUT}	流入 OUT 引脚的工作静态电流	EN = 高电平，空载，器件未开关，V_{OUT} = 1.8V，T_J = 25℃		18		μA
I_{SD}	关断电流	EN = 低电平，T_J = 25℃，EN 尚未触发一次		0.24	0.75	μA
I_{SD}	关断电流	V_{IN} = 5V，T_J = 25℃，EN = 低电平（EN 触发一次后）		6.5		μA
V_{UVLO}	欠压锁定阈值	V_{IN} 上升	2.2	2.3	2.4	V
		V_{IN} 下降	2.1	2.2	2.3	V
T_{JSD}	热关断阈值	T_J 上升		150		°C
	热关断迟滞	T_J 下降		20		°C
逻辑接口						
V_{IH}	EN 和 VSET/MODE 上的高电平输入阈值电压		0.9			V
V_{IL}	EN 和 VSET/MODE 上的低电平输入阈值电压				0.4	V
$R_{Pull_down_VSET_MODE}$	VSET/MODE 引脚上的下拉电阻器。	T_J = 25℃，V_{IN} = 5V，$V_{VSET/MODE}$ = 5V（R2D 读取完成后）		3.3		MΩ
$I_{EN,LKG}$	流入 EN 引脚的输入漏电流	T_J = 25℃，V_{IN} = 5.0V，V_{EN} = 0.4V		0.01	0.1	μA
$R_{Pull_down_EN}$	删除了 EN 引脚上的下拉电阻器	T_J = 25℃，V_{IN} = 5V，V_{EN} = 5V		2.25		MΩ
启动、电源正常						
t_{Delay}	启用延迟时间	在 VSET/MODE 和 GND 之间连接 249kΩ 电阻器的情况下， 从 EN 高电平到器件开始开关的时间	420	840	1200	μs
t_{Ramp}	输出电压斜坡时间	从器件开始开关到电源正常的时间（未连接外部电容器）	1	1.5	1.85	ms
$R_{Pull_up_PG}$	PG 内部上拉电阻器（连接至 VIN）	T_J=25°C		500		kΩ
V_{PG}	电源正常下限阈值	V_{OUT} 以 V_{OUT} 标称值为基准	85	91	96	%
	电源正常上限阈值	V_{OUT} 以 V_{OUT} 标称值为基准	103	111	120	%
$V_{PG,OL}$	低电平输出电压	I_{sink} = 1mA			0.36	V
Iss	SS 引脚拉电流			20		μA
$t_{PG,DLY}$	电源正常抗尖峰脉冲延迟	上升沿和下降沿		34		μs
输出						
V_{OUT}	输出电压精度	固定电压运行，FPWM，空载，T_J = 25°C	-0.7		0.7	%

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性（续）

T_J = –40°C 至 125°C，V_{IN} = 2.4V 至 5.5V。典型值在 T_J = 25°C 和 V_{IN} = 5V 条件下测得（除非另有说明）。

参数		测试条件	最小值	典型值	最大值	单位
V_{OUT}	输出电压精度	固定电压运行，FPWM，空载	-1		1	%
V_{FB}	反馈电压	可调节电压运行	594	600	606	mV
$I_{FB,LKG}$	流入 FB 引脚的输入漏电流	可调电压运行，V_{FB} = 0.6V，T_J = 25℃		0.01	0.1	μA
R_{DIS}	OUT 引脚上的输出放电电阻			4.3		Ω
	负载调整率	V_{OUT} = 0.9V，FPWM		0.04		%/A
电源开关						
$R_{DS(on)}$	高侧 FET 导通电阻			8		mΩ
	低侧 FET 导通电阻			8		mΩ
I_{LIM}	高侧 FET 正向电流限制		7.3	8	9	A
I_{LIM}	低侧 FET 正向电流限制			6.5		A
I_{LIM}	低侧 FET 负电流限制			-3		A
f_{SW}	PWM 开关频率	I_{OUT} = 1A，V_{OUT} = 0.9V		1.2		MHz

6 典型特性

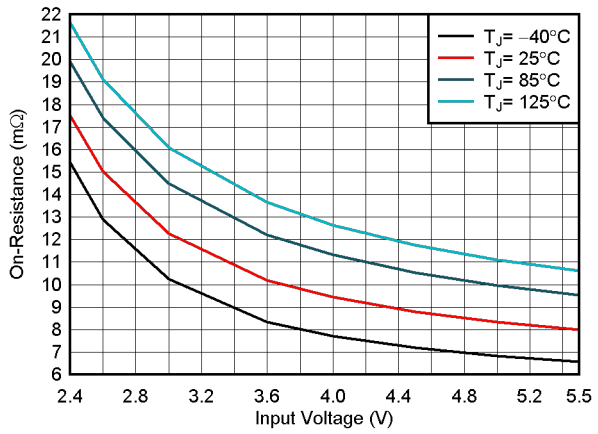


图 6-1. 高侧 FET 导通电阻 $R_{DS(on)}$

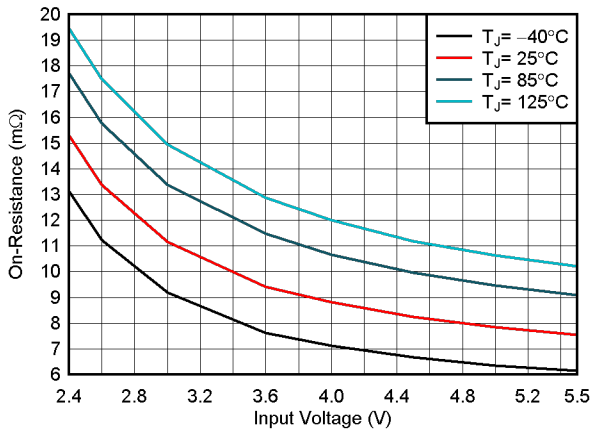


图 6-2. 低侧 FET 导通电阻 $R_{DS(on)}$

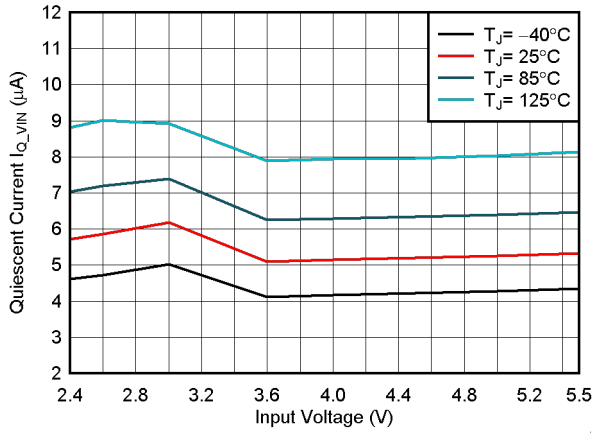


图 6-3. 流入 V_{IN} 的静态电流 I_{Q_VIN}

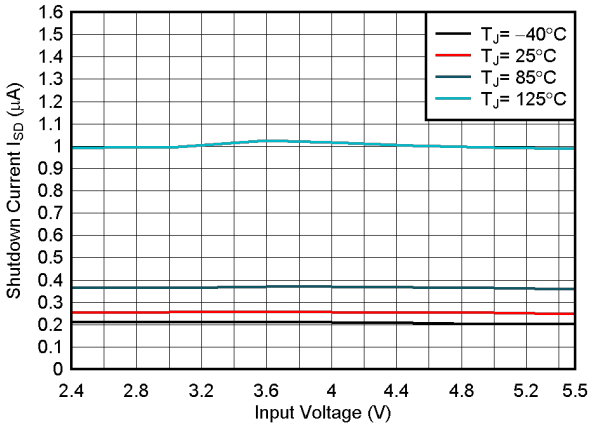


图 6-4. 关断电流 I_{SD}

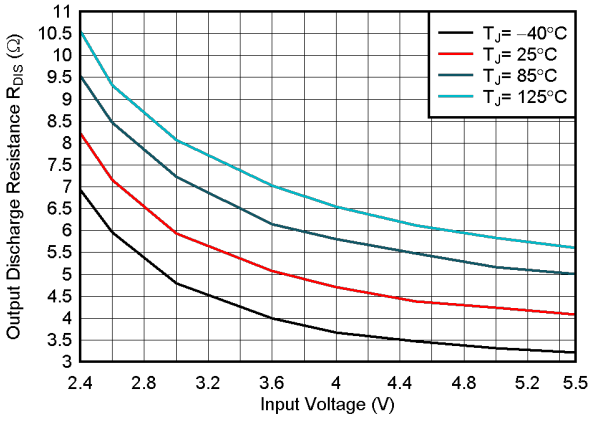


图 6-5. 输出放电电阻 R_{DIS}

Copyright © 2025 Texas Instruments Incorporated

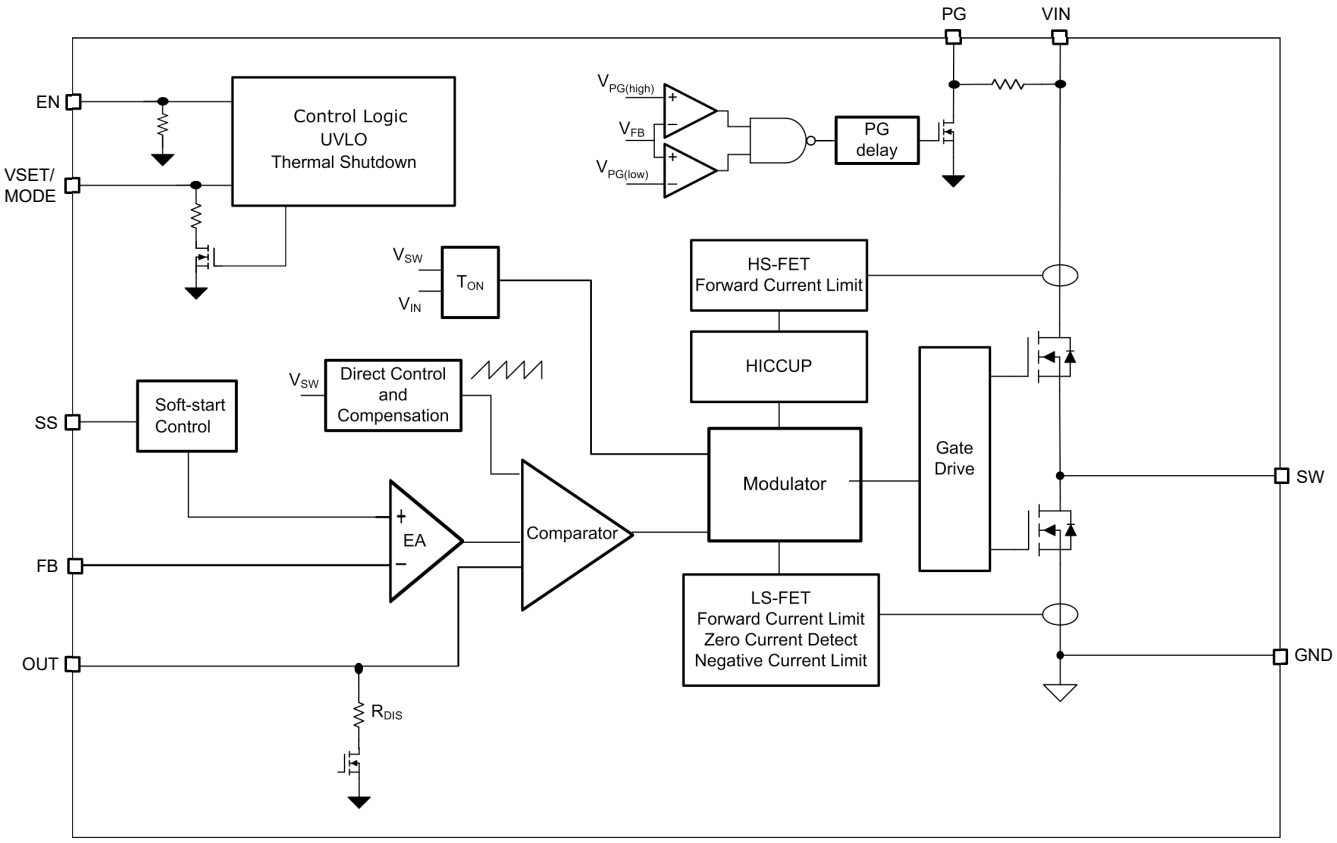
7 详细说明

7.1 概述

TPS6286A06D 同步降压转换器使用 DCS-Control（可无缝转换到省电模式的直接控制）拓扑。此拓扑是一种高级调节拓扑，兼具迟滞和电流模式控制方案的优势。

DCS-Control 拓扑可以在中等负载至重负载条件下以 PWM（脉宽调制）模式运行，也可以在轻负载电流下以省电模式运行。在 PWM 模式下，该转换器以 1.2MHz 的标称开关频率运行，并且在输入电压范围内的频率变化可控。由于 DCS-Control 在单个构建块中同时支持 PWM 和 PFM（脉冲频率调制），因此可以从 PWM 模式无缝转换到省电模式，而不会影响输出电压。TPS6286A06D 器件提供出色的直流电压和负载瞬态调节以及极低输出电压纹波。

7.2 功能方框图



7.3 特性说明

7.3.1 节电模式 (PFM)

当负载电流降低时，如果 MODE 引脚连接至低电平或保持悬空，器件会进入省电模式或脉冲频率调制 (PFM) 运行。当电感器电流变得不连续（即电感器电流在一个开关周期内达到 0A）时，会发生 PFM。省电模式基于固定导通时间架构，如以下公式所示。

$$t_{ON} = \frac{V_{OUT}}{V_{IN}} \times 833\text{ns} \tag{1}$$

在省电模式下，输出电压略高于标称输出电压。可通过增大输出电容器或电感器值来尽量降低此影响。

当 V_{IN} 降低至比 V_{OUT} 高 15%（典型值）时，无论负载电流如何，TP6286A06D 都会进入省电模式。器件在 PWM 模式下保持输出稳压状态。

7.3.2 强制 PWM 模式

器件加电并斜升至 VOUT 后，VSET/MODE 引脚用作数字输入。VSET/MODE 引脚上为高电平时，该器件会进入强制 PWM (FPWM) 模式，并且会在整个负载范围内以恒定的开关频率运行，即使在极轻负载条件下也是如此。此操作可降低输出电压纹波，并可对噪声敏感型应用的开关频率进行简单滤波，但会降低轻载时的效率。

7.3.3 低压降运行（100% 占空比）

该器件可实现低压降运行，方法是在输入电压接近目标输出电压时，进入 100% 占空比模式。在该模式下，高侧 MOSFET 开关始终开启。该模式在电池供电应用中特别有用，可通过充分利用整个电池电压范围来实现超长的运行时间。可通过以下公式来计算用于维持最小输出电压的最小输入电压：

$$V_{IN,MIN} = V_{OUT} + \left(R_{DS(ON)} + R_L\right)I_{OUT,MAX} \tag{2}$$

其中

- $V_{IN,MIN}$ 是用于保持输出电压所需的最小输入电压。
- $I_{OUT,MAX}$ 是最大输出电流。
- $R_{DS(on)}$ 是高侧 FET 导通电阻。
- R_L 是电感器欧姆电阻 (DCR)。

7.3.4 软启动

启用器件后，在器件开始开关之前会有启用延迟 (t_{delay})。在启用延时之后，如果 SS 引脚未连接，则内部软启动电路将控制输出电压斜升，TPS6286A06D 的斜升周期为 1.5ms (t_{Ramp})，。将 SS 引脚保持断开连接状态可提供超快的启动斜升。软启动可避免过大的浪涌电流并实现平稳的输出电压斜升，同时还可防止原电池和具有高内部阻抗的可充电电池出现过度压降。在软启动期间，SS 与 GND 之间连接的外部软启动电容器由内部电流源提供 20μA 充电电流，直到达到 0.9V 的基准电压。因此，设置特定斜坡时间 (t_{RAMP}) 所需的电容是：

$$C_{SS} = \frac{20\mu A \times t_{ramp}[ms]}{0.9V} \tag{3}$$

如果器件设置为关断 (EN = GND)、欠压锁定或热关断，则内部电阻器会将 SS 引脚下拉至 GND。从这些状态返回会导致新的启动序列。

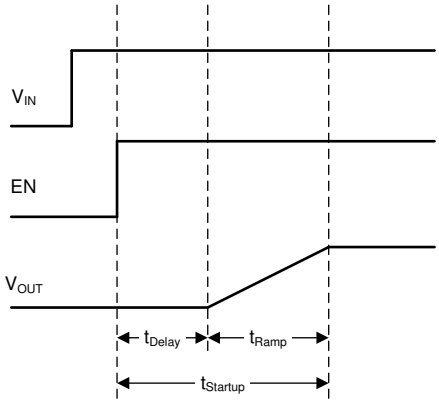


图 7-1. 启动序列

该器件能够启动至预偏置输出电容器。器件以施加的偏置电压启动，并使输出电压斜升至标称值。

7.3.5 开关电流限制和 HICCUP 短路保护

开关电流限值可防止器件出现高电感器电流和从电池或输入电压轨汲取过大的电流。在电感器短路、饱和或者输出电路重载或短路的情况下，会产生过大的电流。如果电感器电流逐周期达到 I_{LIM}，则高侧 MOSFET 会关断，低侧 MOSFET 会导通，而电感器电流斜降至低侧 MOSFET 电流限值。

Copyright © 2025 Texas Instruments Incorporated

当高侧 MOSFET 电流限制触发 32 次时，该器件将停止开关。在经过 128 μs 的典型延迟时间后，器件会通过软启动来自动重新启动。HICCUP 短路保护电路会重复此模式，直到高负载条件消失。

7.3.6 欠压锁定

为了避免器件在低输入电压下误操作，当输入电压低于 V_{UVLO} 时，将实施欠压锁定 (UVLO)。器件停止开关，输出电压放电激活。当输入电压恢复时，器件会通过软启动自动恢复运行。

7.3.7 热警告和热关断

当结温超过 T_{JSD} 时，器件进入热关断状态，停止开关并激活输出电压放电。当器件温度降至比阈值低迟滞值时，器件将通过内部软启动自动恢复正常运行。

7.4 器件功能模式

7.4.1 启用和禁用 (EN)

可以通过将 EN 引脚设置为逻辑高电平来启用器件。在关断模式（EN = 低电平或悬空）下，内部电源开关和整个控制电路均关断。在关断模式下，内部开关通过 OUT 引脚使输出平稳放电。

7.4.2 输出放电

输出放电功能的目的是在禁用器件时确保输出电压按照既定设置降低，并将输出电压维持至接近 0V。如果输入电压低于 UVLO 阈值或在热关断期间，当 EN 引脚拉至低电平时，输出放电会激活。在输入电压低至 1.6V（典型值）时放电仍活跃。

7.4.3 电源正常 (PG)

该器件具有一个开漏电源正常 (PG) 输出引脚，此引脚指定为可灌入高达 1mA 的电流。PG 具有 34μs 的抗尖峰脉冲延迟。

通过将 PG 信号连接到其他转换器的 EN 引脚，可以使用 PG 信号对多个电源轨进行时序控制。未使用 PG 引脚时，应使其保持未连接。

表 7-1. PG 功能表

器件条件		PG 引脚
启用	$0.9 \times V_{OUT_NOM} \leqslant V_{OUT} \leqslant 1.1 \times V_{OUT_NOM}$	VIN
	$V_{OUT} < 0.9 \times V_{OUT_NOM}$ or $V_{OUT} > 1.1 \times V_{OUT_NOM}$	低
关断	EN = 低电平	低
热关断	$T_J > T_{JSD}$	低
UVLO	$1.8V < V_{IN} < V_{UVLO}$	低
电源移除	$V_{IN} < 1.8V$	未定义

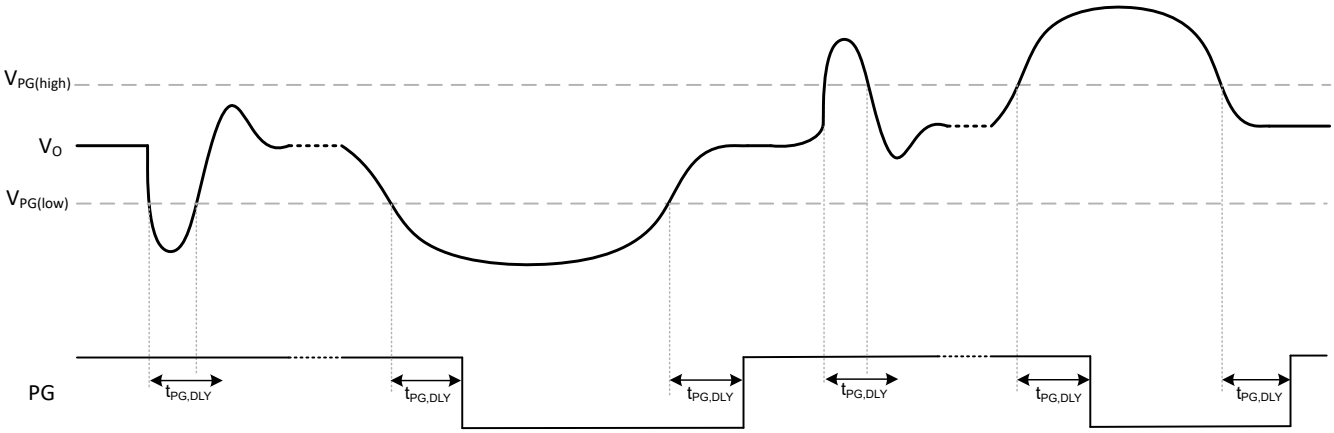


图 7-2. 电源正常瞬态和延迟行为

触发 EN 引脚一次后，电源正常状态下拉电阻器会启用，且连接到 V_{IN} 的内部上拉电阻器（典型值为 500kΩ）会导致关断电流增大。

7.4.4 电压设置和模式选择 (VSET/MODE)

TPS6286A06D 器件可根据各个单独应用的需求配置为可调节输出电压或固定输出电压。因为一个器件型号可包含多个固定输出电压选项和可调输出电压选项，此特性简化了大规模生产期间的物流管理。

如果接地的外部电阻器连接到 VSET/MODE 引脚，则在启用延迟 (t_{Delay}) 时间间隔内通过内部 R2D（电阻器至数字）转换器，使用该外部电阻器的值设置器件配置。如果 VSET/MODE 引脚保持未连接、接地或连接到 VIN，则可通过 FB 引脚上的电阻分压器调节输出电压。表 7-2 给出了这些选择。R2D 读取会将误差放大器 (EA) 的正极输入配置为 VFB 电压（典型值为 0.6V）或所选的输出电压。

表 7-2. 电压选择表

VSET/MODE 引脚上的电阻器（E96 系列，±1% 精度，200ppm/°C 或更小）	固定或可调输出电压
249kΩ，逻辑高电平或悬空	可调（通过 FB 引脚上的电阻分压器）
205kΩ	1.60V
162kΩ	1.50V
133kΩ	1.35V
105kΩ	1.20V
86.6kΩ	保留
68.1kΩ	1.00V
56.2kΩ	0.90V
44.2kΩ	0.85V
36.5kΩ	0.80V
28.7kΩ	0.70V

Copyright © 2025 Texas Instruments Incorporated

表 7-2. 电压选择表（续）

VSET/MODE 引脚上的电阻器（E96 系列，±1% 精度，200ppm/°C 或更小）	固定或可调输出电压
23.7kΩ	0.60V
18.7kΩ	0.50V
15.4kΩ	0.45V
12.1kΩ	0.40V
10kΩ 或逻辑低电平	可调（通过 FB 引脚上的电阻分压器）

R2D 转换器具有一个向外部电阻器施加电流的内部电流源，以及一个可读回电压电平结果的内部 ADC。根据电平，设置输出电压。此 R2D 转换完成后，关闭电流源以避免电流流过外部电阻器。确保在 R2D 转换期间从该引脚到 GND 的额外漏电流路径小于 20nA 且电容小于 30pF。否则会设置为错误的值。有关更多详细信息，请参阅*在超低电源中使用电阻至数字转换器的优势* 白皮书。

如果器件设置为固定输出电压转换器，则 FB 引脚必须直接连接到输出端。请参阅图 7-3。

在启动周期 ($t_{Startup}$) 之后，可以选择不同的运行模式。当 VSET/MODE 拉至高电平时，器件处于强制 PWM 模式。当 VSET/MODE 拉至低电平或保持悬空时，器件在省电模式下运行。

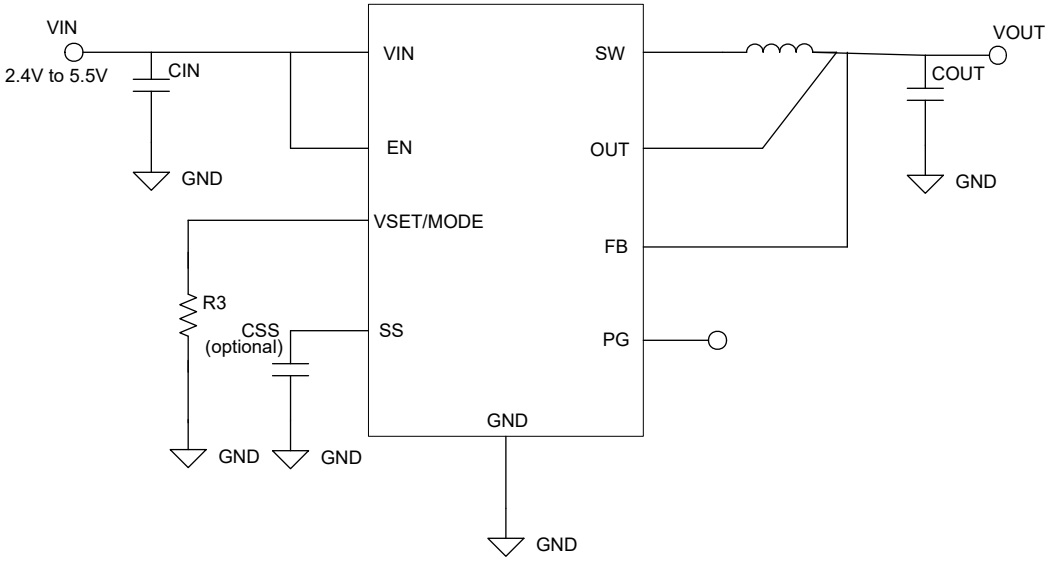


图 7-3. TPS6286A06D 典型应用（固定输出电压）

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

8.1 应用信息

以下部分介绍了外部元件的设计，通过使用典型应用作为参考来完成多个输入和输出电压选项的电源设计。

8.2 典型应用

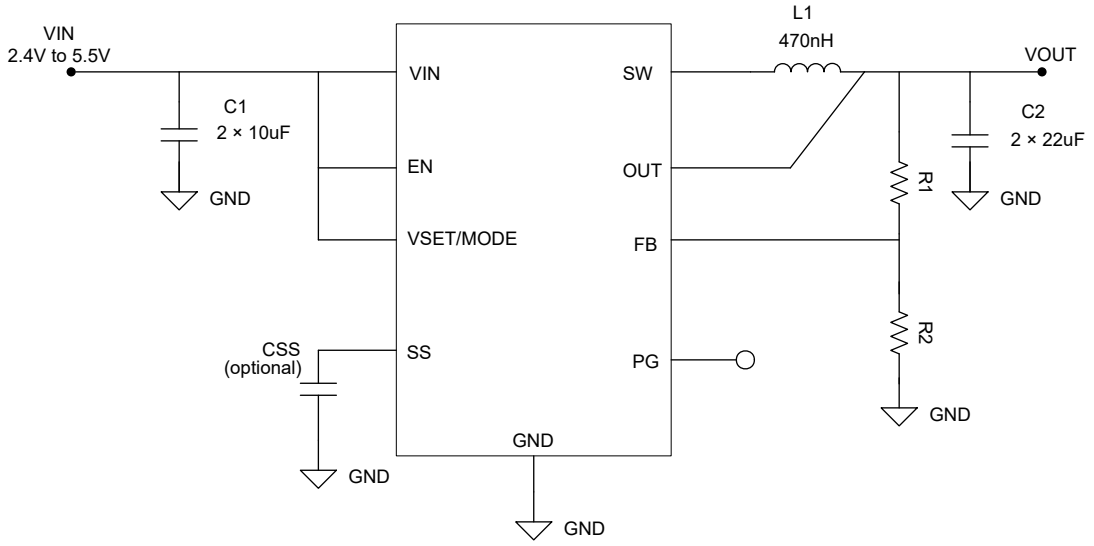


图 8-1. 典型应用电路 - TPS6286A06D

8.2.1 设计要求

本设计示例使用表 8-1 中所列的参数作为输入参数。

表 8-1. 设计参数

设计参数	示例值
输入电压	2.4V 至 5.5V
输出电压	1.2V
最大输出电流	6A

表 8-2 列出了该示例中使用的元件。

Copyright © 2025 Texas Instruments Incorporated

表 8-2. 元件列表

基准	说明	制造商(1)
C1	电容器，陶瓷，10uF，10V，+/－10%，X7R，0805，GCM21BR71A106KE22L	MURATA
C2	电容器，陶瓷，22uF，10V，+/－20%，X7R，0805，GRM21BZ71A226ME15L	MURATA
L1	470nH 屏蔽模压电感器，15.7A，3.7mΩ，XGL5020-471MEC	Coilcraft
CSS	开路	不限
R1	100kΩ，片式电阻器，1/16W，1%，尺寸 0402	Std
R2	100kΩ，片式电阻器，1/16W，1%，尺寸 0402	Std

(1) 请参阅第三方产品免责声明。

8.2.2 详细设计过程

8.2.2.1 使用 WEBENCH® 工具创建定制设计方案

点击此处，使用 TPS6286A06D 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘，优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

8.2.2.2 设置输出电压

在 VSET/MODE 引脚设置为高电平或低电平的情况下，可根据方程式 4 使用外部电阻分压器设置可调输出电压：

$$R_1 = R_2 \times \left(\frac{V_{OUT}}{V_{FB}} - 1\right) = R_2 \times \left(\frac{V_{OUT}}{0.6V} - 1\right) \quad (4)$$

为保持反馈 (FB) 网络免受噪声影响，请将 R2 设置为 100kΩ 或更小值，以使分压器中的电流至少为 6μA。如 *直流/直流转换器中电阻反馈分压器的设计注意事项 技术简介*中所述，FB 电阻器值越低，抗噪性越好，但轻负载效率越低。

选择固定输出电压时，将 FB 引脚直接连接到输出端。不需要 R1 和 R2，因为 V_{OUT} 通过 VSET/MODE 引脚上的电阻器来设置。从表 7-2 的列表中选择建议的电阻值。

8.2.2.3 输出滤波器设计

电感器和输出电容器共同用作一个低通滤波器。为简化此过程，表 8-3 列出了适合大多数应用的可能电感器和电容器值组合。选中的单元格表示相应组合已通过仿真和实验室测试证明具有稳定性。必须为每个单独的应用检查更多的组合。

表 8-3. TPS6286A06D 输出电容器和电感器组合表

标称 L [μH](2)	标称 C_{OUT} [μF](3)		
	2 × 22 或 47	3 × 22	150
0.47	+(1)	+(4)	+

(1) 此 LC 组合是标准值，推荐用于大多数应用。
(2) 预计会有电感器容差和电流降额。有效电感介于 20% 和 -30% 之间。

(3) 预计会有电容容差和偏置电压降额。有效电容介于 30μF 至 200μF 之间。
(4) 对于 V_{OUT} > 1.6V 的情况，建议采用此 LC 组合

8.2.2.4 电感器选型

电感器选型的主要参数是电感值，其次是电感器的饱和电流。为了计算静态负载条件下的最大电感器电流，提供了以下公式。

$$I_{L,MAX} = I_{OUT,MAX} + \frac{\Delta I_L}{2} \tag{5}$$

$$\Delta I_L = V_{OUT}\left(\frac{1 - \frac{V_{OUT}}{V_{IN}}}{L \times f_{SW}}\right) \tag{6}$$

其中

- $I_{OUT,MAX}$ 是最大输出电流
- ΔI_L 是电感电流纹波
- f_{SW} 为开关频率
- L 是电感器值

TI 建议为电感器选择一个大约比 $I_{L,MAX}$ 高 20% 至 30% 的饱和电流。此外，在选择合适的电感器时，还必须考虑直流电阻和尺寸。表 8-4 列出了推荐的电感器。

表 8-4. 推荐电感器列表

电感 [μH](1)	电流额定值 [A]	尺寸 [长 × 宽 × 高 mm]	直流电阻 [mΩ]	器件型号
0.47	15.7	5.48 × 5.28 × 2	3.7	Coilcraft，XGL5020-471ME
0.47	17.1	4.3 × 4.3 × 3	3.9	Wuerth Elektronik，744393240047
0.47	13.4	4 × 4 × 2	4.2	Coilcraft，XGL4020-471ME
0.47	12.7	4.1 × 4.1 × 2	7	Wuerth Elektronik，744383560047HT

(1) 请参阅第三方产品免责声明。

8.2.2.5 电容器选型

输入电容器是转换器的低阻抗能量源，有助于实现稳定运行。TI 建议使用低 ESR 多层陶瓷电容器以实现出色滤波效果，并必须将其放置在 VIN 和 GND 之间尽可能靠近这些引脚的位置。对于大多数应用，10μF *有效* [1] 电容就足够了，但是，电容值越大，输入电流纹波就越小。

该器件的架构允许使用具有低等效串联电阻 (ESR) 的微型陶瓷输出电容器。这些电容器提供低输出电压纹波，推荐使用。为了在高频下保持低电阻值并在温度变化时使电容具有窄变化幅度，TI 建议使用 X7R 或 X5R 电介质电容器。在不超过 6A 的输出电流下运行时，建议的典型输出电容值为 30μF *有效* 电容。电容器的值超过 200μF 会降低转换器的环路稳定性。

[1] 有效电容是指考虑了容差、温度和直流偏置效应后的电容。

Copyright © 2025 Texas Instruments Incorporated

8.2.3 应用曲线

V_{IN} = 5.0V，V_{OUT} = 1.2V，T_A = 25°C，BOM = 表 8-2（除非另有说明）。实线显示 FPWM 模式，虚线显示 PFM。

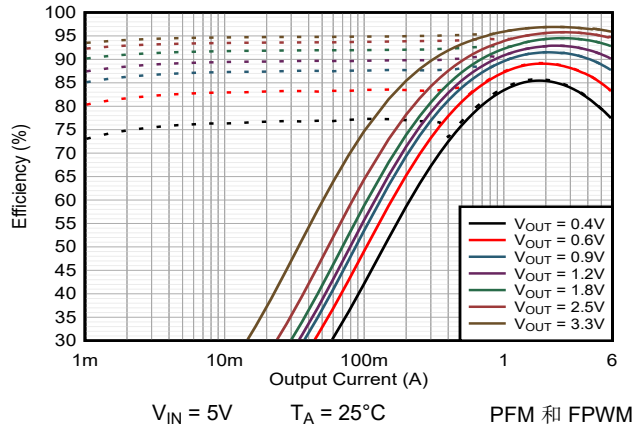


图 8-2. 效率与输出电流之间的关系

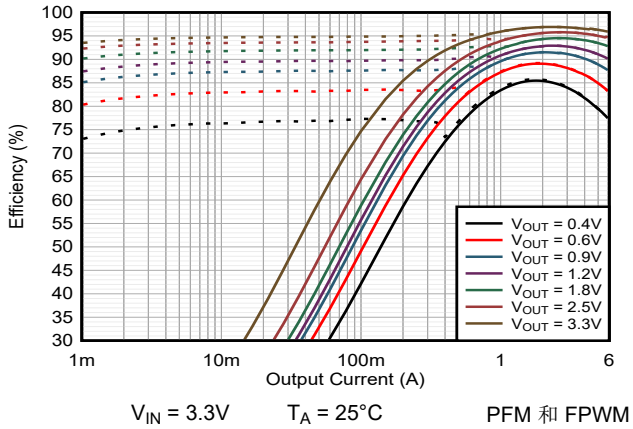


图 8-3. 效率与输出电流之间的关系

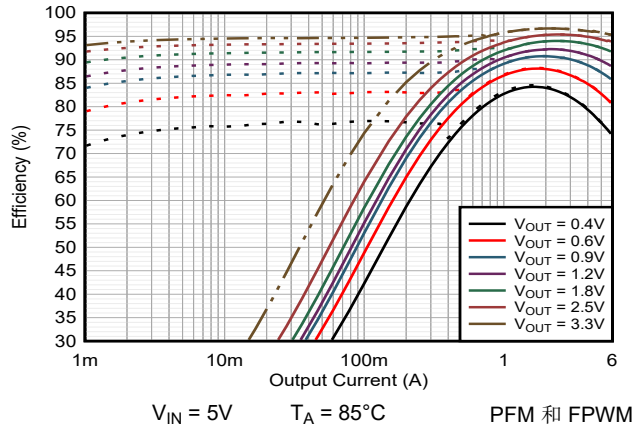


图 8-4. 效率与输出电流之间的关系

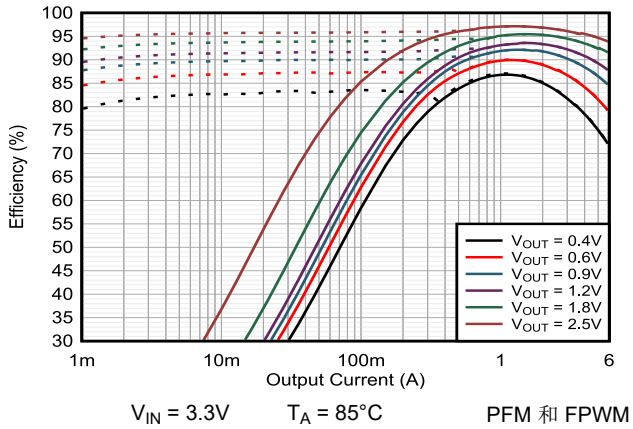


图 8-5. 效率与输出电流之间的关系

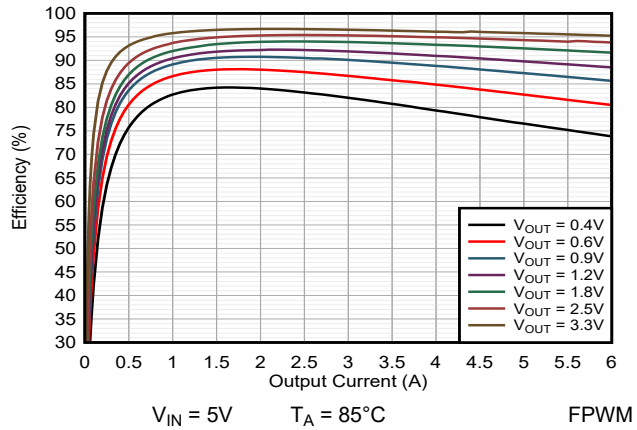


图 8-6. 效率与输出电流之间的关系

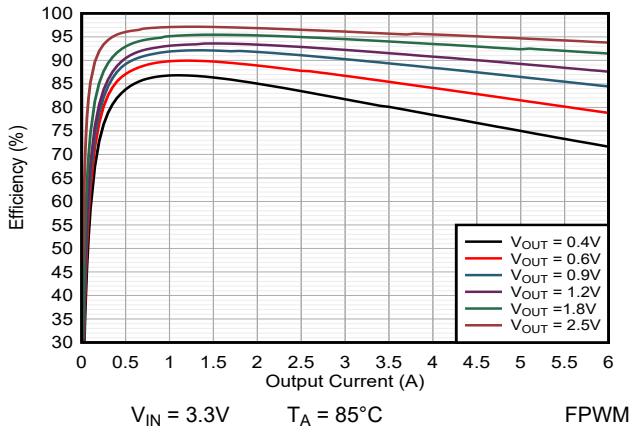
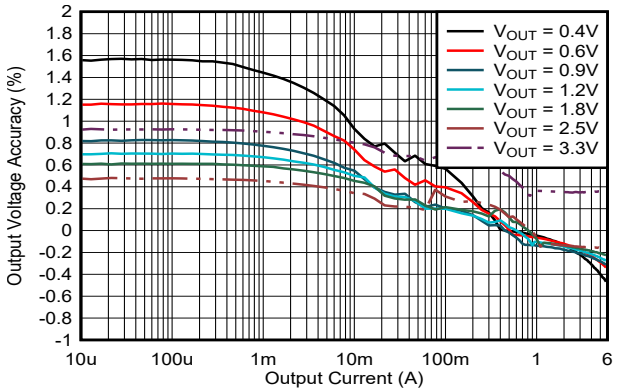
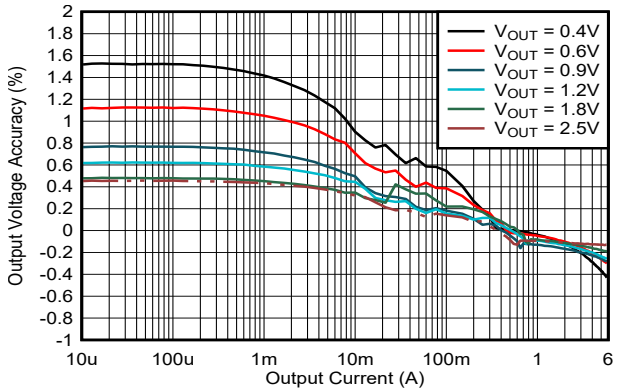


图 8-7. 效率与输出电流之间的关系



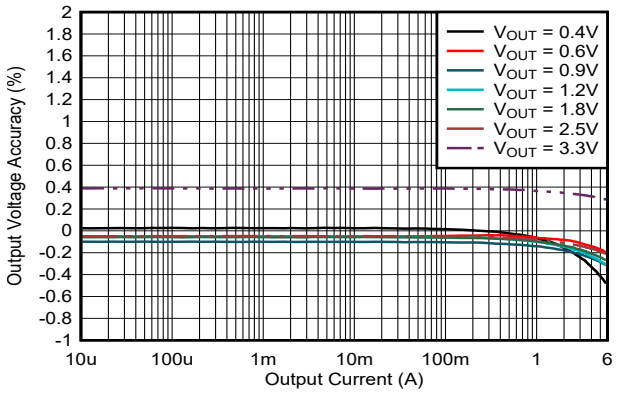
V_{IN} = 5V T_A = 25°C PFM

图 8-8. 负载调整率



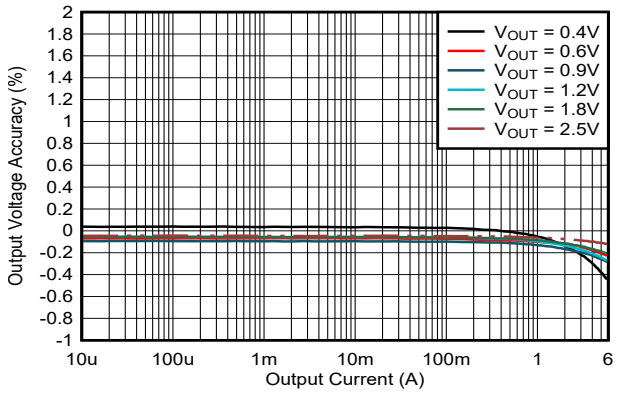
V_{IN} = 3.3V T_A = 25°C PFM

图 8-9. 负载调整率



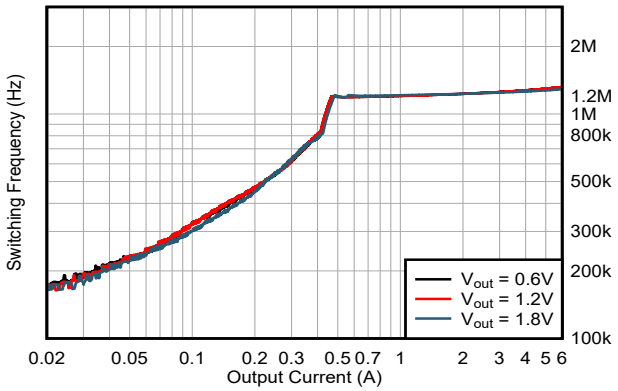
V_{IN} = 5V T_A = 25°C FPWM

图 8-10. 负载调整率



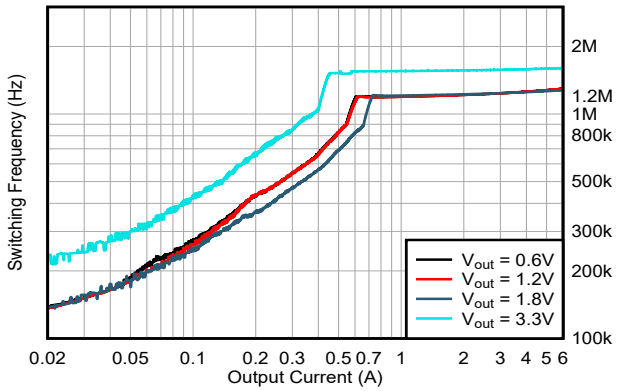
V_{IN} = 3.3V T_A = 25°C FPWM

图 8-11. 负载调整率



V_{IN} = 3.3V T_A = 25°C PFM

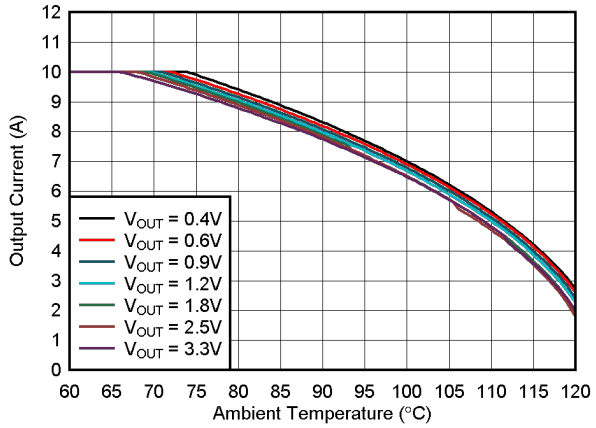
图 8-12. 开关频率



V_{IN} = 5.0V T_A = 25°C PFM

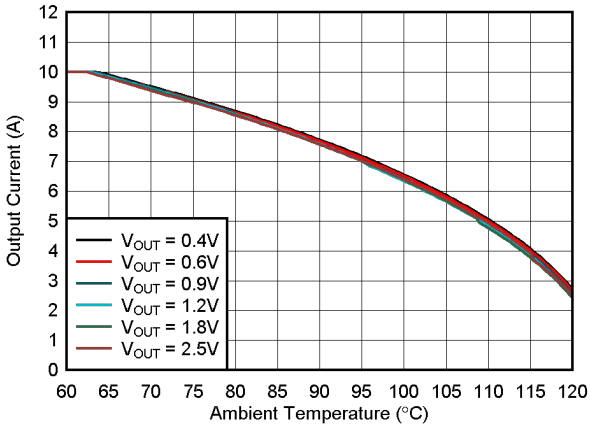
图 8-13. 开关频率

Copyright © 2025 Texas Instruments Incorporated



V_{IN} = 5.0V　$R_{\theta JA}$ = 43.2°C/W　T_{JMAX} = 125°C

图 8-14. 安全工作区



V_{IN} = 3.3V　$R_{\theta JA}$ = 43.2°C/W　T_{JMAX} = 125°C

图 8-15. 安全工作区

V_{IN} 从 2.4V 到 5.5V 至 2.4V，1V/μs　V_{OUT} = 1.2V　负载 = 10mA

图 8-16. 线路调整

V_{IN} 从 2.4V 到 5.5V 至 2.4V，1V/μs　V_{OUT} = 1.2V　负载 = 6A

图 8-17. 线路调整

V_{IN} = 5.0V　BOM = 2 × 22 μF
V_{OUT} = 1.2V　PFM，空载

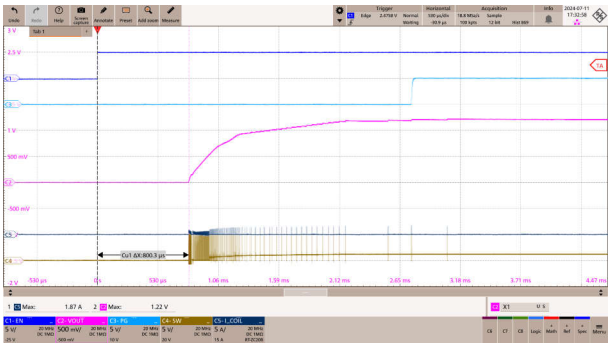
图 8-18. PFM 运行

V_{IN} = 5.0V　BOM = 2 × 22 μF
V_{OUT} = 1.2V　FPWM，空载

图 8-19. FPWM 运行

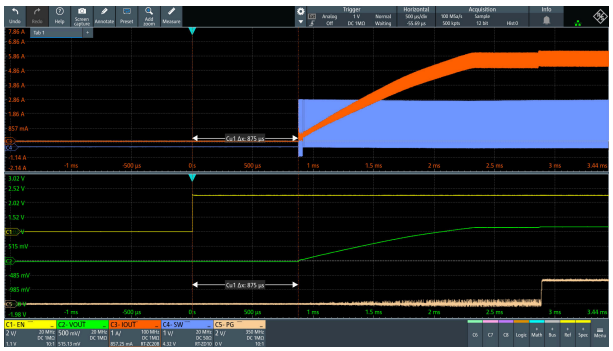
V_{IN} = 5.0V　　BOM = 2 × 22 µ F
V_{OUT} = 1.2V　　FPWM，I_{OUT} = 6A

图 8-20. FPWM 运行



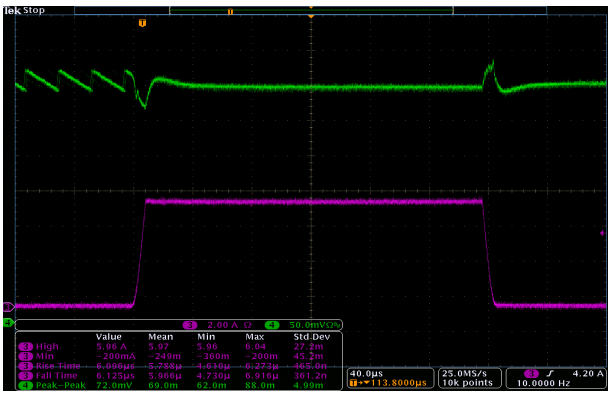
TPS6286A06D　　V_{OUT} = 1.2V　　无负载

图 8-21. 空载启动



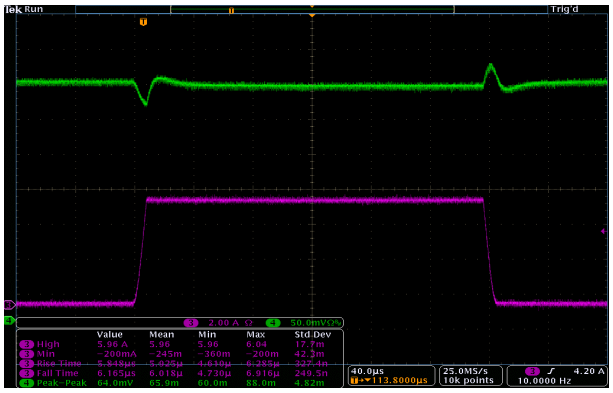
TPS6286A06D　　V_{OUT} = 1.2V　　负载 = 6A

图 8-22. 满载启动



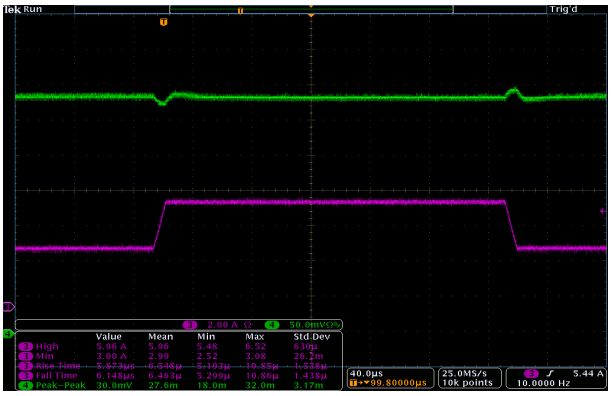
V_{IN} = 5.0V　　BOM = 2 × 22 µ F
V_{OUT} = 1.2V　　I_{OUT} = 10mA 至 6A

图 8-23. PFM 运行模式下的负载瞬态 - TPS6286A06D



V_{IN} = 5.0V　　BOM = 2 × 22 µ F
V_{OUT} = 1.2V　　I_{OUT} = 10mA 至 6A

图 8-24. FPWM 运行模式下的负载瞬态 - TPS6286A06D



V_{IN} = 5.0V　　BOM = 2 × 22 µ F
V_{OUT} = 1.2V　　I_{OUT} = 3A 至 6A

图 8-25. FPWM 运行模式下的负载瞬态 - TPS6286A06D

Copyright © 2025 Texas Instruments Incorporated

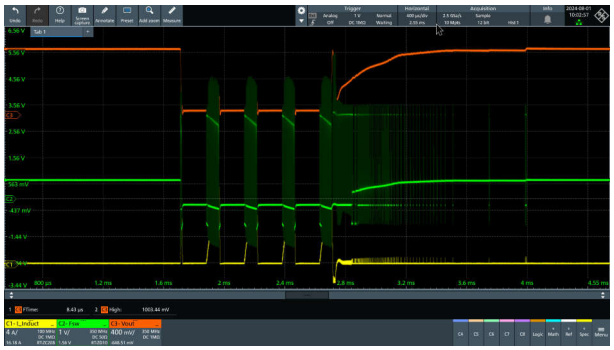


图 8-26. 断续短路保护

8.3 电源相关建议

该器件设计为可在 2.4V 至 5.5V 的输入电源电压范围内运行。请确保输入电源的额定电流足以满足应用需求。

8.4 布局

8.4.1 布局指南

正确的布局对于任何开关模式电源的运行至关重要，尤其是在高开关频率条件下。为确保实现出色的性能，需要特别注意 TPS6286A06D 器件的 PCB 布局。布局不佳可能会导致线路和负载调节不良、不稳定、EMI 辐射增加和噪声灵敏度等问题。有关一般最佳实践的详细讨论，请参阅*实现降压转换器理想 PCB 布局的五个步骤* 模拟设计期刊。以下是针对 TPS6286A06D 的具体建议：

- 将输入电容器放置在尽可能靠近器件的 VIN 引脚和 GND 引脚的位置上。这是最关键的元件放置方式。将一个或多个输入电容器直接连接到 VIN 和 GND 引脚。
- 将输出电感器靠近 SW 引脚放置。更大限度地减小开关节点上的覆铜区。
- 将输出电容器接地放置在靠近 GND 引脚的位置并直接布线。尽可能缩短电感器与输出电容器之间的连接长度。将 OUT 引脚直接连接到输出电容器。
- 将 FB 电阻器 R1 和 R2 放置在靠近 FB 引脚的位置，并将 R3 放置在靠近 VSET/MODE 引脚的位置，以更大程度地减少噪声拾取。
- 从系统输入电压开始的连接以及到负载的连接越宽越好，以便尽可能减少压降。
- GND 与输入和输出电容器接地连接之间要有一个实心接地层。

8.4.2 布局示例

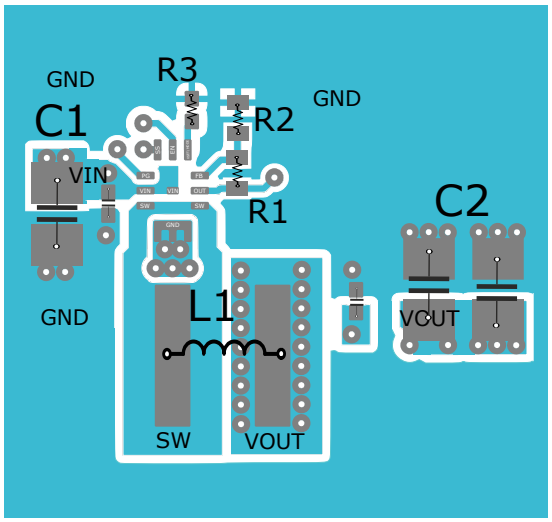


图 8-27. 布局示例 TPS6286A06D

8.4.2.1 散热注意事项

在遵循了有关元件放置和布线的布局建议后，PCB 设计必须以提高热性能为主。为排出器件运行期间产生的热量，必须仔细考虑散热设计，这一点很重要。器件结温必须保持低于 125°C 的最高额定温度，才能正常运行。

使用宽布线和平面（尤其是连接到 GND 和 VIN 引脚），并使用过孔连接到内部平面以改善设计的功率耗散。如果应用允许，请利用系统中的气流进一步提高冷却效果。

热性能信息 表根据 JEDEC 标准 51-7 提供了器件和封装的热参数。有关每个参数的详细说明，请参阅*半导体和 IC 封装热指标 应用手册*。除了 JEDEC 标准之外，热性能信息表还包含 EVM 的热参数。EVM 更好地反映了实际 PCB 设计，连接到器件的布线较粗。

Copyright © 2025 Texas Instruments Incorporated

9 器件和文档支持

9.1 器件支持

9.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.1.2 开发支持

9.1.2.1 使用 WEBENCH® 工具创建定制设计方案

点击此处，使用 TPS6286A06D 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘，优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*采用 JEDEC PCB 设计的线性和逻辑封装的热特性* 应用手册
- 德州仪器 (TI)，*实现降压转换器理想 PCB 布局的五个步骤* 模拟设计期刊
- 德州仪器 (TI)，*直流/直流转换器中电阻反馈分压器的设计注意事项* 技术简介
- 德州仪器 (TI)，*在超低电源中使用电阻至数字转换器的优势* 白皮书

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.5 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

日期	修订版本	注释
May 2025	*	初始发行版

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS6286A06DVBMR	Active	Production	VQFN-HR (VBM) | 13	3000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	1W3

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

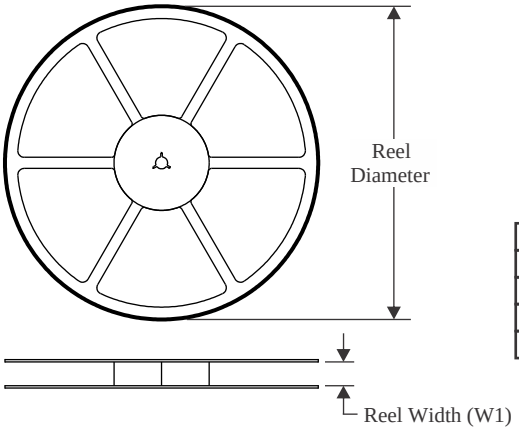
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

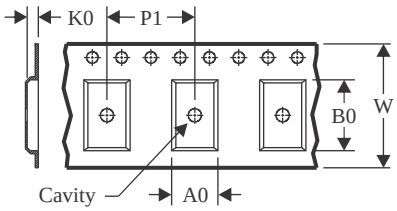
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

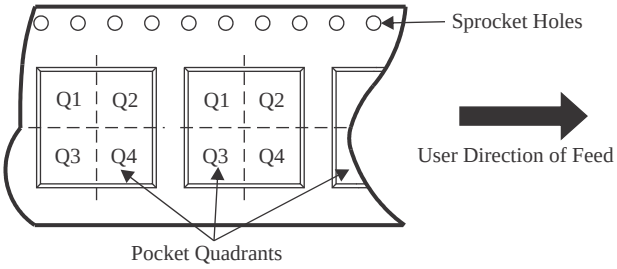


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

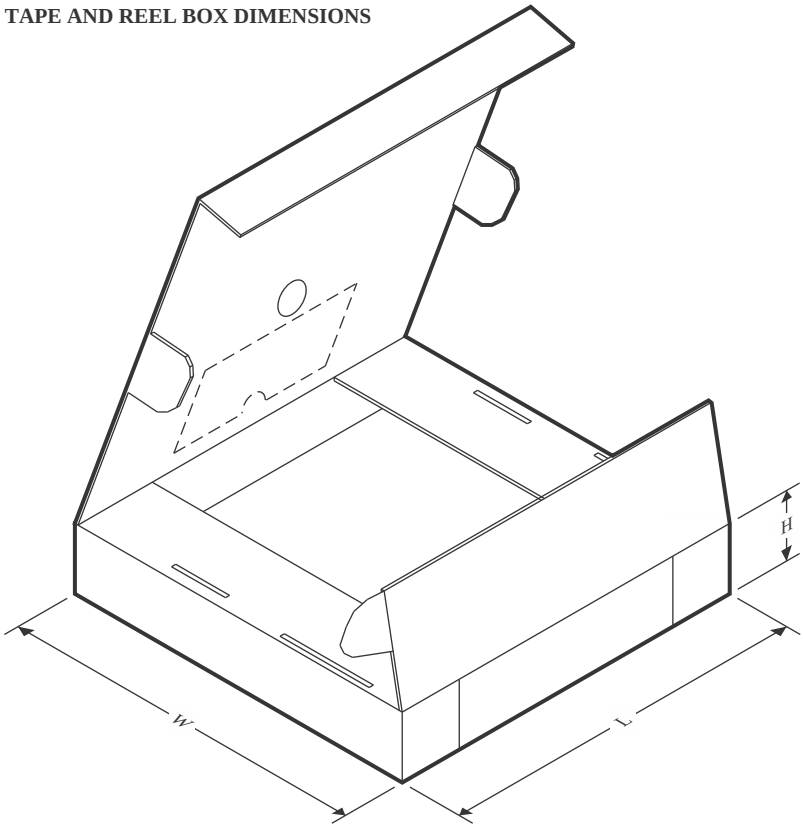
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

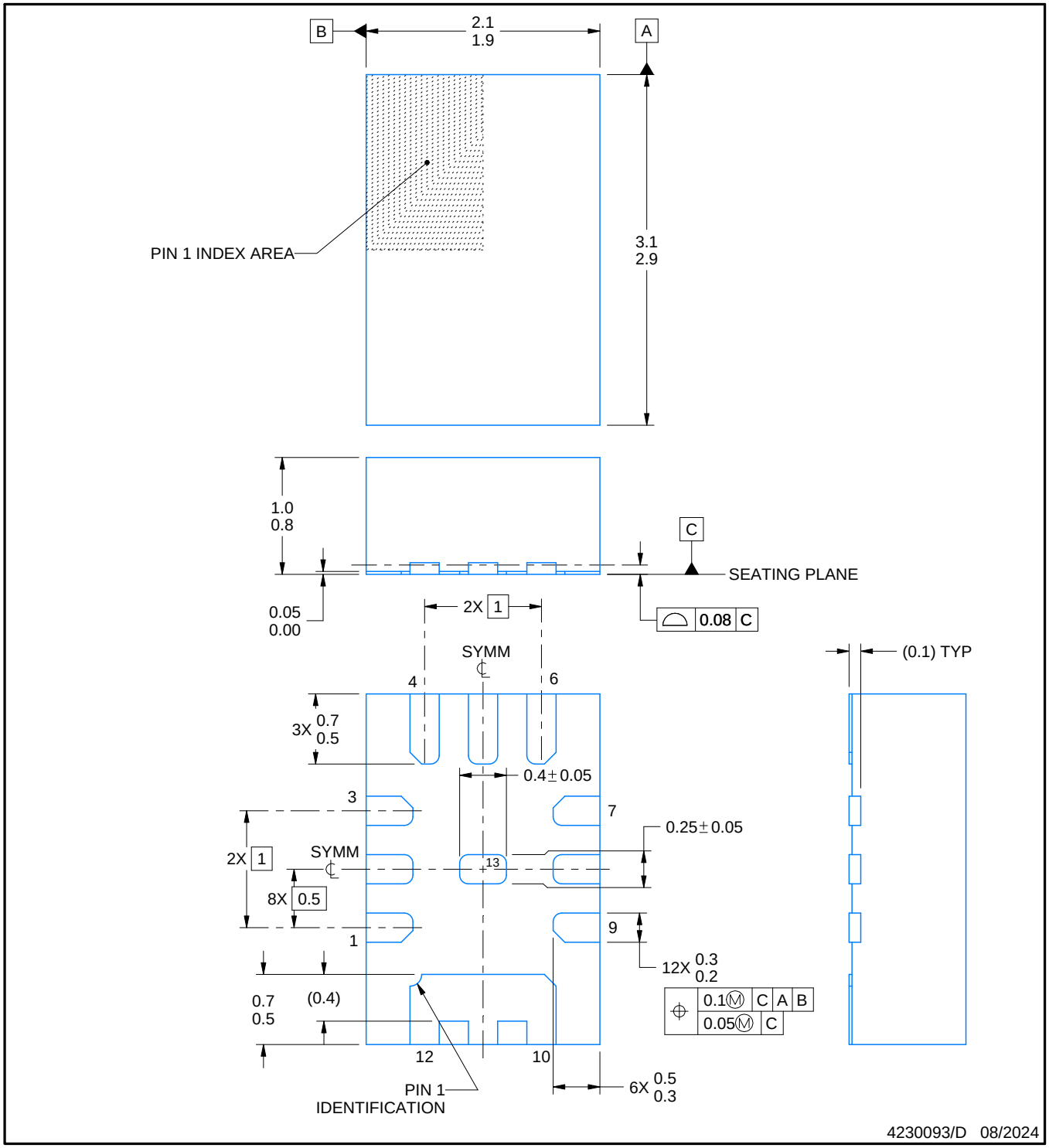
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS6286A06DVBMR	VQFN-HR	VBM	13	3000	180.0	8.4	2.25	3.25	1.05	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS



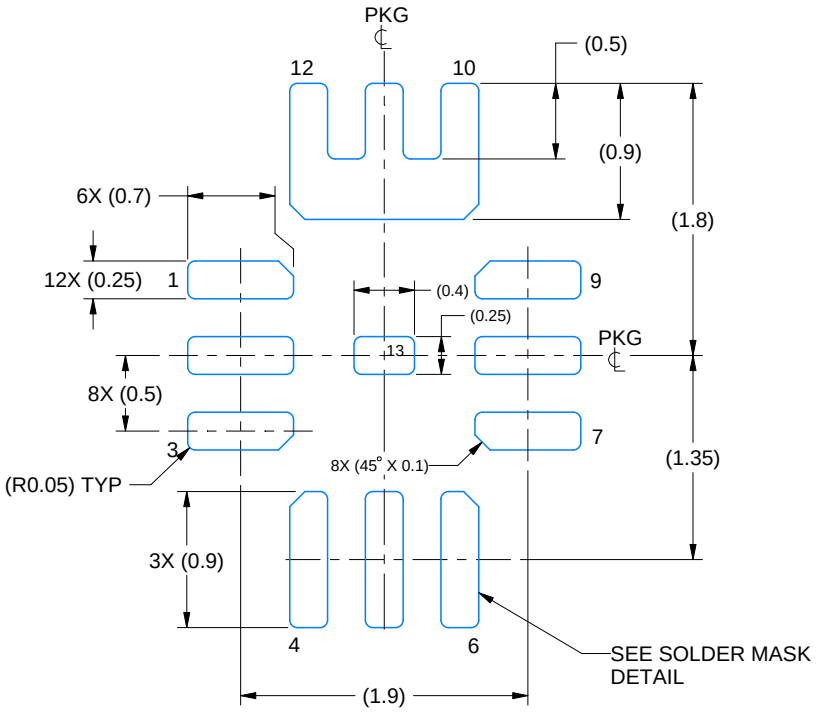
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS6286A06DVBMR	VQFN-HR	VBM	13	3000	210.0	185.0	35.0

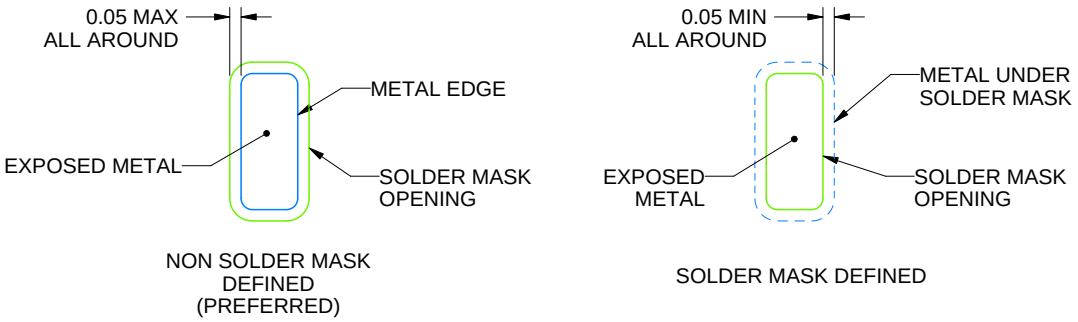


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X

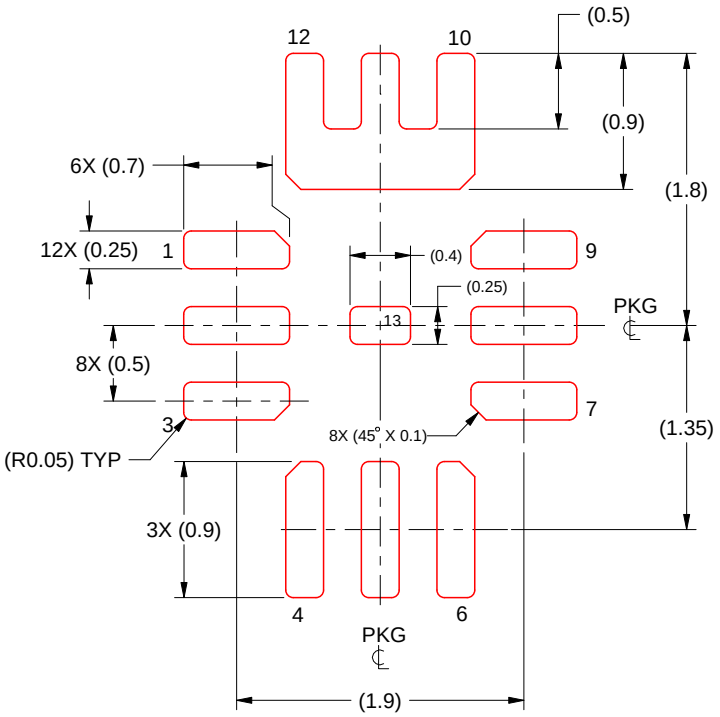


SOLDER MASK DETAILS

4230093/D 08/2024

NOTES: (continued)

3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).



SOLDER PASTE EXAMPLE
BASED ON 0.1 MM THICK STENCIL
SCALE: 20X

4230093/D 08/2024

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。 严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司