

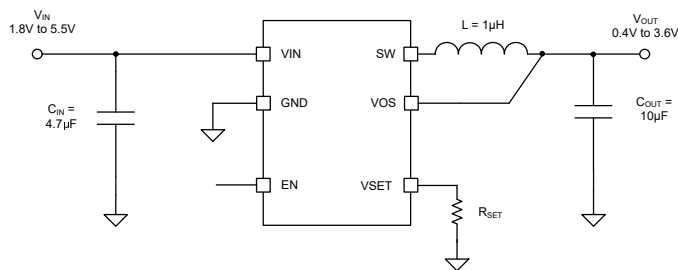
TPS62843 1.8V 至 5.5V、600mA、275nA I_Q 小型降压转换器

1 特性

- 输入电压范围为 1.8V 至 5.5V
- 0.4V 至 3.6V 输出电压范围
- 275nA 静态电流 (典型值)
- 600mA 输出电流
- 1% 的输出电压精度
- 4nA 关断电流 (典型值)
- 输出放电
- 通过单个电阻器实现 VSET 引脚可选输出电压
 - TPS628436 : 0.4V 至 0.8V
 - TPS628437 : 0.8V 至 1.8V
 - TPS628438 : 1.8V 至 3.6V
- 专为小型无源器件而设计
 - 1 μ H 电感器
 - 低至 4 μ F C_{OUT} 的有效电容
- 高电源抑制比(PSRR) (高达 83dB)
- 在省电模式下具有低输出电压纹波
- 射频友好型快速瞬态 DCS-Control
- 自动转换至无纹波 100% 模式
- 支持 0603 电感器和 0402 电感器
- 0.84mm² 尺寸的微型 6 引脚 0.35mm 间距 WCSP 封装
- 采用 WCSP 封装, 与 TPS6280x 系列 (1A) 引脚对引脚兼容
- 采用 1.60mm × 1.60mm SOT563 封装

2 应用

- 可穿戴电子产品
- 耳麦、耳机和耳塞
- 手机
- 医疗传感器贴片
- 助听器



典型应用

3 说明

TPS62843 是一款高效降压转换器, 具有典型值为 275nA 的超低工作静态电流。该器件在禁用状态时具有 4nA (典型值) 关断电流。

此器件采用 DCS-Control 技术, 具有射频友好型低输出电压纹波, 可以为无线电提供电源。

此器件采用 1.5MHz 的典型开关频率, 可在低至 100 μ A 负载电流及以下的轻负载条件下提供高效率。

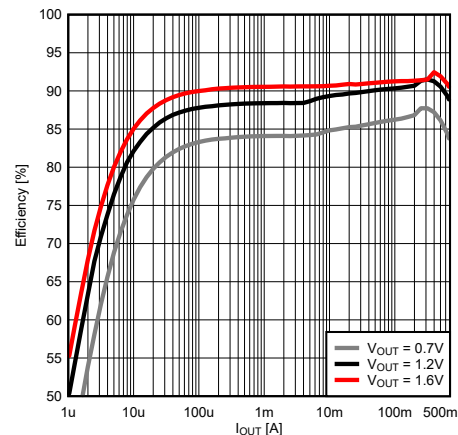
通过将一个电阻器连接到 VSET 引脚, 可选择 3 × 18 种预定义的输出电压, 因此只需很少的无源器件即可将该系列器件用于各种应用。

器件信息

器件型号 ⁽²⁾	V _{OUT} 范围	封装 ⁽¹⁾	本体尺寸 (标称值)
TPS628436	0.4V 至 0.8V	YKA (DSBGA, 6)	0.80mm × 1.05mm × 0.40mm
TPS628437	0.8V 至 1.8V		
TPS628438	1.8V 至 3.6V		
TPS628436	0.4V 至 0.8V	DRL (SOT563, 6)	1.6mm × 1.6mm × 0.6mm
TPS628437	0.8V 至 1.8V		
TPS628438	1.8V 至 3.6V		

(1) 有关更多信息, 请参阅节 11。

(2) 请参阅器件比较表。



效率与输出电流间的关系曲线 (电压为 3.6V_{IN} 时)



内容

1 特性	1	7.4 器件功能模式	12
2 应用	1	8 应用和实施	13
3 说明	1	8.1 应用信息.....	13
4 器件比较表	3	8.2 典型应用.....	13
5 引脚配置和功能	4	8.3 电源相关建议.....	18
6 规格	5	8.4 布局.....	18
6.1 绝对最大额定值.....	5	9 器件和文档支持	20
6.2 ESD 等级.....	5	9.1 器件支持.....	20
6.3 建议运行条件.....	5	9.2 接收文档更新通知.....	20
6.4 热性能信息.....	6	9.3 支持资源.....	20
6.5 电气特性.....	6	9.4 商标.....	20
6.6 典型特性.....	8	9.5 静电放电警告.....	20
7 详细说明	9	9.6 术语表.....	20
7.1 概述.....	9	10 修订历史记录	21
7.2 功能方框图.....	9	11 机械、封装和可订购信息	22
7.3 特性说明.....	10		

4 器件比较表

器件	固定 V_{OUT} $V_{SET} = GND$	可选输出电压	f_{sw} [MHz]	软启动 t_{ss}	电感器
TPS628436	1.0V	0.4V - 0.8V, 阶跃为 25mV	1.5	400 μ s	1 μ H
TPS628437	1.8V	0.8V - 1.6V, 阶跃为 50mV	1.5	800 μ s	1 μ H
TPS628438	3.6V	1.8V - 3.4V, 阶跃为 100mV	1.5	800 μ s	1 μ H

5 引脚配置和功能

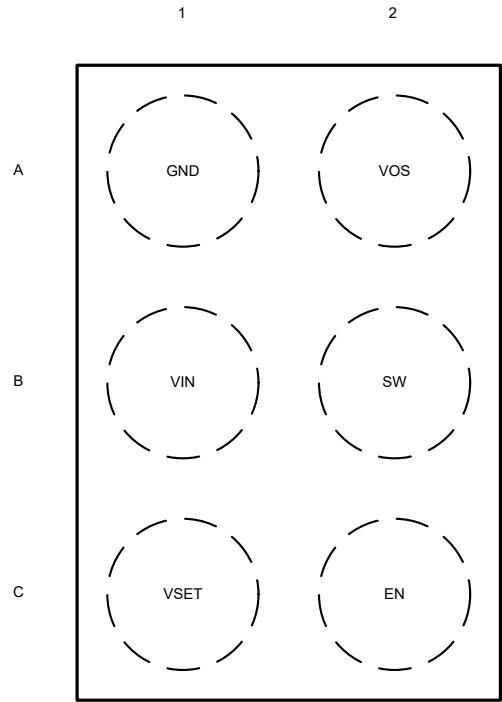


图 5-1. 6 引脚 DSBGA YKA 封装 (顶视图)

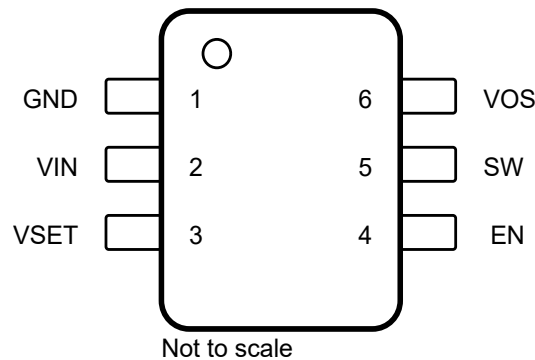


图 5-2. 6 引脚 DRL SOT563 封装 (俯视图)

表 5-1. 引脚功能

引脚编号			类型	说明
名称	SOT563	DSBGA		
GND	1	A1	PWR	GND 电源引脚。将此引脚连接到靠近输入和输出电容器的 GND 端子的位置。
VIN	2	B1	PWR	V _{IN} 电源引脚。将输入电容器连接到靠近此引脚的位置，以实现理想的噪声和电压尖峰抑制。需要一个陶瓷电容器。
VSET	3	C1	I	将电阻器连接到 GND 可选择预先确定的输出电压。
VOS	6	A2	I	内部反馈分压器网络和调节环路的输出电压检测引脚。禁用转换器时，此引脚还会通过内部 MOSFET 使 V _{OUT} 放电。使用较短的布线将此引脚直接连接到输出电容器。
SW	5	B2	O	开关引脚连接到内部 MOSFET 开关。将电感器连接到此端子。
EN	4	C2	I	施加高电平会启用器件，施加低电平会关断器件。该引脚具有一个内部下拉电阻器，一旦器件启动后就禁用该电阻器。

6 规格

6.1 绝对最大额定值

在工作结温范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
引脚电压	V _{IN}	-0.3	6	V
引脚电压	SW, 直流	-0.3	V _{IN} +0.3V	V
引脚电压	SW, 瞬态 < 10ns, 在开关时	-2.5	9	V
引脚电压	VSET	-0.3	6	V
引脚电压	EN	-0.3	6	V
引脚电压	VOS	-0.3	5	V
T _J	工作结温	-40	150	°C
T _{stg}	贮存温度	-55	150	°C

(1) 应力超出绝对最大额定值下面列出的值时可能会对器件造成永久损坏。这些列出的值仅仅是应力等级, 并不表示器件在这些条件下以及在建议工作条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±500	

(1) JEDEC 文档 JEP155 指出: 500V HBM 允许在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出: 250V CDM 能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

		最小值	标称值	最大值	单位
V _{IN}	电源电压 V _{IN}	1.8		5.5	V
I _{OUT}	输出电流			0.6	A
L	有效电感	0.7	1.0	1.2	μH
C _{OUT}	有效输出电容	4		25	μF
C _{IN}	有效输入电容	0.5	4.7		μF
C _{VSET}	VSET 引脚上的外部寄生电容			30	pF
R _{SET}	VSET 引脚上的外部电阻器的电阻范围 (E96 1% 电阻器阻值)	10		249	kΩ
	VSET 引脚上的 E96 系列外部电阻器容差			1%	
	E96 电阻器系列温度系数 (TCR)	-200		+200	ppm/°C
T _J	工作结温范围	-40		125	°C

6.4 热性能信息

热指标 ⁽¹⁾		YKA (DSBGA) 6 引脚	DRL (SOT563) 6 引脚	单位
$R_{\theta JA}$	结至环境热阻	147.7	138.3	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	1.7	57.3	°C/W
$R_{\theta JB}$	结至电路板热阻	47.5	24.7	°C/W
ψ_{JT}	结至顶部特征参数	0.5	1.4	°C/W
ψ_{JB}	结至电路板特征参数	47.6	24.4	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	–	–	°C/W

(1) 有关新旧热指标的更多信息, 请参阅[半导体和 IC 封装热指标](#)应用报告。

6.5 电气特性

$T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$, $V_{IN} = 1.8\text{V}$ 至 5.5V 。典型值在 $T_J = 25^{\circ}\text{C}$ 、 $V_{IN} = 3.6\text{V}$ 和 $V_{OUT} = 0.7\text{V}$ 条件下测得 (除非另有说明)

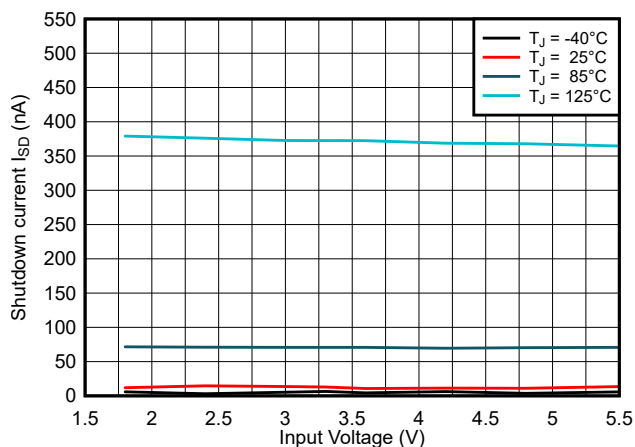
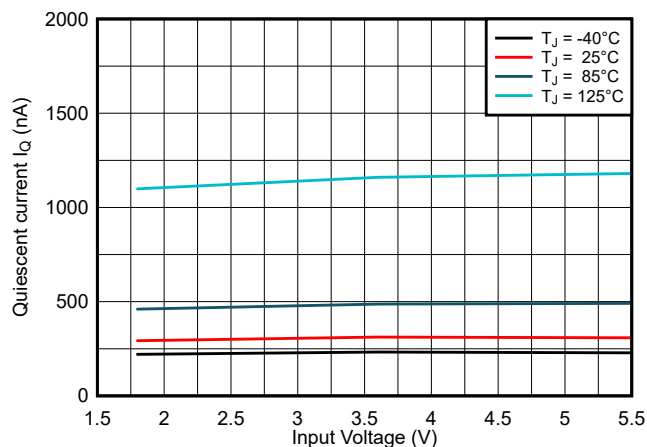
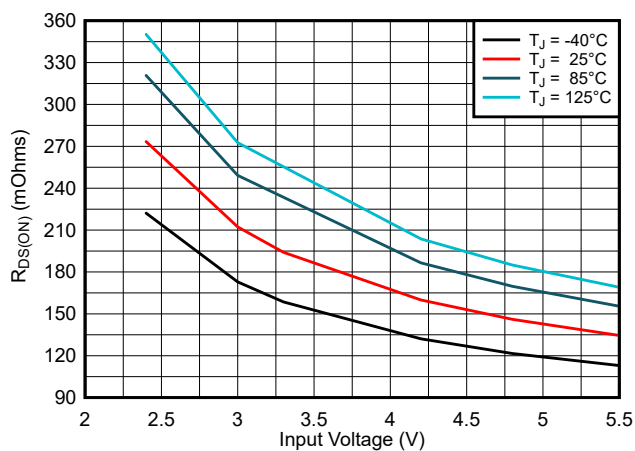
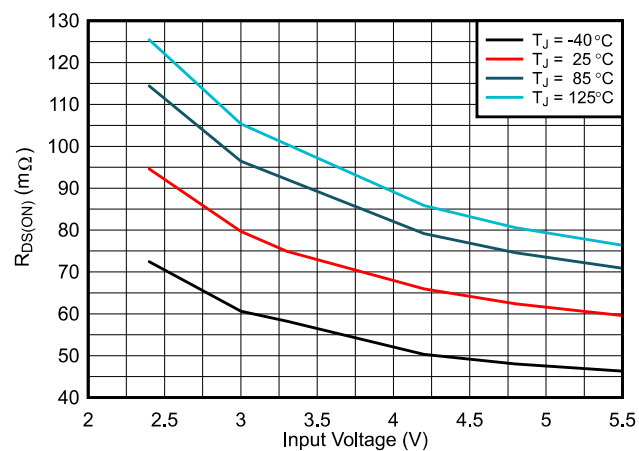
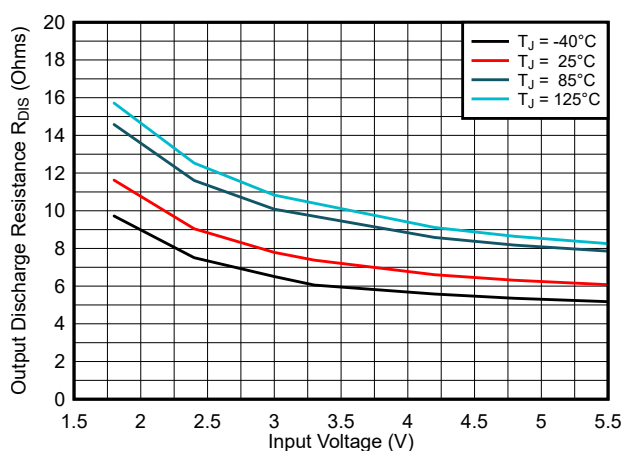
参数		测试条件	最小值	典型值	最大值	单位
电源						
I_Q	静态工作电流 (节能模式)	非开关, $V_{EN} = V_{IN}$, $I_{OUT} = 0\mu\text{A}$, $T_J = -40^{\circ}\text{C}$ 至 85°C		275	1500	nA
		开关, $V_{EN} = V_{IN}$, $I_{OUT} = 0\mu\text{A}$, $V_{OUT} = 0.7\text{V}$		350		nA
I_{SD}	关断电流	$V_{EN} = 0\text{V}$, $V_{SET} = \text{GND}$, $T_J = -40^{\circ}\text{C}$ 至 85°C		4	850	nA
UVLO						
$V_{UVLO(R)}$	欠压锁定上升阈值	V_{IN} 上升, $I_{OUT} = 0\mu\text{A}$		1.75	1.8	V
$V_{UVLO(F)}$	欠压锁定下降阈值	V_{IN} 下降, $I_{OUT} = 0\mu\text{A}$		1.65	1.7	V
$V_{UVLO(H)}$	欠压锁定迟滞			100		mV
VSET 引脚						
$V_{SET(LKG)}$	VSET 输入漏电流	$T_J = -40^{\circ}\text{C}$ 至 85°C		10	800	nA
$V_{SET(H)}$	VSET 高级检测	启动期间 VSET 上的电压	1.0			V
R_{SET}	RSET 精度	$T_J = -20^{\circ}\text{C}$ 至 125°C	-4		4	%
R_{SET}	RSET 精度	$T_J = -40^{\circ}\text{C}$ 至 125°C	-3.5		3.5	%
ENABLE						
$V_{EN(R)}$	EN 电压上升阈值	EN 上升, 启用开关	0.8			V
$V_{EN(F)}$	EN 电压下降阈值	EN 下降, 禁用开关			0.4	V
$V_{EN(LKG)}$	EN 输入漏电流	$V_{EN} > 0.8\text{V}$, $T_J = -40^{\circ}\text{C}$ 至 85°C		1	25	nA
$R_{EN,PD}$	EN 内部下拉电阻	EN 引脚至 GND	425	500		k Ω
VOUT 电压						
V_{OUT}	直流输出电压精度	PWM 运行, $T_J = -20^{\circ}\text{C}$ 至 125°C	-1		+1	%
V_{OUT}	直流输出电压精度	PWM 运行, $T_J = -40^{\circ}\text{C}$ 至 125°C	-1.5		+1.5	%
V_{OUT}	TPS628436		0.4		0.8	V
	TPS628437		0.8		1.8	V
	TPS628438		1.8		3.6	V
$I_{VOS(LKG)}$	VOS 输入漏电流	TPS628436, $V_{EN} = V_{IN}$, $V_{VOS} = 0.7\text{V}$, $T_J = -40^{\circ}\text{C}$ 至 85°C			100	nA
		TPS628437, $V_{EN} = V_{IN}$, $V_{VOS} = 1.2\text{V}$, $T_J = -40^{\circ}\text{C}$ 至 85°C		100	250	nA
		TPS628438, $V_{EN} = V_{IN}$, $V_{VOS} = 3.3\text{V}$, $T_J = -40^{\circ}\text{C}$ 至 85°C		275	450	nA
f_{SW}		$I_{OUT} = 400\text{mA}$		1.5		MHz
STARTUP						

6.5 电气特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+125^{\circ}\text{C}$, $V_{IN} = 1.8\text{V}$ 至 5.5V 。典型值在 $T_J = 25^{\circ}\text{C}$ 、 $V_{IN} = 3.6\text{V}$ 和 $V_{OUT} = 0.7\text{V}$ 条件下测得 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
t _{SS}	TPS628436 软启动时间	从 V _{OUT} = V _{OUT} 标称值的 0% 到 V _{OUT} = 标称值的 95%	0.45	0.6	ms	
	TPS628438 软启动时间		1.0	1.4		
	TPS628437 软启动时间		0.7	1.0		
t _{Startup_delay}	EN 高电平到开关延迟开始	R2D = GND	330	560	μs	
功率级						
R _{DSON(HS)}	高侧 MOSFET 导通电阻	V _{IN} = 3.6V , I _{OUT} = 300mA	170	260	m Ω	
R _{DSON(LS)}	低侧 MOSFET 导通电阻	V _{IN} = 3.6V , I _{OUT} = 300mA	70	115	m Ω	
ILKG_SW	流入 SW 引脚的漏电流	V _{SW} = 0.7V , T _J = - 40°C 至 85°C	0	35	nA	
ILKG_SW	流入 SW 引脚的漏电流	V _{SW} = 1.2V , T _J = - 40°C 至 85°C	0	45	nA	
ILKG_SW	流入 SW 引脚的漏电流	V _{VIN} > V _{SW} , V _{SW} = 3.3V , T _J = - 40°C 至 85°C	0	45	nA	
过流保护						
I _{HS(OC)}	高侧峰值电流限值	V _{IN} ≥ 2.2V	0.9	1.1	1.3	A
I _{LS(OC)}	低侧谷值电流限值	V _{IN} ≥ 2.2V	0.79	1.0	1.11	A
输出放电						
R _{DSCH_VOS}	VOS 引脚上的输出放电电阻	V _{EN} = GND , I(VOS) = - 10mA	7	22	Ω	
热关断						
T _{J(SD)}	热关断阈值	温度上升	160		°C	
T _{J(HYS)}	热关断迟滞		20		°C	

6.6 典型特性

图 6-1. 关断电流 I_{SD} 图 6-2. 静态电流 I_Q 图 6-3. 高侧开关漏源电阻, $R_{DS(ON)}$ 图 6-4. 低侧开关漏源电阻, $R_{DS(ON)}$ 图 6-5. VOS 放电开关漏源电阻 R_{DIS}

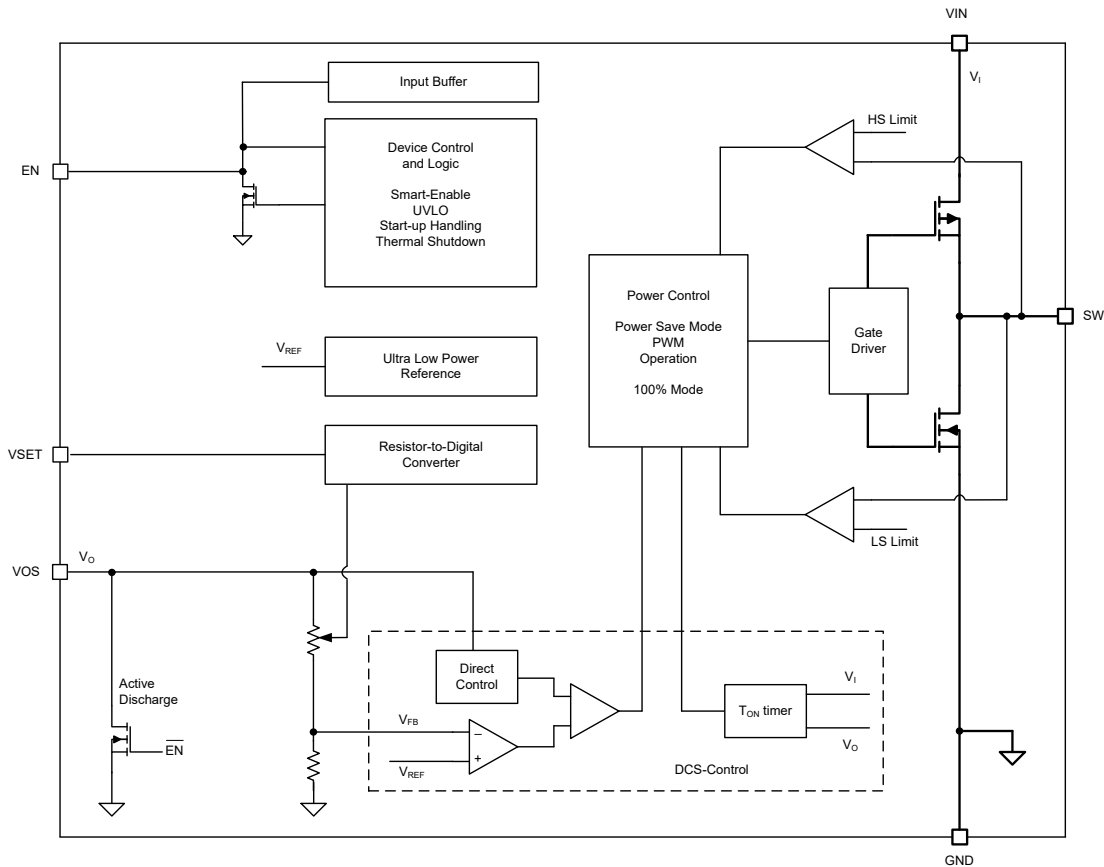
7 详细说明

7.1 概述

TPS62843 是一款高频同步降压转换器，采用 0.84mm^2 芯片尺寸，具有典型值为 275nA 的超低静态电流。该器件在整个建议的工作范围内采用微型 $1\mu\text{H}$ 电感器和 $10\mu\text{F}$ 输出电容器工作，提供超小的芯片和解决方案尺寸之一。

凭借 TI 的 DCS-Control 拓扑，该器件在节能模式运行期间，可将高效工作区域扩展至微安级别负载电流。TI 的 DCS-Control（可无缝转换到节能模式的直接控制）是一种高级调节拓扑，兼具迟滞和电压模式控制的优势。DCS-Control 的特性是具有出色的交流负载调节和瞬态响应、低输出纹波电压，以及 PFM 和 PWM 模式运行之间的无缝切换。DCS-Control 包含的交流环路可检测输出电压（VOS 引脚），并将该信息直接馈入快速比较器级。此比较器会设置开关频率，该频率在稳态工作条件下是恒定的，并对动态负载变化提供即时响应。为了实现精确的直流负载调整率，使用了电压反馈环路。内部补偿稳压网络有助于实现快速稳定的运行，并且支持使用小型外部元件和低 ESR 电容器。

7.2 功能方框图



7.3 特性说明

7.3.1 智能使能和关断 (EN)

内部 $500\text{k}\Omega$ 电阻器将 EN 引脚拉至 GND，从而避免该引脚悬空。该操作可在 EN 引脚不能安全驱动至低电平的情况下防止器件不受控制的启动。当 EN 为低电平时，器件处于关断模式。器件在 EN 设置为高电平的情况下打开。一旦内部控制逻辑和基准电压被加电，下拉控制电路便会断开 EN 引脚上的下拉电阻。EN 设置为低电平后，器件进入关断模式，下拉电阻器再次激活。EN 引脚的高电平不得超过 VIN 电压电平。

7.3.2 软启动

在启用器件并使 EN 为高电平后，器件会对内部电路进行初始化并为其上电。此操作在稳压器启动延迟时间 $t_{\text{Startup_delay}}$ 内发生。 $t_{\text{Startup_delay}}$ 到期后，内部软启动电路会在软启动时间 t_{SS} 内斜升输出电压。请参阅图 7-1。

启动延迟时间 $t_{\text{Startup_delay}}$ 根据所选的 VSET 值而变化。VSET = 0 时的启动延迟最短，VSET = 16 时的启动延迟最长。

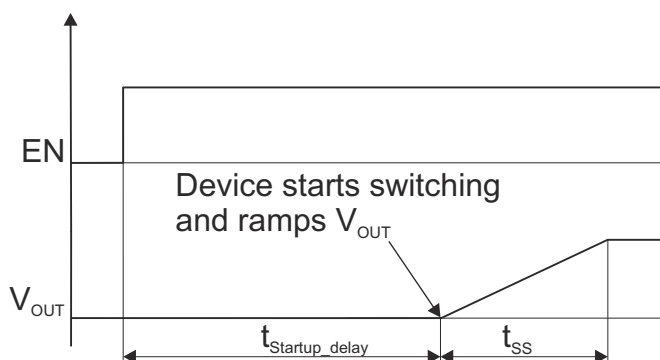


图 7-1. 器件启动

7.3.3 VSET 引脚：输出电压选择

由 VSET 引脚和 GND 之间连接的单个外部电阻器来设置输出电压。在启用器件且控制逻辑以及内部基准加电后，将启动 R2D (电阻器到数字) 转换，以便在稳压器启动延迟时间 $t_{\text{Startup_delay}}$ 内检测外部电阻器 R_{SET} 。内部电流源施加电流流经外部电阻器，内部 ADC 可读取由此产生的电压电平。根据电平，选择内部反馈分压器网络来设置正确的输出电压。此 R2D 转换完成后，关闭电流源以避免电流流过外部电阻器。该电路可以检测电阻值、高电平、低电平以及引脚开路。

为了实现正确读取，确保在 R2D 转换期间到 GND 没有额外的电流路径或大于 30pF 的总电容。否则，到 GND 的额外电流会解读为较低的电阻器值并设置错误的输出电压。表 7-1 列出了用于设置适当输出电压的 R_{SET} 的正确电阻器阻值。R2D 转换器设计为使用 E96 表之外的电阻器值运行，并且需要 1% 的电阻器值精度。外部电阻器 R_{SET} 不是稳压器反馈环路的一部分，因此对输出电压精度没有影响。确保在欠压锁定事件期间，VSET 引脚上没有除 R_{SET} 电阻器之外的其他漏电路径。否则，会设置错误的输出电压。

表 7-1. 输出电压设置

VSET	输出电压设置 [V]			R _{SET} [Ω]
	TPS628436	TPS628437	TPS628438	
1	0.400	0.80	1.8	10.0k
2	0.425	0.85	1.9	12.1k
3	0.450	0.90	2.0	15.4k
4	0.475	0.95	2.1	18.7k
5	0.500	1.00	2.2	23.7k
6	0.525	1.05	2.3	28.7k
7	0.550	1.10	2.4	36.5k
8	0.575	1.15	2.5	44.2k
9	0.600	1.20	2.6	56.2k
10	0.625	1.25	2.7	68.1k
11	0.650	1.30	2.8	86.6k
12	0.675	1.35	2.9	105.0k
13	0.700	1.40	3.0	133.0k
14	0.725	1.45	3.1	162.0k
15	0.750	1.50	3.2	205.0k
16	0.775	1.55	3.3	249.0k 或更大
17	0.8	1.6	3.4	V _{IN}
0	1.0	1.8	3.6	GND

7.3.4 欠压锁定 (UVLO)

为避免器件在低输入电压下误操作，使用欠压锁定 (UVLO) 比较器来监控电源电压。UVLO 比较器在输入电压为 1.7V (最大值) 且 V_{IN} 下降时关断器件。器件从 V_{IN} 为 1.8V (最大值) 且该电压上升的情况下开始工作。当器件从欠压锁定状况重新进入运行状态后，器件的行为就像已将其启用一样。为内部控制逻辑加电，读取 VSET 引脚上的外部电阻器。

7.3.5 开关电流限制、短路保护

TPS62843 集成了高侧和低侧 MOSFET 上的电流限制，可以保护器件，以免受到过载或短路情况的影响。逐周期监控开关中的电流。如果高侧 MOSFET 电流限制 I_{HS(OC)} 发生跳变，高侧 MOSFET 将关断，低侧 MOSFET 将导通，以便降低电感器电流。通过低侧开关的电感器电流降至低于低侧 MOSFET 电流限制 I_{LS(OC)} 之后，低侧 MOSFET 将关断，高侧 MOSFET 将再次导通。

7.3.6 热关断

器件的结温 (T_J) 由内部温度传感器监控。如果 T_J 超过 160°C (典型值) 的热关断温度 T_{J(SD)}，则器件进入热关断状态。高侧和低侧功率 FET 均关断。当 T_J 降至低于迟滞量 (通常为 20°C) 时，转换器恢复运行，开始软启动到最初设置的 V_{OUT} (没有 R_{SET} 的 R2D 转换)。在节能模式下，热关断未激活。

7.3.7 输出电压放电

输出放电功能的目的是在禁用器件时确保输出电压按照既定设置降低，并将输出电压维持至接近 0V。

内部放电电阻连接到 VOS 引脚。禁用器件后就会启用放电功能。使放电功能保持活动状态所需的最小电源电压为 V_{IN} > V_{TH_UVLO(R)}。

7.4 器件功能模式

7.4.1 节能模式运行

DCS-Control 拓扑支持节能模式运行。在轻负载条件下，该器件以 PFM（脉冲频率调制）模式运行，生成单个开关脉冲来斜升电感器电流并为输出电容器充电，随后进入睡眠状态，在睡眠周期间，关断大多数内部电路以实现超低的工作静态电流。在此期间，输出电容器支持负载电流。睡眠周期的持续时间取决于负载电流和电感器峰值电流。在睡眠期间，电流消耗通常减少到 275nA。这种低静态电流消耗是通过超低功耗电压基准、集成的高阻抗反馈分压器网络以及优化的节能模式运行来实现的。

在 PFM 模式中，开关频率随着负载电流呈线性变化。在中高负载条件下，器件会自动进入 PWM（脉宽调制）模式，并在连续导通模式下运行，标称开关频率 f_{sw} 通常为 1.5MHz。PWM 模式中的开关频率受到控制，并取决于 V_{IN} 和 V_{OUT} 。当电感器电流变为不连续时，PWM 和 PFM 模式之间的边界就出现了。

如果负载电流降低，转换器将无缝地进入 PFM 模式，以便在非常轻的负载下保持高效率。因为 DCS-Control 可以在单个构建块内支持这两种运行模式，因此可以无缝地从 PWM 转换到 PFM，同时更大限度地降低输出电压纹波。

7.4.2 100% 模式运行

在 PWM 模式下运行的降压转换器的占空比为 $D = V_{OUT}/V_{IN}$ 。占空比随着输入电压接近输出电压而增加。在 100% 占空比模式下，该器件会使高侧开关持续导通。只要输出电压低于内部设定点，高侧开关就会保持开启状态。这可实现小输入到输出电压差转换。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

以下部分介绍了外部元件的设计，通过使用典型应用作为参考来完成多个输入和输出电压选项的电源设计。

8.2 典型应用

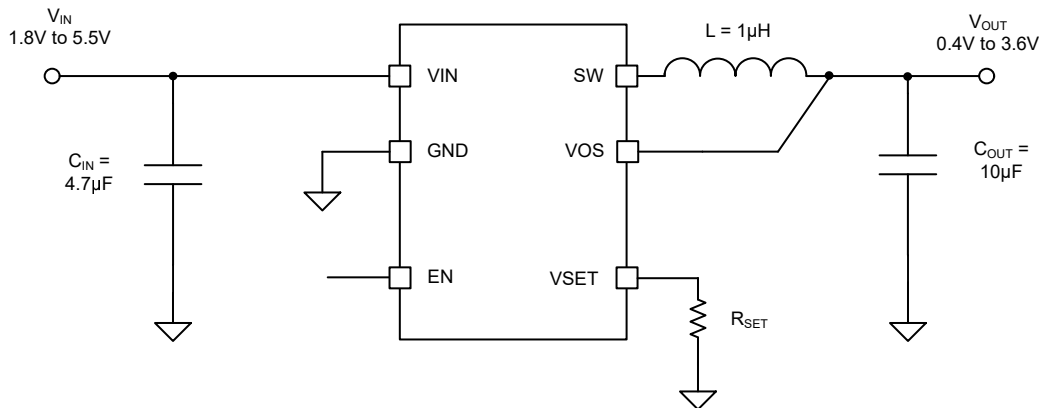


图 8-1. TPS62843 典型应用电路

8.2.1 设计要求

表 8-1 显示了应用电路和特性应用曲线的元件列表。

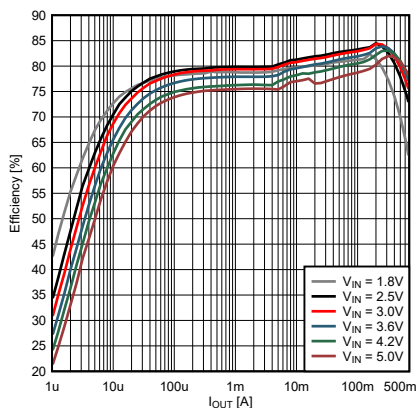
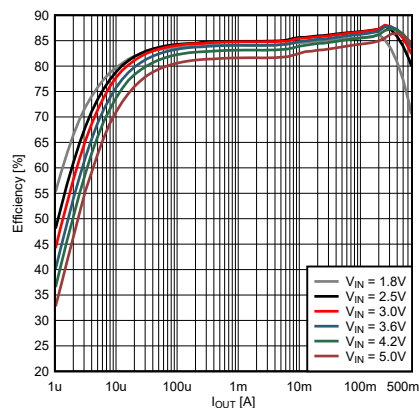
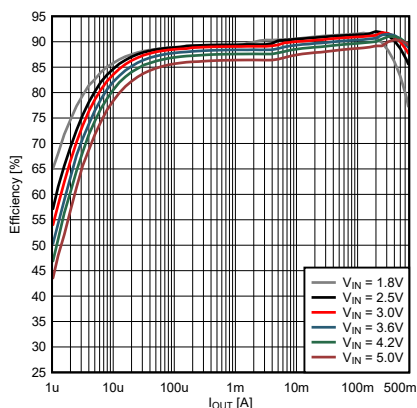
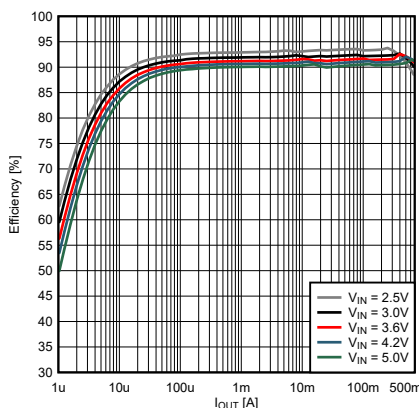
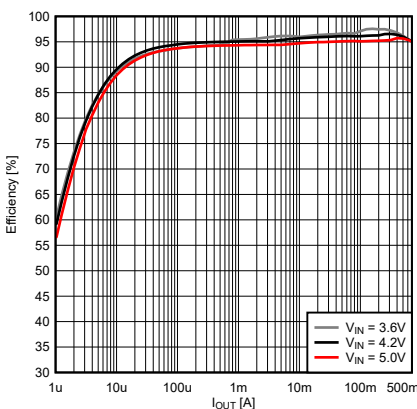
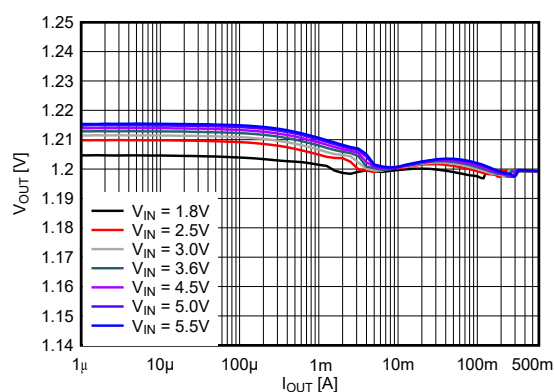
表 8-1. 应用特性曲线的元件

参考	说明	值	尺寸代码英寸 [公制 L × W × T]	制造商
TPS628436、 TPS628437、 TPS628438	275nA I _Q 降压转换器		[1.05mm × 0.8mm × 0.4mm]	TI
C _{IN}	陶瓷电容器 GRM155R60J475ME47D	4.7 µF	0402 [1.0mm × 0.5mm × 0.5mm]	Murata
L	电感器 DFE201610-1R0M	1 µH	0806 [2.0mm × 1.6mm × 1.0mm]	Murata
C _{OUT}	陶瓷电容器 GRM155R60J106ME15D	10 µF	0402 [1.0mm × 0.5mm × 0.5mm]	Murata
R _{SET}	请参阅电压设置表		0402 [1.0mm × 0.5mm × 0.5mm]	

8.2.2 详细设计过程

按照典型应用电路选择无源器件。

8.2.3 应用曲线

图 8-2. $V_{OUT} = 0.4V$ 时的效率图 8-3. $V_{OUT} = 0.7V$ 时的效率图 8-4. $V_{OUT} = 1.2V$ 时的效率图 8-5. $V_{OUT} = 1.8V$ 时的效率图 8-6. $V_{OUT} = 3.3V$ 时的效率图 8-7. 输出电压与输出电流间的关系 ($V_{OUT} = 1.2V$ 时)

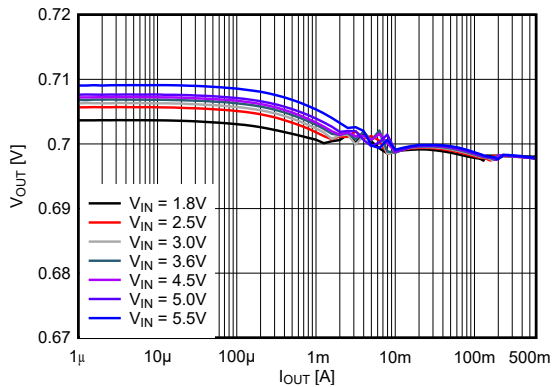


图 8-8. 输出电压与输出电流间的关系 ($V_{OUT} = 0.7V$ 时)

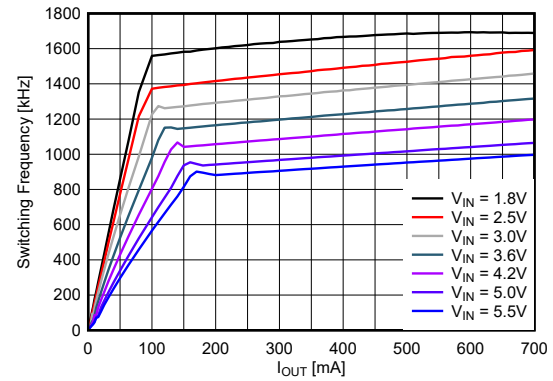


图 8-9. 开关频率与输出电流间的关系 ($V_{OUT} = 0.4V$ 时)

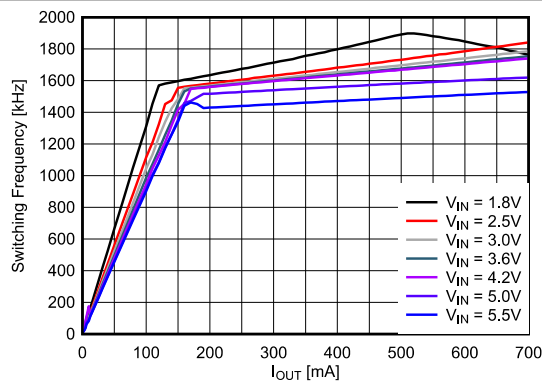


图 8-10. 开关频率与输出电流间的关系 ($V_{OUT} = 0.7V$ 时)

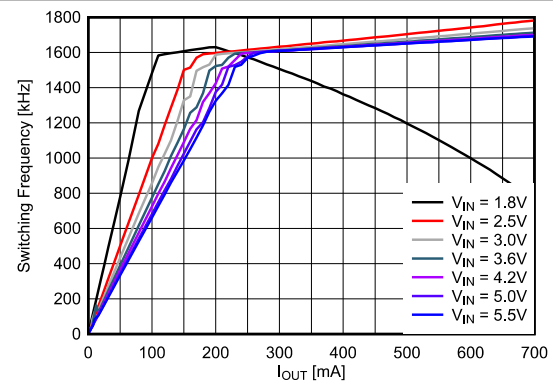


图 8-11. 开关频率与输出电流间的关系 ($V_{OUT} = 1.2V$ 时)

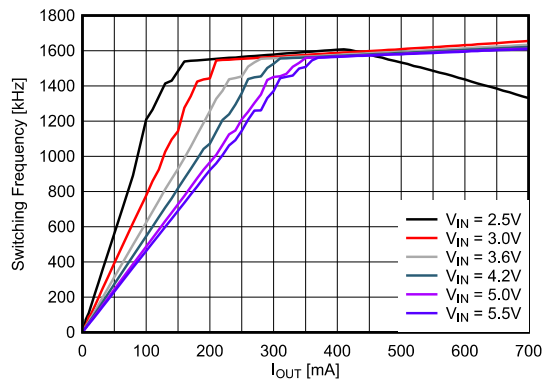


图 8-12. 开关频率与输出电流间的关系 ($V_{OUT} = 1.8V$ 时)

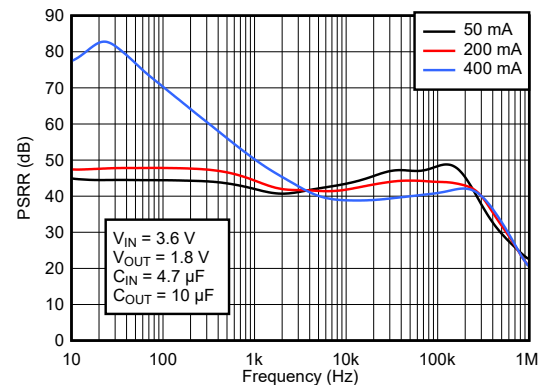


图 8-13. 电源抑制比 (PSRR) ($V_{OUT} = 1.8V$ 时)

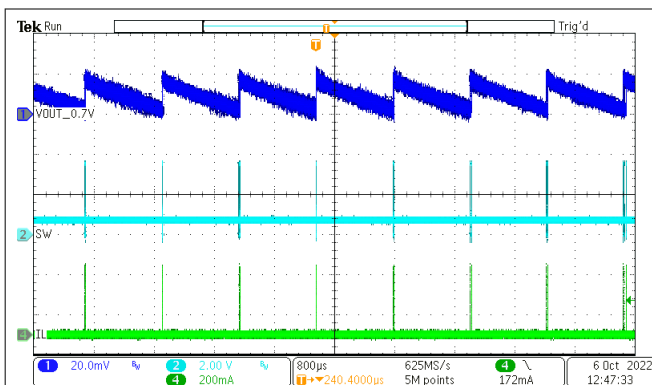


图 8-14. 典型运行情况 ($V_{OUT} = 0.7V$ 、 $I_{OUT} = 100 \mu A$ 时)

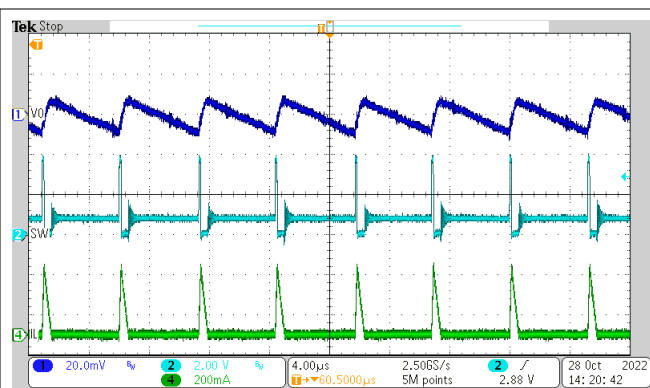


图 8-15. 典型运行情况 ($V_{OUT} = 0.7V$ 、 $I_{OUT} = 20mA$ 时)

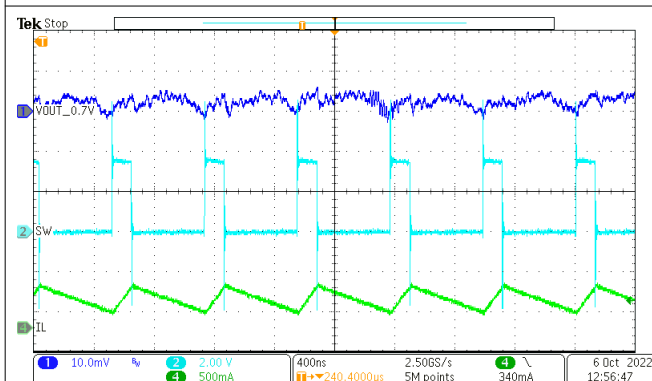


图 8-16. 典型运行情况 ($V_{OUT} = 0.7V$ 、 $I_{OUT} = 400mA$ 时)

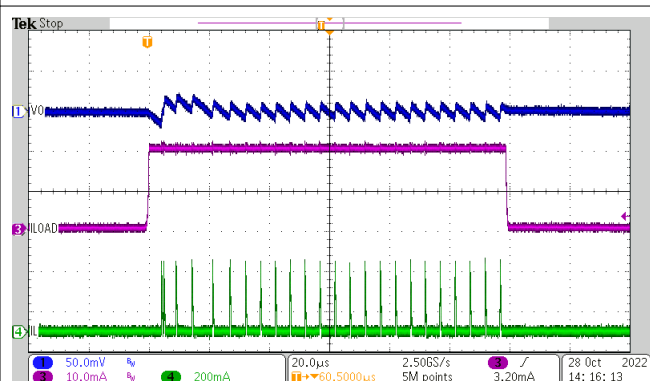


图 8-17. 负载瞬态 ($V_{OUT} = 0.7V$ 、 $I_{OUT} = 100 \mu A$ 至 $20mA$ 时)

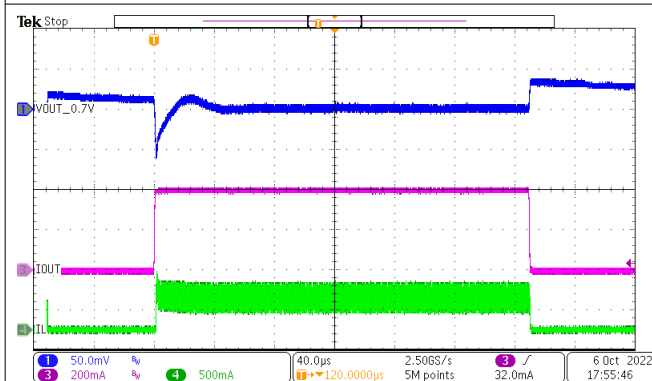


图 8-18. 负载瞬态 ($V_{OUT} = 0.7V$ 、 $I_{OUT} = 100 \mu A$ 至 $400mA$ 时)

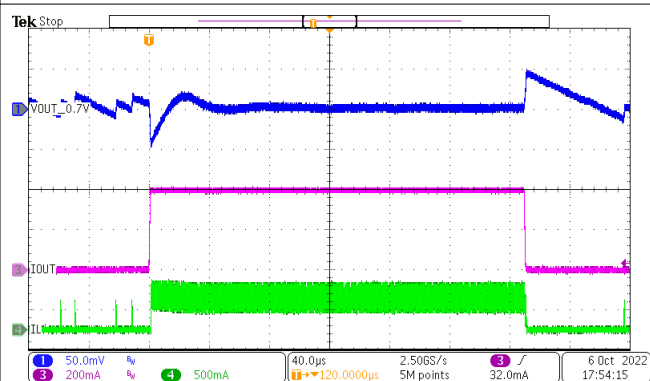


图 8-19. 负载瞬态 ($V_{OUT} = 0.7V$ 、 $I_{OUT} = 5mA$ 至 $400mA$ 时)

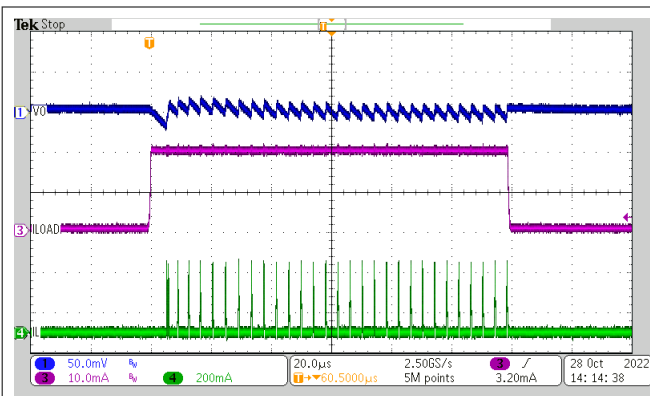


图 8-20. 负载瞬态 ($V_{OUT} = 1.2V$ 、 $I_{OUT} = 100 \mu A$ 至 $20mA$ 时)

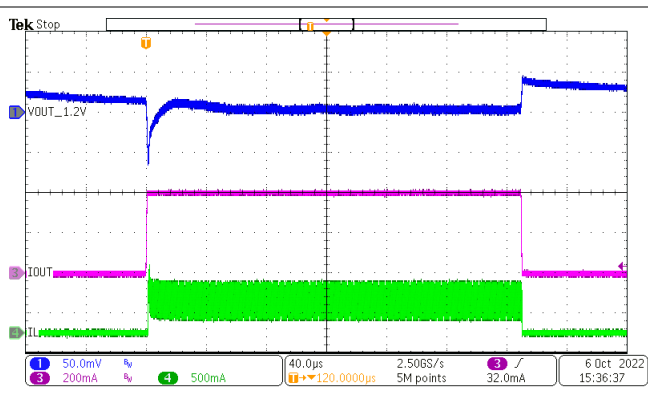


图 8-21. 负载瞬态 ($V_{OUT} = 1.2V$ 、 $I_{OUT} = 100 \mu A$ 至 $400mA$ 时)

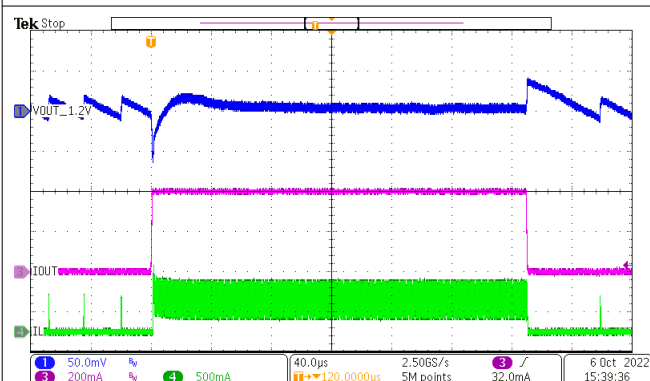


图 8-22. 负载瞬态 ($V_{OUT} = 1.2V$ 、 $I_{OUT} = 5mA$ 至 $400mA$ 时)

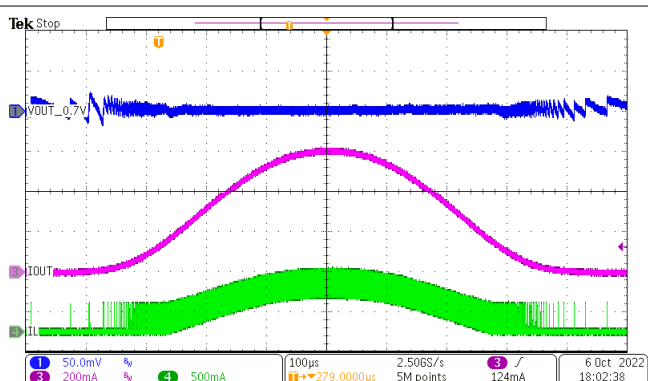


图 8-23. 交流负载扫描 ($V_{OUT} = 0.7V$ 、 $I_{OUT} = 1mA$ 至 $600mA$ 时)

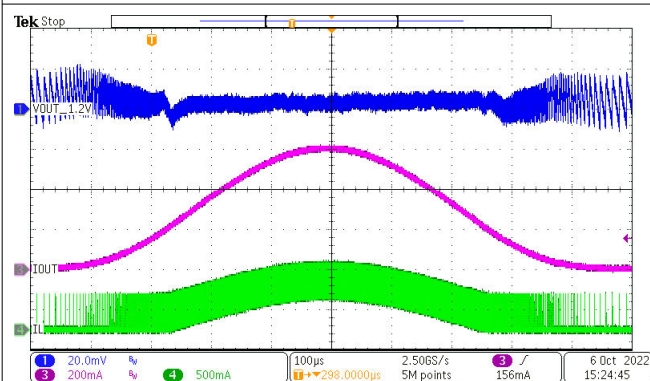


图 8-24. 交流负载扫描 ($V_{OUT} = 1.2V$ 、 $I_{OUT} = 1mA$ 至 $600mA$ 时)

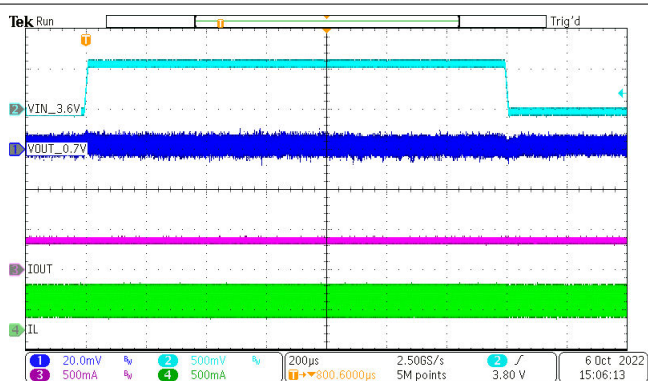


图 8-25. 线路瞬态 ($V_{OUT} = 0.7V$ 、 $I_{OUT} = 400mA$ 、 $V_{IN} = 3.6V$ 至 $4.2V$ 时)

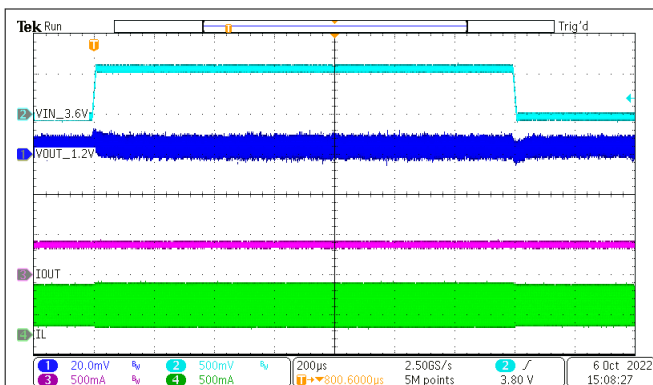


图 8-26. 线路瞬态 ($V_{OUT} = 1.2V$ 、 $I_{OUT} = 400mA$ 、 $V_{IN} = 3.6V$ 至 $4.2V$ 时)

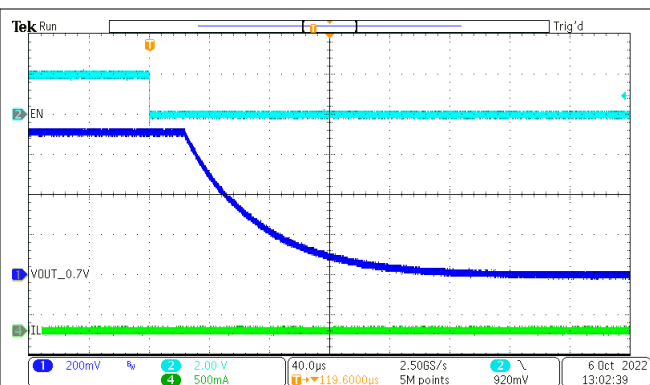


图 8-27. 关断、输出放电 ($V_{OUT} = 0.7V$ 时)

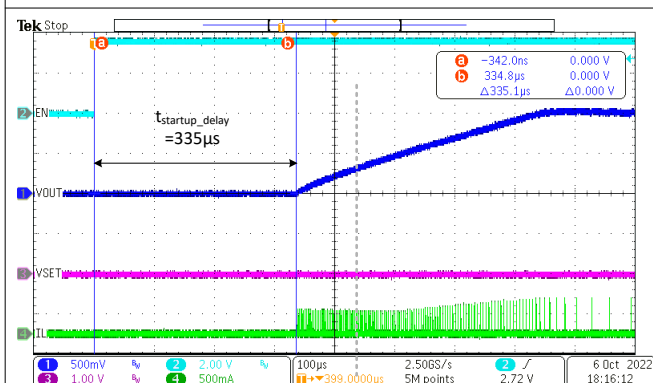


图 8-28. 启动延迟时间 ($VSET = GND$)

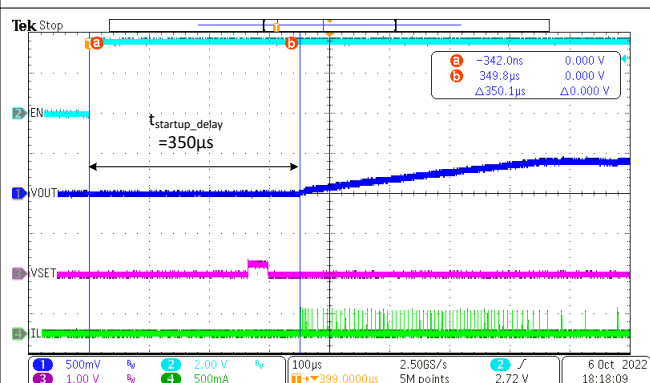


图 8-29. 启动延迟时间 ($VSET = 10k\Omega$)

8.3 电源相关建议

电源必须根据 TPS62843 的电源电压、输出电压和输出电流提供额定电流。

8.4 布局

8.4.1 布局指南

TPS62843 的引脚排列经过优化，可为 IC 及其 CIN、COUT 和 L 等关键无源器件实现单顶层 PCB 布线。此外，此引脚排列还让用户可以连接超小型器件，例如 0201 (0603 公制) 尺寸电容器和 0402 (1005 公制) 尺寸电感器。使用固定输出电压可实现小于 $5mm^2$ 的解决方案尺寸。对于所有开关电源，布局布线是设计中的重要一个步骤。电路板布局布线时必须小心，以获得指定的性能。提供一个低电感、低阻抗接地路径至关重要。因此，在主电流路径上使用宽且短的迹线。将输入电容器尽可能靠近 IC 的 VIN 和 GND 引脚放置。这是最关键的元件放置方式。VOS 线路是一条敏感的高阻抗线路，必须连接到输出电容并远离有噪声的元件和布线 (例如 SW 线路) 或其他噪声源。

8.4.2 布局示例

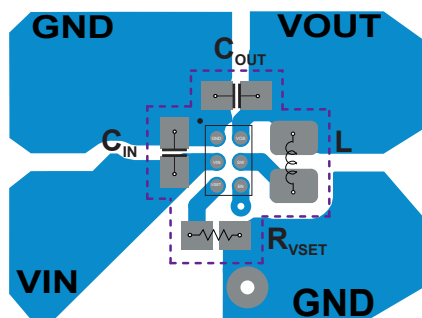


图 8-30. 布局示例 (YKA 封装)

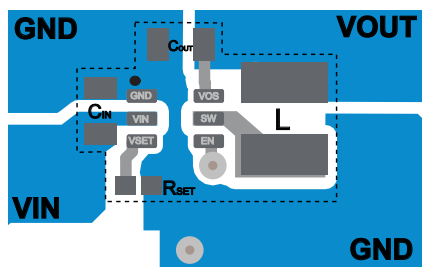


图 8-31. 布局示例 (DRL 封装)

9 器件和文档支持

9.1 器件支持

9.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (September 2023) to Revision C (June 2024)	Page
• 添加了一个阐述性内容，说明最小有效输出电容为 $4\ \mu\text{F}$	1
• 删除了 SOT563 封装的预发布说明.....	1
• 为 SOT563 封装添加了一列，由此添加了 SOT563 封装的引脚编号.....	4
• 在功能方框图中向 EN 引脚添加了输入缓冲器块.....	9
• 在说明中添加了一条声明“EN 引脚的高电平不得超过 VIN 电压电平”，以阐明正确的引脚用法.....	10
• 删除了 I_{LIMF} 项，对高侧 FET 将其替换为 $I_{\text{HS(OC)}}$ ，对低侧 FET 将其替换为 $I_{\text{LS(OC)}}$	11
• 删除了错误的负载瞬态图 ($V_{\text{OUT}}\ 1.2\text{V}$ 和 I_{OUT} 阶跃 = $100\ \mu\text{A}$ 至 400mA 时，输出电压与输出电流间的关系) 并替换为正确的图.....	14

Changes from Revision A (May 2023) to Revision B (September 2023)	Page
• 向文档中添加了 SOT563 封装.....	1

Changes from Revision * (January 2022) to Revision A (May 2023)	Page
• 将文档状态从“预告信息”更改为“量产数据”	1

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

对于封装类型为 DSBGA 的可订购器件型号，[表 11-1](#) 概述了适用的封装图。

表 11-1. DSBGA 封装的信息

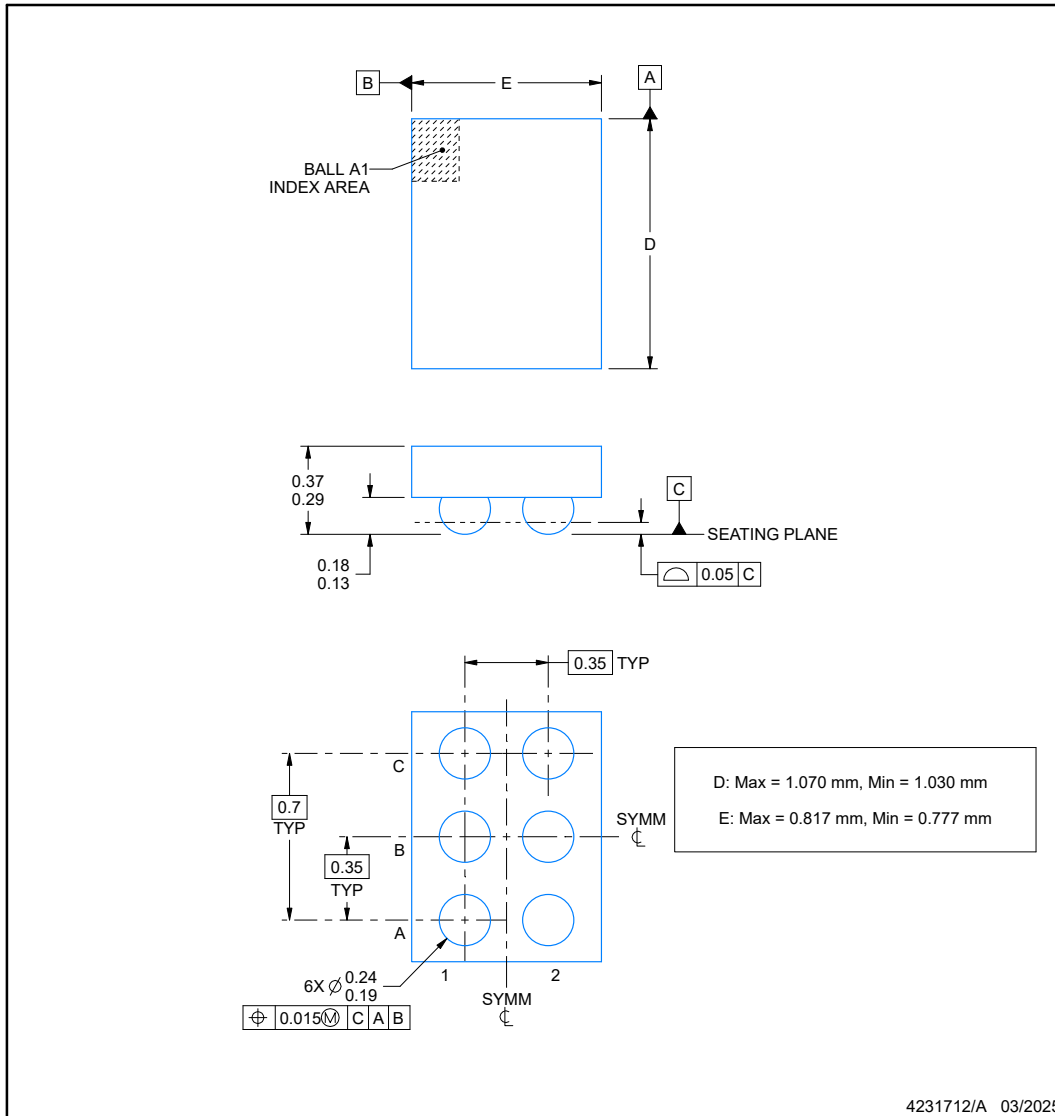
可订购器件	封装类型	封装图	封装最大高度
TPS628436YKAR	DSBGA	YKA0006	0.4mm
TPS628437YKAR	DSBGA	YKA0006	0.4mm
TPS628438YKAR	DSBGA	YKA0006-C02	0.37mm



YKA0006-C02

PACKAGE OUTLINE
DSBGA - 0.37 mm max height

DIE SIZE BALL GRID ARRAY



NOTES:

NanoFree is a trademark of Texas Instruments.

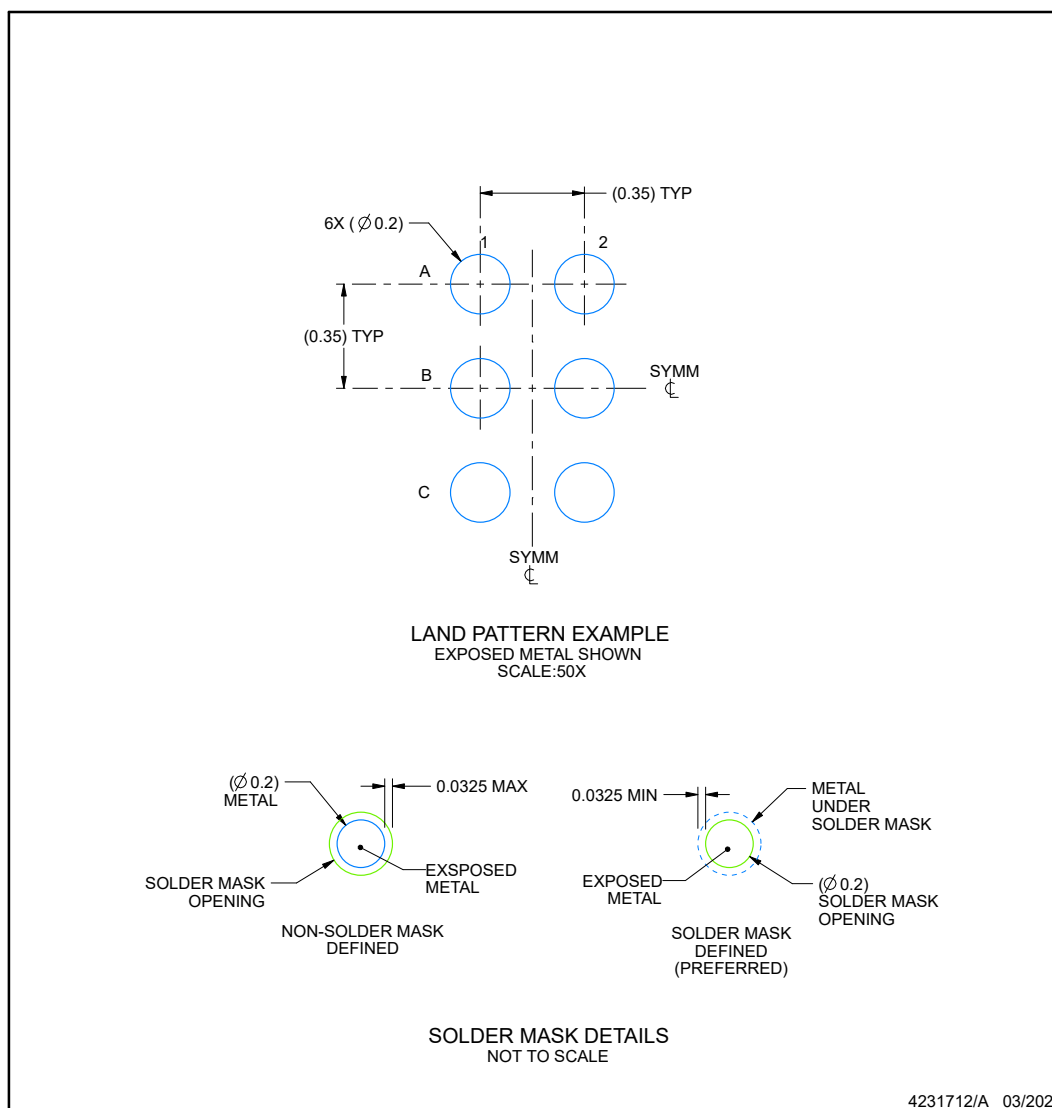
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. NanoFree™ package configuration.

EXAMPLE BOARD LAYOUT

YKA0006-C02

DSBGA - 0.37 mm max height

DIE SIZE BALL GRID ARRAY



NOTES: (continued)

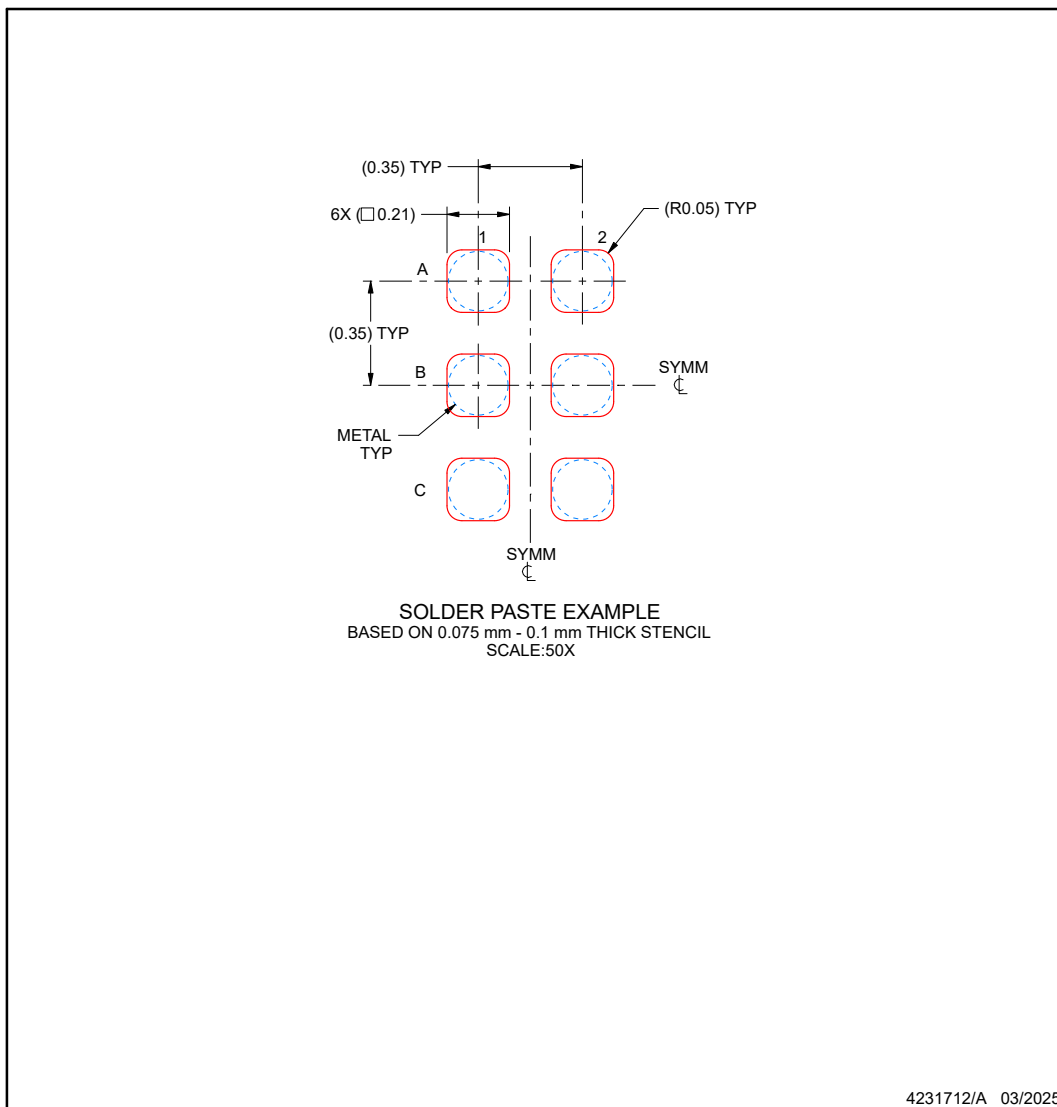
4. Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. For more information, see Texas Instruments literature number SNVA009 (www.ti.com/lit/snva009).

EXAMPLE STENCIL DESIGN

YKA0006-C02

DSBGA - 0.37 mm max height

DIE SIZE BALL GRID ARRAY



NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS628436DRLR	Active	Production	SOT-5X3 (DRL) 6	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	436
TPS628436DRLR.A	Active	Production	SOT-5X3 (DRL) 6	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	436
TPS628436YKAR	Active	Production	DSBGA (YKA) 6	12000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	J
TPS628436YKAR.A	Active	Production	DSBGA (YKA) 6	12000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	J
TPS628437DRLR	Active	Production	SOT-5X3 (DRL) 6	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	437
TPS628437DRLR.A	Active	Production	SOT-5X3 (DRL) 6	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	437
TPS628437YKAR	Active	Production	DSBGA (YKA) 6	12000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	K
TPS628437YKAR.A	Active	Production	DSBGA (YKA) 6	12000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	K
TPS628438DRLR	Active	Production	SOT-5X3 (DRL) 6	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	438
TPS628438DRLR.A	Active	Production	SOT-5X3 (DRL) 6	4000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	438
TPS628438YKAR	Active	Production	DSBGA (YKA) 6	12000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	L
TPS628438YKAR.A	Active	Production	DSBGA (YKA) 6	12000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	L

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS628436DRLR	SOT-5X3	DRL	6	4000	180.0	8.4	2.0	1.8	0.75	4.0	8.0	Q3
TPS628436YKAR	DSBGA	YKA	6	12000	180.0	8.4	0.9	1.16	0.47	2.0	8.0	Q1
TPS628437DRLR	SOT-5X3	DRL	6	4000	180.0	8.4	2.0	1.8	0.75	4.0	8.0	Q3
TPS628437YKAR	DSBGA	YKA	6	12000	180.0	8.4	0.9	1.16	0.47	2.0	8.0	Q1
TPS628438DRLR	SOT-5X3	DRL	6	4000	180.0	8.4	2.0	1.8	0.75	4.0	8.0	Q3
TPS628438YKAR	DSBGA	YKA	6	12000	180.0	8.4	0.9	1.16	0.47	2.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

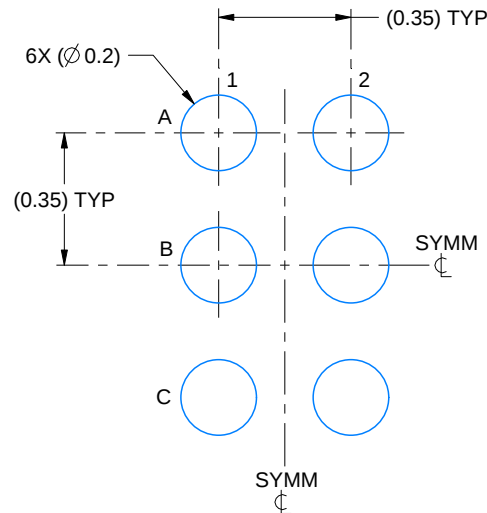
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS628436DRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS628436YKAR	DSBGA	YKA	6	12000	182.0	182.0	20.0
TPS628437DRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS628437YKAR	DSBGA	YKA	6	12000	182.0	182.0	20.0
TPS628438DRLR	SOT-5X3	DRL	6	4000	210.0	185.0	35.0
TPS628438YKAR	DSBGA	YKA	6	12000	182.0	182.0	20.0

EXAMPLE BOARD LAYOUT

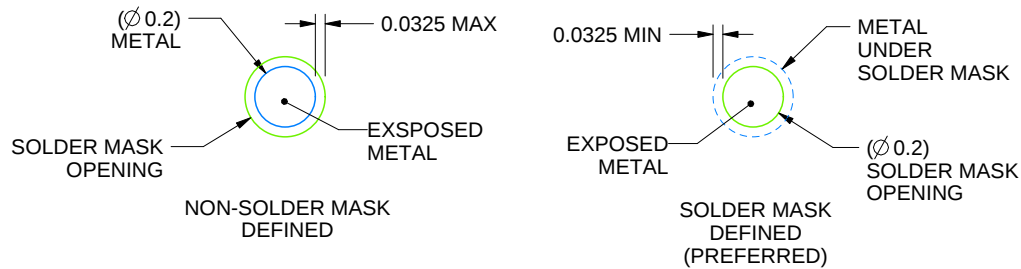
YKA0006

DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:50X

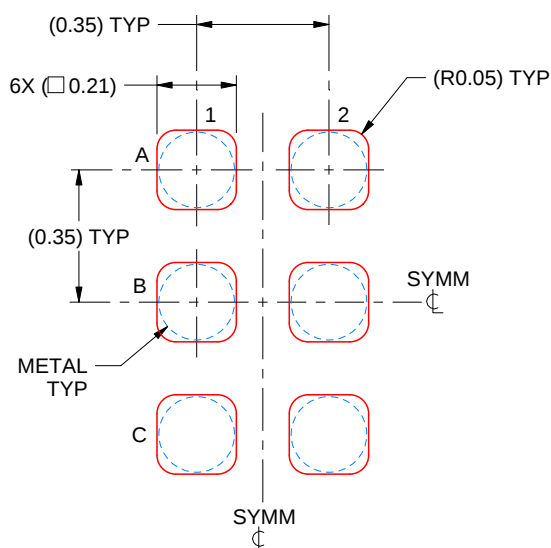


SOLDER MASK DETAILS
NOT TO SCALE

4223607/B 06/2023

NOTES: (continued)

4. Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints.
For more information, see Texas Instruments literature number SNVA009 (www.ti.com/lit/snva009).



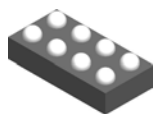
SOLDER PASTE EXAMPLE
 BASED ON 0.075 mm - 0.1 mm THICK STENCIL
 SCALE:50X

4223607/B 06/2023

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

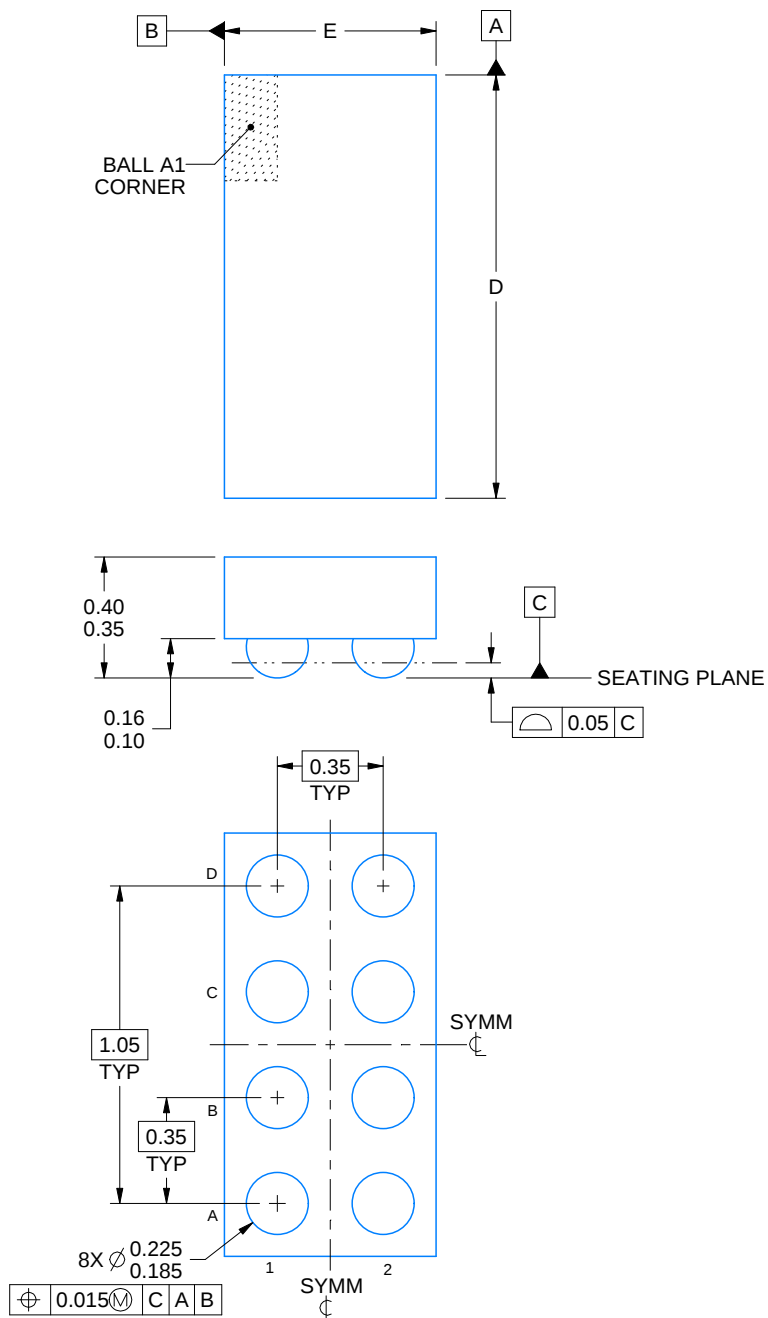
YCH0008



PACKAGE OUTLINE

DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY



4225328/B 06/2023

NOTES:

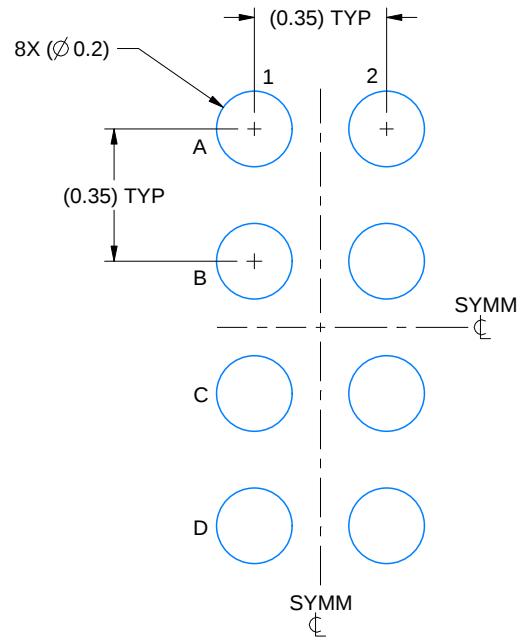
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

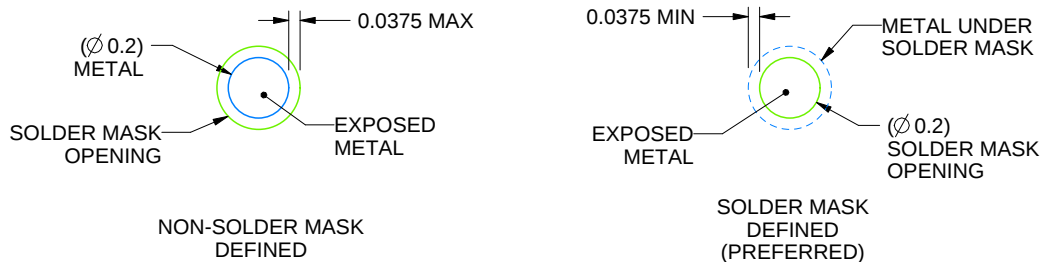
YCH0008

DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 50X



SOLDER MASK DETAILS
NOT TO SCALE

4225328/B 06/2023

NOTES: (continued)

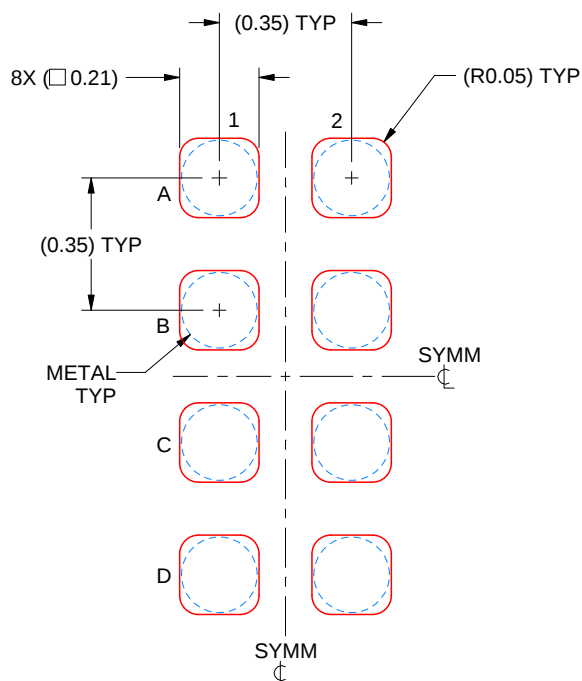
- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. See Texas Instruments Literature No. SNVA009 (www.ti.com/lit/snva009).

EXAMPLE STENCIL DESIGN

YCH0008

DSBGA - 0.4 mm max height

DIE SIZE BALL GRID ARRAY

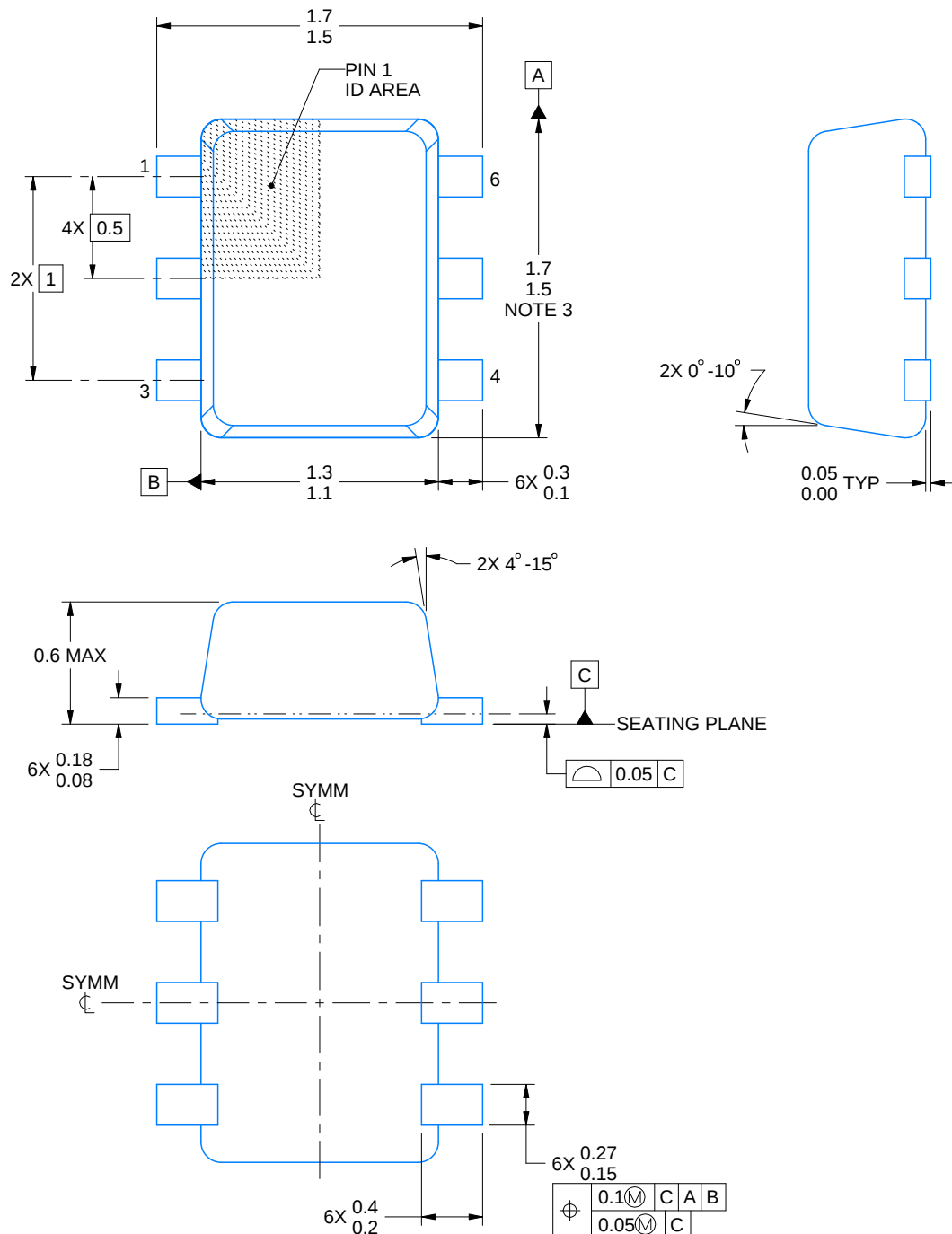


SOLDER PASTE EXAMPLE
BASED ON 0.075 mm THICK STENCIL
SCALE: 50X

4225328/B 06/2023

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.



4223266/F 11/2024

NOTES:

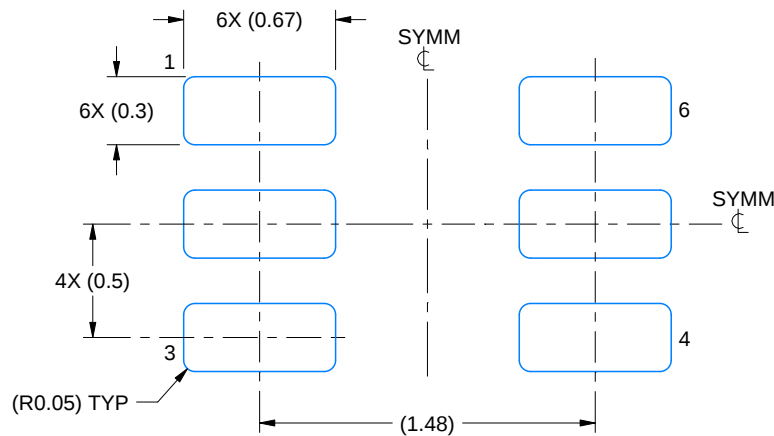
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-293 Variation UAAD

EXAMPLE BOARD LAYOUT

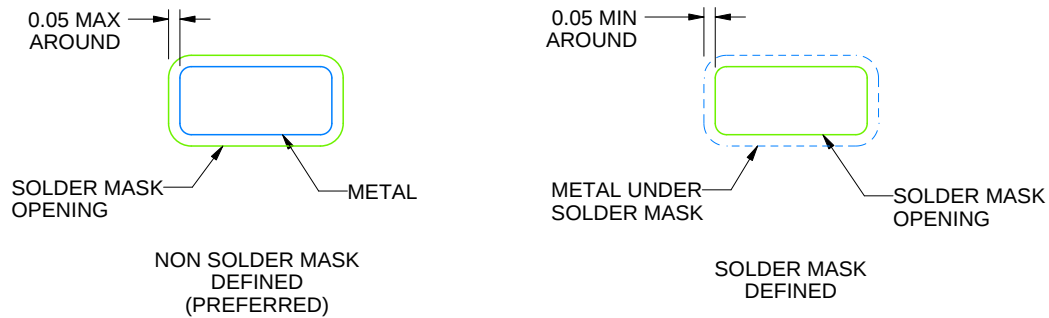
DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
SCALE:30X



SOLDERMASK DETAILS

4223266/F 11/2024

NOTES: (continued)

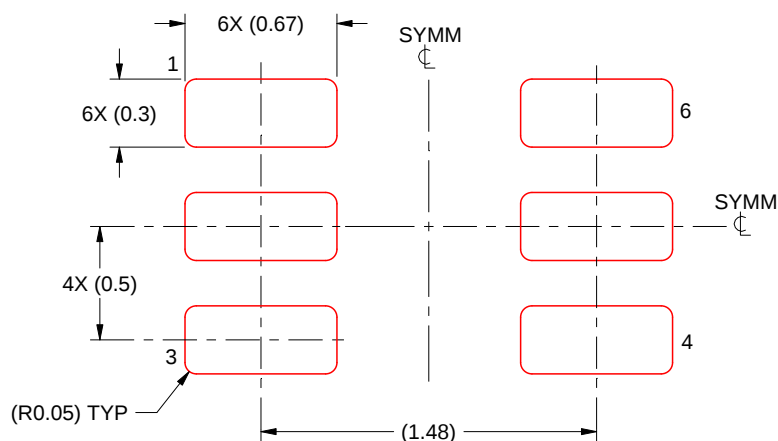
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. Land pattern design aligns to IPC-610, Bottom Termination Component (BTC) solder joint inspection criteria.

EXAMPLE STENCIL DESIGN

DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:30X

4223266/F 11/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司