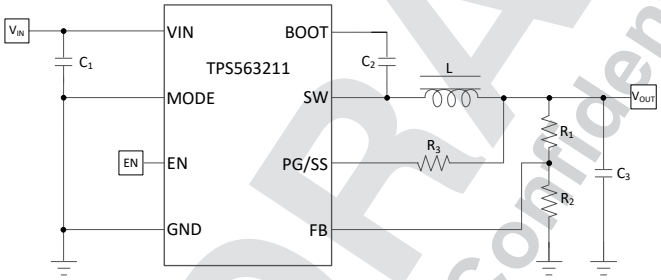
TPS563211 采用 SOT583 封装的 4.2V 至 18V 输入、3A 同步降压转换器

1 特性

- 输入电压：4.2 V 至 18 V
- 输出电压：0.6V 至 7V
  - 高达 3A 的持续输出电流
  - 最短导通时间：45ns
  - 最大占空比: 98%
- 高效率
  - 集成式 66mΩ 和 33mΩ MOSFET
  - 静态电流 120μA（典型值）
- 高度灵活且易于使用
  - 可选 Eco-mode 或 FCCM 操作
  - 可选的电源正常状态指示器或外部软启动
  - 精密使能输入
- 高精度
  - 基准电压精度：±1% (25°C)
  - 开关频率容差：±8.5%
- 小解决方案尺寸
  - 内置补偿功能，便于使用
  - SOT583 封装
  - 最小外部元件数量
- 用于高侧和低侧 MOSFET 的逐周期电流限制
- 非锁存 OVP、UVP、UVLO 和 TSD 保护
- 使用 TPS563211 并借助 WEBENCH® Power Designer 创建定制设计方案

2 应用

- 机顶盒 (STB)、数字电视
- 智能扬声器
- 有线网络、宽带
- 监控



简化原理图

3 说明

TPS563211 是一款具有成本效益且高度灵活的同步降压转化器，提供可选的 Eco-mode 或强制连续导通模式 (FCCM) 操作。另外还可以通过 MODE 引脚配置可选的电源正常状态指示器或外部软启动。通过正确配置使能、电源正常状态指示器或外部软启动可以实现电源时序控制。4.2V 至 18V 的宽输入电压范围支持 12V 和 15V 等各种常见的输入电压轨。其输出电压为 0.6V 至 7V，支持高达 3A 的持续输出电流。

该器件采用高级仿真电流模式 (AECM) 控制拓扑，能够提供快速瞬态响应和真正的固定开关频率。借助内部智能环路带宽控制，该器件无需外部补偿，即可在宽输出电压范围内实现快速瞬态响应。

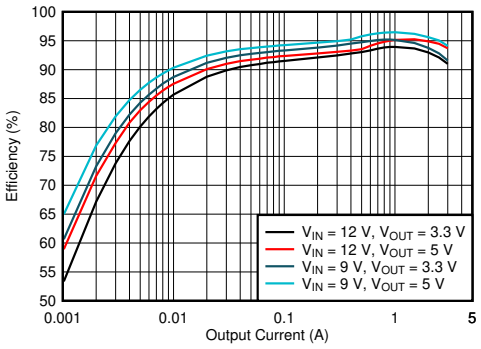
高侧峰值电流的逐周期电流限制可在过载情况下保护器件，并通过低侧谷值电流限制防止电流失控，增强限制效果。在过压保护 (OVP)、欠压保护 (UVP)、UVLO 保护和热关断保护情况下将触发打嗝模式。

此器件采用 1.6mm x 2.1mm SOT583 封装。

器件信息

器件型号	封装(1)	封装尺寸（标称值）
TPS563211	SOT583 (8)	1.2 mm x 2.1 mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



效率与输出电流间的关系

DRAFT
TI Confidential – NDA Restrictions

本文档旨在为方便起见，提供有关 TI 产品中文版本的信息，以确认产品的概要。有关适用的官方英文版本的最新信息，请访问 www.ti.com，其内容始终优先。TI 不保证翻译的准确性和有效性。在实际设计之前，请务必参考最新版本的英文版本。

内容

1 特性 1
2 应用 1
3 说明 1
4 修订历史记录 2
5 引脚配置和功能 3
6 规格 4
6.1 绝对最大额定值 4
6.2 ESD 等级 4
6.3 建议运行条件 4
6.4 热性能信息 5
6.5 电气特性 5
6.6 典型特性 7
7 详细说明 10
7.1 概述 10
7.2 功能框图 10
7.3 特性说明 10
7.4 器件功能模式 14
8 应用和实现 17
8.1 应用信息 17
8.2 典型应用 17
9 电源建议 25
10 布局 25
10.1 布局指南 25
10.2 布局示例 25
11 器件和文档支持 27
11.1 器件支持 27
11.2 接收文档更新通知 27
11.3 支持资源 27
11.4 商标 27
11.5 Electrostatic Discharge Caution 27
11.6 术语表 27
12 机械、封装和可订购信息 28

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (September 2020) to Revision A (August 2021)	Page
• 将文档状态从“预告信息”更改为“量产数据”	1

DRAFT ONLY
TI Confidential – NDA Restrictions

Copyright © 2022 Texas Instruments Incorporated

5 引脚配置和功能

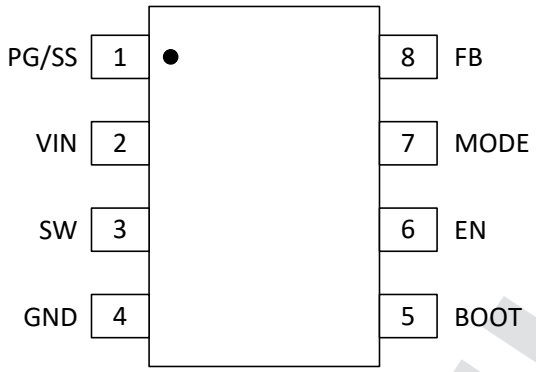


图 5-1. 8 引脚 SOT583 DRL 封装（俯视图）

表 5-1. 引脚功能

引脚		I/O[(1)]	说明
名称	编号		
PG/SS	1	I/O	该引脚可以选择作为电源正常功能或软启动功能，具体取决于器件 MODE 引脚配置。 • 如果选择了电源正常功能，这是一个开漏电源正常指示器。 • 如果选择了软启动功能，则从该引脚连接到 GND 的外部电容器定义内部参考电压的上升时间。
VIN	2	P	控制电路的输入电压电源引脚。在 VIN 和 GND 之间连接输入去耦电容器。
SW	3	P	开关节点端子。将输出电感器连接到该引脚。
GND	4	G	控制器电路和内部电路的 GND 端子
BOOT	5	P	高侧 MOSFET 栅极驱动电路的电源输入。在 BOOT 和 SW 引脚间连接一个 0.1 μF 电容器。
EN	6	I/O	启用输入控制。将 EN 驱动为高电平或让该引脚悬空可启用转换器。外部电阻分压器可用于实现可调节的 VIN UVLO 功能。
MODE	7	I/O	轻负载下的器件运行模式（Eco-Mode 运行或 FCCM 运行）和引脚 1 功能（电源正常引脚或软启动引脚）选择引脚。在 MODE 至 GND 之间连接一个电阻器，以便根据表 7-1 配置器件。
FB	8	I	变换器反馈输入。通过反馈电阻分压器连接到输出电压。

(1) I = 输入，O = 输出，I/O = 输入或输出，G = 接地，P = 电源

DRAFT ONLY
TI Confidential – NDA Restrictions

6 规格

6.1 绝对最大额定值

在建议的 -40°C 到 +125°C 工作结温范围内（除非另外说明）[(1)]

		最小值	最大值	单位
引脚电压[(2)]	VIN	-0.3	20	V
	SW，直流	-0.3	20	
	SW，瞬态 < 10ns	–3	22	
	VIN – SW，直流	-0.3	20	
	VIN – SW，瞬态 < 10ns	–3	22	
	BOOT	–0.3	25	
	BOOT – SW	–0.3	6	
	EN、FB、PG/SS、MODE	–0.3	6	
T_J	工作结温[(3)]	-40	150	°C
T_{stg}	贮存温度	–65	150	°C

(1) 超出这些列出的绝对最大额定值的压力可能会对器件造成永久损坏。这些仅仅是压力额定值，并不表示器件在这些条件下以及在“建议运行条件”以外的任何其他条件下能够正常运行。在绝对最大额定值条件下长时间运行可影响器件可靠性。
(2) 所有电压值都相对于网络接地端而言。
(3) 尽管可以在高于 125°C 的结温下工作，但会缩短器件的使用寿命。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电释放	人体放电模式（HBM），符合 ANSI/ESDA/JEDEC JS-001，所有引脚[(1)]	±2000	V
		充电器件模式（CDM），符合 JEDEC 规范 JESD22-C101，所有引脚[(2)]	±500	

(1) JEDEC 文件 JEP155 规定：500V HBM 可实现在标准 ESD 控制流程下安全生产。
(2) JEDEC 文件 JEP157 规定：250V CDM 可实现在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在建议的 -40°C 到 +125°C 工作结温范围内（除非另外说明）[(1)]

			最小值	最大值	单位
V_{IN}	输入电源电压范围		4.2	18	V
V_{OUT}	输出电压范围		0.6	7	
引脚电压		SW，直流	–0.1	18	
		SW，瞬态 < 10ns	–3	20	
		VIN - SW，直流	–0.1	18	
		VIN - SW，瞬态 < 10ns	–3	20	
		BOOT	–0.1	23.5	
		BOOT - SW	–0.1	5.5	
		EN、FB、PG/SS、MODE	–0.1	5.5	
I_{OUT}	输出电流范围		0	3	A
T_J	工作结温		-40	125	°C

(1) 建议运行条件表示器件可正常工作的条件，但不保证特定性能限制。有关保证的规格，请参阅“电气特性”。

DRAFT ONLY
TI Confidential – NDA Restrictions

Copyright © 2022 Texas Instruments Incorporated

6.4 热性能信息

热指标[1]		TPS563211 DRL（SOT583）8 引脚	单位
$R_{\theta JA}$ [2]	结至环境热阻	116.7	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	41.7	°C/W
$R_{\theta JB}$	结至电路板热阻	20.9	°C/W
Ψ_{JT}	结至顶部特征参数	1.0	°C/W
Ψ_{JB}	结至电路板特征参数	20.8	°C/W
$R_{\theta JA(EVM)}$ [3]	TPS563211EVM 上的结至环境热阻	70	°C/W

(1) 有关新旧热指标的更多信息，请参阅《*半导体和 IC 封装热指标*》应用报告，SPRA953。
(2) 此表中给出的 $R_{\theta JA}$ 值仅用于与其他封装的比较，不能用于设计目的。这些值是在标准 JEDEC 板上模拟得出的。它们并不代表在实际应用中获得的性能。
(3) TPS563211EVM 上的实际 $R_{\theta JA}$ 约为 70℃/W，测试条件：V_{IN} = 12V，V_{OUT} = 5V，I_{OUT} = 3A，T_A = 25℃。

6.5 电气特性

限值适用于建议的 -40°C 至 +125°C 工作结温范围（T_J）（除非另外说明）。最小和最大限值是经过测试、设计和统计相关性而确定的。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用：V_{IN} = 4.2V 至 18V。

参数		测试条件	最小值	典型值	最大值	单位
电源						
V_{IN}	工作输入电压		4.2		18	V
$I_{Q(VIN)}$	节能模式下的 VIN 静态电流	非开关，V_{EN} = 1.2V，V_{FB} = 0.65V，I_{OUT} = 0mA		120		μA
	FCCM 的 VIN 静态电流	非开关，V_{EN} = 1.2V，V_{FB} = 0.65V，I_{OUT} = 0mA		450		μA
$I_{SD(VIN)}$	VIN 关断电源电流	V_{IN} = 12V，V_{EN} = 0V		3	10	μA
UVLO						
$V_{UVLO(R)}$	VIN UVLO 上升阈值	V_{IN} 上升	3.8	4	4.2	V
$V_{UVLO(F)}$	VIN UVLO 下降阈值	V_{IN} 下降	3.4	3.6	3.8	V
ENABLE						
$V_{EN(R)}$	EN 电压上升阈值	EN 上升，启用开关	1.05	1.15	1.25	V
$V_{EN(F)}$	EN 电压下降阈值	EN 下降，禁用开关	0.91	1.01	1.10	V
$I_{EN(P1)}$	EN 引脚拉电流前 EN 上升阈值	V_{EN} = 1.0 V	0.93	1.2	1.5	μA
$I_{EN(H)}$	EN 引脚拉电流迟滞		2.4	3.1	3.81	μA
基准电压						
V_{FB}	FB 电压	T_J = 25°C	0.594	0.6	0.606	V
		T_J = –40°C 至 125°C，V_{IN} = 12V	0.591	0.6	0.609	V
$I_{FB(LKG)}$	FB 输入泄漏电流	V_{FB} = 0.65V，T_J = 25°C	-0.1	0	0.1	μA
STARTUP						
I_{SS}	软启动充电电流	V_{SS}=0V	4.5	6.6	8.3	μA
t_{SS}	内部固定软启动时间	从第 1 个开关脉冲到目标 V_{OUT}	1.5	2	2.6	ms
开关频率						
$f_{SW(FCCM)}$	开关频率，FCCM 运行		550	600	650	kHz
功率级						
$R_{DSON(HS)}$	高侧 MOSFET 导通电阻	T_J = 25°C，V_{IN} = 12V，$V_{BOOT-SW}$ = 5V		66		mΩ
$R_{DSON(LS)}$	低侧 MOSFET 导通电阻	T_J = 25°C，V_{IN} = 12V		33		mΩ
$t_{ON(min)}$ [1]	最小 ON 脉冲宽度			45		ns

DRAFT ONLY
TI Confidential – NDA Restrictions

限值适用于建议的 -40°C 至 +125°C 工作结温范围（T_J）（除非另外说明）。最小和最大限值是经过测试、设计和统计相关性而确定的。典型值表示 T_J = 25°C 条件下最有可能达到的参数标准，仅供参考。除非另有说明，以下条件适用：V_{IN} = 4.2V 至 18V。

参数		测试条件	最小值	典型值	最大值	单位
$t_{ON(max)}$	最大 ON 脉冲宽度			6		μs
$t_{OFF(min)}$	最小 OFF 脉冲宽度			105		ns
过流保护						
$I_{HS(OC)}$	高侧峰值电流限值	HS MOSFET 上的峰值电流限值	4.25	5	5.75	A
$I_{LS(OC)}$	低侧谷值电流限值	LS MOSFET 上的谷值电流限值，V_{IN} = 12V	3.0	4	4.9	A
$I_{LS(NOC)}$	FCCM 的低侧负电流限值	LS MOSFET 上的灌电流限值，V_{IN} = 12V	1.1	1.5	2.2	A
$t_{HIC(WAIT)}$	进入打嗝前的等待时间			108		μs
$t_{HIC(RE)}$	重启之前的打嗝时间			6		周期
输出 OVP 和 UVP						
V_{UVP}	欠压保护（UVP）阈值电压	V_{FB} 下降		62.5%		
		UVP 迟滞		5%		
V_{OVP}	过压保护（OVP）阈值电压	V_{FB} 上升	107%	112.0%	114%	
		OVP 迟滞		5%		
电源正常						
V_{PGTH}	电源正常阈值	FB 下降，PG 从高到低	82%	87%	92%	
		FB 上升，PG 从低到高	87%	92%	97%	
		FB 下降，PG 从低到高	101%	107%	112%	
		FB 上升，PG 从高到低	107%	112%	114%	
$V_{PG(OL)}$	PG 引脚输出低电平电压	I_{PG} = 0.6mA			0.3	V
$I_{PG(LKG)}$	开漏输出高电平时的 PG 引脚漏电流	V_{PG} = 5.5V	-1		1	μA
$t_{PG(R)}$	PG 延迟，从低到高			112		μs
$t_{PG(F)}$	PG 延迟，从高到低			48		μs
	有效输出的最小 VIN(1)	100 μA 时 $V_{PG/SS}$ < 0.5V		2	2.5	V
热关断						
$T_{J(SD)}$ (1)	热关断阈值			150		°C
$T_{J(HYS)}$ (1)	热关断迟滞			20		°C

(1) 未经生产测试

DRAFT ONLY
TI Confidential – NDA Restrictions

Copyright © 2022 Texas Instruments Incorporated

6.6 典型特性

V_{IN} = 12V，T_A = 25°C（除非另有说明）

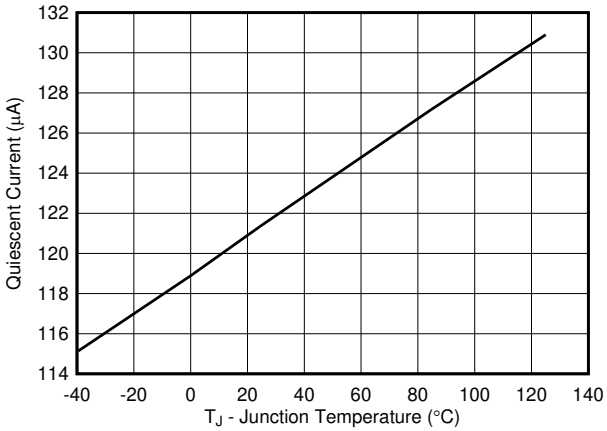


图 6-1. 静态电流（Eco-Mode）与结温间的关系

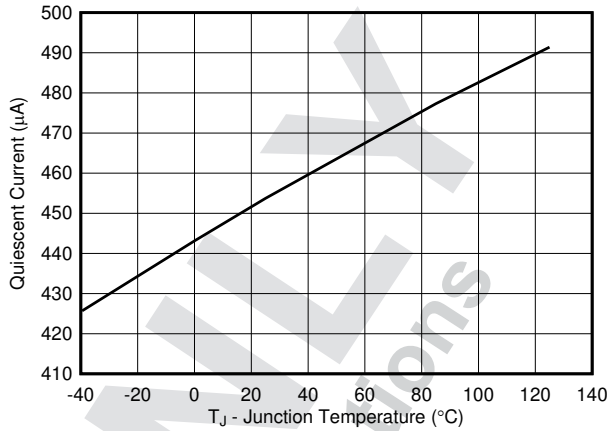


图 6-2. 静态电流（FCCM）与结温间的关系

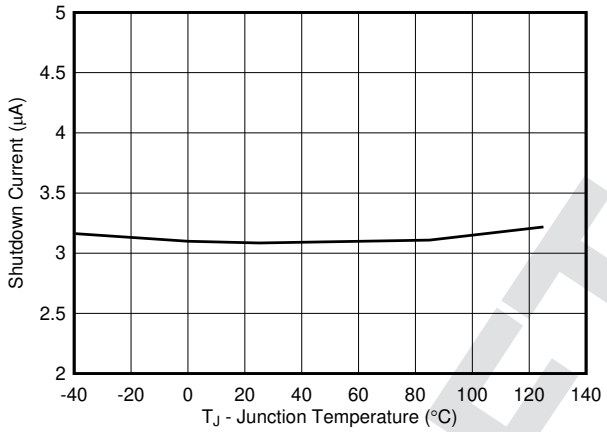


图 6-3. 关断电流与结温间的关系

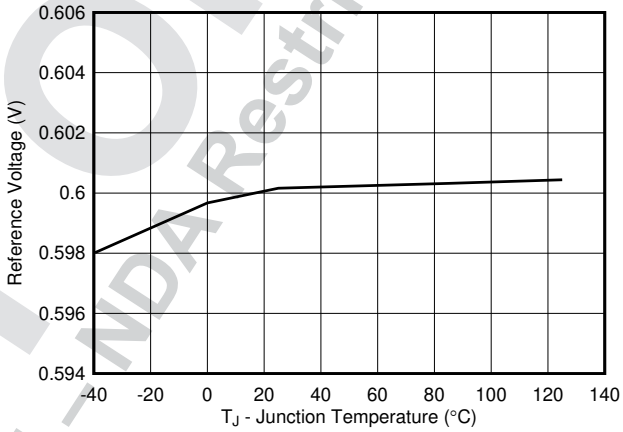


图 6-4. 基准电压与结温间的关系

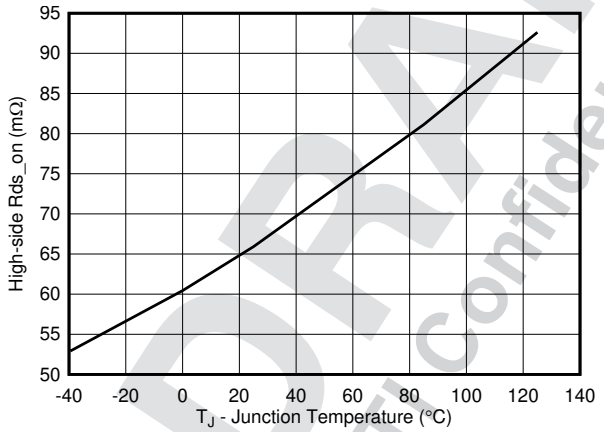


图 6-5. 高侧 MOSFET 导通电阻与结温间的关系

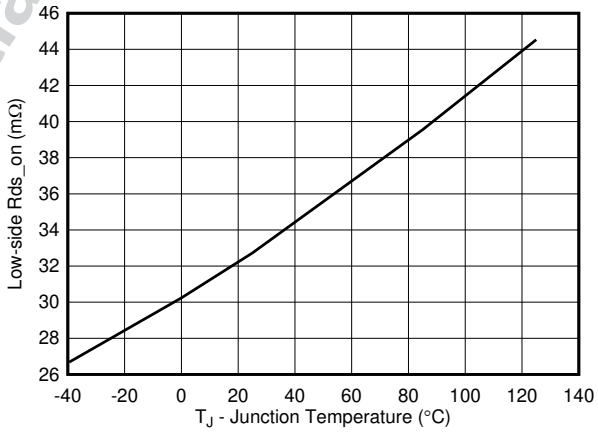


图 6-6. 低侧 MOSFET 导通电阻与结温间的关系

DRAFT ONLY
Confidential – NDA Restrictions

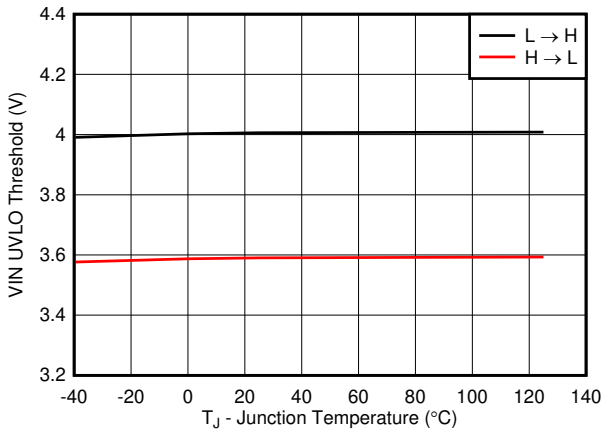


图 6-7. VIN UVLO 阈值与结温间的关系

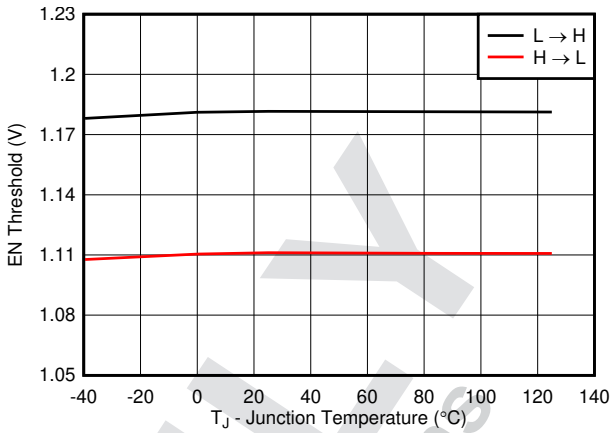


图 6-8. EN 阈值与结温间的关系

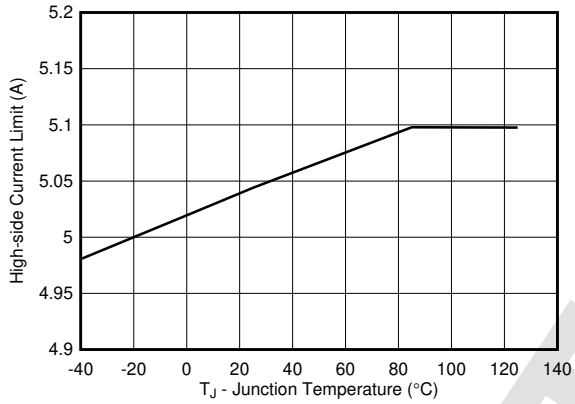


图 6-9. 高侧电流限制阈值与结温间的关系

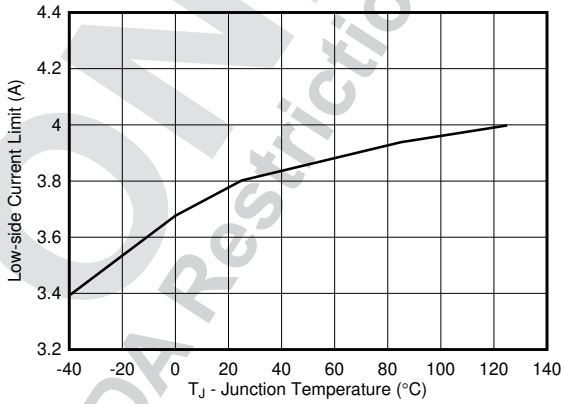


图 6-10. 低侧电流限制阈值与结温间的关系

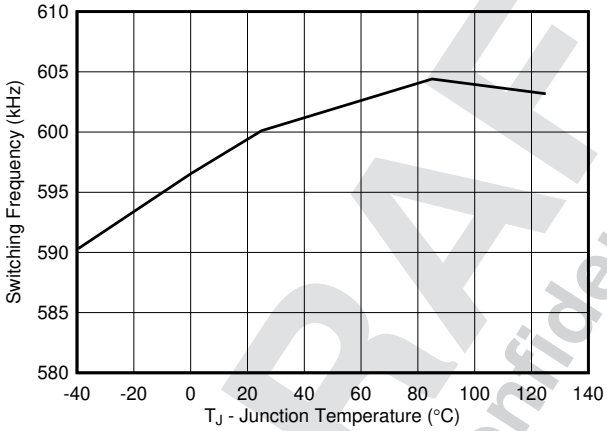


图 6-11. 开关频率与结温间的关系

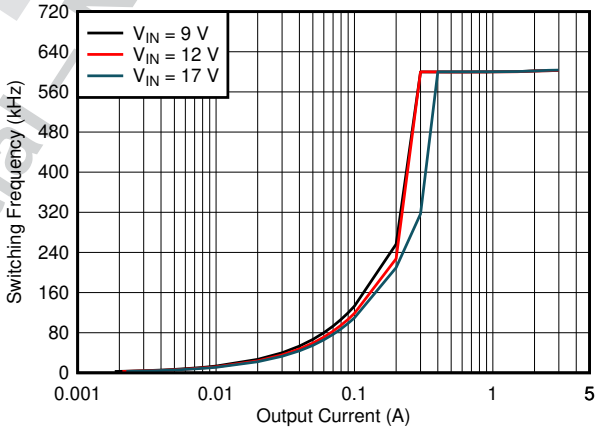


图 6-12. 开关频率与输出电流的关系，V_{OUT} = 3.3V, L = 3.3μH

DRAFT ONLY
TI Confidential - NDA Restrictions

Copyright © 2022 Texas Instruments Incorporated

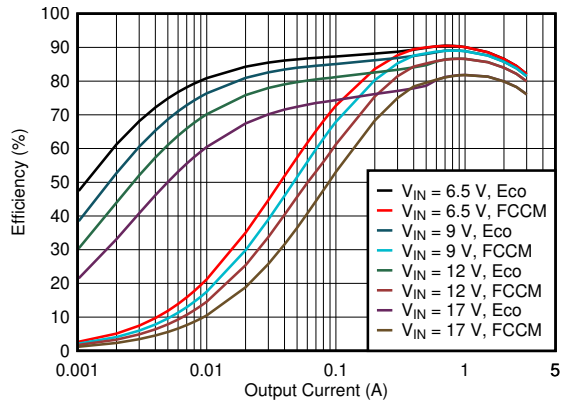


图 6-13. V_{OUT} = 1.05V 效率，L = 1.5μH

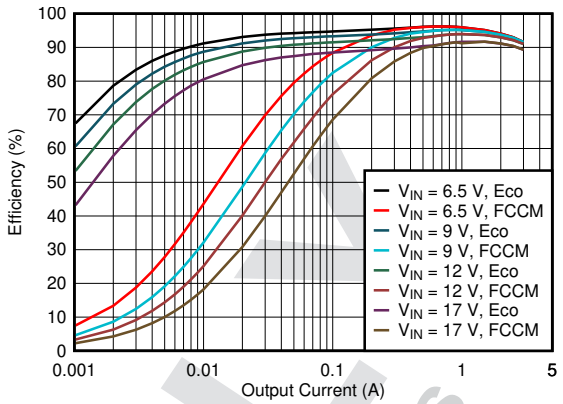


图 6-14. V_{OUT} = 3.3V 效率，L = 3.3μH

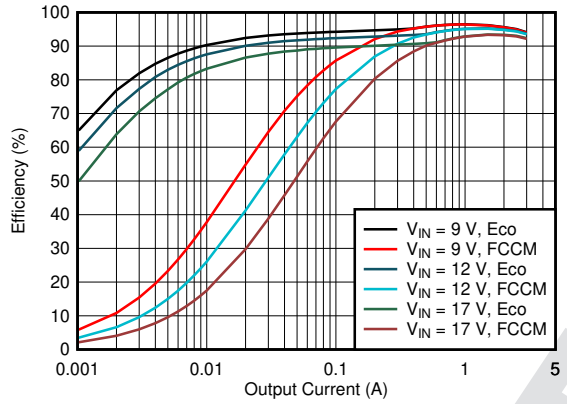


图 6-15. V_{OUT} = 5V 效率，L = 4.7μH

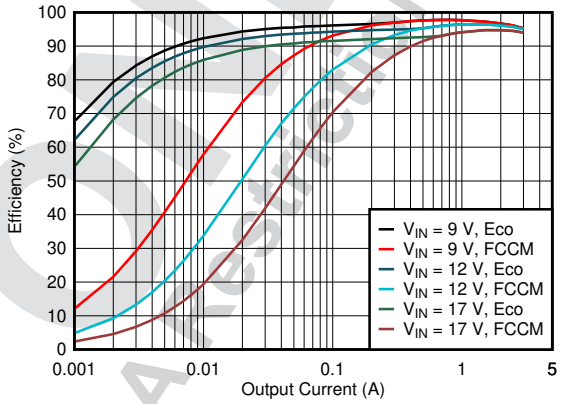


图 6-16. V_{OUT} = 7V 效率，L = 4.7μH

DRAFT ONLY
TI Confidential – NDA Restrictions

7 详细说明

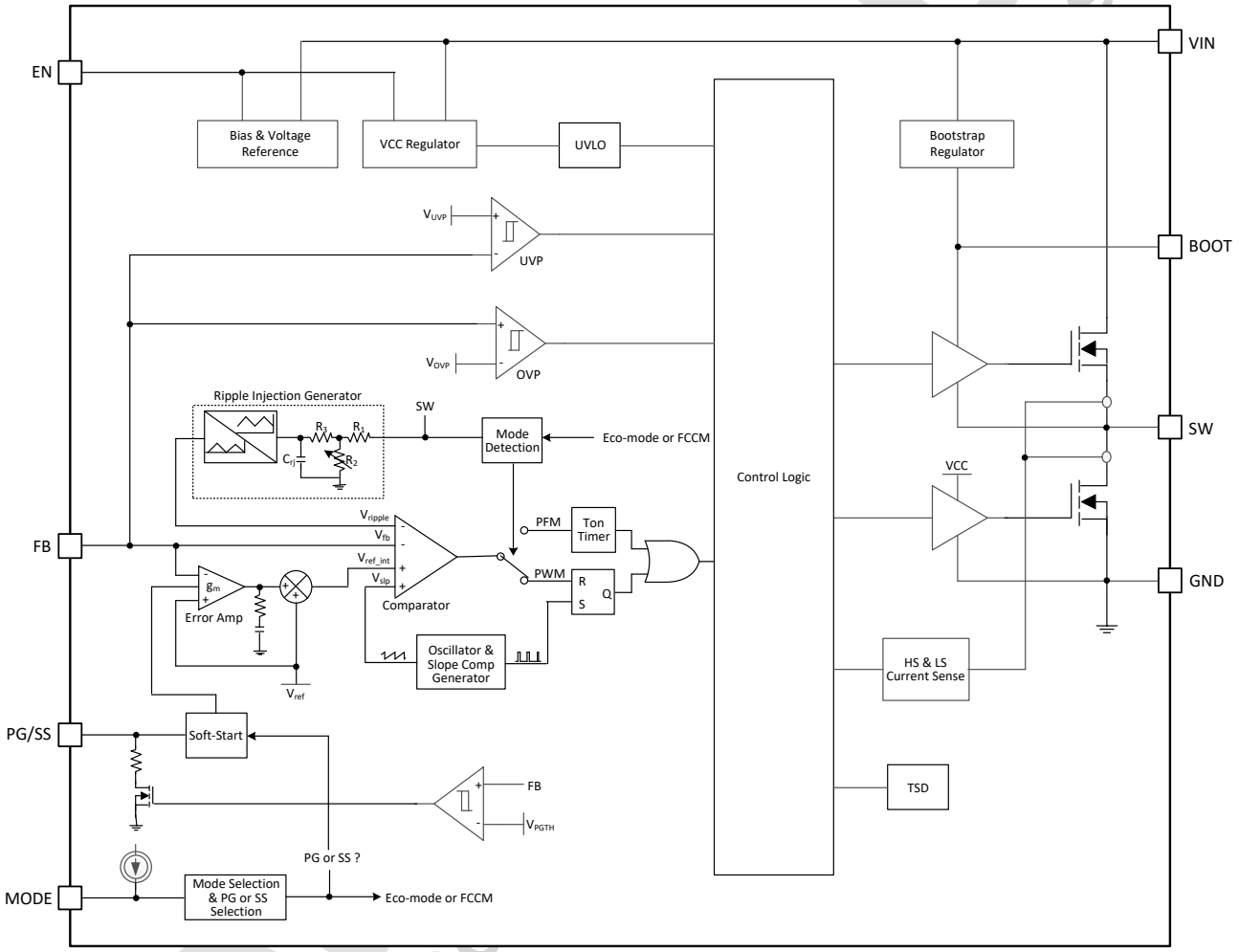
7.1 概述

该器件是 3A 同步降压转换器，可在 4.2V 至 18V 输入电压和 0.6V 至 7V 输出电压范围内工作。该器件采用 AECM 控制，这是一种仿真电流控制拓扑，结合了峰值电流模式控制和 D-CAP2 控制的优势，可提供具有真正固定开关频率的快速瞬态响应。

通过适当的 MODE 配置，该器件支持可选的 Eco-Mode 运行或 FCCM 运行以及可选的电源正常指示器或外部软启动。

该器件具有导通时间延长功能，支持 98% 的最大占空比。

7.2 功能框图



7.3 特性说明

7.3.1 高级仿真电流模式控制

器件采用 AECM 控制，这是一种基于仿真电流控制的拓扑，结合了峰值电流模式控制和 D-CAP2 控制的优点，提供具有真正固定开关频率的快速瞬态响应。AECM 控制拓扑支持两种基本调节模式，即 PFM 调节模式和 PWM 调节模式。在 PWM 期间，它在 CCM 或 DCM 以其标称开关频率运行。频率通常约为 600kHz，频率变化可控。如果负载电流减小，它会进入 PFM，以在极轻的负载下保持高效率。在 PFM 中，开关频率随着负载电流的增加而降低。借助内部自适应环路调整，器件无需外部补偿即可在宽输出电压范围内提供快速瞬态响应。

Copyright © 2022 Texas Instruments Incorporated

7.3.2 模式选择和 PG/SS 引脚功能配置

器件需要一个模式电阻器来选择轻负载下的运行模式并配置引脚 1 的功能。表 7-1 显示了 MODE 引脚设置。

表 7-1. MODE 引脚设置

模式电阻器范围	建议模式电阻值	轻负载运行模式	PG/SS 引脚的功能
[0, 12]kΩ	0	Eco-mode	电源正常
[30, 50]kΩ	47kΩ	Eco-mode	软启动
[83, 120]kΩ	100kΩ	FCCM	软启动
[180, ∞]kΩ	悬空	FCCM	电源正常

图 7-1 显示了使能信号触发 EN 开启阈值后器件的典型启动序列。VIN 电压越过 UVLO 上升阈值后，大约需要 110μs 可完成对 MODE 引脚的读取和设置。在此过程之后，MODE 状态被锁存并且不会改变，直到 VIN 或 EN 切换以重新启动该器件。然后，软启动功能开始逐步升高 PWM 比较器的参考电压。

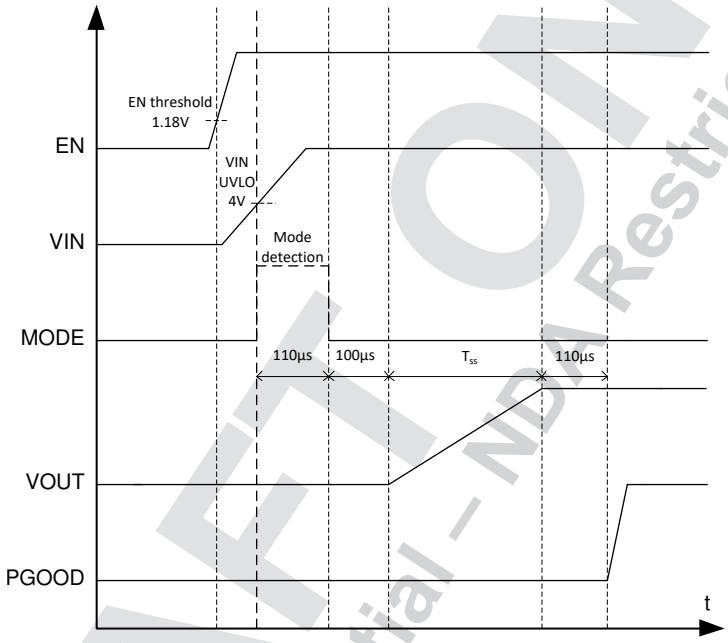


图 7-1. 上电序列

7.3.3 电源正常（PG）

这是由 MODE 引脚配置的可选功能。

该器件具有内置电源正常（PG）功能，可指示输出电压是否已达到适当水平。PG 信号可用于多个电源轨的启动排序。PG/SS 引脚用作开漏输出，需要一个上拉电阻器（上拉至任何低于 5.5V 的电压）。建议使用 10kΩ 的上拉电阻器将其上拉至 5V 电压。它可以灌 0.8mA 的电流并保持其指定的逻辑低电平。一旦 FB 引脚电压介于内部参考电压（VREF）的 92% 和 112% 之间并且经过 112μs 的抗尖峰脉冲时间，PG/SS 将处于高阻抗状态。当 FB 引脚电压低于 UVP 或高于 OVP 阈值时，或者在发生热关断、EN 关断或 UVLO 情况时，PG/SS 引脚在 48μs 的抗尖峰脉冲时间后被拉低。VIN 必须保持存在以使 PG/SS 引脚保持低电平。

如果选择 PG 功能时不使用电源正常输出，建议连接到 GND 以获得更好的热性能。

DRAFT ONLY
Confidential – NDA Restrictions

表 7-2. 电源正常指示器逻辑表

逻辑信号				PG 逻辑状态
V_{IN}	EN	TSD	V_{OUT}	
V_{IN} > UVLO	高	未触发	V_{OUT} = 目标	高
			V_{OUT} > 目标	低
			V_{OUT} < 目标	低
		触发	×	低
	低	×	×	低
2.5V < V_{IN} < UVLO	×	×	×	低
V_{IN} < 2.5V	×	×	×	未定义

7.3.4 软启动和预偏置软启动

这是由 MODE 引脚配置的可选功能。

如果选择 PG 功能，则器件以 2ms 的内部软启动时间工作。如果选择 SS 功能，则器件具有可调软启动功能。当 EN 引脚变为高电平时，软启动充电电流 I_{SS} 开始为从 PG/SS 引脚连接到 GND（C_{SS}）的电容器充电。在启动期间保持对输出电压的平滑控制。根据方程式 1 计算软启动时间。

$$t_{ss}(ms) = \frac{3.5 \times C_{ss}(nF) \times V_{REF}(V)}{I_{ss}(uA)} \tag{1}$$

其中

- V_{REF} = 0.6V，I_{SS} = 6.6μA

外部软启动电容器的值不得低于 4nF（典型值），以确保用户具有良好的启动性能。

如果输出电容器在启动时预偏置，器件将启动开关，且只有在内部参考电压大于反馈电压时才会开始逐步升高。此方案可确保转换器顺畅上升至调节点。

7.3.5 通过 PG/SS 引脚输出放电

如果选择了 PG 功能，当器件被 EN、OVP、UVP、UVLO 关断或热关断时，器件会将 PG/SS 引脚拉低。在这些情况下，可以将 PG/SS 通过电阻器连接到 VOUT 用于对 VOUT 放电（请参阅图 7-2）。放电速率可通过 R3 调节，正常工作时也用于上拉 PG/SS 引脚。放电功能保持活动状态所需的最小电源电压通常为 2.5V。出于可靠性考虑，将流入 PG/SS 引脚的最大电流保持在 1.8mA 以下。对于给定输出电压，R3 的最小电阻值可通过方程式 2 计算。

$$R_{3_MIN}(k\Omega) = \frac{V_{OUT}(V)}{1.8} - 0.4 \tag{2}$$

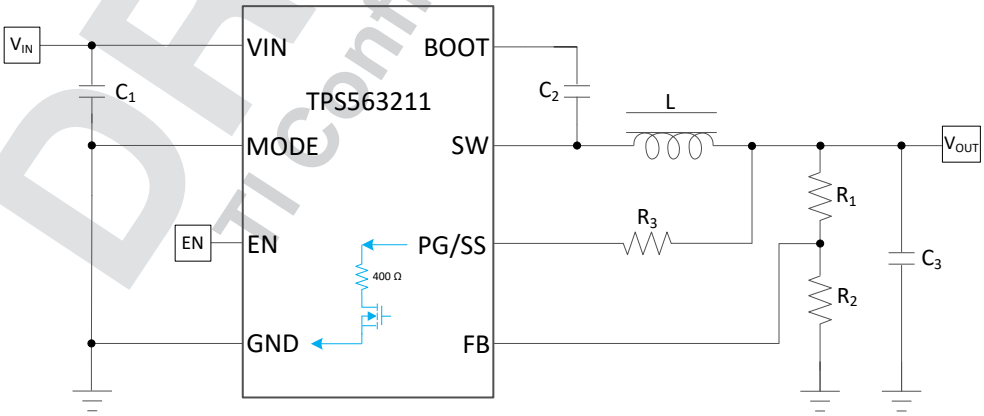


图 7-2. 使用 TPS563211 通过 PG/SS 引脚对 VOUT 放电

DRAFT ONLY
TI Confidential – NDA Restrictions

Copyright © 2022 Texas Instruments Incorporated

7.3.6 精密使能及调节欠压锁定

EN 引脚可为器件提供电气开/关控制功能。当 EN 引脚电压超过阈值电压时，器件开始工作。如果 EN 引脚电压被拉至阈值电压以下，稳压器停止开关并进入关断模式。

EN 引脚具备一个内部上拉源电流，使用户能够悬空 EN 引脚以启用器件。如果应用需要控制 EN 引脚，请使用外部控制逻辑接口连接到 EN 引脚，如漏极开路或集电极开路输出逻辑。

该器件可在 VIN 引脚上实现内部欠压锁定（UVLO）电路。当 VIN 引脚电压降至内部 VIN UVLO 阈值以下时，该器件被禁用。内部 VIN UVLO 阈值的迟滞为 400 mV。

如果应用需要 VIN 引脚上具有更高的 UVLO 阈值，则可以如图 7-3 中所示配置 EN 引脚。当使用外部 UVLO 功能时，建议将迟滞值设置为大于 400 mV。

EN 引脚具有较小的上拉电流 I_p，该电流将 EN 引脚的默认状态设置为在未连接外部元件时启用。上拉电流还用于控制外部 UVLO 功能的电压迟滞，因为当 EN 引脚超过使能阈值时，上拉电流会增加 I_h。使用方程式 3 和方程式 4 来计算 R1 和 R2 在指定 UVLO 阈值下的值。一旦 R1 和 R2 确定，EN 电压可以通过方程式 5 计算，该电压在最大 VIN 时必须低于 5.5V。

$$R_1 = \frac{V_{START} \cdot \frac{V_{EN_FALL}}{V_{EN_RISE}} - V_{STOP}}{I_p\left(1 - \frac{V_{EN_FALL}}{V_{EN_RISE}}\right) + I_h} \tag{3}$$

$$R_2 = \frac{R_1 \cdot V_{EN_FALL}}{V_{STOP} - V_{EN_FALL} + R_1 \cdot (I_p + I_h)} \tag{4}$$

$$V_{EN} = \frac{R_2 \cdot V_{IN} + R_1 R_2 (I_p + I_h)}{R_1 + R_2} \tag{5}$$

其中

- I_p = 1.2μA
- I_h = 3.1μA
- V_{EN_FALL} = 1.15V
- V_{EN_RISE} = 1.01V
- V_{START}，启用器件的预期输入电压
- V_{STOP}，禁用器件的预期输入电压

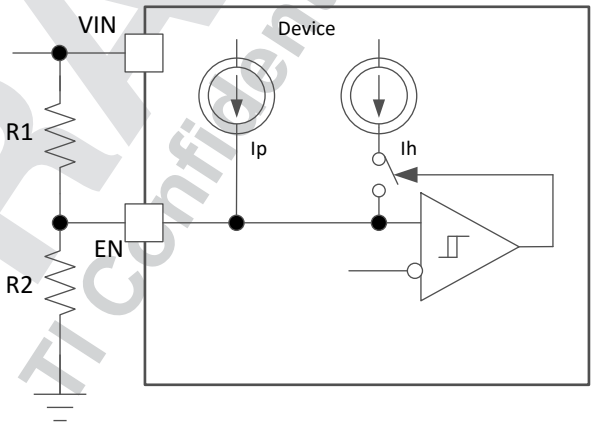


图 7-3. 可调节 VIN 欠压锁定

7.3.7 过流限制和欠压保护

该器件通过峰值和谷值电感电流的逐周期限流来防止出现过流情况。

DRAFT ONLY
TI Confidential – NDA Restrictions

在高侧 MOSFET 开关的导通阶段，电感电流流过高侧 MOSFET，并以由 VIN、VOUT、导通时间和输出电感值决定的线性速率增加。当高侧 MOSFET 在一组消隐时间后导通时检测高侧开关电流，然后在每个开关周期与高侧 MOSFET 电流限制阈值进行比较。如果在最短导通时间后检测到交叉限制事件，则高侧 MOSFET 将立即关闭。高侧 MOSFET 电流受最大钳位峰值电流阈值 I_{HS_LIMIT}（恒定值）限制。

此外，还将对流经低侧 MOSFET 的电流进行检测和监控。当低侧 MOSFET 导通时，电感电流开始下降。如果低侧 MOSFET 的电流在开关周期结束时高于低侧电流限制 I_{LS_LIMIT}，将不会关闭。低侧 MOSFET 在下一个周期保持导通，以便电感电流持续下降，直到低于低侧电流限制 I_{LS_LIMIT}，在随后的开关周期，低侧 MOSFET 关闭，高侧 MOSFET 在死区时间后导通。

对于此类过流保护，有一些重要的注意事项。负载电流高于过流阈值的部分，为峰峰值电感器纹波电流的一半。另外，如果电流受限，输出电压往往会降低，因为要求的负载电流可能高于变换器的可用电流。当 VFB 电压降至 UVP 阈值电压以下时，UVP 比较器可以检测到。器件在 UVP 延迟时间（通常为 108 µs）后关闭，并在打嗝时间（软启动时间的六倍）后重新启动。打嗝行为有助于在严重过流情况下降低器件功耗。

过流状况消除后，输出电压将恢复为调节值。

7.3.8 过压保护

该器件通过监测反馈电压来检测过压情况。当反馈电压高于目标电压的 112% 时，OVP 比较器输出变高，且高侧 MOSFET 和低侧 MOSFET 均关闭。此功能是一项非闩锁保护。

7.3.9 热关断

如果结温超过 150°C，内部热关断电路通常会强制器件停止开关。而当结温降至 130°C 以下时，器件通常会重新启动加电序列。

7.4 器件功能模式

7.4.1 关断模式

EN 引脚可为器件提供电气开/关控制功能。当 VEN 低于 1.12V（典型值）时，器件处于关断模式，关断电流为 3 µA（典型值）。该器件还采用 VIN UVLO 保护。如果 VIN 电压低于各自的 UVLO 电平，稳压器将关闭。

7.4.2 活动模式

当 VEN 高于精密使能阈值电压且 VIN 高于其各自的 UVLO 电平时，器件处于活动模式。启用器件的最简单方式是悬空 EN 引脚。当输入电压在 4.2V 至 18V 的工作范围内时，可实现自启动。

在活动模式下，根据负载电流和 MODE 引脚的配置，器件处于以下模式之一：

1. 具有固定开关频率的连续导通模式（CCM）运行。当负载电流高于峰峰值电感电流纹波的一半时。器件采用 PWM 调节。
2. 具有固定开关频率的强制连续导通模式（FCCM）运行。无论负载电流是多少，器件均采用 PWM 调节。
3. 具有固定开关频率的断续导通模式（DCM）运行。当负载电流低于 CCM 运行中峰峰值电感电流纹波的一半时，器件采用 PWM 调节。
4. 具有极轻的负载下降低开关频率的 Eco-Mode 运行，器件采用 PFM 调节。

7.4.3 CCM 运行

当负载电流大于电感电流峰峰值的一半时，器件将采用 CCM 模式运行。在 CCM 模式下，运行频率固定，输出电压纹波最小，器件的最大连续输出电流为 3A。

7.4.4 FCCM 运行

如果通过 MODE 引脚选择 FCCM 运行，则器件设置为在轻负载条件下以 FCCM 运行，并使电感电流变为负值。在 FCCM 中，器件在整个负载范围内开关频率保持不变，适合需要严格控制开关频率和输出电压纹波的应用。

7.4.5 DCM 运行和 Eco-Mode 运行

轻负载运行包括 DCM 运行和 Eco-Mode 运行。

DRAFT ONLY
TI Confidential – NDA Restrictions

Copyright © 2022 Texas Instruments Incorporated

当输出电流从重负载状态降低时，电感器电流也会减小，最终纹波谷达到零电平，这是 CCM 和 DCM 的边界。检测到电感器电流为零后，低侧 MOSFET 会关断。随着负载电流进一步降低，变换器会进入 DCM。

电流负载更轻时，将会触发 Eco-Mode 以维持高效率运行。导通时间几乎与 CCM 相同，并且由于负载电流相比参考电压的电平更低，输出电容器放电需要更长时间。这会使开关频率降低，与负载电流成正比，从而使轻负载保持高效。轻负载运行 $I_{OUT(LL)}$ 电流的转换点计算方法见 方程式 6。

$$I_{OUT(LL)} = \frac{0.85^2}{2 \cdot L_I \cdot f_{sw}} \cdot \frac{(V_{IN} - V_{OUT}) \cdot V_{OUT}}{V_{IN}} \tag{6}$$

7.4.6 大占空比运行的导通时间延长

最短导通时间（T_{ON_MIN}）是指高侧 MOSFET 可导通的最短时间。器件中 T_{ON_MIN} 典型值为 45ns。最短关闭时间（T_{OFF_MIN}）是指高侧 MOSFET 可关闭的最短时间。器件中 T_{OFF_MIN} 典型值为 105ns。在 CCM 运行模式下，对于给定的固定开关频率，T_{ON_MIN} 和 T_{OFF_MIN} 将限制电压转换范围。

允许最小占空比的如下：

$$D_{MIN} = T_{ON_MIN} \times f_{SW} \tag{7}$$

允许最大占空比如下：

$$D_{MAX} = 1 - T_{OFF_MIN} \times f_{SW} \tag{8}$$

当达到 T_{OFF_MIN} 时，器件会采用频率折返方案来扩展最大占空比。在低 VIN 条件下，如果需要更大的占空比，器件将降低开关频率。随着占空比的增加，导通时间延长到最大导通时间 6 μs。宽范围的频率折返可使器件输出电压保持稳定，还将大幅降低其电源电压 VIN。这将导致有效压降更低。

对于给定输出电压，可以通过以下方式确定最大工作电源电压：

$$V_{IN_MAX} = \frac{V_{OUT}}{f_{SW} \cdot T_{ON_MIN}} \tag{9}$$

在较低电源电压下，T_{OFF_MIN} 一旦触发，开关频率将会下降。不考虑频率折返，可由下式近似得出最小 VIN：

$$V_{IN_MIN} = \frac{V_{OUT}}{(1 - f_{SW} \cdot T_{OFF_MIN})} \tag{10}$$

考虑到重负载运行的系统功率损耗，实际的 V_{IN_MAX} 比 方程式 9 计算的结果要大。考虑频率折返，f_{SW} 减小，V_{IN_VIN} 将会降低，如 图 7-4 中所示。

DRAFT ONLY
TI Confidential – NDA Restrictions

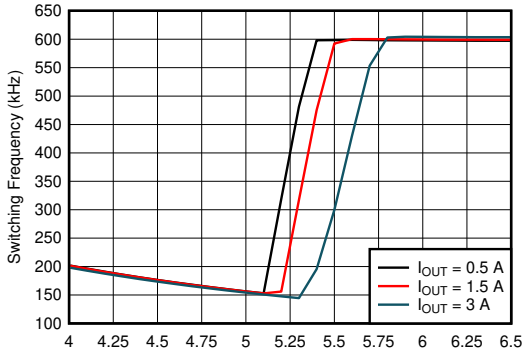


图 7-4. 压降时的频率折返（V_{OUT} = 5V）

DRAFT ONLY
TI Confidential – NDA Restrictions

Copyright © 2022 Texas Instruments Incorporated

8 应用和实现

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

该器件是一款高度集成的同步降压转换器。该器件用于将较高的直流输入电压转换为较低的直流输出电压，最大输出电流为 3A。或者，可使用 WEBENCH® 软件生成完整的设计。WEBENCH 软件采用迭代设计过程，生成设计时可访问综合元件数据库。本部分将简要讨论设计过程。

8.2 典型应用

图 8-1 中的应用原理图是为了满足器件的要求。本电路作为 TPS563211EVM 评估模块提供。本部分给出了设计过程。

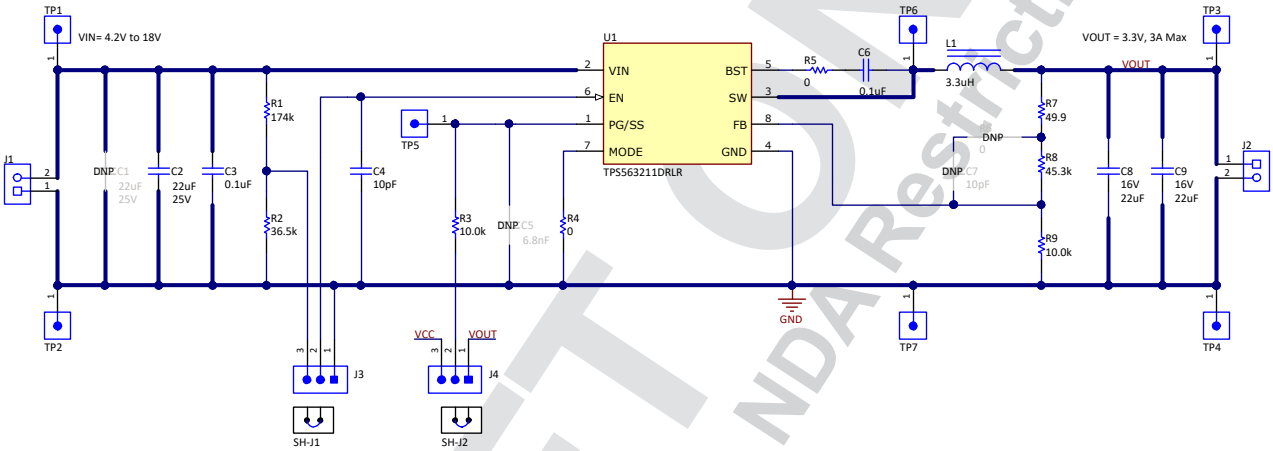


图 8-1. TPS563211 3.3V/3A 参考设计

8.2.1 设计要求

表 8-1 给出了该应用的设计参数。

表 8-1. 设计参数

参数	示例值
输入电压范围	4.2 至 18 V
输出电压	3.3V
输出电流额定值	3A
瞬态响应，1.5A 负载阶跃	Δ Vout / Vout = ±5%
输入纹波电压	300 mV
输出纹波电压	30mV
工作频率	600kHz

DRAFT ONLY
TI Confidential – NDA Restrictions

8.2.2 详细设计过程

8.2.2.1 使用 WEBENCH® 工具进行定制设计

点击此处，使用 TPS563211 器件并借助 WEBENCH® Power Designer 创建定制设计。

1. 首先键入输入电压（V_{IN}）、输出电压（V_{OUT}）和输出电流（I_{OUT}）要求。
2. 优化该设计的关键参数，如效率、尺寸和成本。
3. 打开高级选项卡以优化输出电压纹波。
4. 在 TPS563211 设计中，您可以启用第二级 L-C 滤波器，并从左侧的下拉菜单中更改其他设置。

WEBENCH Power Designer 可提供定制原理图以及罗列了实时价格和元件可用性的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 将定制原理图和布局以常用 CAD 格式导出
- 打印设计的 PDF 报告并与同事共享

有关 WEBENCH 工具的详细信息，请访问 www.ti.com.cn/WEBENCH。

8.2.2.2 输出电压电阻器选型

输出电压可通过输出节点和 FB 引脚间的电阻分压器进行设置。TI 建议采用容差为 1% 或更优的分压电阻器。参考图 8-1 的应用原理图，从 R9 的 10kΩ 或 20kΩ 开始，并使用方程式 11 计算 R8。为了提高轻载时的效率，请考虑使用具有更大值的电阻器。如果值太大，稳压器更容易受到噪声的影响，并且 FB 输入电流产生的电压误差也很明显。

$$R_8 = \frac{V_{OUT} - V_{REF}}{V_{REF}} \cdot R_9 \tag{11}$$

表 8-2 显示了常用输出电压的组件建议值。

8.2.2.3 输出电感器选型

可使用方程式 12 来计算输出电感的最小值。K_{IND} 是一个系数，表示电感纹波电流量与最大输出电流之比。电感纹波电流通过输出电容器进行滤波。因此，选择高电感纹波电流将影响输出电容器的选择，原因是输出电容器的额定纹波电流必须大于等于电感纹波电流。通常，电感纹波值由设计人员自行决定。对于该器件，TI 建议的 K_{IND} 的范围从 25% 到 55%。

$$L_{MIN} = \frac{V_{OUT}}{V_{IN_MAX}} \cdot \frac{V_{IN_MAX} - V_{OUT}}{K_{IND} \cdot I_{OUT} \cdot f_{SW}} \tag{12}$$

其中

- I_{OUT} = 3A

对于此设计示例，使用 K_{IND} = 50%。计算出的电感值为 2.99μH。在此设计中，选择了最接近标准值：3.3μH。对于输出滤波电感器而言，至关重要的是不得超出额定 RMS 电流和饱和电流。电感器峰峰值纹波电流、峰值电流和 RMS 电流使用 方程式 13、方程式 14 和 方程式 15 计算。

$$I_{RIPPLE} = \frac{V_{OUT}}{V_{IN_MAX}} \cdot \frac{V_{IN_MAX} - V_{OUT}}{L_1 \cdot f_{SW}} \tag{13}$$

DRAFT ONLY
TI Confidential – NDA Restrictions

Copyright © 2022 Texas Instruments Incorporated

$$I_{LPEAK} = I_{OUT} + \frac{I_{RIPPLE}}{2} \tag{14}$$

$$I_{LRMS} = \sqrt{I_{OUT}^2 + \frac{1}{12} I_{RIPPLE}^2} \tag{15}$$

对于此设计示例，计算出的峰值电流为 3.68A，计算出的 RMS 电流为 3.02A。所选的电感器是 Wurth Elektronik 74437349033 3.3 µH。饱和电流额定值为 12A，RMS 电流额定值为 6A。

流经电感器的电流为电感纹波电流外加输出电流。在上电、故障或瞬态负载条件下，电感电流可能超出上文计算得出的峰值。在瞬态条件下，电感电流能够升至器件的开关电流限值。基于该原因，最为保守的方法是规定电感的额定饱和电流大于等于器件的开关电流限值，而非峰值电感电流。

8.2.2.4 输出电容器选型

选择电感器后，需要优化输出电容器。用作输出滤波器的 LC 滤波器具有双极，公式为：

$$f_P = \frac{1}{2\pi\sqrt{L_1 \cdot C_{OUT_E}}} \tag{16}$$

在低频率下，整体环路增益是由输出设定点电阻分压器网络和器件的内部增益设定的。低频相位是 180°。在输出滤波器极点频率下，增益以每十倍频程 –40dB 的速率滚降，且相位快速下降。内部电路引入了高频零点，将增益滚降的速率降为每十倍频程 –20dB，零点频率以后，相位增加到 90°每十倍频。必须选择输出滤波器的电感器和电容器，使 fp 的双极位于高频零点之下，但又与之足够接近。高频零点所提供的相位提升为稳定电路提供了足够的相位裕度。为了满足这一要求，请确保 $L1 \cdot C_{OUT_E}$ 值符合表 8-2 中建议的 $L1 \cdot C_{OUT_E}$ 值范围。

表 8-2. 建议的元件值

输出电压(1) (V)	R8(2) (kΩ)	R9 (kΩ)	L1(3) (µH)	C_{OUT} (4) (µF)	$L1 \cdot C_{OUT_E}$ (5) 的范围 (µH×µF)
0.76	5.36	20.0	1	3×22	60 至 160
1.05	15.0	20.0	1.5	2×22	60 至 160
1.8	40.0	20.0	2.2	2×22	50 至 200
2.5	31.6	10.0	3.3	2×22	50 至 200
3.3	45.3	10.0	3.3	2×22	50 至 200
5	73.2	10.0	4.7	2×22	50 至 200

(1) 对于未列出的输出轨，使用建议的最接近较高输出轨的 L1 和 C_{OUT} 输出组合。
(2) R8 = 10kΩ 及 R9 = 悬空，当 V_{OUT} = 0.6V
(3) 电感值是根据 V_{IN}=18V 计算的，但也可用于其他输入电压。用户可根据方程式 12 计算其首选电感值。
(4) C_{OUT} 是标称输出电容的和。建议使用 22-µF、0805、10V 或更高规格的电容器。
(5) C_{OUT_E} 是降额后的有效值。$L1 \cdot C_{OUT_E}$ 的值必须位于该范围内。

输出电压纹波量取决于电容器值和 ESR。该器件旨在与陶瓷或其他低 ESR 电容器配合使用。使用 方程式 17 确定输出电容器所需的额定 RMS 电流。

$$I_{CORMS} = \frac{V_{OUT} \cdot (V_{IN_MAX} - V_{OUT})}{\sqrt{12} \cdot V_{IN_MAX} \cdot L_1 \cdot f_{SW}} \tag{17}$$

DRAFT ONLY
Confidential - TI Restrictions

本设计使用了两个 Murata GRM21BR61C226ME44L 22μF、0805、16V 输出电容器。根据数据表，在室温下，交流电压为 0.2V 时，估计的直流降额率为 66.8%。总输出有效电容约为 29.4μF。L1·C_{OUT_E} 的值为 97 μH×μF，位于建议范围内。

8.2.2.5 输入电容器选型

器件需要一个输入去耦电容器。需要一个大容量电容器，具体取决于应用。TI 建议去耦电容器采用超过 10μF 的陶瓷电容器。建议在 VIN 引脚到接地之间使用一个额外的 0.1μF 电容器（C3），以提供额外的高频滤波。额定电容器电压必须大于最大输入电压。电容器的纹波电流额定值还必须大于器件的最大输入电流纹波。输入纹波电流可以根据方程式 18 进行计算。

$$I_{CIRMS} = I_{OUT} \cdot \sqrt{\frac{V_{OUT}}{V_{IN_MIN}} \cdot \frac{V_{IN_MIN} - V_{OUT}}{V_{IN_MIN}}} \tag{18}$$

陶瓷电容器值随温度和针对其施加的直流偏置的不同而显著变化。通过选用具有温度稳定性的介电材料能够最大限度降低温度变化导致的电容变化。电源稳压器的电容通常选用 X5R 和 X7R 陶瓷介电材料，原因是其电容体积比较高并具有极强温度稳定性。选择输出电容器时还应考虑直流偏置。电容值随电容器两端直流偏置电压的上升而下降。该示例设计要求使用额定电压不低于 25V 的陶瓷电容器，从而支持最高输入电压。对于此设计，选择了一个 Murata GRM21BR61E226ME44L（10μF、25V、0805、X5R）电容器。12V 输入电压下的有效电容为 0.18 × 22 = 4μF。输入电容值决定了稳压器的输入纹波电压。输入电压纹波可以根据方程式 19 进行计算。使用设计示例值，I_{OUT_MAX} = 3A，C_{IN_E} = 4μF，f_{SW} = 600kHz，可产生 313mV 的输入电压纹波和 1.23A 的 RMS 输入纹波电流。

$$\Delta V_{IN} = \frac{I_{OUT_MAX} \cdot 0.25}{C_{IN} \cdot f_{SW}} + (I_{OUT_MAX} \cdot R_{ESR_MAX}) \tag{19}$$

其中

- R_{ESR_MAX} = 输入电容器的最大串联电阻。

8.2.2.6 自举电容器选型

BOOT 和 SW 引脚之间必须连接一个 0.1μF 陶瓷电容器，用于确保正常运行。TI 建议使用 X5R 或更优等级电介质的陶瓷电容器。电容器的额定电压应不低于 10V。

8.2.2.7 欠压锁定设定点

使用 R1 和 R2 的外部分压器网络调整欠压锁定（UVLO）。R1 连接在 TPS563211 的 VIN 和 EN 引脚之间，R2 连接在 EN 和 GND 之间。UVLO 有两个阈值，一个用于在输入电压上升时通电，另一个用于在输入电压下降时断电。此示例设计中的电源应处于开启状态并在输入电压升至 6.6V 以上（UVLO 启动或启用）后开始开关。稳压器在开关开始后应继续保持原状态，直至输入电压降至 5.7V 以下（UVLO 停止或禁用）。使用方程式 3 和方程式 4 来计算上电阻器和下电阻器的值。对于指定的停止电压，R1 的最接近标准电阻值为 174kΩ，R2 的最接近标准电阻值为 36.5kΩ。

DRAFT ONLY
TI Confidential – NDA Restrictions

Copyright © 2022 Texas Instruments Incorporated

8.2.3 应用曲线

V_{IN} = 12V，L_1= 3.3 μH，C_{OUT} = 44 μF，T_A = 25°C（除非另有说明）

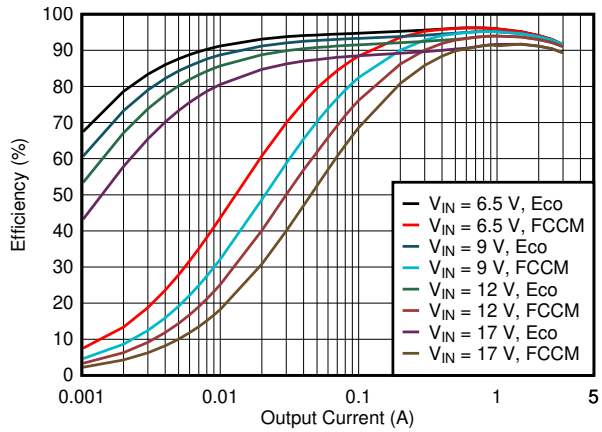


图 8-2. 效率

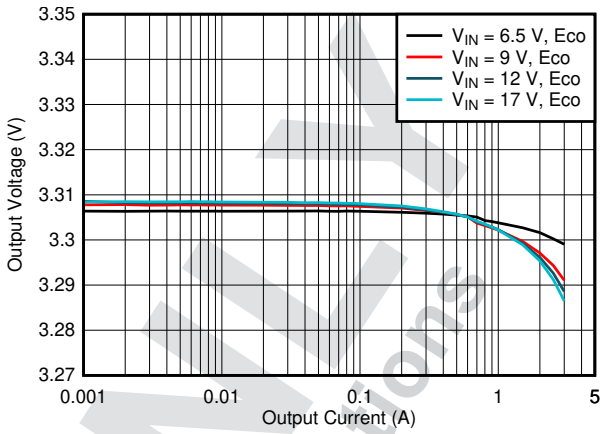


图 8-3. 负载调节

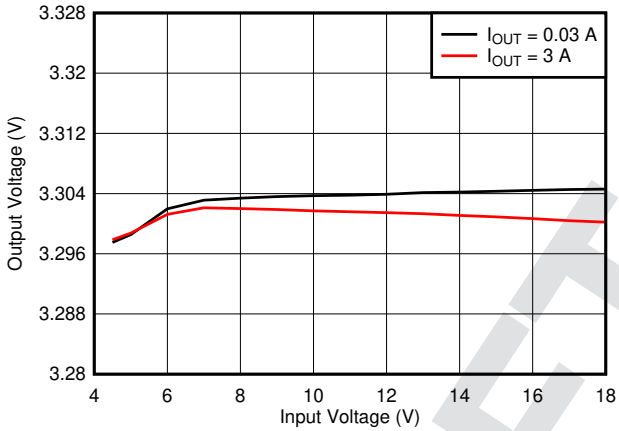


图 8-4. 线路调节

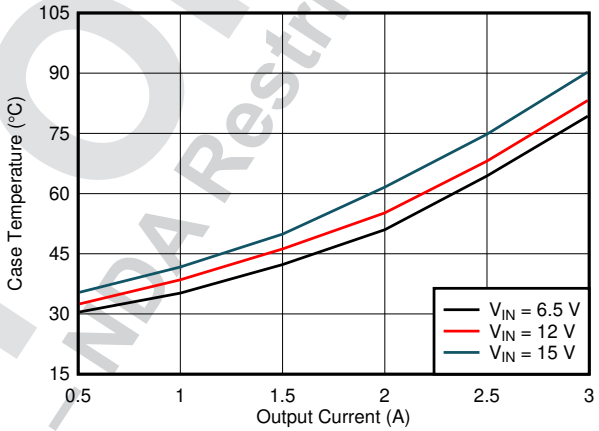


图 8-5. 外壳温升与负载电流

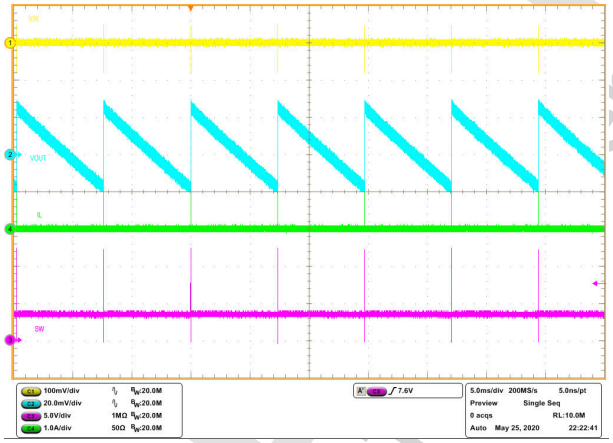


图 8-6. 稳态波形，I_{OUT} = 0A

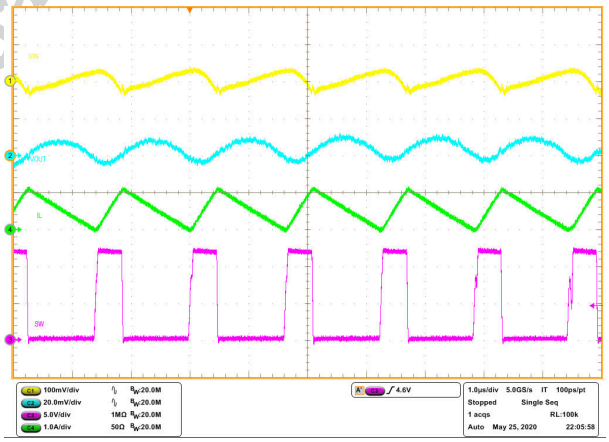


图 8-7. 稳态波形，I_{OUT} = 0.5A

TI Confidential – NDA Restrictions

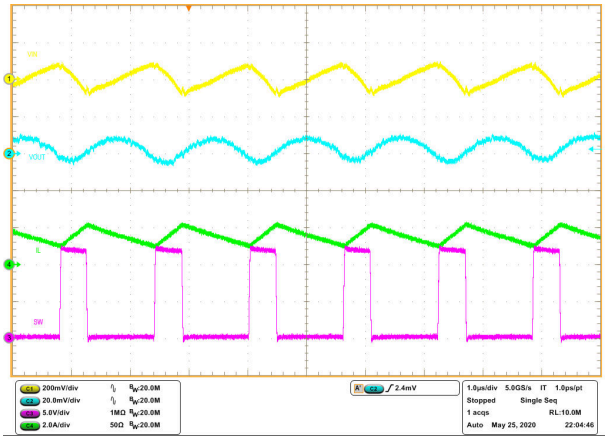


图 8-8. 稳态波形，I_{OUT} = 1.5A

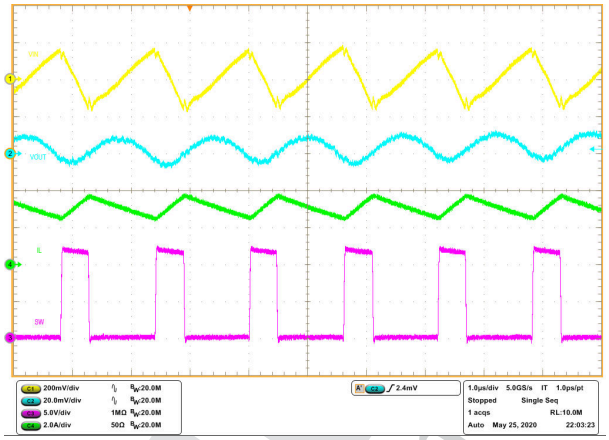


图 8-9. 稳态波形，I_{OUT} = 3A

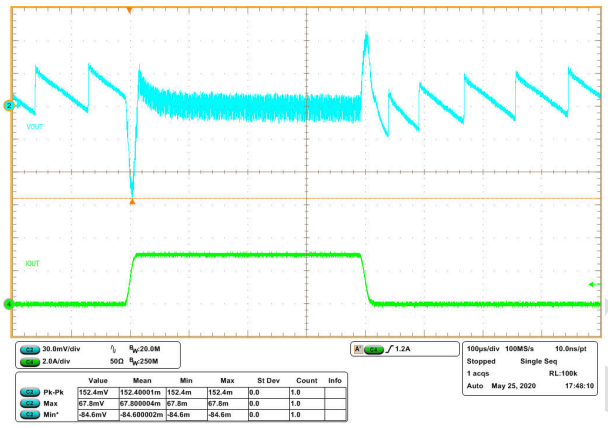


图 8-10. 瞬态响应 0 至 3A，压摆率 0.25A/μs（Eco-Mode）

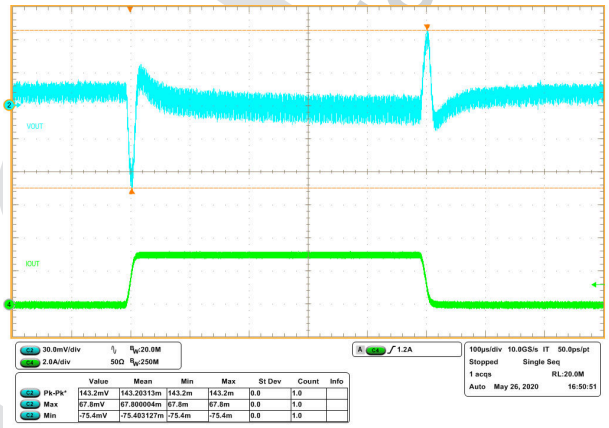


图 8-11. 瞬态响应 0 至 3A，压摆率 0.25A/μs（FCCM）

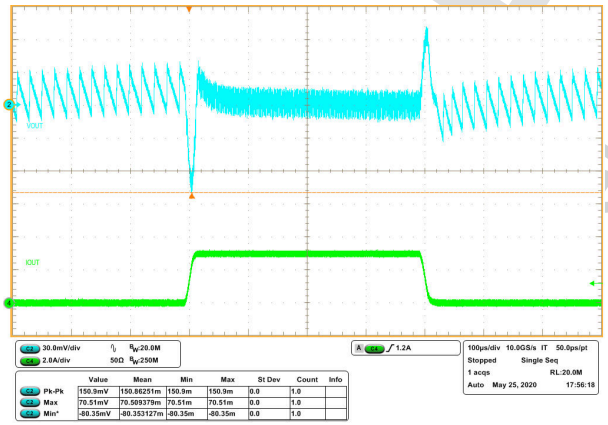


图 8-12. 瞬态响应 0.03 至 3A，压摆率 0.25A/μs（Eco-Mode）

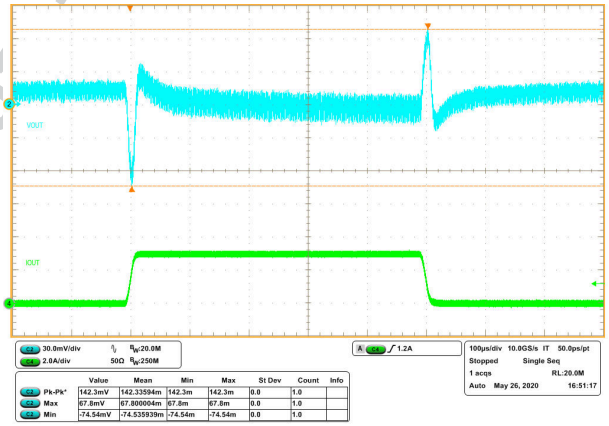


图 8-13. 瞬态响应 0.03 至 3A，压摆率 0.25A/μs（FCCM）

Copyright © 2022 Texas Instruments Incorporated

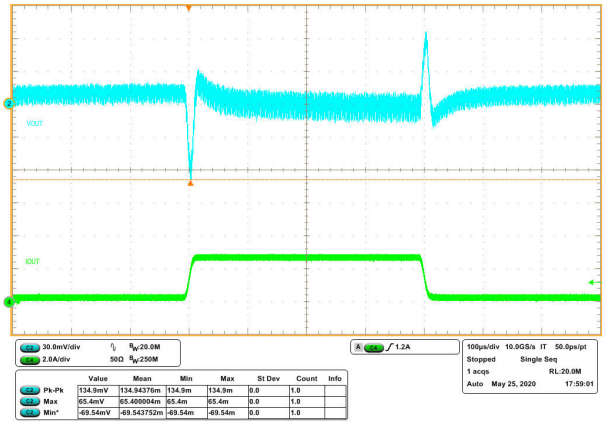


图 8-14. 瞬态响应为 0.3 至 2.7A，压摆率 0.25A/μs

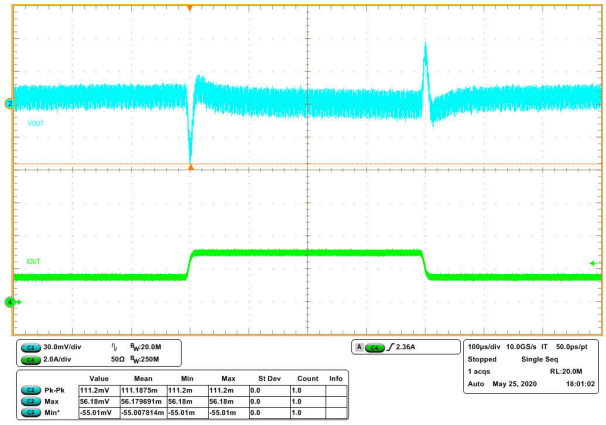


图 8-15. 瞬态响应为 1.5 至 3A，压摆率 0.25A/μs

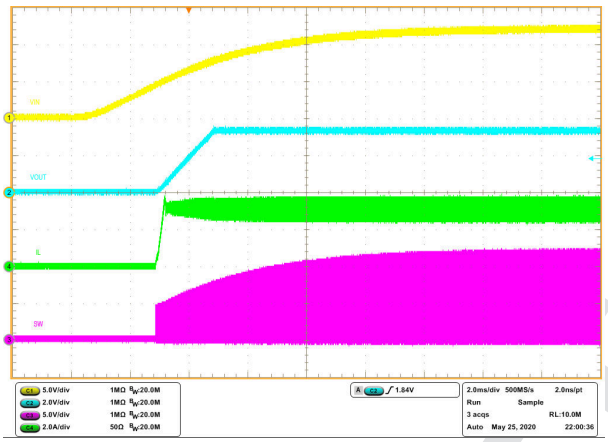


图 8-16. 相对于 VIN 的启动

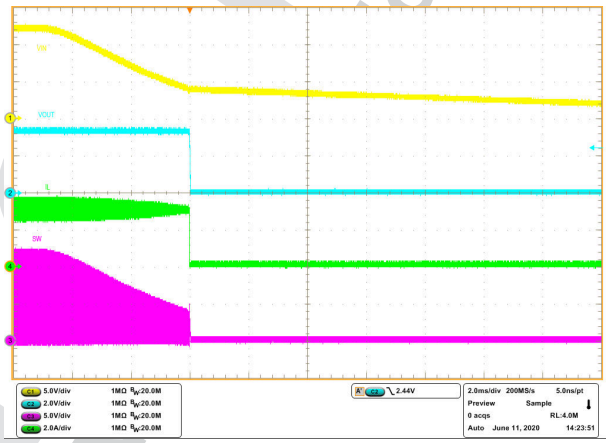


图 8-17. 相对于 VIN 的关断

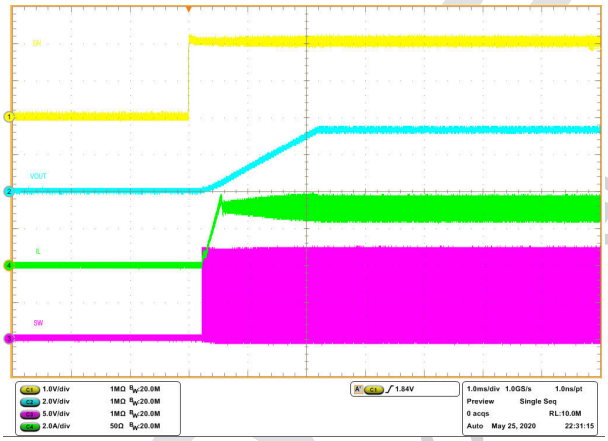


图 8-18. 相对于 EN 的启用

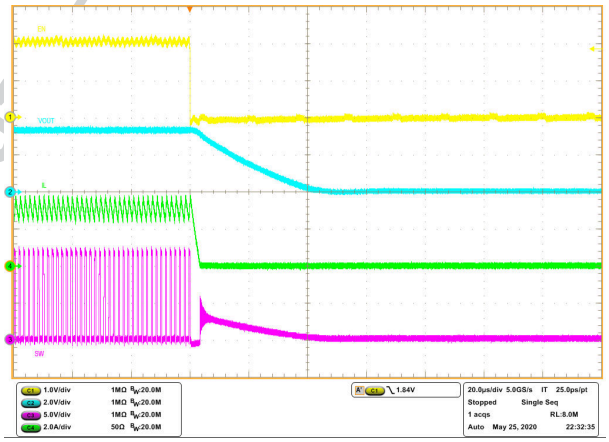


图 8-19. 相对于 EN 的禁用

图 8-20. 输出短路保护

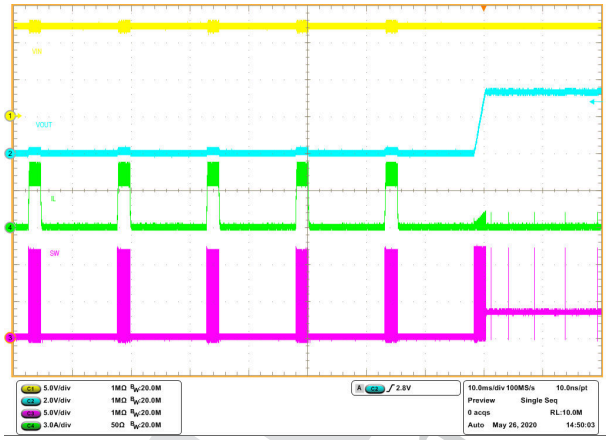


图 8-21. 输出短路恢复

DRAFT ONLY
TI Confidential – NDA Restrictions

Copyright © 2022 Texas Instruments Incorporated

9 电源建议

这些器件可在 4.2 V 至 18 V 的输入电源电压范围内工作，该输入电源必须经过良好调节。如果输入电源距离器件或转换器超过几英寸，那么除了陶瓷旁路电容器之外还需要额外的大容量电容。通常，选择电容值为 47μF 的电解电容器。

10 布局

10.1 布局指南

1. 为减少布线阻抗，VIN 和 GND 布线越宽越好。从散热的角度来看，宽阔的区域也是有利的。
2. 输入电容器和输出电容器应放置在尽可能靠近器件的位置，以最大限度地减少布线阻抗。
3. 为输入电容器和输出电容器提供足够的通孔。
4. 从物理角度而言，SW 布线应尽可能短且宽，从而最大限度地减小辐射发射。
5. 不可使开关电流在器件下流过。
6. 应将单独的 VOUT 路径连接到上部反馈电阻器。
7. 与反馈路径的 GND 引脚建立开尔文连接。
8. 电压反馈回路应放置在远离高压开关布线的位置，且最好具有接地屏蔽。
9. 为避免噪声耦合， FB 节点的布线应尽可能小。
10. 输出电容器和 GND 引脚之间的 GND 布线应尽可能宽，以最大限度地减小其布线阻抗。

10.2 布局示例

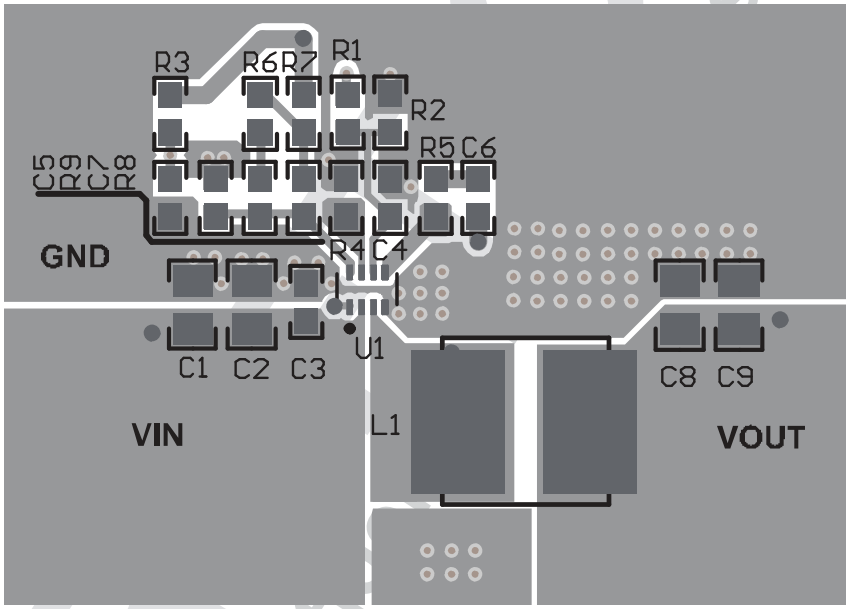


图 10-1. 顶层布局示例

DRAFT ONLY
TI Confidential - Restrictions

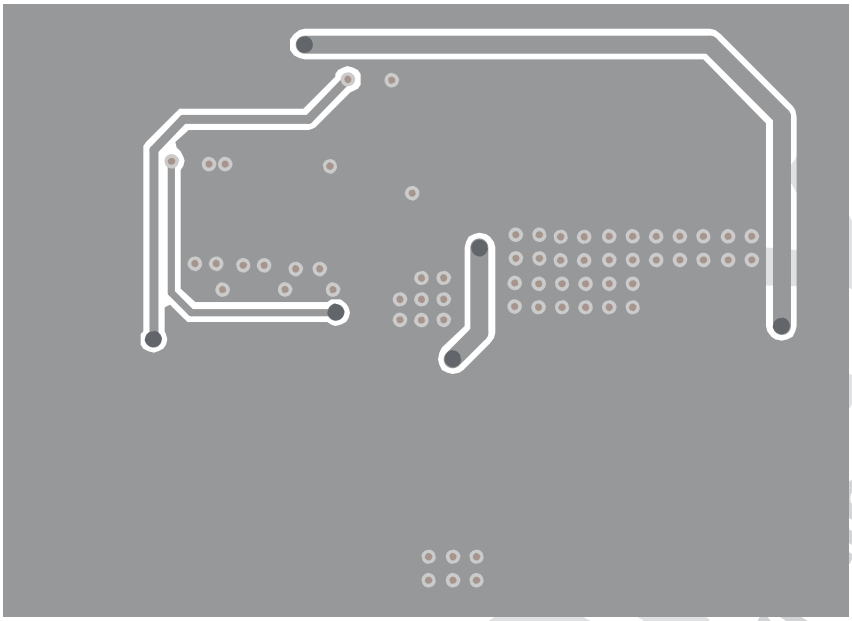


图 10-2. 底层布局示例

DRAFT ONLY
TI Confidential – NDA Restrictions

Copyright © 2022 Texas Instruments Incorporated

11 器件和文档支持

11.1 器件支持

11.1.1 开发支持

11.1.1.1 使用 WEBENCH® 工具进行定制设计

点击此处，使用 TPS563211 器件并借助 WEBENCH® Power Designer 创建定制设计。

1. 首先键入输入电压（V_{IN}）、输出电压（V_{OUT}）和输出电流（I_{OUT}）要求。
2. 优化该设计的关键参数，如效率、尺寸和成本。
3. 打开高级选项卡以优化输出电压纹波。
4. 在 TPS563211 设计中，您可以启用第二级 L-C 滤波器，并从左侧的下拉菜单中更改其他设置。

WEBENCH Power Designer 可提供定制原理图以及罗列了实时价格和元件可用性的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 将定制原理图和布局以常用 CAD 格式导出
- 打印设计的 PDF 报告并与同事共享

有关 WEBENCH 工具的详细信息，请访问 www.ti.com.cn/WEBENCH。

11.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*订阅更新* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.3 支持资源

TI E2E™ 支持论坛是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《使用条款》。

11.4 商标

TI E2E™ is a trademark of Texas Instruments.
WEBENCH® is a registered trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

11.5 Electrostatic Discharge Caution

This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

11.6 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

DRAFT ONLY
TI Confidential – NDA Restrictions

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查阅左侧的导航栏。

DRAFT ONLY
TI Confidential – NDA Restrictions

Copyright © 2022 Texas Instruments Incorporated

重要声明和免责声明

TI 提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款 (https:www.ti.com/legal/termsofsale.html) 或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2021，德州仪器 (TI) 公司

DRAFT ONLY
TI Confidential – NDA Restrictions

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS563211DRLR	Active	Production	SOT-5X3 (DRL) | 8	4000 | LARGE T&R	Yes	Call TI | Sn	Level-1-260C-UNLIM	-40 to 125	3211
TPS563211DRLR.A	Active	Production	SOT-5X3 (DRL) | 8	4000 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	3211
TPS563211DRLR.B	Active	Production	SOT-5X3 (DRL) | 8	4000 | LARGE T&R	-	SN	Level-1-260C-UNLIM	-40 to 125	3211

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

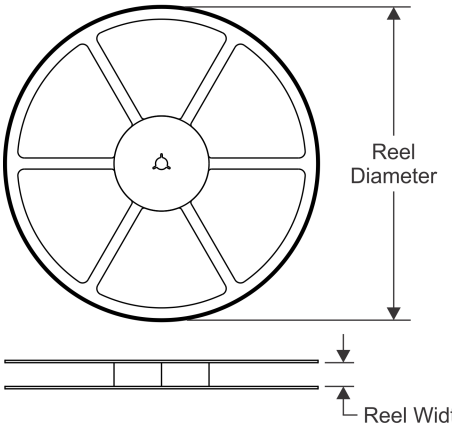
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

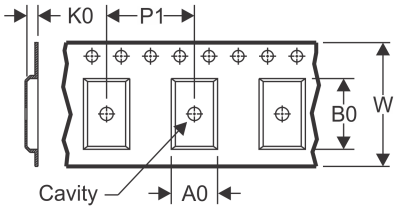
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

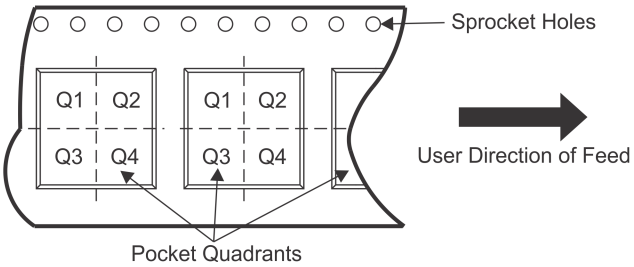


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

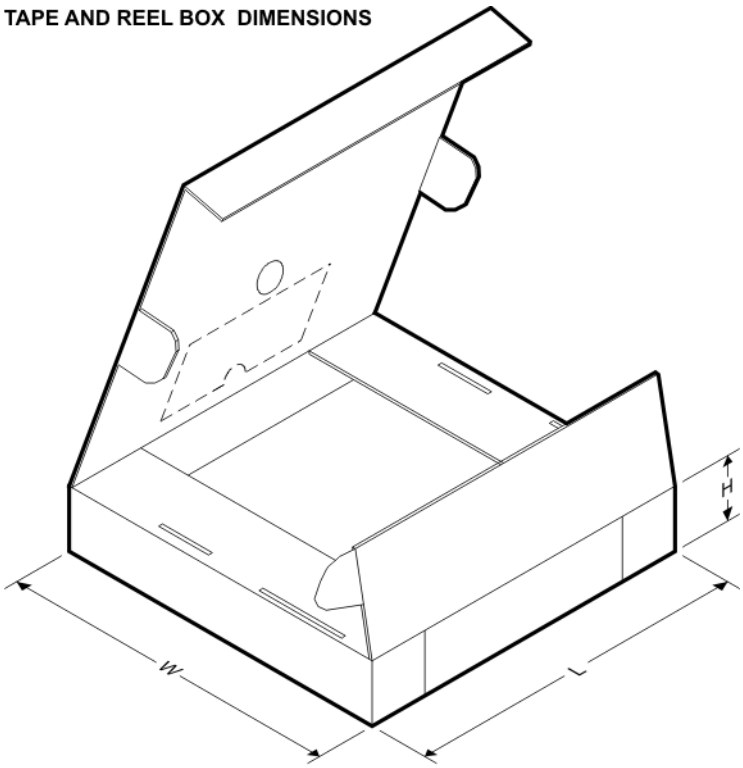
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

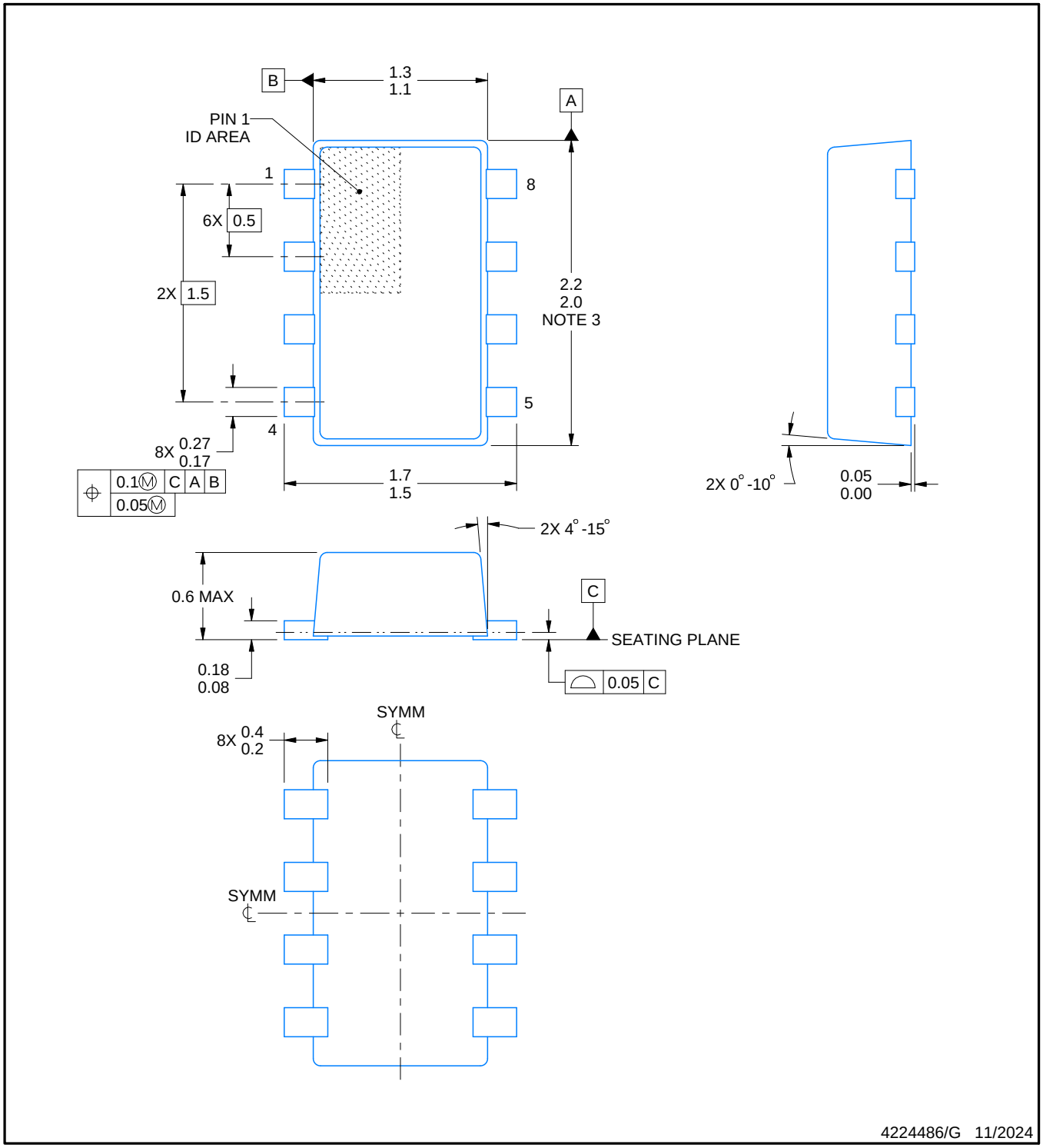
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS563211DRLR	SOT-5X3	DRL	8	4000	180.0	8.4	2.75	1.9	0.8	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS



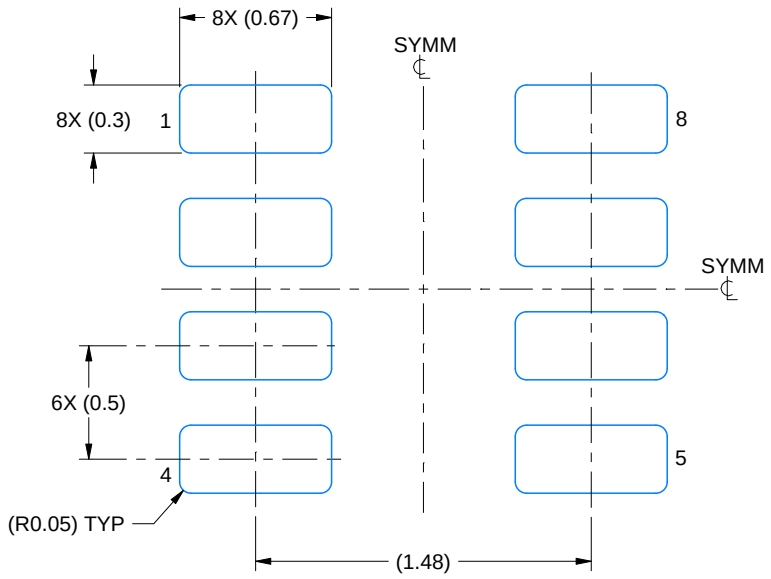
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS563211DRLR	SOT-5X3	DRL	8	4000	210.0	185.0	35.0

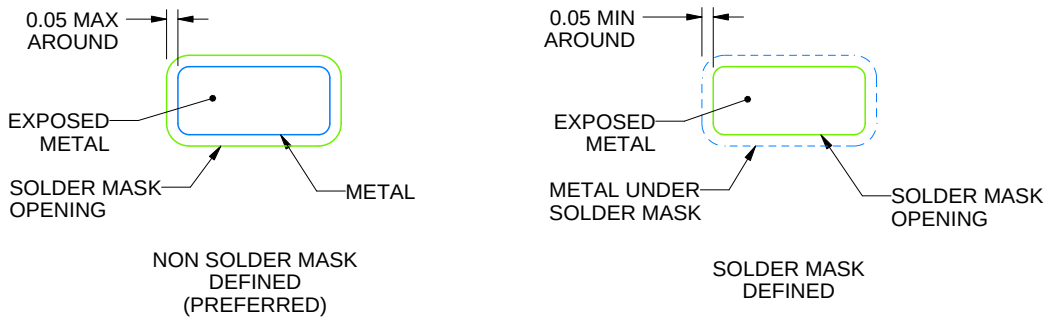


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, interlead flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC Registration MO-293, Variation UDAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:30X

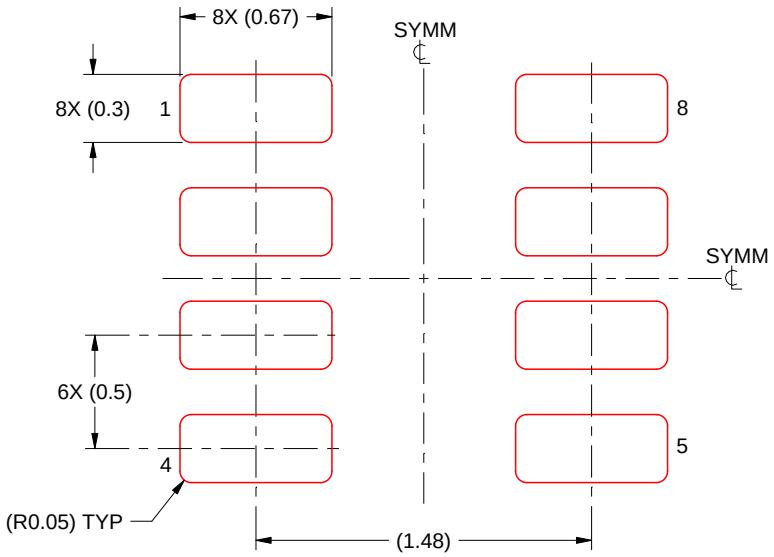


SOLDERMASK DETAILS

4224486/G 11/2024

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. Land pattern design aligns to IPC-610, Bottom Termination Component (BTC) solder joint inspection criteria.



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:30X

4224486/G 11/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。 严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司